世界知的所有権機関
国際事務局

PCT

特許協力条約に基づいて公開された国際出願

(51) 国際特許分類5		(11) 国際公開番号	WO 93/07614
G11B 7/00, 20/10	A1	(43) 国際公開日	1993年4月15日(15.04.1993)

(21)国際出願番号 PCT/JP92/01253
(22)国際出願日 1992年9月30日(30.09.92)

(30)優先権データ
特願平3/250668 1991年9月30日(30.09.91) JP

添付公開書類 国際調査報告書

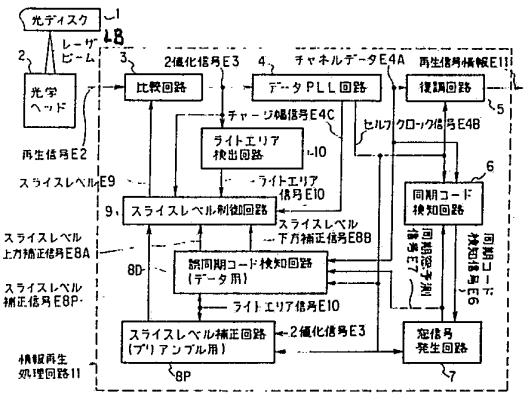
(71)出願人(米国を除くすべての指定国について)
株式会社 東芝(KABUSHIKI KAISHA TOSHIBA)〔JP/JP〕
〒210 神奈川県川崎市幸区堀川町72番地 Kanagawa, (JP)
(72)発明者;および
(75)発明者/出願人(米国についてのみ)
田上光喜(TANOUE, Koki)〔JP/JP〕
〒235 神奈川県横浜市磯子区汐見台3-7 Kanagawa, (JP)
吉丸朝久(YOSHIMARU, Tomohisa)〔JP/JP〕
〒246 神奈川県横浜市瀬谷区阿久和町3882-18
Kanagawa, (JP)
上野末男(UENO, Sueo)〔JP/JP〕
〒214 神奈川県川崎市多摩区長尾1-11-19 Kanagawa, (JP)
(74)代理人
弁理士 鈴江武彦, 外(SUZUYE, Takehiko et al.)
〒100 東京都千代田区霞が関3丁目7番2号
鈴榮内外國特許事務所内 Tokyo, (JP)

(81)指定国
DE(欧州特許), FR(欧州特許), GB(欧州特許),
JP, US.

(54) Title : DATA REPRODUCING APPARATUS

(54) 発明の名称 情報再生装置

1 ... optical disk
LB ... laser beam
2 ... optical head
E2 ... reproduction signal
E9 ... slice level
E8A ... slice level upward correction signal
E8P ... slice level correction signal
11 ... data reproduction processing circuit
3 ... comparison circuit
E3 ... digitization signal
4 ... data PLL circuit
E4A ... channel data
E11 ... reproduction signal data
5 ... demodulation circuit
E4C ... charge width signal
10 ... write area detection circuit
E4B ... self clock signal
E10 ... write area signal
9 ... slice level control circuit
6 ... sync code detection circuit
E8B ... slice level downward correction signal
8D ... erroneous sync code detection circuit (for data)
E7 ... sync window anticipation signal
E6 ... sync code detection signal
E10 ... write area signal
8P ... slice level correction circuit (for pre-amplifier)
E3 ... digitization signal
7 ... window signal generation circuit



(57) Abstract

A data reproducing apparatus which prevents erroneous reproduction of data even when the center of signal amplitude of data read out from an optical disk starts deviating. This apparatus includes read means for reading and outputting data stored in each block portion on the optical disk; binary means for converting the output signal to a binary signal by the use of a slice level; generation means for generating a charge width signal representing a phase difference between the binary signal and a clock signal, by comparing the binary signal with the clock signal outputted in a predetermined cycle when the read means reads the data stored in a data storage portion of the block portion; and means for changing the slice level of the binary means on the basis of the charge width signal generated by the generation means.

(57) 要約

光ディスクから読み出されたデータ部の信号の振幅中心がずれてきた場合でもデータの誤再生を防止するための情報再生装置は、光ディスク上の各ブロック部に記憶されているデータを読み取って読取信号を出力する読取手段と；この読取信号をスライスレベルを用いて２値化する２値化手段と；前記読取手段によって前記ブロック部のデータ記憶部に記憶されているデータを読み取っている際には、前記２値化手段によって２値化された信号と所定の間隔で出力されるクロック信号とを比較することにより、２値化信号とクロック信号との位相差を示すチャージ幅信号を生成する生成手段と；この生成手段にて生成されたチャージ幅信号に基づいて前記２値化手段のスライスレベルを変更する変更手段とを具備している。

情報としての用途のみ
PCTに基づいて公開される国際出願のパンフレット第1頁にPCT加盟国を同定するために使用されるコード

AT オーストリア
AU オーストラリア
BB バルバードス
BE ベルギー
BF ブルキナ・ファソ
BG ブルガリア
BJ ベナン
BR ブラジル
CA カナダ
CF 中央アフリカ共和国
CG コンゴー
CH スイス
CI コート・ジボアール
CM カメルーン
CS チェッコスロヴァキア
CZ チェッコ共和国
DE ドイツ
DK デンマーク
FI フィンランド
ES スペイン
FR フランス
GA ガボン
GB イギリス
GN ギニア
GR ギリシャ
HU ハンガリー
IE アイルランド
IT イタリー
JP 日本
KP 朝鮮民主主義人民共和国
KR 大韓民国
LI リヒテンシュタイン
LK スリランカ
LU ルクセンブルグ
MC モナコ
MG マダガスカル
ML マリ
MN モンゴル
MR モーリタニア
MW マラウイ
NL オランダ
NO ノルウェー
NZ ニュー・ジーランド
PL ポーランド
PT ポルトガル
RO ルーマニア
RU ロシア連邦
SD スーダン
SE スウェーデン
SK スロヴァキア共和国
SN セネガル
SU ソヴィエト連邦
TD チャード
TG トーゴ
UA ウクライナ
US 米国
VN ヴェトナム

明　細　書

情　報　再　生　装　置

発明の分野

この発明は、マーク長記録方式により光ディスクに記録された情報を再生する情報再生装置に関する。

背景技術

最近、マーク長記録方式により情報を記録する光ディスクが実用化されている。この記録方式では、プリアンブル部およびデータ部を含むブロック部を単位とし、多数のブロック部を用いて情報の記録を行なっている。ここで、プリアンブル部にはブロック部の同期をとるための所定のコードが記録されており、データ部に記録データや同期コードが詰め込まれている。

上記光ディスクから情報を再生するにあたり、あらかじめ光ディスクに記録されているプリアンブル部の検出信号の平均値を求め、この平均値で決定されるスライスレベルに基づき、このプリアンブル部の振幅の中心レベルでデータ部を２値化する装置が、最近提案されている（特願平２－２０１５３３号）。

この装置では、光学ヘッドのフォーカスオフセット、光ディスクの膜感度のばらつき、レーザ強度の変化、アナログ回路や２値化回路の歪みなどの影響によって光ディスクからの

レーザ反射光量が変化した場合でも、ピットの幅およびピットとピットとの間隔長を正確に検出し、データの誤再生を防止している。

しかし、上記装置では、データ部の振幅の中心がずれてきた場合には誤再生を防止できない。

この発明の目的は、光ディスクから読み出された情報のうち、上記データ部の信号の振幅中心がずれてきた場合でもデータの誤再生を防止できる情報再生装置を提供することである。

発明の開示

この発明の情報再生装置は、記憶媒体（光ディスク）の各ブロック部に記憶されているデータを読み取って読取信号を出力する読取手段と；この読取信号をスライスレベルを用いて２値化する２値化手段と；前記読取手段によって前記ブロック部のデータ記憶部に記憶されているデータを読み取っている際には、前記２値化手段によって２値化された信号と所定の間隔で出力されるクロック信号とを比較することにより、２値化信号とクロック信号との位相差を示すチャージ幅信号を生成する生成手段と；この生成手段にて生成されたチャージ幅信号に基づいて前記２値化手段のスライスレベルを変更する変更手段とを具備している。

データ部の読取信号の振幅中心がずれても、その際に生成されるチャージ幅信号に基づいて２値化手段のスライスレベルを変更して、データの誤再生を防止する。

図面の簡単な説明

図１は、この発明の一実施例に係る情報再生装置の構成を示すブロック図。

図２は、図１の同期コード検知回路および窓信号発生回路の具体例を示すブロック図。

図３は、図１のライトエリア検出回路の具体例を示す回路図。

図４は、図１のスライスレベル補正回路の具体例を示す回路図。

図５は、図１の誤同期コード検知回路の具体例を示す回路図。

図６は、図１のスライスレベル制御回路の具体例を示す回路図。

図７は、図１の光ディスクに記録される情報のフォーマットの例と、この情報のデータ部に含まれる同期コードを検知するための信号の例を示す図。

図８は、図１の光ディスクから読み出された再生信号の波形と、その２値化信号波形と、スライスレベル制御信号波形と、スライスレベルとの関係を例示する図。

図９は、図１の光ディスクから読み出された再生信号のプリアンブル部の波形と、その２値化信号波形と、スライスレベル制御信号波形との関係を例示する図。

図１０は、図１の光ディスクから読み出された再生信号のデータ部の波形と、その２値化信号波形と、スライスレベル制御信号波形との関係を例示する図。

図１１は、図１の光ディスクから読み出された再生信号の振幅が大きく変動して、スライスレベルが正常なレベルから上方または下方にずれてしまった場合に、どのような２値化信号が得られるかを説明する波形図。

図１２は、マーク長記録方式におけるデータ（１～７）とそれに対応するマーク長変調波形の一例を示すとともに、この変調波形に対応する再生信号の振幅が大きく変動した場合に、どのような２値化信号およびスライスレベル制御信号が得られるかを説明する波形図。

望ましい実施例

以下、図面を参照してこの発明の一実施例を説明する。

図１は、この発明の一実施例に係る情報再生装置の構成を示す。この実施例装置は、光ディスク１から、マーク長記録方式で記録された、図７（ａ）に示すようなフォーマットの情報を取り出すものである。

光ディスク１の情報は、図７（ａ）の上段に示すような構成のブロックが複数直列的に集まったものに記録されている。各ブロックの先頭に設けられているプリアンブル部は例えば１５バイトの１０１０パターンで構成されており、そのうちの５バイト分が読み取られたときに、そこがプリアンブル部であると判定できる。このプリアンブル部の検出により、各ブロックに対する同期をとることができる。また、各ブロックのデータ部は、複数の同期コードとデータとを交互に含んでいる。このデータには例えば５７バイト割り当てられ、同

期コードには例えば１．５バイト割り当てられている。

図１の実施例は以下の３要素を含んでいる。

（１）各ブロックの先頭に設けられているプリアンブル部の２値化においては、２値化のためのスライスレベルを、２値化された信号の平均値により決定する（スライスレベル＝平均値）。

（２）各ブロックのデータ部においては、所定のクロック信号と２値化された信号との位相差を示すチャージ幅信号を求め、このチャージ幅信号が減少するように（つまり上記位相差が減少するように）スライスレベルを決定する。

（３）各ブロックのデータ中に所定間隔（例えば５８．５バイト毎）で含まれる同期コードの部分で、本来の同期コードと異なるコード（誤同期コード）が光ディスクから読み取られた場合には、（２）の処理とは別に、スライスレベルを所定量変更する。（つまり、スライスレベルが高すぎることで誤同期コードが読み取られたときはスライスレベルを所定量引き下げ、スライスレベルが低すぎることで誤同期コードが読み取られたときはスライスレベルを所定量引き上げる。）

この発明は、上記３つの処理のうち２つ以上の組み合わせにより構成できるが、図１の実施例では上記３つの処理すべてを行なうものを説明する。

図１に示す装置に用いられる情報記録媒体としての光ディスク１は、例えばガラスあるいはプラスチックスなどで円形に形成された基板の表面にテルルあるいはビスマス等の金属被膜層がドーナツ形にコーティングされている。金属被膜層

の中心部近傍には切欠部、つまり基準マークが設けられている。

光ディスク１上には、同心円状またはスパイラル状に情報を記録するためのトラックが形成されており、このトラックは基準マークを「０」として、「０～２５５」の２５６セクタに分割されている。

この光ディスク１上には、情報が記録される一定長のブロックが複数用意されており、可変長の情報が複数のブロックにまたがって記録される。各ブロックは光ディスク１上の位置によって対応するセクタ数が異なっている。

各ブロックの開始位置には、同期コードなどの固定コード、ブロック番号、トラック番号等からなるブロックヘッダ（プリアンブル部）が記録されている。

同期コードは、ピット周期より長くセクタ周期より短い一定周期のもので、所定ビット長のパターン（例えば５バイト分の１０１０パターン）で構成されている。このブロックヘッダは光ディスク１の製造時にあらかじめ記録されている。このブロックヘッダに続くエリア（データ部）に所定の情報が記録される。

なお、各ブロックがセクタの切換位置に対応して終了していない場合にはブロックギャップを設け、各ブロックが必ずセクタの切換位置に対応した位置から始まるようにしている。

固定コードとしては、ピットの幅と、ピットとピットの間の長さとが、１対１の比率（デューティ比５０％）のものが用いられている。なお、ピット幅とピット／ピット間の長さ

との比率が１対ｎ（ｎ＝２、３、…）のものを用いても良い。

このような光ディスク１は、図示しないスピンドルモータに装着される。このスピンドルモータにより、光ディスク１は所定の回転数で回転される。この光ディスク１の下面側には、光学ヘッド２が配設されている。この光学ヘッド２は光ディスク１に対して情報の記録を行ない、または光ディスク１から情報の再生を行なうために用いられる。

光学ヘッド２は、図示しない半導体レーザ発振器、コリメータレンズ、ビームスプリッタ、対物レンズ、非点収差光学系、レンズアクチュータおよび光検出器（フォトダイオード）等により構成されている周知のものである。

光学ヘッド２は、例えばリニアモータ等によって構成される移動機構（図示しない）により光ディスク１の半径方向に移動可能に配設されている。光学ヘッド２は制御回路（図示しない）からの指示に従って記録あるいは再生の対象となる目標トラックへ移動される。

上記光学ヘッド２の半導体レーザ発振器は、光ディスク１にマーク長情報を記録する際は記録すべき情報に応じてその光強度が変調されたレーザ光を発生し、光ディスク１から情報を再生する際は一定の光強度を有するレーザ光を発生する。

情報再生時に上記光学ヘッド２内の光検出器から出力される再生信号Ｅ２は、情報再生処理回路１１に供給される。情報再生処理回路１１は、光学ヘッド２から供給される再生信号Ｅ２に応じて再生信号情報Ｅ１１を出力する回路である。

情報再生処理回路１１は、比較回路（２値化回路）３、デ

ータＰＬＬ回路４、復調回路５、同期コード検知回路６、窓信号発生回路７、スライスレベル補正回路８Ｐ、誤同期コード検知回路８Ｄ、スライスレベル制御回路９およびライトエリア検出回路１０によって構成されている。

比較回路３は、光学ヘッド２から供給される再生信号Ｅ２のアナログ電流値をアナログ電圧信号に変換して増幅した後、スライスレベル制御回路９からのスライスレベルＥ９で２値化して２値化信号Ｅ３を出力するものである。この２値化信号Ｅ３はデータ ＰＬＬ回路４、ライトエリア検出回路１０、およびスライスレベル制御回路９へ出力される。

ライトエリア検出回路１０は、比較回路３からの２値化信号Ｅ３によりプリアンブル部およびデータ部を含む情報のライトエリアを検出してライトエリア信号Ｅ１０を出力するものである。ライトエリア信号Ｅ１０は、スライスレベル補正回路８Ｐ、誤同期コード検知回路８Ｄおよびスライスレベル制御回路９に出力される。

データＰＬＬ回路４は、電圧制御発振器（ＶＣＯ）、位相比較器、ローパスフィルタなどを含む電子回路で構成されており、比較回路３が出力する２値化信号Ｅ３から、セルフクロック信号Ｅ４Ｂ、このセルフクロック信号Ｅ４Ｂと位相同期したチャネルデータＥ４Ａ、２値化信号Ｅ３（矩形波）の立上り／立下がりとセルフクロック信号Ｅ４Ｂとの位相差を示すチャージ幅信号Ｅ４Ｃをそれぞれ独立して発生する。

データＰＬＬ回路４からのチャネルデータＥ４Ａおよびセルフクロック信号Ｅ４Ｂは復調回路５、同期コード検知回路

６および誤同期コード検知回路８Ｄへ出力され、チャージ幅信号Ｅ４Ｃはスライスレベル制御回路９へ出力される。セルフクロック信号Ｅ４Ｂはさらに、窓信号発生回路７およびスライスレベル補正回路８Ｐにも供給される。

復調回路５は、データＰＬＬ回路４からのチャネルデータＥ４Ａをセルフクロック信号Ｅ４Ｂに基づき復調し、チャネルデータＥ４Ａに含まれるデジタル情報を再生信号情報Ｅ１１として装置外部へ出力するものである。

同期コード検知回路６は、各ブロックのデータ部に含まれる同期コードを検知して同期コード検知信号Ｅ６を窓信号発生回路７へ出力するものである。

窓信号発生回路７は、同期コード検知信号Ｅ６の信号エッジを基準にして次に来る同期コードの位置を予測し、その予測位置で同期コードの信号幅より少し広い信号幅を持つ同期窓予測信号Ｅ７を発生するものである。この同期窓予測信号Ｅ７は、同期コード検知回路６および誤同期コード検知回路８Ｄへ出力される

誤同期コード検知回路８Ｄは、窓信号発生回路７からの同期窓予測信号Ｅ７とデータ ＰＬＬ回路４からのチャネルデータＥ４Ａおよびセルフクロック信号Ｅ４Ｂとから、各ブロックのデータ中に所定間隔で含まれる同期コードの部分で、本来の同期コードと異なる誤同期コードが検知された場合に、スライスレベルＥ９を所定量変更する処理を行なうものである。

すなわち、誤同期コード検知回路８Ｄは、スライスレベル

Ｅ９が高すぎることで誤同期コードが検知されたときはスライスレベルＥ９を所定量引き下げるためのスライスレベル下方補正信号Ｅ８Ｂを発生し、スライスレベルＥ９が低すぎることで誤同期コードが検知されたときはスライスレベルＥ９を所定量引き上げるためのスライスレベル上方補正信号Ｅ８Ａを発生する。誤同期コード検知回路８Ｄにより発生されたスライスレベル上方補正信号Ｅ８Ａおよびスライスレベル下方補正信号Ｅ８Ｂは、スライスレベル制御回路９へ供給される。

スライスレベル補正回路８Ｐは、比較回路３からの２値化信号Ｅ３とデータＰＬＬ回路４からのセルフクロック信号Ｅ４Ｂとからプリアンブル部を検出して、プリアンブル部に対するスライスレベル補正信号Ｅ８Ｐをスライスレベル制御回路９へ出力するものである。

スライスレベル制御回路９は、比較回路３からの２値化信号Ｅ３、データＰＬＬ回路４からのチャージ幅信号Ｅ４Ｃ、ライトエリア検出回路１０からのライトエリア信号Ｅ１０、スライスレベル補正回路８Ｐからのスライスレベル補正信号Ｅ８Ｐ、誤同期コード検知回路８Ｄからのスライスレベル上方／下方補正信号Ｅ８Ａ／Ｅ８Ｂにより、スライスレベルＥ９を決定するものである。このスライスレベルＥ９でもって、比較回路３は再生信号Ｅ２を２値化する。

図２は、図１の同期コード検知回路および窓信号発生回路の具体例を示す。データＰＬＬ回路４からのチャンネルデータＥ４Ａは、２値化信号Ｅ３のレベル変化に対応して１また

は０の論理レベルをとる信号である。２値化信号Ｅ３の内容を示すこのチャンネルデータＥ４Ａの１／０のビット列が、セルフクロック信号Ｅ４Ｂに同期して、図２のシフトレジスタ６０に取り込まれる。

シフトレジスタ６０に取り込まれたデータは、例えば１２ビット単位の並列データＥ６０として比較器６４に逐次入力される。比較器６４には、比較データとして、同期コード発生器６２から所定の同期コードＤ２が入力されている。比較器６４は、チャンネルデータＥ４Ａの内容に応じセルフクロック信号Ｅ４Ｂのタイミングで変化しているデータＥ６０を同期コードＤ２と比較する。

比較器６４は、後述する同期窓予測信号Ｅ７が発生する期間においてデータＥ６０とコードＤ２とが一致した場合に、その時点で、図７（ａ）（ｂ）に示されるデータ部の同期コードを、チャンネルデータＥ４Ａから検知する。この同期コードが検知されると、比較器６４は同期コード検知信号Ｅ６を出力する。

同期コード検知信号Ｅ６は１２ビットカウンタ７０のリセット入力に与えられる。カウンタ７０には、クロック入力としてセルフクロック信号Ｅ４Ｂが入力されている。カウンタ７０は、信号Ｅ７の立ち下がりエッジでリセットされるとセルフクロック信号Ｅ４Ｂのカウントを開始する（図７（ｃ）（ｄ）参照）。

カウンタ７０のカウント出力（Ｑ０～Ｑ１１）は比較回路７２に入力される。この回路７２にはさらに、２つの比較デ

ータＣ１およびＣ２が入力されている

図７のデータ部において、データおよび同期コードの長さは予め決まっている（例えばデータ４５６ビット長、同期コード１２ビット長）。このため、カウンタ７０が信号Ｅ７の立ち下がりエッジからカウントを開始した場合にカウント値がいくつの範囲にあれば同期コード発生時点であるのかが推測できる。そこで、１２ビット幅の同期コードをカバーし得るように比較データＣ１およびＣ２を設定すれば、カウンタ７０のカウント出力（Ｑ０～Ｑ１１）が比較データＣ１およびＣ２のカウント値に対応する時点で、比較回路７２は同期コードの存在を検知できる。

すなわち、カウンタ７０のカウント値が４５６～４６８（＝４５６＋１２）の場合に同期コードが検知されると予測される。そこで、仮に３カウント分の余裕をとって、比較データＣ１を４５３（＝４５６－３）とし比較データＣ２を４７１（＝４６８＋３）とすれば、比較回路７２は同期コードの位置を確実に検知できる。

このように、同期コードの前後の情報をデータＣ１、Ｃ２でマスクすることにより、同期コードを確実に抽出するための窓信号、すなわち同期予測窓信号Ｅ７が、比較回路７２から得られるようになる。

図３は、図１のライトエリア検出回路１０の具体例を示す。比較回路３からの２値化信号Ｅ３は、ヒステリシス特性を持つ出力反転インバータ１００に入力される。インバータ１００の出力Ｅ１００は、抵抗Ｒ１００、Ｒ１０２、ダイ

オードＤ１００、キャパシタＣ１００からなるネットワーク回路に入力される。キャパシタＣ１００は出力Ｅ１００の電位に応じて充電され充電電位Ｅ１０２を与える。この電位Ｅ１０２は、ヒステリシス特性を持つ入力反転インバータ１０２に与えられる。インバータ１０２は、電位Ｅ１０２と逆相の電位を持つライトエリア信号Ｅ１０を出力する。

図３のネットワーク回路において、２値化信号Ｅ３が立ち上がると出力Ｅ１００が立ち下がる。すると、電位Ｅ１０２に充電されたキャパシタＣ１００の電荷は、順方向バイアスされるダイオードＤ１００と抵抗Ｒ１００との直列回路（抵抗小）を介して放電される。この場合電位Ｅ１０２は小さな時定数で放電されるため短時間で低レベルになり、ライトエリア信号Ｅ１０は素早く立ち上がる。

一方、２値化信号Ｅ３が立ち下がると出力Ｅ１００が立ち上がる。この場合、ダイオードＤ１００は逆バイアスされるため、その内部抵抗はほぼ無限大となる。すると、キャパシタＣ１００は、抵抗Ｒ１００とＲ１０２の直列回路（抵抗大）を介して充電される。この場合電位Ｅ１０２は大きな時定数で充電されるため短時間では高レベルにならない。

結局、キャパシタＣ１００に対する充電時定数よりも小さな周期でレベル変化する２値化信号Ｅ３により充放電が繰り返されている間は、電位Ｅ１０２は高電位になることができず、それゆえインバータ出力であるライトエリア信号Ｅ１０は高レベルを保つ。すなわち、２値化信号Ｅ３が与えられている間、インバータ１０２は高レベルのライトエリア信号

Ｅ１０を出力し続ける。

図８は、図１の光ディスク１から読み出された再生信号波形、その２値化信号波形、スライスレベル制御信号波形およびスライスレベルの例である。図８（ａ）は光ディスク１から読み出された再生生信号Ｅ２のプリアンブル部およびデータ部と２値化のためのスライスレベルＥ９を示す。図８（ｂ）は再生生信号Ｅ２をスライスレベルＥ９で２値化して得た２値化信号Ｅ３を示す。図８（ｃ）は再生生信号Ｅ２のプリアンブル部とデータ部においてそれぞれ検出された平滑化（平均化）前のスライスレベル制御信号ＥＸを示す。図８（ｄ）はスライスレベル制御信号ＥＸを平滑化（平均化）した後のスライスレベルＥ９を示す。

図４は、図１のスライスレベル補正回路８Ｐの具体例を示す。図８（ｂ）に示すような２値化信号Ｅ３は、セルフクロック信号Ｅ４Ｂに同期してシフトレジスタ８０に取り込まれる。シフトレジスタ８０に取り込まれたデータは、例えば５バイト単位の並列データＥ８０として比較器８２に逐次入力される。比較器８２には、比較データとして、プリアンブルコード発生器８１から所定のプリアンブルコードＰＤが入力されている。

比較器８２は、２値化信号Ｅ３の内容に応じセルフクロック信号Ｅ４Ｂのタイミングで変化しているデータＥ８０をコードＰＤと比較する。データＥ８０とデータＰＤとが一致すると、比較器８２はプリアンブルコード検知信号Ｅ８２をスライスレベル補正信号発生回路８３に与える。

スライスレベル補正信号発生回路８３は、３入力アンドゲート８３１、３入力ナンドゲート８３２、インバータ８３３、ダイオード８３５、ダイオード８３６および抵抗８３７で構成されている。

比較器８２からのプリアンブルコード検知信号Ｅ８２はアンドゲート８３１およびナンドゲート８３２に入力される。これらのゲートにはライトエリア検出回路１０からのライトエリア信号Ｅ１０も入力されている。比較回路３からの２値化信号Ｅ３はアンドゲート８３１に入力され、この２値化信号をインバータ８３３でレベル反転した信号がナンドゲート８３２に入力される。

アンドゲート８３１は、３つの入力のアンド条件が成立したときに高レベル（＋５Ｖ）、アンド条件不成立のときに低レベル（０Ｖ）となる出力を、ダイオード８３５のアノードからカソードを経由して抵抗８３７の一端に与える。また、ナンドゲート８３２は、３つの入力のナンド条件が成立したときに低レベル（０Ｖ）、ナンド条件不成立のときに高レベル（＋５Ｖ）となる出力を、ダイオード８３６のカソードアからノードを経由して抵抗８３７の一端に与える。この抵抗８３７の一端でゲード８３１および８３２の出力が合成され、抵抗８３７の他端から、プリアンブル部に対するスライスレベル補正信号Ｅ８Ｐが得られる。この信号Ｅ８Ｐは、プリアンブル部における平滑化（平均化）前のスライスレベル制御信号ＥＸ（図８（ｃ））に対応する。

図１１は、図１の光ディスクから読み出された再生信号

Ｅ２の振幅が大きく変動して、スライスレベルＥ９が正常なレベルＬ２から上方または下方に大きくずれてしまった場合に、どのような２値化信号Ｅ３が得られるかの例を示す。

スライスレベルＥ９（図１１（ａ））が正常なレベルＬ２であるときは、２値化信号Ｅ３（図１１（ｂ））も正常な波形の信号Ｅ３－２となる。この正常波形信号Ｅ３－２の信号エッジにデータ１を立てそれ以外の部分をデータ０で埋めたデータＤ２（図１１（ｃ））は、正常な同期コードの検出データとして使用できる。

スライスレベルＥ９（図１１（ａ））が高レベル側に誤ってずれた上方誤スライスレベルＬ１であるときは、２値化信号Ｅ３（図１１（ｂ））は異常な波形の信号Ｅ３－１となる。この異常波形信号Ｅ３－１の信号エッジにデータ１を立てそれ以外の部分をデータ０で埋めたデータＤ１（図１１（ｃ））は、スライスレベルＥ９が高レベル側に誤ってずれた場合の上方誤同期コードの検出データとして使用できる。

スライスレベルＥ９（図１１（ａ））が低レベル側に誤ってずれた下方誤スライスレベルＬ３であるときは、２値化信号Ｅ３（図１１（ｂ））は異常な波形の信号Ｅ３－３となる。この異常波形信号Ｅ３－３の信号エッジにデータ１を立てそれ以外の部分をデータ０で埋めたデータＤ３（図１１（ｃ））は、スライスレベルＥ９が低レベル側に誤ってずれた場合の下方誤同期コードの検出データとして使用できる。

図１２は、マーク長記録方式におけるデータ（１～７）とそれに対応するマーク長変調波形の一例を示すとともに、こ

の変調波形に対応する再生信号の振幅が大きく変動した場合に、どのような２値化信号およびスライスレベル制御信号が得られるかを示す。

すなわち、図１２（ａ）に示す記録データ“１”～“７”がマーク長変調（図１２（ｂ））されて記録された光ディスク１からの再生信号波形は、図１２（ｃ）に示すようになる。ここで記録データ“１”の波形に着目すると、スライスレベルが正常な場合（図１１（ａ）のレベルＬ２）は正しい２値化信号Ｅ３が得られる（図１２（ｄ））。この２値化信号Ｅ３の信号エッジをセルフクロック信号Ｅ４Ｂ（図１２（ｅ））を用いて検出すると、正しいスライスレベル制御信号ＥＸ（図１２（ｆ））が得られる。

スライスレベルが異常な場合（図１１（ａ）のレベルＬ１またはＬ３）は誤った２値化信号Ｅ３が得られる（図１２（ｄ））。この誤った２値化信号Ｅ３の信号エッジをセルフクロック信号Ｅ４Ｂ（図１２（ｅ））を用いて検出すると、誤ったスライスレベル制御信号ＥＸ（図１２（ｆ））が生じる。

このような誤ったスライスレベル制御信号ＥＸをもたらす誤スライスレベルＬ１、Ｌ３は、誤同期コード検知回路８Ｄからのスライスレベル上方補正信号Ｅ８Ａおよびスライスレベル下方補正信号Ｅ８Ｂにより修正される。

図５は、図１の誤同期コード検知回路８Ｄの具体例を示す。図８（ａ）の再生信号Ｅ２のデータ部から取り出されたチャネルデータＥ４Ａは、セルフクロック信号Ｅ４Ｂに同期して

シフトレジスタ８４に取り込まれる。シフトレジスタ８４に取り込まれたデータは、例えば１２ビット単位の並列データＥ８４として比較器８６および８７に逐次入力される。

比較器８６には、比較データとして、誤同期コード発生器８５から下方誤同期コード検出データＤ３（図８（ｃ））が入力されている。また比較器８７には、比較データとして、誤同期コード発生器８５から上方誤同期コード検出データＤ１（図８（ｃ））が入力されている。

比較器８７は、チャネルデータＥ４Ａの内容に応じセルフクロック信号Ｅ４Ｂのタイミングで変化しているデータＥ８４をコードＤ１と比較する。データＥ８４とデータＤ１とが一致すると、比較器８７は一致信号Ｅ８７を発生する。この一致信号Ｅ８７はタイマ回路８８をトリガする。するとタイマ回路８８は、所定期間高レベルとなる上方誤同期コード検出信号Ｓ１を発生する。この所定期間は、実験により適宜決定すればよい。この上方誤同期コード検出信号Ｓ１はスライスレベル補正信号発生回路８９に与えられる。

比較器８６は、チャネルデータＥ４Ａの内容に応じセルフクロック信号Ｅ４Ｂのタイミングで変化しているデータＥ８４をコードＤ３と比較する。データＥ８４とデータＤ３とが一致すると、比較器８６は下方誤同期コード検出信号Ｓ２をスライスレベル補正信号発生回路８９に与える。

スライスレベル補正信号発生回路８９は、３入力アンドゲート８９１、３入力ナンドゲート８９２、ダイオード８９３、ダイオード８９４、抵抗８９５および抵抗８９６で構成され

ている。

タイマ回路８８からの上方誤同期コード検出信号Ｓ１はアンドゲート８９１に入力され、比較器８６からの下方誤同期コード検出信号Ｓ２はナンドゲート８９２に入力される。これらのゲートには、それぞれ、ライトエリア検出回路１０からのライトエリア信号Ｅ１０とともに窓信号発生回路７からの同期窓予測信号Ｅ７も入力されている。

アンドゲート８９１は、３つの入力のアンド条件が成立したときに高レベル（＋５Ｖ）、アンド条件不成立のときに低レベル（０Ｖ）となる出力を、ダイオード８９３のアノードからカソードを経由して抵抗８９５の一端に与える。また、ナンドゲート８９２は、３つの入力のナンド条件が成立したときに低レベル（０Ｖ）、ナンド条件不成立のときに高レベル（＋５Ｖ）となる出力を、ダイオード８９４のカソードアからノードを経由して抵抗８９６の一端に与える。抵抗８９６、８９５それぞれの他端から、データ部におけるスライスレベル上方補正信号Ｅ８Ａおよびスライスレベル下方補正信号Ｅ８Ｂが得られる。これらの補正信号は、スライスレベル制御回路９に与えられ、スライスレベルＥ９を補正するのに用いられる。

図６は、図１のスライスレベル制御回路９の具体例を示す。図１の比較回路３からの２値化信号Ｅ３、データＰＬＬ回路４からのチャージ幅信号Ｅ４Ｃおよびライトエリア検出回路１０からのライトエリア信号Ｅ１０は、スライスレベル補正信号発生回路９０に与えられる。

スライスレベル補正信号発生回路９０は、３入力アンドゲート９０１、３入力ナンドゲート９０２、インバータ９０３、ダイオード９０５、ダイオード９０６および抵抗９０７で構成されている。

チャージ幅信号Ｅ４Ｃおよびライトエリア信号Ｅ１０は、それぞれアンドゲート９０１およびナンドゲート９０２に入力される。２値化信号Ｅ３はアンドゲート９０１に入力され、この２値化信号をインバータ９０３でレベル反転した信号がナンドゲート９０２に入力される。

アンドゲート９０１は、３つの入力のアンド条件が成立したときに高レベル（＋５Ｖ）、アンド条件不成立のときに低レベル（０Ｖ）となる出力ＥＸＰを、ダイオード９０５のアノードからカソードを経由して抵抗９０７の一端に与える。また、ナンドゲート９０２は、３つの入力のナンド条件が成立したときに低レベル（０Ｖ）、ナンド条件不成立のときに高レベル（＋５Ｖ）となる出力ＥＸＮを、ダイオード９０６のカソードアからノードを経由して抵抗９０７の一端に与える。この抵抗９０７の一端でゲード９０１および９０２の出力ＥＸＰ、ＥＸＮが合成され、抵抗９０７の他端から、データ部に対するスライスレベル補正信号が得られる。

図４のスライスレベル補正信号発生回路８３からのプリアンブル用スライスレベル補正信号Ｅ８Ｐと、図６のスライスレベル補正信号発生回路９０からのデータ用スライスレベル補正信号（ＥＸＰ＋ＥＸＮ）と、図５のスライスレベル補正信号発生回路８９からのスライスレベル補正信号Ｅ８Ａ／

Ｅ８Ｂとは、図６の回路中でワイアードオアにより加算合成され、平滑化（平均化）前のスライスレベル制御信号ＥＸとなる。

このスライスレベル制御信号ＥＸはスイッチ回路９２を介して平滑化回路９４に入力される。平滑化回路９４にはまた、スイッチ回路９２を介して電圧源９６から所定の固定スライスレベル（＋２．５Ｖ）が入力される。スイッチ回路９２はライトエリア信号Ｅ１０により制御され、信号Ｅ１０が高レベルのとき（ライトエリア）は信号ＥＸの回路だけを導通し、信号Ｅ１０が低レベルのとき（ライトエリア以外）では固定スライスレベルの回路だけを導通する。

平滑化回路９４はオペアンプ９４１、積分キャパシタ９４２および基準電圧源９４３により構成されている。基準電圧源９４３は＋２．５Ｖの基準電圧をオペアンプ９４１の非反転入力に与える。オペアンプ９４１の出力はキャパシタ９４２を介してその反転入力にフィードバックされ、積分器を構成する。この積分器は、スライスレベル制御信号ＥＸが入力されると、そのフィードバック作用により、反転入力の電圧が基準電圧＋２．５Ｖに収束する（イマジナリショート）ような動作を行なう。

すなわち、平滑回路９４の積分器は、制御信号ＥＸが２．５Ｖ以下のときはオペアンプ９４１の反転入力が２．５Ｖとなるような上昇傾向の電位のスライスレベルＥ９を出力し、制御信号ＥＸが２．５Ｖ以上のときはオペアンプ９４１の反転入力が２．５Ｖとなるような下降傾向の電位のスライ

スレベルＥ９を出力する。これら上昇傾向電位と下降傾向電位は積分回路の積分動作により平均化され（つまり制御信号ＥＸの信号変化が平滑化され）、リプルのないスライスレベルＥ９が得られる。

上述したスライスレベル制御信号ＥＸにより、

（１）プリアンブル部のスライスレベルを２値化信号の平均値により決定する制御と、

（２）データ部においてチャージ幅信号が減少するようにスライスレベルを決定する制御と、

（３）データ中で誤同期コードが検出された場合にはスライスレベルを所定量変更する制御とが行なわれる。

まず上記（１）の制御動作を説明する。この制御は図４の回路８３において行なわれる。

図９は、図１の光ディスクから読み出された再生信号のプリアンブル部の波形と、その２値化信号波形と、スライスレベル制御信号波形との関係をす。図９は再生信号Ｅ２のプリアンブル部における２値化スライスレベル設定動作を説明するものである。

図９（ａ）は、再生生信号Ｅ２のプリアンブル部に対する正確なスライスレベルＶＳと、正確なスライスレベルＶＳよりも上方にずれた上方スライスレベルＶＨ、もしくは下方にずれた下方スライスレベルＶＬを示す。図９（ｂ）は正確なスライスレベルＶＳでスライスされた時の２値化信号Ｅ２を示す。図９（ｃ）はプリアンブル部スライスレベル補正回路８Ｐにより検出された平滑化（平均化）以前のスライスレベ

ル制御信号ＥＸである。

図９（ｄ）は図９（ａ）のレベルＶＨの位置でスライスされた時の２値化信号Ｅ３で、図９（ｅ）はこの時の平滑化以前のスライスレベル制御信号ＥＸである。この制御信号ＥＸは、電位が０Ｖの回路を基準に測ると、その平均値は２．５Ｖより小さくなる。この制御信号ＥＸは抵抗８３７とキャパシタ９４２で決まる周波数帯域特性を持つ平滑化回路に入力される。この平滑化回路は反転増幅となっており、非反転入力に２．５Ｖが与えられているので、その出力は２．５Ｖより大きな平滑化されたスライスレベルとなる。

この信号ＥＸを図６の平滑化回路９４の積分器に入力すると、積分器出力であるスライスレベルＥ９は降下する。このスライスレベルＥ９の降下により、図９（ａ）の上方スライスレベルＶＨは正確なスライスレベルＶＳに引き戻される。

図９（ｆ）は図９（ａ）のレベルＶＬの位置でスライスされた時の２値化信号Ｅ３で、図９（ｇ）はこの時の平滑化以前のスライスレベルの制御信号ＥＸである。この制御信号ＥＸは、電位が０Ｖの回路を基準に測ると、その平均値は２．５Ｖより大きくなる。この制御信号ＥＸは抵抗８３７とキャパシタ９４２で決まる周波数帯域特性を持つ平滑化回路に入力される。この平滑化回路は反転増幅となっており、非反転入力に２．５Ｖが与えられているので、その出力は２．５Ｖより小さな平滑化されたスライスレベルとなる。

この信号ＥＸを図６の平滑化回路９４の積分器に入力すると、積分器出力であるスライスレベルＥ９は上昇する。この

スライスレベルＥ９の上昇により、図９（ａ）の下方スライスレベルＶＬは正確なスライスレベルＶＳに引き戻される

次に、前記（２）の制御動作を説明する。この制御は図６の回路９０において行なわれる。

図１０はデータ部における２値化スライスレベル設定動作を示す。図１０（ａ）は再生生信号Ｅ２のデータ部に対する正確なスライスレベルＶＳと、正確なスライスレベルＶＳよりも上方に少しずれた上方スライスレベルＶＨ、もしくは下方に少しずれた下方スライスレベルＶＬを示す。

図１０（ｂ）は図１０（ａ）のレベルＶＳの位置でスライスされた時の２値化信号Ｅ３で、図１０（ｃ）はデータＰＬＬ回路４のセルフクロック信号Ｅ４Ｂ、図１０（ｄ）はデータＰＬＬ回路４から抽出したチャージ幅信号Ｅ４Ｃ、図１０（ｅ）はチャージ幅信号Ｅ４Ｃのうちの２値化信号Ｅ３の立上りエッジ部のみ抜き出したチャージ幅信号（図６のＥＸＰ）、図１０（ｆ）はチャージ幅信号Ｅ４Ｃのうち２値化信号Ｅ３の立ち下がりエッジ部のみ抜き出して反転したチャージ幅信号（図６のＥＸＮ）、図１０（ｇ）はさらにそれら立ち上がりエッジ部のチャージ幅信号ＥＸＰと立ち下がりエッジ部のチャージ幅信号ＥＸＮをそれぞれ合成して作ったスライスレベル制御信号ＥＸである。

図１０（ｈ）は図１０（ａ）のレベルＶＨの位置でスライスされた時の２値化信号Ｅ３で、図１０（ｉ）はこの時の平滑化以前のスライスレベル制御信号ＥＸである。

正常レベルよりも若干高いレベルＶＨで２値化が行なわれ

ると、２値化信号Ｅ３（図１０（ｂ））の信号幅が少し狭くなる。すると、そのときの２値化信号Ｅ３とセルフクロック信号Ｅ４Ｂとの位相差が正常スライスレベル時の場合と少し異なってくる。すなわち、図１０（ｉ）に示すようにスライスレベル制御信号ＥＸの立ち上がり部のパルス幅が狭くなる一方でスライスレベル制御信号ＥＸの立ち下がり部のパルス幅が広くなる。するとこのような制御信号ＥＸの平均レベルは、正常スライスレベル時の２．５Ｖよりも若干小さくなる。この制御信号ＥＸは抵抗９０７とキャパシタ９４２で決まる周波数帯域特性を持つ平滑化回路に入力される。この平滑化回路は反転増幅となっており、非反転入力に２．５Ｖが与えられているので、その出力は２．５Ｖより大きな平滑化されたスライスレベルとなる。

この信号ＥＸを図６の平滑化回路９４の積分器に入力すると、積分器出力であるスライスレベルＥ９は降下する。このスライスレベルＥ９の降下により、図１０（ａ）の上方スライスレベルＶＨは正確なスライスレベルＶＳに引き戻され

図１０（ｉ）は図１０（ａ）のレベルＶＬの位置でスライスされた時の２値化信号Ｅ３で、図１０（ｋ）はこの時の平滑化以前のスライスレベル制御信号ＥＸである。

正常レベルよりも若干低いレベルＶＬで２値化が行なわれると、２値化信号Ｅ３（図１０（ｂ））の信号幅が少し広くなる。すると、図１０（ｋ）に示すようにスライスレベル制御信号ＥＸの立ち上がり部のパルス幅が広くなる一方でスライスレベル制御信号ＥＸの立ち下がり部のパルス幅が狭くな

る。このような制御信号ＥＸの平均レベルは、正常スライスレベル時の２．５Ｖよりも若干大きくなる。この制御信号ＥＸは抵抗９０７とキャパシタ９４２で決まる周波数帯域特性を持つ平滑化回路に入力される。この平滑化回路は反転増幅となっており、非反転入力に２．５Ｖが与えられているので、その出力は２．５Ｖより小さな平滑化されたスライスレベルとなる。

この信号ＥＸを図６の平滑化回路９４の積分器に入力すると、積分器出力であるスライスレベルＥ９は上昇する。このスライスレベルＥ９の上昇により、図１０（ａ）の下方スライスレベルＶＬは正確なスライスレベルＶＳに引き戻され

最後に、前記（３）の制御動作を説明する。この制御は図５の回路８９において行なわれる。

再生信号Ｅ２のデータ部で、上方誤スライスレベルＬ１（図１１（ａ））による誤同期コードが図５の比較器８７により検出されると、信号Ｓ１が一定期間高レベルとなる。この誤同期コードが検出される期間では同期窓予測信号Ｅ７およびライトエリア信号Ｅ１０はともに高レベルとなっているので、アンドゲート８９１は高レベル（＋５Ｖ）を出力する。

この５Ｖ出力は順バイアスされて導通したダイオード８９３および抵抗８９５を介して、スライスレベル下方補正信号Ｅ８Ｂとなって、図６の平滑回路９４内の積分器を構成するオペアンプ９４１の反転入力に与えられる。すると、アンドゲート８９１からの高レベル（＋５Ｖ）出力によりオペアンプ９４１の反転入力電位は上昇しようとする。しかし、

積分器のフィードバック動作でオペアンプ９４１の反転入力はその非反転入力にイマジナリショートしているので、オペアンプ９４１は、その反転入力電位が２．５Ｖを保つように電位が降下したスライスレベルＥ９を出力する。

このスライスレベル電位降下により、誤同期コードをもたらした上方誤スライスレベルＬ１は正常なレベルＬ２まで引き下げられる。

再生信号Ｅ２のデータ部で、下方誤スライスレベルＬ３（図１１（ａ））による誤同期コードが図５の比較器８６により検出されると、その間信号Ｓ２が高レベルとなる。この誤同期コードが検出される期間では同期窓予測信号Ｅ７およびライトエリア信号Ｅ１０はともに高レベルとなっているので、アンドゲート８９２は低レベル（０Ｖ）を出力する。

この０Ｖ出力は順バイアスされて導通したダイオード８９４および抵抗８９６を介して、スライスレベル上方補正信号Ｅ８Ａとなって、図６の平滑回路９４内の積分器を構成するオペアンプ９４１の反転入力に与えられる。すると、アンドゲート８９２からの低レベル（０Ｖ）出力によりオペアンプ９４１の反転入力電位は降下しようとする。しかし、積分器のフィードバック動作でオペアンプ９４１の反転入力はその非反転入力にイマジナリショートしているので、オペアンプ９４１は、その反転入力電位が２．５Ｖを保つように電位が上昇したスライスレベルＥ９を出力する。

このスライスレベル電位上昇により、誤同期コードをもたらした下方誤スライスレベルＬ３は正常なレベルＬ２まで引

き上げられる。

以上説明したように、図１の実施例装置は、（１）プリアンブル部のスライスレベルを２値化信号の平均値により決定する制御と、（２）データ部においてチャージ幅信号が減少するようにスライスレベルを決定する制御と、（３）データ中で誤同期コードが検出された場合にはスライスレベルを所定量変更する制御とのいずれも行なうことができる。このうち、（１）の制御が不用なときは図１の構成から補正回路８Ｐを削除すればよい。また、（３）の制御が不用なときは図１の構成から補正回路８Ｄを削除すればよい。さらに、（２）の制御が不用なときは図６の構成から補正信号発生回路９０を削除すればよい。

この発明の情報再生装置によれば、光ディスクに記録された情報のうちデータ記憶部のデータを読み取っている際に生成されるチャージ幅信号に基づいて、２値化手段のスライスレベルを変更するように構成している。このため、データ部の信号の振幅中心がずれてきた場合でも、それに応じてスライスレベルが変更されるから、データの誤再生を防止できる。

請求の範囲

1．ブロック部の同期をとるための所定のコードが記憶されているプリアンブル部とデータが記憶されているデータ記憶部とが設けられたブロック部を複数有する情報記録媒体からデータを読み取るものであって、

前記記憶媒体の各ブロック部に記憶されているデータを読み取って読取信号を出力する読取手段と、

この読取手段によって出力された読取信号をスライスレベルを用いて2値化する2値化手段と、

前記読取手段によって前記ブロック部のプリアンブル部に記憶されているデータを読み取っている際には、前記2値化手段によって2値化された信号に基づいて前記2値化手段のスライスレベルを設定する設定手段と、

前記読取手段によって前記ブロック部のデータ記憶部に記憶されているデータを読み取っている際には、前記2値化手段によって2値化された信号と所定の間隔で出力されるクロック信号とを比較することにより、2値化信号とクロック信号との位相差を示すチャージ幅信号を生成する生成手段と、

この生成手段にて生成されたチャージ幅信号に基づいて、このチャージ幅信号を減少させるように前記2値化手段のスライスレベルを変更する変更手段とを具備したことを特徴とする情報再生装置。

2．前記設定手段が、前記2値化手段によって2値化された信号の平均値を算出する算出手段と、この算出手段によって

算出された２値化信号の平均値を前記２値化手段のスライスレベルとして設定する手段とを含むことを特徴とする請求項１に記載の情報再生装置。

３．前記変更手段が、前記２値化信号の立ち上がりエッジ部で生成される第１のチャージ幅信号と、前記２値化信号の立ち下がりエッジ部で生成される第２のチャージ幅信号との平均値に基づいて、前記２値化手段のスライスレベルを変更する手段を含むことを特徴とする請求項１に記載の情報再生装置。

４．前記読取手段が前記ブロック部のプリアンブル部に記憶されているデータを読み取っていることを判別する手段をさらに具備したことを特徴とする請求項１に記載の情報再生装置。

５．情報記憶媒体に記憶され、所定の間隔で同期コードを含んでいるデータを読み取って読取信号を出力する読取手段と、

この読取手段から出力された読取信号をスライスレベルを用いて２値化する２値化手段と、

この２値化手段によって２値化された信号と所定の間隔で出力されるクロック信号とを比較することにより、２値化信号とクロック信号との位相差を示すチャージ幅信号を生成する生成手段と、

この生成手段にて生成されたチャージ幅信号に基づいて、このチャージ幅信号を減少させるように前記２値化手段のスライスレベルを変更する第１の変更手段と、

前記２値化手段によって２値化された２値化信号に含まれ

ている同期コードを検出する検出手段と、

この検出手段にて同期コードを読み取った際に、同期コードとは異なるコードが読み取られた場合は、前記２値化手段のスライスレベルを所定量変更する第２の変更手段とを具備したことを特徴とする情報再生装置。

６．前記第１の変更手段が、前記２値化信号の立ち上がりエッジ部で生成される第１のチャージ幅信号と、前記２値化信号の立ち下がりエッジ部で生成される第２のチャージ幅信号との平均値に基づいて、前記２値化手段のスライスレベルを変更する手段を含むことを特徴とする請求項５に記載の情報再生装置。

７．前記読取信号中の同期コード部分を第１のスライスレベルで２値化した場合に得られる第１の２値化信号に対応した第１のチャネルデータを提供する手段と、

前記読取信号中の同期コード部分を第２のスライスレベルで２値化した場合に得られる第２の２値化信号に対応した第２のチャネルデータを提供する手段と

前記読取信号中の同期コード部分を第３のスライスレベルで２値化した場合に得られる第３の２値化信号に対応した第３のチャネルデータを提供する手段と

前記２値化手段によって２値化された信号に対応した情報と、前記第１、第２、および第３チャネルデータとを比較し、前記２値化手段によって２値化された信号が、前記第１および第３チャネルデータの間の情報を含む前記第２チャネルデータに対応する場合以外では、前記検出手段にて読み取られ

た同期コードが誤同期コードであると判定する手段をさらに具備したことを特徴とする請求項５に記載の情報再生装置。

８．前記第２の変更手段が、

前記読取信号中の同期コード部分を第１のスライスレベルで２値化した場合に得られる第１の２値化信号の立ち上がり部分および立ち下がり部分の情報を含む第１のチャネルデータを提供する手段と、

前記読取信号中の同期コード部分を第２のスライスレベルで２値化した場合に得られる第２の２値化信号の立ち上がり部分および立ち下がり部分の情報を含む第２のチャネルデータを提供する手段と、

前記読取信号中の同期コード部分を第３のスライスレベルで２値化した場合に得られる第３の２値化信号の立ち上がり部分および立ち下がり部分の情報を含む第３のチャネルデータを提供する手段と、

前記２値化手段によって２値化された信号の立ち上がり部分および立ち下がり部分の情報と、前記第１、第２、および第３チャネルデータとを比較し、前記２値化手段によって２値化された信号が前記第１、第２、および第３チャネルデータのどれに対応するかを判別する判別手段と、

この判別手段の判別結果が、前記第１チャネルデータとの対応を示す場合に、前記２値化手段のスライスレベルを所定量減少させる手段と、

前記判別手段の判別結果が、前記第３チャネルデータとの対応を示す場合に、前記２値化手段のスライスレベルを所定

量増加させる手段とを含むことを特徴とする請求項５に記載の情報再生装置。

９．ブロック部の同期をとるための所定のコードが記憶されているプリアンブル部とデータが記憶されているデータ記憶部とが設けられたブロック部を複数有する情報記録媒体からデータを読み取るものであって、

前記記憶媒体の各ブロック部に記憶されているデータを読み取って読取信号を出力する読取手段と、

この読取手段によって出力された読取信号をスライスレベルを用いて２値化する２値化手段と、

前記読取手段によって前記ブロック部のプリアンブル部に記憶されているデータを読み取っている際には、前記２値化手段によって２値化された信号に基づいて前記２値化手段のスライスレベルを設定する設定手段と、

前記読取手段によって前記ブロック部のデータ記憶部に記憶されているデータを読み取っている際には、前記２値化手段によって２値化された信号と所定の間隔で出力されるクロック信号とを比較することにより、２値化信号とクロック信号との位相差を示すチャージ幅信号を生成する生成手段と、

この生成手段にて生成されたチャージ幅信号に基づいて、このチャージ幅信号を減少させるように前記２値化手段のスライスレベルを変更する第１の変更手段と、

前記２値化手段によって２値化された２値化信号に含まれている同期コードを検出する検出手段と、

この検出手段にて同期コードを読み取った際に、同期コー

ドとは異なるコードが読み取られた場合は、前記２値化手段のスライスレベルを所定量変更する第２の変更手段とを具備したことを特徴とする情報再生装置。

１０．前記情報記録媒体は、マーク長記録方式により前記ブロック部の情報が記録された光ディスクにより構成され、

前記読取手段は、前記光ディスクにレーザビームを照射しその反射ビームを検知することにより、前記ブロック部の情報に対応しアナログの信号レベルを持つ再生信号を出力する光学ヘッドを含み、

前記２値化手段は、前記光学ヘッドからの前記再生信号の信号レベルと前記スライスレベルとを比較することにより前記再生信号を２値化して、２値化信号を出力する比較回路を含み、

前記設定手段は、前記２値化信号が前記ブロック部のプリアンブル部に記憶されているデータを含むときは、前記２値化信号に基づいて前記スライスレベルを補正するスライスレベル補正回路を含み、

前記生成手段は、前記２値化信号にフェイズロックして前記クロック信号を発生するとともに、前記２値化信号が前記ブロック部のデータ記憶部に記憶されているデータを含むときに、前記２値化信号と前記クロック信号との位相差を示すチャージ幅信号および前記２値化信号の信号レベル変化点を示す情報を含むチャネルデータを発生するデータＰＬＬ回路を含み、

前記検出手段は、所定の同期コードと前記チャネルデータ

とを比較して、これらが一致したときに同期コード検知信号を出力する同期コード検知回路を含み

前記第２の変更手段は、第１および第２の誤同期コードと前記チャネルデータとを比較して、前記チャネルデータが前記第１の誤同期コードに対応したときに第１のスライスレベル補正信号を発生し、前記チャネルデータが前記第２の誤同期コードに対応したときに第２のスライスレベル補正信号を発生する誤同期コード検知回路を含み、

前記第１の変更手段は、前記チャージ幅信号、前記スライスレベル補正信号、前記第１のスライスレベル補正信号および前記第２のスライスレベル補正信号に応答して、前記スライスレベルを変更するスライスレベル制御回路を含むことを特徴とする請求項９に記載の情報再生装置。

１１．前記第１の変更手段が、前記２値化信号の立ち上がりエッジ部で生成される第１のチャージ幅信号と、前記２値化信号の立ち下がりエッジ部で生成される第２のチャージ幅信号との平均値に基づいて、前記２値化手段のスライスレベルを変更する手段を含むことを特徴とする請求項9 に記載の情報再生装置。

１２．前記読取信号中の同期コード部分を第１のスライスレベルで２値化した場合に得られる第１の２値化信号に対応した第１のチャネルデータを提供する手段と、

前記読取信号中の同期コード部分を第２のスライスレベルで２値化した場合に得られる第２の２値化信号に対応した第２のチャネルデータを提供する手段と

前記読取信号中の同期コード部分を第３のスライスレベルで２値化した場合に得られる第３の２値化信号に対応した第３のチャネルデータを提供する手段と

前記２値化手段によって２値化された信号に対応した情報と、前記第１、第２、および第３チャネルデータとを比較し、前記２値化手段によって２値化された信号が、前記第１および第３チャネルデータの間の情報を含む前記第２チャネルデータに対応する場合以外では、前記検出手段にて読み取られた同期コードが誤同期コードであると判定する手段をさらに具備したことを特徴とする請求項９に記載の情報再生装置。

１３．前記第２の変更手段が、

前記読取信号中の同期コード部分を第１のスライスレベルで２値化した場合に得られる第１の２値化信号の立ち上がり部分および立ち下がり部分の情報を含む第１のチャネルデータを提供する手段と、

前記読取信号中の同期コード部分を第２のスライスレベルで２値化した場合に得られる第２の２値化信号の立ち上がり部分および立ち下がり部分の情報を含む第２のチャネルデータを提供する手段と、

前記読取信号中の同期コード部分を第３のスライスレベルで２値化した場合に得られる第３の２値化信号の立ち上がり部分および立ち下がり部分の情報を含む第３のチャネルデータを提供する手段と、

．前記２値化手段によって２値化された信号の立ち上がり部分および立ち下がり部分の情報と、前記第１、第２、および

第３チャネルデータとを比較し、前記２値化手段によって２値化された信号が前記第１、第２、および第３チャネルデータのどれに対応するかを判別する判別手段と、

この判別手段の判別結果が、前記第１チャネルデータとの対応を示す場合に、前記２値化手段のスライスレベルを所定量減少させる手段と、

前記判別手段の判別結果が、前記第３チャネルデータとの対応を示す場合に、前記２値化手段のスライスレベルを所定量増加させる手段とを含むことを特徴とする請求項９に記載の情報再生装置。

１４．ブロック部の同期をとるための所定のコードが記憶されているプリアンブル部とデータが記憶されているデータ記憶部とが設けられた複数のブロック部をデータの記憶単位として有し、ピットの長さとピットの間隔によってこのデータの記憶を行なう光ディスクからデータを読み取るものであって、

前記光ディスクにピットを形成するために前記光ディスクに対して光を照射する光照射手段と、

前記光照射手段による光照射動作を制御して、前記光ディスクに形成されるピットの長さを変更して前記光ディスクにデータの記憶を行なう制御手段と、

前記光ディスクに記憶されているデータをブロック単位で読み取って、読取信号を出力する読取手段と、

この読取手段によって出力された読取信号をスライスレベルを用いて２値化する２値化手段と、

前記読取手段によって前記ブロック部のプリアンブル部に記憶されているデータを読み取っている際には、前記２値化手段によって２値化された信号に基づいて前記２値化手段のスライスレベルを設定する設定手段と、

前記読取手段によって前記ブロック部のデータ記憶部に記憶されているデータを読み取っている際には、前記２値化手段によって２値化された信号と所定の間隔で出力されるクロック信号とを比較することにより、２値化信号とクロック信号との位相差を示すチャージ幅信号を生成する生成手段と、

この生成手段にて生成されたチャージ幅信号に基づいて、このチャージ幅信号を減少させるように前記２値化手段のスライスレベルを変更する第１の変更手段と、

前記２値化手段によって２値化された２値化信号に含まれている同期コードを検出する検出手段と、

この検出手段にて同期コードを読み取った際に、同期コードとは異なるコードが読み取られた場合は、前記２値化手段のスライスレベルを所定量変更する第２の変更手段とを具備したことを特徴とする情報再生装置。

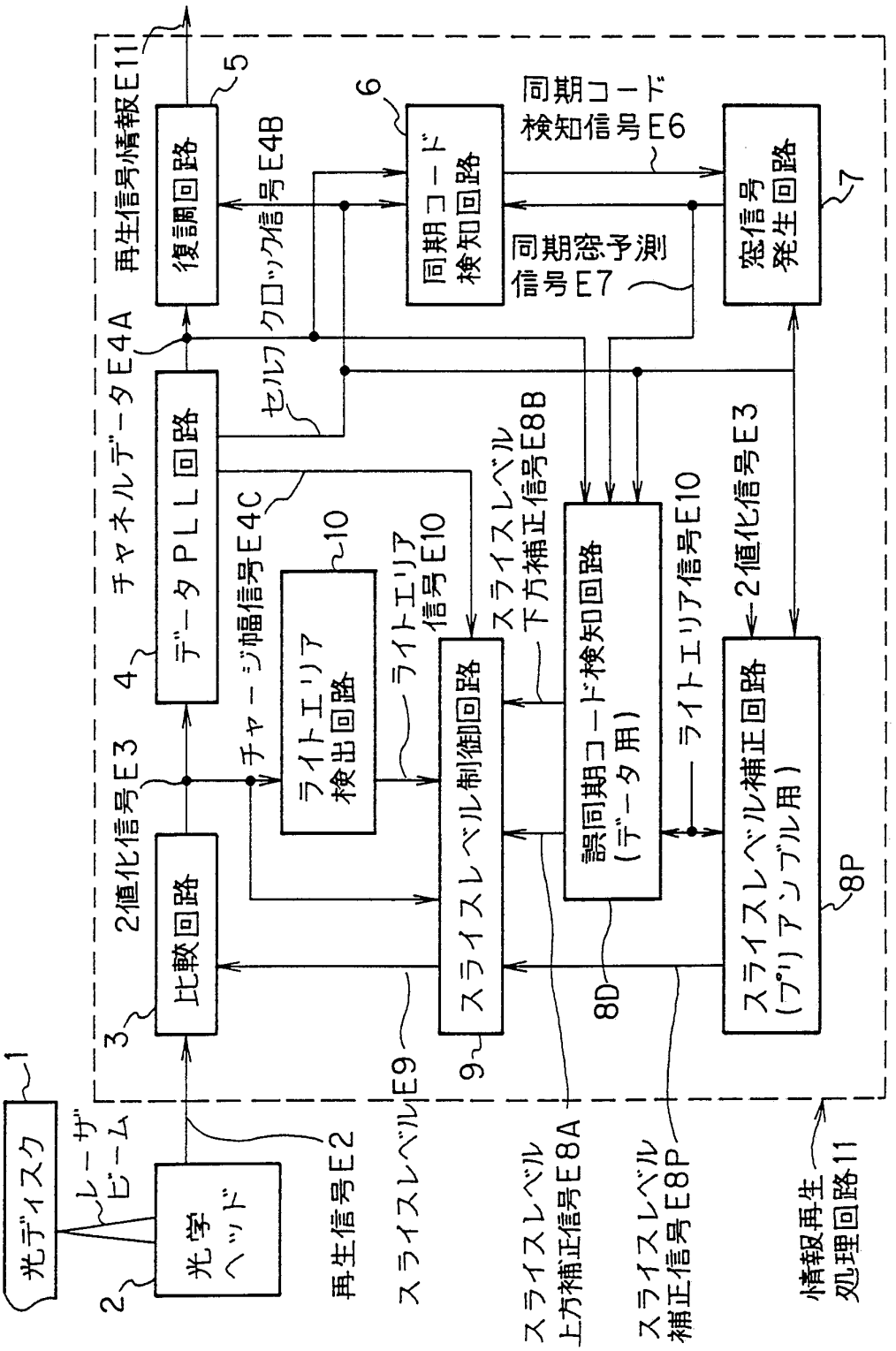

光ディスク
1
レーザービーム
光学ヘッド
2
比較回路
3
2値化信号E3
データPLL回路
4
チャネルデータ再生信号情報E11
再生信号E4A
復調回路
5
クロック信号E4B
セルフ
同期コード検知回路
6
同期コード検知信号E6
同期部予測信号E7
窓信号発生回路
7
チャージ幅信号E4C
ライトエリア検出回路
10
ライトエリア信号E10
スライスレベル制御回路
9
スライスレベル下方補正信号E8B
誤同期コード検知回路(データ用)
8D
ライトエリア信号E10
2値化信号E3
スライスレベル補正回路(プリアンブル用)
8P
再生信号E2
スライスレベルE9
スライスレベル上方補正信号E8A
スライスレベル補正信号E8P
情報再生処理回路11

FIG. 1

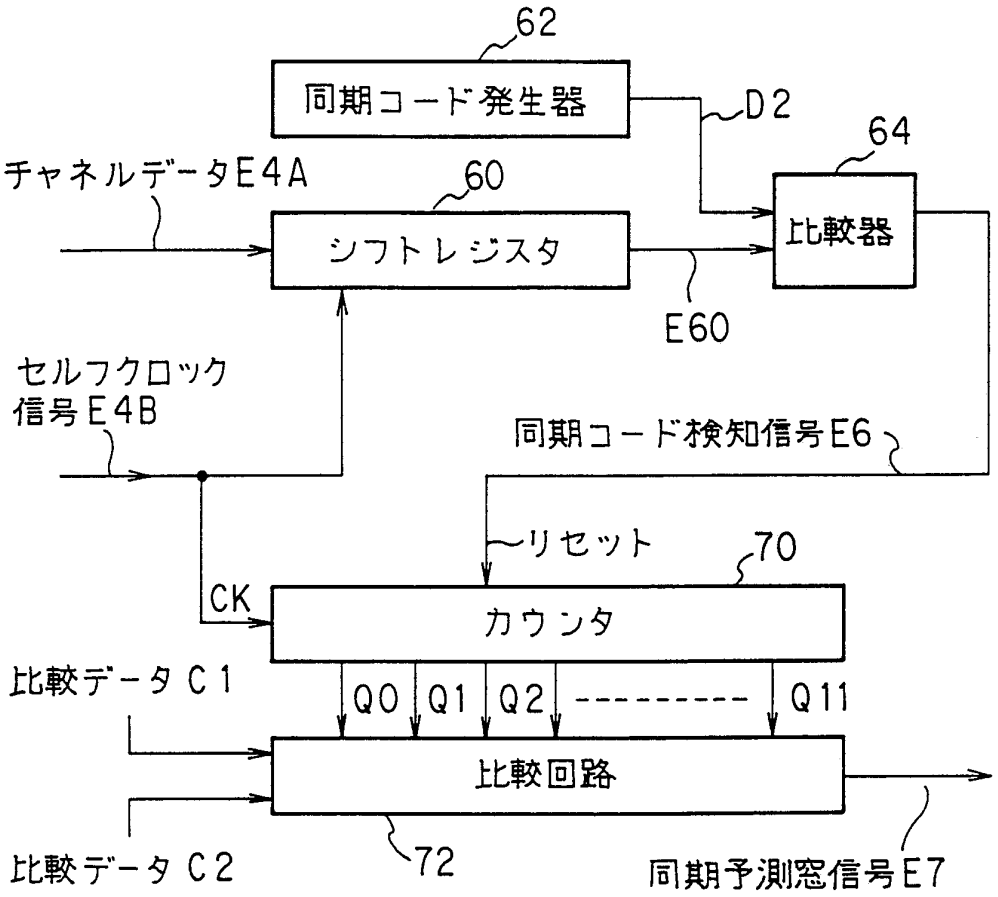

62
同期コード発生器
D2
64
チャネルデータE4A
60
シフトレジスタ
比較器
E60
セルフクロック
信号E4B
同期コード検知信号E6
リセット
70
CK
カウンタ
比較データC1
Q0
Q1
Q2
Q11
比較回路
比較データC2
72
同期予測窓信号E7

FIG. 2

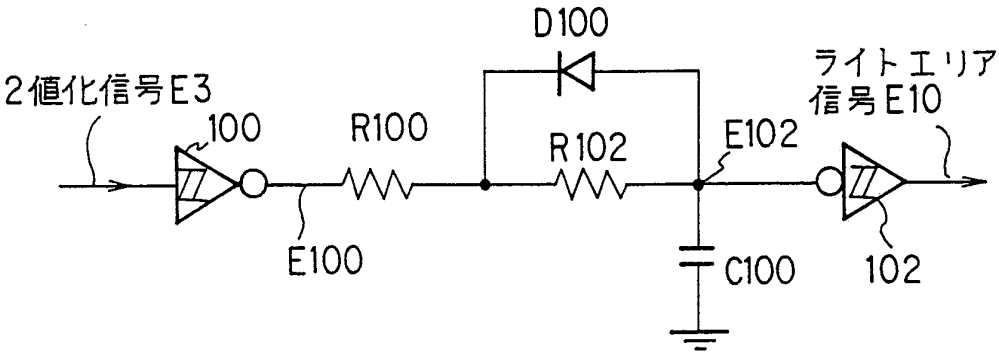

D100
2値化信号E3
ライトエリア
信号E10
100
R100
R102
E102
E100
C100
102

FIG. 3

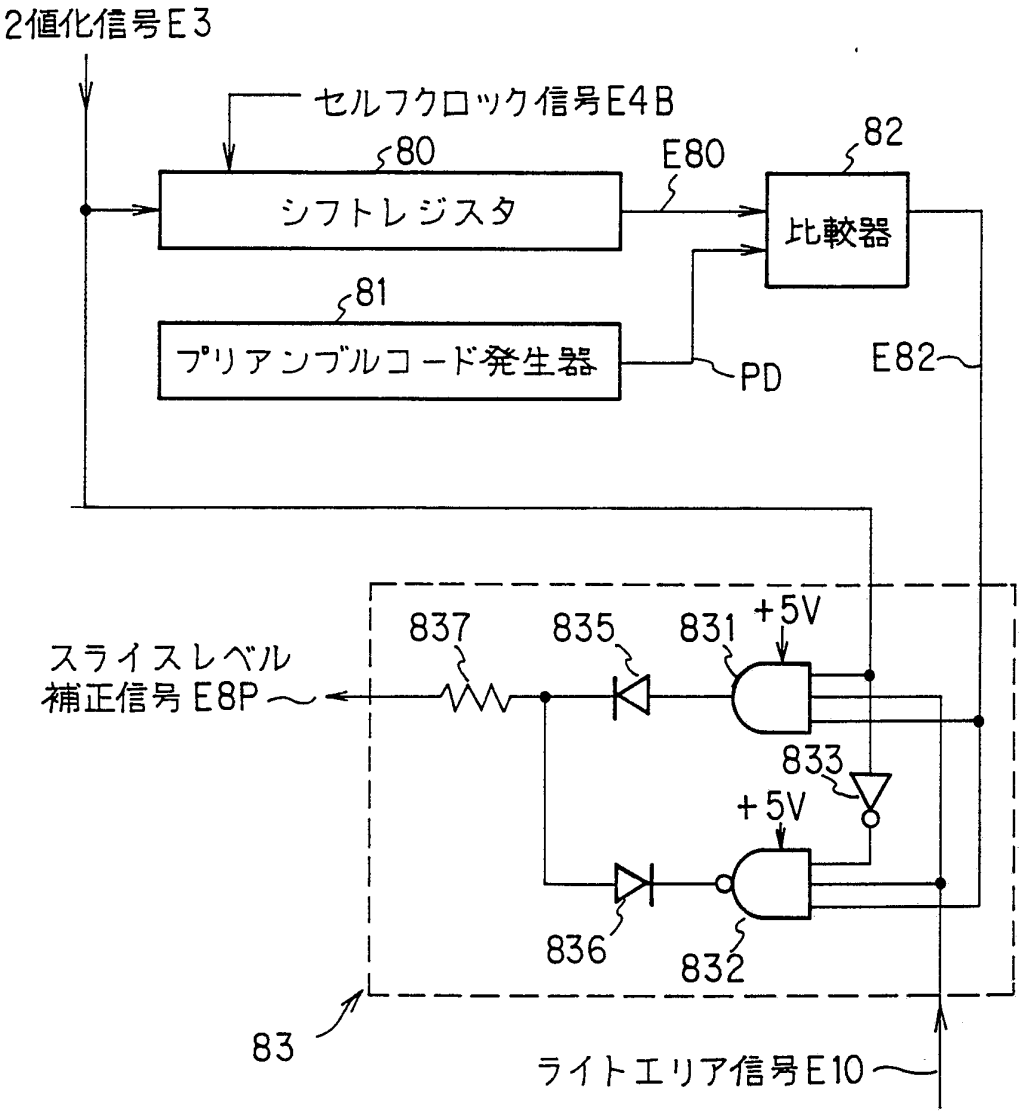

2値化信号E3
セルフクロック信号E4B
80
E80
82
シフトレジスタ
比較器
81
プリアンブルコード発生器
PD
E82
837
835
831
+5V
スライスレベル
補正信号E8P
833
+5V
836
832
83
ライトエリア信号E10

FIG. 4

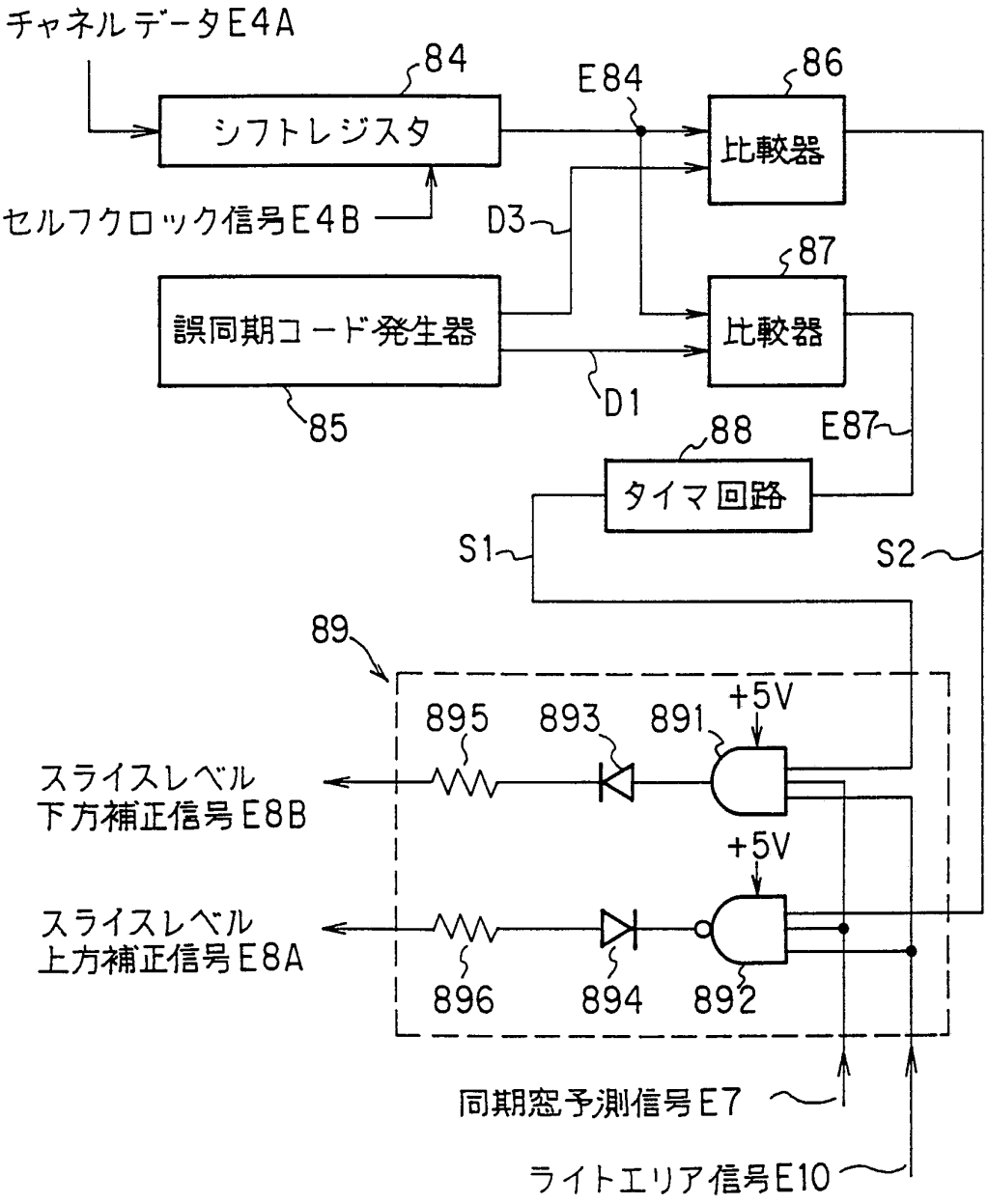

チャネルデータE4A
84
シフトレジスタ
セルフクロック信号E4B
E84
86
比較器
D3
87
誤同期コード発生器
比較器
D1
85
88
E87
タイマ回路
S1
S2
89
895
893
891
+5V
スライスレベル
下方補正信号E8B
+5V
スライスレベル
上方補正信号E8A
896
894
892
同期窓予測信号E7
ライトエリア信号E10

FIG. 5

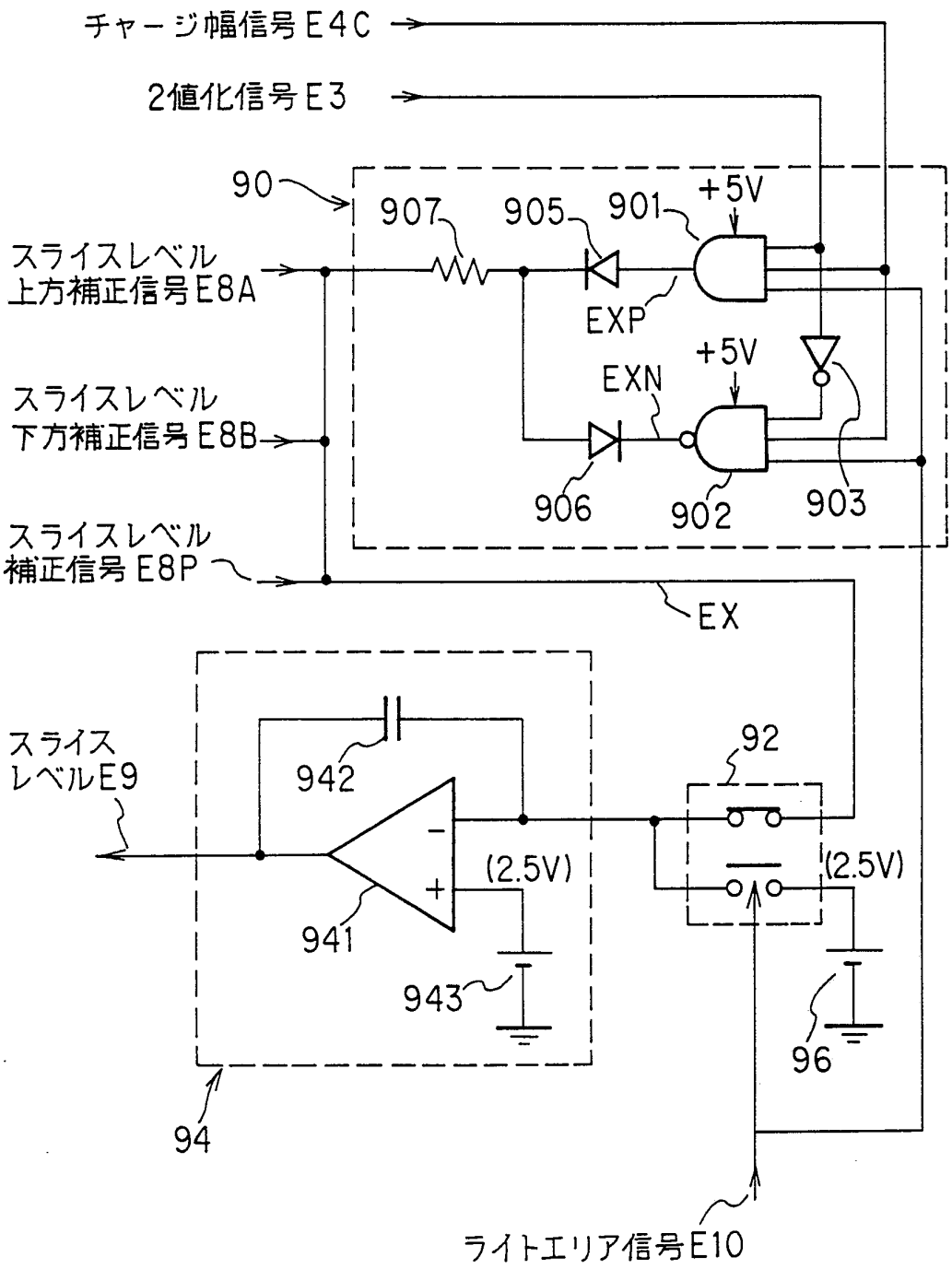

チャージ幅信号E4C
2値化信号E3
90
907
905
901
+5V
スライスレベル
上方補正信号E8A
EXP
+5V
EXN
スライスレベル
下方補正信号E8B
906
902
903
スライスレベル
補正信号E8P
EX
スライス
レベルE9
942
92
(2.5V)
(2.5V)
941
943
96
94
ライトエリア信号E10

FIG. 6

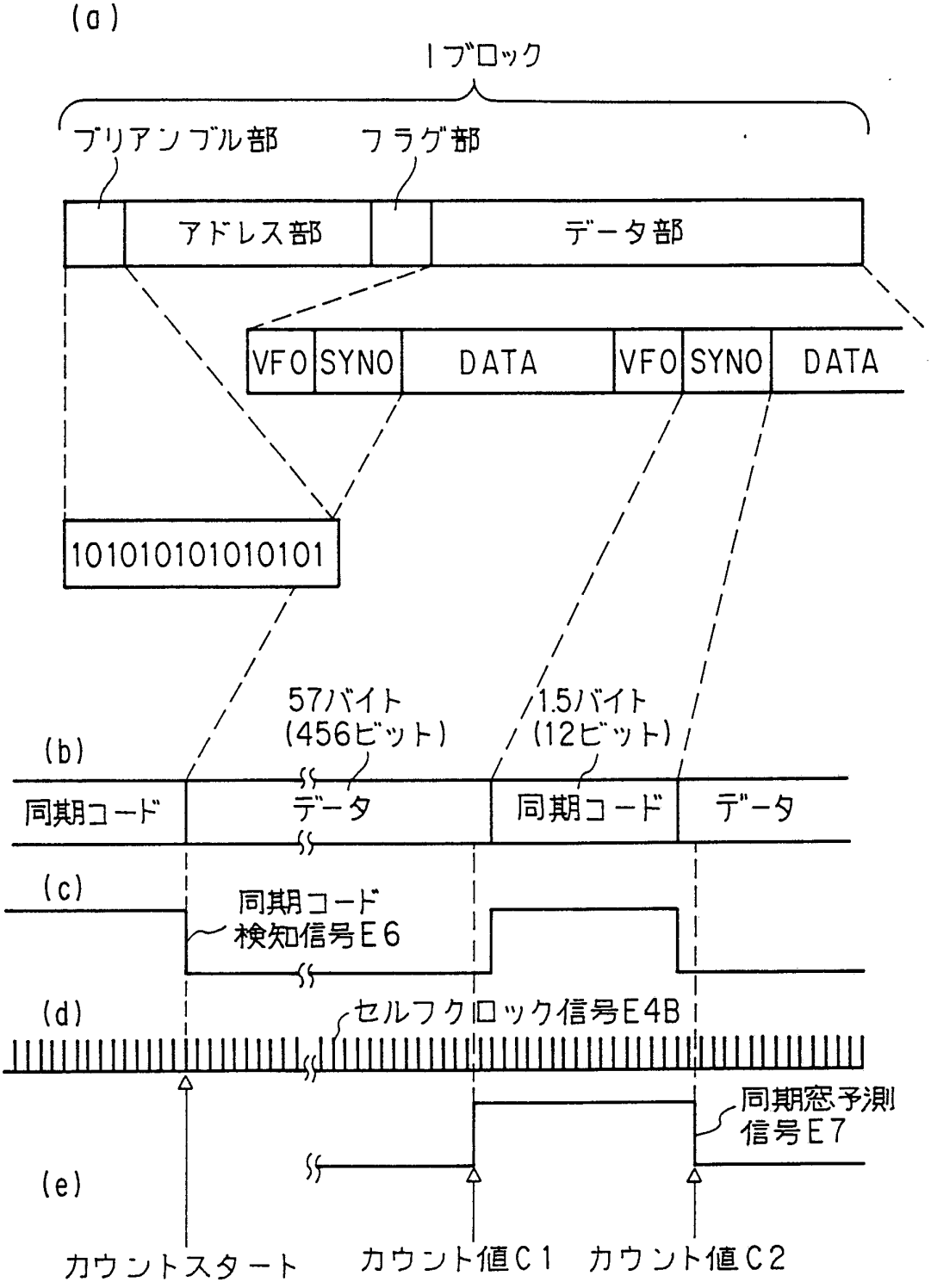

(a)
1ブロック
プリアンブル部
フラグ部
アドレス部
データ部
VFO
SYNO
DATA
VFO
SYNO
DATA
101010101010101
57バイト
(456ビット)
1.5バイト
(12ビット)
(b)
同期コード
データ
同期コード
データ
(c)
同期コード
検知信号E6
(d)
セルフクロック信号E4B
同期窓予測
信号E7
(e)
カウントスタート
カウント値C1
カウント値C2

FIG. 7

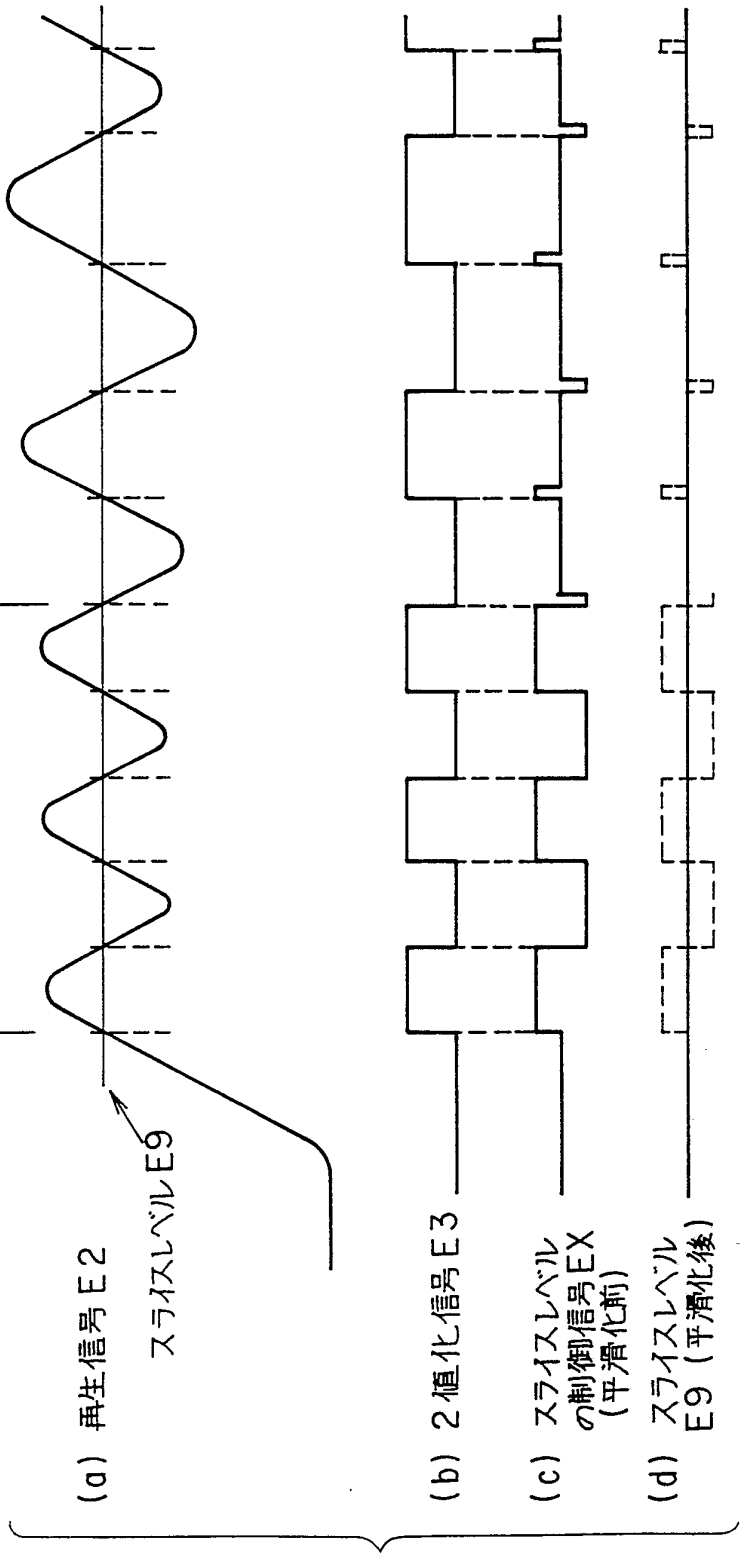

(a) 再生信号 E2
スライスレベル E9
プリアンブル部
データ
(b) 2値化信号 E3
(c) スライスレベルの制御信号 EX (平滑化前)
(d) スライスレベル E9 (平滑化後)

FIG. 8

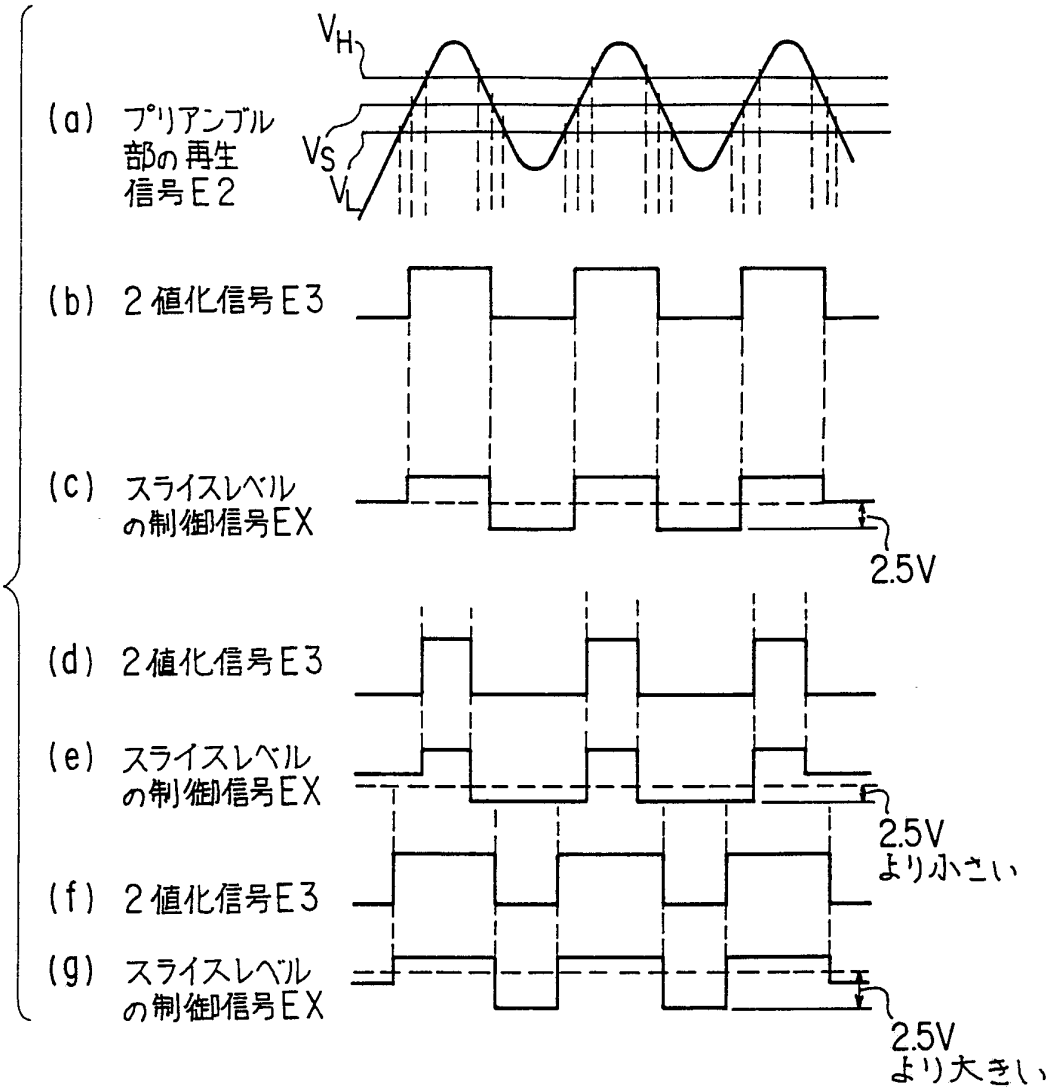

(a) プリアンブル部の再生信号E2
V_H
V_S
V_L
(b) 2値化信号E3
(c) スライスレベルの制御信号EX
2.5V
(d) 2値化信号E3
(e) スライスレベルの制御信号EX
2.5Vより小さい
(f) 2値化信号E3
(g) スライスレベルの制御信号EX
2.5Vより大きい

FIG. 9

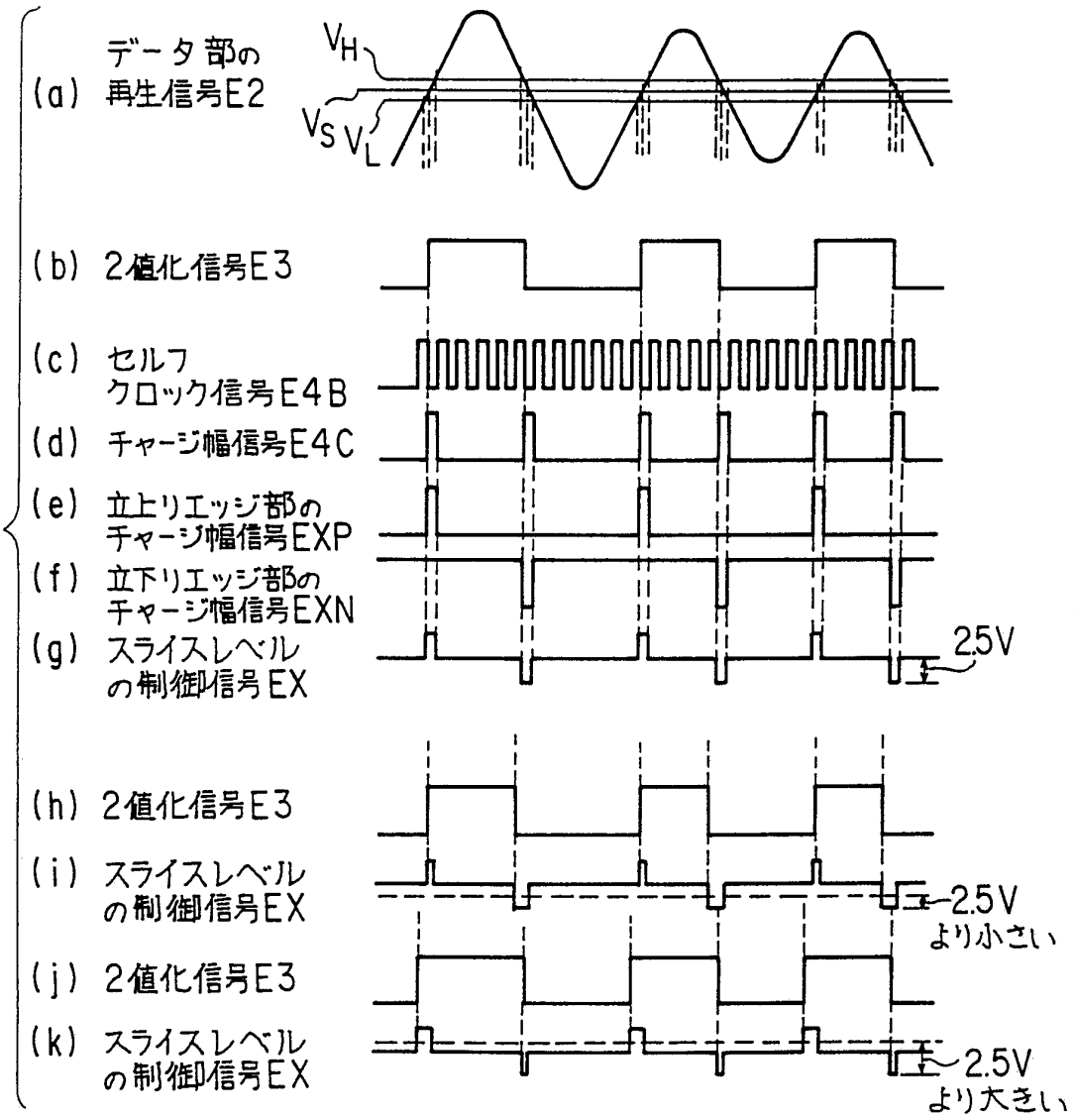

(a) データ部の再生信号E2
V_H
V_S V_L
(b) 2値化信号E3
(c) セルフクロック信号E4B
(d) チャージ幅信号E4C
(e) 立上りエッジ部のチャージ幅信号EXP
(f) 立下りエッジ部のチャージ幅信号EXN
(g) スライスレベルの制御信号EX
2.5V
(h) 2値化信号E3
(i) スライスレベルの制御信号EX
2.5V
より小さい
(j) 2値化信号E3
(k) スライスレベルの制御信号EX
2.5V
より大きい

FIG. 10

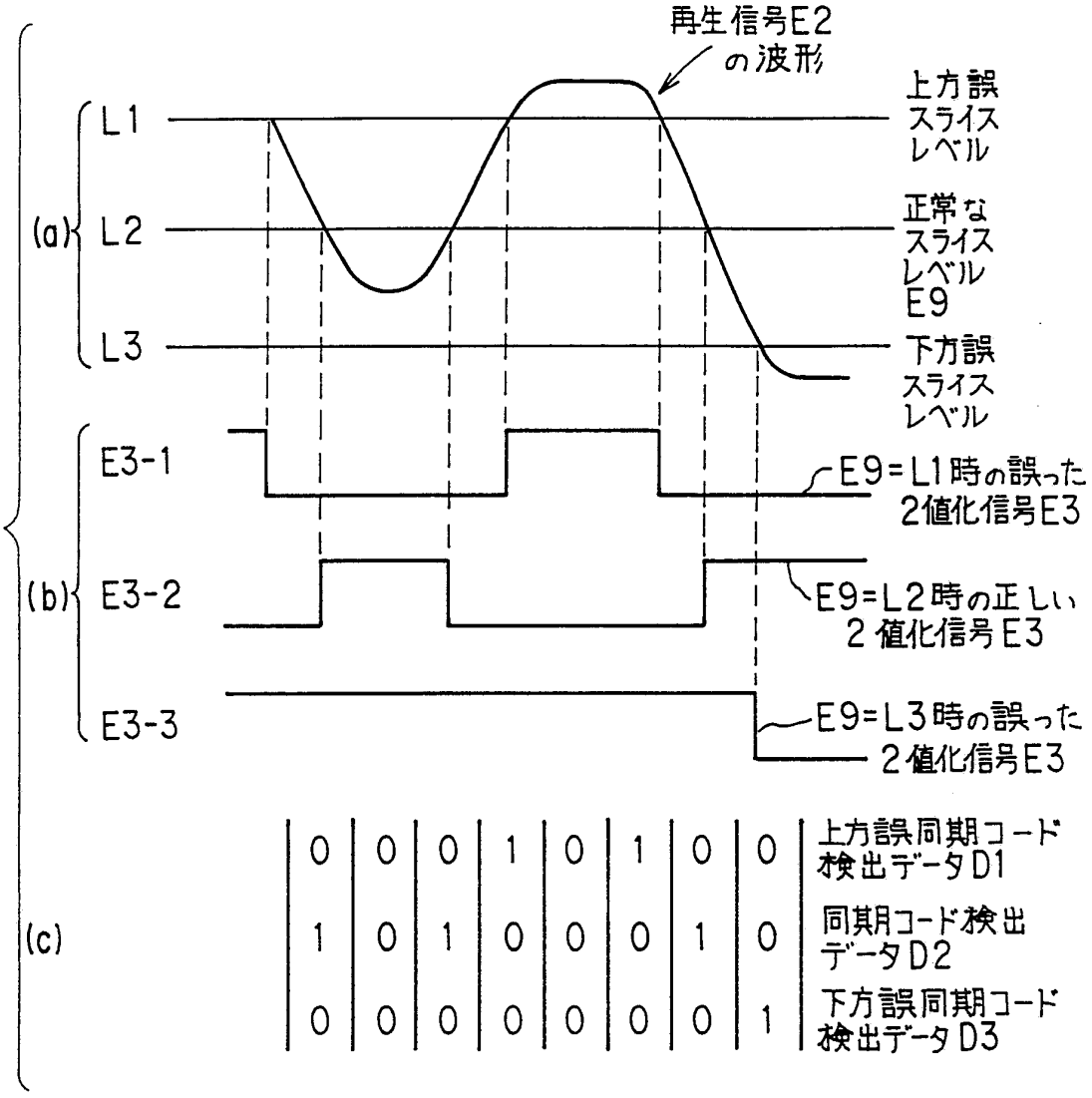

再生信号E2
の波形
(a)
L1
L2
L3
上方誤
スライス
レベル
正常な
スライス
レベル
E9
下方誤
スライス
レベル
(b)
E3-1
E3-2
E3-3
E9=L1時の誤った
2値化信号E3
E9=L2時の正しい
2値化信号E3
E9=L3時の誤った
2値化信号E3
(c)
0 0 0 1 0 1 0 0 上方誤同期コード
検出データD1
1 0 1 0 0 0 1 0 同期コード検出
データD2
0 0 0 0 0 0 0 1 下方誤同期コード
検出データD3

FIG. 11

INTERNATIONAL SEARCH REPORT

International Application No PCT/JP92/01253

I. CLASSIFICATION OF SUBJECT MATTER (if several classification symbols apply, indicate all) [6]

According to International Patent Classification (IPC) or to both National Classification and IPC

Int. Cl[5] G11B7/00, 20/10

II. FIELDS SEARCHED

Minimum Documentation Searched [7]

Classification System	Classification Symbols
IPC	G11B7/00, 20/10

Documentation Searched other than Minimum Documentation to the Extent that such Documents are Included in the Fields Searched [8]

Jitsuyo Shinan Koho 1971 - 1991
Kokai Jitsuyo Shinan Koho 1971 - 1991

III. DOCUMENTS CONSIDERED TO BE RELEVANT [9]

Category *	Citation of Document, [11] with indication, where appropriate, of the relevant passages [12]	Relevant to Claim No. [13]
Y	JP, A, 2-187926 (Hitachi Maxell, Ltd., Hitachi, Ltd.), July 24, 1990 (24. 07. 90), Line 19, lower right column, page 2 to line 3, lower right column, page 3, Figs. 1 to 3 (Family: none)	1, 2, 9, 14
A	JP, A, 63-285774 (Hitachi, Ltd.), November 22, 1988 (22. 11. 88), Line 5, lower left column, page 2 to line 12, upper left column, page 3, lines 2 to 13, lower left column, page 3, line 18, lower left column, page 3 to line 14, lower right column, page 4, Figs. 1 to 2, 5 (Family: none)	1, 3, 5-6, 9-11, 14
A	JP, A, 59-152512 (Toshiba Corp.), August 31, 1984 (31. 08. 84), Line 5, upper right column, page 3 to line 14, upper left column, page 5, Figs. 2 to 3 (Family: none)	1, 3, 5-6, 9-11, 14
A	JP, A, 2-81368 (Hitachi, Ltd.),	5, 9, 14

* Special categories of cited documents: [10]

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier document but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

IV. CERTIFICATION

Date of the Actual Completion of the International Search	Date of Mailing of this International Search Report
November 26, 1992 (26. 11. 92)	December 15, 1992 (15. 12. 92)
International Searching Authority	**Signature of Authorized Officer**
Japanese Patent Office	

FURTHER INFORMATION CONTINUED FROM THE SECOND SHEET

March 22, 1990 (22. 03. 90),
Line 11, right column, page 1 to
line 5, lower left column, page 2,
Figs. 1 to 2 (Family: none)

V. ☐ OBSERVATIONS WHERE CERTAIN CLAIMS WERE FOUND UNSEARCHABLE [1]

This international search report has not been established in respect of certain claims under Article 17(2) (a) for the following reasons:

1. ☐ Claim numbers , because they relate to subject matter not required to be searched by this Authority, namely:

2. ☐ Claim numbers , because they relate to parts of the international application that do not comply with the prescribed requirements to such an extent that no meaningful international search can be carried out, specifically:

3. ☐ Claim numbers , because they are dependent claims and are not drafted in accordance with the second and third sentences of PCT Rule 6.4(a).

VI. ☐ OBSERVATIONS WHERE UNITY OF INVENTION IS LACKING [2]

This International Searching Authority found multiple inventions in this international application as follows:

1. ☐ As all required additional search fees were timely paid by the applicant, this international search report covers all searchable claims of the international application.

2. ☐ As only some of the required additional search fees were timely paid by the applicant, this international search report covers only those claims of the international application for which fees were paid, specifically claims:

3. ☐ No required additional search fees were timely paid by the applicant. Consequently, this international search report is restricted to the invention first mentioned in the claims; it is covered by claim numbers:

4. ☐ As all searchable claims could be searched without effort justifying an additional fee, the International Searching Authority did not invite payment of any additional fee.

Remark on Protest

☐ The additional search fees were accompanied by applicant's protest.

☐ No protest accompanied the payment of additional search fees.

国　際　調　査　報　告

国際出願番号PCT/JP92/01253

Ⅰ. 発明の属する分野の分類

国際特許分類（IPC）

Int. Cl⁵
G11B7/00，20/10

Ⅱ. 国際調査を行った分野

調　査　を　行　っ　た　最　小　限　資　料

分類体系	分類記号
IPC	G11B7/00，20/10

最小限資料以外の資料で調査を行ったもの

日本国実用新案公報　　1971－1991年
日本国公開実用新案公報　　1971－1991年

Ⅲ. 関連する技術に関する文献

引用文献のカテゴリー※	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	請求の範囲の番号
Y	JP，A，2－187926（日立マクセル株式会社、株式会社　日立製作所），24．7月．1990（24．07．90），第2頁右下欄第19行－第3頁右下欄第3行，第1－3図（ファミリーなし）	1，2，9，14
A	JP，A，63－285774（株式会社　日立製作所），22．11月．1988（22．11．88），第2頁左下欄第5行－第3頁左上欄第12行，第3頁左下欄第2行－第13行，第3頁左下欄第18行－第4頁右下欄第14行，第1－2図，第5図（ファミリーなし）	1，3，5－6，9－11，14
A	JP，A，59－152512（株式会社　東芝），31．8月．1984（31．08．84），第3頁右上欄第5行－第5頁左上欄第14行，第2－3図	1，3，5－6 9－11，14

※引用文献のカテゴリー
「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」先行文献ではあるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献
「T」国際出願日又は優先日の後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリーの文献

Ⅳ. 認　　証

国際調査を完了した日	国際調査報告の発送日
26．11．92	15.12.92
国際調査機関	権限のある職員
日本国特許庁（ISA/JP）	特許庁審査官　三友英二　㊞　5D9195

様式PCT/ISA/210(第2ページ)（1981年10月）

第2ページから続く情報

	（書欄の続き） （ファミリーなし）	
A	JP, A, 2－81368（株式会社　日立製作所）， 22．3月．1990（22．03．90）， 第1頁右欄第11行－第2頁左下欄第5行，第1－2図 （ファミリーなし）	5，9，14

V. ☐ 一部の請求の範囲について国際調査を行わないときの意見

次の請求の範囲については特許協力条約に基づく国際出願等に関する法律第8条第3項の規定によりこの国際調査報告を作成しない。その理由は、次のとおりである。

1. ☐ 請求の範囲＿＿＿＿は、国際調査をすることを要しない事項を内容とするものである。

2. ☐ 請求の範囲＿＿＿＿は、有効な国際調査をすることができる程度にまで所定の要件を満たしていない国際出願の部分に係るものである。

3. ☐ 請求の範囲＿＿＿＿は、従属請求の範囲でありかつPCT規則6.4(a)第2文の規定に従って起草されていない。

VI. ☐ 発明の単一性の要件を満たしていないときの意見

次に述べるようにこの国際出願には二以上の発明が含まれている。

1. ☐ 追加して納付すべき手数料が指定した期間内に納付されたので、この国際調査報告は、国際出願のすべての調査可能な請求の範囲について作成した。
2. ☐ 追加して納付すべき手数料が指定した期間内に一部分しか納付されなかったので、この国際調査報告は、手数料の納付があった発明に係る次の請求の範囲について作成した。
   請求の範囲＿＿＿＿
3. ☐ 追加して納付すべき手数料が指定した期間内に納付されなかったので、この国際調査報告は、請求の範囲に最初に記載された発明に係る次の請求の範囲について作成した。
   請求の範囲＿＿＿＿
4. ☐ 追加して納付すべき手数料を要求するまでもなく、すべての調査可能な請求の範囲について調査することができたので、追加して納付すべき手数料の納付を命じなかった。

追加手数料異議の申立てに関する注意

☐ 追加して納付すべき手数料の納付と同時に、追加手数料異議の申立てがされた。
☐ 追加して納付すべき手数料の納付に際し、追加手数料異議の申立てがされなかった。