

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6  
B6

本案已向：

國(地區) 申請專利, 申請日期: 案號: , 有 無主張優先權

日本 2000年5月12日 2000-144586 有主張優先權

有關微生物已寄存於: , 寄存日期: , 寄存號碼:

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

## 五、發明說明( 1)

### 發明背景

### 發明所屬之技術領域

本發明係關於液晶顯示裝置，例如，係關於被形成夾持該液晶層之一對基板之中的薄膜電晶體(Thin Film Transistor:以下簡稱 TFT)之基板，亦即所謂的 TFT 基板以及其製造方法。

### 先行技術

從前的液晶顯示裝置，如日本專利特開平 6-202153 號公報所記載的，將該 TFT 基板在被層積於其上的閘極絕緣膜以及保護膜以 1 道光學工程(photo-process: 在本發明之專利說明書中係以如下方式記載，亦即包含在被加工物上形成光罩，使光罩因應加工圖案部分除去的光蝕刻處理之工程)形成開口，經由總計 5 道光學工程之圖案化來製造。藉由此種製造方法所得的 TFT 基板，使用層積膜構成：被設於各像素的 TFT 保持電容、作為下部電極以與閘極配線相同的工程以及材料形成的金屬電極、被配置於這些電極間的作為電介質體之閘極絕緣膜、無摻雜之半導體(i 型半導體、也稱為真性半導體)、含有不純物之半導體(因應不純物的導電型，亦可稱為 n+型半導體)；進而使前述保持電容的上部電極透過開口於前述 TFT 保護膜的貫孔接續於透明導電膜的像素電極。

此外，如特開平 10-232409 號公報所記載的，係逆交

(請先閱讀背面之注意事項再填寫本頁)

訂

## 五、發明說明（2）

錯型(Reversed Staggered type：在電晶體的閘極電極上設置成爲其通道的半導體層之型)而且具備通道蝕刻構造(把成爲前述半導體層的通道的部分藉由部分蝕刻等使其薄化的構造)的薄膜電晶體之 TFT 基板以 5 道光學工程形成之製造方法。

此外，亦有使用此製造方法，以 4 次的光學工程製造面內開關模式(in-plane switching mode：以下簡稱 IPS)的液晶顯示裝置用基板之技術。

此外，其他之從前的液晶顯示裝置，例如有特開平 9-90404 號公報所記載的，亦有以與閘極配線同一工程以及材料形成之金屬電極構成前述保持電容的下部電極，以與 TFT 之訊號配線的金屬膜相同的工程成膜之透明電極形成前述保持電容的上部電極，以閘極絕緣膜構成前述保持電容的電介質，進而在由形成於前述保持電容的上部電極上之有機材料所構成的保護膜上設開口(貫孔)，透過此接續上部電極與像素電極者。

## 發明概要

根據上述之特開平 6-202153 號公報、特開平 10-232409 號公報所揭示的技術，於液晶顯示裝置的 TFT 玻璃基板的加工，至少必須要有 5 次的圖案化(光學工程)。進而，在特開平 10-232409 號公報，雖然橫電場亦即 IPS 顯示模式的 TFT 玻璃基板是以 4 道光學工程形成的，但在閘極或汲極配線的端子並沒有銻錫氧化物(以下簡稱

## 五、發明說明（3）

ITO) 之類的透明導電膜的包覆，所以有濕度導致端子產生電化學腐蝕的問題。此外，梳齒電極的像素（源極）電極被配置為與閘極配線接近，而有寄生電容變大的課題。

特開平 6-202153 號公報所記載的保持電容的電介質因為是在閘極絕緣膜上層積 i 型半導體、n+型半導體的構造，所以 TFT 型液晶顯示裝置的驅動之充電時，保持電容的下部電極的電位較保持電容的上部電極的電位更高，由上部電極對 i 型半導體膜注入電子，電容值係以閘極絕緣膜的厚度來決定，於驅動的保持期間 i 型半導體的電子被放出而電容值降低變動至包含前述 i 型半導體的厚度之電容值，而有產生液晶殘影的問題。

特開平 9-90404 號公報所記載的 TFT 液晶顯示裝置係以有機系材料構成保護膜，把汲極配線作為遮光電極，在其上部於低介電率的有機系保護膜上重疊相鄰的像素電極的方式提高開口率，但是加工的圖案化至少要 5 次以上的光學工程。

本發明的目的，在提供與上述之從前的液晶顯示裝置的製造方法相比，使其 TFT 基板的製造工程簡化。此外，藉由使用此簡單的製造方法，形成汲極配線很少斷線而且高精度的配線構造，以提高液晶顯示裝置的顯示對比。進而，使用此簡單的製造方法，擴大液晶顯示裝置的像素所具備的每個保持電容的單位面積的電容值，而增加該像素的開口率。

本發明之其他目的，在於使用簡單的製造方法，減低

## 五、發明說明（4）

液晶顯示裝置之驅動之打開、關閉的開關時之保持電容的電容差，減少殘影。進而，本發明之其他目的，在於縮小IPS顯示模式的閘極、像素（源極）電極間的寄生電容。

為達成上述目的，本發明提供具有新的配線構造的液晶顯示裝置。

根據本發明之液晶顯示裝置之一例為：

具備：分別的主面以相互對向的方式配置之第1以及第2絕緣基板、

被夾於前述第1絕緣基板與前述第2絕緣基板之間的液晶層、

被形成於前述第1絕緣基板上而且傳達掃描訊號的閘極配線、

被形成於前述第1絕緣基板以及前述閘極配線上的閘極絕緣膜、

被形成於前述閘極絕緣膜上的金屬膜所構成而且傳達影像訊號的汲極配線、

被形成於前述閘極絕緣膜上的至少前述汲極配線的下側之半導體層、及

具有：（1）位於前述半導體層之至少前述閘極配線的一部份的上方之部分所構成的半導體通道層、

（2）被形成於位在該半導體通道層上的前述汲極配線的一部份與接於此之該半導體層的一部份之半導體接觸層所構成的汲極電極、

（3）於該半導體通道層上與該汲極電極隔開而且對

## 五、發明說明（ 5）

向被形成之其他的金屬膜與被形成於接在該金屬膜的下面的該半導體層的其他一部份之其他的半導體接觸層所構成的源極電極、以及

（4）該汲極配線、該源極電極、還有覆蓋該汲極電極的保護層之薄膜電晶體部、以及

具有被接續於前述薄膜電晶體的前述源極電極之像素電極的像素部；

（a）前述半導體層之各個平面圖案，具有較被形成於其上的前述汲極配線、前述源極電極、前述及極電極的金屬膜的平面圖案更寬的寬幅，而且

（b）前述半導體層之各個平面圖案，具有較前述半導體接觸層的分別的平面圖案更寬的寬幅。

在較多的場合，上述半導體通道層以及半導體接觸層，都是指上述半導體層的特定部分。亦即，半導體通道層與半導體接觸層都不應該限定解釋為上述半導體層以外之層，例如，上述半導體層被形成於其中之半導體通道層與半導體接觸層所構成的層積構造具有於上述閘極絕緣膜與上述汲極電極之間也是被容許的。較佳者為上述半導體通道層被形成為真性半導體層（不含有人為摻雜不純物之層），上述半導體接觸層被形成為摻雜不純物（例如 n 型）之半導體層。如此之半導體通道層以及半導體接觸層的定義，也可適用於後述之其他例以及實施例。

根據本發明之液晶顯示裝置之其他例，其特徵為具備：

## 五、發明說明（6）

第 1 絕緣性基板以及與此對向而設的第 2 絕緣基板、  
被夾於前述第 1 絕緣性基板與前述第 2 絕緣基板之間  
的液晶層、

分別被形成於前述第 1 絕緣基板上而且傳達掃描訊號  
的複數閘極配線、

被形成於前述第 1 絕緣基板以及前述複數閘極配線上  
的閘極絕緣膜、

被形成於前述閘極絕緣膜上而且傳達影像訊號的複數  
汲極配線、

被形成於前述閘極絕緣膜上之至少前述複數汲極配線  
之一的下側之複數半導體層、及

具有：（1）由前述複數半導體層中之一個部分所構  
成而且至少跨過前述複數閘極配線之一之一部分的半導體  
通道層、

（2）由前述複數汲極配線之一之一部分所構成而且  
位於該半導體通道層上的汲極電極、

（3）在該半導體通道層上對該複數閘極配線之一之  
一部分在與該汲極電極相反之側與該汲極電極隔開而被形  
成的源極電極之薄膜電晶體部、及

覆蓋前述複數汲極配線、前述源極電極以及前述汲極  
電極之保護膜、及

分別被接續於前述薄膜電晶體的前述源極電極之複數  
像素電極、以及

具有被接續於前述複數像素電極之一的上部電極與由

## 五、發明說明 ( 7 )

前述閘極配線或者構成此之材料(金屬材料、合金材料,或者其類似物)所構成之下部電極的保持電容部;

(c)被夾於前述保持電容之前述下部電極與前述上部電極之介電膜,具有層積前述閘極絕緣膜與前述半導體通道層之構造,

(d)前述像素電極通過被開口於前述保護膜的接觸孔與前述半導體通道膜接觸。

此外,根據本發明之液晶顯示裝置之上述2例以外之例,其特徵為具備:

被夾於第1絕緣基板及與此對向而設的第2絕緣基板之間之液晶層、

傳達被形成於前述第1絕緣基板上的掃描訊號之閘極配線、

被形成於前述第1絕緣基板以及前述閘極配線上之閘極絕緣膜、

由被形成於前述閘極絕緣膜上之金屬膜所構成而且傳達影像訊號的汲極配線、

被形成於前述閘極絕緣膜上而且至少設於前述汲極配線之一之下側之半導體層、

分別具有:(1)至少由位於前述閘極配線之一之一部分的上側之前述半導體層之一之一部分所構成的半導體通道層、及

(2)由位於前述半導體通道層上的前述汲極配線之一之一部分所構成的汲極電極,及

訂



## 五、發明說明（ 8）

（3）於前述半導體通道層上與前述汲極電極隔開且相對方向被形成之源極電極之薄膜電晶體部、及

覆蓋前述汲極配線、前述源極電極、以及前述汲極電極之保護膜、以及

具有：被接續於前述薄膜電晶體之前述源極電極之至少一個像素電極與在沿著前述第 1 及第 2 絕緣基板之至少一個主面的面內與前述至少一個像素電極隔開且相對方向被設置之共同電極之像素部；

（e）於前述半導體層之各層，沿著前述汲極配線之一，前述源極電極、以及與前述汲極電極之金屬層相接的該界面分別被形成半導體接觸層，

（f）前述至少一像素電極，具有：在前述閘極絕緣膜上依照前述半導體層、前述半導體接觸層、以及前述汲極配線或者前述源極電極之金屬層的順序層積之 3 層構造。於此例中，藉由上述之像素部的構造，在前述像素電極與前述共同電極之間施加電壓，可以在前述液晶層內使產生具有幾乎平行於前述第 1 及第 2 絕緣基板的主面之至少一方的成分之電場。如此進行控制液晶層的透光率，可將顯示影像的液晶顯示裝置稱為面內開關型（in-plane-switching 型，簡稱 IPS 型）。

無論上述之任一例，汲極配線、源極電極、以及汲極電極多以金屬、合金或者與此類似的材料來形成。構成汲極配線、源極電極、汲極電極的金屬膜與其下部之 n+ 型半導體，進而包括其下部的 i 型半導體之 3 層膜作為汲極

訂

## 五、發明說明( 9)

配線的圖案而一體化，使 n+型半導體的配線寬幅大於金屬膜的，使 i 型半導體的配線寬幅大於 n+半導體的，使其高低差（出現於這些層積構造的側面）在閘極絕緣膜上成爲階梯狀。

以這樣的配線寬幅的分配，使上述金屬膜的拉伸應力，與半導體膜的壓縮應力相抵銷，減低起因於閘極配線而在基板主面上部產生的在高低差處之汲極配線斷線。進而，使配線自身的高低差成爲階梯狀可以分散緩和其高低差，保持其上部的保護膜之包覆率，緩和液晶工程之摩擦之陰影，提高對比。

此外，根據本發明之液晶顯示裝置更新了保持電容構造。以與閘極配線相同的工程、材料形成之金屬電極作爲保持電容的下部電極，以存在於保護膜上部而且也覆蓋保護膜的開口部之透明導電膜作爲上部電極，而電介質則採閘極絕緣膜與 i 型半導體膜之層積，或者只有閘極絕緣膜。前述 i 型半導體或者閘極絕緣膜與透明導電膜直接接續。

此外在本發明之液晶顯示裝置，也可採其他之保持電容構造。以與閘極配線相同的工程、材料形成之金屬電極上透過保護膜的開口部被接續之保護膜上的透明導電膜作爲保持電容的上部電極，以與汲極配線相同的工程、材料形成之金屬電極作爲下部電極，以保護絕緣膜作爲電介質。

在根據本發明之液晶顯示裝置，IPS 的像素電極構造

## 五、發明說明 ( 10 )

也更新。使像素電極在閘極絕緣膜上成 n+型半導體、i 型半導體、金屬膜形成之 3 層構造，使其高低差成階梯狀，使下部寬度較寬。藉此，減低閘極配線、源極電極間之寄生電容。

根據本發明之上述保持電容的單位面積電容值之增加，可以藉由縮窄閘極配線、保持電容配線或者 IPS 液晶顯示裝置的共同電極配線寬幅而達成，其結果為提高液晶顯示裝置的像素開口率。

為達成上述目的，更新製造方法。以 4 道光學工程形成 TFT 基板。首先，是閘極配線金屬的圖案化，其次是汲極配線的金屬膜以及半導體膜之圖案化，第 3 是汲極配線上部的保護膜的開口圖案化、第 4 是保護膜上的像素電極或者是具有功能的透明導電膜的圖案化。

於上述製造方法，半導體膜可以使用非結晶矽膜（以下，簡稱為 a-Si）。於此製造方法，進行 1 次 TFT 的汲極配線、源極、汲極電極的金屬膜、n+型 a-Si、i 型 a-Si 的圖案化之光阻劑的曝光、顯影。此處，光阻劑在 1 次曝光、顯影後，在汲極金屬上分為沒有光阻劑的區域、有厚的光阻劑的區域、有薄的光阻劑的區域。

以 1 次之曝光、顯影來實現相關的 2 段階梯厚度的光阻劑的光罩，係具有透過率不同的 2 個金屬膜區域的構成，或者是一方為不透明的金屬膜區域、另一方係在不透明的金屬膜區域開口有  $1 \sim 4 \mu\text{m}$  的狹縫、孔穴之集合體區域所成之構成。

## 五、發明說明 ( 1 )

除了相關的具有 2 種厚度的光阻劑區域以外，還具有無光阻劑區域的金屬膜、於其下部具有 n+型 a-Si、於其下部之 i 型 a-Si、及其下部的 SiN 膜的基板以下述之順序加工，被分離為汲極配線、源極、汲極金屬、TFT 之通道區域 (i 型 a-Si)。蝕刻除去無光阻劑區域的金屬，在閘極 SiN 上選擇性除去 n+型 a-Si、i 型 a-Si、留下厚光阻劑區域、以氧氣灰化除去薄光阻劑層，再度蝕刻除去金屬膜，除去無金屬膜之 n+型 a-Si。

因為可以使用具有 3 個透過率不同的區域之光罩、以 1 次之光學工程之曝光、顯影來加工汲極配線、源極電極、汲極電極、a-Si 膜所以可使工程簡化。可以使 TFT 基板的光學工程次數簡化至 4 次。

此處，汲極配線、源極電極、汲極電極的金屬膜係分為 2 次工程蝕刻除去的，第 1 次進行乾式蝕刻、第 2 次進行濕式蝕刻，藉以提高汲極配線的加工精度。

此處，作為汲極配線的金屬膜，以含有鉬的金屬、含有鉬、鈦、鎢的金屬單層膜、層積膜較佳。

此外，本發明提供實現本發明的其他目的之更新的保持電容的製造方法。作為保持電容的電介質而被構成之 i 型 a-Si、在其上部之以 SiN 構成的保護膜以含有氟酸以及氟化銨的水溶液 (以下，稱為氟酸緩衝液) 蝕刻除去，接著以乾式蝕刻將前述 i 型 a-Si 在閘極絕緣膜 SiN 上選擇性蝕刻除去，其後，將銦錫氧化物 (以下，簡稱 ITO) 之類的透明導電膜以蓋住前述保護膜的開口部的方式形成薄膜

## 五、發明說明 ( 12 )

此外，其他製造方法，還有使用 SiN 與有機系材料之 2 膜作為前述保護膜的場合，關於保持電介質部之 i 型 a-Si 上部的 SiN 之保護膜、有機系材料之保護膜之加工，使用感光性材料作為有機系材料，對下部膜以曝光、顯影形成具有開口部的圖案，以此有機材料自身作為遮罩圖案，以氟酸緩衝液蝕刻除去保護膜 SiN，以 150~200℃ 之溫度處理，對有機系材料進行延伸至開口部內側之熱處理，其後，將 ITO 之類的透明導電膜以覆蓋前述保護膜的開口部的方式形成薄膜。

此外，以上述製造方法，在有機材料的熱處理之後或者之前，蝕刻除去 i 型 a-Si 亦可。

使用保持電容的製造方法的話，可以使保持電容之電介質成為閘極絕緣膜、閘極絕緣膜與 i 型 a-Si 膜之層積構造，所以增加單位面積之電容值、增加開口率。此外，i 型 a-Si 即使與 ITO 直接接續，也因為其接觸電阻很高的緣故電子不被注入，所以不產生殘影。

相關於本發明的這些以及其他之目的、特徵以及效果，將藉由此後之記載使與添附的圖面相關，而進而更明確化。

## 發明之詳細說明

以下，根據圖面說明本發明之實施型態。又，在以下的實施例，半導體膜以非結晶矽 (a-Si)，透明導電膜以

## 五、發明說明 ( 14 )

構成的閘極配線 GL。此外，於此閘極配線 GL 上中介著 SiN 膜或者 SiO<sub>2</sub> 膜與 SiN 膜之層積膜所構成的閘極絕緣膜 GI，形成使用 i 型 a-Si 的 a-Si 通道膜 AS。進而，此 a-Si 通道膜於其兩側介由使用 + 型 a-Si 膜的 a-Si 接觸膜 d0 被相對形成由鉬或者鉻，或者層積鉬、鋁、鉬之金屬膜 d1 所構成的汲極電極 SD1、源極電極 SD2。該汲極電極 SD1 構成汲極配線 DL 的一部份。源極、汲極電極間之 a-Si 接觸膜 d0 以及 a-Si 通道膜 AS 因為使 TFT 動作之關閉電阻增大所以由上部蝕刻除去，在此區域之 a-Si 通道膜 AS 的厚度係被設定為較除去源極、汲極電極 SD1、SD2 下部的 a-Si 接觸膜之 a-Si 通道膜 AS 更薄。進而，介由包覆 TFT 之由 SiN 膜所構成的保護膜 PSV 上所開口的接觸孔 CN，被接續於源極電極 SD2 的 ITO 透明導電膜 ITO1 構成像素電極 PX。

於上述 TFT 部之構成，製造良率上的一個課題是像素電極 PX 的材料 ITO1，例如 ITO，與下部高低差之結合性不佳，因此在 ITO1 進行蝕刻加工時容易斷線。特別是於第 2 圖的剖面構造，接觸孔 CN 附近的源極電極 SD2 被層積 a-Si 膜之 AS、d0 以及金屬電極 d1 所以高低差很大。在本第 1 實施例 a-Si 接觸膜 d0 伸出超過源極電極 SD1 的金屬材料 d1，進而在其下部有 a-Si 通道膜 AS 伸出，其高低差成為包含金屬膜 d1、a-Si 接觸膜 d0 的半導體膜、進而蝕刻除去而變薄的 a-Si 通道膜 AS 之階梯狀構造，被包覆於其上部的保護膜 PSV 的形狀變得和緩，透明導電

## 五、發明說明（ 17）

拉伸應力。這是因為汲極配線 DL 於其長邊方向（與閘極配線 GL 的延伸方向直交的方向，參照第 1 圖）上被拉伸的緣故，在下部閘極高低差處斷線。另一方面，i 型 a-Si 膜 AS 具有壓縮應力的緣故，只要在此汲極配線 DL 的金屬膜 dl 的下部形成 a-Si 膜 AS 的話，應力就會被緩和。進而金屬膜 dl 的應力與 a-Si 膜 AS 應力係同一數量級，所以其寬度與金屬膜 dl 相比以相同大小或稍大者較佳。

閘極配線 GL 的端子部 GTM，如第 1 圖及第 4 圖所示，係閘極端子下部電極為與被形成於 TFT 基板 SUB1 上的閘極配線 GL 共通的膜構成的金屬膜 gl，而於其上部被層積閘極絕緣膜 GI 以及保護膜 PSV，透過被開口於此層積膜的貫孔由與像素電極 PX 相同材料的透明導電膜 ITO1 所構成的端子上部電極被層積之構造。

汲極配線 DL 的端子部 DTM，如第 1 圖及第 5 圖所示，係為與汲極配線 DL 同樣的階梯狀的汲極金屬膜 dl、a-Si 接觸膜 d0、a-Si 通道膜、於其上部被包覆 TFT 之保護膜 PSV、透過被開口於保護膜 PSV 的貫孔與被形成於其上部的像素電極 PX 相同材料構成的透明導電膜包覆而成之構造。此處，半導體膜之 d0、AS 具有提高例如使用鉬之汲極金屬膜 dl 與閘極絕緣膜 GI 之密接性之功用。閘極端子 GTM 以及汲極端子 DTM 在顯示區域側分別的閘極配線 GL、汲極配線 DL 被傳播供顯示用所必要的電壓，對外部而言被接續於控制電路。

第 2 圖所示之逆交錯型 TFT 顯示裝置的 TFT 基板相

## 五、發明說明（ 18）

關的製造方法使用第 6 圖 A 至第 9 圖 B 之工程剖面圖來加以說明。各圖約略對應於 1 道光學工程，基本上由成爲光學圖案加工的薄膜之成膜開始，直到光阻劑塗布、曝光、顯影、以及薄膜的圖案加工爲止，作爲 1 道光學工程來加以說明，光阻劑自身的剝離工程在圖面上予以省略。在各光學工程的詳細手續以第 6 圖 A 至第 9 圖 B 之各剖面圖來表示。

首先，第 1 光學工程顯示於第 6 圖 A、B。在玻璃基板等透明絕緣基板 SUB1 上，使用濺鍍法，形成厚度 200nm 的例如鉻、鉬的單一膜或者由下部形成鋁、鉬的層積膜，或者 MoW 等之合金之金屬膜 g1。接著在此金屬膜上形成指定的光阻劑圖案 PRES1 之後，將此作爲遮罩蝕刻金屬膜 g1。此被圖案化的金屬膜 g1，構成第 1 圖的像素區域之閘極配線 GL、遮光電極 SKD、閘極端子部 GTM 的下部電極。

其次，第 2 光學工程顯示於第 7 圖 A 至 D。全面使用電漿 CVD（化學氣相層積）法，形成由 SiN 膜或者 SiN 膜與二氧化矽膜之二層膜所構成之厚度 350nm 的絕緣膜、厚度 250nm 的無摻雜之 i 型 a-Si 膜、厚度 50nm 的 n+型 a-Si 膜。上述之 SiN 膜、i 型 a-Si 膜、n+型 a-Si 膜，在 TFT 構成上分別被稱爲：閘極絕緣膜 GI、a-Si 通道膜 AS、a-Si 接觸膜 d0。但是，上述閘極絕緣膜 GI 雖是以 CVD 法形成的，但亦可在 CVD 法之前使用濺鍍法形成例如氧化鉬（ $Ta_2O_5$ ）之類的金屬氧化膜，使閘極絕緣膜成爲多層



## 五、發明說明 ( 19 )

構造。接著，使用濺鍍法行程厚度 200nm 的例如鉬、鉻之單一膜或者是鉬、鋁、鉬之層積膜，或者如 MoW 之類的合金膜 d1。上述 CVD 法之成膜、濺鍍法之成膜也可以不打破真空而連續進行。在此場合，a-Si 接觸膜 d0 與構成源極、汲極電極的鉬金屬膜 d1 的接觸電阻可以降低，提高 TFT 的能力，即使使用同一平面尺寸的 TFT，也可以提供可驅動更大型、高精細的液晶顯示裝置，同時因為可以降低 1 像素之平面區域所佔的不透過 TFT 區域，因此可提高開口率，提供更明亮的顯示裝置。

其次，在此金屬膜 d1 上形成指定的光阻劑圖案 (Resist Pattern, or Photo-resist Pattern)。第 7 圖 A 之光阻劑圖案 PRES1、PRES2 係以 1 次曝光、顯影形成厚度不同的光阻劑圖案區域。如此具有這般厚區域與薄區域的光阻劑圖案，可藉由所謂半曝光工程而得。半曝光工程，係指使光阻劑層的指定區域微弱曝光使該區域的曝光深度不會到達該光阻劑層的厚度，使此指定的區域成為相對於該光阻劑層之不被曝光而為上述厚區域殘留下來的其他區域而言殘留為薄區域。改變曝光以 1 次之曝光、顯影形成此厚度不同的光阻劑圖案，可以削減 TFT 基板的製造工程，實現生產率的提高。使光阻劑圖案不同化的方法使用第 7 圖 A 之光罩基板 MASUB 來說明。在光學工程中的光罩係在被全面塗布光阻劑的 TFT 基板 SUB1 上，隔著一定的間隙而配置。光罩的構造為具有：使鉻成為指定厚度之不透明區域 MAK1、薄薄形成可透過一定量光線的 MoSi 膜之

## 五、發明說明 ( 22 )

而使通道長 L 區域連閘極絕緣膜 GI 面都被除去。在本實施例的場合，金屬膜 d1 對鉬使用磷酸、硝酸、醋酸、水之混合液，將通道長部分在 a-Si 膜 d0 上選擇濕式蝕刻，其後將 a-Si 膜 d0 乾式蝕刻而可以控制良好地殘留 a-Si 通道膜 AS。結果瞭解到這使源極、汲極金屬 d1 在同一光學工程內，以第 1 次施行乾式蝕刻，第 2 次施行濕式蝕刻的方式，是可以達成精度佳地加工圖案的方式。

其次，TFT 基板的第 3 光學工程以後，以第 8 圖 A、B 及第 9 圖 A、B 來顯示。在經過前述工程的 TFT 基板 SUB1 的全面，使用 CVD 法形成由 SiN 膜所構成的厚度 400nm 的保護膜 PSV。接著，塗布光阻劑之後，使用光學法形成在源極電極 SD2 上具有開口部的光阻劑圖案 PRES1。接著，將該光阻劑圖案 PRES1 作為遮罩將保護膜 PSV 開口，開口接觸孔 CN。此工程也加工第 1 圖所示之閘極端子 GTM、汲極端子 DTM，至於閘極端子如第 4 圖所示係在本工程開口保護膜 PSV、閘極絕緣膜 GI 之層積膜的工程。此開口使用含有 SF<sub>6</sub> 或者 CF<sub>4</sub> 的乾式蝕刻或者使用氟酸緩衝液的濕式蝕刻。

其次，如第 9 圖 A、B 所示，全面使用濺鍍法，形成由厚度 140nm 的 ITO 或者 IZO 之透明導電膜 ITO1。接著形成光阻劑圖案 PRES1，將此作為遮罩加工此透明導電膜 ITO1，形成像素電極 PX。此外，在此工程，形成第 1、4、5 圖之端子部份的上膜 ITO1。

將這樣的製造工程，與從前的製造工程作比較，包含

## 五、發明說明 ( 23 )

曝光、顯影的光學工程數可以由 5 道減為 4 道，製造工程被簡化，在工程中進而可以減低由雜物引起的不良，可以提高生產率。此外，TFT 構造上在連續形成 a-Si 膜與訊號配線之後，以 1 道光學工程加工的緣故，與從前 a-Si 膜與訊號配線或者源極、汲極電極分別以光學的對準而加工的圖案相比較，可以提高圖案精度。亦即，可以實現提高開口率、明亮的液晶顯示裝置。

### 第 2 實施例

使用第 10 圖 B 至第 13 圖說明本發明之第 2 實施例之逆交錯型 TFT 液晶顯示裝置。第 10 圖係第 2 實施例之 1 像素的平面圖，第 11 圖係第 10 圖之 11-11 切斷線之剖面圖，第 12 圖至第 13 圖係以 4 道光學工程形成第 11 圖的剖面構造的場合之第 2、第 3 道光學工程對應的製造工程之剖面圖。本實施例之 TFT 液晶顯示裝置，與前述第 1、2 圖之第 1 實施例之裝置，在其閘極端子、汲極端子、TFT 部、訊號配線部雖然是同樣的構成，但是保持電容 Cstg 部的構成相異。如第 11 圖之剖面構造所示，在 TFT 之透明絕緣基板 SUB1 上被形成閘極配線 GL、閘極絕緣膜 GI 這一點雖然相同，但是在其上部部分形成 a-Si 通道膜 AS，透過被開口於其上部的保護膜 PSV 的貫孔 CNS 連接以與像素電極相同的工程、材料所構成的透明導電膜 ITO1 的構造。亦即，保持電容 Cstg 成為上部電極為透明導電膜 ITO1、下部電極為閘極配線 GL，電介質膜為閘極

## 五、發明說明（ 24）

絕緣膜 GI 與 i 型 a-Si 通道膜 AS 之層積膜的構造。此外，此保持電容 Cstg 的平面圖案，亦有後述之製造方法的限制，第 10 圖所示的接觸孔 CNS 成爲較 i 型 a-Si 通道膜 AS 更爲內側的圖案。

其次，在第 12、13 圖顯示第 11 圖之剖面構造相關的製造方法。但是，使用 4 道光學工程形成的製造工程之中，將閘極配線 GL 圖案化的第 1 光學工程、使用透明導電膜 ITO1 將像素電極 PX 圖案化的第 4 光學工程大致與第實施例的第 6、第 9 圖相同，在此省略其說明。

本第 2 實施例之第 2 光學工程的製造工程之剖面圖顯示於第 12 圖。在 TFT 玻璃基板 SUB1 上，被形成閘極配線 GL，於其上部以 CVD 法連續形成成爲閘極絕緣膜的 SiN 膜，成爲 a-Si 通道膜 AS 的 i 型 a-Si 膜，成爲 a-Si 接觸膜 d0 的 n+型 a-Si 膜，不經過光學工程而以濺鍍法形成源極、汲極電極 SD1、SD2、汲極配線 DL 的金屬膜 d1（第 12 圖 A）。

其次，塗布光阻劑，使用第 1 實施例之第 7 圖 A 所示的具有不透明區域、半透明區域、透明區域之光罩進行曝光、顯影。藉此，形成對應於不透明膜遮罩區域的部分之厚光阻劑區 PRES1、對應於半透明膜遮罩區域的部分之薄光阻劑區 PRES2。此時，在本第 2 實施例，對應於半透明遮罩之薄光阻劑區 PRES2 在下一個工程以後被形成於形成保持電容 Cstg 的部分這一點與第 1 實施例不同（第 12 圖 B）。

## 五、發明說明 ( 25 )

其次，與第 1 實施例之第 7 圖 A 至 D 相同，依序進行：源極、汲極電極 SD、SD2 的金屬膜 d1 的加工，a-Si 接觸膜 d0、a-Si 通道膜 AS 的加工，藉由乾式灰化除去薄光阻劑區 PRES2，通道長 L 部分的金屬膜 d1 的濕式蝕刻，a-Si 接觸膜 d0 之乾式蝕刻，a-Si 通道膜 AS 的半蝕刻。藉此，在被形成於保持電容 Cstg 部的薄光阻劑 PRES2 區域，被形成不含 a-Si 膜接觸膜 d0 而被半蝕刻的 a-Si 通道膜 AS 的區域 (第 12 圖 C)。

其次，使用 CVD 法，形成由 SiN 所構成的保護膜 PSV 後，使指定的光阻劑 PRES1 區對應於源極電極 SD2 的開口部、保持電容 Cstg 的開口部而進行圖案化 (第 13 圖 A)。其次，使用氟酸緩衝液，開口保護膜 PSV，在源極 SD2 上形成貫孔 CN、在保持電容 Cstg 部形成貫孔 CNS。在本第 2 實施例，上述貫孔加工不能使用利用 SF<sub>6</sub> 或者 CF<sub>4</sub> 之乾式蝕刻。這是因為上述氣體的蝕刻速度就 a-Si 膜 AS 與保護膜 PSV 之 SiN 而言是一樣快，因此閘極配線 GL 上的閘極絕緣膜 GI 也會被削除。利用氟酸緩衝液可達幾乎 100% 的 a-Si 與 SiN 之選擇蝕刻。以此氟酸緩衝液蝕刻開口閘極端子的閘極絕緣膜 GI、保護膜 PSV 之層積膜。

以後的工程，與第 1 實施例之第 9 圖 A 及 B 同樣，形成透明導電膜 ITO1、將像素電極 PX 圖案化。

本第 2 實施例之保持電容 Cstg 係將第 1 實施例之上部電極以與像素電極 PX 相同工程相同材料形成的透明電極 ITO1，下部電極係閘極配線 GL，電介質係以 SiN 之閘

## 五、發明說明（ 26）

極絕緣膜 GI 與被半蝕刻之 a-Si 通道膜 AS 而形成之層積構造。本構造與第 1 實施例之電介質之 SiN 的閘極絕緣膜 GI 與 SiN 之保護膜 SiN 之層積構造相比，膜厚較薄，進而 a-Si 膜其比介電率為 12 較 SiN 膜之 7 還要大，所以與第 1 實施例相比，可以小面積形成更大的保持電容 Cstg，因此與第 1 實施例相比，可以使第 10 圖之本實施例的閘極配線 GL 的寬幅縮窄，因而實現可以增大開口率，明亮的液晶顯示裝置。

a-Si 膜使用於保持電容部的構造，在特開平 6-202153 號公報，揭示出在下部配線上，層積閘極絕緣膜，於其上部形成 i 型 a-Si 膜，n+型 a-Si 膜，於其上部形成源極、汲極電極金屬，於前述電極金屬上將保護膜開口，將此接續於透明導電膜的構造。發明人製作此構造的結果，於 TFT 充電時，在 i 型 a-Si 膜由透明導電膜透過與源極、汲極電極相同工程所形成的金屬電極、n+型 a-Si 膜供給電子，i 型 a-Si 膜因導體化的緣故保持電容值變大，在 TFT 關閉的保持期間，相反的 i 型 a-Si 膜作為電介質放出電子，結果在保持期間像素電位降低，這造成顯示的殘影不良的產生。此殘影效果，在 i 型 a-Si 膜越厚時越嚴重。

本實施例，與前述從前技術相比，藉由以下的效果減低前述殘影，而實現良好的顯示裝置。其一係第 11 圖之保持電容 Cstg 部的 a-Si 通道膜 AS 在成膜後因半蝕刻而變薄這一點，其二是本構造的場合 a-Si 接觸膜 d0 被除去，由像素電極 PX 之透明導電膜 ITO1 向 a-Si 膜 AS 注入電

## 五、發明說明（ 27）

子的效率及低（接觸電阻很大），因此在本實施例的構造，a-Si 通道膜 AS 純粹只發揮電介質的功能，可以實現不產生殘影的良好的液晶顯示裝置。

## 第 3 實施例

本發明的第 3 實施例之逆交錯型 TFT 液晶顯示裝置以第 14 圖至第 15 圖 C 來說明。第 14 圖係由對應於第 3 實施例之 1 像素之 TFT 經透明電極 ITO1 至保持電容 Cstg 之剖面圖，第 15 圖 A 至 C 係將第 14 圖之構造以 4 道光學工程形成的場合之第 3 道光學工程所對應的製造工程之剖面圖。本實施例之 TFT 液晶顯示裝置，與前述第 10、11 圖之第 2 實施例之裝置，其閘極端子、汲極端子、TFT 部、訊號配線部為相同的構成，而保持電容 Cstg 部之構成相異。其中，1 像素之平面圖案，大致與第 2 實施例之第 10 圖相同，在此省略。

如第 14 圖之剖面構造所示，於保持電容 Cstg 部，在 TFT 之透明絕緣基板 SUB1 上形成閘極配線 GL、閘極絕緣膜 GI，於此上部形成部分 a-Si 通道膜 AS 這一點，與第 2 實施例之第 11 圖相同，但以透明導電膜 ITO1 構成的像素電極 PX，係成為透過被開口於保護膜 PSV 之貫孔 CNS 與閘極絕緣膜 GI 直接接續之構造。a-Si 通道膜 AS 成為接於該像素電極 PX 的側面之構造。平面構造雖然省略，這是 a-Si 通道膜 AS 之島狀圖案的內側之保持電容的接觸孔 CNS 之僅有部分之 a-Si 通道膜被除去之圖案。

## 五、發明說明（ 28）

其次，本第 3 實施例之第 3 光學工程的製造工程之剖面圖顯示於第 15 圖 A 至 C。於 TFT 玻璃基板 SUB1 上，形成閘極配線 GL，於其上以 CVD 法連續形成作為閘極絕緣膜 GI 的 SiN 膜、成為 a-Si 通道膜 AS 的 i 型 a-Si 膜，成為 a-Si 接觸膜 d0 的 n+型 a-Si 膜，不經過光學工程，再以濺鍍法形成源極、汲極電極 SD、SD2、汲極配線 DL 之金屬膜 d1，源極、汲極電極 SD1、SD2 以中間色曝光、顯影方法加工，在保持電容 Cstg 部，被半蝕刻的島狀 a-Si 通道膜 AS 被加工，進而以 CVD 法加工至被包覆 SiN 的保護絕緣膜 PSV 之玻璃基板為止，經過 2 道光學工程，而完成加工。於上述基板，塗布對應於 TFT 部的源極電極 SD2 的開口部 CN、保持電容 Cstg 部的開口部 CNS 之光阻劑，形成光阻劑圖案 PRES1。

其次，使用氟酸緩衝液，將保護膜 PSV 開口，在源極電極 SD2 上形成貫孔 CN，在保持電容 Cstg 部形成貫孔 CNS。在本第 3 實施例，首先，在此工程，於上述貫孔加工，不能使用利用 SF<sub>6</sub> 或者 CF<sub>4</sub> 之乾式蝕刻。這是因為上述氣體的蝕刻速度，就 a-Si 膜 AS 與保護膜 PSV 之 SiN 而言是同樣快，因此閘極配線 GL 上的閘極絕緣膜 GI 也會被削除。改用氟酸緩衝液則可達成幾乎 100% 的 a-Si 與 SiN 之選擇蝕刻。此外，源極電極 SD2 之接於金屬電極 d1 的保護絕緣膜 PSV 之面，如果是鉬、鉻或者是這些的合金的話，不使用上述氟酸緩衝液進行蝕刻（第 15 圖 B）。



## 五、發明說明 ( 29 )

其次，在殘留上述光阻劑 PRES1 的狀態，將保持電容 Cstg 上的 a-Si 通道膜 AS 在開口部 CNS 以 SiN 形成的閘極絕緣膜 GI 上選擇蝕刻。蝕刻採用 SF<sub>6</sub> 或者在 CF<sub>4</sub> 添加 Cl<sub>2</sub> 或 HCl 之所謂氟系氣體進行乾式蝕刻。在該氣體之蝕刻，源極電極 SD2 的金屬膜 d1 的最表面如果是鉻或者是含有鉻的金屬，則無法藉此乾式蝕刻來蝕刻除去。鉬或者以鉬為主成分的金屬的場合，上述貫孔加工之乾式蝕刻的速度較保持電容 Cstg 部的 a-Si 通道膜 AS 更慢的緣故，即使 a-Si 膜 AS 完成蝕刻，也無法完全除去源極電極 SD2 的金屬膜 d1，與透明導電膜 ITO1 達成良好的導通特性。如上所述之蝕刻的良好度，在該第 15 圖 A 的保持電容 Cstg 之 a-Si 通道部 AS 的厚度被半蝕刻，TFT 部的厚度，亦即成膜時的厚度起被薄薄地蝕刻也有效作用。亦即，雖然詳細顯示第 1 實施例之製造方法，但以 CVD 法形成大約 250nm 的 i 型 a-Si 膜，源極電極 SD2 的金屬膜 d1 大約為 200nm，實際上在第 15 圖 C 通過保持電容 Cstg 的開口部 CNS，成為蝕刻對象的 a-Si 通道膜 AS 已經被半蝕刻，其厚度由 250nm 被蝕刻至 100 至 150nm 以下，即使將此膜選擇蝕刻也無法將 SD 電極的金屬膜 d1 蝕刻除去，使用鉬或者含有鉬的合金也無法蝕刻除去。

另一方面，在保持電容 Cstg 之接觸孔 CNS 的輪廓周邊保護膜 PSV 下部的 a-Si 通道膜 AS 被蝕刻，該 a-Si 厚度如果太厚的話在保護膜 PSV 處 a-Si 膜被側面蝕刻，在之後的工程被形成之透明電極 ITO1 有斷線之虞。至於本

## 五、發明說明 ( 30 )

第 3 實施例之構造、製法上 a-Si 通道膜被半蝕刻而變薄這一點，以及關於 CVD 法之 SiN 膜的成膜溫度，使保護膜 PSV 較閘極絕緣膜設定為更低，所以在相同的乾式蝕刻之蝕刻速度使保護膜 PSV 設定為較大，因而像素電極 PX 之保持電容 Cstg 的貫孔 CNS，在保護膜 PSV、a-Si 通道膜 AS 之蝕刻端面相當良好，像素電極 PX 的透明導電膜 ITO1 沒有發生斷線。

本第 3 實施例，藉以下的效果減低上述殘影，實現開口率增大而明亮的顯示裝置。保持電容 Cstg 的構成為：上部電極係透明電極 ITO1，下部電極為閘極配線 GL，至於電介質，係在做為閘極絕緣膜 GI 使用的接觸孔 CNS 區域的部分與其周邊，由閘極絕緣膜 GI、a-Si 通道膜 AS、保護膜 PSV 之 3 膜所構成的區域之並聯電容。特別是，接觸孔 CNS 部分，僅以閘極絕緣膜 GI 構成的緣故，與第 1、2 實施例相比，單位面積之電容量可以增加的緣故，結果可以縮小下部之閘極配線 GL 的寬幅，可以實現提高開口率，明亮的液晶顯示裝置。此外，對 a-Si 通道膜 AS 之來自像素電極 PX 的電子注入也比第 2 實施例還小，對殘影之性能也提高。此外，保護膜 PSV、閘極絕緣膜 GI 即使是相同的如 SiN 膜之類的材料，也可以提供選擇除去上部之保護膜 PSV 時也僅選擇殘留閘極絕緣膜 GI 之製造方法。

### 第 4 實施例

## 五、發明說明（ 33）

有機系保護膜的開口部使像素電極被接續。此方法也可提高單位面積的電容值，但因為前述源極電極與 a-Si 半導體膜以分別的光學工程加工，所以 TFT 基板至少要 5 道以上的光學工程，無法達成本發明之其他目的之使光學工程數目降至 4 次以下，提高生產率降低成本的目的。

其次，本第 4 實施例的製造方法以第 18 圖 A 至 C 顯示。本剖面圖（第 18 圖 A 至 C）係以 4 道光學工程形成的過程中，對應於第 3 道光學工程者。第 1、2 以及 4 道光學工程大致與第 2 實施例相同，在此省略說明。首先，以經過了 2 道光學工程的 TFT 基板 SUB1 為前提。此處，在保持電容配線 CL 之閘極絕緣膜 GI 上被半蝕刻的 a-Si 通道膜 AS 被圖案化為島狀，於其上部使用 SiN 膜之第 1 保護絕緣膜 PSV1 被成膜。

其次，將例如壓克力感光樹脂藉由旋轉塗布法形成第 2 保護膜 PSV2。進而，對此樹脂以作為 TFT 的源極電極 SD2 以及保持電容 Cstg 的開口部的圖案來曝光、顯影（第 18 圖 A）。亦即，此感光性樹脂發揮圖案化的光阻劑與第 2 保護膜 PSV2 的作用。將上述之第 2 保護膜 PSV2 作為遮罩，與第 3 實施例同樣使用氟酸緩衝液，將 SiN 之第 1 保護膜 PSV1（在閘極端子部也包含閘極絕緣膜 GI）在保持電容 Cstg 之 a-Si 通道膜 AS 上選擇蝕刻，接著，將 a-Si 通道膜以 CF<sub>4</sub> 或者在 SF<sub>6</sub> 的氣體添加 HCl 或者是 Cl<sub>2</sub> 的氟系氣體在下部之 SiN 之閘極絕緣膜 GI 上選擇蝕刻（第 18 圖 C）。

## 五、發明說明（ 34）

其次，將上述 TFT 基板 SUB1 在 200℃ 加熱。藉此，使剖面構造之邊角變得圓滑，進而延伸至開口部 CN 以及 CNS 的內側（第 18 圖 C）。藉由此熱工程，所謂還流（reflow）處理，使得 2~3 μm 厚之保護膜 PSV2 的高低差形狀變得和緩，可以防止接著在第 4 光學工程之透明導電膜 ITO1 之開口部的斷線發生。

如以上所述，本第 4 實施例的保持電容 Cstg 構造，將保持電容的主要部分使上部電極由有機系保護膜 PSV2 上延伸至 SiN 膜之第 1 保護膜 PSV1、前述有機系之第 2 保護膜 PSV2 之開口部 CNS 之透明導電膜 ITO1 之像素電極，下部電極係以與閘極配線 GL 相同的工程、材料構成之保持電容線 CL 的金屬電極 g1，作為電介質使用閘極絕緣膜 GI，其他電介質膜使用閘極絕緣膜 GI、a-Si 通道膜 AS、第 1 保護膜 PSV1、第 2 保護膜 PSV2 之層積膜之構成，讓此經過 4 道光學工程，生產率良好地被製造。

將上述之保持電容 Cstg 部之 a-Si 通道膜之保護膜 PSV1、PSV2 之開口部 CNS 作為遮罩，進行蝕刻的場合，在上述有機材料的熱處理工程後進行亦可。

### 第 5 實施例

其次，由第 19 圖至第 21 圖顯示本發明之第 5 實施例。第 19 圖係顯示 1 像素之平面圖案，第 20、21 圖係沿著第 19 圖之 20-20 切斷線及 21-21 切斷線之剖面圖。本發明之第 5 實施例，係關於實現寬廣視野角特性之面內開關

## 五、發明說明 ( 36 )

負荷電容的效果，可以實現大型、高精細的 TFT 液晶。進而，具有階梯狀的剖面的 a-Si 通道膜 AS、a-Si 接觸膜 d0、金屬膜 d1，與第 1 實施例的製造方法相同，以 CVD 法、濺鍍法連續成膜，以 1 道光學工程加工而成，所以與從前的製造方法將 a-Si 膜 AS 以及 d0 與金屬電極 d1 分為 2 道光學工程加工的場合相比，不會受到 a-Si 膜與金屬電極之光學對準偏移的影響，在減少負荷電容的狀態下，微細加工成為可能，結果可以實現開口率高、明亮的液晶顯示裝置。

第 21 圖顯示由 TFT 經由像素電極 PX 至共同電極配線 CT 的保持電容 Cstg 部之剖面。基本構造，與第 2 實施例的第 11 圖之剖面構造相同，第 11 圖之顯示裝置在相鄰的閘極配線 GL 上構成像素電極 PX 與保持電容 Cstg，但在本第 5 實施例之 IPS 型液晶顯示裝置，係在像素電極與對向電極配線 CT 之間構成。保持電容 Cstg 之電介質具有以 SiN 構成的閘極絕緣膜 GI 與被半蝕刻之 a-Si 通道膜 AS 之層積構造。藉此可以增大單位面積的保持電容。藉此，於 IPS 顯示裝置也可以實現縮窄以金屬配線構成的共同電極配線 CT 的寬幅，提高開口率，實現明亮的 IPS 型液晶顯示裝置。

又，於本第 5 實施例，作為保持電容 Cstg 之電介質膜使用閘極絕緣膜 GI 與被半蝕刻之 AS 之層積配線，但這與第 1、3 實施例之液晶顯示裝置同樣，作為構成保持電容 Cstg 之電介質膜，當然也可以將閘極絕緣膜 GI 與保

(請先閱讀背面之注意事項再填寫本頁)

訂

### 五、發明說明 ( 3 )

護絕緣膜 PSV 的層積膜、在保護絕緣膜 PSV 的開口部周邊配置被半蝕刻的 a-Si 通道膜 AS 之閘極絕緣膜 GI 等分別作為電介質適用之構造。

#### 第 6 實施例

其次，由第 22 圖至第 24 圖顯示本發明之第 6 實施例。第 22 圖係 1 像素之平面圖案，第 23、24 圖係沿著第 22 圖之 23-23 切斷線以及 24-24 切斷線之剖面圖。本發明之第 6 實施例，與第 5 實施例同樣係關於 IPS 顯示模式的像素構造。

1 像素之配置，如第 22 圖所示，像素電極 PX 與共同電極 CX 成為梳齒狀形狀。亦即，其顯示之控制，如第 20 圖之剖面構成所示，係由像素電極 PX 往共同電極 CX 對液晶 LC 中施加的橫方向電場來進行控制。像素電極 PX 係 TFT 之源極電極 SD2 自身延伸於像素區域構成梳齒電極。共同電極配線 CT，與第 5 實施例同樣，與閘極配線 GL 互相獨立，以與閘極配線 GL 相同的工程、材料之金屬膜 gl 構成，在像素內分枝為梳齒狀，直到對向於像素電極 PX 之共同電極 CX。

保持電容 Cstg 與第 5 實施例相異，被構成為：將一方電極作為像素電極，將另一方電極作為在共同電極配線 CX 透過貫孔 CNC 被接續的透明導電膜 ITO1。與第 4 實施例的保持電容配線 CL 同樣，也作為構成保持電容的配線發揮功能，將像素電極 PX 之透明導電膜作為上部電極之

(請先閱讀背面之注意事項再填寫本頁)

訂

## 五、發明說明（ 40）

以單位面積之電容值可以提高，可以使閘極配線、保持電容配線、或者共同電極配線的寬幅縮窄，可以提供開口率高、明亮的顯示裝置。

本說明書顯示相關於本發明的若干實施例，並針對其加以敘述，但本發明並不以此為限，在熟悉該項技藝者可得知的範圍內對其加以種種的變形或者改善也應被理解為是容許的，亦即，本發明說明書所提出之申請專利範圍，並不應以此處所示而且所被記載之詳細內容所拘束，任何變形以及改善均應全部包含。

### 圖面之簡單說明

第 1 圖係本發明之第 1 實施例之液晶顯示裝置的 TFT 基板之平面圖。

第 2 圖係第 1 圖之 2-2 線剖面圖。

第 3 圖係本發明之第 1 實施例之 TFT 液晶顯示裝置的汲極配線周邊沿著第 1 圖之 3-3 線的 TFT 基板剖面以及包含與此相對方向的彩色濾光膜基板的剖面之剖面圖。

第 4 圖係第 1 圖之 4-4 線剖面圖。

第 5 圖係第 1 圖之 5-5 線剖面圖。

第 6 圖 A 及第 6 圖 B 係本發明之第 1 實施例之 TFT 基板的製造方法之第 1 光學工程以時間序列方式顯示的剖面圖。

第 7 圖 A 至第 7 圖 D 係本發明之第 1 實施例之 TFT 基板的製造方法之第 2 光學工程以時間序列方式顯示的剖

## 五、發明說明 ( 41)

面圖。

第 8 圖 A 及第 8 圖 B 係本發明之第 1 實施例之 TFT 基板之製造方法之第 3 光學工程以時間序列方式顯示的剖面圖。

第 9 圖 A 及第 9 圖 B 係本發明之第 1 實施例之 TFT 基板之製造方法之第 4 光學工程以時間序列方式顯示的剖面圖。

第 10 圖係本發明之第 2 實施例之液晶顯示裝置的 TFT 基板之平面圖。

第 11 圖係第 10 圖之 11-11 線剖面圖。

第 12 圖 A 至第 12 圖 C 係本發明之第 2 實施例之 TFT 基板之製造方法之第 2 光學工程以時間序列方式顯示的剖面圖。

第 13 圖 A 及第 13 圖 B 係本發明之第 2 實施例之 TFT 基板之製造方法之第 3 光學工程以時間序列方式顯示的剖面圖。

第 14 圖係本發明之第 3 實施例的 TFT 基板的 1 個像素之 TFT 部、像素電極部、保持電容部之剖面圖。

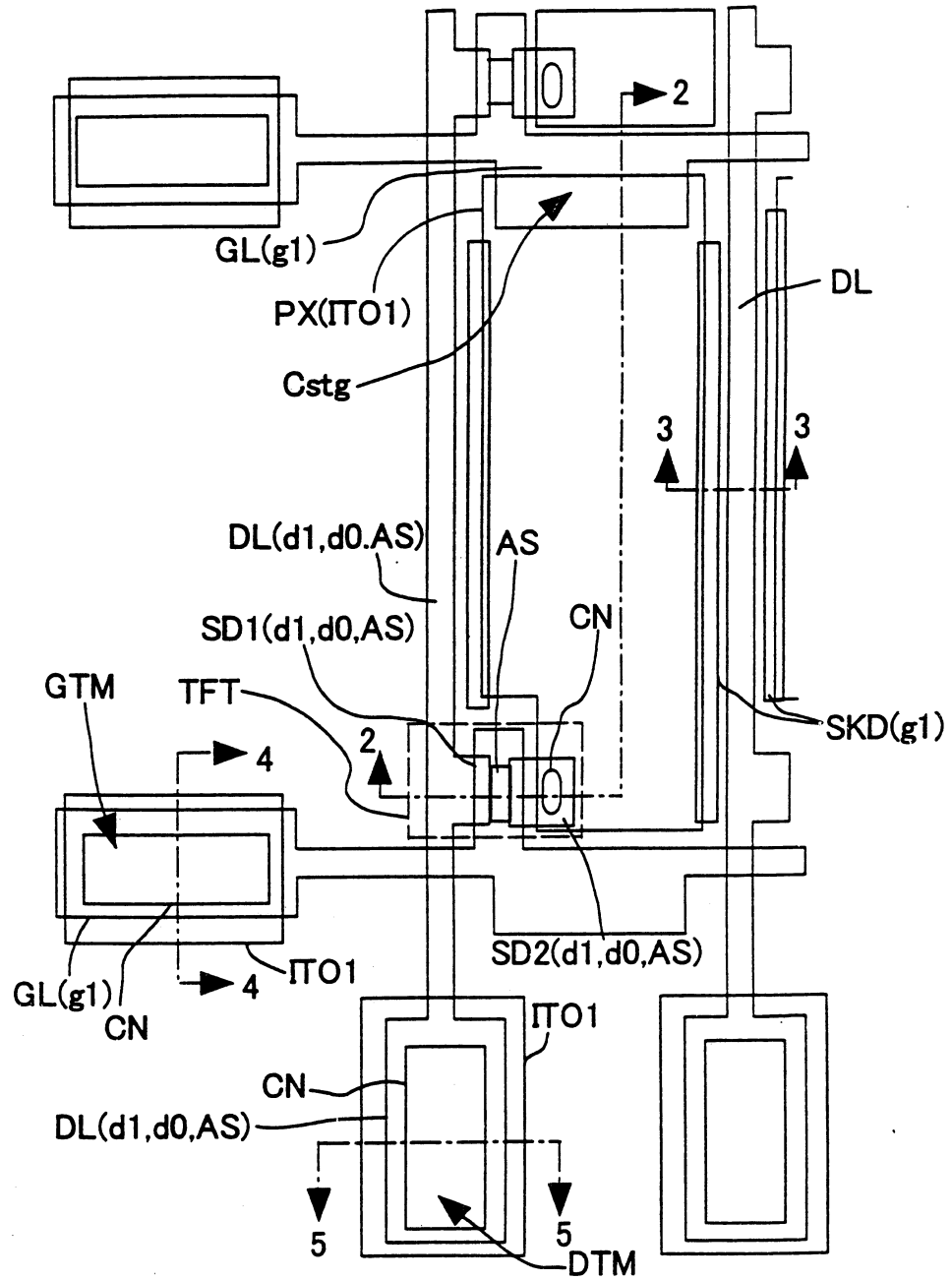
第 15 圖 A 至第 15 圖 C 係本發明之第 3 實施例的 TFT 基板之製造方法之第 3 光學工程以時間序列方式顯示的剖面圖。

第 16 圖係本發明之第 4 實施例的 TFT 基板之平面圖。

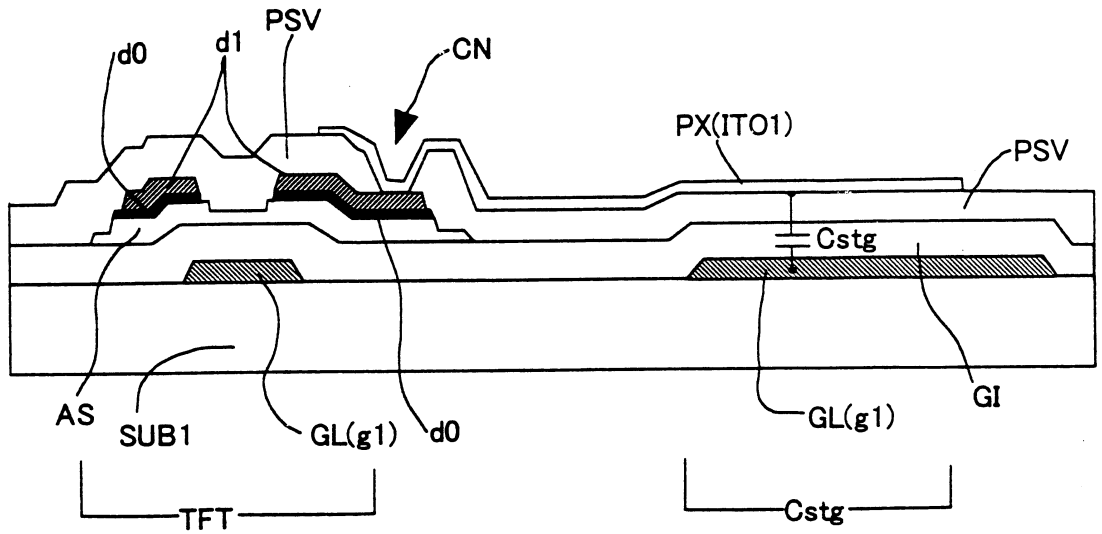
第 17 圖係第 16 圖之 17-17 切斷線之剖面圖。



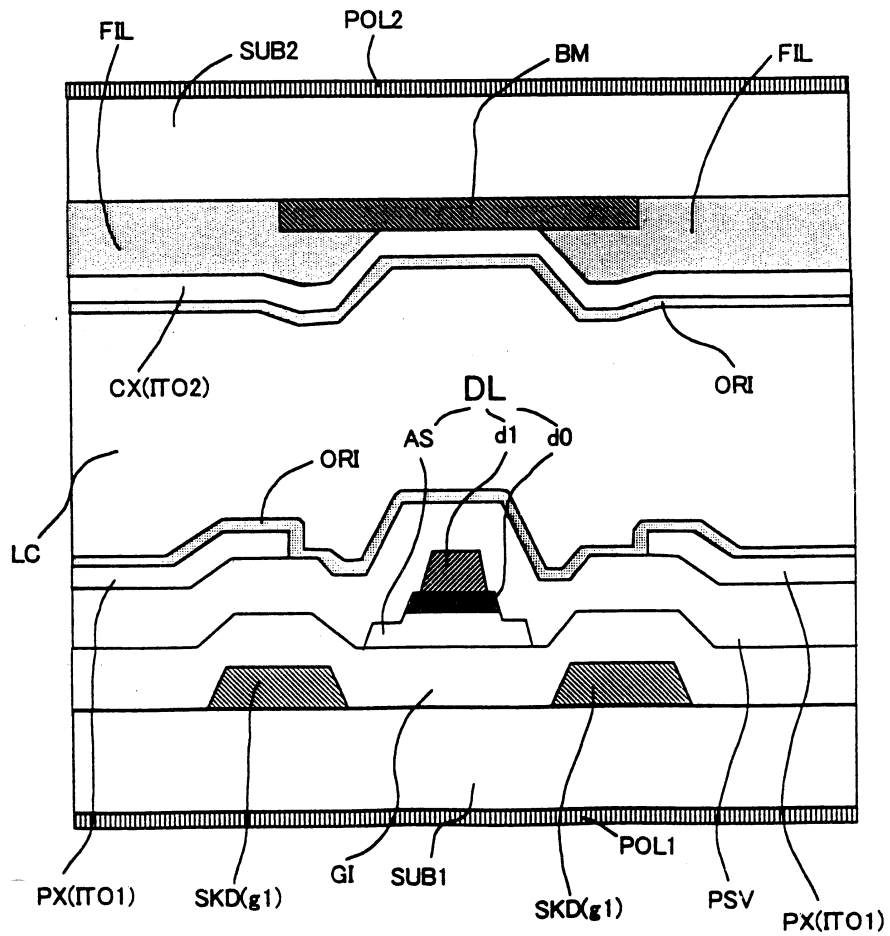
第 1 圖



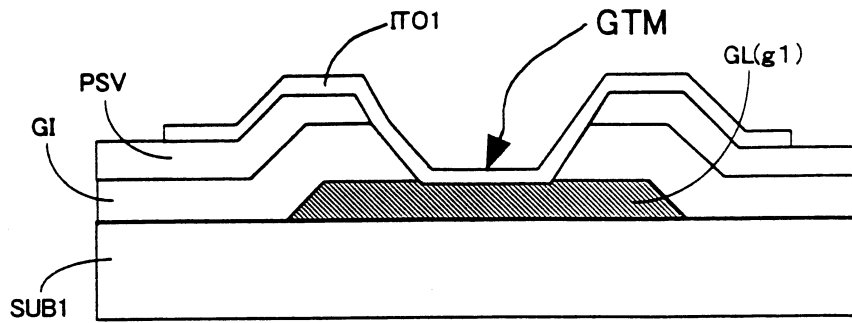
第 2 圖



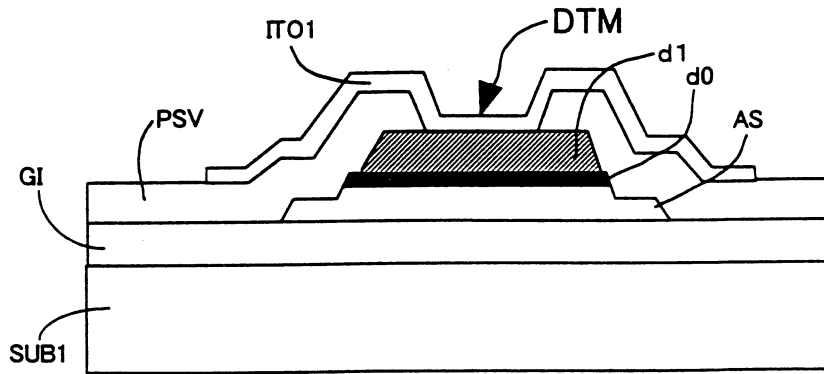
第 3 圖



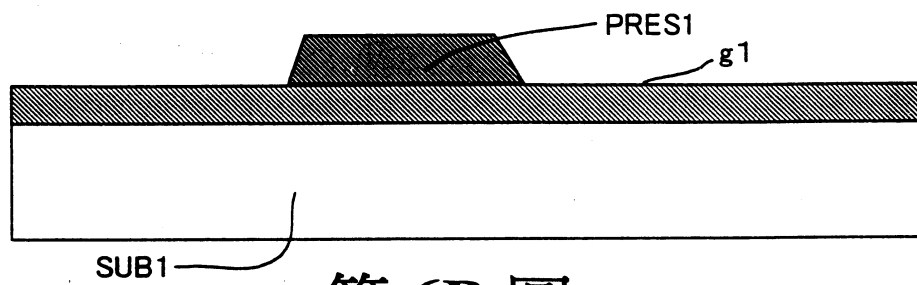
第 4 圖



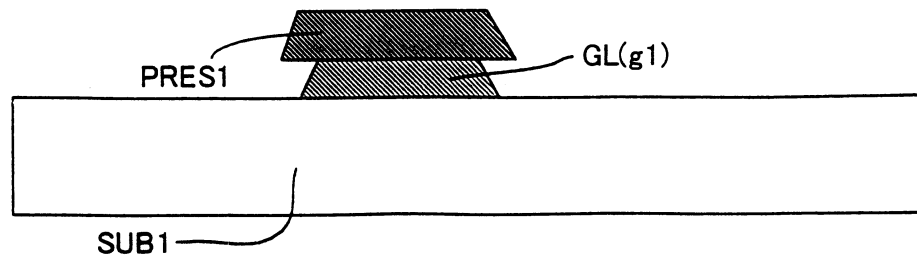
第 5 圖



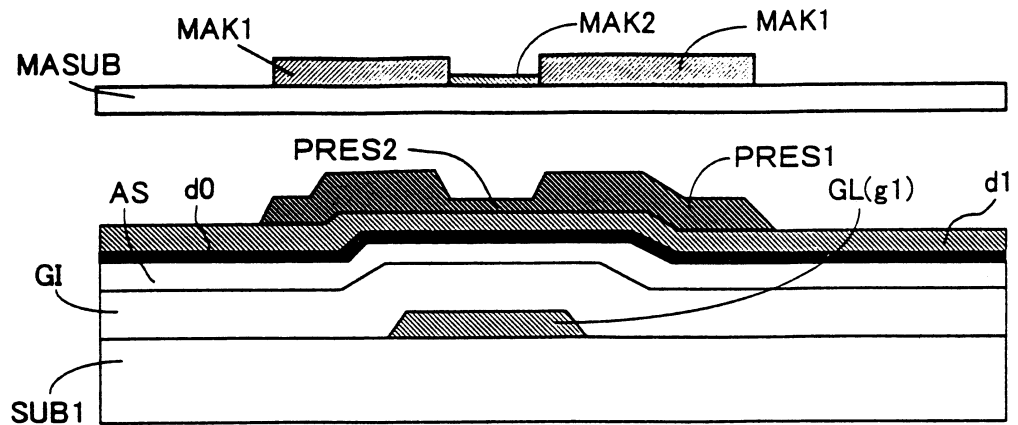
第 6A 圖



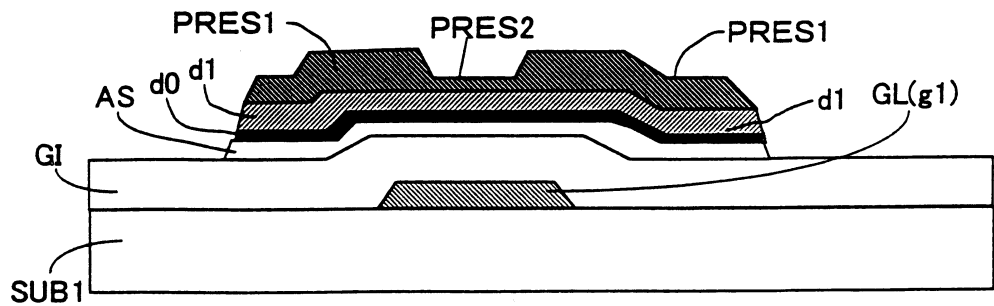
第 6B 圖



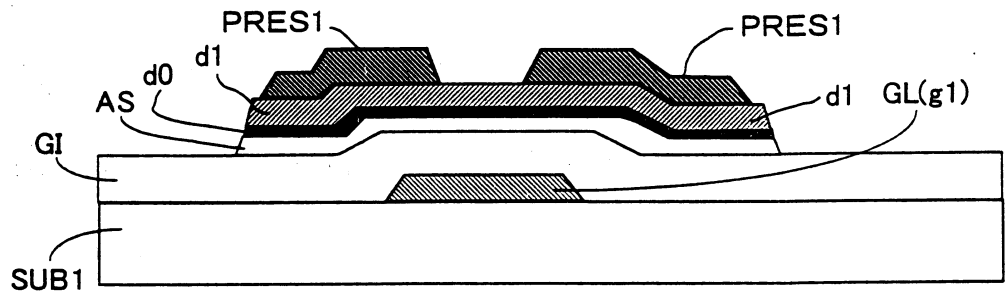
第 7A 圖



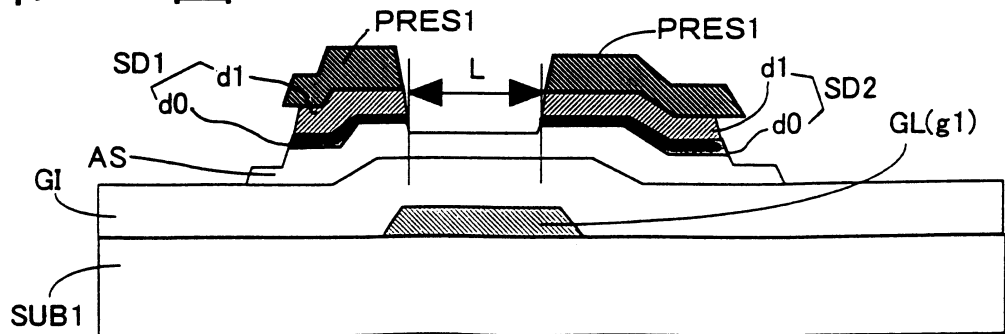
第 7B 圖



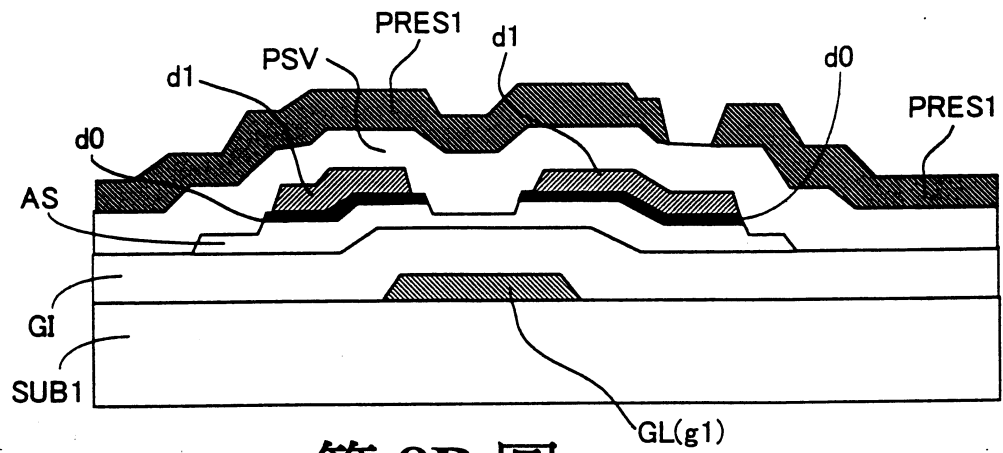
第 7C 圖



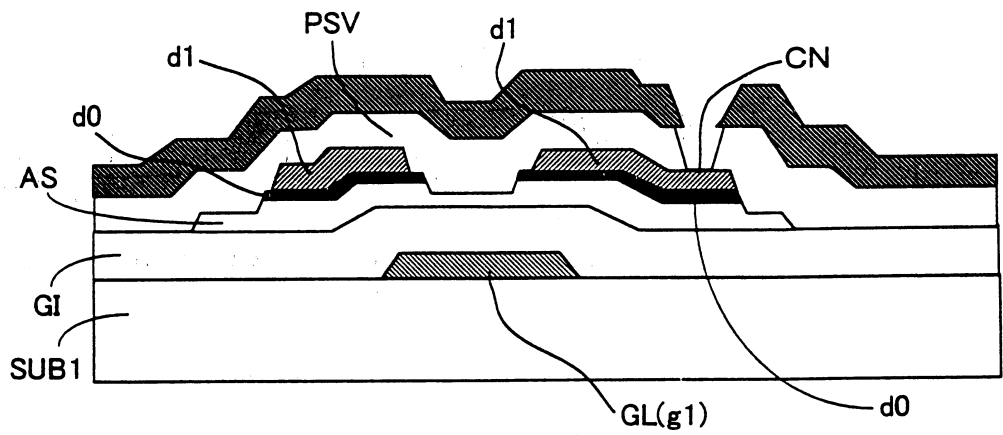
第 7D 圖



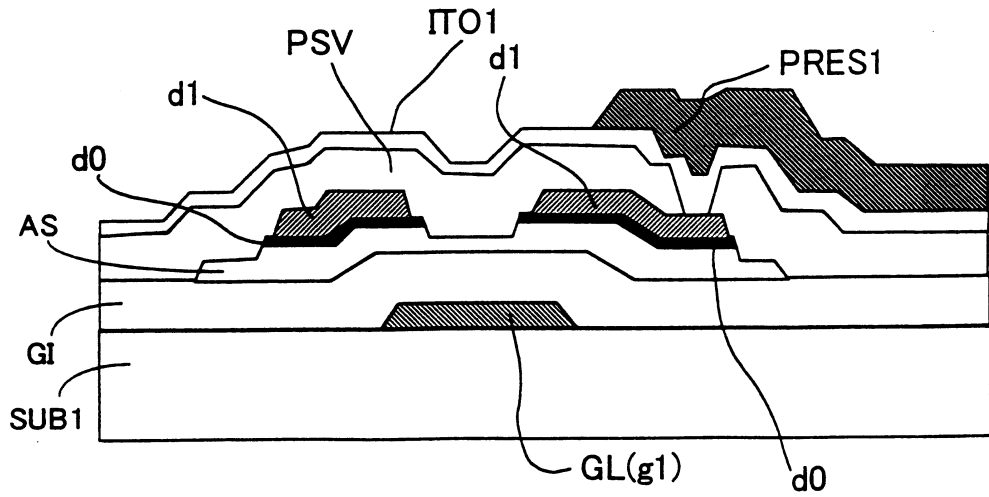
第 8A 圖



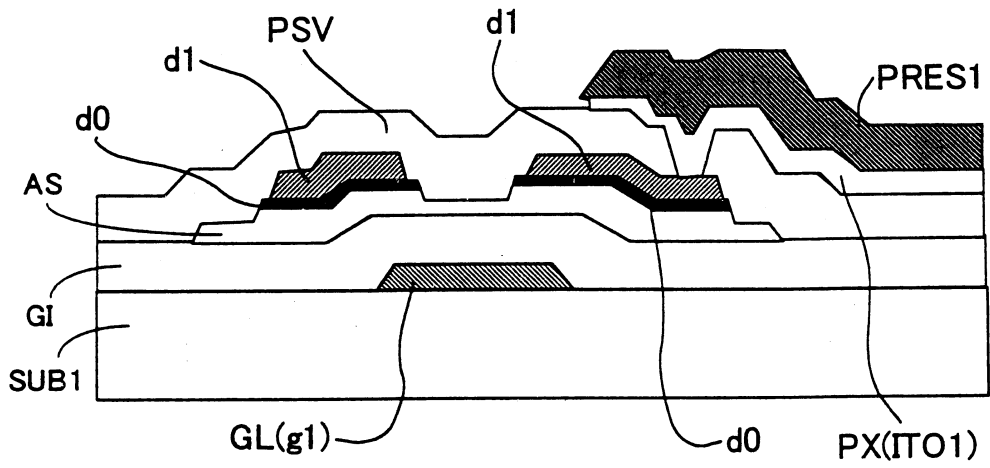
第 8B 圖



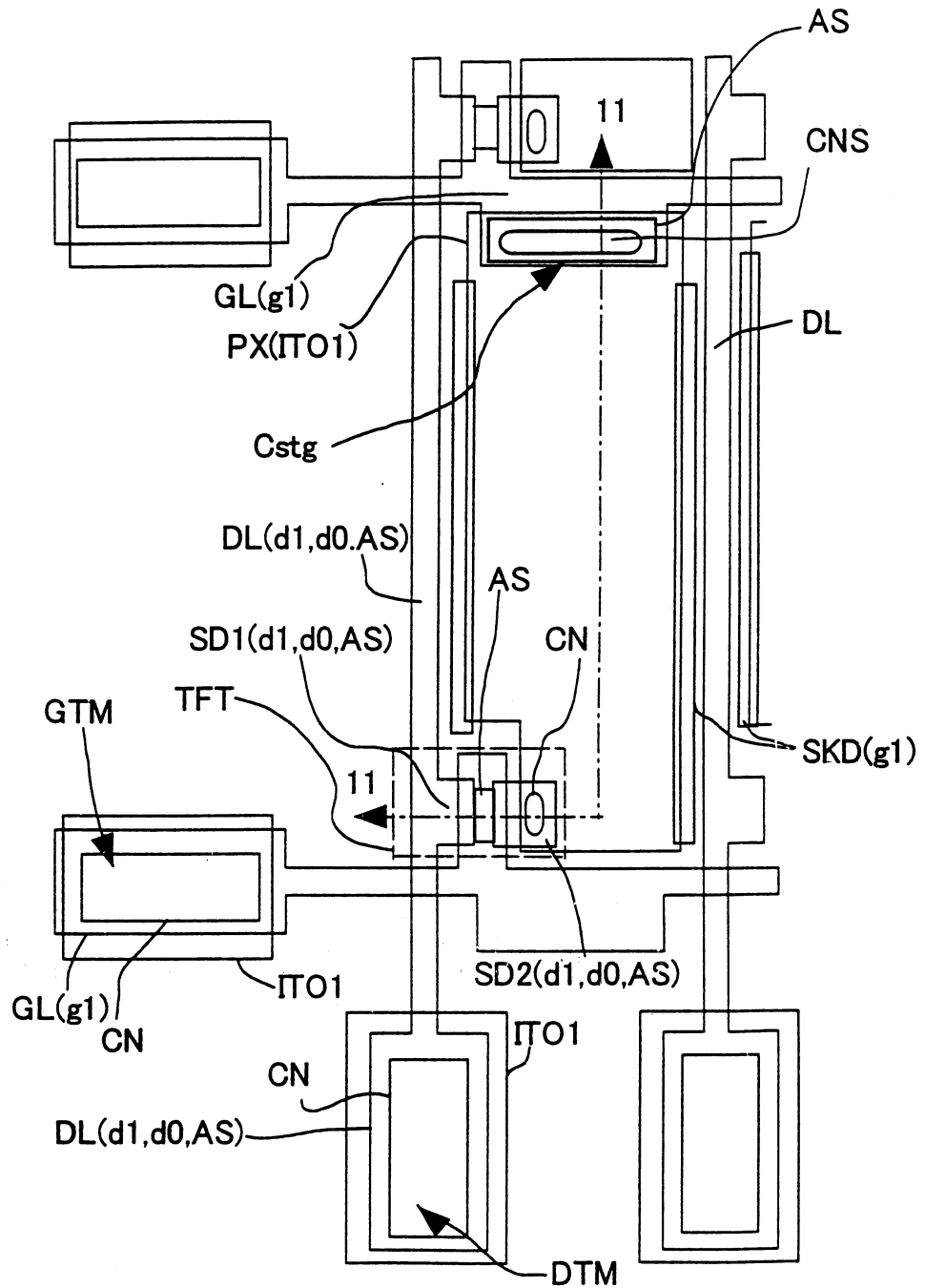
第9A圖



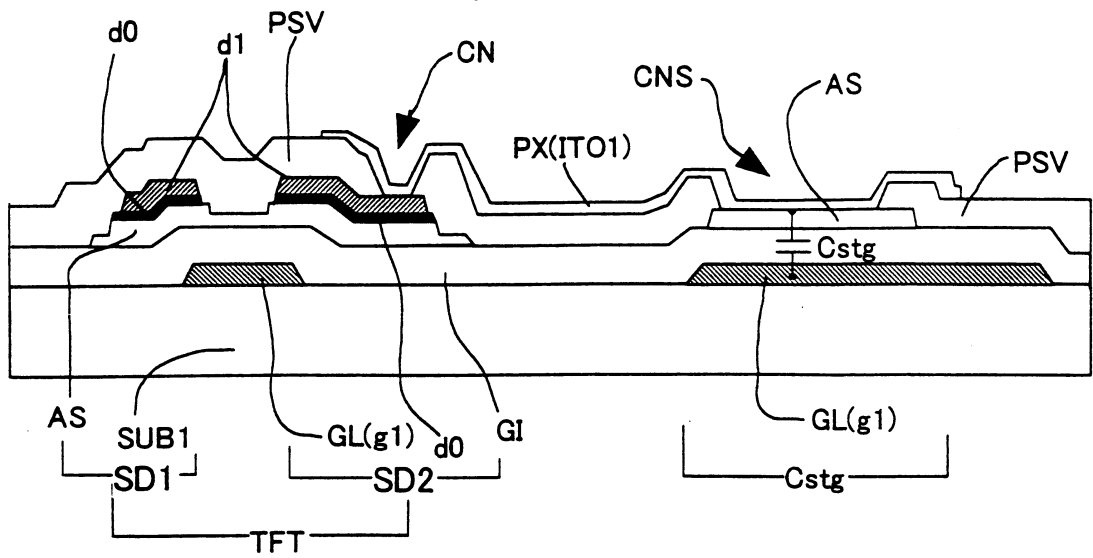
第9B圖



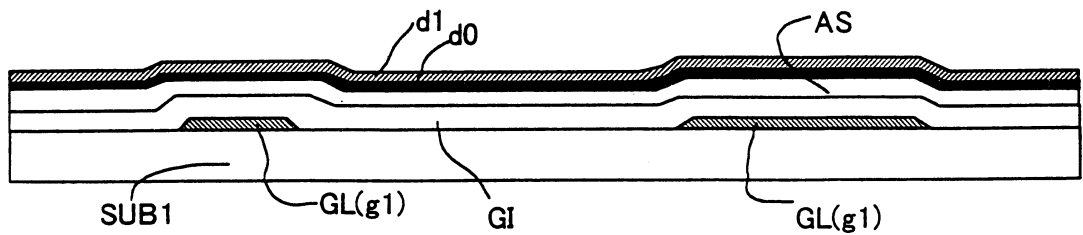
第 10 圖



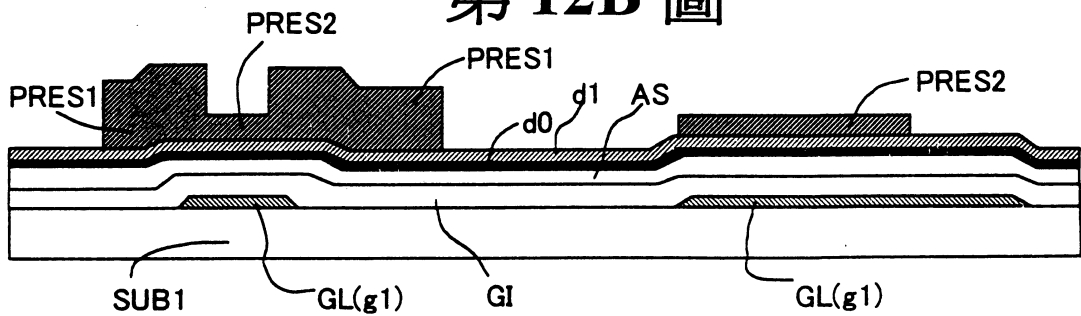
第 11 圖



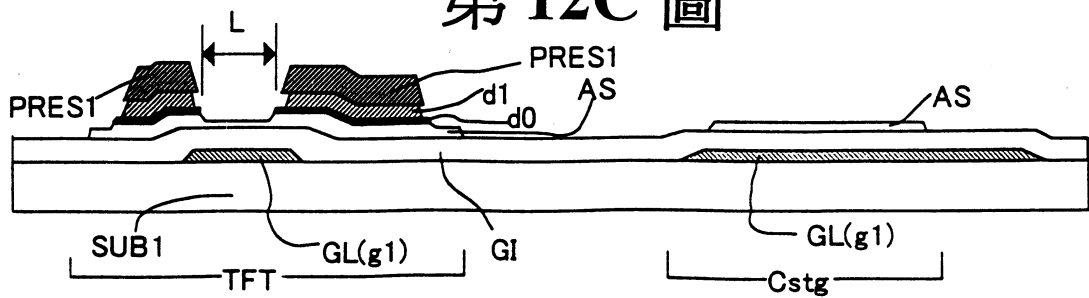
第 12A 圖



第 12B 圖

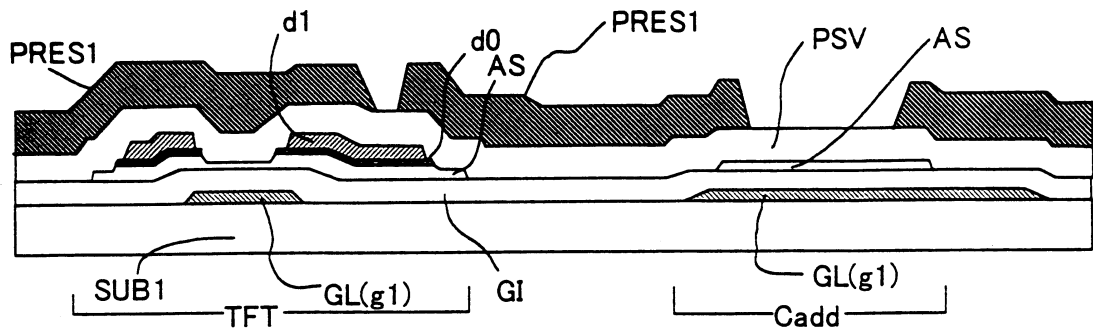


第 12C 圖

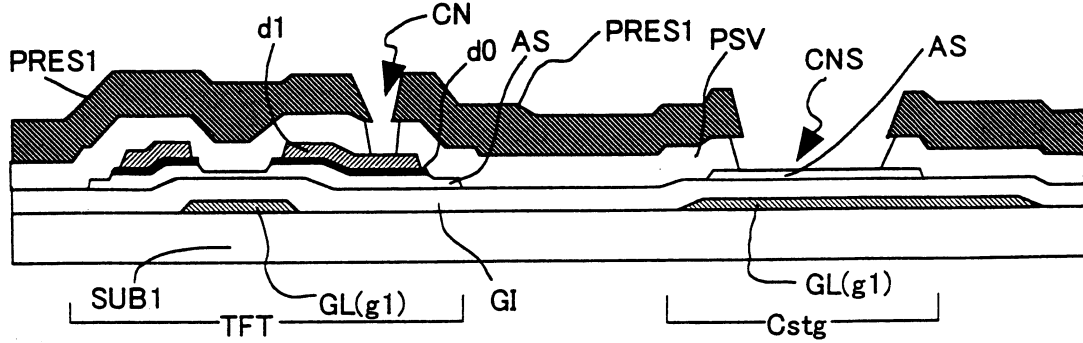




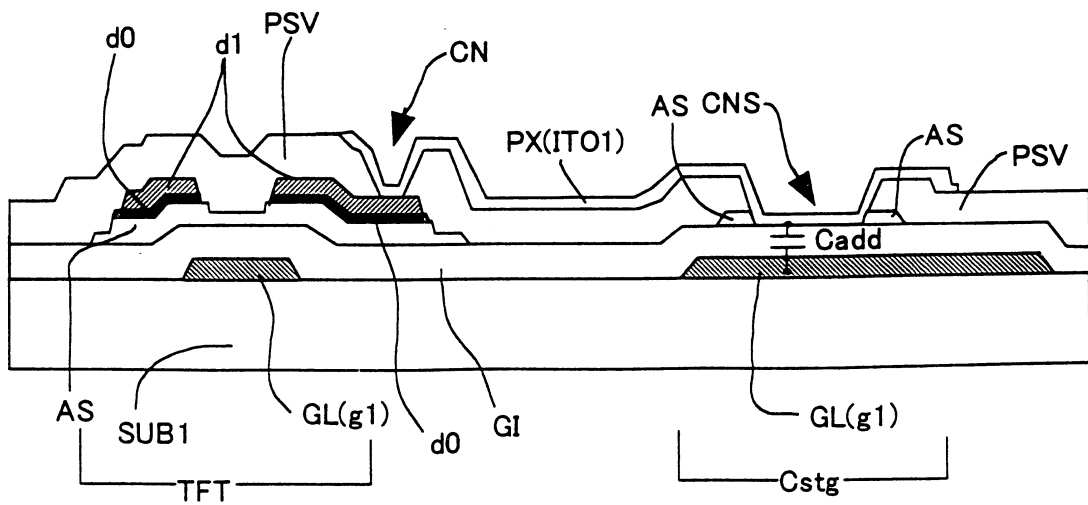
第 13A 圖



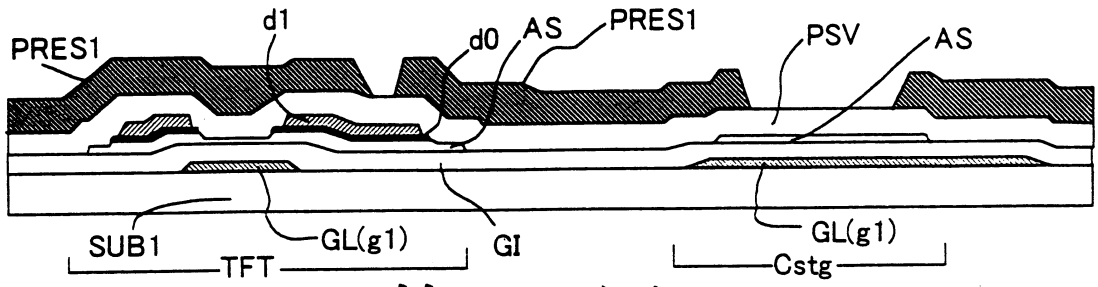
第 13B 圖



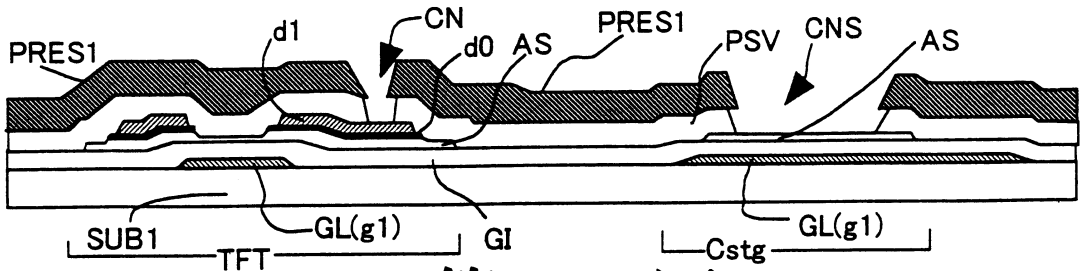
第 14 圖



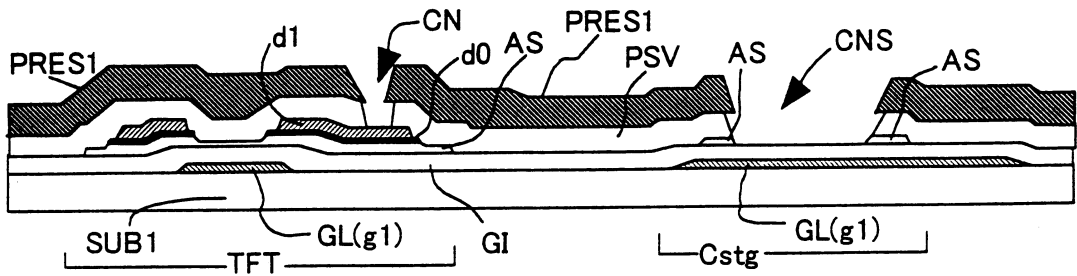
第 15A 圖



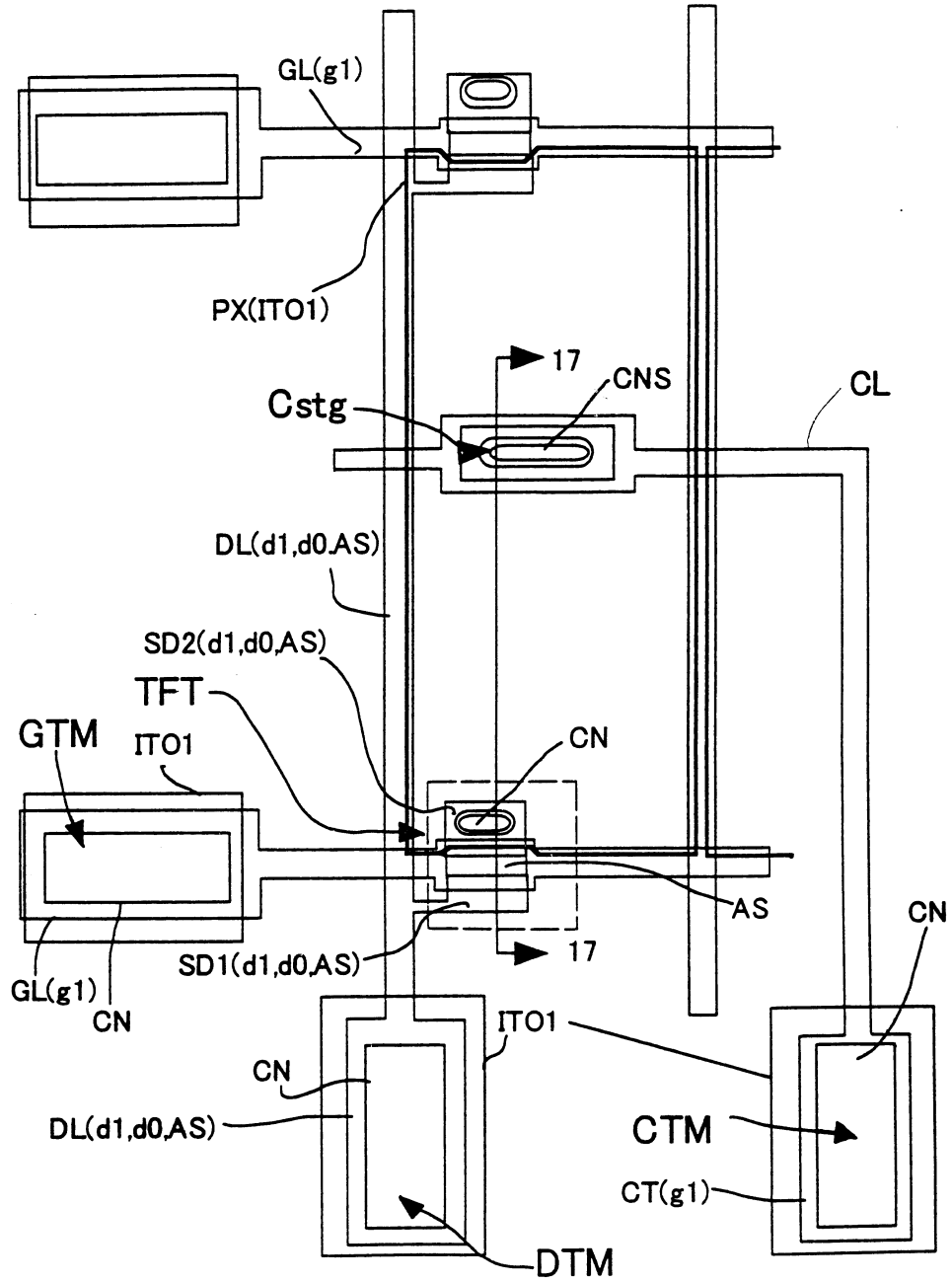
第 15B 圖



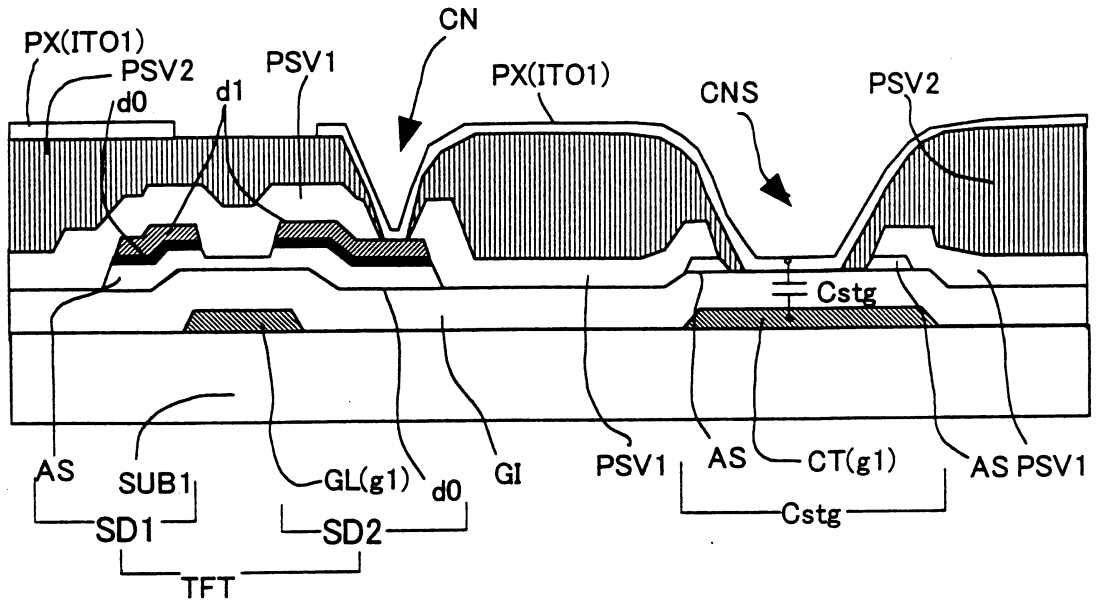
第 15C 圖



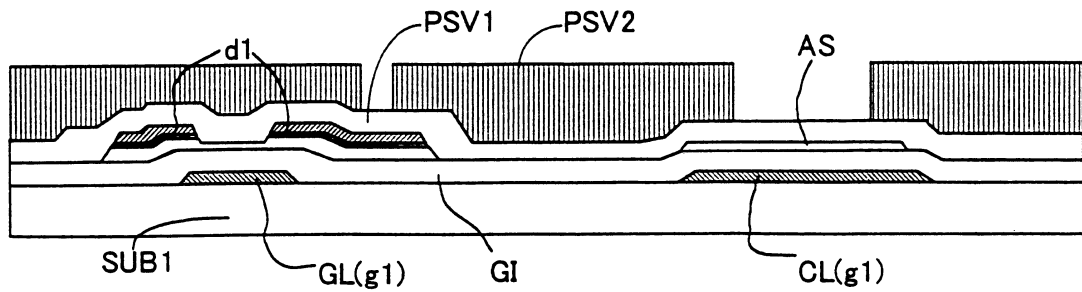
第 16 圖



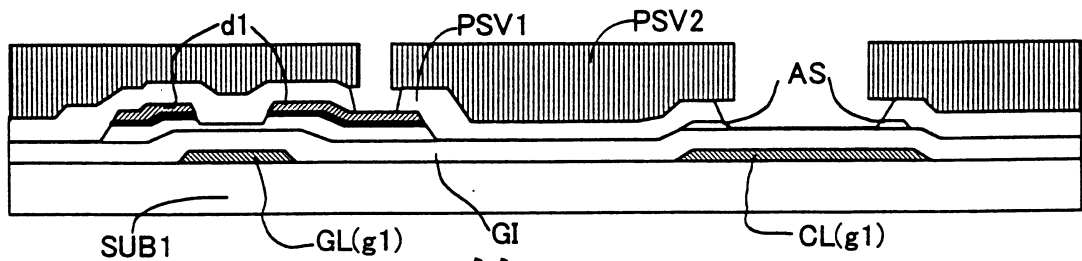
第 17 圖



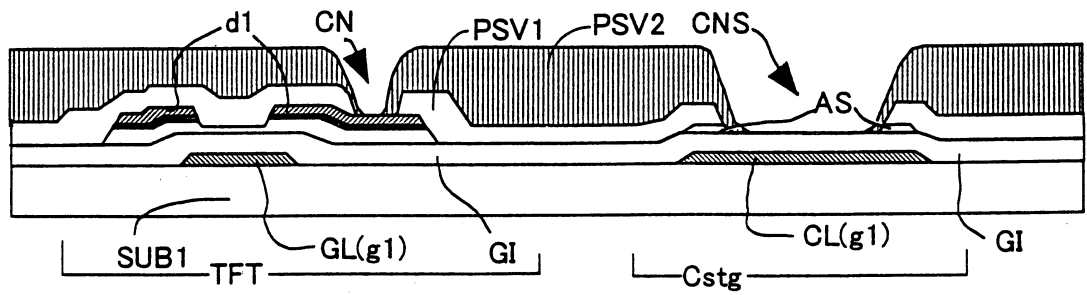
第 18A 圖



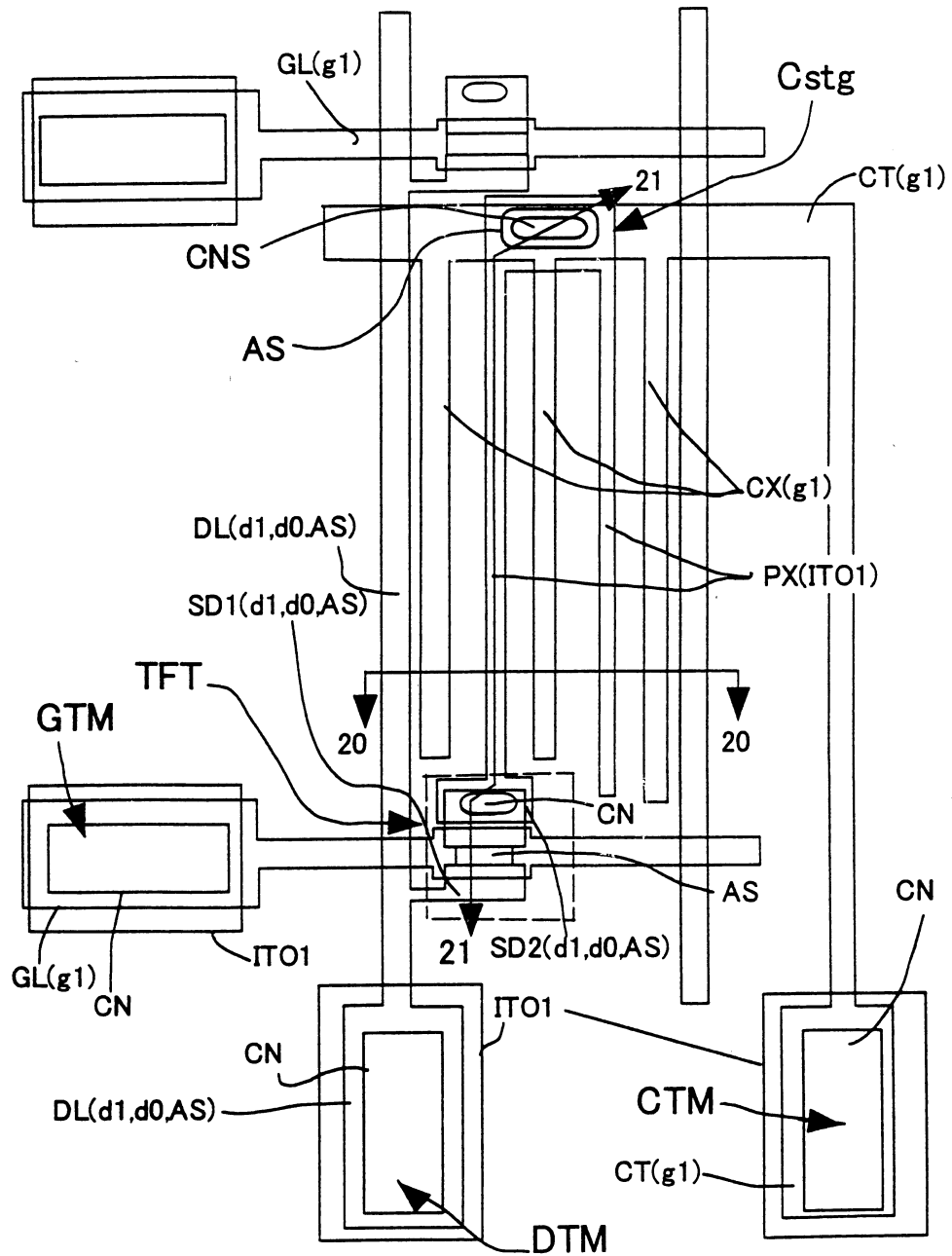
第 18B 圖



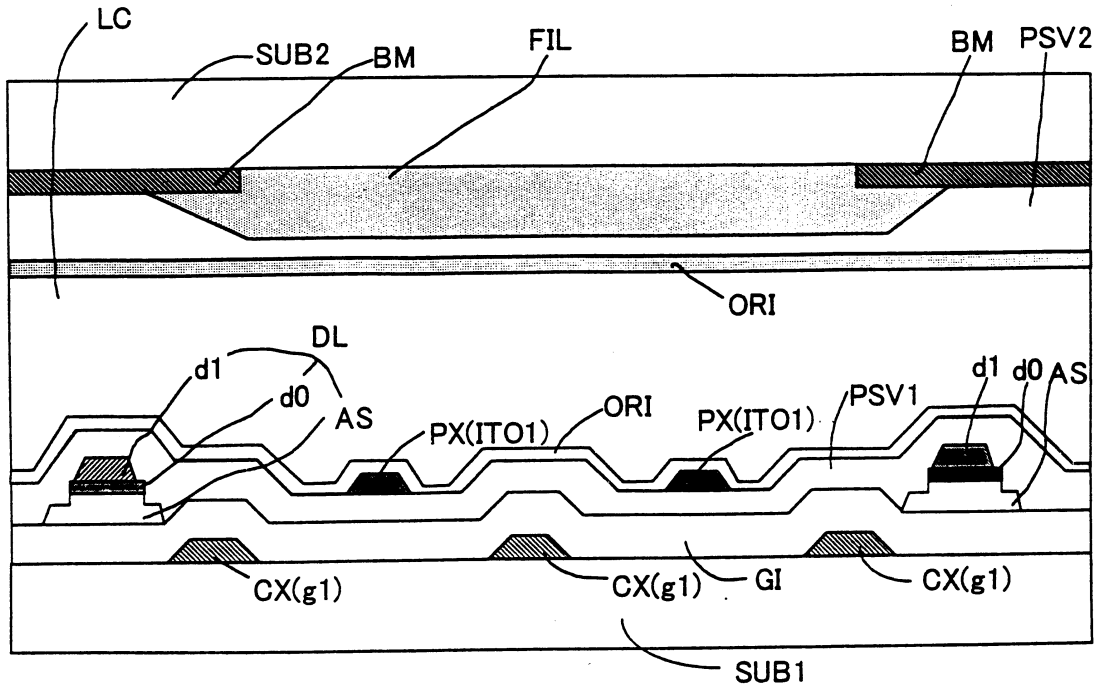
第 18C 圖



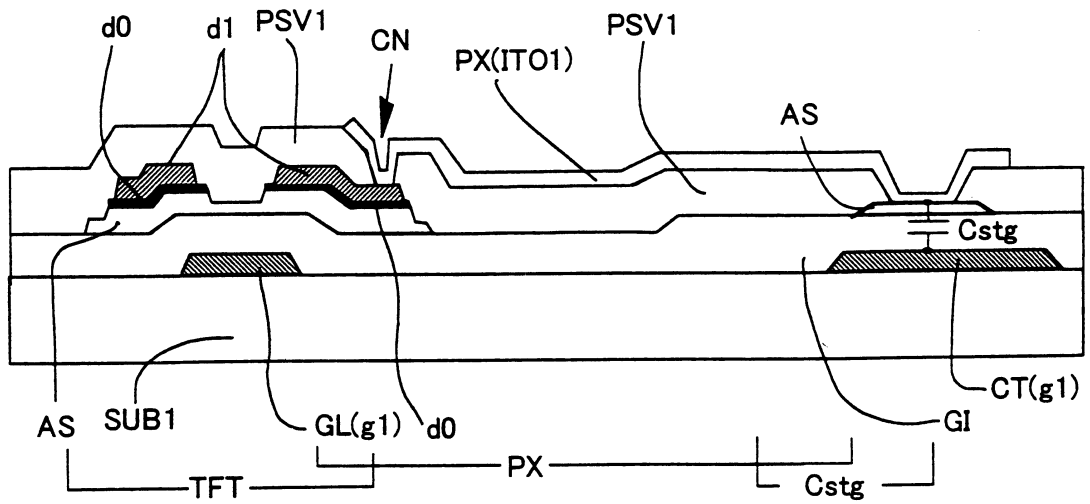
第 19 圖



# 第 20 圖

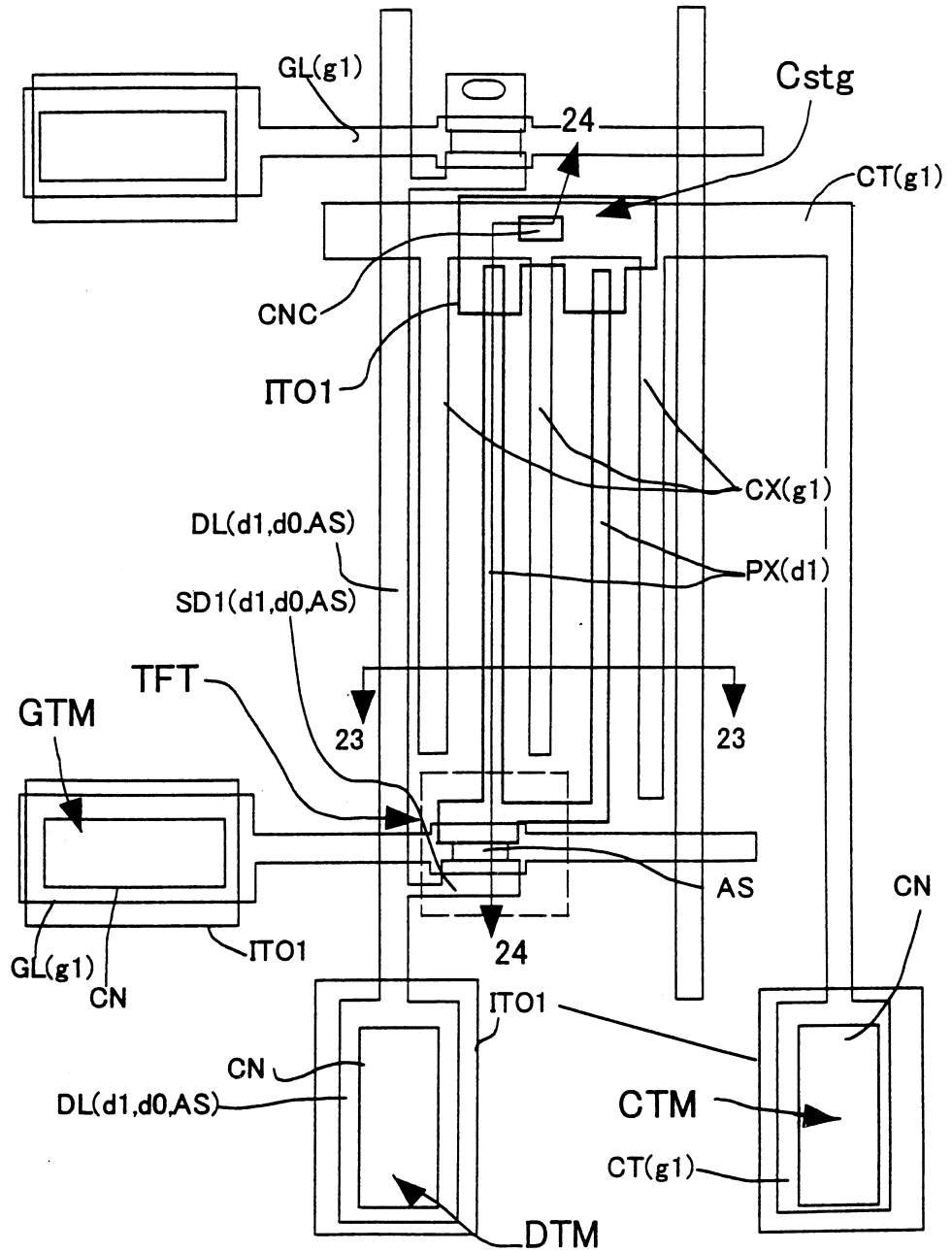


# 第 21 圖

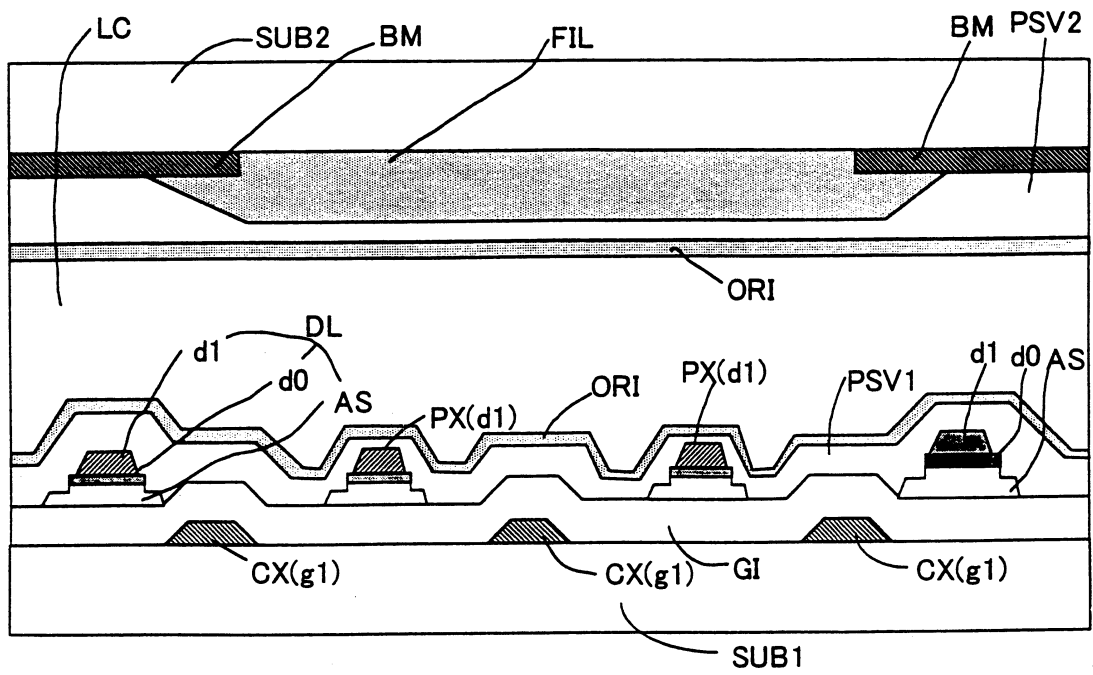




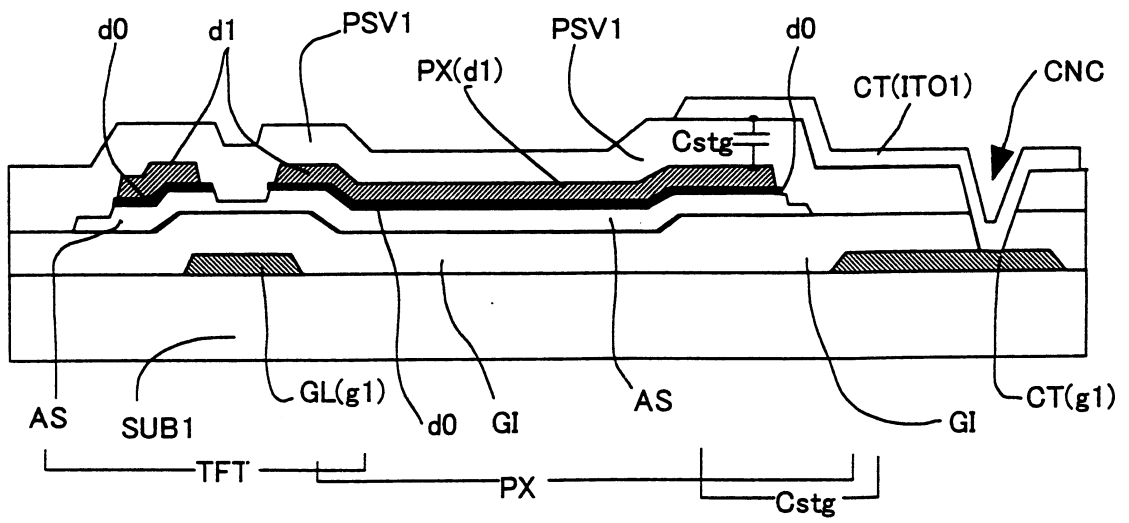
第 22 圖



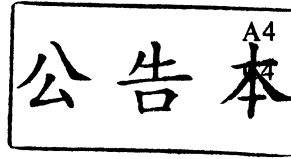
# 第 23 圖



第 24 圖



申請日期	90 年 5 月 1 日
案 號	90110435
類 別	G02F 1/36



(以上各欄由本局填註)

## 發 明 專 利 說 明 書

一、發明 名稱	中 文	液晶顯示裝置及其製造方法
	英 文	Liquid crystal display device
二、發明 人 創作	姓 名	(1) 小野記久雄 (2) 仲吉良彰 (3) 桶隆太郎 (1) 日本                      (2) 日本                      (3) 日本
	國 籍	(1) 日本國東京都千代田區丸之內一丁目五番一號新丸大樓日立製作所(股)知的所有權本部內
	住、居所	(2) 日本國東京都千代田區丸之內一丁目五番一號新丸大樓日立製作所(股)知的所有權本部內  (3) 日本國東京都千代田區丸之內一丁目五番一號新丸大樓日立製作所(股)知的所有權本部內
三、申請人	姓 名 (名稱)	(1) 日立製作所股份有限公司 株式会社日立製作所
	國 籍	(1) 日本
	住、居所 (事務所)	(1) 日本國東京都千代田區神田駿河台四丁目六番地
	代 表 人 姓 名	(1) 庄山悅彦

裝

訂

線

申請日期	90 年 5 月 1 日
案 號	90110435
類 別	

A4  
C4

(以上各欄由本局填註)

發 明 型 專 利 說 明 書		
一、發明 名稱	中 文	
	英 文	
二、發明 創作人	姓 名	(4) 金子壽輝
	國 籍	(4) 日本
	住、居所	(4) 日本國東京都千代田區丸之內一丁目五番一號新丸大樓日立製作所(股)知的所有權本部內
三、申請人	姓 名 (名稱)	
	國 籍	
	住、居所 (事務所)	
	代 表 人 姓 名	

經濟部智慧財產局員工消費合作社印製

裝  
訂  
線

五、發明說明 ( )  
13

ITO 為代表，但是也可以使用多結晶矽或其他透明導電膜如銦鋅氧化物 (IZO) 亦可。此外，TFT 配線之稱呼係以掃描配線 (scan lines) 為閘極配線，以影像訊號配線 (image data lines) 為汲極配線。此外，TFT 的源極、汲極在液晶顯示裝置的像素配線因為是交流驅動的緣故，電氣上是交替的緣故分類比較難，在此將被接續於汲極配線側的 TFT 部分的電極稱為汲極電極，挾著 TFT 的通道長區域將像素電極側稱為源極電極。保持電容也有稱為蓄積電容、附加電容等其他稱呼，但在本發明統一稱為保持電容。

## 第 1 實施例

第 1 圖係顯示本發明之第 1 實施例相關的方式之 TFT 基板之平面圖。

第 2 圖係顯示由 TFT 至像素電極 PX 進而至保持電容 Cstg 部分為止的部分之第 1 圖的 2-2 線剖面圖，第 3 圖係顯示汲極配線部分之第 1 圖之 3-3 線剖面圖，第 4 圖係顯示閘極配線端子部之第 1 圖之 4-4 線剖面圖，第 5 圖係顯示汲極配線部分之第 1 圖之 5-5 線剖面圖，第 6~9 圖，係以圖案化之光學工程單位 (由光阻劑塗布至光阻劑剝離) 依照工程順序顯示相關於本發明之第 1 實施例之 TFT 基板的製造方法之剖面圖。

於液晶顯示裝置之 TFT 部，如第 2 圖之剖面所示，在如玻璃之類的透明絕緣基板 SUB1 上，形成著有例如鉬 (Mo)、鉻 (Cr)、或者在鋁 (Al) 上層積鉬 (Mo) 之金屬膜 g1 所

(請先閱讀背面之注意事項再填寫本頁)

訂

## 五、發明說明 ( )

15

膜 ITO1 不會斷線。

保持電容部 Cstg 部，如第 1、2 圖所示，透明導電膜 ITO1 的像素電極 PX 往鄰接的閘極配線 GL 上延伸重疊。亦即，保持電容 Cstg 其上部電極係以構成像素電極 PX 的 ITO1 而下部電極係以構成閘極配線 GL 的電極 g1 作為電介質膜，成為閘極絕緣膜 GI 與保護膜 PSV 的層積構造。

如第 1、3 圖所示，汲極配線 DL 主要具有傳送影像訊號電壓的功能，係以鉬銻之合金或者鉬、鋁、鉬依此順序層積而成的金屬膜 d1 以及 a-Si 膜之 d0, AS 構成的。該剖面構造與源極電極 SD2 同樣為階梯狀，a-Si 通道膜 AS 較金屬膜 d1 更為伸出。在汲極配線 DL 的下部兩側被配置與閘極配線 GL 相同工程、材料製成之金屬膜 g1 構成的遮光電極 SKD。此遮光電極 SKD 係覆蓋由像素電極 PX 至汲極配線 DL 之間間隙的效果，可以使對以配向膜 ORI 挾著的液晶 LC 而言相對方向於 TFT 基板 SUB1 的基板之彩色濾光膜基板 SUB2 上所形成的金屬或以透過率低的樹脂所形成的黑矩陣 BM 的寬幅變窄，增大開口率，實現明亮的液晶顯示裝置（具有透光率高的像素）。該圖之 FIL 係彩色濾光膜，CX 係使用以如 ITO 之類的透明導電膜所構成的 ITO2 電極之對向（共同）電極。此外，在 TFT 基板之兩側外部安裝有偏光薄膜 POL。

汲極配線 DL 之構造物不只是單純的金屬膜 d1, 還成為階梯狀的高低差，由金屬膜外伸的 a-Si 接觸膜 d0、a-Si 通道膜 AS 所構成的緣故是因為具有以下的效果。金屬

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 ( )  
16

膜 d1 也可以使用鉻，但是作為比電阻較低的材料以鋁或鉬較佳。但是鋁在蝕刻第 3 圖的剖面構造上之位於上部的像素電極 PX 的 ITO1 膜時，容易由於使用的藥品之 HBr 或 HI 水溶液，而使通過保護膜 PSV 的針孔而容易溶解、斷線。因此，在使用鉻而比電阻不足の場合，使用對前述藥品抵抗性較強的鉬膜或者使用鉬如三明治般包夾鋁之配線金屬構成。另一方面，鉬與絕緣膜的黏著性很差。鉬與 a-Si 膜形成矽化物密著性相當高，所以在金屬膜 d1 的下部形成半導體之 a-Si 膜接觸膜 d0。另一方面，半導體膜之 d0、AS 與金屬膜 d1 係以不同之裝置所形成的，使用所謂光學工程加工這些膜時，半導體膜 d0、AS 與金屬膜 d1 使用分別的光學工程的場合，由於光罩間的未對準使得汲極配線 DL 的構造物的寬幅變寬，結果降低開口率，成為較暗的液晶顯示裝置。進而於第 3 圖在摩擦配向膜 ORI 上部時要求高低差要有和緩的構造。結果，作為一個構造物，以金屬膜 d1、a-Si 接觸膜 d0、a-Si 通道膜 AS 之高低差成為階梯狀構造者，以及雖然製造方法將於稍後詳述，但構造上以 a-Si 通道膜 AS、a-Si 接觸膜 d0、源極、汲極金屬膜 d1 連續被成膜，而由上部以 1 次之光阻劑工程加工者較佳，在本實施例使用此法。

製造良率上的其他課題，係第 1 圖所示之與複數閘極配線 GL 直交之汲極配線 DL 的斷線。使用第 2 圖之剖面圖來顯示。汲極配線 DL (汲極電極 SD1) 的金屬膜使用如鉻、鉬之類的材料。在這些材料上由於成膜條件而產生

(請先閱讀背面之注意事項再填寫本頁)

訂

線



五、發明說明 ( )  
20

區域 MAK2、其他透明區域。光阻劑使用正型光阻劑的場合，曝光、顯影後之光阻劑厚度在不透明的 MAK1 區域約略接近成膜後的膜厚，在半透過之 MAK2 區域成爲較成膜中的膜厚更少上 10 至 90% 之厚度，在其他透明區域光阻劑被洗淨而無殘留。亦即，藉由使光罩基板 MASUB 的圖案分爲不透明、半透過、透明等 3 個區域，可以 1 次之曝光、顯影工程實現使 TFT 基板 SUB1 上的光阻劑圖案成爲厚度不同的 PRES1、PRES2。PRES1 之區域在下一個工程以後，形成 TFT 的汲極配線 DL、源極、汲極電極 SD1、SD2；而 PRES2 區域形成 TFT 之通道長 L 區域。

在 TFT 基板 SUB 上以 1 次曝光、顯影形成厚度不同的光阻劑圖案的光罩製造方法，除了形成上述之半透過的金屬 MAK2 以外，也可以如特開平 9-186233 號公報所示，使 MAK2 區域利用厚度與 MAK1 區域相同的金屬膜作成網孔狀，減低對光阻劑的曝光量之中間色 (halftone) 遮罩，這種方式與本方式相比減低曝光量之調整寬裕度較低。

其次，在本工程之剖面圖 (第 7 圖 B)，以此金屬膜 d1 上的指定的光阻劑圖案作爲遮罩，蝕刻金屬膜 d1、a-Si 接觸膜 d0、以及 a-Si 通道膜 AS。蝕刻係在真空裝置內以乾式蝕刻的方式進行，金屬膜 d1 係鉬的場合使用 SF<sub>6</sub> 或者在 CF<sub>4</sub> 氣體內添加 O<sub>2</sub> 的氣體，或者是以這些氣體內添加 Cl<sub>2</sub> 的氣體來進行，半導體膜 d0、AS 則至少在包含 SF<sub>6</sub> 或者在 CF<sub>4</sub> 的氣體添加 HCl 或者是 Cl<sub>2</sub>，以提高對閘極絕緣膜 GI 的材料 SiN 之蝕刻選擇比。如上所述，藉由乾蝕

(請先閱讀背面之注意事項再填寫本頁)

訂

像

五、發明說明 ( )  
21

刻源極、汲極金屬膜 d1 以及半導體膜 d0、AS，可以將此加工而完成的汲極配線 DL 的圖案精度極高。

其次，如第 7 圖 C 所示，使用氧氣氣體來乾式灰化 (ashing)，除去位於 TFT 的通道長 L 區域之薄光阻劑圖案。此時雖然較厚的光阻劑圖案 PRES1 的厚度也會減少，但是可調整灰化條件使其殘留作為光阻劑圖案。

接著，把對應於源極、汲極電極 SD1、SD2 而分離的光阻劑圖案 PRES1 作為遮罩，使金屬膜 d1、i 型 a-Si 通道膜 AS 殘留一定膜厚而進行半蝕刻。在上述工程，金屬膜 d0 以濕式蝕刻除去，a-Si 接觸膜 d0 藉由 SF<sub>6</sub> 或者在 CF<sub>4</sub> 氣體調整 Cl<sub>2</sub> 的量提高 SiN 之蝕刻選擇比。

如上所述，藉由使用半透過膜，與從前 a-Si 膜加工、源極、汲極金屬加工分別以兩道光學工程進行的工程相比，可以將此縮減為 1 道光學工程，藉由製造工程的短縮實現生產率提高。此外因為沒有 a-Si 膜與源極、汲極金屬膜的光學對準程序，所以提高精度、提高開口率。

另一方面，與從前的方式相比，源極、汲極電極 SD1、SD2、汲極配線 DL 的金屬膜成為需要 2 次蝕刻，對金屬膜 d1 使用濕式蝕刻的場合，側蝕刻的後退量很大，圖案精度變差。另一方面，乾式蝕刻加工圖案精度雖然很好，但是前述第圖 D 的第 2 次的蝕刻（通道長 L 部分）在配線金屬含有鉬的場合，使用與下部的 a-Si 通道膜 AS 同種的蝕刻氣體，進而進行使 a-Si 通道膜 AS 殘留半數膜的加工，所以將此一括進行蝕刻的場合無法取得適當邊界，

(請先閱讀背面之注意事項再填寫本頁)

訂

像

五、發明說明 ( )  
31

本發明的第 4 實施例之 TFT 液晶顯示裝置使用第 16 圖至第 18 圖 C 來說明。第 16 圖係對應於第 3 實施例之 1 像素之平面圖，第 17 圖係第 16 圖之 17-17 切斷線之剖面圖，第 18 圖 A 至 C 係將第 17 圖之剖面構造以 4 道光學工程形成的場合之第 3 道光學工程所對應的製造工程之剖面圖。本第 4 實施例之 TFT 液晶顯示裝置，其構造在以下幾點與前述其他實施例不同。

第 16 圖之 1 像素的平面夠在，與第 1 實施例之第圖、第 2 實施例之第 10 圖有以下 2 點不同。第 1 點是保持電容 Cstg 與閘極配線 GL 是獨立的，被形成在與閘極配線 GL 以相同工程、材料之金屬膜 gl 形成的保持電容配線上這一點，第 2 點是以透明導電膜 ITO1 構成的像素電極 PX 與汲極配線 DL 重疊，把汲極配線 DL 作為遮光電極使用，提高開口率這一點。

為實現前述高開口率之本發明特有的構造以第 17 圖之剖面圖顯示。第 17 圖顯示由 TFT 部經像素電極 PX 至形成保持電容 Cstg 之保持電容配線 CL 為止的剖面圖。最大特徵是透明導電膜 ITO1 之像素電極 PX 的下部之保護膜以第 1 實施例所示之 SiN 膜構成的第 1 保護膜 PSV1 以外，還加上以有機系膜構成的第 2 保護膜 PSV2 之層積構造這一點，以及保持電容 Cstg 之上部電極之以透明導電膜 ITO1 構成的像素電極 PX 通過第 2 保護膜 PSV2、第 1 保護膜 PSV1 之貫孔 CNS，與閘極絕緣膜 GI 接觸的構造，提高單位面積之保持電容 Cstg 值這一點。

(請先閱讀背面之注意事項再填寫本頁)

訂

後

五、發明說明( )  
32

此處說明上述保持電容 Cstg 構造與此處導入的有機系之第 2 保護膜 PSV2，可實現開口率高，所謂明亮的液晶顯示裝置的根據。第 17 圖之第 2 保護絕緣膜 PSV2 使用例如厚度  $2\mu\text{m}$  的壓克力樹脂。這是對第 1 或 2 實施例之第 1 之 SiN 保護膜厚為 200 至 400nm 而設定為近 10 倍厚。此外，其比介電率大約為 3 左右，為 SiN 之 7 之一半。因此，如第 16 圖的像素的平面構造所示在汲極配線 DL 上透過第 1、第 2 保護膜 PSV1、PSV2，即使讓像素電極 PX 重疊，汲極配線 DL 與像素電極 PX 間的寄生電容也很小，起因於該寄生電容的電壓變動雜訊很少，不會因此造成串訊。使用實現如上述的低電容的保護膜的場合，在第 1 實施例的保持電容 Cstg 構造的場合，構成保持電容 Cstg 的電介質藉由閘極絕緣膜 GI、第 1 保護膜 PSV1、第 2 保護膜 PSV2 之 3 膜構造，使其單位面積的電容值變得非常小，為了確保液晶的保持率必須使保持電容線 CL 的寬幅增大，以金屬膜 g1 構成的不透明區域寬幅增大，相反地使開口率降低。在本第 3 實施例，保持電容 Cstg 之電介質膜大致以閘極絕緣膜 GI 構成，可以增大單位面積的電容值，可以實現使保持電容線的寬幅縮窄，提高開口率，明亮的液晶顯示裝置。

另一方面，作為保護膜使用有機系膜，在 TFT 之像素配置保持電容線，作為將閘極絕緣膜作為保持電容的電介質使用之從前技術，例如有特開平 9-90404 號公報。這是在保持電容配線上使 TFT 之源極電極延伸，通過這與

(請先閱讀背面之注意事項再填寫本頁)

訂

像

五、發明說明 ( )  
35

(in-plane switching)顯示模式之像素構造。

1 像素之配置，如第 19 圖所示，像素電極 PX 與對向（共同）電極 CX 被配置為梳齒狀。亦即，其顯示之控制，如第 20 圖之剖面構成所示，由像素電極 PX 往共同電極 CT 以對液晶 LC 中施加橫方向電場的方式進行。梳齒狀電極的間隔部分之透過光係以此電場來控制。

1 像素之平面構成，係與第 1 至 4 實施例之彩色濾光膜基板 SUB2 上具有共同電極的顯示模式同樣，被設置直行的閘極配線 GL、汲極配線之 TFT，像素電極 PX 等，係在 TFT 的源極電極 SD2 透過在保護膜開通的貫孔來接續，以透明導電膜 ITO1 形成。共同電極配線 CT，與第 4 實施例之保持電容配線同樣，與閘極配線 GL 係獨立，以與閘極配線 GL 相同的工程、材料之金屬膜 g1 來構成，在像素內被分枝為梳齒狀，直到對向於像素電極 PX 的共同電極 CX。對向電極配線 CT，與第 4 實施例之保持電容配線 CL 同樣，也作為構成保持電容的配線而發揮作用，構成將像素電極 PX 之透明導電膜作為上部電極的保持電容 Cstg。

於第 20 圖顯示汲極配線 DL 與梳齒狀的像素電極 PX 以及共同電極 CX 的剖面圖。汲極配線 DL 在閘極絕緣膜 GI 上，由下部起依序為 a-Si 通道膜 AS、a-Si 接觸膜 d0、鉬、鉻之類的金屬膜 d1 成為階梯狀的剖面形狀。特別是以 i 型 a-Si 膜形成的 a-Si 通道膜 AS 較汲極配線的金屬膜 d1 寬度更寬，作為電介質具有減低與共同電極 CX 之配線

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 ( )  
38

構造。

第 23 圖顯示汲極配線 DL 與梳齒狀的像素電極 PX 以及共同電極 CX 的剖面圖。汲極配線 DL、像素電極 PX 共同在閘極絕緣膜 GI 上，由下部起，a-Si 通道膜 AS、a-Si 接觸膜 d0、鉬、鉻之類的金屬膜 d1 係階梯狀之剖面形狀。特別是以 i 型 a-Si 膜形成的 a-Si 通道膜 AS 較像素電極 PX 的金屬膜 d1 更寬，作為電介質具有減低在像素電極 CX 與閘極配線 GL 之間的寄生電容的效果，在大型、高精細的 TFT 液晶可以減少顯示之錯誤動作。進而，具有階梯狀剖面的 a-Si 通道膜 AS、a-Si 接觸膜 d0、金屬膜 d1，與從前的製造方法之把 a-Si 膜 AS 以及 d0 與金屬膜 d1 分為 2 道光學工程來加工の場合相比，不會受到 a-Si 膜與金屬電極之光學對準偏移的影響，在減少負荷電容、像素電容的狀態下，微細加工成為可能，結果可以實現開口率高、明亮的液晶顯示裝置。

第 24 圖顯示由 TFT 經由像素電極 PX 至共同電極配線 CT 的保持電容 Cstg 部之剖面。像素電極 PX 係以與汲極配線 DL 相同的工程、材料所構成之 a-Si 通道膜 AS、a-Si 接觸膜 d0、金屬膜 d1 之層積構造，延伸往共同電極配線 CT 方向，與共同電極配線 CT 不重疊。

保持電容 Cstg 其下部電極係將由前述源極電極 SD2 延伸的金屬膜 d1 作為下部電極，上部電極係共同電極配線 CT 與閘極絕緣膜 GI、透過以 SiN 膜構成的保護膜 PSV 之層積膜上被開口之貫孔 CNC 被接續之透明導電膜 ITO1

(請先閱讀背面之注意事項再填寫本頁)

訂

檢

五、發明說明 ( )  
39

之構成。保持電容  $C_{stg}$  之電介質係由厚度 200 至 600nm 的 SiN 膜所構成的保護膜 PSV。

在本第 6 實施例之 IPS 顯示裝置，像素電極 PX 成爲層積 a-Si 通道膜 AS 之構成，因爲與共同電極配線 CT 並未交叉，所以不會發生保持狀態之 a-Si 膜電容變化導致的殘影現象。進而，在第 5 實施例如第 20 圖所示，對於在保護膜 PSV 上梳齒狀之像素電極 PX 被加工、配置，在本實施例在第 23 圖因爲像素電極 PX 全面被形成以 CVD 法成膜之 SiN 膜之保護膜 PSV，所以其高低差變得和緩，在液晶 LC 分子之形成初期配向的摩擦處理不容易產生陰影，可以實現對比高的 IPS 型液晶顯示裝置。

如以上所述，根據本發明，可以將構成逆交錯構造的通道蝕刻型 TFT 之 a-Si 膜、源極電極、汲極配線之金屬膜以 1 次之光學工程進行處理。具體而言，從前技術需要 5 次之光學工程，但本發明可以 4 次之光學工程來製造 TFT 基板，可以提高生產率、降低成本。

進而，上述光學工程使用 4 次之製造方法，TFT 液晶顯示裝置的汲極配線在閘極絕緣膜上成爲 i 型 a-Si、n+ 型 a-Si、金屬膜之 3 膜構造，由下部起階梯上之高低差構造，在 IPS 型液晶顯示裝置可以使像素電極成爲上述構造，微細加工成爲可能，可以提供開口率高、明亮的液晶顯示裝置。此外，這些所產生的寄生電容也可以降低。

此外，因保持電容的電介質可以閘極絕緣膜、閘極絕緣膜與 i 型 a-Si 膜之層積構造，或者保護絕緣膜來構成所

(請先閱讀背面之注意事項再填寫本頁)

訂

線

五、發明說明 ( )  
42

第 18 圖 A 至第 18 圖 C 本發明之第 4 實施例的 TFT 基板之製造方法之第 3 光學工程以時間序列方式顯示的剖面圖。

第 19 圖係本發明之第 5 實施例的 IPS 型液晶顯示裝置之 TFT 基板之平面圖。

第 20 圖顯示本發明之第 5 實施例之被挾在液晶顯示裝置的汲極配線間之像素區域，沿著第 19 圖的 20-20 線之剖面圖。

第 21 圖係沿著第 19 圖之 21-21 線的剖面圖。

第 22 圖係本發明之第 6 實施例的 IPS 型液晶顯示裝置之 TFT 基板之平面圖。

第 23 圖顯示本發明之第 6 實施例之被挾在液晶顯示裝置的汲極配線間之像素區域，沿著第 22 圖的 23-23 線之剖面圖。

第 24 圖係沿著第 22 圖之 24-24 線的剖面圖。

## 符號說明

AS	a-Si 通道膜
BM	黑矩陣
CN	接觸孔
CNS	貫孔
Cstg	保持電容
CT	對向電極配線
CX	對向（共同）電極

(請先閱讀背面之注意事項再填寫本頁)

訂

線



五、發明說明 ( )  
43

d0	a-Si 接觸膜
d1	金屬膜
DL	汲極配線
DTM	汲極端子 (端子部)
FIL	彩色濾光膜
GI	閘極絕緣膜
gl	金屬膜 (電極)
GL	閘極配線
GTM	閘極端子 (端子部)
ITO1	ITO 透明導電膜
LC	液晶
MAK1	不透明區域
MAK2	半透過區域
MASUB	光罩基板
ORI	配向膜
P	像素電極
POL	偏光薄膜
PRES1	區域 (光阻劑圖案)
PRES2	半透明遮罩 (薄光阻劑區)
PSV	保護膜
PSV1	第 1 保護膜
PSV2	第 2 保護膜
PX	像素電極
SD1	汲極電極

(請先閱讀背面之注意事項再填寫本頁)

訂

號

五、發明說明 ( )  
44

- |      |                 |
|------|-----------------|
| SD2  | 源極電極            |
| SKD  | 遮光電極            |
| SUB1 | 透明絕緣基板 (TFT 基板) |
| SUB2 | 彩色濾光膜基板         |

(請先閱讀背面之注意事項再填寫本頁)

訂

線

四、中文發明摘要 (發明之名稱： 液晶顯示裝置及其製造方法 )  
 本發明係關於具有逆交錯型而且為通道邊緣型的薄膜電晶體之液晶顯示裝置之製造方法，提供使用具有厚度相異的至少 2 個區域的光阻劑之新穎的光蝕刻工程，減低該液晶顯示裝置的製程全體所需要的光蝕刻工程數，而且改善該液晶顯示裝置的亮度。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

英文發明摘要 (發明之名稱： LIQUID CRYSTAL DISPLAY DEVICE )

The present invention provides a novel photolithography processes using photoresist pattern having at least two areas which has different thickness from each other for a fabrication method for a liquid crystal display device having reversed staggered and channel-etched type thin film transistors, reduce a number of photolithography processes required for whole of the fabrication process of the liquid crystal display device, and improve brightness of the liquid crystal display device.

訂

象

## 六、申請專利範圍

第 90110435 號專利申請案

中文申請專利範圍修正本

民國 96 年 5 月 29 日修正

1. 一種液晶顯示裝置，係具有：第 1 絕緣性基板及對向於此而設置之第 2 絕緣基板，和挾持於前述第 1 絕緣性基板與前述第 2 絕緣基板之間之液晶層之液晶顯示裝置；

其特徵係：

於前述第 1 絕緣基板具有複數閘極配線，與交叉於該閘極配線而被配置之複數訊號配線，對應於該閘極配線與該訊號配線所包圍的區域構成像素；

於前述各像素，被形成具有對應於前述閘極配線與前述訊號配線的交叉部而被配置之電晶體，下部電極，絕緣膜，上部電極之電容形成部，

前述電容形成部之前述絕緣膜形成於前述下部電極及上部電極之間；

前述上部電極係於形成於前述絕緣膜上之保護膜及有機系保護膜，經由鑿開接觸孔與前述絕緣膜接觸，進而與前述電晶體為導電接續；

半導體膜係形成於前述接觸孔之周圍至少一部份。

2. 如申請專利範圍第 1 項之所記載之液晶顯示裝置，其中，前述上部電極係以透明導電膜所構成。

3. 如申請專利範圍第 1 項之所記載之液晶顯示裝置，其中，前述上部電極為畫素電極。

4. 如申請專利範圍第 1 項之所記載之液晶顯示裝置，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

## 六、申請專利範圍

其中，前述保護膜為無機材料之膜。

5. 如申請專利範圍第 1 項之所記載之液晶顯示裝置，其中，前述半導體膜係形成於前述接觸孔之周圍。

6. 如申請專利範圍第 1 項之所記載之液晶顯示裝置，其中，前述電晶體具有：被接續於前述閘極配線之閘極電極，絕緣膜，半導體層，源極電極，汲極電極，及保護膜；

於前述閘極電極上，形成前述絕緣膜；於前述絕緣膜上形成前述半導體層；

於前述半導體層形成前述汲極；於前述源極電極及前述汲極電極上，形成前述保護膜；

前述絕緣膜係與前述電容形成部以相同工程所形成；

前述保護膜係與前述電容形成部以相同工程所形成。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線