



(12) 发明专利申请

(10) 申请公布号 CN 105161052 A

(43) 申请公布日 2015. 12. 16

(21) 申请号 201510574486. 4

(22) 申请日 2015. 09. 10

(71) 申请人 上海天马有机发光显示技术有限公司

地址 200120 上海市浦东新区龙东大道  
6111 号 1 幢 509 室

申请人 天马微电子股份有限公司

(72) 发明人 马志丽 钱栋 许东升 张敏夫  
李元

(74) 专利代理机构 北京品源专利代理有限公司  
11332

代理人 孟金喆 胡彬

(51) Int. Cl.

G09G 3/32(2006. 01)

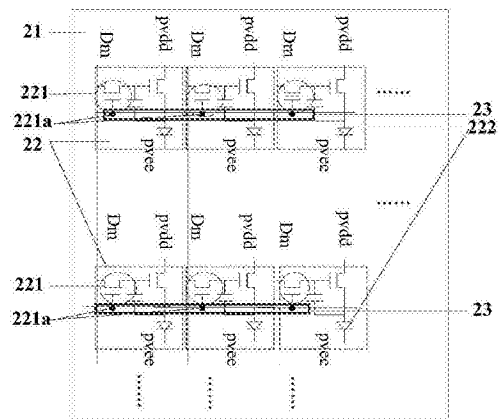
权利要求书2页 说明书5页 附图7页

(54) 发明名称

显示面板的制造方法、显示面板及显示装置

(57) 摘要

本发明公开了一种显示器面板的制造方法、显示面板结构及显示装置,其中面板结构包括:基板;像素单元,以矩阵形式布局形成在所述基板上;至少一个扫描信号驱动电路,形成在所述基板上,且位于所述像素单元的下方,其中,所述像素单元的驱动晶体管的栅极与所述扫描信号驱动电路的输出端通过一第一通孔连接。本发明实施例通过将扫描信号驱动电路设置在像素单元的下方,能够实现显示面板的窄边化,提高显示器美化程度。



1. 一种显示面板,其特征在于,包括:  
基板;  
像素单元,以矩阵形式布局形成在所述基板上;  
至少一个扫描信号驱动电路,形成在所述基板上,且位于所述像素单元的下方,其中,所述像素单元的驱动晶体管的栅极与所述扫描信号驱动电路的输出端通过一第一通孔连接。
2. 根据权利要求1所述的显示面板,其特征在于,每一行像素单元对应至少一个扫描信号驱动电路。
3. 根据权利要求1所述的显示面板,其特征在于,所述第一通孔位于所述驱动晶体管的栅极与所述扫描信号驱动电路中晶体管的源极之间。
4. 根据权利要求1~3任一项所述的显示面板,其特征在于,还包括集成电路,所述集成电路的数据信号输出端与所述驱动晶体管的源极连接;所述集成电路的驱动信号输出端与所述扫描信号驱动电路的输入端连接。
5. 根据权利要求4所述的显示面板,其特征在于:所述集成电路形成于所述基板上,与所述像素单元位于同一平面层,且所述集成电路的驱动信号输出端与所述扫描信号驱动电路的输入端通过一第二通孔连接。
6. 根据权利要求4所述的显示面板,其特征在于:所述集成电路形成于所述基板上,与所述扫描信号驱动电路位于同一平面层,且所述集成电路的数据信号输出端与所述驱动晶体管的源极通过一第三通孔连接。
7. 一种显示装置,其特征在于,包括权利要求1-6任一所述的显示面板。
8. 根据权利要求7所述的显示装置,其特征在于,所述像素单元的结构由下向上依次包括多晶硅层、栅绝缘层、栅极、层间绝缘层和源漏极。
9. 根据权利要求7所述的显示装置,其特征在于,所述扫描信号驱动电路的结构由下向上依次包括缓冲层、多晶硅层、栅绝缘层、栅极、层间绝缘层和源漏极。
10. 根据权利要求7~9任一项所述的显示装置,其特征在于,所述扫描信号驱动电路与所述像素单元之间覆盖有绝缘层。
11. 一种显示面板的制造方法,其特征在于,包括:  
在基板上采用构图工艺形成扫描信号驱动电路;  
在所述扫描信号驱动电路上覆盖绝缘层;  
在所述绝缘层上开设第一通孔,所述第一通孔的位置与所述扫描信号驱动电路的输出端对应;  
在所述绝缘层上形成以矩阵形式布局的像素单元,所述像素单元的驱动晶体管的栅极与所述扫描信号驱动电路的输出端通过所述第一通孔连接。
12. 根据权利要求11所述的方法,其特征在于,还包括:  
在所述绝缘层上形成第二通孔,所述第二通孔的位置与所述扫描信号驱动电路的输入端对应;  
在形成所述像素单元的同时,在所述绝缘层上形成所述集成电路,所述集成电路的驱动信号输出端与所述扫描信号驱动电路的输入端通过第二通孔连接。
13. 根据权利要求11所述的方法,其特征在于,还包括:

在形成所述扫描信号驱动电路的同时,在所述基板上形成集成电路;

在覆盖所述扫描信号驱动电路和集成电路的所述覆盖层上形成第三通孔,所述第三通孔的位置与所述集成电路的数据信号输出端对应,用于连接所述集成电路的数据信号输出端和所述驱动晶体管的源极。

## 显示面板的制造方法、显示面板及显示装置

### 技术领域

[0001] 本发明实施例涉及有机发光显示 (Organic Light-Emitting Diode, OLED) 器技术领域, 尤其涉及一种显示器面板的制造方法、显示面板结构及显示装置。

### 背景技术

[0002] 随着科技的发展, 科研人员展开了对 OLED 显示技术的研究。OLED 是将电能直接转换成光能的全固体器件, 具有薄而轻、高对比度、快速响应、宽视角、宽工作温度范围等优点, 因而引起人们的极大关注, 被认为是新一代显示器件。

[0003] 在现有技术中, OLED 显示器的面板结构大都采用如图 1 所示的结构, 即包括第一扫描信号驱动电路 11、第二扫描信号驱动电路 12 和行列像素电路 13 (AA 区) (如图虚线框所示), 其中第一扫描信号驱动电路 11 和第二扫描信号驱动电路 12 分别位于 AA 区的两侧, 且第一扫描信号驱动电路 11 和第二扫描信号驱动电路 12 的输出端与 AA 区的驱动晶体管的栅极 131 相连, 用于控制发光组件 14。

[0004] 但是, 上述面板结构使得做出的显示器的边框较宽, 从而影响显示器的美观。

### 发明内容

[0005] 本发明实施例提供一种显示器面板的制造方法、显示面板结构及显示装置, 实现显示面板的窄边化, 提高显示器美化程度。

[0006] 第一方面, 本发明实施例提供了一种显示面板, 包括:

[0007] 基板;

[0008] 像素单元, 以矩阵形式布局形成在所述基板上;

[0009] 至少一个扫描信号驱动电路, 形成在所述基板上, 且位于所述像素单元的下方, 其中, 所述像素单元的驱动晶体管的栅极与所述扫描信号驱动电路的输出端通过一第一通孔连接。

[0010] 第二方面, 本发明实施例还提供一种显示装置, 包括上述任一显示面板。

[0011] 第三方面, 本发明实施例还提供一种显示面板的制造方法, 包括:

[0012] 在基板上采用构图工艺形成扫描信号驱动电路;

[0013] 在所述扫描信号驱动电路上覆盖绝缘层;

[0014] 在所述绝缘层上开设第一通孔, 所述第一通孔的位置与所述扫描信号驱动电路的输出端对应;

[0015] 在所述绝缘层上形成以矩阵形式布局的像素单元, 所述像素单元的驱动晶体管的栅极与所述扫描信号驱动电路的输出端通过所述第一通孔连接。

[0016] 本发明实施例通过将扫描信号驱动电路设置在像素单元的下方, 将所述像素单元的驱动晶体管的栅极与所述扫描信号驱动电路的输出端通过一第一通孔连接, 能够实现显示面板的窄边化, 提高显示器美化程度。

## 附图说明

- [0017] 图 1 为现有技术提供的显示面板的结构示意图；
- [0018] 图 2a 为本发明实施例一提供的显示器面板的第一种结构示意图；
- [0019] 图 2b 为本发明实施例一提供的显示器面板中的第一通孔位置示意图；
- [0020] 图 2c 为本发明实施例一提供的显示器面板的第二种结构示意图；
- [0021] 图 2d 为本发明实施例一提供的显示器面板的第三种结构示意图；图 2e 为本发明实施例一提供的显示器面板的第四种结构示意图；
- [0022] 图 3a 为本发明实施例二提供的显示装置的结构示意图；
- [0023] 图 3b 为本发明实施例二提供的显示装置中显示面板的结构示意图；
- [0024] 图 4 为本发明实施例三提供的显示面板的制造方法的流程示意图。

## 具体实施方式

[0025] 下面结合附图和实施例对本发明作进一步的详细说明。可以理解的是，此处所描述的具体实施例仅仅用于解释本发明，而非对本发明的限定。另外还需要说明的是，为了便于描述，附图中仅示出了与本发明相关的部分而非全部结构。

### [0026] 实施例一

[0027] 图 2a 为本发明实施例一提供的显示器面板的结构示意图，如图 2a 所示，具体包括：

[0028] 基板 21，例如可为玻璃基板。

[0029] 像素单元 22，以矩阵形式布局形成在所述基板 21 上，如图虚线框内所示。其中，像素单元 22 包括驱动晶体管 221（如图虚线椭圆所示）和 OLED 发光器件 222，驱动晶体管 221 用于驱动 OLED 发光器件 222 发光。

[0030] 至少一个扫描信号驱动电路 23，如图 2a 的粗黑线框所示，所述扫描信号驱动电路 23 形成在所述基板 21 上，所述扫描信号驱动电路 23 用于为所述驱动晶体管 221 的栅极 221a 输入扫描信号。为了实现显示面板的窄边化，提高显示器美化程度，本实施例将扫描信号驱动电路 23 设置于所述像素单元 22 的下方。由于所述扫描信号驱动电路 23 位于所述像素单元 22 的下方，且所述扫描信号驱动电路 23 的输出端需要与所述驱动晶体管 221 的栅极 221a 连接，具体的可在所述扫描信号驱动电路 23 的输出端与所述像素单元 22 的驱动晶体管 221 的栅极 221a 之间开设一第一通孔 24，所述扫描信号驱动电路 23 的输出端通过所述第一通孔 24 与所述像素单元 22 的驱动晶体管 221 的栅极 221a 完成连接。

[0031] 本实施例通过将扫描信号驱动电路设置在像素单元的下方，将所述像素单元的驱动晶体管的栅极与所述扫描信号驱动电路的输出端通过一第一通孔连接，能够实现显示面板的窄边化，提高显示器美化程度。

[0032] 其中，所述驱动晶体管可为 N 型晶体管，也可为 P 型晶体管，可采用低温多晶硅材质。

[0033] 在具体实现时可设置为，如图 2a 所示，每一行像素单元 22 共用一个扫描信号驱动电路 23。具体的，每一行像素单元 22 的所述驱动晶体管 221 的栅极 221a 连接在一起，并分别通过所述第一通孔 24 与位于所述像素单元 22 下方的扫描信号驱动电路 23 相连接。

[0034] 或者，如图 2d 所示，每一行像素单元 22 采用两个扫描信号驱动电路 23。具体的，

按照每行像素单元 22 的所述驱动晶体管 221 的栅极 221a 的个数,将像素单元 22 平均分为两部分,每一部分分别对应一个扫描信号驱动电路 23。或者每一行像素单元 22 共用两个扫描信号驱动电路 23,即每一行像素单元 22 的所述驱动晶体管 221 的栅极 221a 都与两个扫描信号驱动电路 23 相连。

[0035] 以上图 2a 和图 2d 所示实施例,仅用来举例说明,也可以采用每个使用 2 个以上的扫描信号驱动电路 23,具体可根据实际情况设定。

[0036] 为了减小打孔深度节省制程时间,具体的可在所述驱动晶体管 221 的栅极 221a 与所述扫描信号驱动电路 23 中晶体管 231 的源极 231a 之间开设所述第一通孔 24,如图 2b 所示。

[0037] 另外,如图 2c 所示,上述显示面板还包括集成电路 25,所述集成电路 25 形成于所述基板 21 上。所述集成电路 25 的数据信号输出端 251 与所述驱动晶体管 221 的源极 221b 连接,用于为像素单元 22 输出数据信号;所述集成电路 25 的驱动信号输出端 252 与所述扫描信号驱动电路 23 的输入端连接,用于为所述扫描信号驱动电路 23 输出驱动信号。

[0038] 具体的,在本发明实施例中,为使所述集成电路 25 具有较快的反应速度和较高的输出电流,可由硅半导体工艺制成。在具体实现时,将集成电路 25 的宽度与长度设置为大致相同的尺寸。这样可避免集成电路 25 在基板 21 上形成弯曲时受到损害。当然,所述集成电路 25 也可以采用薄膜晶体管实现。

[0039] 在本发明实施例中,如图 2c 所示,所述集成电路 25 可与所述像素单元 22 位于同一平面层,且所述集成电路 25 的驱动信号输出端 252 与所述扫描信号驱动电路 23 的输入端通过一第二通孔 26 连接。

[0040] 或者,如图 2e 所示,为了进一步实现显示面板的窄边化,提高显示器美化程度,也可将所述集成电路 25 设置在像素单元的下方,使所述集成电路 25 与所述扫描信号驱动电路 23 位于同一平面层。且同样通过打孔的方式,所述集成电路 25 的数据信号输出端 251 与所述驱动晶体管 221 的源极 221b 通过一第三通孔 27 连接。

[0041] 上述各实施例通过将扫描信号驱动电路设置在像素单元的下方,将所述像素单元的驱动晶体管的栅极与所述扫描信号驱动电路的输出端通过一第一通孔连接,能够实现显示面板的窄边化,提高显示器美化程度。

[0042] 实施例二

[0043] 图 3a 为本发明实施例二提供的显示装置的结构示意图,如图 3a 所示,显示装置 30 具体包括上述实施例所述的显示面板 31。

[0044] 具体的,如图 3b 所示,在所述显示面板 31 中,所述扫描信号驱动电路 32 位于像素单元 33 的下方,且所述扫描信号驱动电路 32 与所述像素单元 33 之间覆盖有绝缘层 34。其中,绝缘层 34 可选用的材质为氮化硅和 / 氧化硅。

[0045] 其中,所述像素单元 33 的结构由下向上依次包括多晶硅层 331(例如可采用低温多晶硅形成)、用于隔绝多晶硅层 331 和栅极 333 的栅绝缘层 332(例如可采用氧化硅或氮化硅形成)、栅极 333(例如采用金属形成)、用于隔绝栅极 333 和源漏极 335 的层间绝缘层 334(例如可采用氧化硅或氮化硅形成)和源漏极 335(例如采用金属形成),其中多晶硅层 331、栅极 333 和源漏极 335 组成所述像素单元 33 的驱动晶体管。所述扫描信号驱动电路 32 的结构由下向上依次包括缓冲层 321、多晶硅层 322、栅绝缘层 323、栅极 324、层间绝缘层

325 和源漏极 326, 其中多晶硅层 322、栅极 324 和源漏极 326。

[0046] 在所述像素单元 33 的栅极 333 与所述扫描信号驱动电路 32 的源极 326 之间开设有一第一通孔 35, 所述像素单元 33 的驱动晶体管的栅极 333 与所述扫描信号驱动电路 32 的输出端通过第一通孔 35 连接。

[0047] 在制作时, 首先制作所述扫描信号驱动电路 32, 具体的, 在基板上形成一层缓冲层 321, 其中, 所述缓冲层包含金属遮光层; 在形成所述缓冲层 321 的基板上形成一层多晶硅, 采用构图工艺刻蚀形成多晶硅层 322; 在形成所述多晶硅层 322 的基板上形成一层绝缘层 (例如采用材质氧化硅或氮化硅), 采用构图工艺刻蚀形成栅绝缘层 323; 在形成所述栅绝缘层 323 的基板上形成一层金属层, 采用构图工艺刻蚀形成栅极 324; 在形成所述栅极 324 的基板上形成一层绝缘层, 采用构图工艺刻蚀形成层间绝缘层 325; 在形成所述层间绝缘层 325 的基板上形成一层金属层, 采用构图工艺刻蚀形成源漏极 326。

[0048] 然后, 在形成所述源漏极 326 的基板上形成所述像素单元 33。具体的, 在形成所述源漏极 335 的基板上形成一层绝缘层, 采用构图工艺刻蚀形成绝缘层 34; 在形成所述绝缘层 34 的基板上形成一层多晶硅, 采用构图工艺刻蚀形成多晶硅层 331; 在形成所述多晶硅层 331 的基板上形成一层绝缘层, 采用构图工艺刻蚀形成栅绝缘层 332 和贯穿于所述栅绝缘层 332 和绝缘层 34 的第一通孔 35; 在形成所述栅绝缘层 332 的基板上形成一层金属层, 采用构图工艺刻蚀形成栅极 333; 在形成所述栅极 333 的基板上形成一层绝缘层, 采用构图工艺刻蚀形成层间绝缘层 334; 在形成所述层间绝缘层 334 的基板上形成一层金属层, 采用构图工艺刻蚀形成源漏极 335。本实施例通过将扫描信号驱动电路设置在像素单元的下方, 将所述像素单元的驱动晶体管的栅极与所述扫描信号驱动电路的输出端通过一第一通孔连接, 能够实现显示面板的窄边化, 提高显示器美化程度。

[0049] 实施例三

[0050] 基于上述显示面板, 本实施例提出一种显示面板的制造方法。图 4 为本发明实施例三提供的显示面板的制造方法的流程示意图, 如图 4 所示, 具体包括:

[0051] 步骤 41、在基板上采用构图工艺形成扫描信号驱动电路;

[0052] 具体的, 在基板上采用构图工艺由下向上依次形成所述扫描信号驱动电路的缓冲层、多晶硅层、栅绝缘层、栅极、层间绝缘层和源漏极。

[0053] 步骤 42、在所述扫描信号驱动电路上覆盖绝缘层;

[0054] 具体的, 在上述步骤 41 形成的基板的基础上, 在所述源漏极的上方形成一层绝缘层。

[0055] 步骤 43、在所述绝缘层上开设第一通孔, 所述第一通孔的位置与所述扫描信号驱动电路的输出端对应;

[0056] 步骤 44、在所述绝缘层上形成以矩阵形式布局的像素单元, 所述像素单元的驱动晶体管的栅极与所述扫描信号驱动电路的输出端通过所述第一通孔连接。

[0057] 具体的, 在所述绝缘层上由下向上依次形成所述像素单元的多晶硅层、栅绝缘层、栅极、层间绝缘层和源漏极。

[0058] 进一步的, 上述方法还包括:

[0059] 在所述绝缘层上形成第二通孔, 所述第二通孔的位置与所述扫描信号驱动电路的输入端对应;

[0060] 在形成所述像素单元的同时,在所述绝缘层上形成所述集成电路,所述集成电路的驱动信号输出端与所述扫描信号驱动电路的输入端通过第二通孔连接。

[0061] 进一步的,上述方法还包括:

[0062] 在形成所述扫描信号驱动电路的同时,在所述基板上形成集成电路;

[0063] 在覆盖所述扫描信号驱动电路和集成电路的所述覆盖层上形成第三通孔,所述第三通孔的位置与所述集成电路的数据信号输出端对应,用于连接所述集成电路的数据信号输出端和所述驱动晶体管的源极。

[0064] 本实施例通过将扫描信号驱动电路设置在像素单元的下方,将所述像素单元的驱动晶体管的栅极与所述扫描信号驱动电路的输出端通过一第一通孔连接,能够实现显示面板的窄边化,提高显示器美化程度。

[0065] 注意,上述仅为本发明的较佳实施例及所运用技术原理。本领域技术人员会理解,本发明不限于这里所述的特定实施例,对本领域技术人员来说能够进行各种明显的变化、重新调整和替代而不会脱离本发明的保护范围。因此,虽然通过以上实施例对本发明进行了较为详细的说明,但是本发明不仅仅限于以上实施例,在不脱离本发明构思的情况下,还可以包括更多其他等效实施例,而本发明的范围由所附的权利要求范围决定。



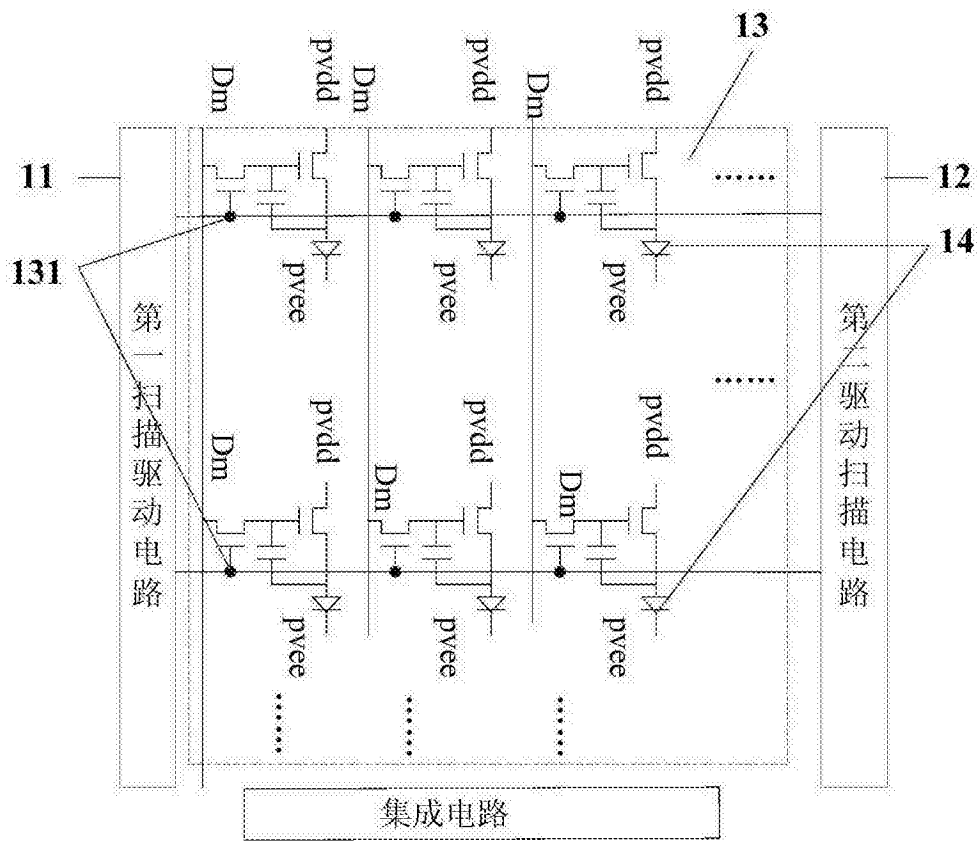


图 1

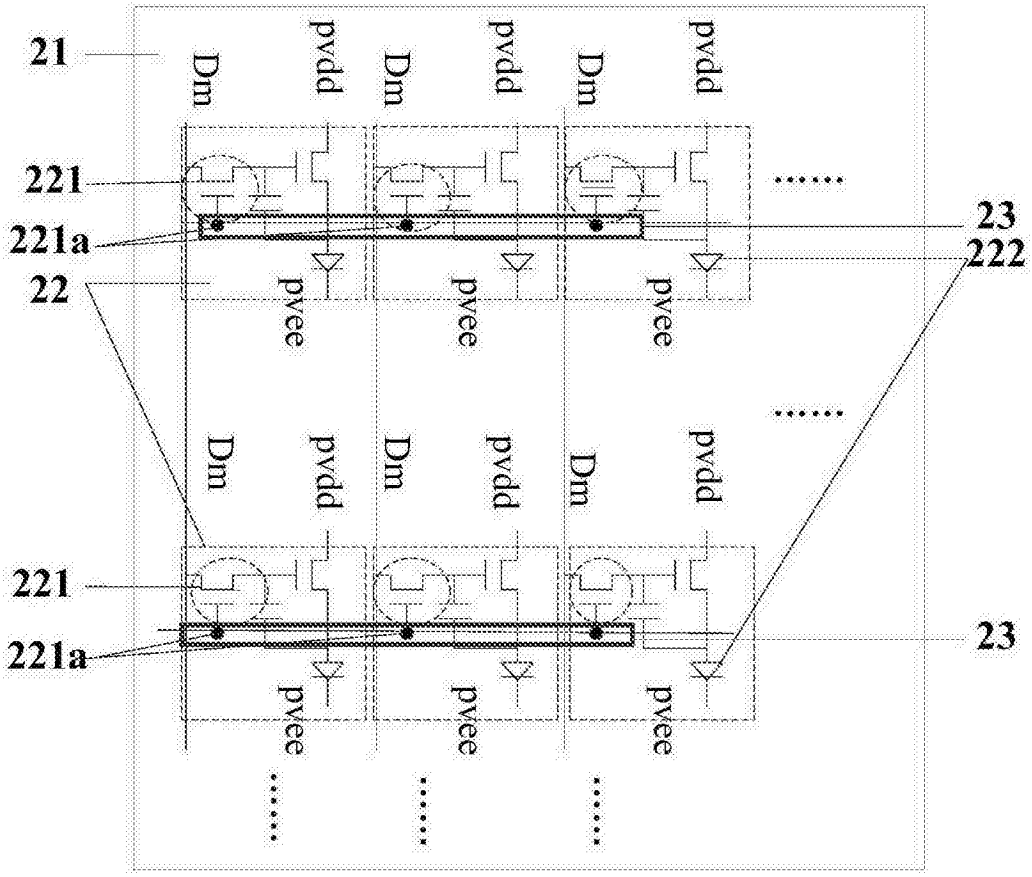


图 2a

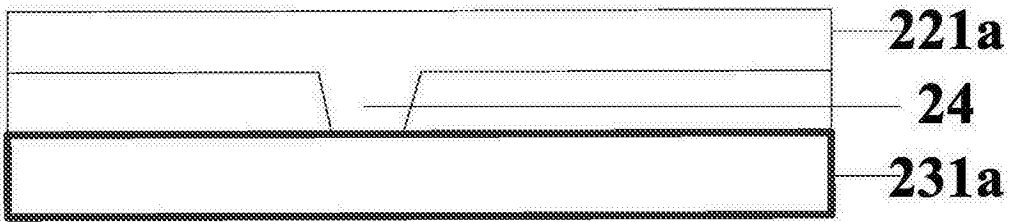


图 2b

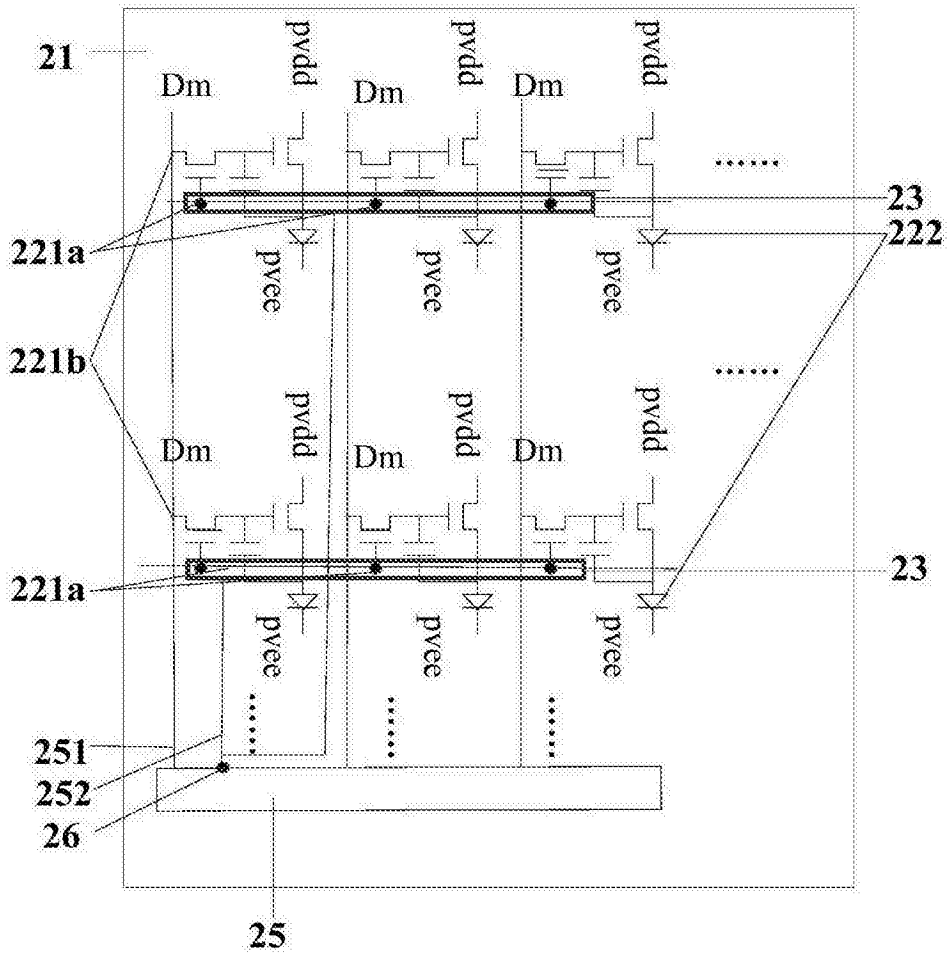


图 2c

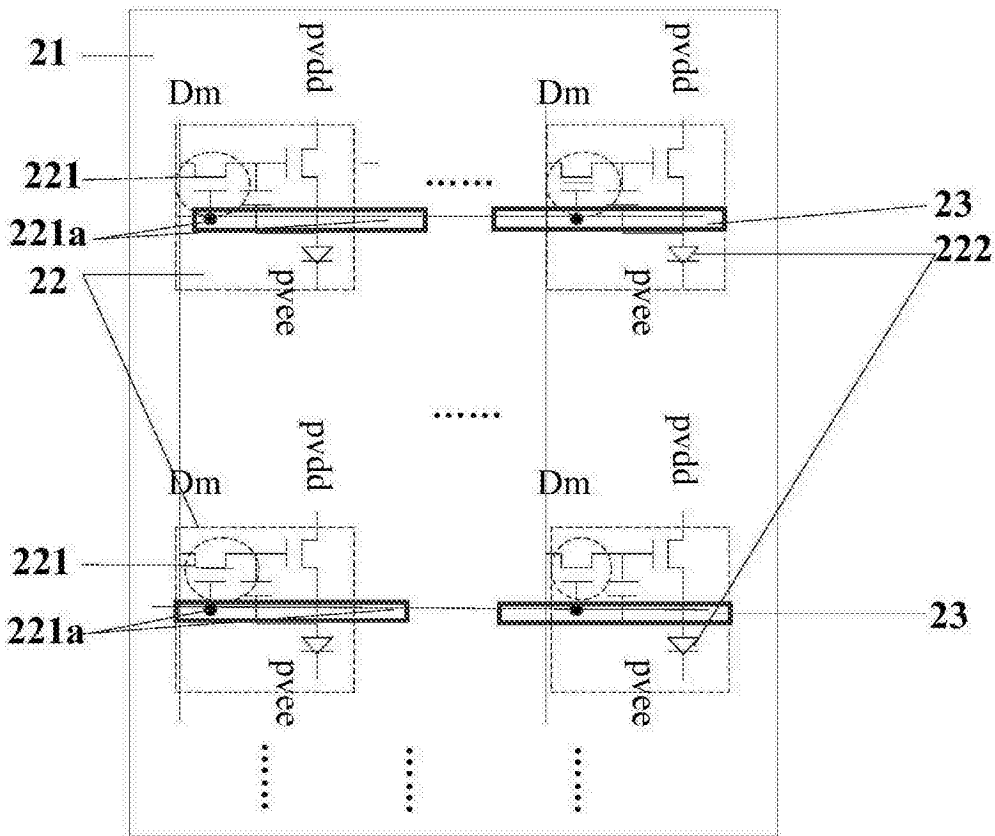


图 2d

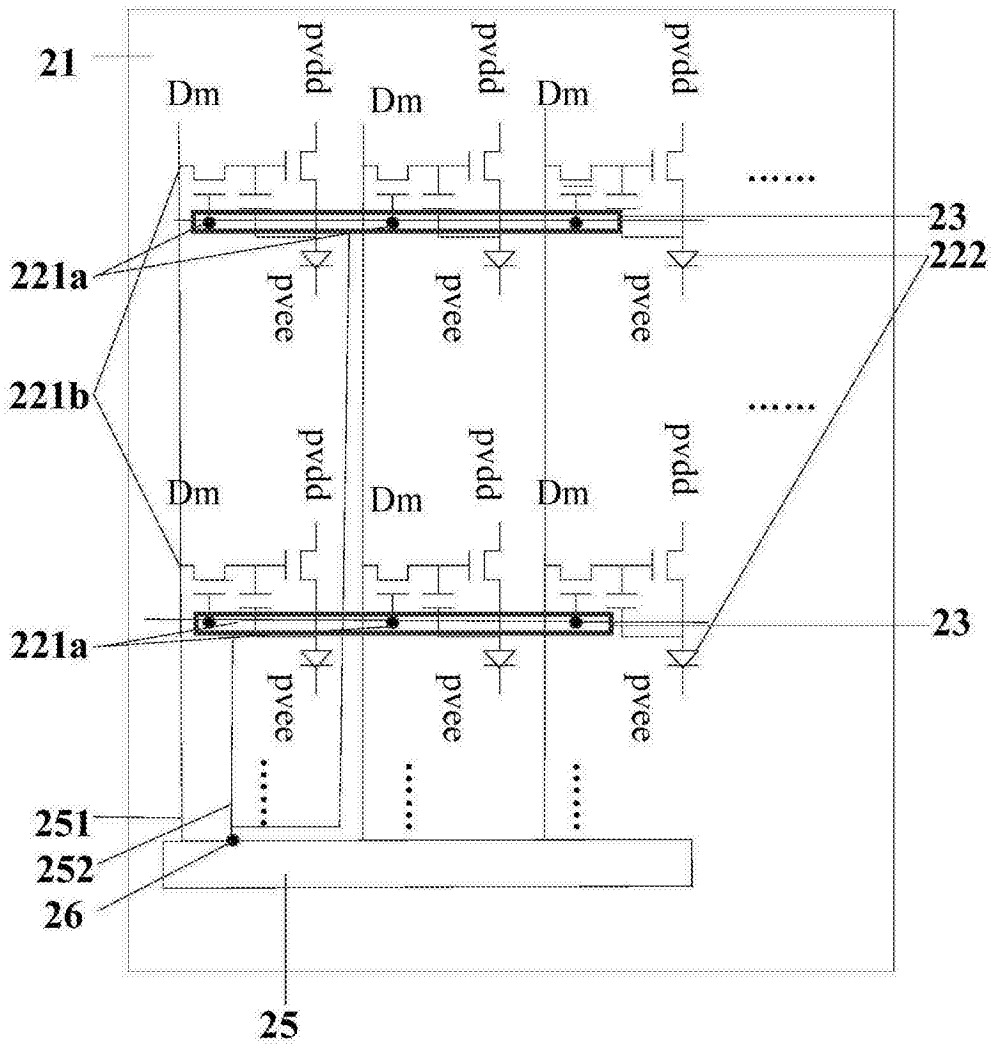


图 2e

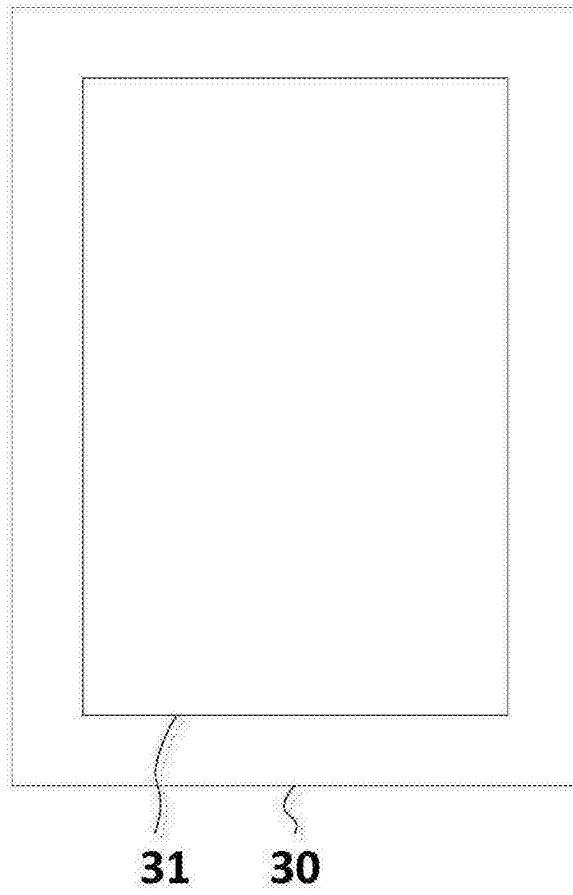


图 3a

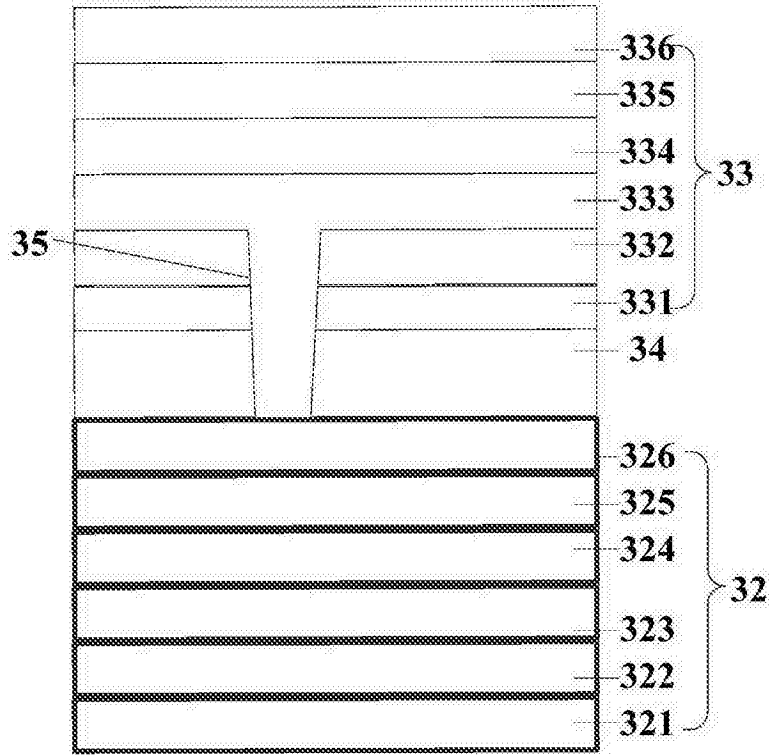


图 3b

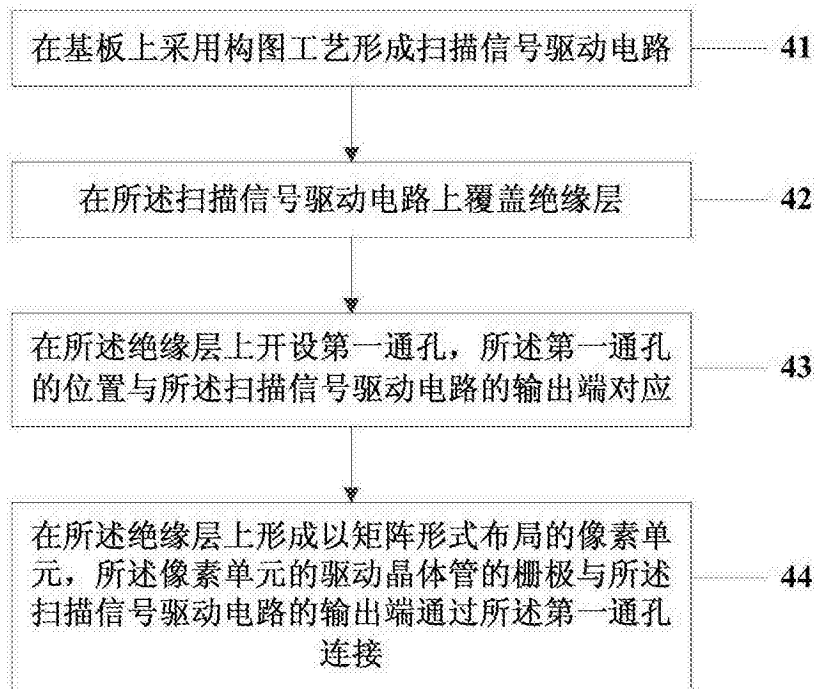


图 4