



# [12] 发明专利申请公开说明书

[21] 申请号 200510062906.7

[43] 公开日 2005 年 10 月 5 日

[11] 公开号 CN 1677861A

[22] 申请日 2005.3.30

[21] 申请号 200510062906.7

[30] 优先权

[32] 2004.3.30 [33] JP [31] 2004-097607

[71] 申请人 三洋电机株式会社

地址 日本国大阪府

[72] 发明人 河井周平 尾形贵重 铃木达也

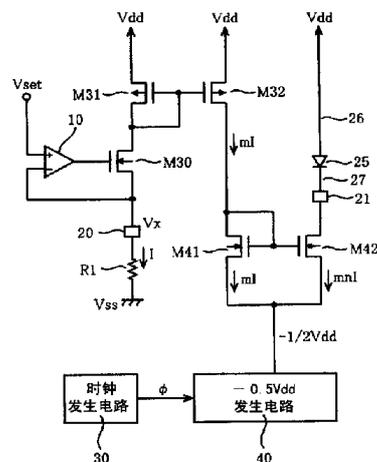
[74] 专利代理机构 中科专利商标代理有限责任公司  
代理人 李香兰

权利要求书 2 页 说明书 10 页 附图 6 页

[54] 发明名称 驱动电路

[57] 摘要

本发明提供一种减小用于得到发光元件的驱动电流的驱动电路的图案面积，并且谋求效率改善的驱动电路。在白色 LED (25) 的阳极 (26) 上外加正电源电压 Vdd，在其阴极 (27) 上介由 N 沟道型 MOS 晶体管 M (42)，外加从 -0.5Vdd 发生电路上得到的电压 -0.5Vdd。-0.5Vdd 发生电路 (40) 是根据来自时钟发生电路 (30) 的时钟  $\phi$ ，产生电压 -0.5Vdd 的电路。在白色 LED (25) 的阳极、阴极之间，外加与图 6 的驱动电路等价的 1.5Vdd 的电压。作为在 -0.5Vdd 发生电路 (40) 中多使用 N 沟道型 MOS 晶体管的结果，可使用于得到与以往同等的 LED (25) 的驱动电流的电路的图案面积变小。此外，由此可使寄生电容变小，实现驱动电路的效率改善。



- 1、一种驱动电路，将电流供给发光元件，其特征在于，  
具备：驱动晶体管，其将电流供给所述发光元件；和负电压发生电路，  
5 其产生与正电源电压  $V_{dd}$  对应的负电压，  
在所述发光元件的阳极上外加所述正电源电压，在所述发光元件的阴极上，介由所述驱动晶体管外加所述负电压。
- 2、根据权利要求1中所述的驱动电路，其特征在于，  
所述的负电压为  $-0.5V_{dd}$ 。
- 10 3、根据权利要求2中所述的驱动电路，其特征在于，  
所述的负电压发生电路，具备：  
第1开关元件，其在输入端子上外加接地电压；  
第2开关元件，其与所述的第1开关元件串联连接；  
第1电容器，其在一方端子上供给时钟；  
15 第2电容器，其一方端子连接在所述第1开关元件和所述第2开关元件之间的连接点上；  
第3开关元件，其连接在所述第2电容器的另一方端子和接地电压之间；  
第4开关元件，其连接在所述的第1电容器的另一方端子和所述第2  
20 电容器的另一方端子之间；和  
第5开关元件，其连接在所述的第1电容器的另一方端子和所述第2开关元件的输出端子上，  
当所述时钟为第1电压电平时，导通所述第1、第4开关元件，介由  
所述第1开关元件，将所述第1及第2电容器串联在所述第1电压电平和  
25 接地电压之间，进行充电；当所述时钟为第2电压电平时，导通所述第5  
开关元件，将所述第1电容器连接在接地电压和所述输出端子之间，进行  
放电，并且导通所述第2及第3开关元件，介由所述第2开关元件将所述  
第2电容器连接在接地电压和所述输出端子之间，进行放电，  
由N沟道型MOS晶体管至少构成所述第1、第2、第3及第5开关  
30 元件。

- 
- 4、根据权利要求3中所述的驱动电路，其特征在于，  
由N沟道型MOS晶体管构成所述第4开关元件。
- 5、根据权利要求3中所述的驱动电路，其特征在于，  
由P沟道型MOS晶体管构成所述第4开关元件。
- 5 6、根据权利要求1~5中任一项所述的驱动电路，其特征在于，  
由电流镜型的N沟道型MOS晶体管构成所述驱动晶体管。
- 7、根据权利要求1~6中任一项所述的驱动电路，其特征在于，  
所述发光元件为白色发光二极管。

## 驱动电路

## 5 技术领域

本发明涉及驱动电路，特别是用于驱动发光元件的驱动电路。

## 背景技术

以往，常采用白色发光二极管（以下称白色 LED）作为液晶显示板的背光光源（back light）用。由于这种白色 LED 具有 3.2V~3.8V 的 VF（正向阈值电压），为使白色 LED 发光，需要将这种 VF 左右的电压外加到白色 LED 的阳极、阴极之间。然而，由于作为白色 LED 的驱动电路的动作电源电压的规格，要求例如 2.7V~5.5V 的电源电压范围，在电源电压 Vdd 低于某值的情况下，需将电源电压 Vdd 升压 1.5 倍，再供给白色 LED。

15 图 6 是用于驱动这种白色 LED 的驱动电路的电路图。在图 6 中，从 1.5Vdd 发生电路 60 将 1.5Vdd 的升压电压供给白色 LED50 的阳极，介由驱动晶体管 70 将接地电压 Vss (0V) 外加在白色 LED50 的阴极上。1.5Vdd 发生电路 60 是从电源电压 Vdd 生成 1.5Vdd 的电路。这种 1.5Vdd 发生电路 60 在专利文献 1 中被公开。

20 专利文献 1：特开 2001—231249 号公报

## 发明内容

然而，在 1.5Vdd 发生电路 60 中，由于电路构成上的制约多采用 P 沟道型 MOS 晶体管，所以具有驱动电路的图案面积变大的问题。本发明正是用于解决上述问题的发明。

25 在此，本发明的驱动电路的特征是，通过设计产生与正电源电压 Vdd 对应的负电压的负电压发生电路，在发光元件的阳极上外加正电源电压，介由驱动晶体管在发光元件的阴极上外加负电压。

此外，上述构成的特点是，负电压为  $-0.5Vdd$ 。

30 还有，上述构成的特点是，上述负电压发生电路具备：外加接地电压

的第1开关元件；与该第1开关元件串联连接的第2开关元件；在一方端子上供给时钟的第1电容器；一方端子连接在上述第1开关元件和上述第2开关元件之间的连接点上的第2电容器；连接在上述第2电容器的另一方端子和接地电压之间的第3开关元件；连接在上述第1电容器的另一方端子和上述第2电容器的另一方端子之间的第4开关元件；连接在上述第1电容器的另一方端子和上述第2开关元件的输出端子上的第5开关元件，当上述时钟为第1电压电平时，导通上述第1、第4开关元件，介由上述第1开关元件，将上述第1及第2电容器串联连接在上述第1电压电平和接地电压之间，进行充电；当上述时钟为第2电压电平时，导通上述第5开关元件，将上述第1电容器连接在接地电压和上述输出端子之间，进行放电，同时导通上述第2及第3开关元件，介由上述第2开关元件将上述第2电容器连接在接地电压和上述输出端子之间，进行放电，由N沟道型MOS晶体管构成至少上述第1、第2、第3及第5开关元件。

(发明效果)

根据本发明，作为发光元件的电源，由于采用负电压发生电路代替以往的正电压升压电路，因此作为多使用N沟道型MOS晶体管的结果是与正电压升压电路相比，可使MOS晶体管的图案面积变小。该部分可使驱动电路的图案面积变小。此外，由于MOS晶体管的图案面积变小，因此其上附带的寄生电容也会减小，那部分的消耗电流也会减小，从而可谋求提高驱动电路的效率。

## 附图说明

图1是有关本发明的实施方式的驱动电路的电路图。

图2是有关本发明的实施方式的驱动电路的 $-0.5V_{dd}$ 发生电路的电路图。

图3是有关本发明的实施方式的 $-0.5V_{dd}$ 发生电路的动作时序图。

图4是有关以往技术的 $1.5V_{dd}$ 发生电路的电路图。

图5是有关以往技术的 $1.5V_{dd}$ 发生电路的动作时序图。

图6是有关现有例中的驱动电路的电路图。

M1—第 1 开关用 MOS 晶体管；M2—第 2 开关用 MOS 晶体管；M3—第 3 开关用 MOS 晶体管；M4—第 4 开关用 MOS 晶体管；图 5—第 5 开关用 MOS 晶体管；M6—P 沟道型 MOS 晶体管；M7—N 沟道型 MOS 晶体管；CD—时钟驱动器；C1—第 1 电容器；C2—第 2 电容器；20—端子；21—端子；25—白色 LED；30—时钟发生电路；40— $-0.5V_{dd}$  发生电路。

### 具体实施方式

以下参照附图，对本发明的实施方式进行说明。图 1 是有关本实施方式的驱动电路的电路图。在电压输出 (voltage follower) 用的运算放大器 10 的正输入端子 (+) 上外加电压  $V_{set}$ ，其输出接到 N 沟道型 MOS 晶体管 M30 的栅极，负输入端子 (-) 连接 N 沟道型 MOS 晶体管 M30 的源极。该源极连接端子 20，在端子 20 和接地电压  $V_{ss}$  之间连接外加电阻 R1。从而，由运算放大器 10 进行控制以使端子 20 的电压  $V_x$  与电压  $V_{set}$  相等，其结果在外加电阻 R1 上产生电流  $I (=V_{set}/R)$ 。该电流 I 流过构成第 1 电流镜电路的一对 P 沟道型 MOS 晶体管 M31、M32 (电流比 1 : m)。

并且，将该电流  $mI$  输入到翻折第 1 电流镜电路后的第 2 电流镜电路中。第 2 电流镜电路由一对 N 沟道型 MOS 晶体管 M41、M42 (电流比 1 : n) 构成。而且，在作为驱动晶体管的 N 沟道型 MOS 晶体管 M42 上，流过电流 I 的  $m \times n$  倍的电流  $mnI$ ，该大电流  $mnI$  供给连接在端子 21 上的白色 LED25。

在白色 LED25 的阳极 26 上外加正的电源电压  $V_{dd}$ ，在其阴极 27 上介由 N 沟道型 MOS 晶体管 M42，外加从  $-0.5V_{dd}$  发生电路 40 上得到的电压  $-0.5V_{dd}$ 。 $-0.5V_{dd}$  发生电路 40 是根据来自时钟发生电路 30 的时钟  $\phi$ ，产生电压  $-0.5V_{dd}$  的电路。

因此，根据本实施方式，在白色 LED25 的阳极、阴极之间，外加了与图 6 的驱动电路等价的  $1.5V_{dd}$  的电压，而且通过作为驱动晶体管的 N 沟道型 MOS 晶体管 M42，可流过大电流。此外，在  $-0.5V_{dd}$  发生电路 40 中，作为多使用如下所述的 N 沟道型 MOS 晶体管的结果，既可使用于得到与以往相等的 LED25 的驱动电流  $mnI$  的电路的图案面积变小，又可实

现效率改善。

接着，参照附图，对 $-0.5V_{dd}$ 发生电路40的具体的电路构成及动作进行说明。图2是 $-0.5V_{dd}$ 发生电路40的电路图。图2(a)表示作为时钟驱动器CD的输入时钟的时钟 $\phi$ 为Low电平(低电平)的情况，图2(b)表示时钟 $\phi$ 为High电平(高电平)的情况。在第1开关用MOS晶体管M1的源极上外加接地电压 $V_{ss}$ (0V)，该第1开关用MOS晶体管M1的漏极连接第2开关用MOS晶体管M2的源极。第1开关用MOS晶体管M1及第2开关用MOS晶体管M2发挥作为电荷转送元件的功能。

在此，第1开关用MOS晶体管M1及第2开关用MOS晶体管M2都是N沟道型。这是因为从同一电路内得到用于使第1开关用MOS晶体管M1及第2开关用MOS晶体管导通、截止的电压。为了使第1开关用MOS晶体管M1及第2开关用MOS晶体管M2导通，可将电源电压 $V_{dd}$ 供给它们的栅极，在使它们截止情况下可将该电路的输出电压 $V_{out}$ (= $-0.5V_{dd}$ )供给它们的栅极。

此外，在第1电容器C1的一方端子上连接时钟驱动器CD的输出。时钟驱动器CD是在电源电压 $V_{dd}$ 和接地电压 $V_{ss}$ 之间，串联连接P沟道型MOS晶体管M6和N沟道型MOS晶体管M7，作为CMOS反相器构成。而且，在时钟驱动器CD上，输入时钟 $\phi$ ，该时钟 $\phi$ 由时钟驱动器CD反相。将该反相时钟 $\phi^*$ 作为时钟驱动器CD的输出，外加到第1电容器C1的一方端子上。

还有，为减小时钟驱动器CD的贯通电流，也可按照在P沟道型MOS晶体管M6的栅极上外加时钟 $\phi$ ，在N沟道型MOS晶体管M7的栅极上外加延迟时钟 $\phi$ 后的时钟 $\phi'$ 的方式构成。此外，第2电容器C2，其一方的端子连接第1及第2开关用MOS晶体管M1、M2的连接点。第3开关用MOS晶体管M3，连接在第2电容器C2的另一方端子和接地电压 $V_{ss}$ (0V)之间。

此外，第4开关用MOS晶体管M4，连接在第1电容器C1的另一方端子和第2电容器C2的另一方端子之间。第5开关用MOS晶体管M5，连接在第1电容器C1的另一方端子和第2开关用MOS晶体管M2的漏极的输出端子上。并且，该电路是从第2开关用MOS晶体管M2的漏极得

到输出电压  $V_{out}$  ( $=-0.5V_{dd}$ ) 的电路。

在此，第 3、第 5 开关用 MOS 晶体管 M3，M5 是 N 沟道型的。这是因为与第 1 开关用 MOS 晶体管 M1 及第 2 开关用 MOS 晶体管 M2 相同，从同一电路内得到用于使这些晶体管导通、截止的电压。即为了使第 3 开关用 MOS 晶体管 M3 及第 5 开关用 MOS 晶体管 M5 导通，可将电源电压  $V_{dd}$  供给它们的栅极，在使它们截止情况下，可将该电路的输出电压  $V_{out}$  ( $=-0.5V_{dd}$ ) 供给它们的栅极。

关于第 4 开关用 MOS 晶体管 M4，即可为 P 沟道型，也可为 N 沟道型。为使图案面积变小，优选 N 沟道型。当第 4 开关用 MOS 晶体管 M4 是 N 沟道型时，为了使它导通，可将电源电压  $V_{dd}$  供给其栅极，在截止情况下，可将该电路的输出电压  $V_{out}$  ( $=-0.5V_{dd}$ ) 供给其栅极。当第 4 开关用 MOS 晶体管 M4 是 P 沟道型时，为了使它导通，可将接地电压  $V_{ss}$  或者输出电压  $V_{out}$  供给其栅极，在使它截止的情况下，可将电源电压  $V_{dd}$  供给其栅极。

此外，第 1 及第 2 电容器 C1、C2 是互相具有相等的容量值的电容器。此外，第 1、第 2、第 3、第 4、第 5 开关用 MOS 晶体管 M1、M2、M3、M4、M5，根据时钟  $\phi$  的电压电平，通过图中未示出的控制电路控制栅极电压，象如下所述那样控制它们导通 (ON)、截止 (OFF)。

接着，参照图 2 (a) (b)、图 3 对该  $-0.5V_{dd}$  发生电路 40 的动作进行说明。图 3 是该  $-0.5V_{dd}$  发生电路 40 在定常状态的动作时序图。

首先，对时钟  $\phi$  为 Low 电平时的充电泵电路的动作进行说明 (参照图 2 (a)、图 3)。此时，由于时钟驱动器 CD 的 P 沟道型 MOS 晶体管 M6 导通，N 沟道型 MOS 晶体管 M7 截止，因此反相时钟  $\phi$  为 High 电平 ( $V_{dd}$  电平)。此外，导通第 1、第 4 开关用 MOS 晶体管 M1、M4，截止第 2、第 3、第 5 开关用 MOS 晶体管 M2、M3、M5。

于是，如图 2 (a) 的粗线所示，在通过时钟驱动器 CD 的 P 沟道型 MOS 晶体管 M6、第 1 电容器 C1、第 4 开关用 MOS 晶体管 M4、第 2 电容器 C2、第 1 开关用 MOS 晶体管 M1、接地电压  $V_{ss}$  的路径上，第 1 电容器 C1 及第 2 电容器 C2 被串联连接，进行充电。

由此，第 1 电容器 C1 的一方端子被充电为  $V_{dd}$ ，另一方端子的电压

V1 被充电为 $+0.5V_{dd}$ ，第 2 电容器 C2 的另一方端子的电压 V3 也被充电为 $+0.5 V_{dd}$ 。

接着，对时钟  $\phi$  为 High 电平时的电路动作进行说明（参照图 2（b）、图 3）。此时，由于时钟驱动器 CD 的 N 沟道型 MOS 晶体管 M7 导通，P 沟道型 MOS 晶体管 M6 截止，因此反相时钟  $\phi$  为 Low 电平（ $V_{ss}$  电平）。此外，截止第 1、第 4 开关用 MOS 晶体管 M1、M4，导通第 2、第 3、第 5 开关用 MOS 晶体管 M2、M3、M5。

于是，如图 2（b）中的粗虚线所示，从两个路径向输出端子供给电压  $-0.5V_{dd}$ 。一个路径是从接地电压  $V_{ss}$ ，通过第 3 开关用 MOS 晶体管 M3、第 2 电容器 C2、第 2 开关用 MOS 晶体管 M2，第 2 电容器 C2 的电荷被放电，将  $-0.5V_{dd}$  供给输出端子。这是因为第 2 电容器 C2 的另一方端子的电压 V3，当时钟  $\phi$  为 Low 电平时，被充电为 $+0.5V_{dd}$ ，因此第 3 开关用 MOS 晶体管 M3 导通，随着电压 V3 从 $+0.5V_{dd}$  变化为  $V_{ss}$ ，通过第 2 电容器 C2 的电容耦合，第 2 电容器 C2 的一方端子的电压 V2 从  $V_{ss}$ （0V）降压到  $-0.5V_{dd}$ 。

另一个路径是从接地电压  $V_{ss}$ ，通过时钟驱动器 CD 的 N 沟道型 MOS 晶体管 M7、第 1 电容器 C1、第 5 开关用 MOS 晶体管 M5，第 1 电容器 C1 的电荷被放电，将电压  $-0.5V_{dd}$  供给输出端子。这是因为虽然当时钟  $\phi$  为 Low 电平时，第 1 电容器 C1 的另一方端子的电压 V1 被充电为  $+0.5V_{dd}$ ，但是当时钟  $\phi$  变化为 High 电平时，由于 N 沟道型 MOS 晶体管 M7 导通，随着第 1 电容器 C1 的一方端子的电压从  $V_{dd}$  变为  $V_{ss}$ ，通过第 1 电容器 C1 的电容耦合，第 1 电容器 C1 的另一方端子的电压 V1 从 $+0.5V_{dd}$  降压到  $-0.5V_{dd}$ 。

通过交替反复该时钟  $\phi$  为 Low 电平时的动作和 High 电平时的动作，作为输出电压  $V_{out}$ ，得到将电源电压  $V_{dd}$  取  $-0.5$  倍后的  $-0.5V_{dd}$ 。

由此，根据本实施方式，由于采用了  $-0.5V_{dd}$  发生电路 40，作为多使用 N 沟道型 MOS 晶体管的结果，既可使用于得到与以往相同的 LED25 的驱动电流  $mnI$  的电路的图案面积变小，又可实现效率改善。

接着，为更明确本发明的效果，进行  $-0.5V_{dd}$  发生电路 40 与  $1.5 V_{dd}$  发生电路 60 之间对比。为此，参照图 4 对  $1.5 V_{dd}$  发生电路 60 的具体构

成进行说明。图 4 (a) 表示作为时钟驱动器 CD 的输入时钟的时钟  $\phi$  为 High 电平时的情况，图 4 (b) 表示时钟  $\phi$  为 Low 电平时的情况。

在第 1 开关用 MOS 晶体管 M11 的源极上外加电源电压 Vdd，该第 1 开关用 MOS 晶体管 M11 的漏极与第 2 开关用 MOS 晶体管 M12 的源极连接。  
5 第 1 开关用 MOS 晶体管 M11 及第 2 开关用 MOS 晶体管 M12 发挥作为电荷转送元件的功能。

在此，第 1 开关用 MOS 晶体管 M11 及第 2 开关用 MOS 晶体管 M12 都是 P 沟道型的。其理由在于，从同一电路内得到用于使第 1 开关用 MOS 晶体管 M11 及第 2 开关用 MOS 晶体管 M12 导通、截止的电压。为了使  
10 第 1 开关用 MOS 晶体管 M11 及第 2 开关用 MOS 晶体管 M12 导通，可将接地电压 Vss 供给它们的栅极，在使它们截止的情况下，可将该电路的输出电压 Vout (=1.5Vdd) 供给它们的栅极。

此外，在第 1 电容器 C1 的一方端子上，连接时钟驱动器 CD 的输出。时钟驱动器 CD 是在电源电压 Vdd 和接地电压 Vss 之间，将 P 沟道型 MOS  
15 晶体管 M16 和 N 沟道型晶体管 M17 串联连接，作为 CMOS 反相器构成。而且，在时钟驱动器 CD 上外加时钟  $\phi$ ，该时钟  $\phi$  由时钟驱动器 CD 反相。该反相时钟  $\phi$ ，作为时钟驱动器 CD 的输出，外加到第 1 电容器 C1 的一方端子上。

此外，第 2 电容器 C2，其一方端子连接第 1 及第 2 开关用 MOS 晶体管 M11、M12 的连接点。第 3 开关用 MOS 晶体管 M13，连接在第 2 电容器 C2 的另一方端子和电源电压 Vdd 之间。  
20

此外，第 4 开关用 MOS 晶体管 M14，连接在第 1 电容器 C1 的另一方端子和第 2 电容器 C2 的另一方端子之间。第 5 开关用 MOS 晶体管 M15，连接在第 1 电容器 C1 的另一方端子和作为输出端子的第 2 开关用 MOS  
25 晶体管 M12 的漏极上。并且，该电路是从第 2 开关用 MOS 晶体管 M12 的漏极上得到输出电压 Vout (=1.5Vdd) 的电路。

在此，第 3 及第 5 开关用 MOS 晶体管 M13、M15 是 P 沟道型，第 4 开关用 MOS 晶体管 M14 是 N 沟道型的。将第 3 及第 5 开关用 MOS 晶体管 M13、M15 作为 P 沟道型的理由在于，与上述相同，从同一电路内得到  
30 用于使第 3 开关用 MOS 晶体管 M13 及第 5 开关用 MOS 晶体管 M15 导通、

截止的电压。

此外，第1及第2电容器C1、C2是相互具有相等容量值的电容器。此外，第1、第2、第3、第4、第5开关用MOS晶体管M11、M12、M13、M14、M15，根据时钟 $\phi$ 的电压电平，由图中未示出的控制电路控制栅极电压，象如下所述那样控制它们的导通（ON）、截止（OFF）。

接着，参照图4(a)(b)、图5，对该电路的动作进行说明。图5是该充电泵电路在定常状态时的动作时序图。

首先，对时钟 $\phi$ 为High电平时的充电泵电路的动作进行说明（参照图4(a)、图5）。此时，时钟驱动器CD的N沟道型MOS晶体管M17导通，反相时钟 $\ast\phi$ 变为Low电平（0V）。此外，导通第1、第4开关用MOS晶体管M11、M14，截止第2、第3、第5开关用MOS晶体管M12、M13、M15。于是，如图4(a)中的粗虚线所示，在从电源电压Vdd，通过第1开关用MOS晶体管M11、第2电容器C2、第4开关用MOS晶体管M14、第1电容器C1、时钟驱动器CD的N沟道型MOS晶体管M17的路径上，第1电容器C1及第2电容器C2被串联连接，进行充电。由此，第2电容器C2的一方端子的电压V11被充电为Vdd，另一方端子的电压V12被充电为0.5Vdd，第1电容器C1的另一方端子的电压V13也被充电为0.5Vdd。

接着，对时钟 $\phi$ 为Low电平时的充电泵电路的动作进行说明（参照图4(b)、图5）。此时，时钟驱动器CD的P沟道型MOS晶体管M16导通，反相时钟 $\ast\phi$ 变为High电平。此外，截止第1、第4开关用MOS晶体管M11、M14，导通第2、第3、第5开关用MOS晶体管M12、M13、M15。

于是，如图4(b)的粗线所示，从两个路径向输出端子供给1.5Vdd。一个路径是从电源电压Vdd，通过第3开关用MOS晶体管M13、第2电容器C2、第2开关用MOS晶体管M12，第2电容器C2的电荷被放电，向输出端子供给1.5Vdd。这是因为第2电容器C2的另一方端子的电压V12，当时钟 $\phi$ 为High电平时，被充电为0.5Vdd，因此第3开关用MOS晶体管M13导通，随着电压V12从0.5Vdd变化为Vdd，通过第2电容器C2的电容耦合，第2电容器的一方端子的电压V11从Vdd升压为1.5Vdd。

另一个路径是从电源电压Vdd，通过时钟驱动器CD的P沟道型MOS

晶体管 M16、第 1 电容器 C1、第 5 开关用 MOS 晶体管 M15，第 1 电容器 C1 的电荷被放电，向输出端子供给 1.5Vdd。

这是因为当时钟  $\phi$  为 High 电平时，第 1 电容器 C1 的另一方端子的电压 V13 被充电为 0.5 Vdd，当时钟  $\phi$  变化为 Low 电平时，由于 P 型 MOS 晶体管 M16 导通，随着第 1 电容器 C1 的一方端子的电压从 0V 变化为 Vdd，通过第 1 电容器 C1 的电容耦合，第 1 电容器 C1 的另一方端子的电压 V13 从 0.5 Vdd 升压为 1.5 Vdd。

通过交替反复该时钟  $\phi$  为 Low 电平时的动作和 High 电平时的动作的，作为输出电压 Vout，得到了将电源电压 Vdd 取 1.5 倍后的 1.5Vdd。

如上所述，已明确在  $-0.5Vdd$  发生电路 40 中，第 1、第 2、第 3 及第 5 的开关用 MOS 晶体管 M1、M2、M3、M5 需要为 N 沟道型，而在 1.5Vdd 发生电路 60 中，第 1、第 2、第 3 及第 5 开关用 MOS 晶体管 M11、M12、M13、M15 需要为 P 沟道型。因此，在  $-0.5Vdd$  发生电路 40 中的第 4 开关用 MOS 晶体管 M4 为 P 沟道型，在 1.5Vdd 发生电路 60 中的第 4 开关用 MOS 晶体管 M14 为 N 沟道型，时钟驱动器 CD 由 P 沟道型和 N 沟道型各一个构成。如果将两个电路中所使用的晶体管的种类的数目加以计算，如表 1 所示，在 1.5Vdd 发生电路 60 中，P 沟道型为 5 个，N 沟道型为 2 个，相反在  $-0.5Vdd$  发生电路 40 中，N 沟道型为 5 个，P 沟道型为 2 个，多使用 N 沟道型。因此，当 P 沟道型和 N 沟道型的图案面积比为 3 : 1 时，1.5Vdd 发生电路 60 和  $-0.5Vdd$  发生电路 40 之间的面积比（仅晶体管部分）变为 17 : 11。即  $-0.5Vdd$  发生电路 40，与 1.5Vdd 发生电路 60 相比，能形成小 35%左右的图案面积。那部分也可使驱动电路整体的面积变小。

此外，由于可使 MOS 晶体管的栅极电容等的寄生电容变小，因此减小了驱动电路的消耗电流，实现了其效率改善。

还有，本发明不限于白色 LED，也可广泛适用于红色 LED、绿色 LED、蓝色 LED，具有阳极和阴极的其他发光元件的驱动电路中。此外，在本实施方式中，虽然产生  $-0.5Vdd$  的负电压，在与电源电压 Vdd 之间得到 1.5Vdd 的电位差，但是负电压的大小不限于  $-0.5Vdd$ ，也可取  $-0.4Vdd$  或  $-0.6Vdd$ ，或是其它值。

[表 1]

图案面积的比较

晶体管	1.5Vdd 升压	-0.5Vdd 升压
P 沟道	5	2
N 沟道	2	5
图案面积比	17	11

5

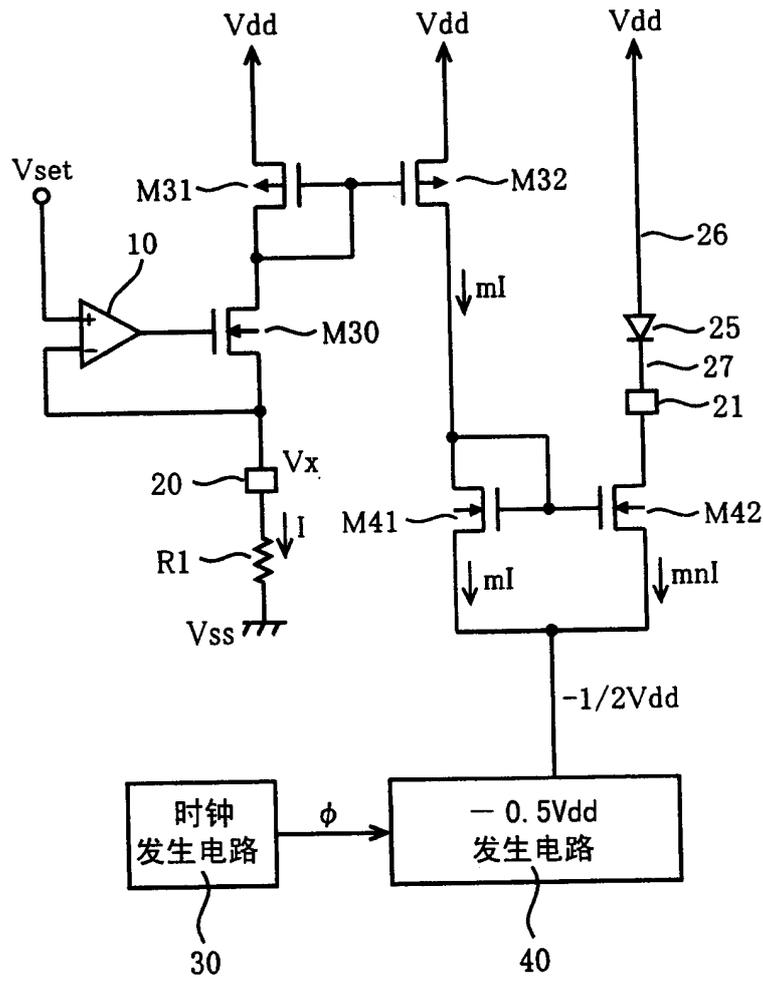


图 1

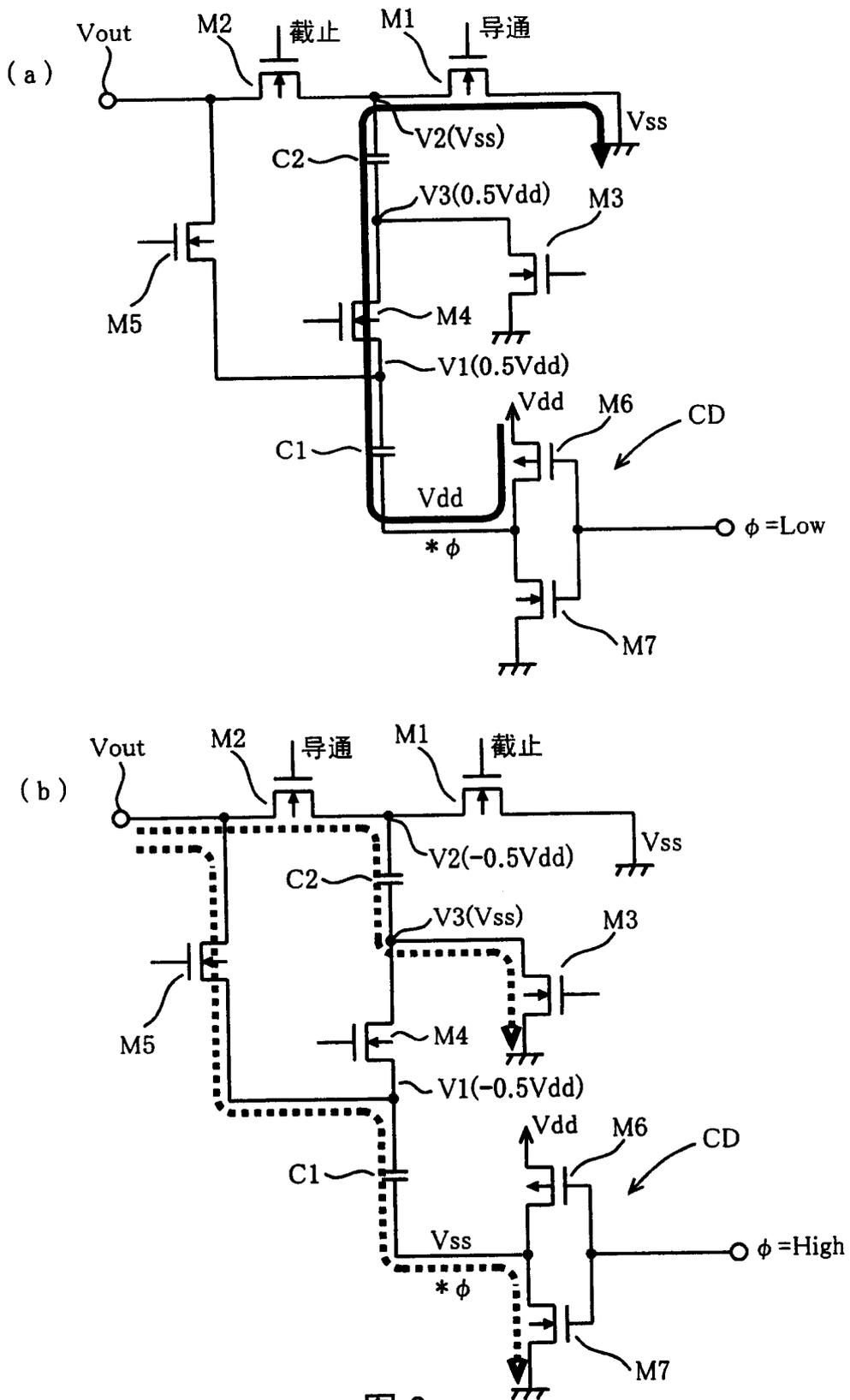


图 2

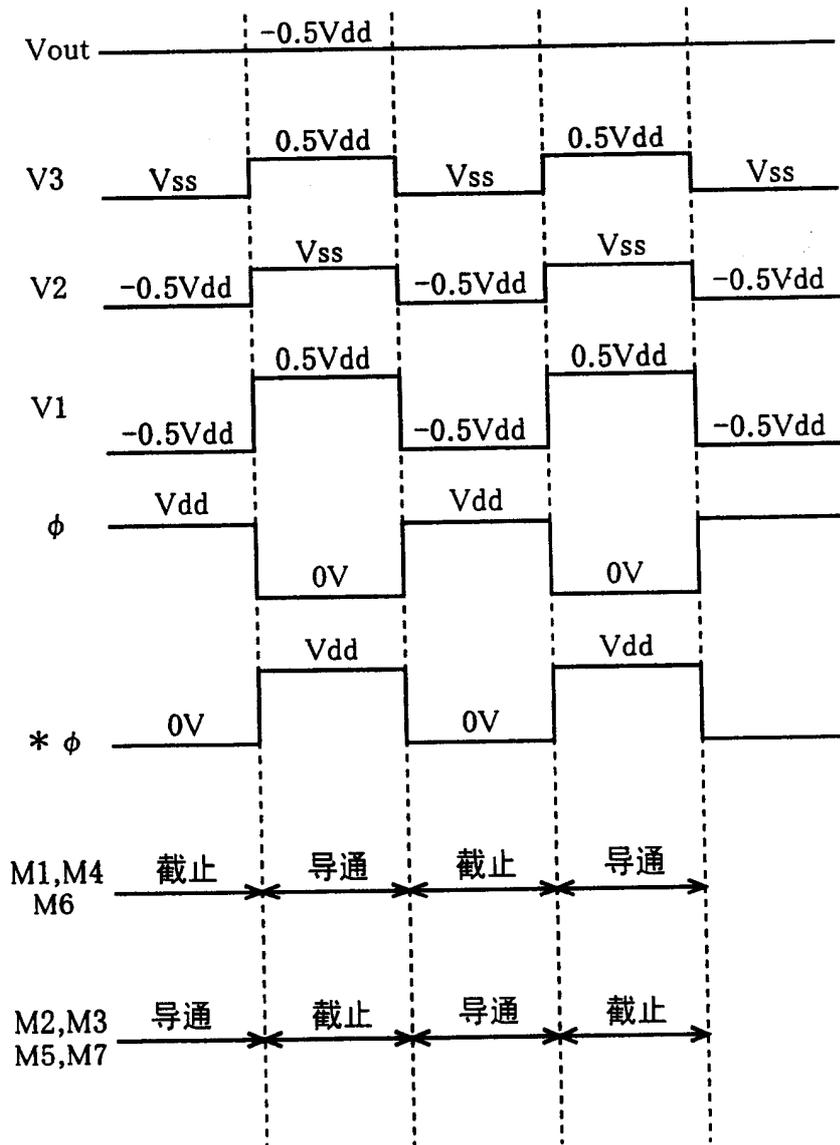


图 3

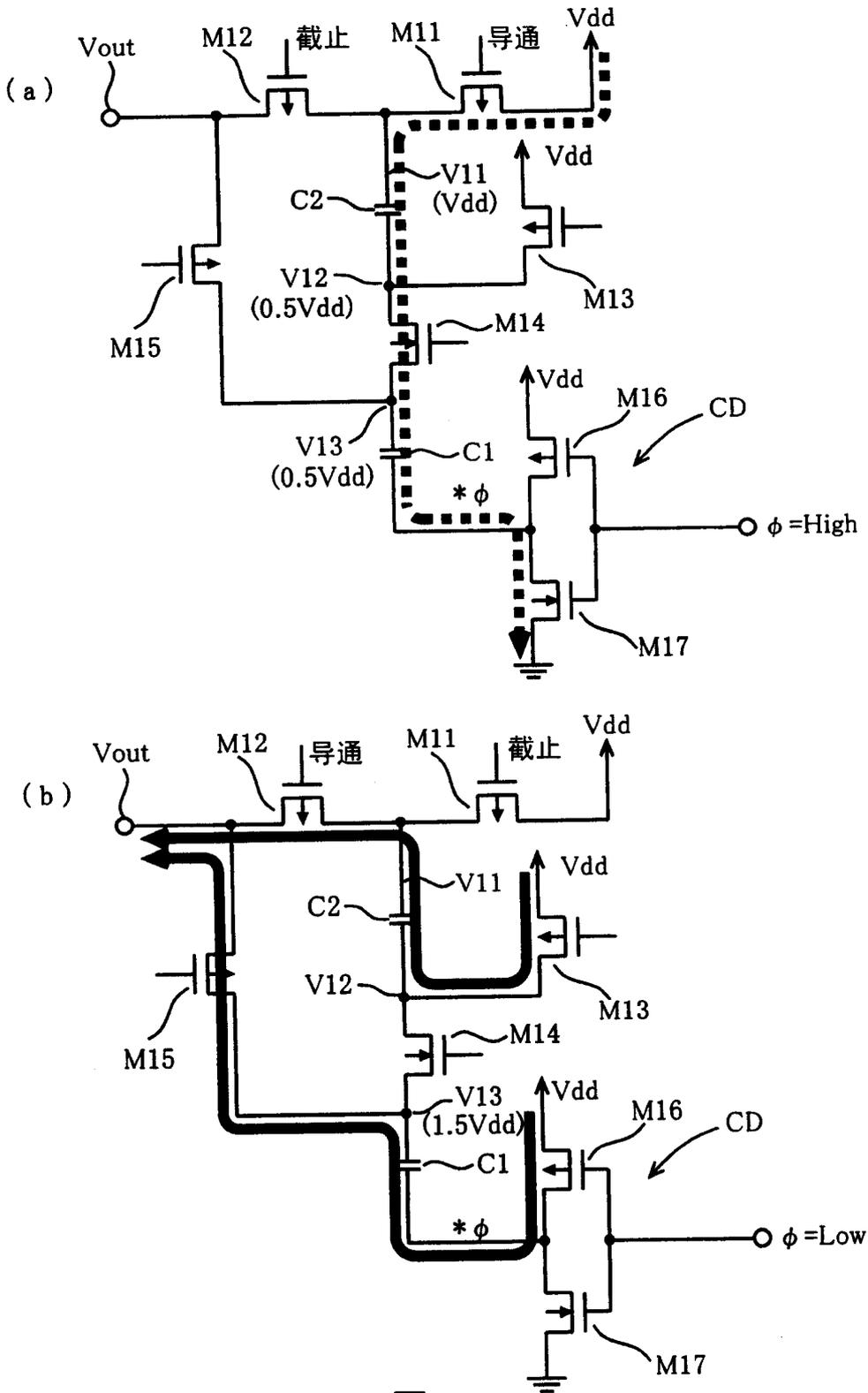


图 4

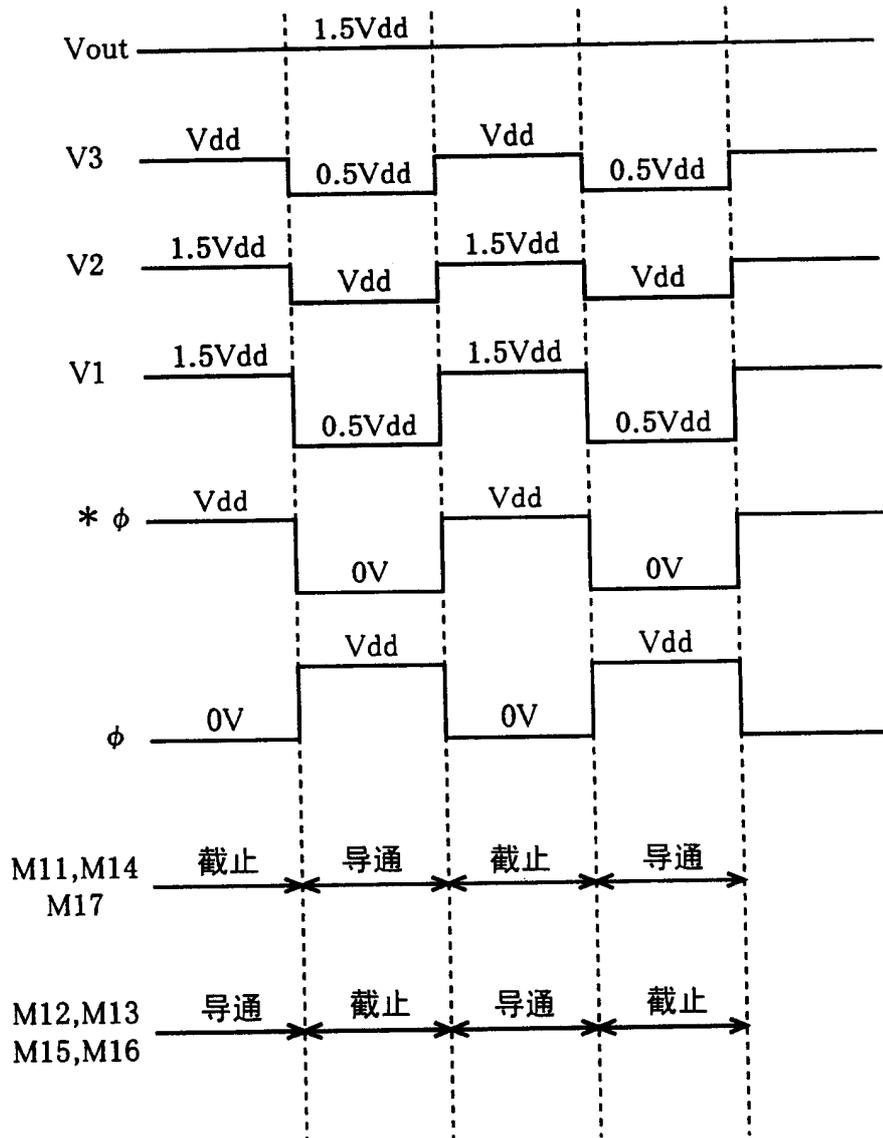


图 5

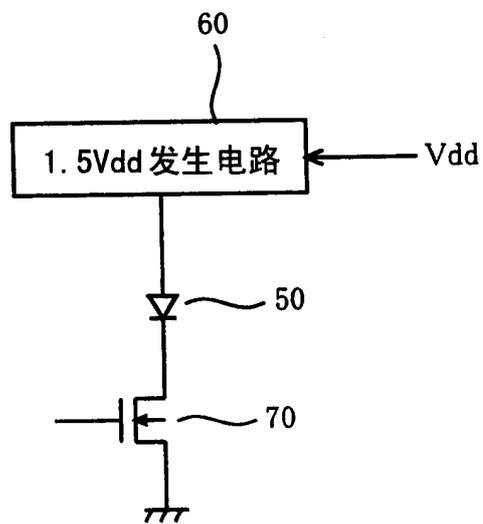


图 6