

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2011 年 8 月 25 日(25.08.2011)

PCT

(10) 国際公開番号
WO 2011/102133 A1

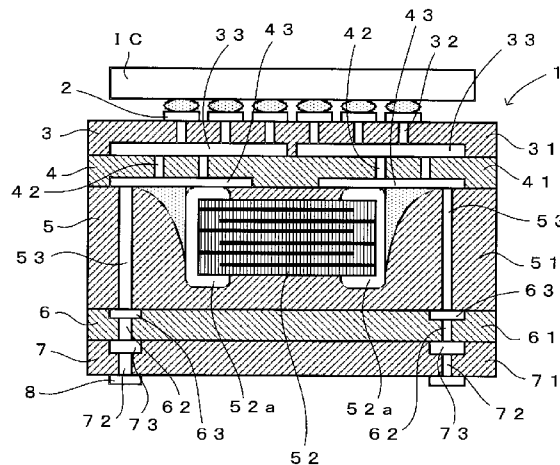
- (51) 国際特許分類:
H01L 23/12 (2006.01) H05K 3/46 (2006.01)
- (21) 国際出願番号: PCT/JP2011/000884
- (22) 国際出願日: 2011 年 2 月 17 日(17.02.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2010-033884 2010 年 2 月 18 日(18.02.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 Kyoto (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 服部 和生 (HATTORI, Kazuo) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号株式会社村田製作所内 Kyoto (JP). 藤本 力(FUJIMOTO, Isamu) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 梁瀬 右司, 外(YANASE, Yuji et al.); 〒5300047 大阪府大阪市北区西天満 5 丁目 1 番 19 号高木ビル 4 階 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI

[続葉有]

(54) Title: COMPONENT-EMBEDDED SUBSTRATE

(54) 発明の名称: 部品内蔵基板

[図1]



(57) Abstract: Disclosed is a component-embedded substrate provided with a capacitor wiring structure that can reduce the length of a power-feed path from a capacitor embedded in a substrate to a semiconductor circuit section mounted on one principal surface of the substrate. Said capacitor wiring structure also allows the length of the power-feed path from the capacitor to the semiconductor circuit section to be nearly constant. The aforementioned capacitor (52) is connected to a power-feed path that provides power from a DC power supply in a power-supply circuit section, through the interior of the component-embedded substrate (1), to an electronic component (IC) mounted on one principal surface of the component-embedded substrate (1). Since said capacitor is embedded in the component-embedded substrate (1), with external electrodes (52a) in contact with and connected to a wiring layer (4), the length of the power-feed path from the capacitor (52) to the electronic component (IC) is reduced. Also, since the external electrodes (52a) are in contact with and connected to the wiring layer (4), the length of the power-feed path from the capacitor (52) to the electronic component (IC) is not affected by variations in the height of the capacitor (52), allowing the length of the power-feed path from the capacitor (52) to the electronic component (IC) to be nearly constant.

(57) 要約:

[続葉有]



WO 2011/102133 A1



(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

基板に内蔵されたコンデンサから基板の一主面に実装された半導体回路部までの給電路の長さを短くすることができると共に、コンデンサから半導体回路部までの給電路の長さをほぼ一定にできるコンデンサ配線構造を備える部品内蔵基板を提供する。電源回路部の直流電源を部品内蔵基板 1 の内部を通過して部品内蔵基板 1 の一主面に実装された電子部品 IC に給電する給電路に接続されたコンデンサ 52 は、外部電極 52 a が配線層 4 に接触して接続されて部品内蔵基板 1 に内蔵されているため、コンデンサ 52 から電子部品 IC までの給電路の長さを短くすることができる。また、外部電極 52 a が配線層 4 に接触して接続されているので、コンデンサ 52 から電子部品 IC までの給電路の長さがコンデンサ 52 の高さのばらつきの影響を受けないため、コンデンサ 52 から電子部品 IC までの給電路の長さをほぼ一定にできる。

明 細 書

発明の名称： 部品内蔵基板

技術分野

[0001] 本発明は、電源回路部の直流電源を基板の内部を通して基板に実装された半導体回路部に給電する給電路に接続されたコンデンサの配線構造に関する。

背景技術

[0002] 近年の電子機器の高性能化に伴い、CPUやMPUなどの半導体回路から成る負荷に給電するための給電路に設けられるデカップリング回路の低インピーダンス化が要求され、デカップリング回路で使用するコンデンサも大容量で、等価直列抵抗（ESR）および等価直列インダクタンス（ESL）の小さなものが要求されている。また、負荷の高周波領域での応答特性を向上することを目的として、コンデンサから負荷までの給電路に寄生するインダクタンスを小さくするために、コンデンサをできる限り負荷に近づけて配置し、コンデンサから負荷までの配線長を短くすることが試みられている。

[0003] また、電子機器の小型化に伴い、電子機器を構成する電子部品のコンパクトな配設が要望されているが、近年、電子機器の高速化（高周波数化）に伴ってコンデンサの使用数が増大しており問題となっていた。これらの課題に対して、例えば、特許文献１に記載のプリント配線板５００が提案されている。

[0004] 図４に示すように、プリント配線板５００では、プリント配線板５００に内蔵されたコンデンサ５０３と、負荷としてプリント配線板５００に実装されたＩＣチップ５０６とがビア導体５０７を介して接続されている。すなわち、プリント配線板５００は、収容層５０１aおよび接続層５０１bからなるコア基板５０１を有しており、このコア基板５０１には収容部５０２が形成されている。

[0005] また、コア基板５０１を挟むように配線層５０５が積層されおり、配線層

５０５には、配線層５０５を貫通するビア導体５０７が設けられている。そして、収容部５０２には複数のコンデンサ５０３が配設されており、コンデンサ５０３の両端の外部電極は、接続層５０１ｂに設けられた導体パターンを介して配線層５０５のビア導体５０７とそれぞれ接続され、これにより、ＩＣチップ５０６の外部接続端子と、コンデンサ５０３の外部電極とが、配線層５０５のビア導体５０７および接続層５０１ｂの導体パターンを介して接続されている。

[0006] このように構成すれば、複数のコンデンサ５０３をプリント配線板５００の内部に設けることで省スペース化を達成できると共に、コンデンサ５０３とＩＣチップ５０６との距離を近づけることができるため、コンデンサ５０３からＩＣチップ５０６への配線長を短くすることができる。なお、図４は従来のコンデンサ配線構造を備える部品内蔵基板の一例を示す図である。

先行技術文献

特許文献

[0007] 特許文献１：特開２０００－２６０９０２号公報（段落〔０００９〕～〔００１４〕、図１、要約書など）

発明の概要

発明が解決しようとする課題

[0008] ところで、図４に示す部品内蔵基板が備えるコンデンサ配線構造において、コンデンサ５０３をプリント配線板５００に内蔵することで、コンデンサ５０３とＩＣチップ５０６との距離を近づけてコンデンサ５０３からＩＣチップ５０６への配線長を短くすることができるが、このようにして配線長を短くしても、ＩＣチップ５０６からコンデンサ５０３までの給電路の寄生インダクタンスは無視できない。したがって、コンデンサ５０３からＩＣチップ５０６への配線長をさらに短くすることが要望されている。

[0009] また、コンデンサ５０３およびＩＣチップ５０６間の配線の長さは、コンデンサ５０３の高さのばらつきにより変動するため、これにより、コンデン

サ503およびICチップ506間の給電路の寄生インダクタンスがプリント配線板500ごとに異なるものとなり、負荷応答特性がプリント配線板500ごとにばらつくおそれがある。また、複数のコンデンサ503がプリント配線板500に内蔵されているときは、各コンデンサ503の高さのばらつきにより、各コンデンサ503からICチップ506までの配線長がそれぞれ異なるものとなり、ICチップ506から各コンデンサ503までの給電路の寄生インダクタンスの大きさにばらつきが生じ、これにより、プリント配線板500内における負荷応答特性が安定しないおそれもある。

[0010] 本発明は、上記課題に鑑みてなされたものであり、基板に内蔵されたコンデンサから基板の一主面に実装された半導体回路部までの給電路の長さを短くすることができると共に、コンデンサから半導体回路部までの給電路の長さをほぼ一定にできるコンデンサ配線構造を備える部品内蔵基板を提供することを目的とする。

課題を解決するための手段

[0011] 上記した目的を達成するために、本発明の部品内蔵基板は、電源回路部の直流電源を基板の内部を通して前記基板の一主面に実装された半導体回路部に給電する給電路を備え、該給電路にコンデンサを接続した部品内蔵基板であって、前記給電路は、前記半導体回路部が接続される前記基板の一主面側の配線層および、前記基板の他方の主面側の配線層を含み、前記コンデンサは、当該コンデンサの外部電極と前記一主面側の配線層とが接触されて前記基板に内蔵されていることを特徴としている（請求項1）。

[0012] また、請求項1に記載の部品内蔵基板において、前記一主面側の配線層はビア構造の層間接続導体により前記他方の主面側の配線層に電氣的に接続されていてもよい（請求項2）。

[0013] また、請求項1に記載の部品内蔵基板において、前記コンデンサは、前記外部電極がさらに前記他方の主面側の配線層に電氣的に接続されて前記両配線層間の給電路導体に兼用されるようにしてもよい（請求項3）。

[0014] また、請求項1ないし3のいずれかに記載の部品内蔵基板において、前記

基板内に少なくとも前記コンデンサが複数個あってもよい（請求項４）。

発明の効果

- [0015] 請求項１の発明によれば、電源回路部の直流電源を基板の内部を通して基板の一主面に実装された半導体回路部に給電する給電路にコンデンサが接続されており、給電路は、半導体回路部が接続される基板の一主面側の配線層および、基板の他方の主面側の配線層を含み、コンデンサは、当該コンデンサの外部電極が基板の一主面側の配線層に接触して、外部電極と一主面側の配線層との接合部分が、基板の一主面側に位置した状態で、基板に内蔵されているため、従来のようにコンデンサがビア導体などの導体パターンを介して配線層に接続されておらず、コンデンサと半導体回路部との距離を近づけることができるため、コンデンサから半導体回路部までの給電路の長さを短くすることができ、これにより、コンデンサから半導体回路部までの給電路に寄生するインダクタンスを小さくすることができるため、半導体回路部の応答特性を向上することができる。
- [0016] また、コンデンサの外部電極が一主面側の配線層に接触して接続されているので、コンデンサから半導体回路部までの給電路の長さがコンデンサの高さのばらつきの影響を受けないため、コンデンサから半導体回路部までの給電路の長さをほぼ一定にでき、これにより、コンデンサおよび半導体回路部間の給電路の寄生インダクタンスをコンデンサの高さのばらつきに影響されずにほぼ一定にすることができるため、半導体回路部の応答特性のばらつきを低減して安定させることができる。
- [0017] 請求項２の発明によれば、一主面側の配線層をビア構造の層間接続導体（ビア導体）により他方の主面側の配線層と電氣的に接続することにより、ビア導体による給電路を基板内に容易に設けることができる。
- [0018] 請求項３の発明によれば、コンデンサは、外部電極がさらに他方の主面側の配線層に電氣的に接続されて両配線層間の給電路導体に兼用されているため、両配線層間を接続するための給電路としてのビア構造の層間接続導体（ビア導体）などを形成するためのスペースを基板内に確保する必要がなく、

基板内に給電路以外の信号配線（シグナルライン）としてのビア導体などを形成するスペースが確保されるため、基板設計の自由度を大きくすることができる。また、コンデンサは、電源回路部から半導体回路部までの給電路に介挿されて給電路に接続されることとなるため、給電路とコンデンサとを接続するための配線を別途設ける必要がなく、この配線の寄生インダクタンスに起因する高周波ノイズを抑制することができる。

[0019] また、電源回路部から半導体回路部までの給電路を短くできると共に、電源回路部からコンデンサまでの給電路を短くすることができるため、電源回路部からコンデンサまでの給電路に寄生するインダクタンスを小さくすることができ、電源回路部の応答特性を向上することができる。また、コンデンサの外部電極が電源回路部と半導体回路部とを接続する給電路導体に兼用されているため、一主面側の配線層と、他方の主面側の配線層とを接続するための給電路としてのビア導体などを基板内に別途設ける必要がなく、これにより、基板内のコンデンサ配置のためのスペースを確保することができるため、基板に内蔵するコンデンサの数量、サイズ、配置場所などの制約を緩和することができる。

[0020] 請求項 4 の発明によれば、請求項 1 ないし 3 のいずれかに記載のコンデンサ配線構造を備える部品内蔵基板において、基板内に少なくともコンデンサが複数個あるため、各コンデンサと半導体回路部との接続配線の合成抵抗が小さくなり、給電路のインピーダンスを小さくすることができる。また、各コンデンサから半導体回路部までの距離が、各コンデンサの高さのばらつきの影響を受けずにほぼ一定であるため、半導体回路部から各コンデンサまでの給電路の寄生インダクタンスをほぼ一定にすることができ、これにより、半導体回路部の応答特性のばらつきを低減して安定させることができる。

図面の簡単な説明

[0021] [図1]本発明のコンデンサ配線構造を備える部品内蔵基板の第 1 実施形態を示す断面図である。

[図2]本発明のコンデンサ配線構造を備える部品内蔵基板の第 2 実施形態を示

す断面図である。

[図3]本発明のコンデンサ配線構造を備える部品内蔵基板の第3実施形態を示す断面図である。

[図4]従来のコンデンサ配線構造を備える部品内蔵基板の一例を示す図である。

発明を実施するための形態

[0022] <第1実施形態>

本発明のコンデンサ配線構造を備える部品内蔵基板の第1実施形態について、図1を参照して説明する。

[0023] 図1は、部品内蔵基板1（本発明の「基板」に相当）の第1実施形態を示す断面図である。図1に示すように、部品内蔵基板1は、端子電極層2、8と、配線層3、4、6、7と、部品内蔵層5とが積層され一体化されて形成されている。また、CPUやMPUなどの半導体回路からなる電子部品IC（本発明の「半導体回路部」に相当）の端子電極と、端子電極層2とがはんだバンプなどを介して接続されて、部品内蔵基板1の一主面に電子部品ICが実装されている。

[0024] 部品内蔵基板1は、例えば、電子部品ICをソケットなどを介してマザー基板に搭載するためのパッケージを構成する部品として用いられるものであって、DC-DCコンバータや大容量コンデンサなどを用いて外部に設けられた電源回路部の直流電源が、マザー基板および部品内蔵基板1を介して電子部品ICに給電される。そして、この実施形態の部品内蔵基板1は、電子部品ICに給電される直流電源を、電子部品ICの消費電流の変化によらず安定化させる機能を有している。

[0025] 部品内蔵層5は、封止用の樹脂層51に、積層セラミックコンデンサ、3端子形状の積層セラミックコンデンサ、導電性高分子コンデンサなどのチップ型コンデンサ52が設けられて形成されている。また、部品内蔵層5には必要に応じて銅などの導電性ペーストの充填、ビアフィルめっき等により形成された層間接続導体（ビア導体）53が設けられている。

- [0026] 樹脂層 5 1 は例えば熱硬化性の樹脂により形成されている。また、コンデンサ 5 2 の左右端部に、錫、銅、金などのめっきが施された外部電極 5 2 a が設けられている。熱硬化性の樹脂としては、エポキシ樹脂、フェノール樹脂、シアネート樹脂などがある。
- [0027] 配線層 3, 4, 6, 7 は、樹脂層 5 1 と同様の樹脂層 3 1, 4 1, 6 1, 7 1 を有し、各樹脂層 3 1, 4 1, 6 1, 7 1 の必要な箇所にビア構造の層間接続導体 3 2, 4 2, 6 2, 7 2 および電極パターン 3 3, 4 3, 6 3, 7 3 を設けて形成されている。なお、配線層 3, 4 は、電子部品 I C に狭ピッチで多数形成されている接続用の端子電極の間隔を広げるために設けられている。
- [0028] 端子電極層 2, 8 は、それぞれ部品内蔵基板 1 の一主面および他方の主面に設けられ、例えば銅箔を配線パターンにしたがってレーザ加工やエッチング加工などして形成される。そして、端子電極層 2, 8 として形成されたランドやパッドなどに層間接続導体 3 2, 7 2 の端面が圧接し、電極パターン 3 3 に層間接続導体 4 2 の端面が圧接し、電極パターン 4 3, 6 3 に層間接続導体 5 3 の端面が圧接し、電極パターン 7 3 に層間接続導体 6 2 の端面が圧接することにより、部品内蔵基板 1 の一主面側の配線層 3, 4 と、他方の主面側の配線層 6, 7 とが電氣的に接続される。
- [0029] コンデンサ 5 2 は、各外部電極 5 2 a それぞれが、部品内蔵基板 1 の一主面側の配線層 4 の電極パターン 4 3 に接触して、はんだ、ろう付け、めっき、導電性接着剤などにより、ビア導体や配線パターンなどを介さずに接続されて部品内蔵層 5 に内蔵されている。
- [0030] そして、図示省略された電源回路部の直流電源が、端子電極層 8 から各層 2 ~ 7 の層間接続導体 3 2, 4 2, 5 3, 6 2, 7 2 および電極パターン 3 3, 4 3, 6 3, 7 3 を通って、端子電極層 2 に接続された電子部品 I C に給電される。以上のように、端子電極層 2, 8、配線層 3, 4, 6, 7、層間接続導体 5 3 が本発明の「給電路」を形成する。以下、直流電源が電子部品 I C に給電される経路を「給電路」と称し、この実施形態では、コンデン

サ 5 2 の外部電極 5 2 a が電極パターン 4 3 に接続されることで、コンデンサ 5 2 が給電路に接続されている。

[0031] 次に、図 1 の部品内蔵基板 1 の製造方法の一例についてその概略を説明する。まず、ステンレスなどの板が準備され、準備された板にコンデンサ 5 2 が載置されて、コンデンサ 5 2 が埋まるように未硬化の樹脂層 5 1 が充填されて加熱硬化された後、硬化した樹脂層 5 1 に層間接続導体 5 3 が形成されて部品内蔵層 5 が形成される。そして、部品内蔵層 5 に、予め準備された配線層 6, 7 が積層される。そして、部品内蔵層 5 から板が取り除かれて、部品内蔵層 5 の配線層 6, 7 と反対側の面に、予め準備された配線層 3, 4 が積層されて、端子電極層 2, 8 が形成されることにより、部品内蔵基板 1 が完成する。

[0032] なお、部品内蔵基板 1 の製造方法は、上記した製造方法に限られず、周知のどのような製造方法により部品内蔵基板 1 を製造してもよい。また、各層 3 ~ 7 を形成する材質も、樹脂材料に限られず、どのような材質であってもよく、要は、部品内蔵基板 1 の一主面側（電子部品 I C 側）の配線層 3, 4 にコンデンサ 5 2 の外部電極 5 2 a が接触して、ビア導体などを介さずに接続されるようにすればよい。また、層間接続導体 3 2, 4 2, 5 3, 6 2, 7 2、電極パターン 3 3, 4 3, 6 3, 7 3、端子電極層 2, 8 の形成方法および形成材料も、適宜、周知の手法を選択して採用すればよい。

[0033] 以上のように、この実施形態によれば、電源回路部の直流電源を部品内蔵基板 1 の内部を通して部品内蔵基板 1 の一主面に実装された電子部品 I C に給電する給電路にコンデンサ 5 2 が接続されており、給電路は、電子部品 I C が接続される部品内蔵基板 1 の一主面側の配線層 3, 4 と、部品内蔵基板 1 の他方の主面側の配線層 6, 7 とを含み、コンデンサ 5 2 は、当該コンデンサ 5 2 の外部電極 5 2 a が配線層 4 に接触して、外部電極 5 2 a と一主面側の配線層 4（給電路）との接合部分が、部品内蔵基板 1 の一主面側に位置した状態で、部品内蔵基板 1 に内蔵されている。

[0034] したがって、従来のようにコンデンサ 5 2 がビア導体などの導体パターン

を介して配線層 4 に接続されておらず、コンデンサ 5 2 と電子部品 I C との距離を従来よりも近づけることができるため、コンデンサ 5 2 から電子部品 I C までの給回路の長さを短くすることができ、これにより、コンデンサ 5 2 から電子部品 I C までの給回路に寄生するインダクタンスを小さくすることができるため、電子部品 I C の応答特性を向上することができる。

[0035] ところで、コンデンサ 5 2 として積層セラミックコンデンサが採用された場合、コンデンサ 5 2 の高さが約 $350\ \mu\text{m}$ と設計されていれば、セラミックが焼成される際にセラミックグリーンシートに含まれる溶剤やバインダが蒸発するのに起因して、焼成後のコンデンサ 5 2 の高さに約 $\pm 30\ \mu\text{m}$ 程度のばらつきが生じる。したがって、コンデンサ 5 2 の外部電極 5 2 a と配線層 4 の電極パターン 4 3 とが、層間接続導体（ビア導体）により接続されている場合、コンデンサ 5 2 の高さが約 $\pm 30\ \mu\text{m}$ の範囲でばらつくことになれば、電極パターン 4 3 と外部電極 5 2 a とを接続する層間接続導体の長さも約 $\pm 30\ \mu\text{m}$ の範囲でばらつくことになる。

[0036] 例えば、配線層 3, 4 の厚さがそれぞれ約 $40\ \mu\text{m}$ に形成されており、コンデンサ 5 2 が設計上の約 $350\ \mu\text{m}$ で形成されれば、層間接続導体の長さが約 $40\ \mu\text{m}$ となるようにコンデンサ 5 2 が部品内蔵層 5 に配置されるように設計されていれば、設計上のコンデンサ 5 2 の配置位置から電子部品 I C までの距離である約 $120\ \mu\text{m}$ に約 $\pm 30\ \mu$ の誤差が含まれることとなる。これは、約 25% の誤差に相当するため、コンデンサ 5 2 の高さのばらつきによる、コンデンサ 5 2 および電子部品 I C 間の配線長の変動に起因する寄生インダクタンスの増減は、電子部品 I C の負荷応答特性に大きく影響する。

[0037] しかしながら、上記した実施形態では、コンデンサ 5 2 の外部電極 5 2 a が一主面側の配線層 4 に直接接続されているので、コンデンサ 5 2 から電子部品 I C までの給回路の長さがコンデンサ 5 2 の高さのばらつきの影響を受けないため、コンデンサ 5 2 から電子部品 I C までの給回路の長さをほぼ一定にでき、これにより、コンデンサ 5 2 および電子部品 I C 間の給回路の寄

生インダクタンスをコンデンサ 5 2 の高さのばらつきに影響されずにほぼ一定にすることができるため、電子部品 I C の応答特性のばらつきを低減し安定させることができる。

[0038] なお、各層 3 ～ 7 は金型により高精度に形成されるため、各層 3 ～ 7 はほぼ設計上の厚みで形成される。

[0039] また、一主面側の配線層 3, 4 を層間接続導体 5 3 により他方の主面側の配線層 6, 7 と電氣的に接続することにより、ビア導体（層間接続導体 5 3）による給電路を部品内蔵基板 1 内に容易に設けることができる。

[0040] また、上記した構成とすることで、電子部品 I C からコンデンサ 5 2 までの給電路の寄生インダクタンスを従来よりも低減することができ、これにより、電子部品 I C の応答特性が向上するため、電子部品 I C の応答特性を向上させるためのコンデンサ 5 2 の数を抑制することができ、部品内蔵基板 1 を製造するコストの低減を図ることができる。

[0041] <第 2 実施形態>

本発明のコンデンサ配線構造を備える部品内蔵基板の第 2 実施形態について、図 2 を参照して説明する。図 2 は、部品内蔵基板 1 0 0 の第 2 実施形態を示す断面図である。

[0042] この第 2 実施形態が、上記した第 1 実施形態と異なる点は、図 2 に示すように、コンデンサ 5 2 の外部電極 5 2 a の一方側（電子部品 I C 側）が部品内蔵基板 1 0 0 の一主面側の配線層 4 の電極パターン 4 3 と電氣的に接続されて、外部電極 5 2 a の他方側が部品内蔵基板 1 0 0 の他方の主面側の配線層 6 の電極パターン 1 6 3 と、部品内蔵層 5 に形成された層間接続導体 1 5 3 を介して電氣的に接続されて、これにより、外部電極 5 2 a が両配線層 4, 6 間の給電路導体に兼用される点である。その他の構成は上記した第 1 実施形態と同様であるため、その構成の説明は同一符号および相当符号を付すことにより省略する。

[0043] なお、この実施形態において部品内蔵基板 1 0 0 に内蔵されるコンデンサ 5 2 としては、上下面に外部電極が設けられたものであれば、どのようなコ

ンデンサ５２を用いてもよい。

[0044] 以上のように、この実施形態によれば、上記した第１実施形態と同様の効果を奏することができると共に、コンデンサ５２は、外部電極５２aがさらに部品内蔵基板１００の他方の主面側の配線層６，７に電氣的に接続されて両配線層４，６間の給電路導体に兼用されているため、両配線層４，６間を接続するための給電路としてのビア導体などを形成するためのスペースを部品内蔵基板１００内に確保する必要がなく、部品内蔵基板１００内に給電路以外の信号配線（シグナルライン）としてのビア導体などを形成するスペースが確保されるため、部品内蔵基板１００を設計するときの自由度を大きくすることができ、基板サイズを大きくせずとも部品内蔵基板１００の内部に種々の配線を設けることができるため、部品内蔵基板１００の小型化を図ることができる。

[0045] また、コンデンサ５２は、電源回路部から電子部品ＩＣまでの給電路に介挿されて給電路に接続されることとなるため、給電路とコンデンサ５２と接続するための配線を別途設ける必要がなく、給電路およびコンデンサ５２を接続するための配線を別途設けたときの、この配線の寄生インダクタンスに起因する高周波ノイズを抑制することができる。

[0046] また、電源回路部から電子部品ＩＣまでの給電路を短くできると共に、電源回路部からコンデンサ５２までの給電路を短くすることができるため、電源回路部からコンデンサ５２までの給電路に寄生するインダクタンスを小さくすることができ、電源回路部の応答特性を向上することができる。

[0047] また、コンデンサ５２の外部電極５２aが電源回路部と電子部品ＩＣとを接続する給電路導体に兼用されているため、上記した第１実施形態のように、部品内蔵基板１００の一主面側の配線層３，４と、他方の主面側の配線層６，７とを接続するための給電路としてのビア導体などを部品内蔵基板１００内に別途設ける必要がなく、これにより、部品内蔵基板１００内にコンデンサ５２を配置のためのスペースを十分に確保することができるため、部品内蔵基板１００に内蔵されるコンデンサ５２の数量、サイズ、配置場所など

の制約を緩和することができる。

[0048] <第3実施形態>

本発明のコンデンサ配線構造を備える部品内蔵基板の第3実施形態について、図3を参照して説明する。図3は、部品内蔵基板200の第3実施形態を示す断面図である。

[0049] この第3実施形態が、上記した第2実施形態と異なる点は、図3に示すように、部品内蔵基板200に複数のコンデンサ52が内蔵されており、各コンデンサ52それぞれの外部電極52aと、配線層4の電極パターン243との接続面が、同一平面内となるように各コンデンサ52が部品内蔵基板200内に設けられている点である。その他の構成は上記した第2実施形態と同様であるため、その構成の説明は同一符号および相当符号を付すことにより省略する。

[0050] この第3実施形態によれば、上記した第1および第2実施形態と同様の効果を奏することができるとともに、部品内蔵基板200に複数のコンデンサ52が設けられているため、各コンデンサ52と電子部品ICとの接続配線（配線層203、204の各層間接続導体232、242および各電極パターン233、243）の合成抵抗が小さくなり、給回路のインピーダンスを小さくすることができる。

[0051] また、各コンデンサ52から電子部品ICまでの距離が、各コンデンサ52の高さのばらつきの影響を受けずにほぼ一定であるため、電子部品ICから各コンデンサ52までの給回路の寄生インダクタンスをほぼ一定にすることができ、これにより、電子部品ICの応答特性のばらつきを低減して安定させることができる。

[0052] なお、この実施形態において部品内蔵基板200に内蔵されるコンデンサ52の数は、図3に示すように2個に限られず、必要に応じてさらに多くのコンデンサ52を部品内蔵基板200に内蔵してももちろんよい。

[0053] <その他>

なお、本発明は上記した実施形態に限定されるものではなく、その趣旨を

逸脱しない限りにおいて、上記したもの以外に種々の変更を行なうことが可能であり、例えば、部品内蔵層 5, 205 をさらに積層してコンデンサ 52 の数を増やすことによりコンデンサの実装密度を高めてもよく、この場合、第 2 および第 3 実施形態のように、層間接続導体 153, 253 により、上下段の部品内蔵層 5, 205 にそれぞれ内蔵されたコンデンサ 52 の外部電極 52a を電氣的に接続するとよい。このように構成すれば、上下段の部品内蔵層 5, 205 にそれぞれ内蔵されたコンデンサ 52 の外部電極 52a 間の配線を短くすることができ、この配線の寄生インダクタンスを低減することができる。

- [0054] また、部品内蔵基板 1, 100, 200 に内蔵された状態で、配線層 6, 206 から配線層 4, 204 に向かう給電路の方向とほぼ同方向に内部電極が配設されたコンデンサを採用することで、より一層の低インピーダンス化（低インダクタンス化）を図ることができる。

産業上の利用可能性

- [0055] 本発明は、電源回路部の直流電源を基板の内部を通して基板の一主面に実装された半導体回路に給電する給電路にコンデンサが接続されたコンデンサ配線構造を備える種々の部品内蔵基板に広く適用することができる。

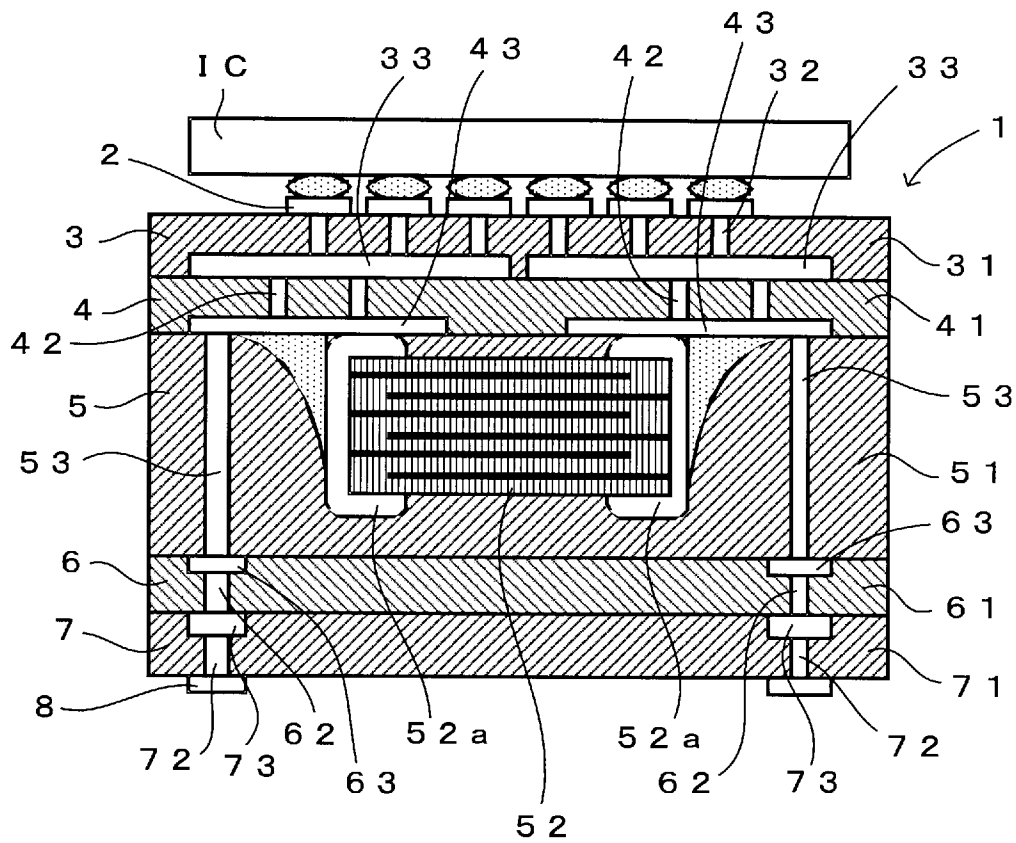
符号の説明

- [0056] 1, 100, 200 部品内蔵基板（基板）
2, 8, 202, 208 端子電極層（給電路）
3, 4, 6, 7, 203, 204, 206, 207 配線層（給電路）
52 コンデンサ
52a 外部電極（給電路）
53, 153, 253 層間接続導体（給電路）
IC 電子部品（半導体回路部）

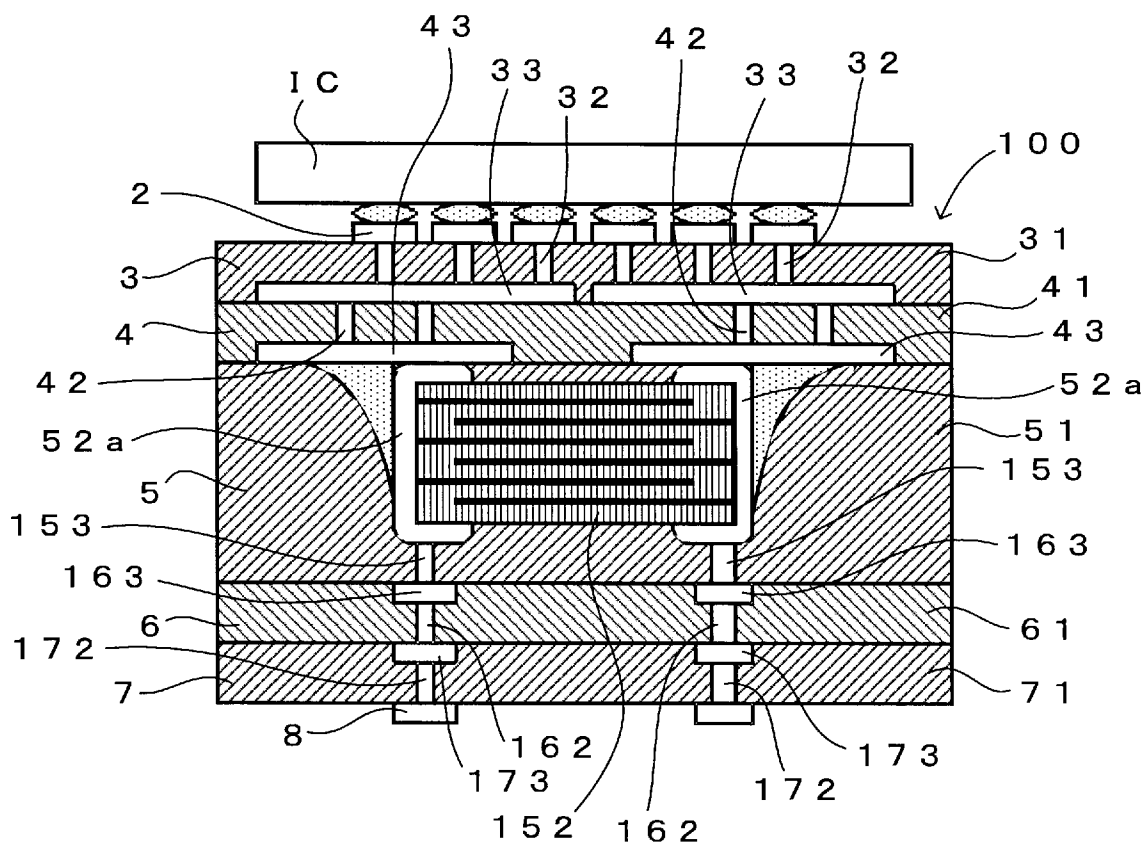
請求の範囲

- [請求項1] 電源回路部の直流電源を基板の内部を通して前記基板の一主面に実装された半導体回路部に給電する給電回路を備え、該給電回路にコンデンサを接続した部品内蔵基板であって、
- 前記給電回路は、前記半導体回路部が接続される前記基板の一主面側の配線層および、前記基板の他方の主面側の配線層を含み、
- 前記コンデンサは、当該コンデンサの外部電極と前記一主面側の配線層とが接触されて前記基板に内蔵されていることを特徴とする部品内蔵基板。
- [請求項2] 請求項1に記載の部品内蔵基板において、
- 前記一主面側の配線層はビア構造の層間接続導体により前記他方の主面側の配線層に電氣的に接続されていることを特徴とする部品内蔵基板。
- [請求項3] 請求項1に記載の部品内蔵基板において、
- 前記コンデンサは、前記外部電極がさらに前記他方の主面側の配線層に電氣的に接続されて前記両配線層間の給電回路導体に兼用されることを特徴とする部品内蔵基板。
- [請求項4] 請求項1ないし3のいずれかに記載の部品内蔵基板において、
- 前記基板内に少なくとも前記コンデンサが複数個あることを特徴とする部品内蔵基板。

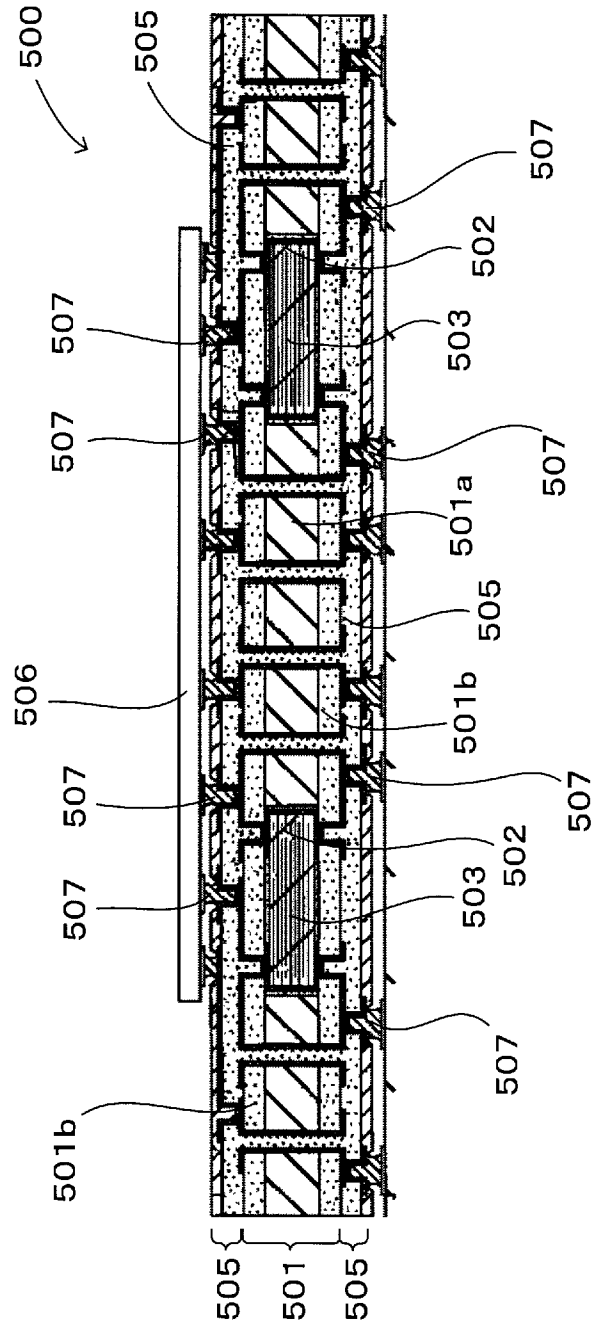
[図1]



[図2]



[図4]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/000884

A. CLASSIFICATION OF SUBJECT MATTER

H01L23/12(2006.01) i, H05K3/46(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L23/12, H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2011

Kokai Jitsuyo Shinan Koho 1971-2011 Toroku Jitsuyo Shinan Koho 1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X <u>Y</u>	JP 2002-270991 A (Ibiden Co., Ltd.), 20 September 2002 (20.09.2002), paragraphs [0055] to [0084]; fig. 1 to 8 (Family: none)	1-2, 4 <u>3</u>
Y	JP 2001-332437 A (Ibiden Co., Ltd.), 30 November 2001 (30.11.2001), paragraph [0119]; fig. 13 (Family: none)	3

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
31 March, 2011 (31.03.11)Date of mailing of the international search report
12 April, 2011 (12.04.11)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L23/12(2006.01)i, H05K3/46(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L23/12, H05K3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X Y —	JP 2002-270991 A (イビデン株式会社) 2002. 09. 20, 段落 0055-0084, 図 1-8 (ファミリーなし)	1-2, 4 <u>3</u>
Y	JP 2001-332437 A (イビデン株式会社) 2001. 11. 30, 段落 0119, 図 13 (ファミリーなし)	3

☐ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

3 1 . 0 3 . 2 0 1 1

国際調査報告の発送日

1 2 . 0 4 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

石野 忠志

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 7 1

4 R

3 5 4 7