



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I680366 B

(45)公告日：中華民國 108 (2019) 年 12 月 21 日

(21)申請案號：107129649

(22)申請日：中華民國 107 (2018) 年 08 月 24 日

(51)Int. Cl. : G05F1/46 (2006.01) H03B5/04 (2006.01)

(71)申請人：新唐科技股份有限公司 (中華民國) NUVOTON TECHNOLOGY CORPORATION
(TW)

新竹市新竹科學工業園區研新三路 4 號

(72)發明人：吳彥宏 WU, YEN HUNG (TW)

(74)代理人：洪澄文

(56)參考文獻：

TW I392202

TW I431453

TW I534583

TW M410241

審查人員：施孝欣

申請專利範圍項數：10 項 圖式數：4 共 19 頁

(54)名稱

單一電晶體控制的穩壓器及應用此穩壓器的積體電路

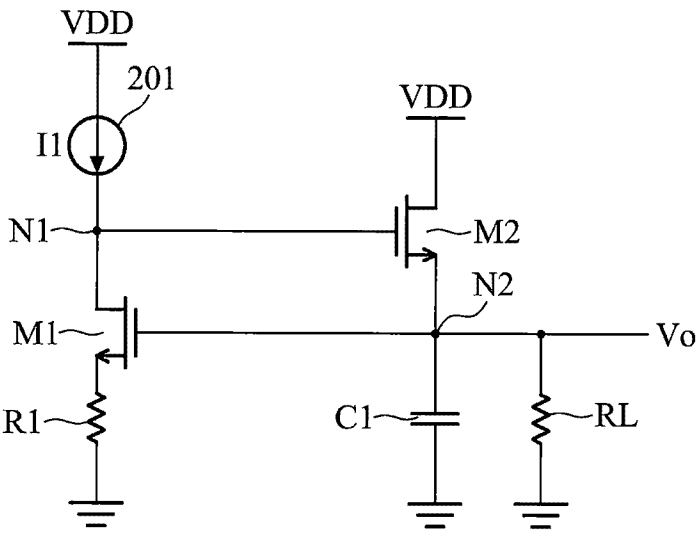
(57)摘要

本發明提供一種單一電晶體控制的穩壓器，包括一定電流源，耦接一第一節點，用以提供一偏壓電流；一第一電晶體，具有一汲極端，耦接至第一節點，一閘極端，耦接至一第二節點，和一流源極端；一電阻，串接於第一電晶體的源極端及一接地端之間；一第二電晶體，具有一汲極端，耦接至一工作電壓節點，一閘極端，耦接至第一節點，一流源極端，耦接至第二節點，用以提供一輸出電壓；其中，第一電晶體控制第二電晶體，使輸出電壓維持穩定。

The present disclosure provides a regulator, controlled by single transistor, which includes a current source, a first transistor, a resistor and a second transistor. The current source is coupled to a first node for providing a bias current; the first transistor has a drain terminal coupled to the first node, a gate terminal coupled to an second node, and a source terminal; the resistor is connected in series between the source terminal of the first transistor and a ground terminal; the second transistor has a drain terminal coupled to a working voltage node, a gate terminal coupled to the first node, and a source terminal coupled to the second node for providing an output voltage; wherein, the first transistor controls the second transistor so as to maintain a stable output.

指定代表圖：

200



- 符號簡單說明：
- 200 . . . 穩壓器
 - 201 . . . 定電流源
 - C1 . . . 輸出電容
 - I1 . . . 偏壓電流
 - M1、M2 . . . 電晶體
 - N1、N2 . . . 節點
 - R1 . . . 電阻
 - RL . . . 負載
 - VDD . . . 工作電壓
 - V_o . . . 輸出電壓

第 2 圖

發明專利說明書

【發明名稱】 單一電晶體控制的穩壓器及應用此穩壓器的積體電路
REGULATOR CONTROLLED BY SINGLE
TRANSISTOR AND INTEGRATED CIRCUIT USING
THE SAME

【技術領域】

【0001】 本發明是有關於一種穩壓器，特別是有關於低壓差穩壓器 (Low-dropout regulator, LDO regulator)。

【先前技術】

【0002】 在積體電路設計中，通常都會要求工作在一大範圍的操作電壓。在這種狀況下的電路特性很難維持固定。若希望設計的電路不受工作電壓影響，則需要設計一種穩壓器，用以產生固定電壓給電路使用。一般而言，低壓差穩壓器具有低雜訊、體積小以及轉換效能佳等優點，因此已廣泛運用於積體電路的設計中。

【0003】 第1圖係傳統式低壓差穩壓器100的電路圖。參考第1圖，低壓差穩壓器100包括一定電流源101、一運算放大器102、一電阻R1、一雙極性電晶體Q1、一功率電晶體M1以及穩壓電容C1、負載RL。其中，定電流源101、電阻R1及雙極性電晶體Q1構成一能隙電壓 (bandgap voltage) 產生電路，用以提供一參考電壓 V_{ref} 至運算放大器102的負輸入端。輸出電壓 V_o 回授至運算放大器102的正輸入端 (標示為 V_{FB})。運算放大器102作為比較器使用，比較參考電壓 V_{ref} 與輸出電壓 V_o 。用以放大其差值，輸出端耦接功率電晶體M1的閘極。功率電晶體 (power

MOSFET)M1係一P型金氧半場效電晶體，其源極耦接工作電壓VDD，汲極耦接輸出電壓 V_o ，用以推動後面的負載RL。當功率電晶體M1的工作電壓VDD或輸出電壓 V_o 變動時，輸出電壓 V_o 回授至運算放大器102，藉由運算放大器102控制功率電晶體M1的閘極端，以產生穩定的輸出電壓 V_o 。

【0004】 然而，傳統式低壓差穩壓器100使用運算放大器102，會損耗不少電能，且能隙電壓產生電路為了輸出精準的參考電壓須使用雙極性電晶體Q1，而雙極性電晶體通常都佔用相當大的面積。

【發明內容】

【0005】 本發明提供一種不須使用運算放大器的穩壓器。這個發明具有耗電低，面積小的特點。非常適合應用於有穩壓需求又不希望太多額外電流及面積消耗的電路。非常適合作為積體電路中之局部類比電路方塊的電源。

【0006】 本發明之一實施例揭露一種穩壓器，包括：一定電流源，耦接一第一節點，用以提供一偏壓電流；一第一電晶體，具有一汲極端，耦接至第一節點，一閘極端，耦接至一第二節點，和一源極端；一電阻，串接於第一電晶體的源極端及一接地端之間；一第二電晶體，具有一汲極端，耦接至一工作電壓節點，一閘極端，耦接至第一節點，一源極端，耦接至第二節點，用以提供一輸出電壓；其中，第一電晶體控制第二電晶體，使輸出電壓維持穩定。

【0007】 本發明之一實施例的穩壓器，其中輸出電壓等於第一電晶體的閘極-源極電壓(V_{GS})加上電阻的壓降，而第一電

晶體的閘極-源極電壓由偏壓電流決定。

【0008】 本發明之一實施例的穩壓器，其中第一電晶體及第二電晶體皆為N型金氧半場效電晶體。

【0009】 本發明之一實施例的穩壓器，其中藉由輸出電壓回授至第一電晶體的閘極端，以調整第一節點的電壓，以控制第二電晶體的閘極端，使輸出電壓維持穩定輸出不受工作電壓的變化影響。

【0010】 本發明之一實施例的穩壓器，其中第一電晶體閘極-源極電壓具有負溫度係數，第一電晶體的閘極-源極電壓隨溫度上升而下降，而定電流源具有正溫度係數，電阻的壓降隨溫度上升而上升，使輸出電壓不受溫度的變化影響。

【0011】 本發明之一實施例的穩壓器，其中輸出電壓輸出至一負載電路，負載電路可以是邏輯電路、鎖相迴路、偏壓電路、振盪器或任何數位及類比電路或其組合。

【0012】 本發明之一實施例的穩壓器，其中第二電晶體作為一功率電晶體用。

【0013】 本發明之一實施例的穩壓器，其中穩壓器為一低壓差穩壓器，整合於一積體電路中。

【0014】 本發明亦揭露一種積體電路，包括：至少一功能區塊，至少一功能區塊具有如上述實施例所揭露的穩壓器，穩壓器提供一穩定的輸出電壓至至少一功能區塊的電路使用。

【圖式簡單說明】

【0015】

第1圖係傳統式低壓差穩壓器的電路圖；

第2圖係依據本發明一實施例之穩壓器的電路圖；

第3A圖係依據本發明一實施例之穩壓器的溫度變化示意圖；

第3B圖係依據本發明一實施例之穩壓器的工作電壓變化示意圖；

第4圖係依據本發明一實施例之積體電路的示意圖。

【實施方式】

【0016】 為使本發明之上述和其他目的、特徵和優點能更明顯易懂，下文特舉出較佳實施例，並配合所附圖式，作詳細說明如下。

【0017】 必須了解的是，以下之揭露提供一或多實施例或範例，用以實現本發明之不同特徵。以下揭露之特定的範例之元件以及安排係用以簡化本發明，當然，並非用以限定於這些範例。另外，圖式中的特徵並非按照比例繪製，僅用於解釋說明之目的。

【0018】 第2圖係依據本發明一實施例之穩壓器200的電路圖。穩壓器200包括一定電流源201、一第一電晶體M1、一第二電晶體M2及一電阻R1。定電流源201可以由固定轉導偏壓電路(constant-gm bias circuit)來實現，耦接工作電壓節點及第一節點N1，用以提供固定的偏壓電流I1。工作電壓節點耦接工作電壓VDD。定電流源201也可以是取自其他類比電路之偏壓電流，本發明不限於此。

【0019】 第一電晶體M1、第二電晶體M2皆為N型金氧半場效電晶體，其中第二電晶體M2作為功率電晶體提供負載所需

的電壓與電流。功率電晶體具有耐高電壓、耐高電流以及導通電阻小的特性。第一電晶體M1，具有一汲極端、一源極端及一閘極端。第一電晶體M1的汲極端，耦接至第一節點N1。第一電晶體M1的閘極端，耦接至一第二節點N2。電阻R1，串接於第一電晶體M1的源極端及一接地端之間。

【0020】 第二電晶體M2，具有一汲極端、一源極端及一閘極端。第二電晶體M2的汲極端，耦接至工作電壓節點。第二電晶體M2的閘極端，耦接至第一節點N1。第二電晶體M2的源極端，耦接至第二節點N2，用以提供一輸出電壓V。至負載RL，以供負載RL的電路使用。其中，第一電晶體M1控制第二電晶體M2，使輸出電壓V。維持穩定，詳細的原理將於後說明。此外，穩壓器200可依選擇另包括一輸出電容C1，然本發明不限於此。輸出電容C1具有過濾雜訊及穩壓的效果。

【0021】 在第2圖的穩壓器200中，使用第一電晶體M1取代傳統式低壓差穩壓器的運算放大器當作比較器，而參考電壓由第一電晶體M1和電阻R1產生，此參考電壓可藉由選擇定電流源201的固定偏壓電流I1及電阻R1的電阻值決定大小。如第2圖所示，第二節點N2的輸出電壓V。等於第一電晶體M1的閘極-源極電壓(V_{GS})加上電阻R1的壓降(V_O=I1×R1+ V_{GS})第一電晶體M1的閘極-源極電壓(V_{GS})由偏壓電流I1決定。假設第一電晶體M1工作在飽和區(saturation region)時，在不考慮通道長度調變效應的情況下，汲極電流I_D可由下列公式(1)表示。

$$\text{【0022】 } I_D = \frac{\mu C_{ox} W}{2 L} (V_{GS} - V_{th})^2 \quad (1)$$

【0023】 其中， μ 是載子遷移率(carrier mobility)；C_{ox}是閘

極氧化層的單位電容； W 是閘極寬度； L 是閘極長度； V_{GS} 是閘極-源極電壓； V_{th} 是臨界電壓。

【0024】 在本發明中，使用定電流源201提供一固定的偏壓電流 I_1 ，因此第一電晶體 M_1 的汲極電流等於偏壓電流 I_1 ，且由上列公式(1)可知，偏壓電流 I_1 一經選定，則決定了第一電晶體 M_1 的閘極-源極電壓(V_{GS})。

【0025】 值得注意的是，穩壓器200的輸出電壓 V_o 由第一電晶體 M_1 的閘極-源極電壓加上電阻 R_1 的壓降決定，輸出電壓 V_o 同時回授(feedback)至第一電晶體 M_1 的閘極端。這樣的連接方式使得當工作電壓 V_{DD} 或輸出電壓 V_o 變化時，會調整第一電晶體 M_1 的閘極端電壓，使流經電阻 R_1 的電流跟著改變，進而調整第一節點 N_1 的電壓。而第一節點 N_1 的電壓控制第二電晶體 M_2 的閘極端，使第二電晶體 M_2 的導通電流跟著改變，藉以調整輸出電壓 V_o ，使輸出電壓 V_o 維持穩定輸出不受工作電壓 V_{DD} 的變化而影響。

【0026】 舉例而言，當第二節點 N_2 的輸出電壓 V_o 減少時，回授至第一電晶體 M_1 的閘極端電壓也跟著下降，使流經電阻 R_1 的電流下降，使第一節點 N_1 的電壓上升。接著，耦接至第二電晶體 M_2 的閘極端電壓上升，使得第二電晶體 M_2 的導通電流跟著上升，因此最後輸出電壓 V_o 再度拉回原來應有的電壓水平。反之，當第二節點 N_2 的輸出電壓 V_o 增加時，回授至第一電晶體 M_1 的閘極端電壓也跟著上升，流經電阻 R_1 的電流上升，使第一節點 N_1 的電壓下降。最後輸出電壓 V_o 仍會拉回原來應有的電壓水平。因此，藉由上述電路配置，可達到輸出電壓 V_o 。

消除工作電壓VDD影響的效果。

【0027】 此外，穩壓器200的輸出電壓 V_o 還具有不受環境溫度的變化影響的特性。一般而言，N型金氧半場效電晶體之臨界閘極-源極電壓具有負溫度係數(negative temperature coefficient)，其臨界電壓隨著溫度上升而下降。在考慮汲極電流不變的情況，如閘極-源極電壓接近臨界電壓，則N型金氧半場效電晶體的閘極-源極電壓會隨溫度上升而下降。在第2圖的穩壓器200中，第一電晶體M1的閘極-源極電壓隨溫度上升而下降。

【0028】 為了抵銷溫度變化對輸出電壓 V_o 的影響，使用具有正溫度係數(positive temperature coefficient)之定電流源201，定電流源201的偏壓電流 I_1 隨溫度上升而增加，因此，電阻R1的壓降隨溫度上升而上升。如上所述，第二節點N2的輸出電壓 V_o 等於第一電晶體M1的閘極-源極電壓加上電阻R1的壓降，因此，在這樣的配置下，使得輸出電壓 V_o 不受溫度的變化影響。

【0029】 進一步地，穩壓器200的輸出電壓輸出 V_o 至一負載電路，負載電路可以是各種功能電路，例如是：邏輯電路(logic)、鎖相迴路(Phase-Locked Loops, PLL)、偏壓電路(bias)、振盪器(oscillator)，其中之一或其組合。並且，穩壓器200為一低壓差穩壓器，整合於一積體電路中。

【0030】 值得注意的是，在穩壓器200中，使用N型金氧半場效電晶體(NMOS)作為功率電晶體的原因在於，N型金氧半場效電晶體相較於P型金氧半場效電晶體(PMOS)具有較強的驅

動能力，因此可節省一半的面積，且NMOS功率電晶體在負載RL電流變化時的反應也比PMOS快速。因此，相較於傳統式的低壓差穩壓器，本發明提供的穩壓器200具有省面積、反應速度快以及補償容易等優點，在積體電路中適合用於有穩壓需求的個別功能區塊使用。

【0031】 參考第3A圖及第3B圖。第3A圖係依據本發明一實施例之穩壓器200的溫度變化示意圖。第3B圖係依據本發明一實施例之穩壓器200的工作電壓變化示意圖。第3A圖顯示穩壓器200隨著環境溫度的變化，其輸出電壓 V_o 幾乎不受溫度的影響而有太大的變化，依然維持穩定的輸出。環境溫度的模擬範圍約從 -40°C 到 125°C ，在第3A圖中可以看到，即使在環境溫度大範圍的變動下，輸出電壓 V_o 維持在 1.158V 附近，其變化範圍相當地小。第3A圖中的橫軸是溫度，單位是 $^{\circ}\text{C}$ ；縱軸是輸出電壓 V_o ，單位是伏特。

【0032】 第3B圖顯示穩壓器200在工作電壓改變的情況下，其輸出電壓 V_o 幾乎不受工作電壓的影響而有太大的變化。工作電壓模擬的範圍是約從 1.6V 到 3.6V ，即目前積體電路中較常用的規格電壓。在第3B圖中可以看到，即使在工作電壓大範圍的變動下，輸出電壓 V_o 依然維持在 1.156V 附近，其變化範圍亦相當地小。第3B圖中的橫軸是工作電壓，單位是伏特；縱軸是輸出電壓 V_o ，單位是伏特。因此，穩壓器200於不同的溫度及工作電壓下，皆能維持近乎定值的輸出電壓 V_o 。

【0033】 參考第4圖，第4圖係依據本發明一實施例之積體電路400的示意圖。在第4圖中，積體電路400包括至少一功能

區塊 401，每一功能區塊 401 具有如第 2 圖所示的穩壓器 200，穩壓器 200 提供一穩定的輸出電壓至每一功能區塊 401 的電路使用。其中，功能區塊 401 可以是矽智財 (silicon intellectual property) 的各種數位或類比電路，例如是：邏輯電路、鎖相迴路、偏壓電路、振盪器其中之一或其組合，然本發明不限於此。

【0034】 綜上所述，本發明提供了一種穩壓器及具有穩壓器的積體電路。本發明提供的穩壓器在使用最精簡的電路架構即可達成所需之穩壓目的。僅使用一 N 型金氧半場效電晶體及一電阻即可完成穩壓控制，且不需援引外部的參考電壓。相較於傳統式的低壓差穩壓器，本發明使用 N 型金氧半場效電晶體取代運算放大器當作比較器，因為不使用運算放大器，具有省電的效果。並且，本發明之穩壓器的電路架構簡單，其穩定度之補償也比傳統式低壓差穩壓器來的容易，且具有節省面積、反應快、補償容易等優點，在積體電路中適合用於個別功能區塊使用。

【0035】 雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟悉此項技藝者，在不脫離本發明之精神和範圍內，當可做些許更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【符號說明】

【0036】

100~低壓差穩壓器；

101、201~定電流源；

102~運算放大器；

200~穩壓器；

400~積體電路；

401~功能區塊；

C1~輸出電容；

I1~偏壓電流；

M1、M2~電晶體；

N1、N2~節點；

Q1~電晶體；

R1~電阻；

RL~負載；

VDD~工作電壓

V_o~輸出電壓。

公告本

發明摘要

【發明名稱】 單一電晶體控制的穩壓器及應用此穩壓器的積體電路
REGULATOR CONTROLLED BY SINGLE
TRANSISTOR AND INTEGRATED CIRCUIT USING
THE SAME

【中文】

本發明提供一種單一電晶體控制的穩壓器，包括一定電流源，耦接一第一節點，用以提供一偏壓電流；一第一電晶體，具有一汲極端，耦接至第一節點，一閘極端，耦接至一第二節點，和一源極端；一電阻，串接於第一電晶體的源極端及一接地端之間；一第二電晶體，具有一汲極端，耦接至一工作電壓節點，一閘極端，耦接至第一節點，一源極端，耦接至第二節點，用以提供一輸出電壓；其中，第一電晶體控制第二電晶體，使輸出電壓維持穩定。

【英文】

The present disclosure provides a regulator, controlled by single transistor, which includes a current source, a first transistor, a resistor and a second transistor. The current source is coupled to a first node for providing a bias current; the first transistor has a drain terminal coupled to the first node, a gate terminal coupled to an second node, and a source terminal; the resistor is connected in series between the source terminal of the first transistor and a ground terminal; the second transistor

has a drain terminal coupled to a working voltage node, a gate terminal coupled to the first node, and a source terminal coupled to the second node for providing an output voltage; wherein, the first transistor controls the second transistor so as to maintain a stable output.

【代表圖】

【本案指定代表圖】：第（ 2 ）圖。

【本代表圖之符號簡單說明】：

200~穩壓器；

201~定電流源；

C1~輸出電容；

I1~偏壓電流；

M1、M2~電晶體；

N1、N2~節點；

R1~電阻；

RL~負載；

VDD~工作電壓

V_o~輸出電壓。

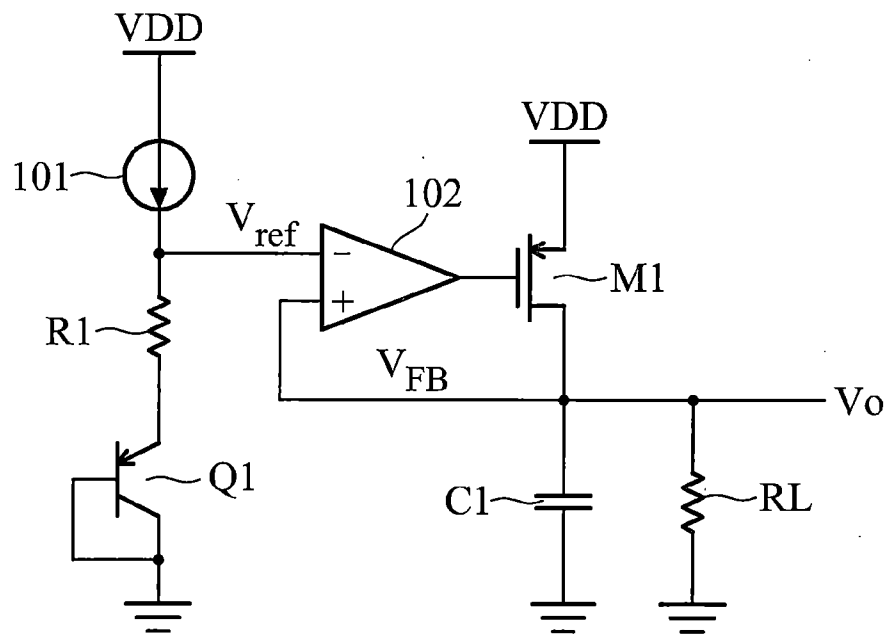
【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無。

變化影響。

- 6.如申請專利範圍第1項所述的穩壓器，其中該輸出電壓輸出至一負載電路，該負載電路可以是邏輯電路、鎖相迴路、偏壓電路、振盪器其中之一或其組合。
- 7.如申請專利範圍第1項所述的穩壓器，其中該第二電晶體為一功率電晶體。
- 8.如申請專利範圍第1項所述的穩壓器，其中該穩壓器為一低壓差穩壓器，整合於一積體電路中。
- 9.一種積體電路，包括：
至少一功能區塊，該至少一功能區塊具有如申請專利範圍第1項至第8項中任一項的穩壓器，該穩壓器提供一穩定的輸出電壓至該至少一功能區塊的電路使用。
- 10.如申請專利範圍第9項所述的積體電路，其中該至少一功能區塊可以是邏輯電路、鎖相迴路、偏壓電路、振盪器其中之一或其組合。

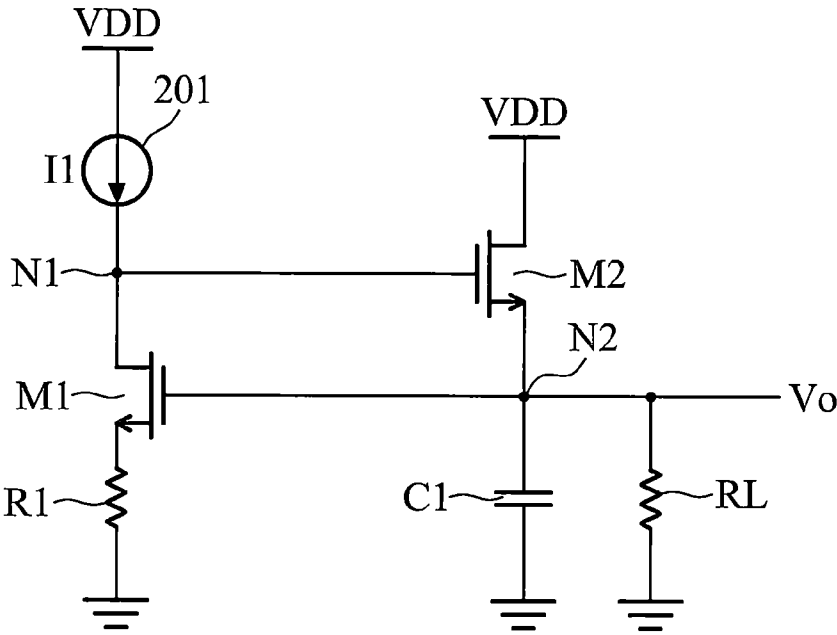
圖式

100

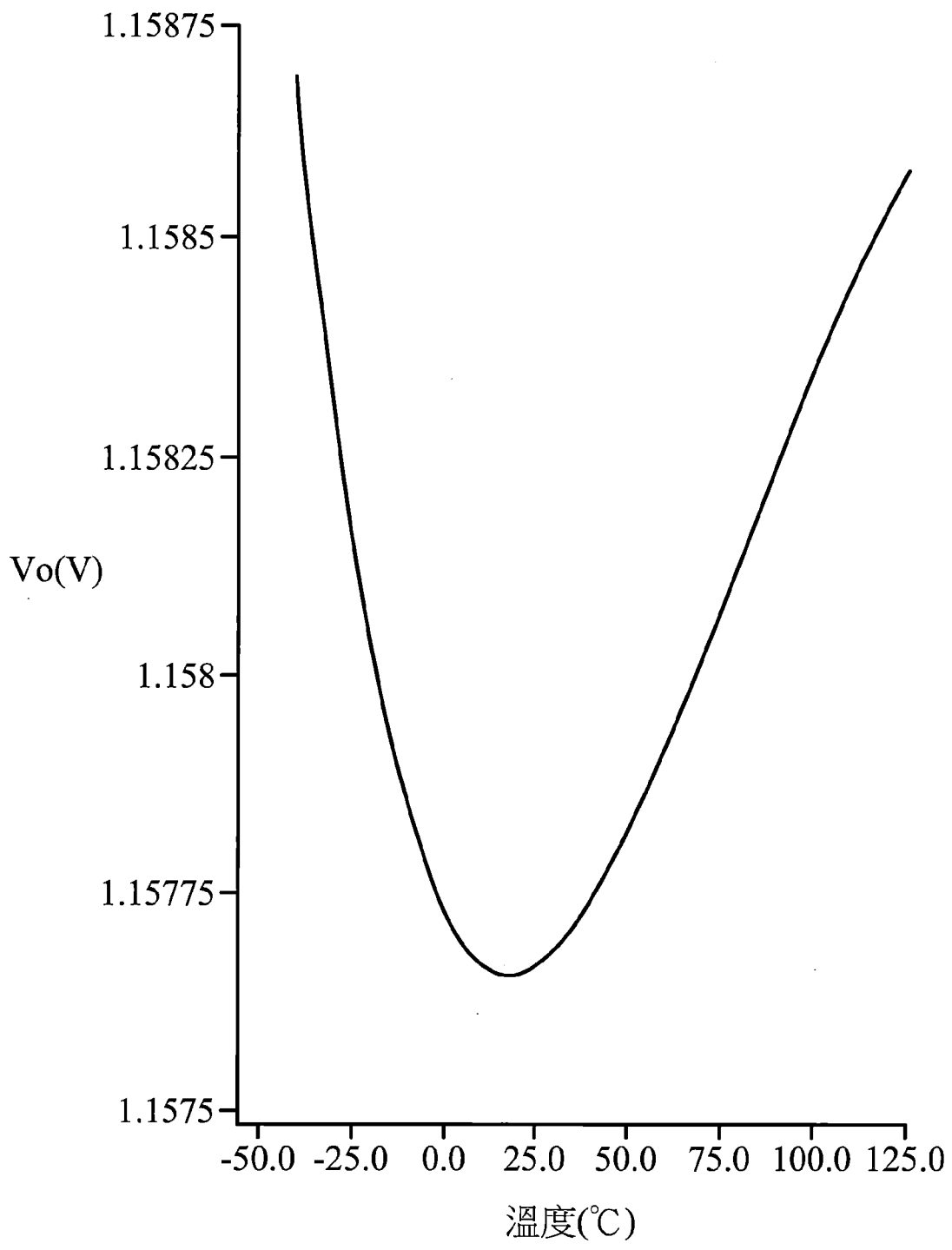


第 1 圖

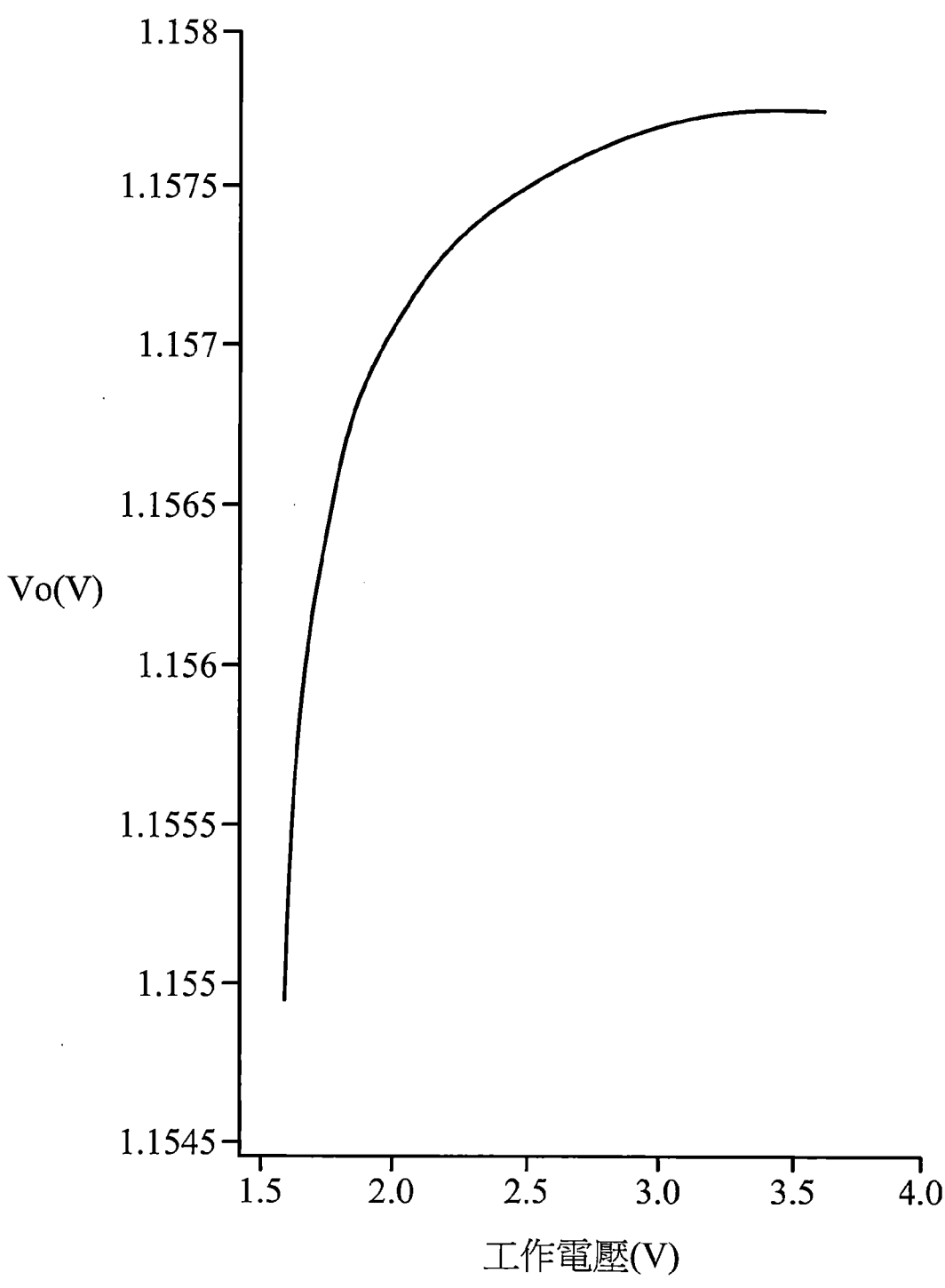
200



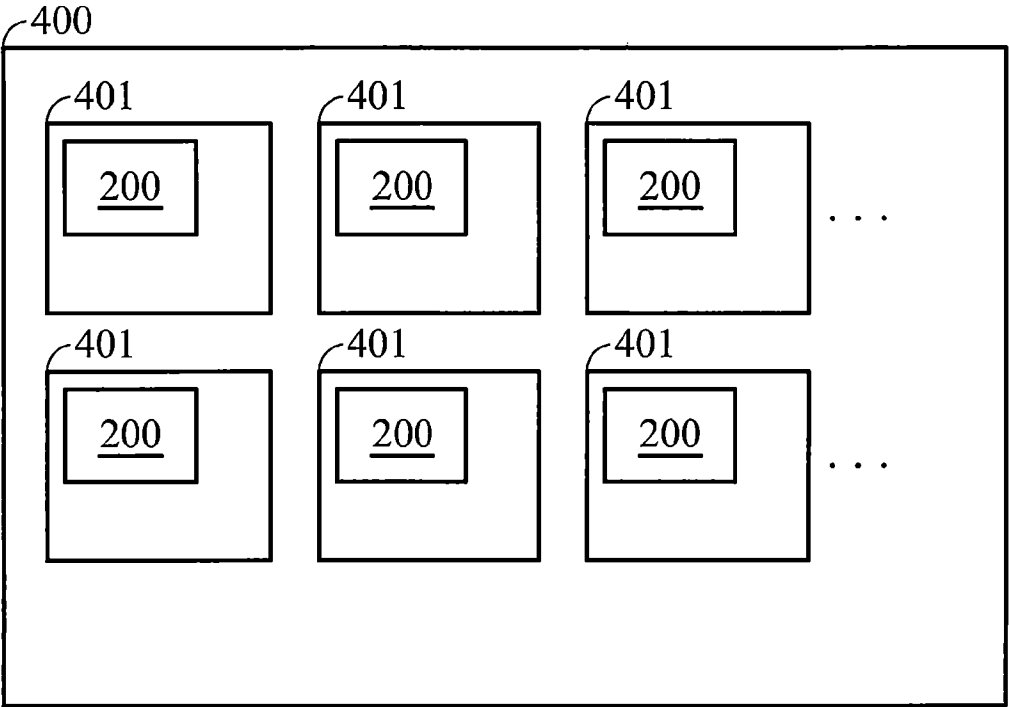
第 2 圖



第 3A 圖



第 3B 圖



第 4 圖

申請專利範圍

1.一種穩壓器，包括：

一定電流源，耦接一第一節點，用以提供一偏壓電流；
一第一電晶體，具有一汲極端，耦接至該第一節點，一閘極端，耦接至一第二節點，和一源極端；
一電阻，串接於該第一電晶體的源極端及一接地端之間；
一第二電晶體，具有一汲極端，耦接至一工作電壓節點，一閘極端，耦接至該第一節點，一源極端，耦接至該第二節點，用以提供一輸出電壓；
其中，該第一電晶體控制第二電晶體，使該輸出電壓維持穩定，且該第一節點不連接至該第二節點。

2.如申請專利範圍第1項所述的穩壓器，其中該輸出電壓等於該第一電晶體的閘極-源極電壓(V_{GS})加上該電阻的壓降，而該第一電晶體的該閘極-源極電壓由該偏壓電流決定。

3.如申請專利範圍第1項或第2項所述的穩壓器，其中該第一電晶體及該第二電晶體皆為N型金氧半場效電晶體。

4.如申請專利範圍第2項所述的穩壓器，其中藉由該輸出電壓回授至該第一電晶體的該閘極端，以調整該第一節點的電壓，以控制該第二電晶體的該閘極端，使該輸出電壓維持穩定輸出不受該工作電壓的變化影響。

5.如申請專利範圍第2項所述的穩壓器，其中該第一電晶體之閘極-源極電壓具有負溫度係數，該第一電晶體的該閘極-源極電壓隨溫度上升而下降，而該定電流源具有正溫度係數，該電阻的壓降隨溫度上升而上升，使該輸出電壓不受溫度的