



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2017년06월07일

(11) 등록번호 10-1744129

(24) 등록일자 2017년05월31일

(51) 국제특허분류(Int. Cl.)

G02B 19/00 (2006.01) H01L 33/54 (2010.01)

(21) 출원번호 10-2012-7023868

(22) 출원일자(국제) 2010년12월28일

심사청구일자 2015년07월21일

(85) 번역문제출일자 2012년09월12일

(65) 공개번호 10-2013-0036197

(43) 공개일자 2013년04월11일

(86) 국제출원번호 PCT/EP2010/070820

(87) 국제공개번호 WO 2011/098191

국제공개일자 2011년08월18일

(30) 우선권주장

102010007751.8 2010년02월12일 독일(DE)

(56) 선행기술조사문헌

CN101420008 A*

US20090032827 A1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

오스람 옵토 세미컨덕터스 게엠베하

독일 레겐스부르크 라이브니츠슈트라쎄 4 (우:93055)

(72) 발명자

브릭, 페터

독일 93051 레겐스부르크 치게츠도르페 슈트라쎄 4

(74) 대리인

특허법인 남앤드남

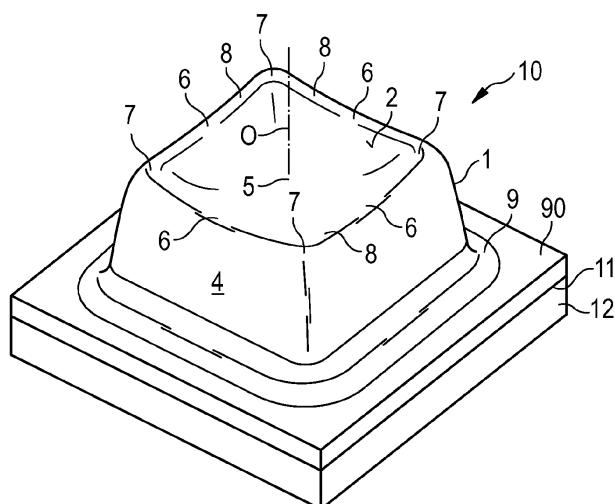
전체 청구항 수 : 총 14 항

심사관 : 정향남

(54) 발명의 명칭 광전자 반도체 소자, 조명 장치, 그리고 렌즈

(57) 요 약

광전자 반도체 소자(10)의 적어도 한 가지 실시 예에서, 상기 광전자 반도체 소자는 하나의 기판(12) 그리고 적어도 하나의 광전자 반도체 칩(13)을 구비한다. 상기 반도체 칩(13)은 기판(12)에 부착되어 있고, 상기 기판으로부터 멀어져서 마주한 방사선 통과 면(14)을 구비하며, 이때 상기 방사선 통과 면(14)에 의해서 하나의 평면(P)이 규정되었다. 또한, 상기 광전자 반도체 소자(10)는 방사선 방출 면(2)을 갖는 렌즈(1)도 포함한다. 각각 상기 평면(P) 위에서의 높이(h)와 관련하여, 상기 렌즈(1)는 극소값(5) 그리고 두 개 이상의 극대값(7) 그리고 두 개 이상의 연결 제방(8)(connecting embankment)을 구비한다. 상기 연결 제방(8)들은 각각 하나의 극대값(7)으로부터 다른 하나의 극대값(7)까지 연장되며, 상기 극소값(5)보다는 높고 상기 연결 제방(8)에 인접하는 극대값(7)들보다는 낮은 안장점(6)(saddle point)을 각각 하나씩 포함한다.

대 표 도 - 도1a

명세서

청구범위

청구항 1

하나의 방사선 방출 면(2) 및 하나의 광학 축(0)을 구비한 조명 장치(100)를 위한 광전자 반도체 소자(10)용 렌즈(1)로서,

상기 방사선 방출 면(2)은 4개의 연결 제방(8)들 및 상기 연결 제방(8)들에 의해 둘러싸인 중앙 영역(3)으로 이루어지고,

상기 방사선 방출 면(2)은 상기 중앙 영역(3)에 배치되는 정확히 하나의 극소값(5) 및 상기 4개의 연결 제방(8)들이 서로 연결되는 위치에 놓이는 4개의 국부적인 극대값(7)들을 가지며,

상기 극대값(7)들은 평면도 상으로 볼 때 상기 렌즈(1)의 모서리들에 위치하고, 이때 상기 렌즈(1)는 모서리들이 라운딩 처리된 직사각형의 기본 형상을 가지며,

상기 극소값(5)은 상기 연결 제방(8)들 및 상기 중앙 영역(3)에서 상기 광학 축(0)을 따른 방사 방향에서의 상기 렌즈(1)의 높이가 가장 낮다는 것을 의미하며,

상기 극대값(7)들은 상기 연결 제방(8)들 및 상기 중앙 영역(3)에서 상기 광학 축(0)을 따른 방사 방향에서의 상기 렌즈(1)의 높이가 가장 높은 것을 의미하며,

상기 연결 제방(8)들 각각은 상기 극대값(7)들 중 하나로부터 상기 극대값(7)들 중 다른 하나로 연장되고, 상기 4개의 연결 제방(8)들은 상기 극대값(7)들과 함께 상기 극소값(5)을 가로 방향으로 완전히 둘러싸며,

상기 연결 제방(8)들 각각은 하나의 안장 점(6)을 가지며, 상기 안장 점(6)은 상기 광학 축(0)을 따른 방사 방향에서 상기 극소값(5)보다 높고 상기 연결 제방(8)에 인접하는 극대값(7)들보다 낮으며,

상기 렌즈(1)는 정확하게 하나의 방사선 방출 면(2)을 가지며, 상기 방사선 방출 면(2)은 상기 렌즈(1)의 방사선 방출 면(2)이 모서리들 및 에지를 없이 미분 가능한 2차원 함수에 의해 기술될 수 있도록 매끄럽고,

상기 중앙 영역(3)에서 상기 렌즈(1)의 방사선 방출 면(2)의 평균 곡률(K)의 크기는 상기 극대값(7)들에서의 곡률보다 그리고 상기 안장 점(6)들에서의 곡률보다 작고,

상기 방사선 방출 면(2)은 상기 중앙 영역(3)에서 전적으로 오목하게 만곡되고 상기 중앙 영역(3)을 완전하게 둘러싸는 가장자리 영역(4)에서 전적으로 볼록하게 만곡되며,

상기 가장자리 영역(4)에 대한 상기 중앙 영역(3)의 경계는 상기 방사선 방출 면(2)의 곡률 부호가 변화하는 라인을 따라 연장되고,

상기 극대값(7)들 및 상기 안장 점(6)들은 각각 상기 가장자리 영역(4)에 놓이며,

상기 곡률(K)의 크기는 가로 방향으로 상기 극대값(7)들 및 상기 연결 제방(8)들의 피크 라인에 의해 둘러싸인 상기 방사선 방출 면(2)의 영역의 외측의 영역에서 최대이고, 그리고

상기 극대값(7)들에서 상기 곡률(K)의 크기는 상기 안장 점들(6)에서의 곡률의 크기보다 작은,

렌즈.

청구항 2

조명 장치(100)를 위한 광전자 반도체 소자(10)로서,

기판(12),

상기 기판(12)에 부착되어 있고, 상기 기판(12)으로부터 떨어져서 마주한 방사선 통과 면(14)을 갖는 적어도 하나의 광전자 반도체 칩(13) — 이때 상기 방사선 통과 면(14)에 의해서 하나의 평면(P)이 규정됨 —, 및

제 1 항에 따른 렌즈(1)

를 구비하는,
광전자 반도체 소자.

청구항 3

제 2 항에 있어서,
상기 평면(P)에서 렌즈(1)의 가로 치수(L)는 동일한 방향을 따라서 연장되는 상기 반도체 칩(13)의 가로 연장부(D)의 최대 10배에 달하며,
이때 상기 방사선 방출 면(2)은 단일의 연결된 매끄러운 면인,
광전자 반도체 소자.

청구항 4

제 2 항에 있어서,
상기 두 개 극대값(7)의 간격(T)은 동일한 방향을 따라 상기 평면(P)에서 측정된 렌즈 가로 치수(L)의 0.4배 이상 0.9배 이하인,
광전자 반도체 소자.

청구항 5

제 4 항에 있어서,
상기 평면(P)을 기준으로 할 때 상기 안장 점(6)들의 높이(H_s)는 각각 상기 극소값(5)의 높이(H_{min})의 1.05배 이상 2.0배 이하인,
광전자 반도체 소자.

청구항 6

제 2 항에 있어서,
상기 평면(P)을 기준으로 할 때 상기 극대값들의 높이(H_{max})는 각각 상기 극소값(5)의 높이(H_{min})의 1.05배 이상 2.25배 이하인,
광전자 반도체 소자.

청구항 7

제 5 항에 있어서,
상기 평면(P)을 기준으로 할 때 상기 극소값(5)의 높이(H_{min})는 상기 반도체 칩(13)의 에지 길이(E)의 0.6배 이상 4.0배 이하인,
광전자 반도체 소자.

청구항 8

제 2 항에 있어서,
상기 평면(P)을 기준으로 하는 상기 렌즈(1)의 방사선 방출 면(2)의 높이(h)는

$$h(x,y)=a_0+a_1x+a_2y+a_3(x^2+y^2)+a_4(x^4+y^4)+a_5x^2y^2+a_6(x^6+y^6)+a_7(x^4y^2+x^2y^4)+a_8(x^8+y^8)$$
 형식의 다항식에 의해 상기 방사선
방출 면(2)의 국부적인 개별 실제 높이 $h(x,y)$ 의 최대 0.05배의 허용 오차에서 근사치로 계산될 수 있는,
광전자 반도체 소자.

청구항 9

제 8 항에 있어서,

적어도 계수들 a_0 , a_3 , a_5 및 a_7 은 0이 아닌,

광전자 반도체 소자.

청구항 10

제 2 항에 있어서,

상기 반도체 칩(13)의 방사선 통과 면(14)을 통과하는 광학 축(0)의 통과 점을 기준으로 할 때 상기 광학 축(0)과 상기 안장 점(6)들 사이에 형성되는 각($\theta 2$)은 30° 이상 50° 이하이며, 그리고 상기 광학 축(0)과 상기 극대값(7)들 사이에 형성되는 각($\theta 1$)은 35° 이상 60° 이하이며, 이때에는 $\theta 2 < \theta 1$ 의 관계가 적용되는,

광전자 반도체 소자.

청구항 11

제 2 항에 있어서,

상기 렌즈(1)는 상기 기판(12) 및 상기 반도체 칩(13)에 일체로 형성된 캐스팅 바디(casting body)인,

광전자 반도체 소자.

청구항 12

제 8 항 또는 제 9 항에 있어서,

상기 다항식에서 계수 a_1 및 a_2 를 제외한 모든 계수는 0이 아니고, 이때 계수 a_0 , a_3 , a_6 은 > 0 이고 그리고 계수 a_4 , a_5 , a_7 및 a_8 은 < 0 이며, 계수 a_5 의 크기는 계수 a_4 의 크기보다 더 크고, 상기 계수 a_4 의 크기는 계수 a_7 의 크기보다 더 작은,

광전자 반도체 소자.

청구항 13

하나의 연결 플레이트(15) 그리고 제 2 항에 따른 복수의 광전자 반도체 소자(10)를 구비한 조명 장치(100)로서,

상기 반도체 소자(10)들의 적어도 일부가 상기 연결 플레이트(15) 상에서 규칙적인 격자의 격자 점들에 배치된, 조명 장치.

청구항 14

제 13 항에 있어서,

상기 연결 플레이트(15)에 대하여 10 mm 이상 100 mm 이하의 거리(W)를 두고 설치된 분산 플레이트(17)를 포함 하며,

이때 상기 반도체 소자(10) 쪽을 향하는 상기 연결 플레이트(15)의 상부 면(16)은 완전 반사(정(正) 반사; specular) 방식 또는 확산 반사 방식으로 형성되었으며, 그리고

이때 상기 규칙적인 격자의 격자 상수(G)는 20 mm 이상 200 mm 이하인,
조명 장치.

청구항 15

삭제

발명의 설명

기술 분야

[0001] 본 발명은 렌즈에 관한 것이다. 더 나아가 본 발명은 상기와 같은 렌즈를 구비한 광전자 반도체 소자 그리고 이와 같은 광전자 반도체 소자를 구비한 조명 장치와도 관련이 있다.

배경 기술

[0002] 간행물 DE 10 2006 050 880 A1호에는 광전자 소자 및 조명 장치가 개시되어 있다.

발명의 내용

[0003] 본 발명의 한 가지 해결 과제는, 간격을 두고 배치된 면을 균일하게 조명하는 렌즈를 제공하는 것이다. 또 다른 한 가지의 해결 과제는, 상기와 같은 렌즈를 구비한 반도체 소자 그리고 이와 같은 반도체 소자를 구비한 조명 장치를 제공하는 것이다.

[0004] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 광전자 반도체 소자는 기판 상부 면을 갖는 하나의 기판을 포함한다. 상기 기판은 바람직하게 세라믹, 유리, 금속 코어 보드 또는 프린트 회로 보드를 포함하거나 또는 이와 같은 재료들로 이루어진다. 상기 기판은 전기 콘택팅을 위한 장치들을 구비할 수 있는데, 예를 들면 기판 상부 면 및/또는 상기 기판 상부 면에 마주 놓인 기판 하부 면의 부분 영역들 내에 있는 도전성 코팅 및 관통 홀을 구비할 수 있다.

[0005] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 광전자 반도체 소자는 기판 상부 면에 부착된 적어도 하나의 광전자 반도체 칩을 포함한다. 바람직하게 상기 반도체 칩으로서는 발광 다이오드가 사용된다. 특히 상기 반도체 칩은 적어도 하나의 무기 반도체 재료를 기본으로 한다. 선택적으로 상기 반도체 칩은 변환 소자를 포함하며, 이 경우 상기 변환 소자는 상기 반도체 칩의 활성 반도체 층 안에서 발생하는 전자기 방사선을 다른 파장의 방사선으로 적어도 부분적으로 변환할 목적으로 설치되었다.

[0006] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 반도체 칩은 특히 기판 상부 면으로부터 떨어져서 마주한 방사선 통과 면을 구비한다. 상기 방사선 통과 면은 반도체 칩의 주요 면이고, 특히 기판 상부 면에 대하여 평행하게 방향 설정되어 있다. 또한, 상기 방사선 통과 면에 의해서는 하나의 평면이 규정되었다. 특히 상기 방사선 통과 면은 상기 평면의 한 부분이며, 이 경우 상기 방사선 통과 면의 주(主) 연장 방향은 상기 평면 안에 놓여 있다. 예를 들어 상기 평면은 반도체 칩의 반도체 층 시퀀스의 성장 방향에 대하여 수직으로 방향 설정되어 있으며, 이 경우 상기 평면은 이 평면이 대략 평균 산정에 의해서 예컨대 표면 주름 구조물을 너머까지 나타나는 상기 방사선 통과 면의 보상 평면이 될 수 있도록 방사선 통과 면을 절단한다.

[0007] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 광전자 반도체 소자는 적어도 하나의 렌즈를 구비한다. 상기 렌즈는 기판으로부터 떨어져서 마주한 상기 렌즈의 제한 면인 방사선 방출 면을 포함한다. 바람직하게 상기 방사선 방출 면은 연결되어 있는 평탄한 면으로서, 반도체 칩에 의해 발생하는 방사선이 완전히 또는 대부분 상기 면을 통해서 반도체 소자를 벗어나게 된다. 상기 렌즈는 바람직하게 정확하게 하나의 방사선 방출 면을 구비한다. 평탄하다라는 표현은 상기 방사선 방출 면이 모서리들 및 에지들을 갖지 않고/갖지 않거나 미분 될 수 있다는 것으로 이해할 수 있다. 상기 렌즈는 적어도 반도체 칩 내에서 발생하는 방사선의 한 부분을 투과시킬 수 있는데, 바람직하게는 투명하다. 상기 방사선 방출 면의 각각의 점을 위해서 높이가 지시될 수 있다. 상기 높이는 반도체 칩의 방사선 통과 면에 의해서 규정된 평면에 대한 상기 방사선 방출 면의 상응하는 점의 간격을 상기 평면에 대하여 수직인 한 가지 방향으로 측정한 결과이다.

[0008] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 렌즈는 극소값을 갖는다. 상기 극소값은 특히 렌즈의 중앙 영역에 있다. 상기 중앙 영역은 바람직하게 오목하게 휘어져 있고, 바람직하게 볼록하게 휘어진 에지 영역에 의해서 둘러싸여 있다. 극소값은 상기 극소값의 적어도 하나의 국부적인 주변에서 상기 방사선 방출 면의 높이가 평면을 기준으로 할 때 가장 작다는 것을 의미한다.

[0009] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 렌즈는 광학 축을 구비한다. 예컨대 상기 광학 축은 반도체 칩의 방사선 통과 면에 의해서 규정된 평면에 대하여 수직으로 방향 설정되어 있고, 상기 렌즈의 적어도 하나의 대칭 평면 안에 배치되어 있는 하나의 직선 또는 하나의 대칭 축을 형성한다. 바람직하게 상기 광학 축은 중앙 영역에서, 특히 극소값에서 렌즈의 방사선 방출 면을 통과한다.

[0010] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 렌즈는 두 개 이상의 국부적인 극대값을 가지며, 상기 극대값들은 바람직하게 볼록하게 휘어진 가장자리 영역에 놓여 있다. 다른 말로 표현하

자면, 상기 극대값들은 극소값보다 광학 축에 대하여 더 큰 간격을 갖는다. 극대값은 방사선 통과 면에 의해서 규정된 평면을 기준으로 하여 방사선 방출 면에 있는 주변과 비교할 때 더 큰 높이를 갖는 방사선 방출 면의 한 영역이다. 바람직하게 상기 극대값들은 평면도 상으로 볼 때 각각 렌즈의 에지 영역에 존재한다.

[0011] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 렌즈는 적어도 하나의, 특히 바람직하게는 두 개 이상의 연결 제방을 구비한다. 상기 연결 제방들은 렌즈의 산마루 형태로 용기된 구조물로서, 방사선 방출 면의 하나의 극대값으로부터 다른 하나의 극대값까지 연장된다. 상기 연결 제방들의 피크 라인(peak line)은 방사선 통과 면에 의해서 규정된 평면을 기준으로 할 때 방사선 방출 면의 극소값보다 더 높고, 상기 연결 제방에 인접하는 극대값들보다 더 낮다. 상기 피크 라인 영역 또는 상기 연결 제방들의 최고점 영역에서 상기 연결 제방들은 특히 횡단면 상으로 볼 때 포물선 형태의 형상을 갖는다. 극소값은 연결 제방들에 의해서 그리고/또는 극대값들에 의해서 완전히 에워싸이거나 둘러싸일 수 있다. 또한, 상기 피크 라인은 특히 평면도 상으로 볼 때에는 하나의 직선일 수도 있다.

[0012] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 각각의 연결 제방은 하나의 안장 점(saddle point)을 갖는다. 상기 안장 점은 극소값보다 더 높게 그리고 상기 연결 제방에 인접하는 극대값보다 더 낮게 놓여 있다. 상기 안장 점은 연결 제방의 피크 라인의 가장 낮은 점일 수 있는 동시에 광학 축으로부터 멀어지는 방사 방향을 따라서 방사선 방출 면의 최고점일 수도 있다.

[0013] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 렌즈의 방사선 방출 면은 미분 가능한 2차원 함수에 의해서 기술될 수 있고/있거나 근사 될 수 있다. 특별히 상기 2차원이 의미하는 바는, 상기 함수가 예를 들어 반도체 칩의 방사선 통과 면 또는 상기 방사선 통과 면에 대하여 평행한 하나의 평면을 설정할 수 있는 두 개의 변수에 의존한다는 것이다, 그리고 상기 함수가 상기 방사선 통과 면 또는 상기 평면에 대하여 수직인 방향으로 하나의 좌표에 대해서 하나의 함숫값을 제공한다는 것이다. 다시 말하자면, 특히 렌즈의 방사선 방출 면의 평균 과정은 상기 함수에 의해서 재현될 수 있다. 예를 들어 상기 함수는 렌즈를 제조하는 캐스팅 몰드의 형상에 상응한다. 다른 말로 표현하자면, 상기 미분 가능한 함수는 방사선 방출 면의 목표 형상일 수 있다. 상기 목표 형상으로부터 제조와 관련해서 또는 렌즈 재료 내부에서의 불균일성으로 인해 상대적으로 더 작은 편차들이 나타날 수 있다.

[0014] 방사선 방출 면이 상기와 같은 미분 가능한 함수에 의해서 재현될 수 있다면, 방사선 방출 면을 재현하는 상기 함수와 관련된 극소값, 극대값 및 안장 값과 같은 용어들에는 바람직하게 이들의 수학적인 의도에서의 의미가 내포되어 있다. 특히 이 경우 극소값 및 극대값 내에서는 상기 함수의 1차 도함수가 0이고, 상기 극소값 그리고 극소값에서는 2차 도함수의 연산 부호 교체가 이루어진다.

[0015] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 광전자 반도체 소자는 조명 장치를 위해서 제공되었고, 하나의 기판 그리고 적어도 하나의 광전자 반도체 칩을 구비한다. 상기 반도체 칩은 기판에 부착되어 있고, 상기 기판으로부터 떨어져서 마주한 방사선 통과 면을 구비하며, 상기 방사선 통과 면에 의해서는 하나의 평면이 규정된다. 그밖에, 본 발명에 따른 광전자 반도체 소자는 방사선 방출 면을 구비한 렌즈도 포함한다. 각각 상기 평면 위에서의 높이와 관련하여, 상기 렌즈는 특히 방사선 방출 면의 중앙 영역에 하나의 극소값을 그리고 두 개 이상의 극부적인 극대값 및 두 개 이상의 연결 제방(connecting embankment)을 구비한다. 상기 연결 제방들은 각각 하나의 극대값으로부터 다른 하나의 극대값까지 연장되며, 상기 극소값보다 높고 상기 연결 제방에 인접하는 극대값보다 낮은 안장점(saddle point)을 각각 하나씩 포함한다. 바람직하게 상기 렌즈는 예를 들어 사출 성형 방식 또는 트랜스퍼 몰딩(transfer molding) 방식을 통해서 반도체 칩에 그리고 기판에 일체로 형성된다.

[0016] 다른 말로 표현하자면, 본 발명에 따른 광전자 반도체 소자는 바람직하게 중앙 영역의 주변을 둘러싸는 가장자리가 일정한 높이를 갖지 않는 하나의 렌즈를 포함한다. 그럼으로써 일정한 높이를 갖는 가장자리를 구비하는 렌즈의 경우보다 더 큰 방사선 비율이 광학 축으로부터 멀어지는 가로 방향으로 방출되며, 이때 상기 가로 방향은 상기 광학 축 및 극대값들 중에 하나의 극대값에 의해서 규정되었다. 반도체 소자들이 예를 들어 정방형의 그리드(grid) 내에서 조명 장치의 연결 플레이트 상에 배치됨으로써, 결과적으로 이웃하는 반도체 소자들의 간격이 대각 방향으로 확대되면, 상기와 같은 렌즈를 통해서는 더 많은 방사선이 대각 방향을 따라서 방출될 수 있고, 그로 인해 조명될 면이 더욱 균일하게 조명될 수 있다.

[0017] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 방사선 통과 면에 의해 규정된 평면에서 측정된 상기 렌즈의 가로 치수는 동일한 방향을 따라서 연장되는 반도체 칩의 가로 연장부의 최대 10배에 달한다. 특히 상기 렌즈의 가로 치수는 반도체 칩의 가로 연장부의 최대 5배 또는 최대 3배에 달한다. 다른 말

로 표현하자면, 렌즈의 가로 치수는 반도체 칩의 가로 연장부와 비교할 수 있다. 다시 말해 렌즈는 비교적 작게 형성되었다.

[0018] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 평면에서 측정된 렌즈의 가로 치수는 동일한 방향에서 측정된 반도체 칩의 가로 방향 연장부보다 적어도 1.5배 또는 적어도 2배 더 크다. 바람직하게 상기 렌즈의 가로 치수는 반도체 칩의 가로 방향 연장부의 2.5배(2.5배 포함) 내지 3.5배이다.

[0019] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 이웃하는 두 개 극대값의 간격은 상기 렌즈의 최대 가로 치수의 0.4배(0.4배 포함) 내지 0.9배에 달한다. 이때 렌즈의 치수는 방사선 통과 면에 의해 규정된 평면에서 그리고 두 개 극대값의 간격과 동일한 방향을 따라서 결정될 수 있다. 다른 말로 표현하자면, 반도체 소자에 대한 평면도 상으로 볼 때 두 개 극대값의 간격은 렌즈의 가로 치수와 마찬가지로 결정된다. 상기 극대값들의 간격은 특히 렌즈 가로 치수의 0.5배(0.5배 포함) 내지 0.85배이다.

[0020] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 안장 점의 높이(H_S)는 상기 극소값의 높이(H_{min})의 적어도 1.05배, 바람직하게는 적어도 1.2배에 달한다. 대안적으로 또는 추가로 상기 안장 점의 높이(H_S)는 상기 극소값의 높이(H_{min})의 최대 2.0배 또는 최대 1.5배에 달한다.

[0021] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 평면을 기준으로 할 때 상기 극대값들의 높이(H_{max})는 각각 상기 극소값의 높이(H_{min})의 적어도 1.05배 또는 적어도 1.25배에 달한다. 대안적으로 또는 추가로 상기 극대값의 높이(H_{max})는 각각 상기 극소값들의 높이(H_{min})의 최대 2.25배 또는 1.75배에 달한다.

[0022] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 평면을 기준으로 할 때 상기 극소값의 높이(H_{min})는 반도체 칩의 에지 길이의 최대 4.0배 또는 최대 1.0배에 달한다. 대안적으로 또는 추가로 상기 극소값의 높이(H_{min})는 반도체 칩의 에지 길이의 적어도 0.6배 또는 적어도 0.8배에 달한다. 반도체 칩이 정방형으로 형성된 경우에, 상기 에지 길이는 평면도 상으로 볼 때 상기 반도체 칩의 측면 길이 또는 평균적인 측면 길이이다.

[0023] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 중앙 영역에서 렌즈의 방사선 방출 면의 평균 곡률의 크기는 극대값들에서의 그리고 안장 점에서의 곡률 크기보다 더 작다. 다른 말로 표현하자면, 방사선 방출 면은 중앙 영역과 비교할 때 극대값들 영역 및 안장 점 영역에서 더 많이 휘어져 있다.

[0024] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 상기 방사선 방출 면의 곡률 크기는 상기 안장 점 또는 극대값보다 광학 축으로부터 더 멀리 떨어져 있는 상기 렌즈의 방사선 방출 면의 바로 그 장소에서 최댓값을 갖는다. 이때 렌즈는 횡단면에서 볼 수 있으며, 이 경우 상기 횡단면은 광학 축에 대하여 평행하게 그리고 상기 광학 축을 통과해서 그리고 상응하는 안장 점 또는 상응하는 극대값을 통과해서 뻗는다. 다른 말로 표현하자면, 최대 곡률은 극대값 또는 안장 점에 존재하지 않고, 오히려 광학 축으로부터 멀리 떨어져 있는 방사선 방출 면의 한 장소에 존재한다. 가로 방향 곡률의 크기는 바람직하게 연결 제방들의 퍼크 라인 및 극대값들에 의해서 둘러싸인 상기 방사선 방출 면의 한 영역 외부에 놓인 영역에서 최대이다.

[0025] 본 발명에 따른 광전자 반도체 소자의 적어도 한 가지 실시 예에 따르면, 광학 축과 안장 점 사이의 각($\theta 2$)은 반도체 칩의 방사선 통과 면을 통과하는 광학 축의 통과 점을 기준으로 할 때 30° (30° 포함) 내지 50° , 특히 35° 내지 45° 이다. 대안적으로 또는 추가로 광학 축과 극대값들 사이의 각($\theta 1$)은 상기 통과 점을 기준으로 할 때 35° (35° 포함) 내지 60° , 특히 40° (40° 포함) 내지 55° 이다. 또한, 상기 각($\theta 2$)은 각각 상기 각($\theta 1$)보다 더 작은 것이 바람직하다.

[0026] 더 나아가 본 발명에 따른 조명 장치 및 렌즈가 설명된다. 본 발명에 따른 조명 장치는 하나 또는 다수의 전술된 실시 예들과 관련하여 기술된 바와 같이 바람직하게 다수의 광전자 반도체 소자를 포함한다. 본 발명에 따른 렌즈는 예컨대 전술된 바와 같은 반도체 소자들의 한 가지 실시 예에서 설명되었다. 그렇기 때문에 광전자 반도체 소자에 대한 특징들은 조명 장치 그리고 렌즈에 대해서도 개시된 것으로 간주 되며, 그 역도 역시 마찬가지로 적용된다.

[0027] 본 발명에 따른 조명 장치의 적어도 한 가지 실시 예에 따르면, 상기 조명 장치는 다수의 광전자 반도체 소자 그리고 하나의 연결 플레이트를 포함한다. 상기 연결 플레이트로서는 회로 보드 및/또는 프린트 회로 보드가 사용될 수 있다. 상기 반도체 소자들의 적어도 한 부분은 상기 연결 플레이트 상에서 하나의 규칙적인 격자의

격자 점들에 배치되어 있다.

[0028] 본 발명에 따른 렌즈의 적어도 한 가지 실시 예에 따르면, 상기 렌즈는 조명 장치를 위한 광전자 반도체 소자용으로 제공되었고, 하나의 방사선 방출 면 및 하나의 광학 축을 구비한다. 상기 방사선 방출 면은 특히 상기 광학 축에 의해서 통과되는 그리고 특히 방사선 방출 면의 중앙 영역에 놓인 극소값을 갖는다. 또한, 상기 방사선 방출 면은 두 개 이상의 극대값 그리고 적어도 하나의, 특히 바람직하게는 두 개 이상의 연결 제방을 구비한다. 상기 연결 제방들을 통해서 극대값들 중에 각각 하나의 극대값이 극대값들 중에 다른 하나의 극대값과 제방 형태로 연결되어 있다. 상기 연결 제방들은 극대값들과 함께 상기 극소값을 가로 방향으로 완전히 둘러싼다. 각각의 연결 제방은 극소값보다 더 높고, 상기 연결 제방에 인접하는 극대값들보다 더 낮은 하나의 안장 점을 구비한다.

[0029] 본 출원서에 기술된 렌즈, 본 출원서에 기술된 광전자 반도체 소자 그리고 본 출원서에 기술된 조명 장치는 도면에 도시되어 있는 실시 예들을 참조하여 아래에서 더 상세하게 설명된다. 이때 동일한 도면 부호들은 개별 도면들에 도시된 동일한 소자들을 지시한다. 하지만, 상기 개별 소자들은 정확한 척도로 도시되지 않았으며, 오히려 이해를 돋기 위하여 과도하게 크게 도시될 수 있다.

도면의 간단한 설명

[0030] 도 1 내지 도 3, 도 8 및 도 12는 본 출원서에 기술된 광전자 반도체 소자의 실시 예들을 도시한 개략도이고,

도 4 내지 도 6 및 도 9는 본 출원서에 기술된 렌즈의 실시 예들을 도시한 개략도이며,

도 7은 렌즈의 한 가지 변형 예에 대한 개략도이고,

도 10 및 도 11은 본 출원서에 기술된 조명 장치의 실시 예들을 도시한 개략도이며, 그리고

도 13은 본 출원서에 기술된 광전자 반도체 소자의 광학 파 필드(far field)에서의 방출 특성을 도시한 개략도이다.

발명을 실시하기 위한 구체적인 내용

[0031] 도 1a에는 반도체 소자(10)에 대한 개략적인 사시도가 그리고 도 1b에는 반도체 소자(10)에 대한 평면도가 도시되어 있다. 또한, 도 2a에는 도 1b의 선 AA를 따라 절단한 단면도가 그리고 도 2b에는 도 1b의 선 BB를 따라 절단한 단면도가 도시되어 있다. 도 2c, 도 2d 및 도 2e에는 도 1에 따른 반도체 소자(10)의 렌즈(1)에 대한 곡률 반경(|K|)의 크기 그리고 높이(h)가 도시되어 있다.

[0032] 반도체 소자(10)는 예컨대 기판 상부 면(11)을 갖는 세라믹 기판(12)을 구비한다. 기판 상부 면(11)에는 방사선 통과 면(14)을 갖는 광전자 반도체 칩(13)이 부착되어 있다. 반도체 칩(13)으로서는 바람직하게 작동 중에 자외선 및/또는 가시 광선을 방출하는 발광 다이오드가 사용된다. 기판(12)은 또한 전기 단자(18)를 포함하며, 상기 전기 단자는 기판 상부 면(11)에 그리고 상기 기판 상부 면(11)에 마주 놓인 기판 하부 면에 부착되어 있고, 반도체 칩(13)의 전기적인 콘택팅을 목적으로 설치되었다. 기판(12)으로부터 떨어져서 마주한 상기 반도체 칩(13)의 방사선 통과 면(14)에 의해서는 기판 상부 면(11)에 대하여 평행하게 방향 설정된 평면(P)이 규정되었으며, 이때 상기 방사선 통과 면(14)은 상기 평면(P)의 한 부분이다.

[0033] 렌즈(1)는 예를 들어 사출 성형 방식 또는 트랜스퍼 몰딩 방식을 통해서 기판(12) 상에 형성되고, 기판(12)에 그리고 반도체 칩(13)에 형상 결합 방식으로 일체로 형성되었다. 다른 말로 표현하자면, 반도체 칩(13)과 렌즈(1) 사이에는 공기 캡이 전혀 형성되어 있지 않다. 렌즈(1)가 기판(12)에 일체로 형성되어 있기 때문에, 렌즈(1)에는 고정 장치가 형성되어 있지 않다. 다시 말해, 기판(12)에 대한 렌즈의 기계적인 고정은 특히 기판 상부 면(11) 및 전기 단자(18)와 렌즈(1) 재료의 접착력을 통해서 이루어진다.

[0034] 기판 상부 면(11)에서의 렌즈(1)의 접착 상태를 개선하기 위하여, 렌즈(1)에는 전체 기판 상부 면(11)에 걸쳐 있는 베이스(90)(base)가 제공되어 있다. 기판(12)으로부터 떨어져서 마주한 상기 베이스(90)의 상부 면은 바람직하게 기판 상부 면(11)에 대하여 평행하게 뻗는다. 렌즈(1)와 베이스(90) 사이의 천이 영역에는 가장자리 라운딩 처리부(9)가 형성되어 있으며, 상기 가장자리 라운딩 처리부를 통해서 렌즈(1)와 베이스(90) 사이에 원활한 천이 과정이 보증된다. 상기 가장자리 라운딩 처리부(9)에 의해서는 특히 재료 응력 그리고 렌즈(1) 내부에서 또는 상부에서 균열이 형성될 위험이 줄어들 수 있다. 상기 가장자리 라운딩 처리부(9)의 높이는 베이스(90)의 상부 면을 기준으로 할 때 그리고 상기 평면(P)을 기준으로 할 때 극대값(7)들의 높이의 예컨대 최대 25

% 또는 최대 15 %에 달한다.

[0035] 렌즈(1)는 방사선 방출 면(2)을 구비하며, 상기 방사선 방출 면을 통해서는 반도체 칩(13) 내에서 작동 중에 발생하는 방사선이 반도체 소자(10)를 벗어난다. 렌즈(1)의 광학 축(0)은 평면(P)에 대하여 수직으로, 바람직하게는 또한 중앙에서 반도체 칩(13)을 통과해서 뻗는다. 렌즈(1)의 한 중앙 영역(3)에는 극소값(5)이 존재한다. 상기 극소값(5) 영역에서는 방사선 방출 면(2)이 광학 축(0)에 의하여 통과되었다. 또한, 렌즈(1)는 네 개의 극대값(7) 그리고 네 개의 연결 제방(8)을 포함하고, 상기 연결 제방들은 상기 중앙 영역(3)에서 극소값(5)을 프레임 형태로 완전히 둘러싸며, 이와 관련해서는 특히 도 1b가 참조 될 수 있다. 극대값(7)들은 상기 평면(P)을 기준으로 할 때 각각 동일한 높이(H_{\max})에 놓여 있다. 각각 두 개의 극대값(7) 사이에서 연장되는 연결 제방(8)들은 안장 점(6)을 각각 하나씩 포함하며, 상기 안장 점은 극소값(5)보다 더 높고, 극대값(7)들보다 더 낮다.

[0036] 도 1b를 참조해보면, 렌즈(1)는 x-축 및 y-축에 의해서 평면도 상으로 볼 때 네 개의 4분원으로 분할되었다. 상기 렌즈(1)의 네 개의 4분원은 동일한 형태로 형성되었다. 평면도 상으로 볼 때 렌즈(1)는 모서리들이 라운딩 처리된 정방형의 기본 형성을 갖는다.

[0037] 반도체 칩(1)은 도 2a를 참조할 때 예를 들어 약 750 μm 의 애지 길이(E)를 갖는다. 도 2a에 따르면, 평면(P)에서 측정된 렌즈의 가로 치수(L)는 약 2,100 μm 이다. 극대값(7)들의 간격(T)은 약 1,500 μm 이고, 서로 마주 놓인 안장 점(6)들의 간격은 약 1,600 μm 이다. 렌즈(1)가 정방형의 수평 단면을 갖기 때문에, 도 2b의 단면도에 따른 반도체 칩(13)의 간격(T'), 가로 치수(L') 그리고 가로 연장부(D')는 각각 도 2a에 따른 경우보다 각각 팩터 $\sqrt{2}$ 만큼 더 크다. 극소값(5)의 높이(H_{\min})는 약 730 μm 이고, 안장 점(6)들의 높이(H_S)는 약 990 μm 이며, 그리고 극대값(7)들의 높이(H_{\max})는 대략 1,080 μm 이다. 도 2a를 참조할 때 기판(12)의 전체 가로 연장부는 거의 3.0 mm이다.

[0038] 도 2c에는 렌즈(1)의 방사선 방출 면(2)의 과정이 x-축을 따라서 도시되어 있으며, 평면(P) 위에서의 높이(h)에 대하여 mm로 표시되어 있다. 도 2d에는 도 1b의 선 BB를 따라서 상응하는 도면이 도시되어 있다. 마지막으로, 도 2e에는 도 1b의 선 AA 및 BB를 따라서 방사선 방출 면(2)의 곡률(|K|)의 크기가 도시되어 있다.

[0039] 평면(P)을 기준으로 하는 렌즈(1)의 방사선 방출 면(2)의 높이(h)는 8차 다항식에 의해서 결정될 수 있다. 특히 상기 다항식은 2차 함수이고,

$$h(x,y) = a_0 + a_1x + a_2y + a_3(x^2 + y^2) + a_4(x^4 + y^4) + a_5(x^2y^2) + a_6(x^6 + y^6) + a_7(x^4y^2 + x^2y^4) + a_8(x^8 + y^8)$$

의 형식을 갖는다.

[0041] 특히 전술된 일반식으로부터 얻어지는 값에서 높이 $h(x,y)$ 의 개별 실제 값은 최대 0.1배, 바람직하게는 최대 0.05배 또는 최대 0.02배의 허용 오차로 존재한다. 대안적으로 또는 추가로 상기 높이 $h(x,y)$ 에 대한 허용 오차는 최대 0.3 mm 또는 최대 0.1 mm이다.

[0042] 적어도 상기 계수들 a_0 , a_3 , a_5 및 a_7 은 $\neq 0$ 이다. 도 1에 따른 실시 예에서 계수 a_1 및 a_2 를 제외한 모든 계수는 $\neq 0$ 이다. 바람직하게 계수 a_0 , a_3 , a_6 은 > 0 이고 그리고/또는 계수 a_4 , a_5 , a_7 및 a_8 은 < 0 이다. 바람직하게 계수 a_5 의 크기는 계수 a_4 의 크기보다 더 크고, 상기 계수 a_4 의 크기는 재차 바람직하게 계수 a_7 의 크기보다 더 작다. 또한, 크기로 볼 때 계수 a_6 및 a_8 은 나머지 계수들보다 더 클 수 있으며, 이 경우에는 특히 계수 a_8 의 크기가 최대이다. 특별히 높이 $h(x,y)$ 에 대하여 제시된 허용 오차로써는 도 1에 따른 렌즈에 대하여 다음과 같은 관계가 적용된다:

$$h(x,y) = 0.73 + 0.44(x^2 + y^2) - 0.22(x^4 + y^4) - 0.31(x^2y^2) + 1.64(x^6 + y^6) - 0.18(x^4y^2 + x^2y^4) - 2.12(x^8 + y^8).$$

[0044] 렌즈(1)의 방사선 방출 면(2)은 중앙 영역(3)에서는 오목하게 휘어졌고, 그리고 가장자리 영역(4)에서는 볼록하게 휘어졌다. 따라서, 가장자리 영역(4)에 대한 중앙 영역(3)의 경계는 특히 상기 방사선 방출 면(2)의 곡률의 연산 부호가 변경되는 하나의 선을 따라서 진행한다. 안장 점(6) 그리고 극대값(7)들은 각각 상기 가장자리 영역(4) 안에 놓여 있다. 방사선 방출 면(2)의 곡률의 최대 크기를 갖는 한 장소는 상기 극대값(7)들 및 안장 점(6)보다 광학 축(0)으로부터 더 멀리 떨어져 있으며, 이와 관련해서는 도 2e를 참조할 수 있다. 선택적으로 존재하는 가장자리 라운딩 처리부(9) 및 베이스(90)는 도 2c, 도 2d 및 도 2e 그리고 상기 일반식에서는 각각 고려되지 않았다.

- [0045] 렌즈(1)의 방출 특성은 도 3a에서는 도 1b의 선 AA를 따라서 도시되어 있고, 그리고 도 3b에서는 도 1b의 선 BB를 따라서 도시되어 있다. 아래에 제시된 각도 및 각도 범위들은 광학 축(0) 그리고 반도체 칩(13)의 방사선 통과 면(14)을 통과하는 상기 광학 축(0)의 통과 점을 기준으로 하며, 이와 관련해서는 도 2c 및 도 2d가 참조될 수 있다.
- [0046] 약 0° 내지 약 25° 의 제 1 각도 범위(I) 안에서는 상기 방사선 통과 면(14)의 통과 점에서 방출되는 방사선의 굴절은 각각 렌즈(1)가 광학 축(0)으로부터 멀어지는 방향으로 방사선 방출 면(2)을 통과할 때에 이루어지며, 이와 관련해서는 도 3의 방사선 R1 및 R3을 참조할 수 있다. 선택적으로 제공된 약 26° 내지 약 40° 의 제 2 각도 범위(II) 안에서는 방사선 방출 면(2)에서 내부 전반사가 이루어짐으로써, 결과적으로 방사선은 광학 축(0)으로부터 멀어지는 방향으로 편향되며, 이와 관련해서는 방사선 R2 및 R4를 참조할 수 있다. 각도 범위가 비교적 작은 제 3 범위(III) 안에서는 방사선의 굴절이 광학 축(0)으로부터 멀어지는 방향으로 이루어진다. 약 45° 내지 약 84° 의 각도 범위를 갖는 제 4 범위(IV) 안에서는 재차 굴절이 광학 축(0) 쪽으로 이루어진다. 대략 84° 내지 90° 의 제 5 각도 범위(V) 안에서도 재차 굴절이 광학 축(0) 쪽으로 이루어진다.
- [0047] 도 3a에 따르면 한계 각도(θ_2), 즉 이 각도까지 방사선 방출 면(2)에서 광학 축(0)으로부터 멀어지는 방향으로 굴절이 이루어지는 각도는 약 41.2° 이고, 도 3b에 따르면 약 47.5° 이다. 또한, 안장 점(6)의 각도 위치는 도 3a에 따르면 약 38.5° 에 있고, 극대값(7)들의 각도 위치는 도 3b에 따르면 약 43.6° 에 있다.
- [0048] 방사선의 과정은 도 2 및 도 3에서 각각 약 1.4인 렌즈(1) 재료의 굴절률과 관련이 있다. 상기 굴절률과 다른 굴절률을 갖는 물질의 경우에는, 상응하는 방사선 과정에 도달하기 위하여 방사선 방출 면(2)의 형태가 조정되어야만 한다.
- [0049] 도 4 내지 도 6에는 렌즈(1)의 추가 실시 예들이 도시되어 있으며, 이와 관련해서는 도 4a, 도 5a 및 도 5b의 평면도 그리고 도 4b, 도 6a 및 도 6b의 단면도가 참조 될 수 있다. 도 4에 따르면 렌즈(1)는 두 개의 극대값(7) 그리고 두 개의 연결 제방(8) 및 두 개의 안장 점(6)을 갖는다. 상기 연결 제방(8)들은 도 4a에 따라 휘어진 형태로 형성되었고, 상기 극대값(7)들과 함께 극소값(5) 둘레를 완전히 둘러싼다. 상기 연결 제방(8)들의 피크 라인이 도면에는 파선으로 표시되어 있다. 평면도 상으로 볼 때 렌즈(1)의 기본 형상은 모서리가 라운딩 처리된 직사각형이며, 이 경우에는 극대값(7)들이 모서리에 존재한다.
- [0050] 도 5a에 따른 렌즈(1)는 평면도 상으로 볼 때 삼각형의 기본 형상을 갖고, 세 개의 극대값(7) 그리고 세 개의 안장 점(6)을 포함한다. 도 5b에 따른 렌즈(1)는 평면도 상으로 볼 때 육각형으로 형성되었고, 도 5a에 따른 렌즈와 마찬가지로 라운딩 처리된 모서리를 갖는다. 상기 연결 제방(8)들은 평면도 상으로 볼 때 하나의 직선으로 해당 극대값들을 연결한다. 다시 말하자면, 렌즈(1)는 동일한 개수의 극대값, 안장 점 및 연결 제방을 가질 수 있다.
- [0051] 도 4 및 도 5에 따른 렌즈(1)의 실시 예들은 4겹의 기하학적 구조가 아니기 때문에 도 1 및 도 2에 따른 실시 예들과 관련하여 제시된 일반식을 따르지 않는다. 그러나 도 1에 따른 실시 예와 관련하여 상세하게 설명된 특징들은 렌즈(1)의 다른 실시 예들을 위해서도 유사한 방식으로 이용될 수 있다.
- [0052] 도 6에서는 도 1에 따른 렌즈가 변형되었다. 도 6a에 따르면 계수 $a_1 \neq 0$ 이고, $a_2 = 0$ 이다. 그럼으로써, 극대값(7a, 7b)들은 상이한 높이($H_{\max,1}$ 및 $H_{\max,2}$)를 갖게 된다. 도 6b에 따르면 두 개의 계수(a_1 및 a_2)의 크기는 같고 0이 아니다. 그럼으로써, 극대값(7a, 7b, 7c)들은 상이한 높이에 놓이게 된다. 또한, 이 경우에는 안장 점(6a)이 극대값(7c)보다 더 높게 놓일 수도 있다. 도 6a 및 도 6b에 도시된 바와 같은 렌즈(1)의 형상에 의해서는 비대칭적인 방출 특성이 얻어질 수 있다. 이와 같은 렌즈(1)들은 예를 들어 조명 장치의 연결 플레이트의 모서리 영역에 사용될 수 있다.
- [0053] 도 7에는 렌즈의 한 가지 변형 예가 도시되어 있다. 상기 렌즈는 평면도 상으로 볼 때 직사각형의 기본 형상을 가지며, 이와 관련해서는 도 7a가 참조 될 수 있다. 두 개의 극대값(7)이 단 하나의 연결 제방(8)을 통해서 연결됨으로써, 극소값(5)은 안장 점(6)과 일치하게 되며, 이와 관련해서는 도 7b의 단면도가 참조 될 수 있다.
- [0054] 단면도로 도시된 도 8a에 따른 반도체 소자(10)의 실시 예에서는 반도체 칩(13)이 방사선 통과 면(14)에 변환 소자(20)를 포함하며, 이 경우 상기 변환 소자는 예를 들어 표면에 접착된 또는 표면에 압착된 소형 플레이트 형태로 형성되었다. 상기 변환 소자(20)를 통해서는 반도체 칩(13)의 활성 반도체 층 내에서 발생하는 방사선의 적어도 한 부분이 다른 과정의 방사선으로 변환된다. 렌즈(1)는 상기 변환 소자(20)를 구비한 반도체 칩(13)에 형상 결합 방식으로 일체로 형성되어 있다.

- [0055] 도 8b에 따르면 상기 변환 소자(20)는 반도체 칩(13)의 반도체 몸체를 - 기판(12) 쪽을 향하고 있는 측을 제외한 - 모든 측에서 둘러싸고 있다. 본 경우에도 렌즈(1)는 반도체 칩(13) 및 기판(12)과 형상 결합 방식으로 일체로 형성되어 있다.
- [0056] 더 상세하게 말하자면, 상기 도 8에 따른 렌즈(1)의 실시 예에서는 렌즈(1)가 방사선 유입 면을 갖지 않는다. 다시 말해, 렌즈(1) 재료와 반도체 칩(13) 사이에는 중간층이 존재하지 않는다. 상기 실시 예와는 다른 렌즈(1)의 형성 가능성들은 도 9에 따른 단면도들에 도시되어 있다.
- [0057] 도 9a에 따르면 렌즈(1)의 방사선 유입 면(21)은 평탄하게 형성되었다. 도 9b에서는 렌즈(1)에 리세스(22)가 제공되어 있으며, 상기 리세스는 정방형으로 형성되었고, 상기 리세스 안에 방사선 유입 면(21)이 존재한다. 선택적으로 렌즈(1)는 고정 소자(24)들을 구비할 수 있으며, 상기 고정 소자들을 통해서 렌즈(1)가 예를 들어 플러그 접속 방식으로 도 9b에 도시되어 있지 않은 기판에 고정될 수 있다. 방사선 유입 면(21)과 상기 리세스(22) 안에 부착된 반도체 칩(13) 사이의 중간 공간 - 도 9에는 도시되어 있지 않음 - 은 연결 수단으로 채워질 수 있거나 또는 굴절률 정합 재료로 채워질 수 있다. 도 9c에 따르면 렌즈(1)의 가로 영역들에 주름(23)이 제공되어 있다. 도 9d에 따르면 렌즈(1)는 리세스(22)를 구비하고, 광 유입 면(21)은 둠 형태로 형성되었다.
- [0058] 도 10에는 조명 장치(100)의 한 가지 실시 예가 도시되어 있다. 연결 플레이트(15)의 한 상부 면(16)에서 규칙적인 격자의 격자 공간들에는 다수의 반도체 소자(10)가 간격(G)을 두고 설치되어 있다. 이웃하는 반도체 소자(10)의 광학 축(O)들 사이에서 산출된 상기 간격(G)은 바람직하게 20 nm(20 nm 포함) 내지 200 nm이고, 상기 격자의 격자 상수(G)(lattice constant)와도 일치한다. 상부 면(16)은 완전 반사(정(正) 반사; specular) 형태로 또는 확산 반사 형태로 구현될 수 있다. 상기 상부 면(16)의 반사 계수는 바람직하게 적어도 90 % 또는 적어도 92.5 %이다. 이 경우에 '완전 반사 형태'라는 용어는 '상기 상부 면(16)이 매끄러운 미러 표면과 동일한 특성을 갖는다'는 것을 의미한다. 또한, 조명 장치(100)는 분산 플레이트(17)도 구비한다. 상기 분산 플레이트(17)는 예컨대 10 mm(10 mm 포함) 내지 100 mm의 거리(W)를 두고 상기 연결 플레이트(15)의 상부 면(16) 쪽에 설치되어 있다.
- [0059] 분산 플레이트(17)로서는 각각 약 50 %의 반사율 및 투과 능력을 갖는 플레이트가 사용될 수 있다. 또한, 약 75 %의 반사율 그리고 약 18 %의 투과율을 갖는 플레이트도 사용될 수 있다. 거리(W)가 37 mm이며 그리고 도 1에 따른 렌즈(1)들의 경우에, 국부적인 최소 에너지 밀도 및 국부적인 최대 에너지 밀도로 구성된 비율이 연결 플레이트(15)로부터 떨어져서 마주한 상기 분산 플레이트(17)의 한 측에서는 약 94 %보다 더 크며, 분산 플레이트(17)가 없는 경우에 동일한 평면 안에서 결정된 상기 비율은 약 89 %보다 더 크다. CIE-표준 색표에 있는 c_x -좌표를 기준으로 할 때, c_x -값이 대략 0.27인 경우에 컬러 불균일성은 각각 최대 0.01이다. 거리(W)가 단지 30 mm에 불과하며 그리고 이와 같은 짧은 거리(W)를 갖고 도 1의 렌즈(1)들에 대하여 변형된 - 도면에 도시되어 있지 않은 - 렌즈들의 경우에, 분산 플레이트(17)가 없을 때에 상기 비율은 약 70 % 이상이고, 분산 플레이트(17)가 있을 때에 상기 비율은 약 84 % 이상이다. CIE-표준 색표에 있는 c_x -좌표를 기준으로 할 때, 컬러 불균일성은 분산 플레이트(17)가 없는 경우에는 최대 0.02이고, 분산 플레이트(17)가 있는 경우에는 최대 0.01이다.
- [0060] 다른 말로 표현하자면, 도면에 도시된 조명 장치(10)에 의해서는 조명 장치(100)의 두께가 얇은 상태에서도 예컨대 분산 플레이트(17) 근처에 있는 한 면에 대하여 매우 균일한 조명이 이루어질 수 있다. 이와 같은 상황은 특히 렌즈(1)에 의해서 가능해진다.
- [0061] 도 11에는 조명 장치(100)의 추가 실시 예들 중에서 연결 플레이트(15)에 대한 평면도들이 도시되어 있다. 도 11a에 따르면 반도체 소자(10)들이 그 안에 배치되어 있는 격자는 정방형이며, 도 11b에 따르면 육각형이다. 반도체 소자(10)들의 렌즈(1)의 모서리 영역은 각각 가장 가깝게 이웃하는 격자 점들 사이의 각 이등분선에 상응하는 방향으로 향하고 있다. 그럼으로써, 상기 방향을 따라서, 더 상세하게 말하자면 도 11a에 도시된 대각선을 따라서 비교적 높은 광 세기를 얻을 수 있게 된다. 상기 연결 플레이트(15)의 모서리를 및/또는 가장자리들에서는 반도체 소자(10)들이 회전된 상태로 배치될 수 있거나 또는 예를 들어 도 6에 따른 형태로 형성될 수 있다.
- [0062] 도 11에 따른 반도체 소자(10)들로서는 특히 백색의 광을 방출하는 반도체 소자, 더 상세하게 말하자면 예를 들어 도 8에 따른 반도체 소자(10)가 사용된다. 또한, 반도체 소자(10)들이 적색, 녹색 및 청색에서 방출하는 반도체 칩(13a, 13b, 13c)들을 구비할 수도 있다. 상기 반도체 칩(13a, 13b, 13c)들에는 바람직하게 각각 하나의 고유한 렌즈(1a, 1b, 1c)가 제공되어 있고, 공통의 기판(12) 상에 배치되어 있다. 상기 렌즈(1a, 1b, 1c)들은

바람직하게 또한 도 1에 따른 실시 예에 비해 축소된 치수를 가지며, 이와 관련해서는 도 12a가 참조 될 수 있다.

[0063] 도 12b에 따르면 공통의 기판(12) 상에서는 백색의 광을 방출하는 하나의 반도체 칩(13a)이 렌즈(1a) 아래에 설치되어 있다. 추가로, 적색 스펙트럼 범위의 광을 방출하는 반도체 칩(13b)에는 크기가 비교적 작은 하나의 렌즈(1b)가 설치되어 있다. 상기와 같은 반도체 소자(10)들은 — 특히 조명 장치(100)가 일반적인 조명을 목적으로 사용되는 경우에는 — 방출된 방사선의 높은 컬러 재생률을 보증해준다. 도 12a 및 도 12b에 따른 실시 예의 대안으로서, 각각 하나의 렌즈 및 해당 반도체 칩이 하나의 고유한 별도의 기판상에 장착되는 경우도 가능하다.

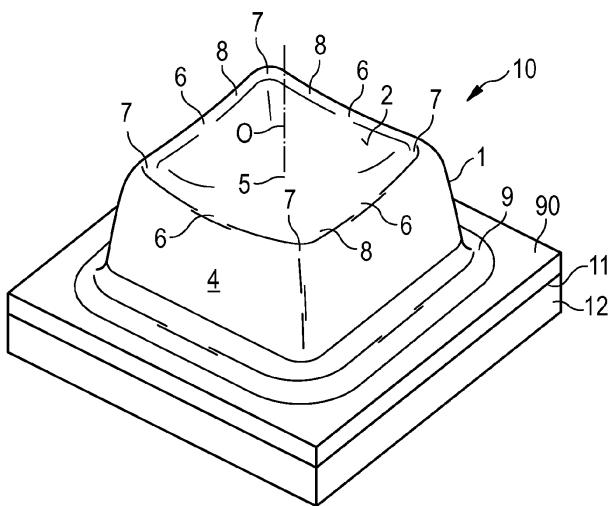
[0064] 도 13a 및 도 13b에는 임의의 단위들로 표시된 광학 파 필드(far field)에서의 세기(I)가 광학 축(0)에 대하여 °로 표시된 방출 각(θ)과 관련하여 도시되어 있다. 도 13a에 따르면 도 1 및 도 2에 따른 반도체 소자(10)가 사용된다. 도 13b에는 반도체 소자의 한 가지 추가 실시 예를 위한 광학 파 필드에서의 세기(I)가 도시되어 있다.

[0065] 본 출원서에 기술된 발명은 실시 예들을 참조하는 설명에 의해서 제한되지 않는다. 각각의 새로운 특징 또는 각각의 특징 조합 자체가 특히 청구 범위 또는 실시 예들에 명시적으로 개시되어 있지 않더라도, 본 발명은 오히려 상기 각각의 새로운 특징 그리고 각각의 특징 조합을 포함하는 것으로 간주 되어야만 하며, 특히 각각의 특징 조합은 특히 청구 범위에 포함된 것으로 간주 되어야만 한다.

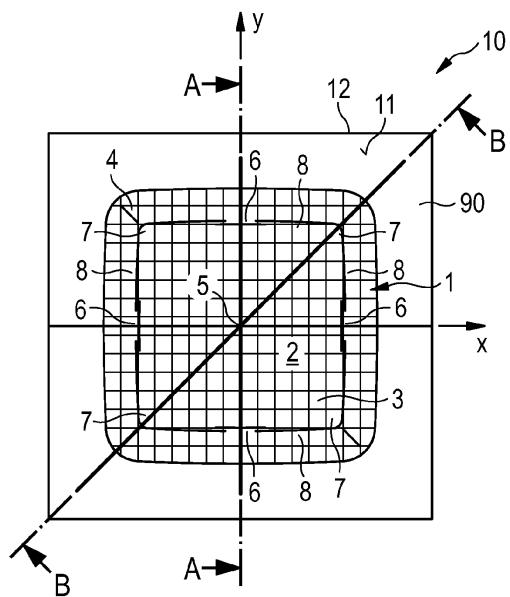
[0066] 본 특허 출원서는 독일 특허 출원서 제 10 2010 007 751.8호를 우선권으로 주장하며, 상기 우선권 서류의 공개 내용은 본 출원서에 인용의 방식으로 수용된다.

도면

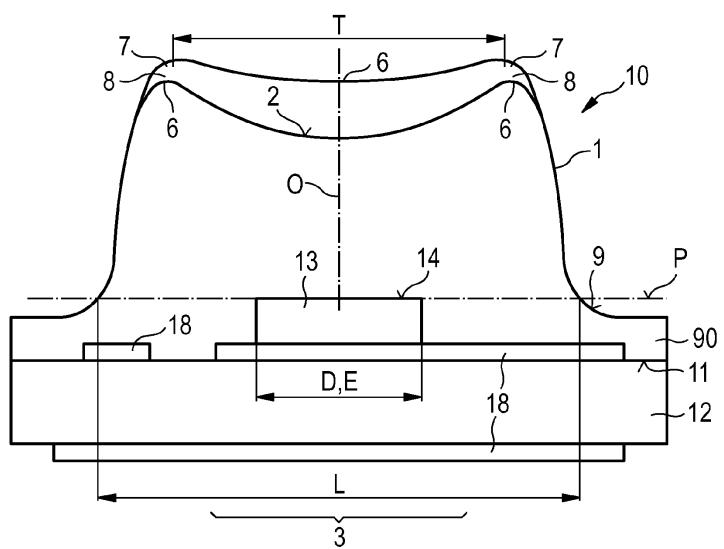
도면 1a



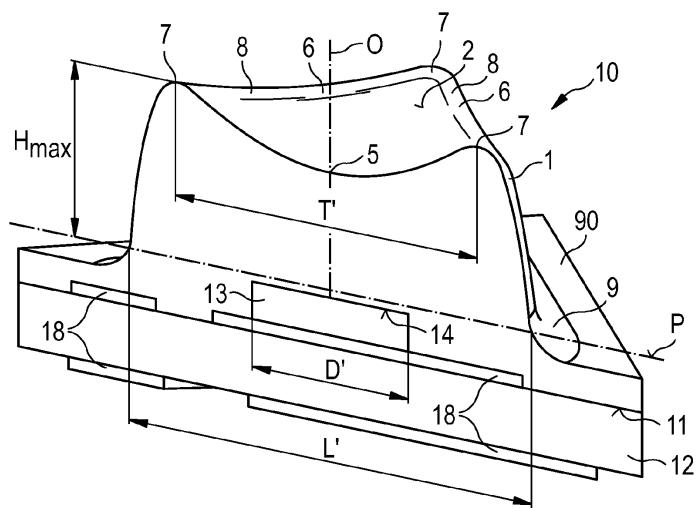
도면1b



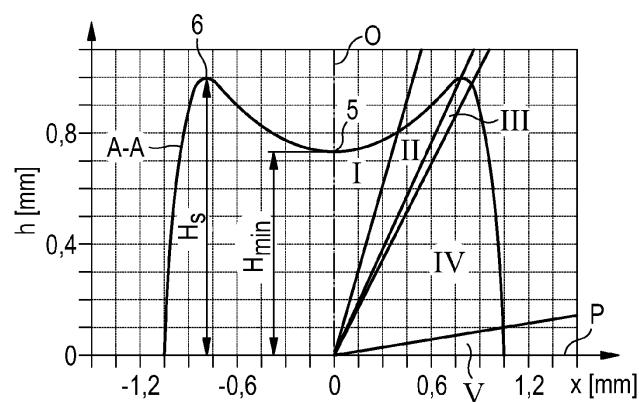
도면2a



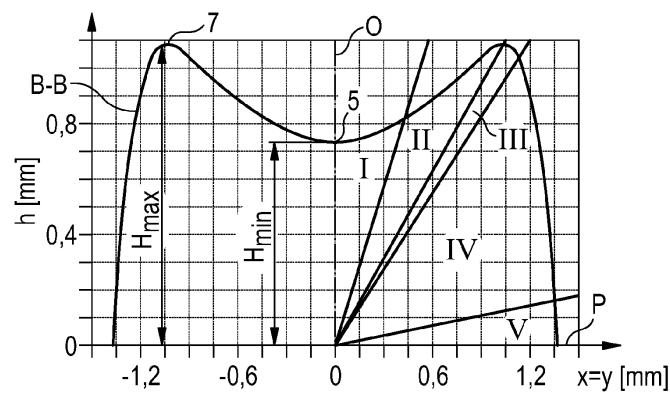
도면2b



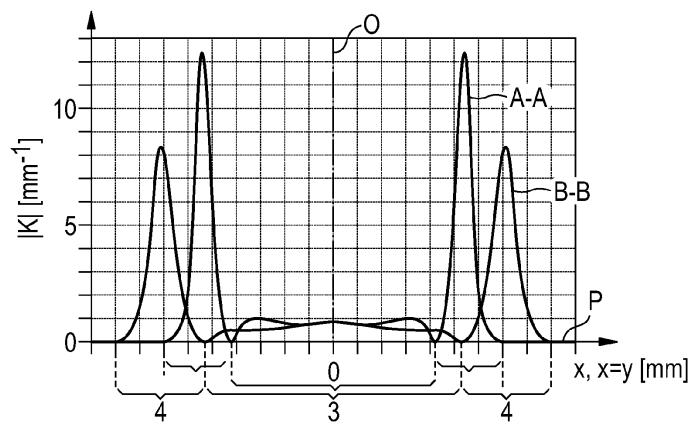
도면2c



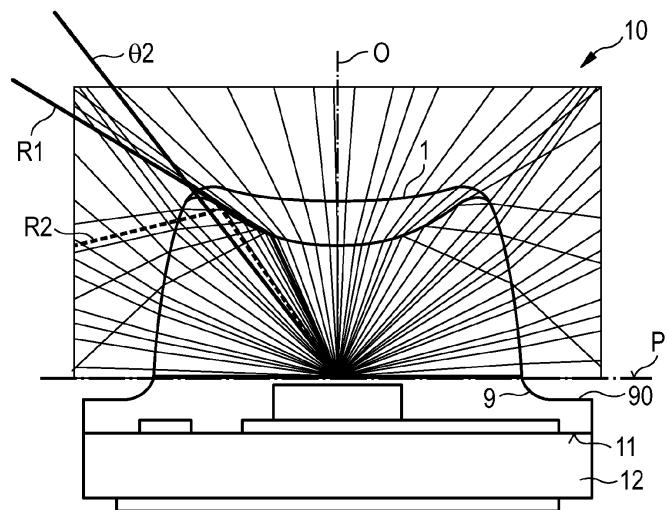
도면2d



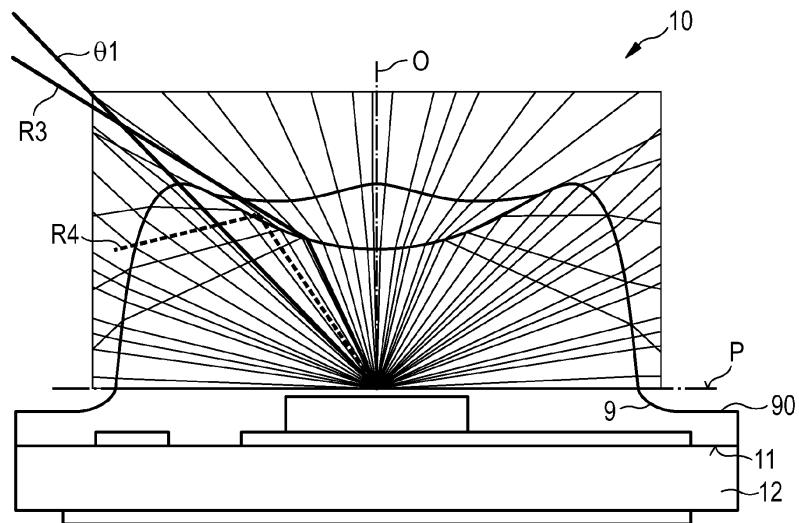
도면2e



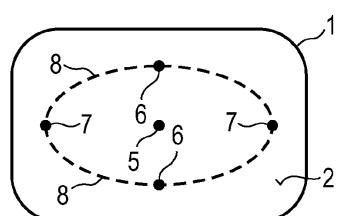
도면3a



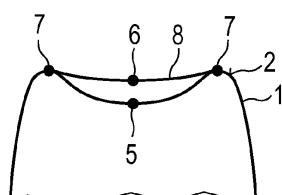
도면3b



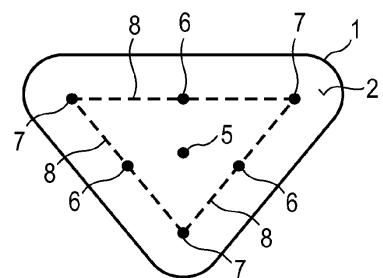
도면4a



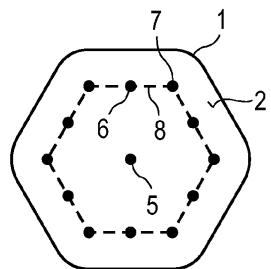
도면4b



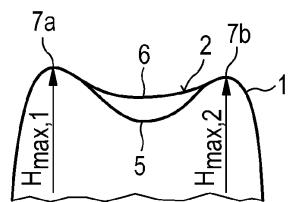
도면5a



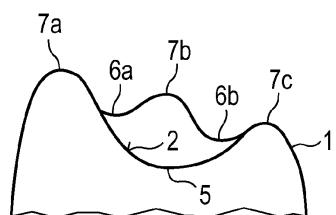
도면5b



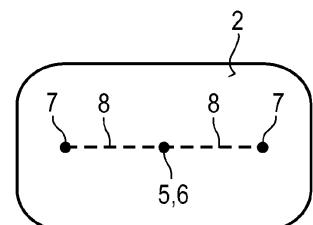
도면6a



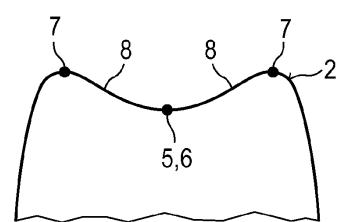
도면6b



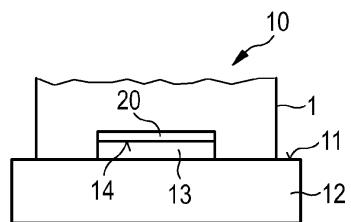
도면7a



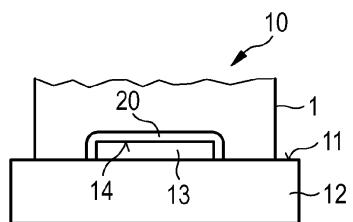
도면7b



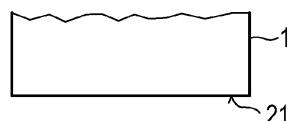
도면8a



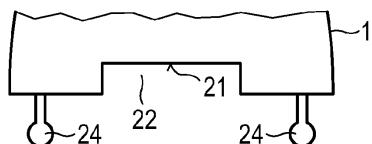
도면8b



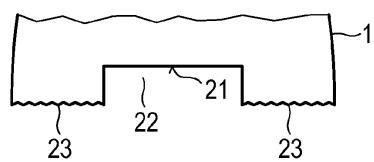
도면9a



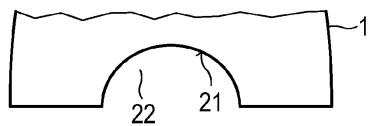
도면9b



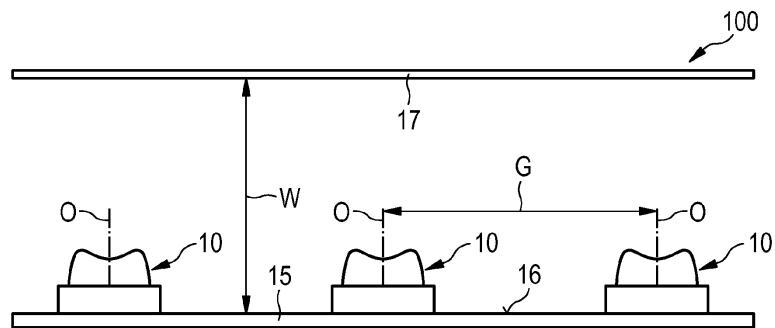
도면9c



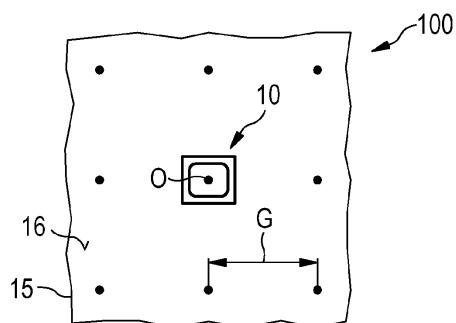
도면9d



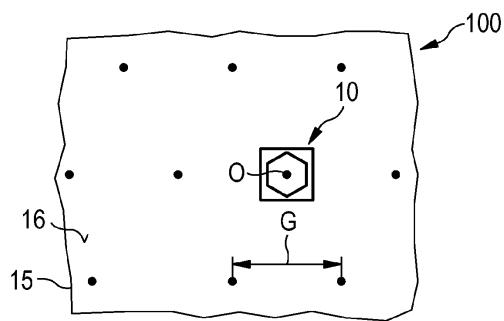
도면10



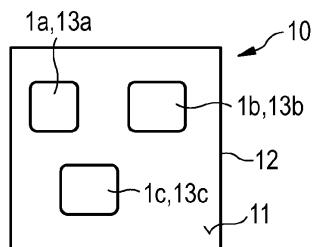
도면11a



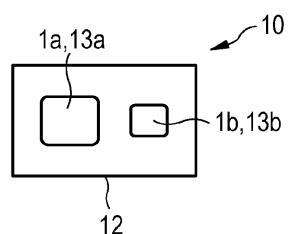
도면11b



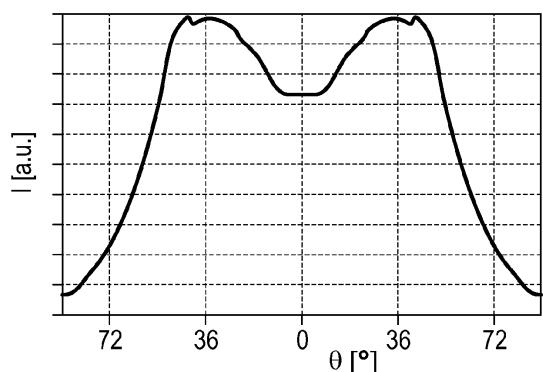
도면12a



도면12b



도면13a



도면13b

