

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 3 区分
 【発行日】平成 28 年 3 月 24 日 (2016.3.24)

【公表番号】特表 2015-508983 (P2015-508983A)
 【公表日】平成 27 年 3 月 23 日 (2015.3.23)
 【年通号数】公開・登録公報 2015-019
 【出願番号】特願 2014-560101 (P2014-560101)
 【国際特許分類】

H 0 3 L 7/093 (2006.01)

H 0 3 L 7/00 (2006.01)

【F I】

H 0 3 L 7/08 E

H 0 3 L 7/00 A

【手続補正書】
 【提出日】平成 28 年 2 月 1 日 (2016.2.1)

【手続補正 1】
 【補正対象書類名】特許請求の範囲
 【補正対象項目名】全文
 【補正方法】変更
 【補正の内容】
 【特許請求の範囲】
 【請求項 1】

キャパシタを備えるループフィルタと、

電荷ポンプ出力ノードおよび電荷ポンプ出力電圧レプリカノード (CPOVRN) を備える電荷ポンプであって、前記電荷ポンプ出力ノードが、前記ループフィルタに結合されている、電荷ポンプと、

前記 CPOVRN 上に存在する検知電圧を検知し、この検知電圧をレプリカキャパシタ両端間に加えるキャパシタ漏れ補償回路であって、前記キャパシタのプレート上へ補償電流を供給し、前記レプリカキャパシタ両端間の前記検知電圧が、前記キャパシタ両端間の電圧とほぼ同一であるキャパシタ漏れ補償回路とを備える回路。

【請求項 2】

前記電荷ポンプが出力部分および電流制御部分を備え、前記 CPOVRN が前記電流制御部分内のノードであり、前記出力部分が、前記電荷ポンプ出力ノードを介して前記ループフィルタに正電流パルスおよび負電流パルスを供給し、前記電流制御部分が、前記正電流パルスが前記負電流パルスとほぼ同じ大きさになるように、前記出力部分を制御する、請求項 1 に記載の回路。

【請求項 3】

前記キャパシタ漏れ補償回路が、

ゲート、ソース、およびドレインを有する第 1 のトランジスタであって、前記ドレインが前記レプリカキャパシタに結合されている、第 1 のトランジスタと、

ゲート、ソース、およびドレインを有する第 2 のトランジスタであって、前記ドレインが、前記ループフィルタの前記キャパシタのプレートに結合されている、第 2 のトランジスタと、

非反転入力リード、反転入力リード、および出力リードを有する演算増幅器であって、前記演算増幅器の前記出力リードが、前記第 1 のトランジスタの前記ゲートに結合されているとともに前記第 2 のトランジスタの前記ゲートに結合され、前記非反転入力リードが前記レプリカキャパシタに結合され、前記反転入力リードが、前記電荷ポンプの前記電流制御部分内の前記 CPOVRN に結合されている、演算増幅器とをさらに備える、請求項 2 に記

載の回路。

【請求項 4】

前記ループフィルタが、

前記電荷ポンプ出力ノードと前記キャパシタのプレートとの間に結合された抵抗器、および前記電荷ポンプ出力ノードと電圧制御発振器(VCO)の入力リードとの間に結合された受動ローパスフィルタ、のうちの少なくとも1つをさらに備える、請求項2に記載の回路。

【請求項 5】

前記電荷ポンプの前記電流制御部分が演算増幅器を備え、前記電流制御部分の前記演算増幅器が第1の入力リードおよび第2の入力リードを有し、前記電流制御部分の前記演算増幅器の前記第1の入力リードが前記電荷ポンプ出力ノードに結合され、前記電流制御部分の前記演算増幅器の前記第2の入力リードが前記CPOVRNに結合されている、請求項2に記載の回路。

【請求項 6】

前記ループフィルタの前記キャパシタのプレートが、少なくとも1つの受動ローパスフィルタを介して、または2つの直列接続受動ローパスフィルタを介して、電圧制御発振器(VCO)の入力リードに結合されている、請求項2に記載の回路。

【請求項 7】

前記電荷ポンプの前記電流制御部分が、第1のPチャネルトランジスタ、第2のPチャネルトランジスタ、第1のNチャネルトランジスタ、および第2のNチャネルトランジスタを含み、前記第1および第2のPチャネルトランジスタと前記第1および第2のNチャネルトランジスタが、電源電圧導線から、前記CPOVRNを通して、接地導線への電流経路を確立するように直列に共に結合されている、請求項2に記載の回路。

【請求項 8】

前記第1のPチャネルトランジスタのゲートが接地され、電源電圧が前記第2のNチャネルトランジスタのゲート上に存在し、バイアス電圧が前記第1のNチャネルトランジスタのゲート上に存在し、前記第1のNチャネルトランジスタのドレインが前記CPOVRNに結合されている、請求項7に記載の回路。

【請求項 9】

前記電流制御部分が演算増幅器をさらに備え、前記電流制御部分の前記演算増幅器が、前記第2のPチャネルトランジスタのゲートに結合された出力リードと、前記電荷ポンプ出力ノードに結合された第1の入力リードと、前記CPOVRNに結合された第2の入力リードとを有する、請求項8に記載の回路。

【請求項 10】

(a)電荷ポンプから、電荷ポンプ出力ノードを介してループフィルタに正電流パルスおよび負電流パルスを供給するステップと、

(b)前記ループフィルタを使って前記正電流パルスおよび前記負電流パルスをフィルタリングするステップであって、前記ループフィルタがキャパシタを備えるステップと、

(c)前記電荷ポンプ内の電荷ポンプ出力電圧レプリカノード(CPOVRN)上に存在する検知電圧を検知するステップと、

(d)レプリカキャパシタを通してレプリカ電流が漏れるように、前記検知電圧を前記レプリカキャパシタ両端間に加えるステップであって、前記レプリカキャパシタが、前記ループフィルタの前記キャパシタのレプリカであるが、前記ループフィルタの前記キャパシタよりも小さい静電容量を有する、ステップと、

(e)前記レプリカ電流をミラーリングし、そうすることによって補償電流を生成するステップと、

(f)前記補償電流を、前記ループフィルタの前記キャパシタのプレート上へ供給するステップとを含む方法。

【請求項 11】

第1の演算増幅器が、前記第1の演算増幅器の入力リード上への前記検知電圧を受けるこ

とによって、(c)の検知する前記ステップを実施し、前記第1の演算増幅器の出力リードがカレントミラーに結合され、前記カレントミラーが前記補償電流を生成する、請求項10に記載の方法。

【請求項 1 2】

(g)第2の演算増幅器を使って、前記CPOVRN上の前記検知電圧を、前記電荷ポンプ出力ノード上に存在する電圧とほぼ等しくなるように維持するステップであって、前記第2の演算増幅器の第1の入力リードが前記電荷ポンプ出力ノードに結合され、前記第2の演算増幅器の第2の入力リードが前記CPOVRNに結合されるステップをさらに含む、請求項11に記載の方法。

【請求項 1 3】

(h)供給導体から、前記CPOVRNを通して、接地導線に電流を伝導するステップをさらに含む、請求項11に記載の方法。

【請求項 1 4】

前記ループフィルタが、前記電荷ポンプ出力ノードと前記ループフィルタの前記キャパシタのプレートとの間に結合された抵抗器、および前記ループフィルタの前記キャパシタのプレートと電圧制御発振器(VCO)の入力リードとの間に直列に結合された2つの受動ローパスフィルタ、のうちの少なくとも1つをさらに備える、請求項10に記載の方法。

【請求項 1 5】

前記電荷ポンプが電流制御部分および出力部分を含み、前記方法が、

(g)前記出力部分から、前記電荷ポンプ出力ノードを介して前記ループフィルタに正電流パルスおよび負電流パルスを供給するステップと、

(h)前記正電流パルスが前記負電流パルスと同じ大きさになるように、前記出力部分を制御するステップであって、前記電流制御部分が、少なくとも部分的には、前記CPOVRN上の前記検知電圧を、前記電荷ポンプ出力ノード上に存在する電圧とほぼ同一であるように維持することによって、制御する前記ステップを実施する、ステップとをさらに含む、請求項10に記載の方法。