



(12)发明专利

(10)授权公告号 CN 107818980 B

(45)授权公告日 2019.07.05

(21)申请号 201610817060.1

(22)申请日 2016.09.12

(65)同一申请的已公布的文献号
申请公布号 CN 107818980 A

(43)申请公布日 2018.03.20

(73)专利权人 联华电子股份有限公司
地址 中国台湾新竹市新竹科学工业园区
专利权人 福建省晋华集成电路有限公司

(72)发明人 黄财煜

(74)专利代理机构 北京市柳沈律师事务所
11105

代理人 陈小雯

(51)Int.Cl.

H01L 27/108(2006.01)

H01L 21/8242(2006.01)

(56)对比文件

US 2012171867 A1,2012.07.05,
CN 104347711 A,2015.02.11,

审查员 李春燕

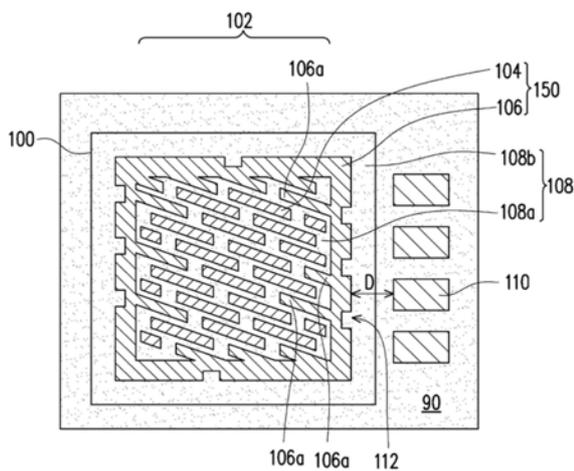
权利要求书2页 说明书6页 附图6页

(54)发明名称

有源区域结构及其形成方法

(57)摘要

本发明公开一种有源区域结构及其形成方法。该有源区域结构,包含元件区域、有源层以及浅沟槽绝缘层。元件区域是定义在一基底上。有源层是由该基底的顶部所构成,具有多个元件单元在该元件区域内,以及边界结构围绕该元件区域,其中该边界结构具有至少一个分枝向内延伸入该元件区域,且在该多个元件单元的其中一部分之间。浅沟槽绝缘层具有第一部件形成于该边界结构内以使该多个元件单元之间绝缘,以及第二部件围绕该边界结构的外周围。该浅沟槽绝缘层的该第二部件将该多个元件单元与周边有源区域隔离。



1. 一种有源区域结构,包含:

元件区域,定义在一基底上;

有源层,是由该基底的顶部所构成,具有多个元件单元在该元件区域内,以及边界结构围绕该元件区域,其中该边界结构具有至少一个分枝向内延伸入该元件区域,且在该多个元件单元的其中一部分之间;以及

浅沟槽绝缘层,具有第一部件形成于该边界结构内以使该多个元件单元之间绝缘,以及第二部件围绕该边界结构的外周围,

其中该浅沟槽绝缘层的该第二部件将该多个元件单元与用于形成周边电路的周边有源区域隔离。

2. 如权利要求1所述的有源区域结构,其中该多个元件单元的每一个是条状件具有纵向方向,该多个元件单元在该纵向方向对准,以形成多条有源线,该多条有源线的每一条有该多个元件单元的多个。

3. 如权利要求2所述的有源区域结构,其中该至少一个分枝的每一个对准于该多条有源线的对应其一,在相邻的两条该有源线之间。

4. 如权利要求2所述的有源区域结构,其中属于该多条有源线的相同一条的该多个元件单元及该分枝是相同线宽。

5. 如权利要求1所述的有源区域结构,其中该边界结构的该外周围有多个缺口。

6. 如权利要求1所述的有源区域结构,其中该边界结构包含分离的多段边界,分置于该元件区域的多边,该多段边界也被该浅沟槽绝缘层隔离。

7. 如权利要求6所述的有源区域结构,其中该多段边界的该外周围有至少一个缺口。

8. 如权利要求1所述的有源区域结构,其中该边界结构是连续围绕该元件区域。

9. 一种形成有源区域结构的方法,包含:

设定一元件区域在一基底上;

图案化该基底的顶部,以形成一有源层,其中该有源层具有多个元件单元在该元件区域内,以及边界结构围绕该元件区域,其中该边界结构具有至少一个分枝向内延伸入该元件区域,且在该多个元件单元的其中一部分之间;以及

形成浅沟槽绝缘层于该基底上,其中该浅沟槽绝缘层具有第一部件形成于该边界结构内以使该多个元件单元之间绝缘,以及第二部件围绕该边界结构的外周围,

其中该浅沟槽绝缘层的该第二部件将该多个元件单元与用于形成周边电路的周边有源区域隔离。

10. 如权利要求9所述的形成有源区域结构的方法,其中该多个元件单元的每一个是条状件具有纵向方向,该多个元件单元在该纵向方向对准,以形成多条有源线,该多条有源线的每一条有该多个元件单元的多个。

11. 如权利要求10所述的形成有源区域结构的方法,其中该至少一个分枝的每一个对准于该多条有源线的对应其一,在相邻的两条该有源线之间。

12. 如权利要求10所述的形成有源区域结构的方法,其中属于该多条有源线的相同一条的该多个元件单元及该分枝是相同线宽。

13. 如权利要求9所述的形成有源区域结构的方法,其中该边界结构的该外周围有多个缺口。

14. 如权利要求9所述的形成有源区域结构的方法,其中该边界结构包含分离的多段边界,分置于该元件区域的多边,该多段边界也被该浅沟槽绝缘层隔离。

15. 如权利要求14所述的形成有源区域结构的方法,其中该多段边界的该外周围有至少一个缺口。

16. 如权利要求9所述的形成有源区域结构的方法,其中该边界结构是连续围绕该元件区域。

有源区域结构以及其形成方法

技术领域

[0001] 本发明涉及半导体技术。更明确地说,本发明涉及半导体的有源区域构以及其形成方法。

背景技术

[0002] 近年来对于电子产品的设计,一般会具有多功能且快速的处理能力。为了增加处理能力,例如是电脑系统或是多功能的电子产品,其都需要大容量的动态随机存取存储器(DRAM)。而为了提升记忆容量,存储器的存储单元的尺寸需要缩小,但是存储单元的尺寸大量缩小后会引发其他的问题,使得存储单元的操作不稳定或是损毁。

[0003] 半导体元件一般是以在基底上定义出的有源层单元为基础,往上形成所要的元件结构。因此,在基底上的有源层单元是元件的基础,会决定元件的尺寸,形状以及位置。有源层单元以下又称为元件单元。

[0004] 以存储器的存储单元为例,多个元件单元会在预定的元件区域以规则排列的方式构成阵列。一个元件单元最后会形成一个存储单元。另外,为了能操作这些存储单元,在存储单元的周围还会有一些周边电路来控制这些存储单元。这些周边电路也是以周边有源区域为基础所形成。

[0005] 因此,在大量缩小半导体元件尺寸的需求下,如何设计元件结构使能维持元件的正常运作也是需要考虑的课题其一。

发明内容

[0006] 本发明提供一种有源区域结构以及其形成方法,至少能避免当半导体元件的尺寸缩小时,在元件周围的浅沟槽绝缘结构所产生的应力,造成半导体元件的损坏。

[0007] 在一实施例中,本发明提供一种有源区域结构。有源区域结构包含元件区域、有源层以及浅沟槽绝缘层。元件区域是定义在一基底上。有源层是由该基底的顶部所构成,具有多个元件单元在该元件区域内,以及边界结构围绕该元件区域,其中该边界结构具有至少一个分枝向内延伸入该元件区域,且在该多个元件单元的其中一部分之间。浅沟槽绝缘层具有第一部件形成于该边界结构内以使该多个元件单元之间绝缘,以及第二部件围绕该边界结构的外周围。该浅沟槽绝缘层的该第二部件将该多个元件单元与周边有源区域隔离。

[0008] 在一实施例中,本发明提供一种形成有源区域结构的方法。此方法包含:在一基底上设定一元件区域。对该基底的顶部图案化,以形成一有源层,其中该有源层具有多个元件单元在该元件区域内,以及边界结构围绕该元件区域,其中该边界结构具有至少一个分枝向内延伸入该元件区域,且在该多个元件单元的其中一部分之间;形成浅沟槽绝缘层于该基底上,其中该浅沟槽绝缘层具有第一部件形成于该边界结构内以使该多个元件单元之间绝缘,以及第二部件围绕该边界结构的外周围,其中该浅沟槽绝缘层的该第二部件将该多个元件单元与周边有源区域隔离。

[0009] 在一实施例中,该多个元件单元的每一个是条状件具有纵向方向,该多个元件单

元在该纵向方向对准,以形成多条有源线,该多条有源线的每一条有该多个元件单元的多个。

[0010] 在一实施例中,该至少一个分枝的每一个对准于该多条有源线的对应其一,在相邻的两条该有源线之间。

[0011] 在一实施例中,属于该多条有源线的相同一条的该多个元件单元及该分枝是相同线宽。

[0012] 在一实施例中,该边界结构的该外周围有多个缺口。

[0013] 在一实施例中,该边界结构包含分离的多段边界,分置于该元件区域的多边,该多段边界也被该浅沟槽绝缘层隔离。

[0014] 在一实施例该多段边界的该外周围有至少一个缺口。

[0015] 在一实施例中,该边界结构是连续围绕该元件区域。

[0016] 基于上述,本发明提出的有源区域结构与其制造方法,在元件区域的周围还包含边界结构,围绕元件区域,如此可以阻挡外围大区域的浅沟槽绝缘层对元件区域所产生的应力,防止在元件区域的周围边区域的元件单元,因为应力而损坏。另外,边界结构有包含向元件区域内延伸的分枝,可以补偿有源线之间在端部不平均的应力,也可以避免元件单元的损坏。

[0017] 为让本发明的上述特征和优点能更明显易懂,下文特举实施例,并配合所附附图作详细说明如下。

附图说明

[0018] 图1为根据本发明的一实施例,有源区域结构的上视示意图;

[0019] 图2为根据本发明的一实施例,有源区域结构的上视示意图;

[0020] 图3A至图3F为根据本发明的一实施例,有源区域结构的制造流程剖面示意图;

[0021] 图4A至图4C为根据本发明的一实施例,有源区域结构的制造流程上视示意图;

[0022] 图5为根据本发明的一实施例,有源区域结构的制造方法示意图。

[0023] 主要元件标号说明

[0024] 90:存储器装置

[0025] 100:有源区域结构

[0026] 102:元件区域

[0027] 104:元件单元

[0028] 106:边界结构

[0029] 106a:分枝(分支)

[0030] 108:浅沟槽绝缘层

[0031] 108a:第一部件

[0032] 108b:第二部件

[0033] 110:周边有源区域

[0034] 112:缺口

[0035] 120:间隙

[0036] 150:有源层

- [0037] 200:基底
- [0038] 202:第一掩模层
- [0039] 204:第二掩模层
- [0040] 204a:凸条
- [0041] 204b:边界区域
- [0042] 206:开口
- [0043] 208:间隙壁
- [0044] 210:填入层
- [0045] 212:间隙
- [0046] 214a:区域
- [0047] 214b:开口
- [0048] 216:介电层
- [0049] 218:SOD层

具体实施方式

[0050] 半导体元件,其例如存储单元,是需要隔离达到绝缘的效,而绝缘的结构在高元件密度的要求下,例如会采用浅沟槽绝缘层的方式,形成在这些元件单元之间以及在这些元件单元与周边有源区域之间,以提供元件之间的绝缘效果。

[0051] 本发明考虑元件之间的绝缘品质,提出因应的设计。

[0052] 浅沟槽绝缘层的材料是介电材料,而元件单元与周边有源区域是由基底的一部分所构成,例如是硅基底的表层部分,经过图案化后所形成。再者,元件单元与周边有源区域之间的距离会比这些元件单元之间的间隙大,而占据较大的面积产生较大的应力。因此浅沟槽绝缘层的材料会对在边缘区域的元件单元造成不平衡的应力,而容易损坏处于边缘的一些元件单元。本发明对于元件单元的形成提出有效的的设计,能降低浅沟槽绝缘层对元件单元产生的应力效应,避免元件单元的损坏。

[0053] 以下举多个实施例来说明本发明,但是本发明不限于所举的实施例。

[0054] 图1为根据本发明的一实施例,有源区域结构的上视示意图。参阅图1,对于一个装置的整体半导体结构,以存储器装置90为例会包含有源区域100、周边有源区域110以及在其间隔用的绝缘层108。有源区域100是用来形成高密度元件的区域。以存储器装置90为例,在有源区域100是用来形成存储单元阵列的区域。有源区域100包含元件区域102。在元件区域102预计要形成多个元件单元104,当作所要制造完成的元件结构的基础。也就是,由这些元件单元104所形成的阵列,其所处的区域以下又称为元件区域102。

[0055] 有源区域100在元件区域102外围还包含边界结构106。在所举的一实施例中,边界结构106例如是连续围绕元件区域102。

[0056] 元件单元104与边界结构106都是由基底的表层经过图案化的制造过程所形成,其中基底例如硅基底。元件单元104与边界结构106以下又统称为有源层150,具有多个元件单元104在元件区域102内,以及边界结构106围绕元件区域102。

[0057] 本发明的边界结构106具有至少一个分枝106a向内延伸入元件区域102,且在有些元件单元104的其中一部分之间。分枝106a的数量一般是多个。

[0058] 有源区域100还包含浅沟槽绝缘层108,用以绝缘这些元件单元104,以及将这些元件单元10相对于周边有源区域110隔离。在此可以了解,有源区域100所包含的浅沟槽绝缘层108是整体结构的一部分。浅沟槽绝缘层108实际上是延伸到周边有源区域110,也提供对周边有源区域110的绝缘效果。

[0059] 在一实施例的较具体结构中,浅沟槽绝缘层108是具有第一部件108a以及第二部件108b。第一部件108a形成于边界结构106内以使这些元件单元104之间绝缘。第二部件108b是围绕边界结构106的外周围。也就是,浅沟槽绝缘层108的该第二部件108b将这些元件单元104与周边有源区域110隔离。

[0060] 周边有源区域110是用于形成周边电路的元件,其也是由基底的表层经图案化所形成。以存储器装置90为例,周边有源区域110是用于形成周边电路,来控制对存储单元的数据存储、读取、删除等动作。另外,后续要形成的存储单元结构的位置是对应元件单元104,以元件单元104为元件结构的基础。

[0061] 在此需要说明的是,边界结构106与周边有源区域110之间有一个距离D。此距离D一般情形是会比这些元件单元104之间的间隔大。因此,浅沟槽绝缘层108的第二部件108b在边界结构106与周边有源区域110之间,相对于第一部件108a会有较大的应力。然而,本发明所提出的边界结构106能挡住浅沟槽绝缘层108的第二部件108b所产生的应力。

[0062] 再进一步的效应是边界结构106的至少一个分枝106a可以向内延伸入这些元件单元104的元件区域102,使得元件区域102的边缘均匀的应力。进一步说明,这些元件单元104的每一个都是条状的形状,也就是条状的结构,而具有一个纵向方向。因此,这些元件单元在纵向方向会相互对准,以形成多条有源线。有源线的方向例如是相对于元件区域102的一边倾斜。这多条有源线的每一条包含有多个元件单元104。但是相邻的两条有源线上的元件单元104的位置不是一致,而是左右交插配置。因此有源线的端点依照元件单元104的位置,不是都会整齐(neat)落在元件区域102周边,也因此一些有源线的端点会是凹入于元件区域102。这现象对于这些有源线本身而言,凹入的有源线会造成相邻两条有源线在端部有不平衡的应力。然而,本发明的边界结构106的分枝106a,会对准于这多条有源线的对应其一,且在相邻的两条有源线之间。因此,元件区域102周边由于分枝106a的作用,会使得有较均匀的应力分布而获得应力平衡,如此能减少元件单元104在元件区域102周边区域的损坏。

[0063] 在此,分枝106a的线宽度例如是与有源线的线宽度一致,可以得到较加的应力平衡。另外,边界结构106的外周围例如也可以形成缺口112。缺口112的数量、深度、宽度可以依实际需要来决定。由于缺口112的机械效应,可以增强边界结构106的强度,以阻当外围由浅沟槽绝缘层108所产生的应力。

[0064] 依照本发明的边界结构106的机制,边界结构106不限于前述实施例所举的方式,连续围绕元件区域102。边界结构106,也可以仅是因应周边有源区域110,而部分围绕元件区域102。因此,边界结构106可以仅是部分围绕元件区域102。然而,基于实际电路的规划,在元件区域102的周围都会有因应各种电路的周边有源区域110,因此在一实施例中,边界结构106可以是由多个构成,而互相不是直接连接。以四边形的元件区域102为例,其可以是由四个边界结构106不连续围绕。

[0065] 图2为根据本发明的一实施例,有源区域结构的上视示意图。参阅图2,图2的结构

与图1相似,而是由多个边界结构106围绕元件区域102。以四边形的元件区域102为例,其例如可以是由四个边界结构106不连续围绕。也就是,边界结构106之间会有间隙120分隔,而构成各别独立的边界结构106,其依实际情形也会有分枝106a的结构。然而,边界结构106的数量是依照实际需求来设定,不限于四个边界结构106。

[0066] 以下的实施例是从半导体的制造工艺,举依实施例来描述如何制造出如图1的结构的方法其一。图3A至图3F根据本发明的一实施例,有源区域结构的制造流程剖面示意图。图4A至图4C为根据本发明的一实施例,有源区域结构的制造流程上视示意图。

[0067] 参阅图3A与4A,取一基底200为基础,以对基底200进行图案化的多个细部工艺。例如从图4A的切割线I-I的截面结构变化来描述,要对基底200图案化。基底200例如是硅基底。在基底200上形成第一掩模层202。第一掩模层202是介电材料,更例如可以应多层介电材料的组合,然而本发明不限定第一掩模层202的内部组成结构。接着在第一掩模层202上再形成第二掩模层204。第二掩模层204的材料与基底相似,例如非晶硅、多晶硅、或是其他形式硅材料。

[0068] 对第二掩模层204进行图案化工艺 (patterning process), 其例如包含光刻与蚀刻的步骤,对第二掩模层204形成条状的开口206,以暴露第一掩模层202。第二掩模层204所留下的部分包含凸条 (mandrel) 204a以及预计要形成边界结构106的边界区域204b。在此可以了解,结构的尺寸仅是示意绘示,而不是绝对的比例。

[0069] 参阅图3B与图4B,在开口206的边壁形成介电材质的间隙壁 (spacer) 208。间隙壁208的形成例如先沉积介电层而覆盖开口206与第二掩模层204,再以回蚀刻 (etching back) 的方式对介电层蚀刻,以暴露第二掩模层204。介电层的残留部分就构成间隙壁208。

[0070] 参阅图3C与图4B,在开口206中填入与第二掩模层204相同材质,其例如包含沉积与蚀刻的步骤的长条状填入层210。请注意,图3C对应图4A的切割线I-I有加长,以绘示出更多的截面结构,因此所绘示的凸条204a与填入层210是以更多数量来示意性表示,而不是结构的改变。就实际结构的作用,填入层210与第二掩模层204结合,也是第二掩模层204的一部分。由于间隙壁可以很薄,因此凸条204a与填入层210之间的间隙可以很小,有利于小尺寸元件的制作。凸条204a的线宽与填入层210线宽大致上是相同,但不是本发明的唯一条件。

[0071] 参阅图3D与图4C,第二掩模层204继续被图案化,而保留后续预计要形成元件单元104、边界结构106以及周边有源区域110的区域,而其他被移除的区域214a是预计后续要形成浅沟槽绝缘层108。周边有源区域110的数量与位置依实际需要设置,且一般会环绕于边界结构106。在图3D的截面结构中也绘示出中间被移除的区域214a。在元间区域102内沿着有源线分布的开口214b,其作用是后续用于切断凸条 (mandrel) 204a以及填入层210,而构成多个元件单元104。元件单元104是小段的条状件,其纵向方向就是有源线的延伸方向。图3D的截面没有绘示开口214b。

[0072] 再从图4C可以看出,由于凸条 (mandrel) 204a以及填入层210的切断,第二掩模层204对应边界结构106的部分包含有分枝106a,仍维持与对应的有源线对齐,向内延伸入元间区域102。

[0073] 参阅图3E,经过图3A到图3D的制造过程后,间隙壁208利用蚀刻工艺被移除,再以第二掩模层204为蚀刻掩模,对第一掩模层202以及基底蚀刻200。图3E示意性所绘示的组合

整体结构还包含绘示用于切断有源线而形成多个元件单元104的开口214b,以及有源线之间的间隙212。也就是,横切面也同时包含多个不同区域的剖面结构。在此蚀刻步骤,利用蚀刻剂的调整,例如针对材质可以包含多个蚀刻步骤。然而,当基底200被蚀刻时,由于第二掩模层204与基底200的材质相似,第二掩模层204也会一并被蚀刻,仅保留第一掩模层202,而在基底200中形成浅沟槽。在此阶段,在图4C所示的区域214a是被蚀刻的浅沟槽,形成在边界结构106外围或是边界结构106与周边有源区域110之间的区域。此处的浅沟槽较深是由于开口宽度较大,较容易蚀刻,也就是蚀刻效率较大,因此会比其他区域的沟槽较深。在元件单元104之间也会有间隙212。另外对应开口214b也有井状的沟槽。

[0074] 在图3E的状态,基底200的表层已被图案化而得到有源层150的结构。而后需就是形成浅沟槽绝缘层对这些元件单元绝缘。参阅图3F,对图3E的结构,全面再沉积一介电层216,其例如是氧化硅,以填入在基底上的沟槽中,主要是要填入元件单元之间的间隙。由于在区域214又或是也包含开口214b的区域,可能不会被介电层216填满,因此例如可以再使用旋转涂布介电质(spin-on dielectric,SOD)的制造工艺将沟槽填入SOD层218。接着例如利用回火硬化与化学机械研磨制作工艺,对表面平坦化,其中一部分的第一掩模层202也被保留以保护基底200的表面。综合浅沟槽绝缘层108,以边界结构106来区分,可以包含第一部件108a以及第二部件108b。

[0075] 本发明不限于前面实施例所举的制造方法,而只要能对基底图案化出所述的结构即可。图5根据本发明的一实施例,有源区域结构的制造方法示意图。

[0076] 参阅图5,有源区域结构的制造方法包含步骤S100,在一基底上设定一元件区域。另外,在步骤S102中,对该基底的顶部图案化,以形成一有源层,其中该有源层具有多个元件单元在该元件区域内,以及边界结构围绕该元件区域,其中该边界结构具有至少一个分枝向内延伸入该元件区域,且在该多个元件单元的其中一部分之间。在步骤S104中,形成浅沟槽绝缘层于该基底上,其中该浅沟槽绝缘层具有第一部件形成于该边界结构内以使该多个元件单元之间绝缘,以及第二部件围绕该边界结构的外周围,其中该浅沟槽绝缘层的该第二部件将该多个元件单元与周边有源区域隔离。

[0077] 基于上述,本发明提出的有源区域结构与其制造方法,在元件区域的周围还包含边界结构,围绕元件区域,如此可以阻挡外围大区域的浅沟槽绝缘层对元件区域所产生的应力,防止在元件区域的周围边区域的元件单元,因为应力而损坏。另外,边界结构有包含向元件区域内延伸的分枝,可以补偿有源线之间在端部不平均的应力,也可以避免元件单元的损坏。

[0078] 另外,在边界结构的外周缘也可以设置缺口,以进一步提升边界结构的强度,抵抗外围浅沟槽绝缘层所产生的应力。

[0079] 虽然结合以上实施例揭露了本发明,然而其并非用以限定本发明,任何所属技术领域熟悉此技术者,在不脱离本发明的精神和范围内,可作些许的更动与润饰,故本发明的保护范围当视所附的权利要求所界定的为准。

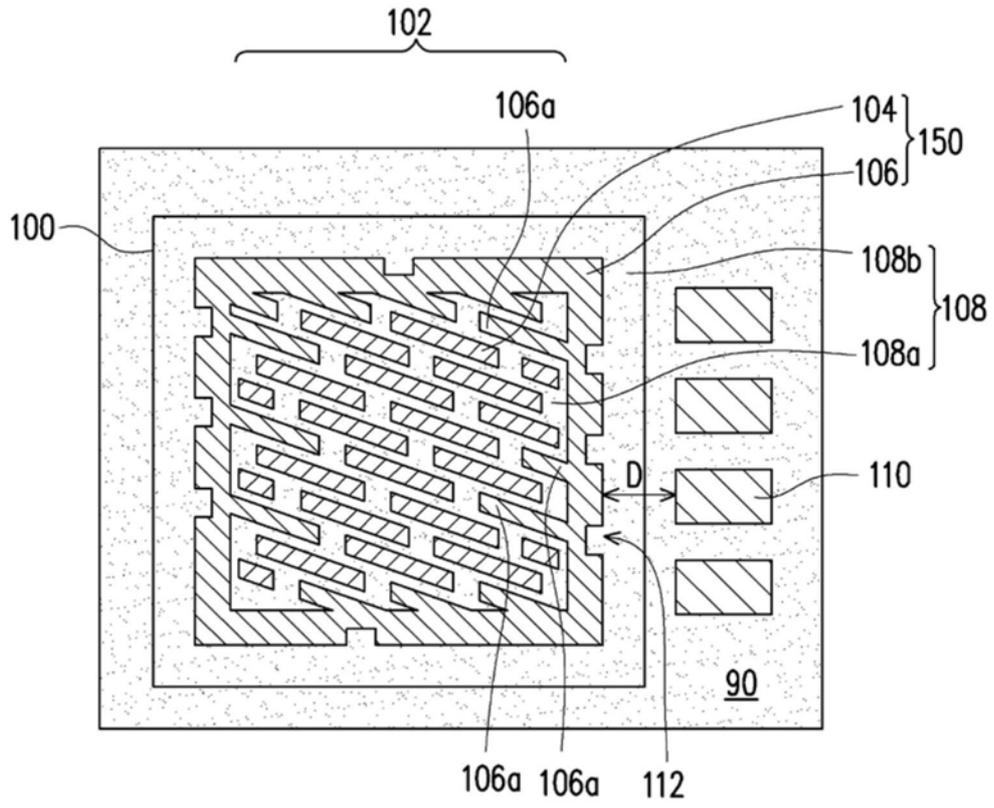


图1

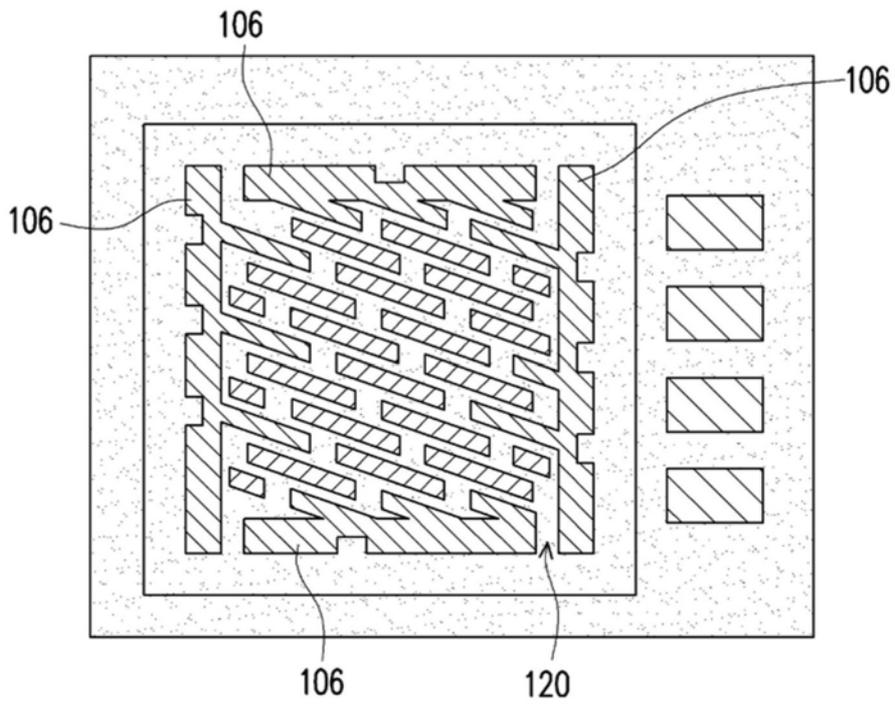


图2

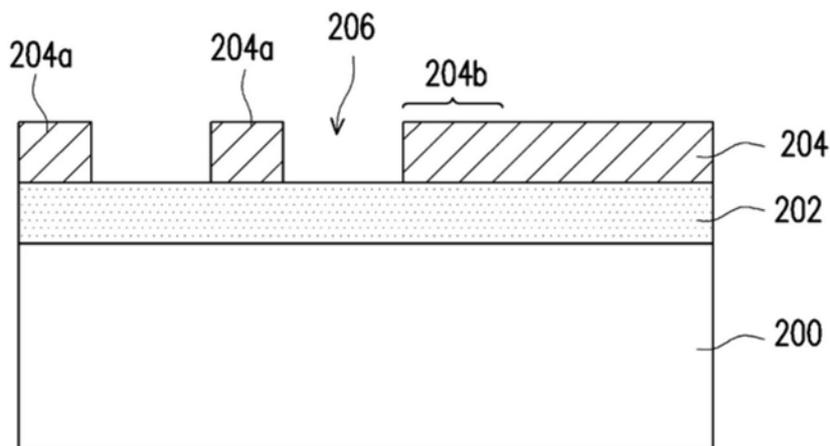


图3A

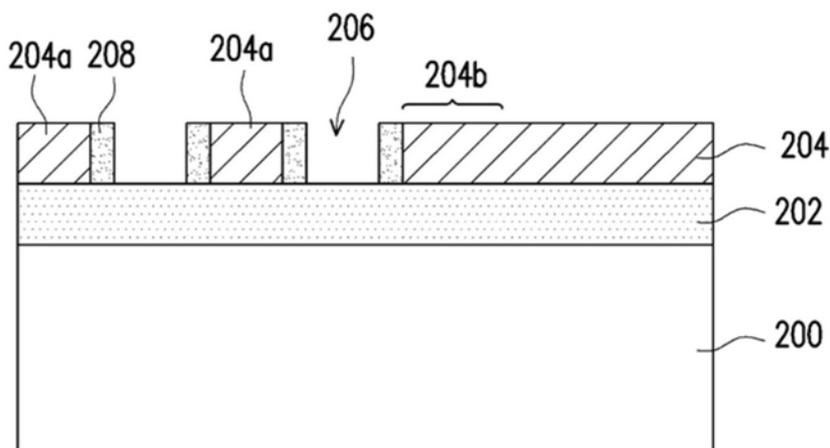


图3B

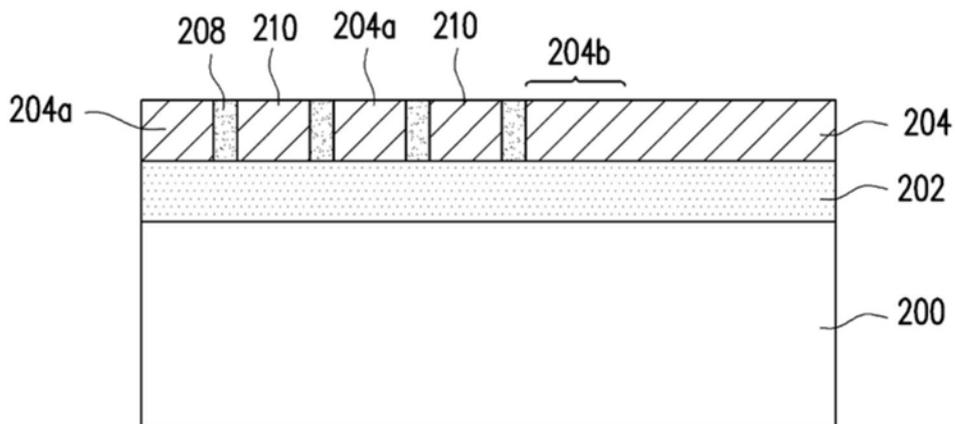


图3C

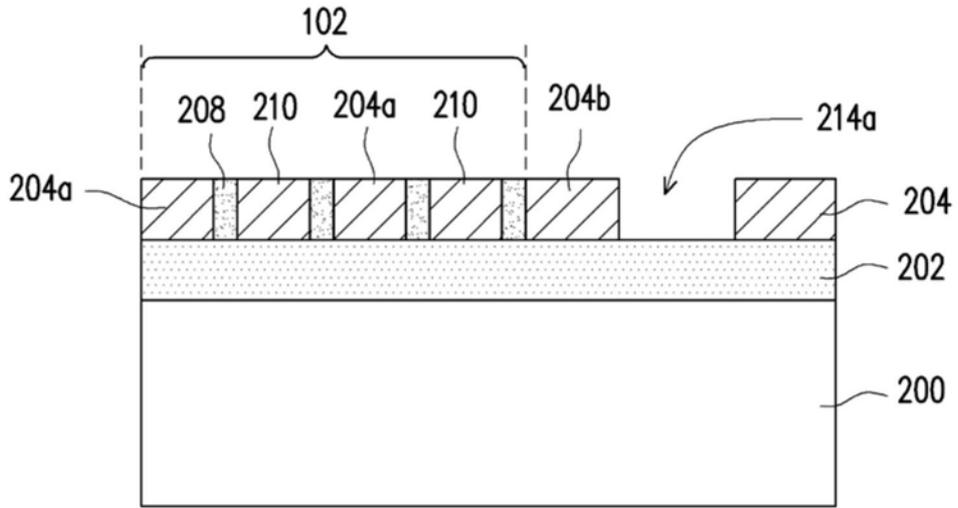


图3D

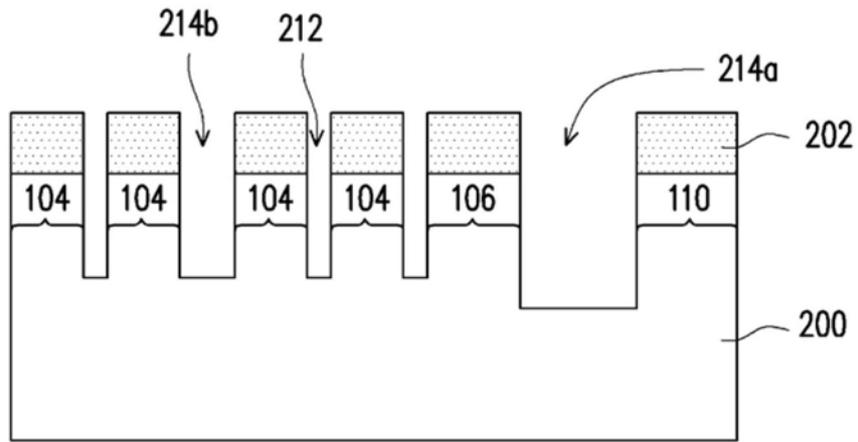


图3E

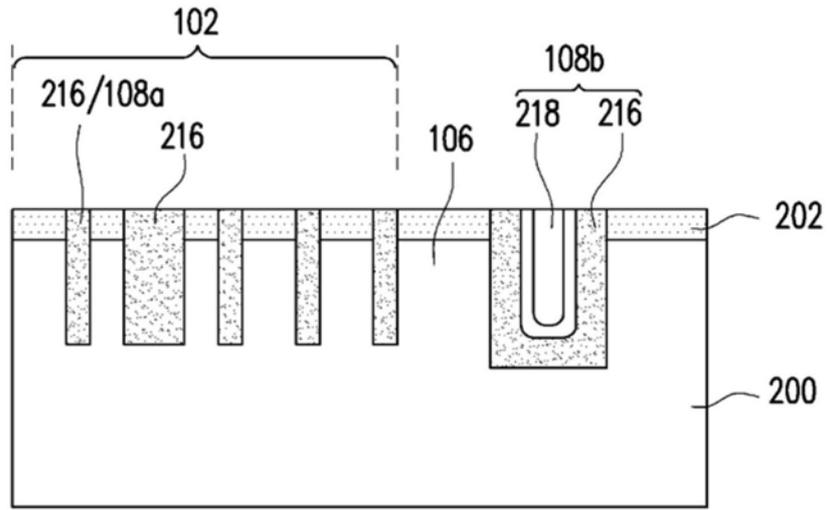


图3F

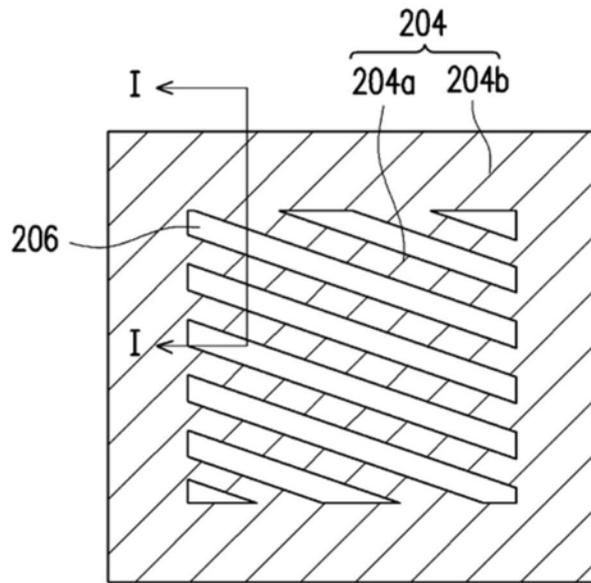


图4A

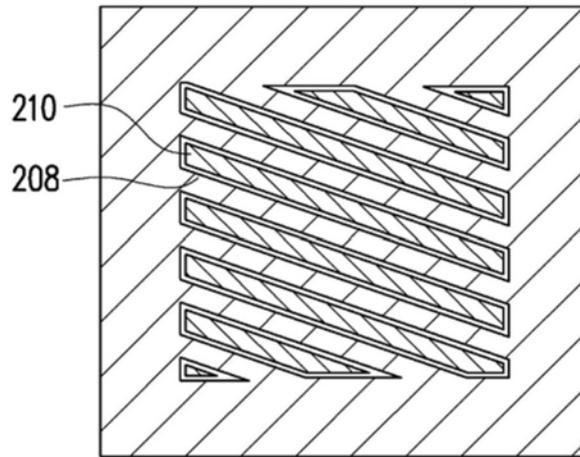


图4B

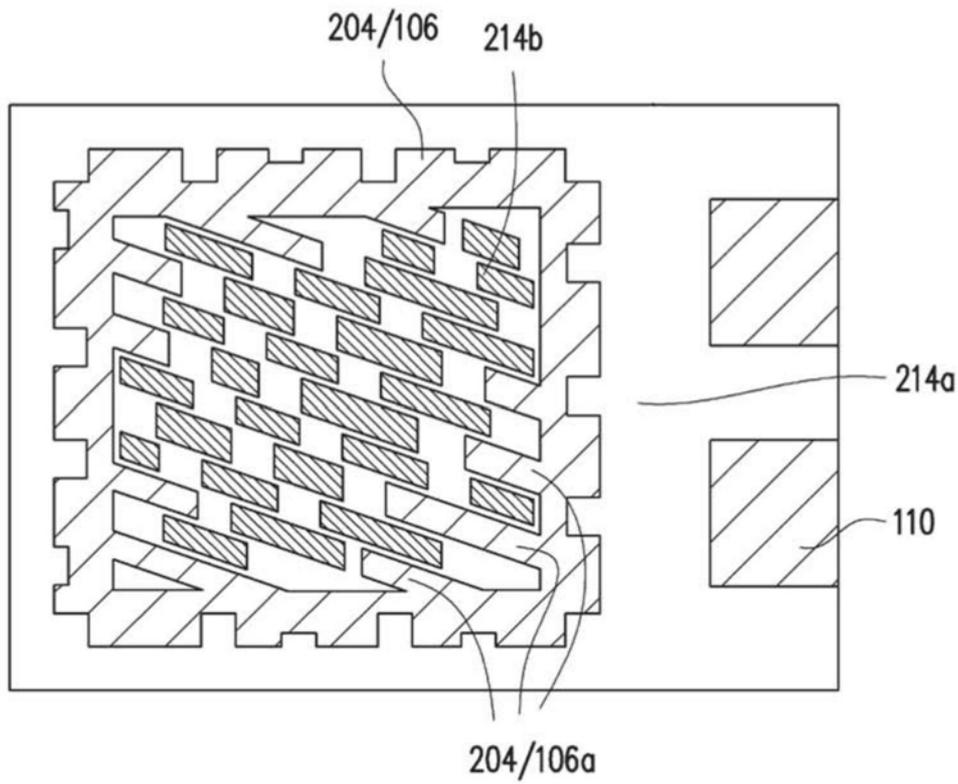


图4C

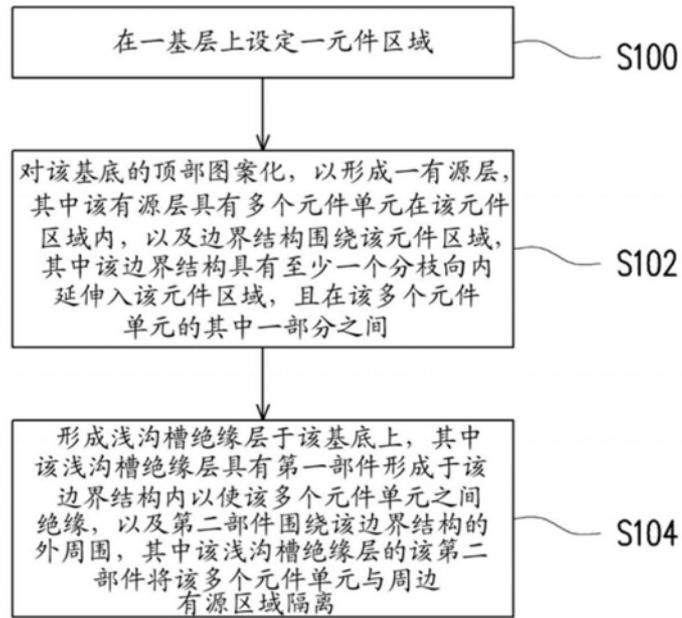


图5