

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014 年 7 月 17 日(17.07.2014)



(10) 国際公開番号
WO 2014/109111 A1

- (51) 国際特許分類:
H04B 1/44 (2006.01) **H03H 7/46** (2006.01)
H03H 7/01 (2006.01) **H04B 1/18** (2006.01)
H03H 7/18 (2006.01)
- (21) 国際出願番号: PCT/JP2013/079074
- (22) 国際出願日: 2013 年 10 月 28 日(28.10.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2013-003526 2013 年 1 月 11 日(11.01.2013) JP
- (71) 出願人: 株式会社村田製作所(MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 Kyoto (JP).
- (72) 発明者: 上嶋孝紀(UEJIMA, Takanori); 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP).
- (74) 代理人: 特許業務法人 楓国際特許事務所 (KAEDE PATENT ATTORNEYS' OFFICE); 〒

5400011 大阪府大阪市中央区農人橋 1 丁目 4 番 3 4 号 Osaka (JP).

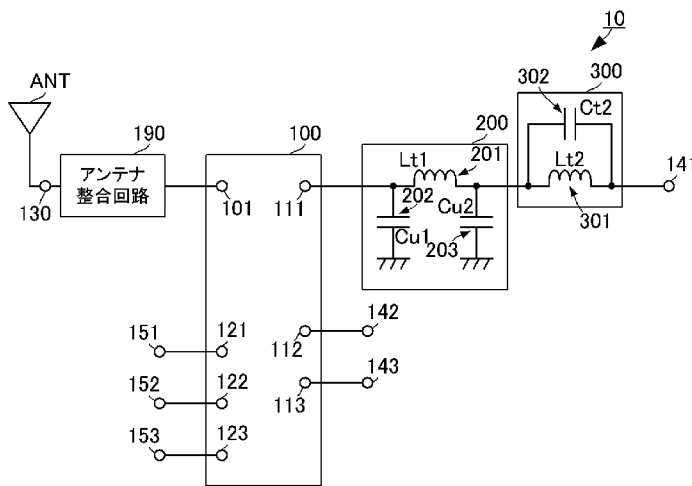
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーロシヤ (AM, AZ, BY, KG, KZ, RU, TJ, TM), ユーロシヤ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

[続葉有]

(54) Title: HIGH-FREQUENCY SWITCH MODULE

(54) 発明の名称: 高周波スイッチモジュール

【図1】



190 Antenna matching circuit

(57) Abstract: A high-frequency switch module (10) comprises a switch IC (100), a phase adjustment circuit (200), and a filter circuit (300). The phase adjustment circuit (200) comprises an inductor (201) and capacitors (202, 203) and is formed from a π circuit, wherein the inductor (201) is serially connected between an individual terminal (111) and the filter circuit (300). The filter circuit (300) is an LC parallel resonator circuit of a filter inductor (301) and a filter capacitor (302). A distortion secondary high-frequency signal from the individual terminal (111) of the switch IC (100) is reflected with the filter circuit (300) via the phase adjustment circuit (200), and returns to the switch IC (100) via the phase adjustment circuit (200). This distortion secondary high-frequency signal is phase adjusted by the phase adjustment circuit (200), and is offset with a distortion secondary high-frequency signal which is outputted by a common terminal (101) of the switch IC (100).

(57) 要約: 高周波スイッチモジュール (10) は、スイッチ IC (100)、位相調整回路 (200)、

フィルタ回路 (300) を備える。位相調整回路 (200) は、インダクタ (201)、キャパシタ (202, 203) を備え、個別端子 (111) とフィルタ回路 (300) との間にインダクタ (201) が直列接続された π 型回路からなる。フィルタ回路 (300) は、フィルタ用インダクタ (301) とフィルタ用キャパシタ (302) の LC 並列共振回路である。スイッチ IC (100) の個別端子 (111) からの歪み 2 次高調波信号は、位相調整回路 (200) を介してフィルタ回路 (300) で反射され、位相調整回路 (200) を介してスイッチ IC (100) に戻る。この歪み 2 次高調波信号は、位相調整回路 (200) によって位相調整され、スイッチ IC (100) の共通端子 (101) に出力される歪み 2 次高調波信号と相殺される。



添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：高周波スイッチモジュール

技術分野

[0001] 本発明は、半導体スイッチを用いて共通端子を複数の個別端子に切り替えて接続することで複数種類の高周波信号を送受信する高周波スイッチモジュールに関する。

背景技術

[0002] 複数の高周波信号を共通のアンテナで送受信するための高周波スイッチモジュールが各種考案されている。このような高周波スイッチモジュールでは、一つの共通端子と複数の個別端子とを備えるスイッチ IC が用いられることがある。スイッチ IC は、FET（電界効果型トランジスタ）を複数備え、これら FET の ON・OFF によって共通端子をいずれか一つの個別端子に接続する。

[0003] このような半導体を用いたスイッチ IC では、大電力の高周波信号（例えば、送信信号）が入力されると、歪みによる高調波信号が発生する。このような高調波信号が共通端子からアンテナを介して外部に送信されることは、電波干渉等の各種の不具合を生じる原因となる。すなわち、このような歪みによる高調波信号は、高周波スイッチモジュールの帯域外特性を悪化させる原因となる。

[0004] したがって、特許文献 1 に記載の高周波回路では、スイッチ IC で発生し個別端子に出力された高調波信号を反射する LC 直列共振器を備える。LC 直列共振器は、スイッチ IC の個別端子と送信回路とを接続する信号伝送ラインとグランドとの間に接続されている。これにより、個別端子から出力した高調波信号が LC 直列共振器の接続点で反射して、スイッチ IC に戻り、共通端子へ伝送される。この際、信号伝送ラインにおける LC 直列共振器の接続点と個別端子との距離を所定の長さに設定することで、共通端子から出力される高調波信号と、個別端子から LC 直列共振器の接続点で反射して共

通端子へ出力される高調波信号との位相を逆位相にしている。これにより、アンテナから送信される高調波信号を抑圧している。

先行技術文献

特許文献

[0005] 特許文献1：特開2001-86026号公報

発明の概要

発明が解決しようとする課題

[0006] しかしながら、特許文献1に記載の従来の高周波回路では、分布定数線路である信号伝送ラインの長さで、個別端子からの高調波信号の位相調整を行っているので、位相を大きく回す場合には、信号伝送ラインを長くしなければならない。この場合、信号伝送ラインを形成する積層体の形状が大きくなってしまふ。これにより、高周波回路を小型化することが容易ではない。また、高周波回路の積層モジュールとして限られた形状の中で、最適な位相調整量が得られる信号伝送ラインの長さおよび導体パターンを決定することは容易ではない。したがって、特許文献1に示す従来の構成では、スイッチICを備えた構成であって、高調波歪み特性および帯域外特性に優れた高周波回路を容易且つ小型にすることは困難である。

[0007] 本発明の目的は、大型化することなく、高調波歪み特性および帯域外特性に優れた高周波スイッチモジュールを提供することにある。

課題を解決するための手段

[0008] 共通端子と複数の個別端子とを有し、半導体スイッチ素子のオンオフによって前記複数の個別端子を前記共通端子に切り替えて接続するスイッチICを備えた高周波スイッチモジュールに関するものである。高周波スイッチモジュールのスイッチICの共通端子および個別端子から高調波信号が出力される。高周波スイッチモジュールは、複数の個別端子の内の第1個別端子と、外部から高周波信号が入力される第1外部接続用端子との間に接続され、高周波信号の高調波成分を減衰させるフィルタ回路を備える。高周波スイッ

チモジュールは、該フィルタ回路と第１個別端子との間に接続され、インダクタとキャパシタとから構成された位相調整回路を備える。位相調整回路は、共通端子から出力される高調波信号の振幅と、第１個別端子から出力されフィルタ回路で反射して第１個別端子に戻る高調波信号の振幅とが打ち消し合うように、インダクタとキャパシタの素子値が決定されている。

[0009] この構成では、第１個別端子から出力された高調波信号は、インダクタとキャパシタを備える位相調整回路を介してフィルタ回路で反射され、位相調整回路、スイッチＩＣを介して共通端子へ出力される。そして、本発明の構成では、位相調整回路がインダクタとキャパシタとを組み合わせで構成されていることで、共通端子に戻される高調波信号の位相調整量を調整しやすい。したがって、従来の分布定数線路による位相調整回路と比較して、所望の位相調整量を得るための形状自由度が向上し、小型化し易く、高調波歪み特性および帯域外特性を向上しやすい。

[0010] また、この発明の高周波スイッチモジュールでは、インダクタとキャパシタは、共通端子からの高調波信号と第１個別端子からの高調波信号の位相差が 90° から 270° の間となるように、素子値が決定されていることが好ましい。

[0011] この構成では、共通端子からの高調波信号と第１個別端子からの高調波信号とが少なくとも互いに打ち消し合い、共通端子から出力される高調波信号のレベルを抑圧できる。

[0012] また、この発明の高周波スイッチモジュールでは、インダクタとキャパシタは、共通端子からの高調波信号と第１個別端子からの高調波信号の位相差が 180° となるように素子値が決定されていることが好ましい。

[0013] この構成では、共通端子からの高調波信号と第１個別端子からの高調波信号とが完全に相殺され、共通端子から高調波信号が出力されない。

[0014] また、この発明の高周波スイッチモジュールの位相調整回路は、高調波信号の周波数帯域を通過帯域内とする低域通過フィルタであることが好ましい。

- [0015] この構成では、位相調整回路で、相殺用の高調波信号の位相調整とともに、フィルタ回路側から入力される高周波信号を基本波とするさらに高次の高調波信号（例えば、上述の高調波信号が2次高調波信号であれば3次以上の高調波信号）を減衰できる。
- [0016] また、この発明の高周波スイッチモジュールの位相調整回路は、高周波信号の周波数帯域を通過帯域内とする高域通過フィルタであってもよい。
- [0017] この構成では、位相調整回路で、相殺用の高調波信号の位相調整とともに、スイッチICの共通端子側から入力される静電気を抑圧できる。これにより、フィルタ回路のESD効果が高まり、高周波スイッチモジュールのESD効果が向上する。
- [0018] また、この発明の高周波スイッチモジュールのフィルタ回路は、高調波信号の周波数が減衰極周波数に略一致するノッチフィルタである。
- [0019] この構成では、入力される大電力の高周波信号の高調波信号を効果的に減衰させることができるとともに、スイッチICで発生した高調波信号がフィルタ回路から位相調整回路側へ反射する反射量を大きいまま維持できる。これにより、共通端子から出力される高調波信号のレベルとフィルタ回路から反射される高調波信号のレベルとのレベル差が小さくなり、相殺効果が向上する。
- [0020] また、この発明の高周波スイッチモジュールでは、次の構成であることが好ましい。フィルタ回路は、フィルタ用キャパシタとフィルタ用インダクタとが並列接続されたLC並列共振回路を備える。該LC並列共振回路は、第1外部接続用端子と位相調整回路との間に接続されている。
- [0021] この構成では、高調波信号の周波数帯域以外での通過特性がよく、高周波スイッチモジュールとしての送受信特性を向上させることができる。
- [0022] また、この発明の高周波スイッチモジュールでは、次の構成であってもよい。フィルタ回路は、フィルタ用キャパシタとフィルタ用インダクタとが直列接続されたLC直列共振回路を備える。LC直列共振回路は、第1外部接続用端子と位相調整回路との接続ラインと、グランドとの間に接続されてい

る。

[0023] この構成では、上述のLC並列共振回路を用いた場合のような作用効果は得られないが、所定の減衰量以上の減衰量を得られる周波数帯域が広く、高調波信号の周波数がずれても、高調波信号の反射量が低減しにくい。

[0024] また、この発明の高周波スイッチモジュールでは、フィルタ回路は、高周波信号の周波数帯域を通過帯域内とする帯域通過フィルタであってもよい。

[0025] この構成では、高調波信号の周波数が帯域通過フィルタの減衰帯域内となる。帯域通過フィルタは、通過帯域外の減衰量すなわち反射量が大きいため、フィルタ回路で反射される高調波信号のレベルが低下しにくい。

[0026] また、この発明の高周波スイッチモジュールでは、帯域通過フィルタは、デュプレクサを構成する一つのフィルタであってもよい。

[0027] この構成では、第1外部接続用端子にデュプレクサが接続されるような態様の場合に、デュプレクサと別にフィルタ回路を設ける必要が無く、高周波スイッチモジュールを小さく構成することができる。

[0028] また、この発明の高周波スイッチモジュールは、次の構成であることが好ましい。高周波スイッチモジュールの上述のスイッチICはローバンド用のスイッチICである。さらに、高周波スイッチモジュールは、ハイバンド用の第2のスイッチICと、アンテナへの接続端子、スイッチICの共通端子に接続するローバンド側端子、および第2のスイッチICの共通端子に接続するハイバンド側端子を備え、ローバンドの高周波信号とハイバンドの高周波信号とを分波するアンテナ側分波器と、を備える。第1個別端子に入力される高周波信号と、第2のスイッチ回路を伝送する第2高周波信号とが、少なくとも一時的に同時通信される。

[0029] この構成では、キャリアアグリゲーション等の複数のバンドクラス（周波数領域）で同時に高周波信号を送受信する高周波スイッチモジュールにおいて、ローバンドの高周波信号の高調波信号が、ハイバンド側の回路に回り込むことを抑制できる。

[0030] また、この発明の高周波スイッチモジュールは、次の構成であってもよい

。フィルタ回路と位相調整回路との間に、複数の線路導体と選択部材とが備えられている。複数の線路導体は、フィルタ回路に接続し、異なる長さからなる。選択部材は、複数の線路導体を位相調整回路に選択して接続する。

[0031] また、この発明の高周波スイッチモジュールは、次の構成であってもよい。位相調整回路と第1個別端子の間に、複数の線路導体と選択部材とが備えられている。複数の線路導体は、位相調整回路に接続し、異なる長さからなる。選択部材は、複数の線路導体を第1個別端子に選択して接続する。

[0032] これらの構成では、接続された線路導体以外はオープスタブとなるので、これらオープスタブにより、高調波信号に対する更なる位相調整が可能になる。そして、選択する線路導体によってオープスタブの形状が異なるので、異なる位相調整量を選択でき、適する位相調整量を適宜選択しやすい。

[0033] また、この発明の高周波スイッチモジュールは、次の構成であることが好ましい。高周波スイッチモジュールは、導体パターンが形成された誘電体層を複数積層してなる積層体によって形成されている。位相調整回路のインダクタは、積層体の実装される実装型インダクタ素子である。位相調整回路のキャパシタは、積層体の実装される実装型キャパシタ素子である。

[0034] この構成では、位相調整量に依存することなく、位相調整回路の形状を小さくできる。また、各実装型素子を置き換えるだけで、位相調整量を変化させることができる。これにより、適する位相調整量を容易に実現でき、且つ小型化が可能である。

[0035] また、この発明の高周波スイッチモジュールでは、次の構成であることが好ましい。フィルタ回路のインダクタは、積層体の実装される実装型インダクタ素子である。フィルタ回路のキャパシタは、積層体の実装される実装型キャパシタ素子である。

[0036] この構成では、さらに、適する位相調整量を容易に実現でき、且つ小型化が可能な高周波スイッチモジュールを実現できる。

発明の効果

[0037] この発明によれば、高調波歪み特性および帯域外特性に優れる高周波スイッチモジュールを小型且つ容易に実現することができる。

図面の簡単な説明

[0038] [図1]本発明の第1の実施形態に係る高周波スイッチモジュールの回路図である。

[図2]外部接続用端子から高周波信号（大電力）が入力された場合の当該高周波信号の伝送状態を説明する図である。

[図3]高周波信号の2次高調波信号の伝送状態、および歪み2次高調波信号の伝送状態を示す図である。

[図4]本発明の第1の実施形態の構成および従来構成でのアンテナANTでの2次高調波レベルをシミュレーションした結果である。

[図5]本発明の第1の実施形態の一態様となる高周波スイッチモジュールの積層図である。

[図6]図5の積層図のパターンにより実現される高周波モジュールの回路図である。

[図7]LC並列共振回路およびLC直列共振回路の減衰特性と、LC直列共振回路の回路構成例を示す図である。

[図8]本発明の第2の実施形態に係る高周波スイッチモジュールの回路図である。

[図9]本発明の第3の実施形態に係る高周波スイッチモジュールの回路図である。

[図10]本発明の第4の実施形態に係る高周波スイッチモジュールの回路図である。

[図11]本発明の第5の実施形態に係る高周波スイッチモジュールの回路図である。

[図12]本発明の第6の実施形態に係る高周波スイッチモジュールの回路図である。

[図13]本発明の第7の実施形態に係る高周波スイッチモジュールの回路図で

ある。

[図14]本発明の第8の実施形態に係る高周波スイッチモジュールの回路図である。

[図15]本発明の第9の実施形態に係る高周波スイッチモジュールの回路図である。

発明を実施するための形態

[0039] 本発明の第1の実施形態に係る高周波スイッチモジュールについて、図を参照して説明する。図1は、本発明の第1の実施形態に係る高周波スイッチモジュールの回路図である。なお、本実施形態では、1個の共通端子と3個の個別端子を有するスイッチICを例に説明するが、個別端子数はこれに限るものではなく、複数であれば他の個数であってもよい。

[0040] 高周波スイッチモジュール10は、スイッチIC100、位相調整回路200、フィルタ300、アンテナ整合回路190を備える。高周波スイッチモジュール10は、外部接続用端子130、141、142、143、151、152、153を備える。外部接続用端子141が、本発明の「第1外部接続用端子」に相当する。外部接続用端子130は、高周波スイッチモジュール10の外部に配置されたアンテナANTに接続されている。

[0041] スイッチIC100は、共通端子101、個別端子111、112、113、駆動制御端子121、122、123を備える。個別端子111が本発明の「第1個別端子」に相当する。スイッチIC100は、駆動制御端子121、122、123に入力される駆動電圧と制御信号によって、共通端子101を、個別端子111、112、113のいずれか1個に切り替えて接続する。より具体的には、スイッチIC100は、FET（電界効果型トランジスタ）等の半導体スイッチが共通端子101と各個別端子111、112、113との間に接続される構造からなる。スイッチIC100は、駆動電圧で半導体スイッチに電源供給し、制御信号によって、オン制御する半導体スイッチとオフ制御する半導体スイッチを切り替える。スイッチIC100は、このような各半導体スイッチのオンオフ制御によって、共通端子10

1を個別端子111, 112, 113のいずれかに接続する。

[0042] 共通端子101と外部接続用端子130との間には、アンテナ整合回路190が接続されている。アンテナ整合回路190は、図示していないが、例えば、直列インダクタ、該直列インダクタと外部接続用端子130との間をグラウンドに接続するキャパシタ、直列インダクタと共通端子101との間をグラウンドに接続するインダクタ等のから構成される。

[0043] 駆動制御端子121, 122, 123は、それぞれ外部接続用端子151, 152, 153に接続する。これら外部接続用端子151, 152, 153から駆動電圧および制御信号が供給される。

[0044] 個別端子111は、位相調整回路200、フィルタ回路300を介して、外部接続用端子141に接続されている。

[0045] 個別端子112, 113は、それぞれ外部接続用端子142, 143に接続されている。なお、これらの個別端子と外部接続用端子との間に、フィルタ等の回路素子が接続されていてもよい。

[0046] 位相調整回路200は、個別端子111とフィルタ回路300との間に接続されている。位相調整回路200は、インダクタ201、キャパシタ202, 203を備える。インダクタ201は、個別端子111とフィルタ回路300との間に直列接続されている。インダクタ201の個別端子111側は、キャパシタ202を介してグラウンドに接続されている。インダクタ201のフィルタ回路300側は、キャパシタ203を介してグラウンドに接続されている。

[0047] インダクタ201のインダクタンス L_t1 、キャパシタ202のキャパシタンス C_u1 、キャパシタ203のキャパシタンス C_u2 は、後述する2次高調波信号の位相シフト条件に基づいて設定されている。

[0048] フィルタ回路300は、フィルタ用インダクタ301、フィルタ用キャパシタ302を備える。フィルタ用インダクタ301は、位相調整回路200と外部接続用端子141との間に接続されている。フィルタ用キャパシタ302は、フィルタ用インダクタ301に並列接続されている。これにより、

フィルタ回路300は、フィルタ用インダクタ301とフィルタ用キャパシタ302とのLC並列共振回路からなる。このような回路構成から、フィルタ回路300は、LC並列共振型のノッチフィルタとして機能する。

[0049] フィルタ用インダクタ301の素子値（インダクタンス） L_{t2} とフィルタ用キャパシタ302の素子値（キャパシタンス） C_{t2} は、外部接続用端子141から入力される高周波信号の2次高調波信号の周波数がノッチフィルタの減衰極周波数と一致もしくは略一致するように設定されている。

[0050] 図2は、外部接続用端子から高周波信号（大電力）が入力された場合の当該高周波信号の伝送状態を説明する図である。なお、本発明でいう「大電力」とは、高周波スイッチモジュール10に用いられるスイッチIC100に高周波信号が入力されたことにより、当該スイッチIC100から歪み高調波信号が発生する電力レベルを示す。図3は、高周波信号の2次高調波信号の伝送状態、および歪み2次高調波信号の伝送状態を示す図である。なお、図2、図3では、スイッチIC100の個別端子111と共通端子101が導通された状態を示す。

[0051] 図2に示すように、外部接続用端子141から入力された基本周波数の高周波信号（基本波） S_{f0} は、フィルタ回路300、位相調整回路200を介して、スイッチIC100の個別端子111に入力される。スイッチIC100の個別端子111に入力された高周波信号 S_{f0} は、共通端子101から出力される。

[0052] 図3（上段）に示すように、外部接続用端子141から入力された高周波信号の2次高調波信号 S_{2f0} は、フィルタ回路300で減衰される。これにより、入力された2次高調波信号 S_{2f0} は、位相調整回路200およびスイッチIC100には伝送されず、スイッチIC100の共通端子101から出力されない。

[0053] 基本周波数の高周波信号 S_{f0} がスイッチIC100に入力されると、高周波信号 S_{f0} が大電力の場合に、半導体スイッチが歪んで、歪み高調波信号が発生する。なお、歪み高調波信号の電力は、殆どが2次高調波信号 S_{D2f0} で

ある。この歪み 2 次高調波信号 SD_{2f0} は、共通端子 101、個別端子 111 に出力される。

[0054] 個別端子 111 に出力された歪み 2 次高調波信号 SD_{2f0} は、位相調整回路 200 を介して、フィルタ回路 300 に伝送される。フィルタ回路 300 は、2 次高調波信号の周波数が減衰極周波数と一致するので、歪み 2 次高調波信号 SD_{2f0} は、フィルタ回路 300 で反射する。この反射 2 次高調波信号 SDR_{2f0} は、位相調整回路 200 を伝送し、個別端子 111 に入力される。反射 2 次高調波信号 SDR_{2f0} は、個別端子 111 から共通端子 101 に伝送される。

[0055] したがって、共通端子 101 からは、元々共通端子 101 から出力される歪み 2 次高調波信号 SD_{2f0} と反射 2 次高調波信号 SDR_{2f0} とが重なり合っ

[0056] ここで、共通端子 101 での歪み 2 次高調波信号 SD_{2f0} の位相と反射 2 次高調波信号 SDR_{2f0} の位相とが逆位相となるように、位相調整回路 200 のインダクタ 201 のインダクタンス L_{t1} 、キャパシタ 202 のキャパシタンス C_{u1} 、キャパシタ 203 のキャパシタンス C_{u2} を決定する。言い換えれば、個別端子 111 から出力された歪み 2 次高調波信号がフィルタ回路 300 で反射してスイッチ IC100 に戻り、共通端子 101 における反射 2 次高調波信号 SDR_{2f0} の位相が、共通端子 101 での歪み 2 次高調波信号 SD_{2f0} の位相に対して 180° シフトしているように、位相調整回路 200 のインダクタ 201 のインダクタンス L_{t1} 、キャパシタ 202 のキャパシタンス C_{u1} 、キャパシタ 203 のキャパシタンス C_{u2} を決定する。

[0057] このような構成とすることで、図 3（下段）に示すように、共通端子 101 において歪み 2 次高調波信号 SD_{2f0} と反射 2 次高調波信号 SDR_{2f0} とが相殺され、結果的に、共通端子 101 から 2 次高調波信号が出力されていない状態となる。これにより、2 次高調波信号が外部接続用端子 130（アンテナ ANT）側に出力されず、高周波スイッチモジュール 10 の高調波歪み特性および帯域外特性が改善する。高調波歪み特性とは、送受信する高周

波信号の周波数を基本波周波数とする高調波信号が外部へ出力されにくいほど良好となる特性である。帯域外特性とは、送受信する周波数帯域以外の周波数帯域で大きな減衰量が得られる場合が良好となる特性である。

[0058] さらに、本実施形態に示すように、位相調整回路200が、インダクタ201とキャパシタ202、203によって構成されているので、分布定数線路であるマイクロストリップラインの構成よりも、共通端子101に戻る2次高調波信号の位相を調整しやすい。したがって、従来の分布定数線路による位相調整回路と比較して、所望の位相調整量を得るための形状自由度が向上し、小型化がより容易に実現できる。

[0059] 図4は、本実施形態の構成および従来構成でのアンテナANTでの2次高調波レベルをシミュレーションした結果である。なお、図4では、従来構成でスイッチICのFETの形状を2倍にした構成についても示している。また、図4のシミュレーションは、入力される高周波信号のレベルを+26 [dBm]としている。

[0060] 図4に示すように、従来構成では-80 [dBm]であった2次高調波レベルが、本実施形態の構成では-95 [dBm]まで低下する。一般に、スイッチICのFETの形状を大きくすることで、高調波信号の出力を抑制できることが知られている。そこで、従来の構成のスイッチICの形状を2倍にした場合の構成についても、シミュレーションしている。その結果、従来構成でスイッチICのFETの形状を2倍にした構成では-83 [dBm]であるので、この構成よりも、本実施形態の構成の方が2次高調波レベルを低下することができる。

[0061] また、上述の構成では、位相調整回路200は、 π 型の低域通過フィルタ（ローパスフィルタ）となる。ここで、インダクタ201のインダクタンス L_{t1} 、キャパシタ202のキャパシタンス C_{u1} 、キャパシタ203のキャパシタンス C_{u2} を調整し、2次高調波信号の周波数を通過周波数帯域内とし、3次高調波信号の周波数帯域が減衰帯域となるように、低域通過フィルタを設定する。

[0062] このような構成とすることで、フィルタ回路300で反射してスイッチIC100に戻る2次高調波信号の信号レベルを殆ど低下させない。したがって、共通端子101での相殺効果を向上させることができる。これにより、共通端子101から出力される2次高調波信号を、より大幅に抑圧することができ、高周波スイッチモジュール10の高調波歪み特性および帯域外特性を、さらに向上させることができる。

[0063] さらに、フィルタ回路300を通過した3次以上の高調波信号が、位相調整回路200で減衰されるので、共通端子101から出力される2次以上の高調波信号も大幅に抑圧することができる。これにより、高周波スイッチモジュール10の総合的に高調波歪み特性および帯域外特性を、さらに向上させることができる。

[0064] 上述のような高周波スイッチモジュール10は、複数の誘電体層を積層した積層体によって実現される。所定の誘電体層には、高周波スイッチモジュール10の回路パターンを実現するための導体パターンが形成されている。積層体の天面には、実装型回路素子が実装されており、積層体の底面には、外部接続用端子を実現する実装用ランドが形成されている。

[0065] 図5は、本実施形態の一態様となる高周波スイッチモジュールの積層図である。なお、図5の各誘電体層に記載された○（丸形状）は誘電体層を厚み方向に貫通する導電性ビアを示す。図6は、図5の積層図のパターンにより実現される高周波モジュールの回路図である。

[0066] 図5、図6に示す高周波スイッチモジュール10Rは、スイッチIC100R、アンテナ整合回路190、位相調整回路200、フィルタ回路300、低域通過フィルタ400、500を備える。位相調整回路200およびフィルタ回路300は、上述の高周波スイッチモジュール10と同じである。

[0067] 高周波スイッチモジュール10Rは、外部接続用端子130、141-149、151-155を備える。

[0068] スイッチIC100Rは、1個の共通端子101、9個の個別端子111-119、5個の駆動制御端子121-125を備える。駆動制御端子12

1-125に供給される駆動電圧と制御信号とにより、共通端子101は、個別端子111-119のいずれかに接続される。

[0069] 共通端子101と外部接続用端子130との間には、アンテナ整合用インダクタ191が接続されている。アンテナ整合回路190は、アンテナ整合用インダクタ191、192、およびアンテナ整合用キャパシタ193を備える。アンテナ整合用インダクタ191は、共通端子101と外部接続用端子130との間に接続されている。アンテナ整合用インダクタ191の共通端子101側は、アンテナ整合用インダクタ192を介してグラウンドに接続されている。アンテナ整合用インダクタ191の外部接続用端子130側は、アンテナ整合用キャパシタ193を介してグラウンドに接続されている。

[0070] 個別端子111と外部接続用端子141との間には、位相調整回路200とフィルタ回路300が接続されている。

[0071] 個別端子112と外部接続用端子142との間には、低域通過フィルタ400が接続されている。低域通過フィルタ400は、LPF用インダクタ401、402、LPF用キャパシタ411、412、421、422、423を備える。LPF用インダクタ401、402は、個別端子112と外部接続用端子142との間に直列接続されている。LPF用キャパシタ411は、LPF用インダクタ401に並列接続されている。LPF用キャパシタ412は、LPF用インダクタ402に並列接続されている。LPF用インダクタ401の個別端子112側は、LPF用キャパシタ421を介してグラウンドに接続されている。LPF用インダクタ401、402の接続点は、LPF用キャパシタ422を介してグラウンドに接続されている。LPF用インダクタ402の外部接続用端子142側は、LPF用キャパシタ423を介してグラウンドに接続されている。低域通過フィルタ400は、外部接続用端子142に入力される高周波信号の周波数帯域が通過帯域内となり、2次高調波周波数以上が減衰帯域となるように、各LPF用インダクタ401、402及びLPF用キャパシタ411、412、421、422、423の素子値が決定されている。

- [0072] 個別端子 1 1 3 と外部接続用端子 1 4 3 との間には、低域通過フィルタ 5 0 0 が接続されている。低域通過フィルタ 5 0 0 は、L P F 用インダクタ 5 0 1, 5 0 2、L P F 用キャパシタ 5 1 1, 5 2 2 を備える。L P F 用キャパシタ 5 1 1 は、L P F 用インダクタ 5 0 1 に並列接続されている。L P F 用インダクタ 5 0 1, 5 0 2 の接続点は、L P F 用キャパシタ 5 2 2 を介してグラウンドに接続されている。低域通過フィルタ 5 0 0 は、外部接続用端子 1 4 3 に入力される高周波信号の周波数帯域が通過帯域内となり、2 次高調波周波数以上が減衰帯域となるように、各 L P F 用インダクタ 5 0 1, 5 0 2 及び L P F 用キャパシタ 5 1 1, 5 2 2 の素子値が決定されている。
- [0073] 個別端子 1 1 4 - 1 1 9 は、それぞれ外部接続用端子 1 4 4 - 1 4 9 に接続されている。駆動制御端子 1 2 1 - 1 2 5 は、それぞれ外部接続用端子 1 5 1 - 1 5 5 に接続されている。
- [0074] このような高周波スイッチモジュール 1 0 R は、図 5 に示すように、誘電体層 L a y 1 から誘電体層 L a y 1 4 の 1 4 層を積層してなる積層体によって実現される。誘電体層 L a y 1 が積層体の最上層であり、誘電体層 L a y 1 4 が積層体の最下層である。誘電体層 L a y 1 から誘電体層 L a y 1 3 では導体パターンが上層側に形成されており、誘電体層 L a y 1 4 では導体パターンが下層側に形成されている。
- [0075] 最上層（第 1 層）となる誘電体層 L a y 1 の天面（積層体の天面）には、スイッチ I C 1 0 0、インダクタ 2 0 1、キャパシタ 2 0 2, 2 0 3、フィルタ用インダクタ 3 0 1、フィルタ用キャパシタ 3 0 2、アンテナ整合用インダクタ 1 9 1, 1 9 2、アンテナ整合用キャパシタ 1 9 3 が実装されている。これらの回路素子は、実装型回路素子からなり、天面に形成された素子用ランドに実装されている。インダクタ 2 0 1、キャパシタ 2 0 2, 2 0 3、フィルタ用インダクタ 3 0 1、フィルタ用キャパシタ 3 0 2 は、スイッチ I C 1 0 0 を挟んで、アンテナ整合用インダクタ 1 9 1, 1 9 2、アンテナ整合用キャパシタ 1 9 3 から離間されている。
- [0076] 位相調整回路 2 0 0 を構成するインダクタ 2 0 1、キャパシタ 2 0 2, 2

03は、互いに並ぶように近接して実装されている。さらに、フィルタ用インダクタ301、フィルタ用キャパシタ302も互いに並ぶように近接して実装されており、且つインダクタ201、キャパシタ202、203と並ぶように近接して実装されている。このような構成により、位相調整回路200の各回路素子を接続する導体パターンを短くでき、この導体パターンによる位相シフト量を極小さくできる。また、位相調整回路200とフィルタ回路300とを接続する導体パターンも短くでき、この導体パターンによる位相シフト量を極小さくできる。これにより、スイッチIC100に戻る2次高調波信号の位相シフト量を、インダクタ201、キャパシタ202、203で正確に設定することができる。

[0077] 第2層である誘電体層Lay2および第3層である誘電体層Lay3には、引き回し用導体パターンが適宜形成されている。スイッチIC100、インダクタ201、キャパシタ202、203、フィルタ用インダクタ301、フィルタ用キャパシタ302を接続する導体パターンは、これらの誘電体層に形成されている。これにより、さらに高精度に、スイッチIC100に戻る2次高調波信号の位相シフト量を、インダクタ201、キャパシタ202、203で設定することができる。

[0078] 第4層である誘電体層Lay4には、略全面に内装グランド導体PtGND1が形成されている。

[0079] 第5層である誘電体層Lay5には、引き回し用導体パターンが適宜形成されている。

[0080] 第6層である誘電体層Lay6には、内装グランド導体PtGND2と、キャパシタ421用の矩形導体が形成されている。内装グランド導体PtGND2は、内装グランド導体PtGND1とともに誘電体層Lay5の引き回し用導体パターンを積層方向に沿って挟むように形成されている。

[0081] 第7層、第8層、第9層である誘電体層Lay7、Lay8、Lay9には、低域通過フィルタ用インダクタ401、402、501、502用の線状巻回導体が形成されている。

- [0082] 第10層である誘電体層L a y 1 0には、低域通過フィルタ用キャパシタ5 1 1用の矩形導体が形成されている。第11層である誘電体層L a y 1 1には、低域通過フィルタ用キャパシタ4 1 1, 4 1 2用の矩形導体が形成されている。第12層である誘電体層L a y 1 2には、低域通過フィルタ用キャパシタ4 1 1, 4 1 2, 4 2 2, 4 2 3, 5 1 1, 5 2 2用の矩形導体が形成されている。
- [0083] 第13層である誘電体層L a y 1 3には、略全面に内装グランド導体P t G N D 3が形成されている。
- [0084] 第14層（最下層）である誘電体層L a y 1 4には、外部接続用端子1 3 0, 1 4 1, 1 4 2－1 4 9, 1 5 1－1 5 5用の外部接続用ランドと、外部グランド接続用ランドP Gが形成されている。
- [0085] このように、位相調整回路2 0 0を構成するインダクタ2 0 1、キャパシタ2 0 2, 2 0 3を実装回路素子とすることで、位相シフト量を大きくとっても、積層体の形状を小型にすることができる。さらに、フィルタ回路3 0 0を構成するフィルタ用インダクタ3 0 1およびフィルタ用キャパシタ3 0 2を実装回路素子とすることで、積層体の形状を小型にすることができる。
- [0086] また、このような構成とすることで、位相調整回路2 0 0およびフィルタ回路3 0 0と、低域通過フィルタ4 0 0, 5 0 0との間に内装グランド導体P t G N D 1が配置される。これにより、位相調整回路2 0 0およびフィルタ回路3 0 0と、低域通過フィルタ4 0 0, 5 0 0とが積層方向に見て重なっていても、位相調整回路2 0 0およびフィルタ回路3 0 0と低域通過フィルタ4 0 0, 5 0 0との間のアイソレーションを高く確保することができる。すなわち、これらのアイソレーションを高く確保しつつ、高周波スイッチモジュール1 0を小型に形成することができる。
- [0087] また、アンテナA N Tに接続する外部接続用端子1 3 0用の外部接続用ランドは、他の外部接続用ランドに対して、グランド接続用ランドP Gを挟んで離間されている。これにより、アンテナA N Tに接続する外部接続用端子

130用の外部接続用ランドと、他の外部接続用ランドとの間のアイソレーションを高く確保することができる。

[0088] なお、上述の高周波スイッチモジュールでは、フィルタ回路300としてLC並列共振回路のノッチフィルタを用いた。しかしながら、LC直列共振回路のノッチフィルタに置き換えることも可能である。図7は、LC並列共振回路およびLC直列共振回路の減衰特性と、LC直列共振回路の回路構成例を示す図である。LC直列共振回路からなるフィルタ回路300Pは、インダクタ301Pとキャパシタ302Pを備える。インダクタ301Pとキャパシタ302Pは直列接続されている。この直列回路の一方端は、位相調整回路200と外部接続用端子141とを接続する導体ラインの所定位置に接続されている。直列回路の他方端は、グランドに接続されている。インダクタ301Pの素子値（インダクタンス） L_{u2} とキャパシタ302Pの素子値（キャパシタンス） C_{u2} を適宜設定することで、ノッチフィルタの減衰極周波数を2次高調波信号の周波数に一致させる。このような構成のフィルタ回路300Pでも、LC並列共振回路からなるフィルタ回路300と類似する作用効果が得られる。

[0089] しかしながら、LC並列共振回路のフィルタ回路300を用いることで、図7に示すように、LC直列共振回路のフィルタ回路300Pを用いるよりも、減衰極特性が急峻になる。したがって、2次高調波信号周波数以外の減衰量を小さくできる。これにより、減衰させたくない周波数の高周波信号、例えば基本周波数の高周波信号を減衰させずに伝送することができ、高周波スイッチモジュール10としての送受信特性を向上させることができる。なお、LC直列共振回路では減衰帯域が広くなるので、2次高調波信号に幅があっても、2次高調波信号を減衰させやすくなる。

[0090] 次に、第2の実施形態に係る高周波スイッチモジュールについて、図を参照して説明する。図8は本発明の第2の実施形態に係る高周波スイッチモジュールの回路図である。本実施形態の高周波スイッチモジュール10Aは、第1の実施形態に係る高周波スイッチモジュール10に対して、フィルタ回

路 300 を省略し、代わりにデュプレクサ 700 を用いている。当該デュプレクサ 700 に関わる回路構成以外は、第 1 の実施形態に係る高周波スイッチモジュール 10 と同じであるので、具体的な説明は省略する。

[0091] デュプレクサ 700 は、第 1 帯域通過フィルタ 701、第 2 帯域通過フィルタ 702 を備える。第 1 帯域通過フィルタ 701 と第 2 帯域通過フィルタ 702 は、通過帯域が異なる。第 1 帯域通過フィルタ 701 は、高周波スイッチモジュール 10A の外部接続用端子 1411 とデュプレクサ第 1 端子との間に接続されている。第 1 帯域通過フィルタ 701 は、外部接続用端子 1411 から入力される第 1 高周波信号の周波数帯域を通過帯域内とし、2 次高調波信号の周波数以上の周波数帯域を減衰帯域とするフィルタ回路である。第 2 帯域通過フィルタ 702 は、高周波スイッチモジュール 10A の外部接続用端子 1412 とデュプレクサ第 1 端子との間に接続されている。第 2 帯域通過フィルタ 702 は、外部接続用端子 1412 へ出力する第 2 高周波信号の周波数帯域を通過帯域内とし、2 次高調波信号の周波数以上の周波数帯域を減衰帯域とするフィルタ回路である。さらに、第 2 帯域通過フィルタ 702 は、第 1 高周波信号の 2 次高調波信号の周波数を減衰帯域とするようにも設定されている。第 1 高周波信号と第 2 高周波信号は、例えば、同じバンドクラスの送信信号と受信信号である。

[0092] デュプレクサ 700 は、整合回路 600 を介して、位相調整回路 200 に接続されている。整合回路 600 は、整合回路用インダクタ 601、602 を備える。整合回路用インダクタ 601 は、位相調整回路 200 とデュプレクサ 700 のデュプレクサ第 1 端子との間に接続されている。整合回路用インダクタ 602 は、整合回路用インダクタ 601 のデュプレクサ 700 側とグラウンドとの間に接続されている。整合回路用インダクタ 601、602 の素子値（インダクタンス） L_{t3} 、 L_{u3} を適宜設定することで、位相調整回路 200 とデュプレクサ 700 との間のインピーダンス整合を行っている。

[0093] このような構成では、個別端子 111 から出力される歪み 2 次高調波信号

は、デュプレクサ 700 で反射される。これは、帯域通過フィルタの通過帯域外での反射係数が高いことを利用している。デュプレクサ 700 で反射した歪み 2 次高調波信号は、スイッチ IC 100 に戻り、上述の第 1 の実施形態と同様に、共通端子 101 で当該共通端子 101 から出力される歪み 2 次高調波信号と相殺される。

[0094] 以上のように、個別端子 111 にデュプレクサが接続される態様では、フィルタ回路を省略することができる。

[0095] なお、位相調整回路 200 が 2 次高調波信号の位相を回転させる作用を加味して、整合回路 600 の整合回路用インダクタ 601, 602 のインダクタンス L_t3 , L_u3 を設定することが好ましい。すなわち、位相調整回路 200 と整合回路 600 とで、上述の相殺用の 2 次高調波信号の位相回転量を設定するようにすることが好ましい。

[0096] 次に、第 3 の実施形態に係る高周波スイッチモジュールについて、図を参照して説明する。図 9 は本発明の第 3 の実施形態に係る高周波スイッチモジュールの回路図である。本実施形態の高周波スイッチモジュール 10B は、第 2 の実施形態に係る高周波スイッチモジュール 10A に対して、フィルタ回路 300 を追加したものである。すなわち、第 1 の実施形態に係る高周波スイッチモジュール 10 と、第 2 の実施形態に係る高周波スイッチモジュール 10A とを組み合わせたものである。なお、第 2 の実施形態に係る高周波スイッチモジュール 10A と同じ箇所については、具体的な説明は省略する。

[0097] フィルタ回路 300 は、位相調整回路 200 と整合回路 600 との間に接続されている。このような構成であっても、上述と同様の作用効果を得ることができる。さらに、本実施形態では、フィルタ回路 300 を通過して、デュプレクサ 700 に達した歪み 2 次高調波信号が反射して、スイッチ IC 100 に戻る。したがって、共通端子 101 に戻る歪み 2 次高調波信号の振幅の減衰量を、より少なくすることができる。これにより、さらに相殺効果を向上させることができる。

[0098] 次に、第4の実施形態に係る高周波スイッチモジュールについて、図を参照して説明する。図10は本発明の第4の実施形態に係る高周波スイッチモジュールの回路図である。本実施形態の高周波スイッチモジュール10Cは、第1の実施形態に係る高周波スイッチモジュール10に対して、位相調整回路200Cが異なるものであり、他の構成は、第1の実施形態に係る高周波スイッチモジュール10と同じである。したがって、異なる箇所のみを具体的に説明する。

[0099] 位相調整回路200Cは、キャパシタ201C、インダクタ202C、203Cを備える。キャパシタ201Cは、個別端子111とフィルタ回路300との間に接続されている。キャパシタ201Cの個別端子111側は、インダクタ202Cを介してグラウンドに接続されている。キャパシタ201Cのフィルタ回路300側は、インダクタ203Cを介してグラウンドに接続されている。そして、キャパシタ201Cの素子値（キャパシタンス） C_{t1} 、インダクタ202Cの素子値（インダクタンス） L_{u11} 、インダクタ203Cの素子値（インダクタンス） L_{u12} を適宜設定することで、上述の実施形態と同様に、フィルタ回路300に達して反射する歪み2次高調波信号の位相を調整し、共通端子101から出力される歪み高調波信号を相殺することができる。

[0100] また、位相調整回路200Cは、 π 型の高域通過フィルタ（ハイパスフィルタ）となる。ここで、キャパシタ201Cのキャパシタンス C_{t1} 、インダクタ202Cのインダクタンス L_{u11} 、インダクタ203Cのインダクタンス L_{u12} を調整し、高周波信号の周波数帯域が通過帯域内となり、これ以下の周波数が減衰帯域となるように、高域通過フィルタを設定する。

[0101] このような構成とすることで、基本周波数の高周波信号を低損失で伝送しながら、フィルタ回路300で反射してスイッチ1C100に戻る2次高調波信号の信号レベルを殆ど低下させない。そして、高周波信号の基本周波数よりも低い周波数の信号を遮断できる。これにより、アンテナANTから入力されたサージを遮断し、フィルタ回路300に伝送されないようにするこ

とができ、フィルタ回路300および外部接続端子141に接続される他の素子のESD保護を実現できる。なお、この際、アンテナ整合回路190で、ESD保護効果を得られるインダクタとキャパシタの構成を用いることで、スイッチ100のESD保護と、フィルタ回路300のさらなるESD保護を実現できる。

[0102] 次に、第5の実施形態に係る高周波スイッチモジュールについて、図を参照して説明する。図11は本発明の第5の実施形態に係る高周波スイッチモジュールの回路図である。本実施形態の高周波スイッチモジュール10Dは、第1の実施形態に係る高周波スイッチモジュール10に対して、フィルタ回路300Dが異なるものであり、他の構成は、第1の実施形態に係る高周波スイッチモジュール10と同じである。したがって、異なる箇所のみを具体的に説明する。

[0103] フィルタ回路300Dは、位相調整回路200と外部接続用端子141との間に接続されており、2段のLC並列共振回路からなる。フィルタ回路300Dは、フィルタ用インダクタ3011、3012、フィルタ用キャパシタ3021、3022を備える。フィルタ用インダクタ3011とフィルタ用キャパシタ3021のLC並列回路と、フィルタ用インダクタ3012とフィルタ用キャパシタ3022のLC並列回路とが、この順で位相調整回路200側から接続されている。

[0104] そして、フィルタ用インダクタ3011とフィルタ用キャパシタ3021のLC並列回路のインダクタンス L_{t21} およびキャパシタンス C_{t21} を適宜設定することで、2次高調波信号の周波数を減衰極周波数に設定している。また、フィルタ用インダクタ3012とフィルタ用キャパシタ3022のLC並列回路のインダクタンス L_{t22} およびキャパシタンス C_{t22} を適宜設定することで、3次高調波信号の周波数を減衰極周波数に設定している。なお、これら減衰極の設定は逆であってもよい。すなわち、フィルタ用インダクタ3011とフィルタ用キャパシタ3021のLC並列回路の減衰極周波数を3次高調波信号の周波数に一致させ、フィルタ用インダクタ30

12とフィルタ用キャパシタ3022のLC並列回路の減衰極周波数を2次高調波信号の周波数に一致させてもよい。

[0105] このような構成であっても、上述の実施形態と同様の作用効果を得ることができる。さらに、3次以上の高調波信号も遮断でき、高周波スイッチモジュール10Dの高調波歪み特性および帯域外特性を向上させることができる。

[0106] 次に、第6の実施形態に係る高周波スイッチモジュールについて、図を参照して説明する。図12は本発明の第6の実施形態に係る高周波スイッチモジュールの回路図である。本実施形態の高周波スイッチモジュール10Eは、第1の実施形態に係る高周波スイッチモジュール10に対して、フィルタ回路300Eで位相調整回路200を兼用したものであり、他の構成は、第1の実施形態に係る高周波スイッチモジュール10と同じである。したがって、異なる箇所のみを具体的に説明する。

[0107] フィルタ回路300Eは、フィルタ用インダクタ301Eとフィルタ用キャパシタ302Eを備える。フィルタ用インダクタ301Eは、個別端子111と外部接続用端子141との間に接続されている。フィルタ用キャパシタ302Eは、フィルタ用インダクタ301Eに並列接続されている。

[0108] このような構成において、フィルタ用インダクタ301Eのインダクタンス L_{t2E} と、フィルタ用キャパシタ302Eのキャパシタンス C_{t2E} を、適宜設定して、上述の位相調整回路200の2次高調波信号に対する位相回転機能と、フィルタ回路300の機能を実現する。このような構成とすることで、上述の実施形態と同様の作用効果を得ながら、位相調整回路200を省略して、高周波スイッチモジュールをさらに小型に形成することができる。

[0109] 次に、第7の実施形態に係る高周波スイッチモジュールについて、図を参照して説明する。図13は本発明の第7の実施形態に係る高周波スイッチモジュールの回路図である。本実施形態の高周波スイッチモジュール10Fは、第1の実施形態に係る高周波スイッチモジュール10に対して、さらに、

第2のスイッチIC100H、デュプレクサ800、を追加したものである。したがって、異なる箇所のみを具体的に説明する。なお、図13では、スイッチIC100および第2のスイッチIC100Hの駆動制御端子は省略している。スイッチIC100がローバンド用であり、第2のスイッチIC100Hがハイバンド用である。なお、例えば、ローバンドとは800MHz帯や900MHz帯を含み1.5GHz未満の周波数帯域を示し、ハイバンドとは1.5GHz帯や1.8GHz帯、1.9GHz帯等を含み、1.5GHz以上の周波数帯域を示す。

[0110] 第2のスイッチIC100Hは、共通端子101Hと複数の個別端子111H, 112H, 113Hを備える。共通端子101Hは、個別端子111H, 112H, 113Hのいずれかに接続される。

[0111] デュプレクサ800は、デュプレクサ用低域通過フィルタ801とデュプレクサ用高域通過フィルタ802を備える。デュプレクサ用低域通過フィルタ801は、外部接続用端子130とスイッチIC100の共通端子101との間に接続されている。デュプレクサ用高域通過フィルタ802は、外部接続用端子130と第2のスイッチIC100Hの共通端子101Hとの間に接続されている。

[0112] デュプレクサ用低域通過フィルタ801は、ローバンドの複数のバンドクラスの高周波信号を通過し、ハイバンドの複数のバンドクラスの高周波信号を減衰させるように設定されている。デュプレクサ用高域通過フィルタ802は、ハイバンドの複数のバンドクラスの高周波信号を通過し、ローバンドの複数のバンドクラスの高周波信号を減衰させるように設定されている。

[0113] このような構成においては、スイッチIC100でローバンドのバンドクラスの高周波信号が送受信され、第2のスイッチIC100Hでハイバンドのバンドクラスの高周波信号が送受信される。そして、この場合、スイッチIC100の発する2次高調波信号の周波数は、ハイバンドのバンドクラスの周波数と近接したり、部分的に重なったりして、ノイズとなる。

[0114] しかしながら、スイッチIC100に対して位相調整回路200、フィル

タ回路300が接続されているので、スイッチ1C100の共通端子101から2次高調波信号は殆ど出力されない。したがって、第2のスイッチ1C100Hには、スイッチ1C100の2次高調波信号は入力されない。これにより、ハイバンドのバンドクラスの受信時のS/N比が向上し、送受信特性に優れる高周波スイッチモジュールを実現できる。

[0115] さらに、キャリアアグリゲーションによって、ローバンドのバンドクラスの高周波信号とハイバンドのバンドクラスの高周波信号とを同時に送受信する場合であっても、ハイバンドのバンドクラスの高周波信号の受信のS/N比が高く保持することができる。これにより、ハイバンドのバンドクラスの高周波信号の受信特性を向上でき、送受信特性に優れるキャリアアグリゲーション仕様の高周波スイッチモジュールを実現できる。

[0116] 次に、第8の実施形態に係る高周波スイッチモジュールについて、図を参照して説明する。図14は本発明の第8の実施形態に係る高周波スイッチモジュールの回路図である。本実施形態の高周波スイッチモジュール10Gは、第1の実施形態に係る高周波スイッチモジュール10に対して、複数の線路導体231, 232, 233および選択部材230を追加したものであり、他の構成は、第1の実施形態に係る高周波スイッチモジュール10と同じである。したがって、異なる箇所のみを具体的に説明する。

[0117] 複数の線路導体231, 232, 233はそれぞれ異なる長さからなり、一方端はフィルタ回路300に接続されている。選択部材230は、例えば0Ω抵抗器等からなり、複数の線路導体231, 232, 233の他方端のいずれかと、位相調整回路200とを接続するように配置される。

[0118] このような構成とすることで、選択部材230によって接続されない線路導体は、オープンスタブとして機能する。したがって、このような選択部材230と線路導体231, 232, 233の組み合わせにより、2次高調波信号の位相調整量をさらに多様に設定することができる。

[0119] 次に、第9の実施形態に係る高周波スイッチモジュールについて、図を参照して説明する。図15は本発明の第9の実施形態に係る高周波スイッチモ

ジュールの回路図である。本実施形態の高周波スイッチモジュール 10H は、第 8 の実施形態に係る高周波スイッチモジュール 10G に対して、複数の線路導体 231, 232, 233 および選択部材 230 の配置位置が異なるものであり、他の構成は、第 8 の実施形態に係る高周波スイッチモジュール 10G と同じである。したがって、異なる箇所のみを具体的に説明する。

[0120] 複数の線路導体 231, 232, 233 の一方端は位相調整回路 200 に接続されている。選択部材 230 は、複数の線路導体 231, 232, 233 の他方端のいずれかと、スイッチ IC 100 の個別端子 111 とを接続するように配置される。

[0121] このような構成とすることで、選択部材 230 によって接続されない線路導体は、オープンスタブとして機能する。したがって、このような選択部材 230 と線路導体 231, 232, 233 の組み合わせにより、2 次高調波信号の位相調整量をさらに多様に設定することができる。

[0122] なお、上述の各実施形態では、個別端子から出力される歪み 2 次高調波信号の位相が、共通端子に戻った時点で、共通端子から出力される歪み 2 次高調波信号の位相に対して 180° の差となるようにしたが、 90° から 270° の間の位相差になるようにすれよい。これにより、共通端子から出力される歪み 2 次高調波信号を、少なくとも抑圧することができる。

[0123] また、上述の各実施形態では、位相調整回路を π 型回路で実現する例を示したが、インダクタとキャパシタを用いていれば、L 型回路や T 型回路で位相調整回路を実現してもよい。

[0124] また、上述の各実施形態では、1 個の個別端子に 2 次高調波信号の位相調整機能を備えさせる例を示したが、大電力の高周波信号（例えば、送信信号）が入力される外部接続用端子が複数存在する場合には、これらの外部接続用端子とスイッチ IC の個別端子との間に、それぞれ 2 次高調波信号の位相調整機能を備えさせればよい。

[0125] また、上述の各実施形態の構成は、必要に応じて適宜組み合わせてもよい。

符号の説明

[0126] 10, 10A, 10B, 10C, 10D, 10E, 10F, 10G, 10H, 10R: 高周波スイッチモジュール、
100, 100R: スイッチIC、
100H: 第2のスイッチIC、
101, 101H: 共通端子、
111, 112, 113, 114, 115, 116, 117, 118, 119, 111H, 112H, 113H: 個別端子、
121, 122, 123, 124, 125: 駆動制御端子、
130, 141, 142, 143, 144, 145, 146, 147, 148, 149, 151, 152, 153, 154, 155, 1411, 1412: 外部接続用端子、
190: アンテナ整合回路、
191, 192: アンテナ整合用インダクタ、
193: アンテナ整合用キャパシタ、
200, 200C: 位相調整回路、
201, 202C, 203C: インダクタ、
202, 203, 201C: キャパシタ、
230: 選択部材、
231, 232, 233: 線路導体、
300, 300D: フィルタ回路、
301, 3011, 3012, 301E: フィルタ用インダクタ、
302, 3021, 3022, 302E: フィルタ用キャパシタ、
400, 500: 低域通過フィルタ、
401, 402, 501, 502: LPF用インダクタ、
411, 412, 421, 422, 423, 522: LPF用キャパシタ、
600: 整合回路、
601, 602: 整合回路用インダクタ、

- 700 : デュプレクサ、
- 701 : 第1帯域通過フィルタ、
- 702 : 第2帯域通過フィルタ、
- 800 : デュプレクサ、
- 801 : デュプレクサ用低域通過フィルタ、
- 802 : デュプレクサ用高域通過フィルタ

請求の範囲

- [請求項1] 共通端子と複数の個別端子とを有し、半導体スイッチ素子のオンオフによって前記複数の個別端子を前記共通端子に切り替えて接続するスイッチ IC を備えた高周波スイッチモジュールであって、
- 前記スイッチ IC の前記共通端子および前記個別端子から高調波信号が出力され、
- 前記複数の個別端子の内の第 1 個別端子と、外部から高周波信号が入力される第 1 外部接続用端子との間に接続され、前記高周波信号の高調波成分を減衰させるフィルタ回路と、
- 該フィルタ回路と前記第 1 個別端子との間に接続され、インダクタとキャパシタとから構成された位相調整回路と、を備え、
- 前記位相調整回路は、前記共通端子から出力される高調波信号の振幅と、前記第 1 個別端子から出力され前記フィルタ回路で反射して前記第 1 個別端子に戻る高調波信号の振幅とが打ち消し合うように、前記インダクタと前記キャパシタの素子値が決定されている、高周波スイッチモジュール。
- [請求項2] 前記インダクタと前記キャパシタは、前記共通端子からの高調波信号と前記第 1 個別端子からの高調波信号の位相差が 90° から 270° の間となるように、前記素子値が決定されている、請求項 1 に記載の高周波スイッチモジュール。
- [請求項3] 前記インダクタと前記キャパシタは、前記共通端子からの高調波信号と前記第 1 個別端子からの高調波信号の位相差が 180° となるように、前記素子値が決定されている、請求項 2 に記載の高周波スイッチモジュール。
- [請求項4] 前記位相調整回路は、前記高調波信号の周波数帯域を通過帯域内とする低域通過フィルタである、請求項 1 乃至請求項 3 のいずれかに記載の高周波スイッチモジュール。
- [請求項5] 前記位相調整回路は、前記高周波信号の周波数帯域を通過帯域内と

する高域通過フィルタである、請求項 1 乃至請求項 3 のいずれかに記載の高周波スイッチモジュール。

[請求項6] 前記フィルタ回路は、前記高調波信号の周波数が減衰極周波数に略一致するノッチフィルタである、請求項 1 乃至請求項 5 のいずれかに記載の高周波スイッチモジュール。

[請求項7] 前記フィルタ回路は、フィルタ用キャパシタとフィルタ用インダクタとが並列接続された LC 並列共振回路を備え、

該 LC 並列共振回路は、前記第 1 外部接続用端子と前記位相調整回路との間に接続されている、請求項 6 に記載の高周波スイッチモジュール。

[請求項8] 前記フィルタ回路は、フィルタ用キャパシタとフィルタ用インダクタとが直列接続された LC 直列共振回路を備え、

該 LC 直列共振回路は、前記第 1 外部接続用端子と前記位相調整回路との接続ラインと、グランドとの間に接続されている、請求項 6 に記載の高周波スイッチモジュール。

[請求項9] 前記フィルタ回路は、前記高周波信号の周波数帯域を通過帯域内とする帯域通過フィルタである、請求項 1 乃至請求項 5 のいずれかに記載の高周波スイッチモジュール。

[請求項10] 前記帯域通過フィルタは、デュプレクサを構成する一つのフィルタである、請求項 9 に記載の高周波スイッチモジュール。

[請求項11] 前記スイッチ IC をローバンド用とし、
ハイバンド用の第 2 のスイッチ IC と、

アンテナへの接続端子、前記スイッチ IC の共通端子に接続するローバンド側端子、および前記第 2 のスイッチ IC の共通端子に接続するハイバンド側端子を備え、前記ローバンド帯域の高周波信号と前記ハイバンド帯域の高周波信号とを分波するアンテナ側分波器と、

を備え、

前記第 1 個別端子に入力される高周波信号と、前記第 2 のスイッチ

回路を伝送する第2高周波信号とが、少なくとも一時的に同時通信される、

請求項1乃至請求項10のいずれかに記載の高周波スイッチモジュール。

[請求項12] 前記フィルタ回路と前記位相調整回路との間に接続され、
前記フィルタ回路に接続し、異なる長さからなる複数の線路導体と、
該複数の線路導体を前記位相調整回路に選択して接続する選択部材と、備える、請求項1乃至請求項11のいずれかに記載の高周波スイッチモジュール。

[請求項13] 前記位相調整回路と前記第1個別端子との間に接続され、
前記位相調整回路に接続し、異なる長さからなる複数の線路導体と、
該複数の線路導体を前記第1個別端子に選択して接続する選択部材と、備える、請求項1乃至請求項11のいずれかに記載の高周波スイッチモジュール。

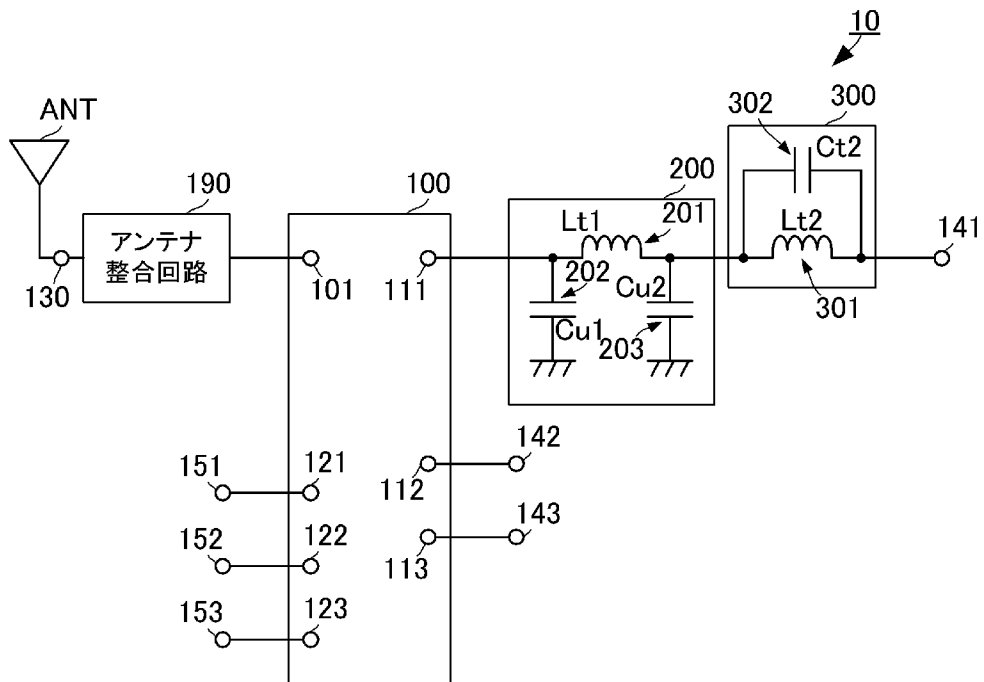
[請求項14] 前記高周波スイッチモジュールは、導体パターンが形成された誘電体層を複数積層してなる積層体によって形成されており、
前記位相調整回路のインダクタは、前記積層体の実装される実装型インダクタ素子であり、
前記位相調整回路のキャパシタは、前記積層体の実装される実装型キャパシタ素子である、
請求項1乃至請求項13のいずれかに記載の高周波スイッチモジュール。

[請求項15] 前記フィルタ回路のインダクタは、前記積層体の実装される実装型インダクタ素子であり、
前記フィルタ回路のキャパシタは、前記積層体の実装される実装型キャパシタ素子である、

請求項 1 4 に記載の高周波スイッチモジュール。

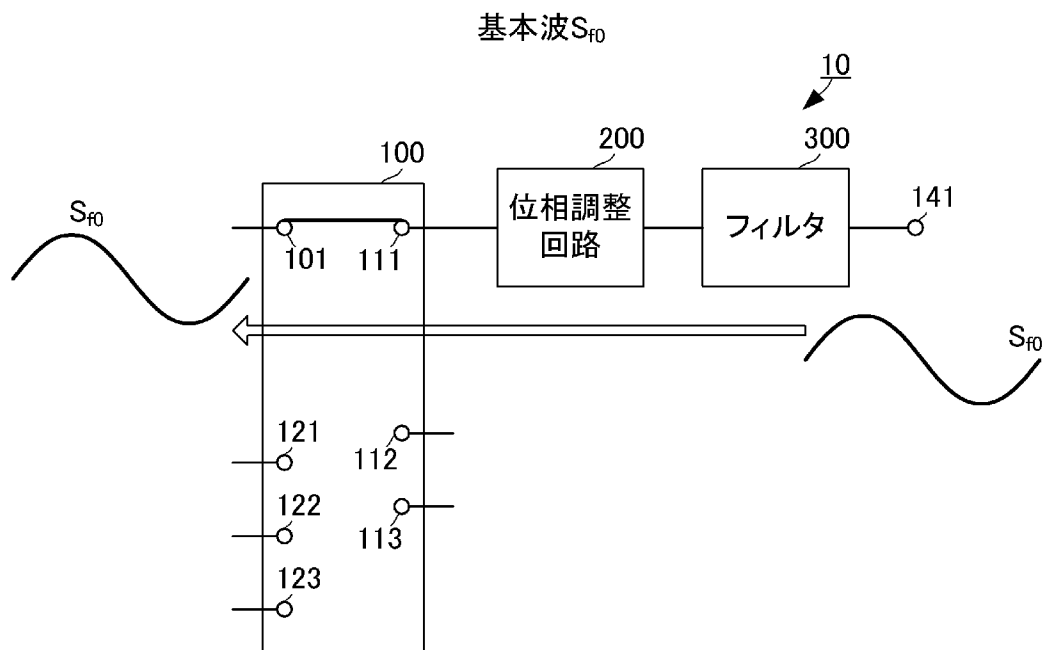
[図1]

【図1】



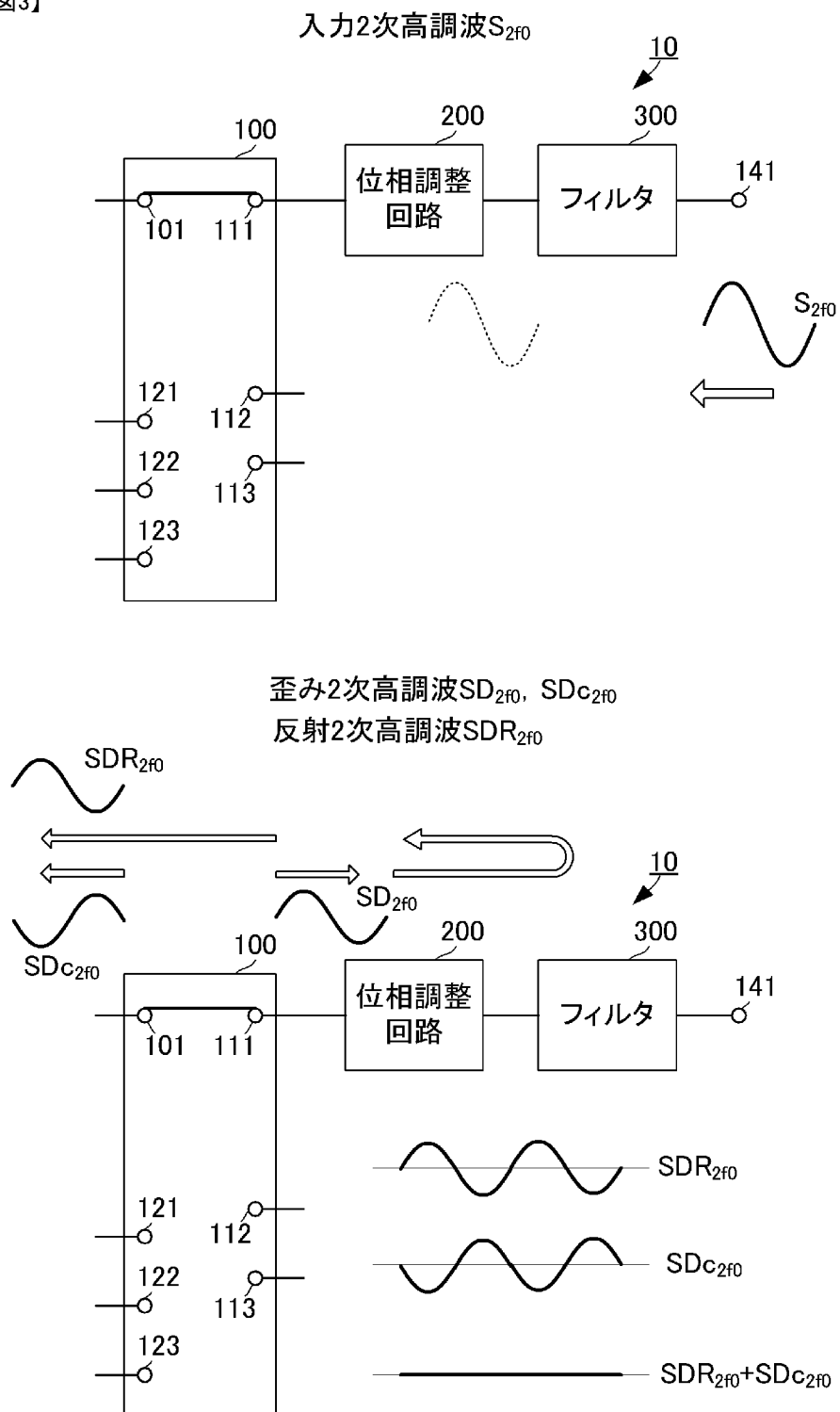
[図2]

【図2】



[図3]

【図3】



[図4]

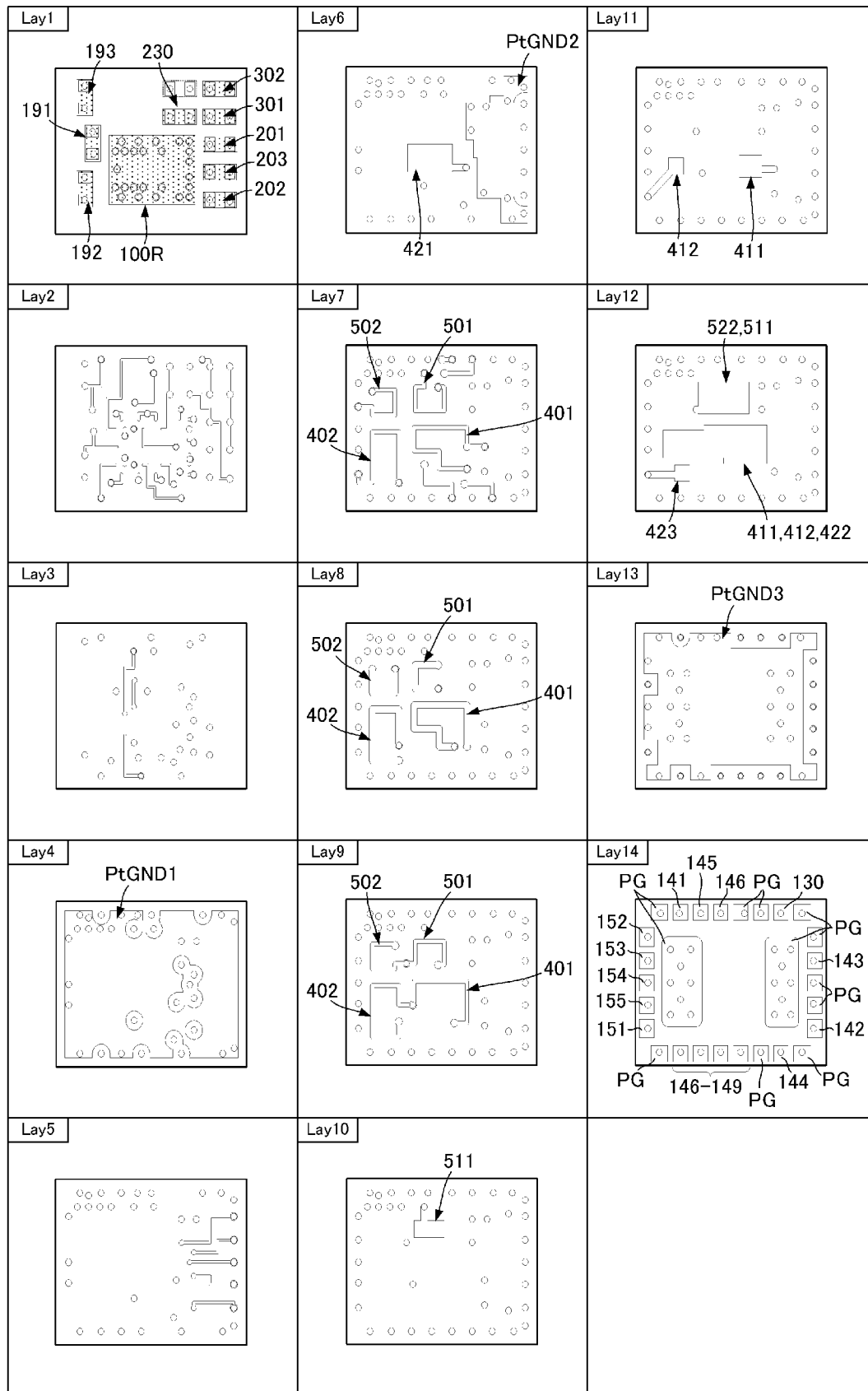
【図4】

回路構成	2次高調波レベル [dBm]
従来回路	-80
FET2倍従来回路	-83
本願回路	-95

Pin:-26[dBm]

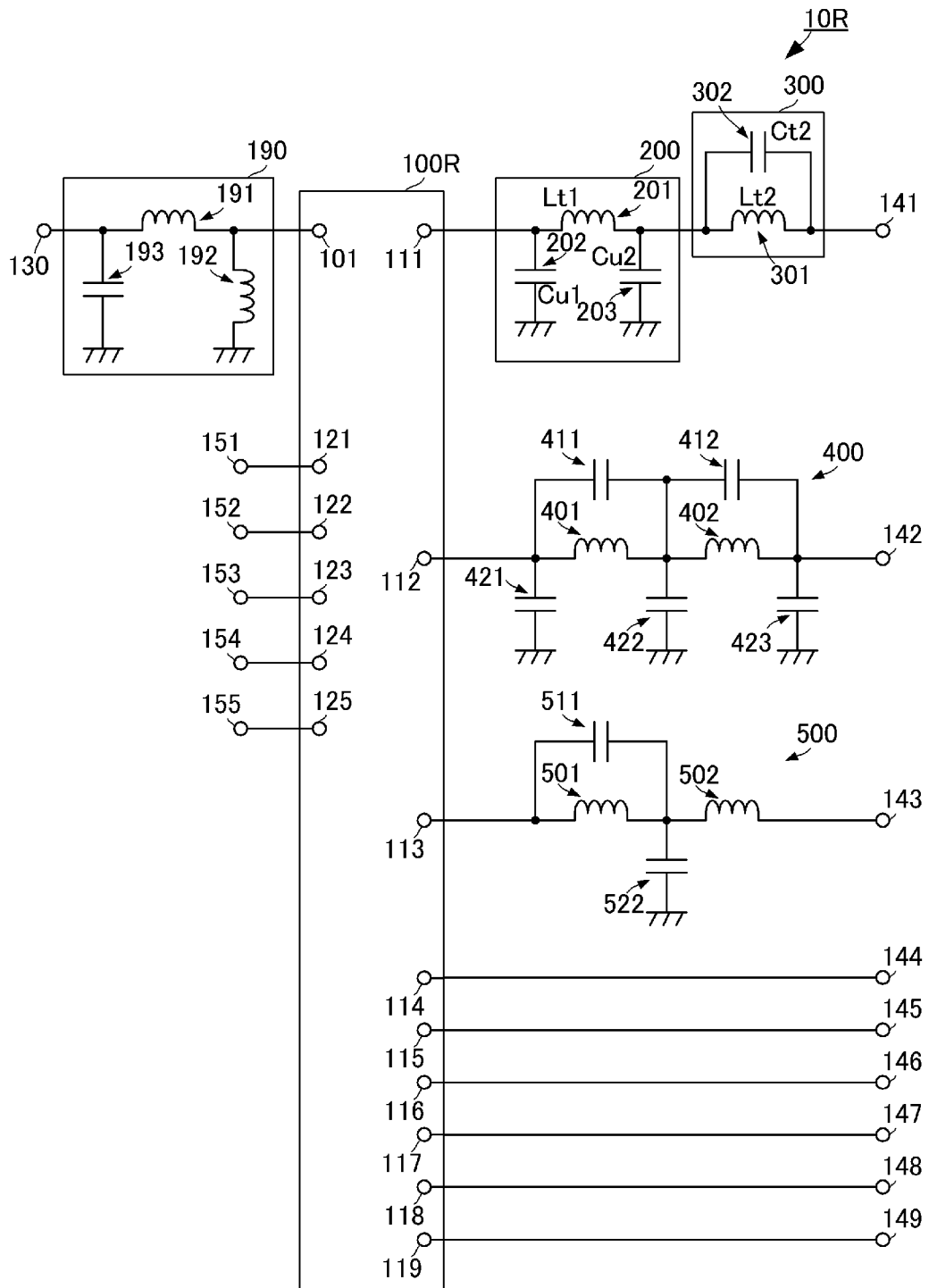
[図5]

【図5】



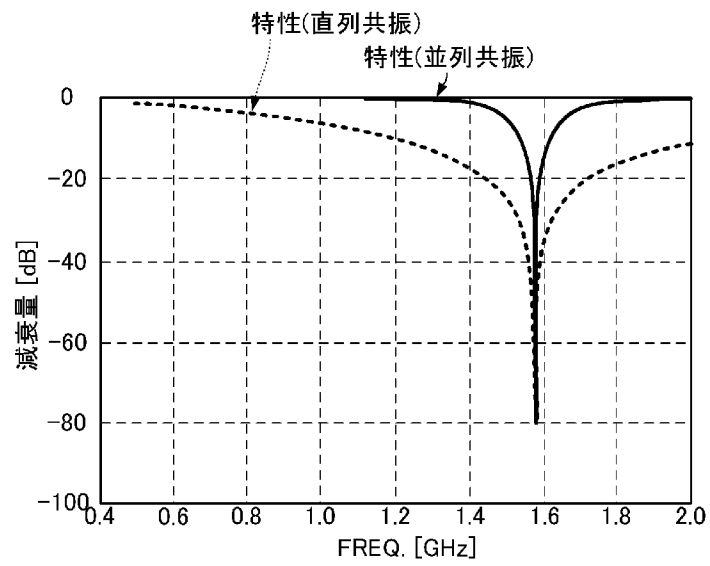
[図6]

【図6】

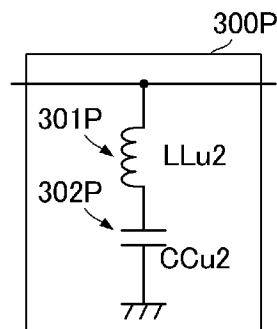


[図7]

【図7】

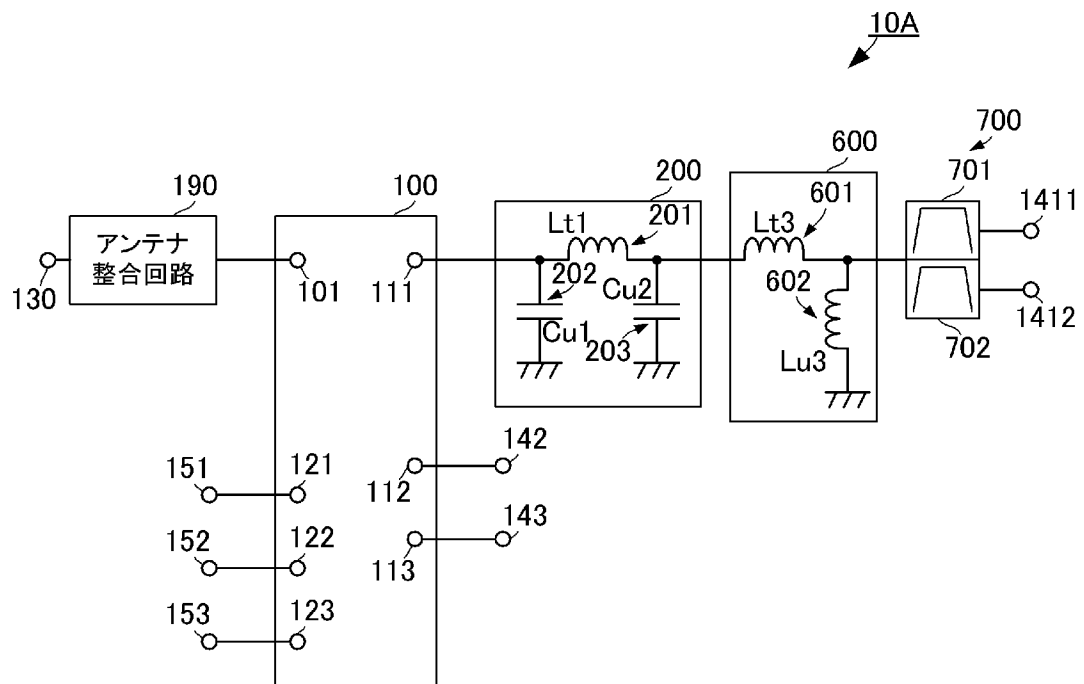


直列共振フィルタ



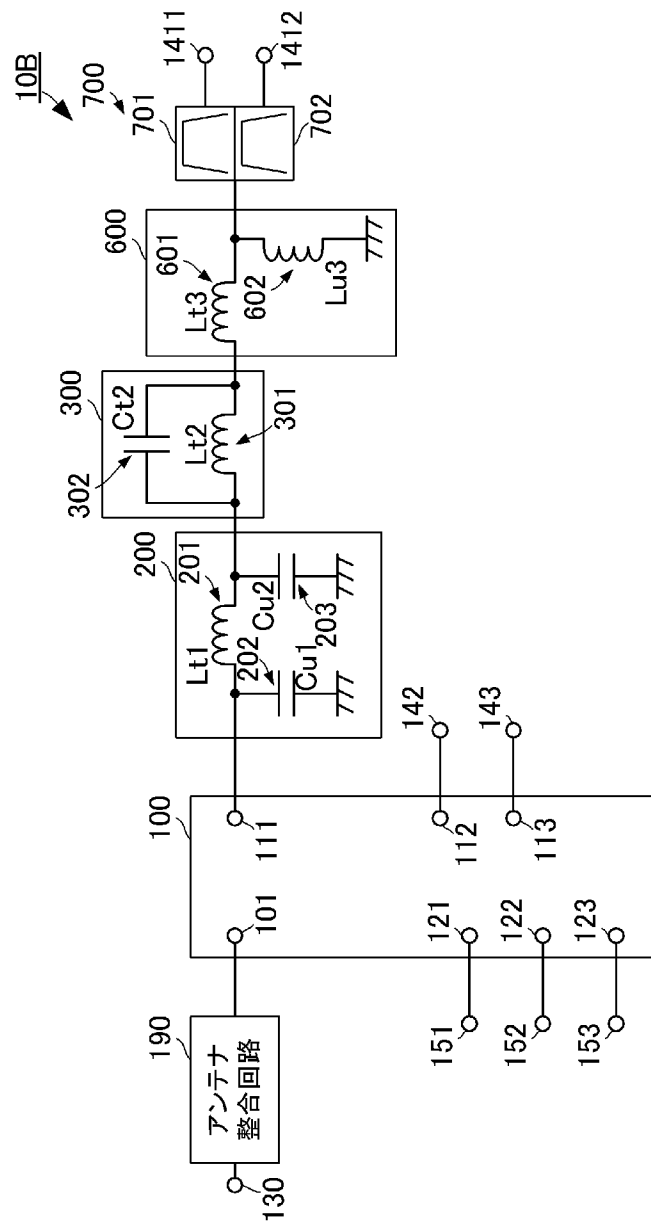
[図8]

【図8】



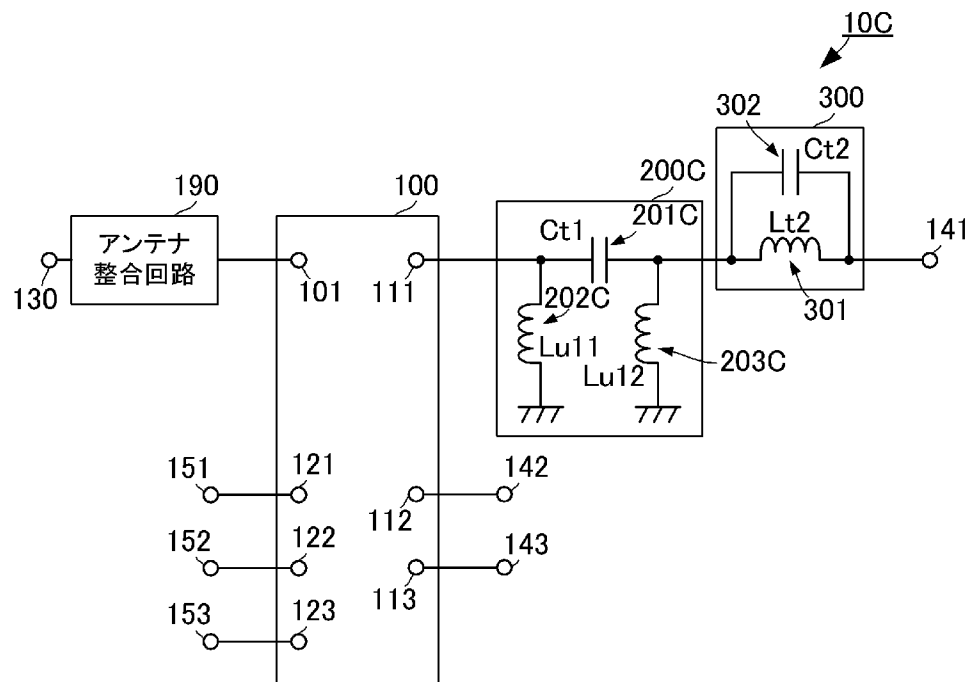
[図9]

【図9】



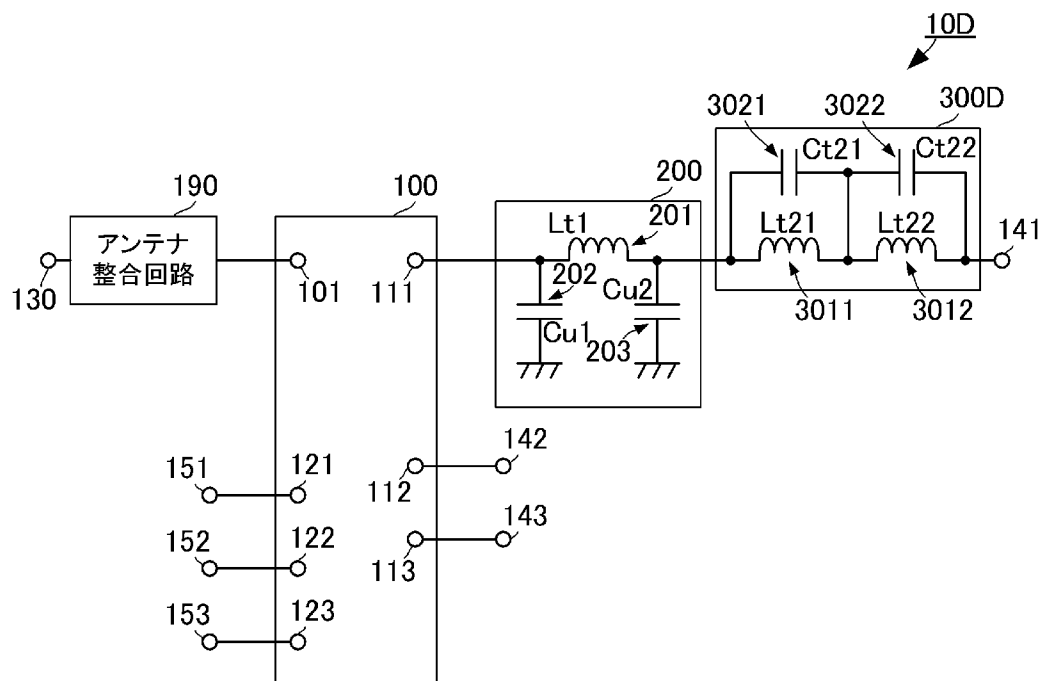
[図10]

【図10】



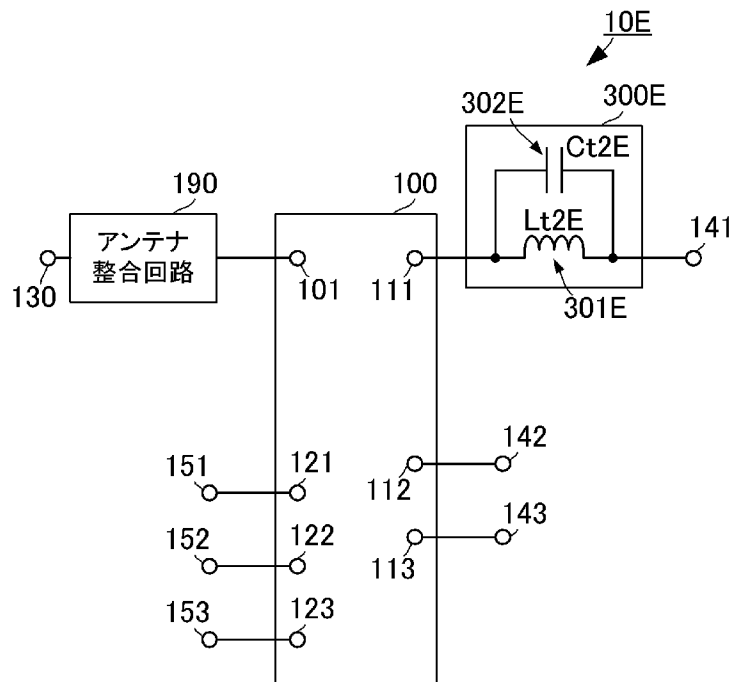
[図11]

【図11】



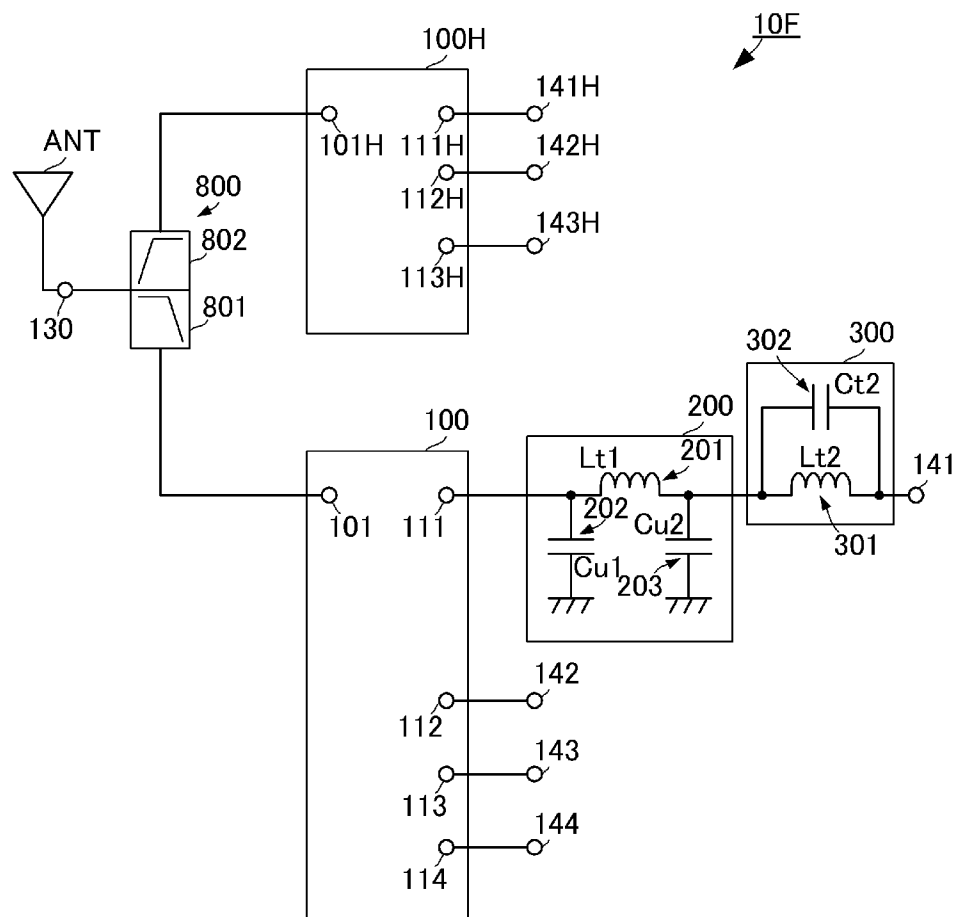
[図12]

【図12】



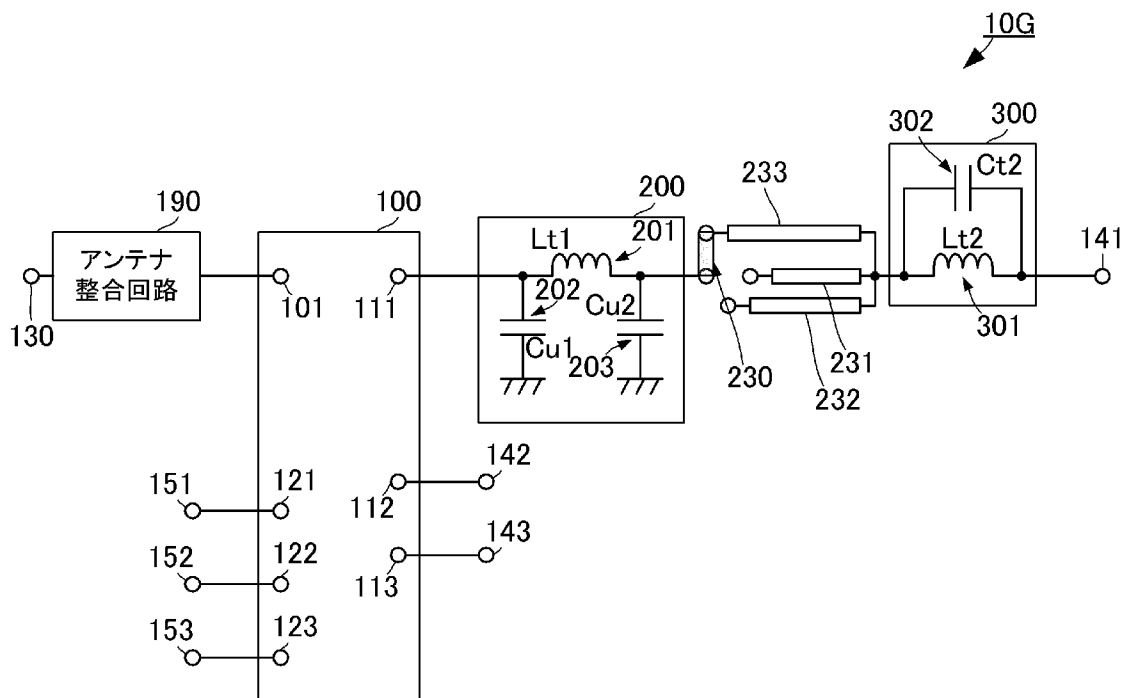
[図13]

【図13】



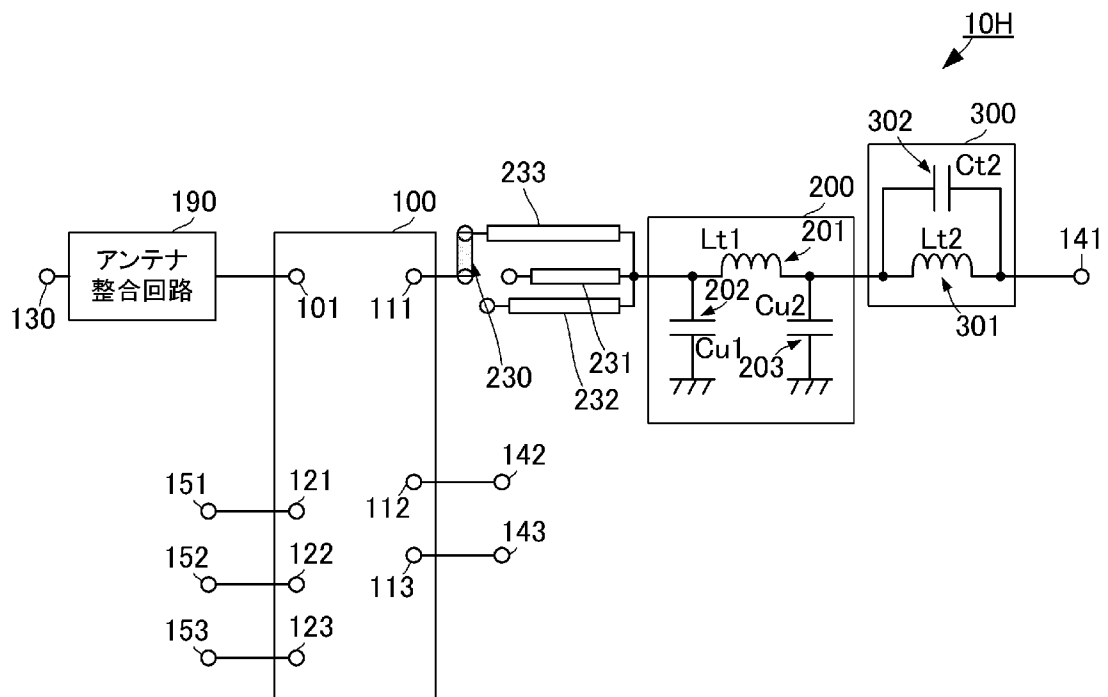
[図14]

【図14】



[図15]

【図15】



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/079074

A. CLASSIFICATION OF SUBJECT MATTER

H04B1/44(2006.01)i, H03H7/01(2006.01)i, H03H7/18(2006.01)i, H03H7/46(2006.01)i, H04B1/18(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04B1/44, H03H7/01, H03H7/18, H03H7/46, H04B1/18

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2014
Kokai Jitsuyo Shinan Koho	1971-2014	Toroku Jitsuyo Shinan Koho	1994-2014

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2001-086026 A (Sony Corp.), 30 March 2001 (30.03.2001), fig. 1, 3 & US 6704550 B1 & EP 1085667 A1	1-11, 14, 15 12, 13
Y	JP 2004-297369 A (Murata Mfg. Co., Ltd.), 21 October 2004 (21.10.2004), paragraph [0037]; fig. 14, 15 (Family: none)	1-11, 14, 15
Y	JP 2006-129419 A (Kyocera Corp.), 18 May 2006 (18.05.2006), fig. 1 & US 2005/0197095 A1 & CN 1661915 A	11

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance
 "E" earlier application or patent but published on or after the international filing date
 "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 "O" document referring to an oral disclosure, use, exhibition or other means
 "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 "&" document member of the same patent family

Date of the actual completion of the international search
14 January, 2014 (14.01.14)

Date of mailing of the international search report
28 January, 2014 (28.01.14)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H04B1/44(2006.01)i, H03H7/01(2006.01)i, H03H7/18(2006.01)i, H03H7/46(2006.01)i, H04B1/18(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H04B1/44, H03H7/01, H03H7/18, H03H7/46, H04B1/18

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 4 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 4 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 4 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2001-086026 A（ソニー株式会社）2001.03.30, 図1, 3 & US 6704550 B1 & EP 1085667 A1	1-11, 14, 15 12, 13
Y	JP 2004-297369 A（株式会社村田製作所）2004.10.21, 段落【0037】, 図14, 15（ファミリーなし）	1-11, 14, 15
Y	JP 2006-129419 A（京セラ株式会社）2006.05.18, 図1 & US 2005/0197095 A1 & CN 1661915 A	11

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 4 . 0 1 . 2 0 1 4

国際調査報告の発送日

2 8 . 0 1 . 2 0 1 4

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）
郵便番号100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

小池 堂夫

5 W

4 6 8 3

電話番号 03-3581-1101 内線 3576