

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-190874

(P2012-190874A)

(43) 公開日 平成24年10月4日(2012.10.4)

(51) Int.Cl.	F I	テーマコード (参考)
<b>HO 1 G 4/30 (2006.01)</b>	HO 1 G 4/30 3 O 1 D	5 E 0 0 1
<b>HO 1 G 4/232 (2006.01)</b>	HO 1 G 4/12 3 5 2	5 E 0 8 2
<b>HO 1 G 4/12 (2006.01)</b>	HO 1 G 4/30 3 O 1 B	
	HO 1 G 4/30 3 O 1 C	
	HO 1 G 4/12 3 6 4	
審査請求 未請求 請求項の数 5 O L (全 14 頁) 最終頁に続く		

(21) 出願番号 特願2011-51014 (P2011-51014)  
 (22) 出願日 平成23年3月9日 (2011.3.9)

(71) 出願人 000204284  
 太陽誘電株式会社  
 東京都台東区上野6丁目16番20号  
 (74) 代理人 100086689  
 弁理士 松井 茂  
 (72) 発明者 前川 和也  
 東京都台東区上野6丁目16番20号 太陽誘電株式会社内  
 Fターム(参考) 5E001 AB03 AC08 AC09 AF06 AH07  
 AH09 AJ03  
 5E082 AA01 AB03 EE04 EE35 FF05  
 FG26 GG10 GG12 GG28 LL01  
 LL02

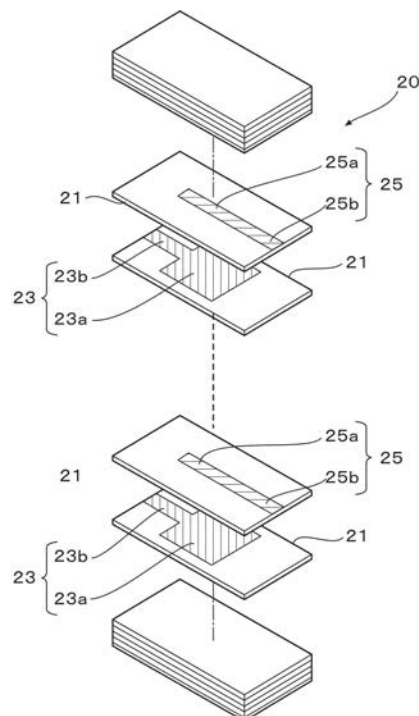
(54) 【発明の名称】 積層セラミックコンデンサ及び積層セラミックコンデンサの製造方法

(57) 【要約】

【課題】内部電極層が位置ずれして積層されても、所定の静電容量を確保できる、寸法安定性に優れた積層セラミックコンデンサ及び積層セラミックコンデンサの製造方法を提供する。

【解決手段】この積層セラミックコンデンサは、静電容量形成部及び引出部を有する第1の内部電極層23及び第2の内部電極層25が、セラミック誘電体層21を介して交互に積層されたセラミック積層体20と、その両端面に形成された外部電極とを備え、第1の内部電極層23の静電容量形成部23aの幅は、第2の内部電極層25の静電容量形成部25aの幅よりも広く形成され、第1の内部電極層23の引出部23bは、その静電容量形成部23aよりも幅狭で、かつ、第2の内部電極層25の引出部25bの幅と等しくなるように形成されている。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

セラミック誘電体層を介して、第 1 の内部電極層と第 2 の内部電極層とが交互に積層され、前記各内部電極層は、静電容量形成部と、該静電容量形成部から交互に異なる端面に露出するように引出された引出部とを有するセラミック積層体と、

前記セラミック積層体の各内部電極層の引出部が露出している端面に形成されて各内部電極層に接続された外部電極とを備えた積層セラミックコンデンサにおいて、

前記外部電極は、前記セラミック積層体と同時焼成して形成される金属からなる下地金属と、該下地金属を被覆するメッキ層とからなり、

前記第 1 の内部電極層の静電容量形成部の幅は、前記第 2 の内部電極層の静電容量形成部の幅よりも広く形成され、

前記第 1 の内部電極層の引出部は、該第 1 の内部電極層の静電容量形成部よりも幅狭で、かつ、前記第 2 の内部電極層の引出部の幅と等しくなるように形成されていることを特徴とする積層セラミックコンデンサ。

## 【請求項 2】

前記第 1 の内部電極層は、静電容量形成部が幅広の矩形形状をなし、前記引出部が該静電容量形成部よりも幅狭の帯状をなしており、

前記第 2 の内部電極層は、前記静電容量形成部と前記引出部とが同じ幅で形成された帯状をなしている請求項 1 に記載の積層セラミックコンデンサ。

## 【請求項 3】

前記下地金属が Ni である、請求項 1 又は 2 に記載の積層セラミックコンデンサ。

## 【請求項 4】

一チップ領域でみて、幅広の矩形形状をなす静電容量形成部と、該静電容量形成部よりも幅狭の帯状をなす引出部とを有する態様で未焼成内部電極層が形成された第 1 のグリーンシートと、

一チップ領域でみて、静電容量形成部と引出部とが同じ幅で、かつ、前記第 1 のグリーンシートに形成された未焼成内部電極層の引出部と同じ幅をなす態様で未焼成内部電極層が形成された第 2 のグリーンシートとを用意し、

前記第 1 のグリーンシートと、前記第 2 のグリーンシートとを、それぞれの未焼成内部電極層の静電容量形成部が重なり合うように交互に積層して未焼成セラミック積層体を製造し、

前記未焼成セラミック積層体を一チップ領域にカットして各未焼成内部電極層の引出部を前記未焼成セラミック積層体の端面に露出させ、

前記未焼成セラミック積層体の前記未焼成内部電極層の引出部が露出する端面に、導電ペーストを塗布して未焼成下地金属層を形成し、

前記未焼成セラミック積層体を焼成して、前記グリーンシートと前記未焼成内部電極層と前記未焼成下地金属層とを同時焼成し、

前記未焼成下地金属層を焼成してなる下地金属の表面をメッキすることを特徴とする積層セラミックコンデンサの製造方法。

## 【請求項 5】

Ni 金属を含有する導電ペーストを用いて、前記未焼成下地金属を形成する、請求項 4 に記載の積層セラミックコンデンサの製造方法。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、積層セラミックコンデンサ及びその製造方法に関する。

## 【背景技術】

## 【0002】

積層セラミックコンデンサは、携帯機器、通信機器等の各種電子機器に用いられている。積層セラミックコンデンサは、セラミック誘電体層と内部電極層とが交互に積層され、

10

20

30

40

50

内部電極層の静電容量形成部から交互に異なる端面に露出するように引出された引出部を有するセラミック積層体と、セラミック積層体の各内部電極層の引出部が露出している端面に形成された外部電極とを備えてなるものが一般的である。外部電極は、下地金属と、該下地金属の表層に形成されたメッキ層とからなる。製造工程の簡略化、内部電極と下地金属との接続の信頼性等の要請から、未焼成のセラミック積層体と、未焼成の下地金属とを同時焼成することが行われている。

【0003】

コンデンサの静電容量は、各内部電極層の静電容量形成部により決定される。このとき、複数の内部電極層の各静電容量形成部どうしを、互いに整合した位置に重ねることができれば、一定の有効面積が確保されて所定の静電容量を確保することができる。

10

【0004】

下記特許文献1には、それぞれ異なる外部電極に接続された2組の内部電極のうち、一組の内部電極が、他の一組の内部電極よりも小型化されている、積層チップコンデンサが記載されている。該コンデンサの一端部の外部電極に接続された内部電極は、前記コンデンサの幅よりもやや小さな幅で直線状に伸びる幅広板状をなし、同コンデンサの他端部の外部電極に接続された内部電極は細長帯状をなし、セラミック誘電体層を介して他方の内部電極が一方の内部電極に重なって配置されている。

【0005】

特許文献1の積層セラミックコンデンサは、細長帯状の他方の内部電極が、幅広板状の一方の内部電極に重なっているため、一方の内部電極の幅の範囲内において、他方の内部電極が位置ずれしても、他方の内部電極が重なることとなり、所定の静電容量を得ることができるようになっている。

20

【先行技術文献】

【特許文献】

【0006】

【特許文献1】特開平8-181035号公報

【発明の概要】

【発明が解決しようとする課題】

【0007】

セラミック誘電体層の素材であるセラミック組成物と、電極層の素材である金属とでは、金属の方が収縮率が大きいので、両者の収縮率の差によって焼成後に変形が生じる場合があった。このことは、セラミックコンデンサを小型化する場合や、セラミック層の積層数を多くしたり、セラミック誘電体層面での内部電極面積の比率を増加させたりして、セラミックコンデンサの大容量化を図る場合に、その影響が大きくなる。

30

【0008】

特許文献1の積層チップコンデンサは、その一端部においては、セラミック誘電体層に対する電極層の割合が大きく、他端部においては、セラミック誘電体層に対する電極層の割合が小さくされているので、焼成後に、コンデンサの一端部の変形量が大きくなる一方、他端部の変形量が小さくなり、コンデンサの両端部における寸法差が大きいという不都合が生じていた。

40

【0009】

したがって、本発明の目的は、小型化や大容量化を図る場合でも、寸法安定性に優れた、積層セラミックコンデンサ及び積層セラミックコンデンサの製造方法を提供することにある。

【課題を解決するための手段】

【0010】

上記目的を達成するため、本発明の積層セラミックコンデンサは、セラミック誘電体層を介して、第1の内部電極層と第2の内部電極層とが交互に積層され、前記各内部電極層は、静電容量形成部と、該静電容量形成部から交互に異なる端面に露出するように引出された引出部とを有するセラミック積層体と、前記セラミック積層体の各内部電極層の引出

50

部が露出している端面に形成されて各内部電極層に接続された外部電極とを備え、前記外部電極は、前記セラミック積層体と同時焼成して形成される金属からなる下地金属と、該下地金属を被覆するメッキ層とからなり、前記第1の内部電極層の静電容量形成部の幅は、前記第2の内部電極層の静電容量形成部の幅よりも広く形成され、前記第1の内部電極層の引出部は、該第1の内部電極層の静電容量形成部よりも幅狭で、かつ、前記第2の内部電極層の引出部の幅と等しくなるように形成されていることを特徴とする。

【0011】

本発明の積層セラミックコンデンサにおいては、前記第1の内部電極層は、静電容量形成部が幅広の矩形形状をなし、前記引出部が該静電容量形成部よりも幅狭の帯状をなしており、前記第2の内部電極層は、前記静電容量形成部と前記引出部とが同じ幅で形成された帯状をなしていることが好ましい。

10

【0012】

本発明の積層セラミックコンデンサにおいては、前記下地金属がNiであることが好ましい。

【0013】

一方、本発明の積層セラミックコンデンサの製造方法は、一チップ領域でみて、幅広の矩形形状をなす静電容量形成部と、該静電容量形成部よりも幅狭の帯状をなす引出部とを有する態様で未焼成内部電極層が形成された第1のグリーンシートと、一チップ領域でみて、静電容量形成部と引出部とが同じ幅で、かつ、前記第1のグリーンシートに形成された未焼成内部電極層の引出部と同じ幅をなす態様で未焼成内部電極層が形成された第2のグリーンシートとを用意し、前記第1のグリーンシートと、前記第2のグリーンシートとを、それぞれの未焼成内部電極層の静電容量形成部が重なり合うように交互に積層して未焼成セラミック積層体を製造し、前記未焼成セラミック積層体を一チップ領域にカットして各未焼成内部電極層の引出部を前記未焼成セラミック積層体の端面に露出させ、前記未焼成セラミック積層体の前記未焼成内部電極層の引出部が露出する端面に、導電ペーストを塗布して未焼成下地金属層を形成し、前記未焼成セラミック積層体を焼成して、前記グリーンシートと前記未焼成内部電極層と前記未焼成下地金属層とを同時焼成し、前記未焼成下地金属層を焼成してなる下地金属の表面をメッキすることを特徴とする。

20

【発明の効果】

【0014】

本発明の積層セラミックコンデンサによれば、第1の内部電極層の静電容量形成部は、第2の内部電極層の静電容量形成部に対して広くカバーするように大きく形成されているので、第1の内部電極層と第2の内部電極層とが位置ずれして配置されても、第1の内部電極層の静電容量形成部の範囲内で、第2の内部電極層の静電容量形成部を重ねて配置することができ、所定の静電容量を確保することができる。そして、第1の内部電極層の引出部は、第1の内部電極層の静電容量形成部よりも幅狭で、かつ、第2の内部電極層の引出部の幅と等しくなるように形成されているので、セラミック誘電体層に対する、第1の内部電極層の引出部の割合と、第2の内部電極層の引出部の割合とを、引出部が配置されるコンデンサの両端部で同一にすることができ、焼成後におけるコンデンサの両端部での変形量をほぼ同じにして、その寸法差を少なくすることができる。

30

40

【0015】

また、本発明の積層セラミックコンデンサの製造方法によれば、予め、第1のグリーンシートに幅広矩形形状の静電容量形成部及び幅狭帯状の引出部を形成しておくと共に、第2のグリーンシートに同一幅の静電容量形成部及び引出部を形成しておき、これらを重ね合わせて両シートの静電容量形成部が重なり合うように交互に積層するようにしたので、第1のグリーンシートの静電容量形成部と、第2のグリーンシートの静電容量形成部とを容易に位置決めして、第1のグリーンシートの静電容量形成部に、第2のグリーンシートの静電容量形成部を確実にカバーさせることができると共に、積層セラミックコンデンサの製造作業性を向上させることができる。

【図面の簡単な説明】

50

【0016】

【図1】本発明に係る積層セラミックコンデンサの一実施形態を示す斜視図である。

【図2】同積層セラミックコンデンサを構成するセラミック積層体の分解斜視図である。

【図3】図1のA-A矢示線に沿った断面図である。

【図4】図2のB-B矢示線に沿った断面図である。

【図5】同積層セラミックコンデンサの平面説明図である。

【図6】第1のグリーンシートの説明図である。

【図7】第2のグリーンシートの説明図である。

【発明を実施するための形態】

【0017】

10

以下、図面を参照して、本発明に係る積層セラミックコンデンサの一実施形態について説明する。

【0018】

図1に示すように、この実施形態の積層セラミックコンデンサ10は、所定方向に長く伸びたセラミック積層体20と、このセラミック積層体20の長手方向両端部に形成された一对の外部電極30, 30とを備えている。

【0019】

図2に示すように、セラミック積層体20は、セラミック誘電体層21を介して、第1の内部電極層23（以下、「第1電極層23」）と第2の内部電極層25（以下、「第2電極層25」）とが交互に積層している。

20

【0020】

この実施形態の場合、セラミック誘電体層21は、所定方向に長く伸びる長板状をなしている。セラミック誘電体層21の寸法は、用途により異なる。

【0021】

セラミック誘電体層21は、セラミックペーストをグリーンシート化して焼成したセラミック焼結体から構成される。セラミックペーストとしては、 $BaTiO_3$ 、 $CaTiO_3$ 、 $SrTiO_3$ 、ペロブスカイト構造を形成する $Ba_{1-x-y}Ca_xSr_yTi_{1-z}Zr_zO_3$  ( $0 < x < 1$ ,  $0 < y < 1$ ,  $0 < z < 1$ )等のセラミック粉末を主原料とし、これに、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、Yb、Y等の希土類金属酸化物、V、Cr及びMn等の遷移金属酸化物、 $SiO_2$ 等のガラス成分、MgO、MgCO<sub>3</sub>等のMg化合物を添加物として混合したセラミック組成物に、ポリビニルアルコール樹脂、ポリビニルブチラル樹脂等のバインダーと、トルエン等の溶剤と、その他助剤を添加してペースト化したもの等が挙げられる。セラミック組成物は、 $BaTiO_3$ （チタン酸バリウム）を主成分として含むものが好ましく用いられる。

30

【0022】

図2に示すように、セラミック誘電体層21の一方の面上には、第1電極層23若しくは第2電極層25が形成されている。各電極層23, 25は、静電容量形成部23a, 25aと、該静電容量形成部23a, 25aから引出され、セラミック誘電体層21を介して両電極層23, 25を重ねたときに、交互に異なる端面に露出する引出部23b, 25bとから構成されている。なお、第1の電極層の静電容量形成部23aと、第2の電極層の静電容量形成部25aとが重なり合った部分（向かい合った部分）で静電容量が得られ、両者が重なり合っていない部分（向かい合っていない部分）では静電容量は得られないが、本発明では静電容量を形成しうる部分を含めて静電容量形成部という。電極層の積層枚数は、用途や静電容量等により異なる。

40

【0023】

図2及び図5に示すように、この実施形態における第2電極層25の静電容量形成部25a及び引出部25bは、セラミック誘電体層21の幅方向中央であって、その長手方向に沿って一定幅Dで伸びる細長帯状をなしている。すなわち、静電容量形成部25aと引出部25bとは、同じ幅Dで細長帯状に形成されている。静電容量形成部25a及び引出部25bの幅Dは用途や静電容量等により異なる。

50

## 【0024】

一方、第1電極層の静電容量形成部23aは、この実施形態の場合、セラミック誘電体層21の長手方向に沿って、一定幅Eで伸びる矩形状(長方形状)をなしている。その幅Eは、第2電極層25の静電容量形成部25aの幅Dよりも広く、第2電極層25の静電容量形成部25aを広くカバーするようになっている。なお、この実施形態の静電容量形成部23aは長方形状をなしているが、正方形状等をなしていてもよく、第2電極層25の静電容量形成部25aをカバー可能な形状であればよく、特に限定は無い。

## 【0025】

この静電容量形成部23aの端部からは、セラミック誘電体層21の幅方向中央であって、その長手方向に沿って一定幅Fで細長帯状に引出部23bが延出されている。引出部23bの幅Fは、静電容量形成部23aの幅Eよりも幅狭で、かつ、第2電極層25の引出部25bの幅Dと等しくなるように形成されている。引出部23bの幅Fは、静電容量形成部23aの幅Eに対して、0.2~0.9倍が好ましく、0.4~0.6倍がより好ましい。0.9倍を超えると、焼成後の積層セラミックコンデンサの両端部の変形量差が大きくなり、0.2倍未満であると、静電容量の取出しが不十分な場合がある。

10

## 【0026】

なお、本発明において、第1電極層23の引出部23bの幅Fは、第2電極層25の引出部25bの幅Dと等しいものとされている。ここで本発明における「等しい」とは、第1電極層23の引出部23bの幅Fが、第2電極層25の引出部25bの幅Dに対して、バラつきが±2%以内、好ましくは±1%以内であることを意味するものとする。

20

## 【0027】

上記の各電極層23, 25は、導体ペーストの薄膜を焼結した金属薄膜からなる。導体ペーストは、導電材料となる導電性金属と、バインダーと、溶剤と、必要に応じてその他助剤とを含んでいる。導電性金属としては、Ni、Cu、Ag、Pd等が挙げられ、後述する下地金属5との同時焼成が容易であるという理由からNi、Pdが好ましく、コストの観点からNiがより好ましい。バインダー、溶剤は、上記したセラミックペーストと同様のものを使用できる。

## 【0028】

図1に示すように、セラミック積層体20の長手方向両端部に形成された一对の外部電極30, 30は、図3に示すように、セラミック積層体20の各電極層23, 25の引出部23b, 25bが露出している端面に配置され、各電極層23, 25に接続されるようになっている。外部電極30は、セラミック積層体20と同時焼成して形成される金属からなる下地金属31と、該下地金属31を被覆するメッキ層33とから構成されている。

30

## 【0029】

下地金属31は、導体ペーストの薄膜を焼結した金属薄膜からなる。導体ペーストに含まれる導電性金属は、セラミック積層体20と同時焼成して形成される金属であり、例えばNiである。

## 【0030】

メッキ層33は、Ni、Cu及びこれらの合金からなる第1メッキ層33aと、該第1メッキ層33a上に形成された、Sn及び/又はSn合金からなる第2メッキ層33bとで構成される。第1メッキ層33aによって、下地金属31と第2メッキ層33bとの接着性が向上し、第2メッキ層33bによって、半田濡れ性が向上するようになっている。

40

## 【0031】

次に、ドクターブレード法等の従来公知の方法により、セラミックスラリーをPETフィルム等の長尺のベースフィルムに流し、その厚みをドクターブレードとの隙間で調整し、乾燥して、所定厚みのグリーンシートを作製する。

## 【0032】

そして、グリーンシート40, 50上に、スクリーン印刷法等の従来公知の方法により、内部電極形成用導電ペーストを塗布し、第1の未焼成内部電極層43が形成された第1のグリーンシート45と、第2の未焼成内部電極層53が形成された第2のグリーンシ

50

ト 5 5 とを作製する。

【 0 0 3 3 】

すなわち、第 1 のグリーンシート 4 5 は、グリーンシート 4 0 上に、一チップ領域でみたときに、幅 E' (図 6 参照) で前記ペーストを長形状に塗布して静電容量形成部 4 1 を形成し、幅 F' (図 6 参照) で前記ペーストを静電容量形成部 4 1 よりも幅狭の細長帯状に塗布して引出部 4 2 を形成し、静電容量形成部 4 1 及び引出部 4 2 からなる第 1 の未焼成内部電極層を形成して作製する。

【 0 0 3 4 】

また、第 2 のグリーンシート 5 5 は、グリーンシート 5 0 上に、一チップ領域でみて、静電容量形成部 5 1 と引出部 5 2 とを同じ幅で、かつ、第 1 のグリーンシート 4 0 の未焼成内部電極層の引出部 4 2 と等しい幅で、すなわち、幅 D' (図 7 参照) でもって前記ペーストを細長帯状に塗布し、第 2 の未焼成内部電極層 5 3 を形成する。

10

【 0 0 3 5 】

なお、「一チップ領域」とは、各グリーンシートにおいて、コンデンサー個分の製造に必要な領域を意味している。

【 0 0 3 6 】

上記のように作製した第 1 のグリーンシート 4 5 及び第 2 のグリーンシート 5 5 を、所定の単位寸法でそれぞれカットして、ベースフィルムから取り出す。そして、第 1 のグリーンシート 4 5 と、第 2 のグリーンシート 5 5 とを、それぞれの静電容量形成部 4 1, 5 1 どちらかが重なり合うように、かつ、各引出部 4 2, 5 2 が左右に互い違いとなるように積層する。この作業を繰り返して、各グリーンシートを必要枚数分だけ積層した後、静水圧プレス機等により圧着成型して、未焼成セラミック積層体を作製する。

20

【 0 0 3 7 】

次いで、未焼成セラミック積層体を、回転ブレードや昇降ブレード等のブレードにより、第 1, 第 2 の未焼成内部電極層の各引出部 4 2, 5 2 の端縁が露出するように、一チップ領域でカットして、複数のチップ状未焼成セラミック積層体をそれぞれ作製する。このように形成された各チップ状未焼成セラミック積層体の長手方向両端面には、第 1, 第 2 の未焼成内部電極層の各引出部 4 2, 5 2 の端縁が、交互に露出している。

【 0 0 3 8 】

その後、チップ状未焼成セラミック積層体の、第 1, 第 2 の未焼成内部電極層の引出部 4 2, 5 2 が露出した長手方向両端面に、Ni 金属を少なくとも含有する下地金属形成用導電ペーストを、ローラ塗布法やディップ法等の公知の方法で塗布して、未焼成下地金属を形成する。

30

【 0 0 3 9 】

そして、未焼成下地金属が形成されたチップ状未焼成セラミック積層体を、脱バインダー炉に投入し、好ましくは N<sub>2</sub> 雰囲気中で脱バインダー処理した後、焼成炉に投入し、所定の温度及び時間等の条件下で、チップ状未焼成セラミック積層体と未焼成下地金属層とを同時焼成する。焼成温度は、1150 ~ 1400 が好ましい。焼成時の酸素分圧 O<sub>2</sub> 濃度は  $6.2 \times 10^{-4}$  Pa 以下が好ましい。O<sub>2</sub> 濃度が  $6.2 \times 10^{-4}$  Pa よりも大きい場合には、下地金属の酸化が全体的に進んでしまい、次の工程のメッキ付き性が悪くなる。

40

【 0 0 4 0 】

次いで、未焼成下地金属を焼成して得られた下地金属 3 1 (図 3 参照) の表面を、メッキしてメッキ層 3 3 を形成する。すなわち、下地金属 3 1 の表面上に、Ni、Cu 及びこれらの合金でメッキして第 1 メッキ層 3 3 a を形成した後、第 1 メッキ層 3 3 a 上に、Sn 及び / 又は Sn 合金でメッキして第 2 メッキ層 3 3 b を形成する。なお、第 1 メッキ層 3 3 a は、第 2 メッキ層 3 3 b のメッキ付け性を向上させるためのものである。また、メッキ方法としては特に限定はなく、パレルメッキなど従来公知の方法が挙げられる。

【 0 0 4 1 】

以上のようにして、本発明の積層セラミックコンデンサを製造することができる。そし

50

て、この製造方法においては、予め、第1のグリーンシート45に幅広矩形形状の静電容量形成部41及び幅狭帯状の引出部42を形成しておくと共に、第2のグリーンシート55に同一幅の静電容量形成部51及び引出部52を形成しておき、これらを重ね合わせて両シートの静電容量形成部42, 52が重なり合うように交互に積層するようにしたので、第1のグリーンシート45の静電容量形成部42と、第2のグリーンシート55の静電容量形成部52とを容易に位置決めして、第1のグリーンシート45の静電容量形成部42に、第2のグリーンシート55の静電容量形成部52を確実にカバーさせることができ、静電容量のバラつきを抑えることができると共に、積層セラミックコンデンサ10の製造作業性を向上させることができる。

【0042】

そして、上記製造法によって製造されたコンデンサ10は、次のような作用効果を奏する。

【0043】

すなわち、図2及び図5に示すように、この積層セラミックコンデンサ10では、第1電極層23の静電容量形成部23aが、第2電極層25の静電容量形成部25aをカバーするように形成されていることにより、第1のグリーンシート45と、第2のグリーンシート55とを積層させると、第1電極層23の静電容量形成部23aと、第2電極層25の静電容量形成部25aとが積層される。

【0044】

すると、図4に示すように、セラミック誘電体層21を介して第1電極層23の静電容量形成部23aと第2電極層25の静電容量形成部25aとが積層した部分Aと、第1電極層23の静電容量形成部23aのみがセラミック誘電体層21を介して積層した部分Bと、セラミック誘電体層21のみが積層した部分Cとを有することとなる。

【0045】

このとき、電極層23, 25が配置された部分は、電極層23, 25の厚みの分だけ厚くなり、厚さ方向に段差が生じるが、第1電極層23の静電容量形成部23aと、第2電極層25の静電容量形成部25aとの段差の傾斜を緩やかにできるので、セラミック積層体の残留応力を低減でき、小型化し大容量化を図った場合における、セラミック積層体のデラミネーションを抑制することができる。

【0046】

そして、図5に示すように、第1電極層の引出部23bは、その幅Fが、第1電極層の静電容量形成部23aよりも幅狭で、かつ、第2電極層の引出部25bの幅Dと等しくして形成されている。そのため、セラミック誘電体層21に対する第1電極層の引出部23bの割合と、同セラミック誘電体層21に対する第2電極層の引出部25bの割合とを、両引出部23b, 25bが配置されるコンデンサ10の両端部で同一にすることができる。その結果、焼成後におけるコンデンサ10の両端部での変形量をほぼ同じにして、その寸法差を少なくすることができる。

【0047】

また、この実施形態における第2電極層25は、その静電容量形成部25aと引出部25bとが同一幅Dで形成された帯状をなしているので、スクリーン印刷等により、かすれ等が生じることなく、精度よく電極層を形成できる。

【0048】

セラミックコンデンサの小型化や大容量化を図る場合には、その内部構造を複雑なものとするのは困難であるが、本発明においては、上述したような比較的単純な構造によって、複数の電極層を積層することができるので、セラミックコンデンサの小型化や大容量化を図った場合に、セラミック積層体のデラミネーションを効果的に抑制することができる。また、図2に示すように、各電極層23, 25の引出部23b, 25bを、各セラミック誘電体層21の端面の中央部に配置することで、セラミックコンデンサ10の端面両側部における、引出部23b, 25bの収縮を均等にすることができるので、寸法安定性をより高めることができる

10

20

30

40

50

。

## 【実施例】

## 【0049】

本発明の積層セラミックコンデンサについて、寸法安定性を試験した。

## 【0050】

(実施例)

BaCO<sub>3</sub>と、TiO<sub>2</sub>とを固相法により反応させて得られたBaTiO<sub>3</sub>粉末を用い、BaTiO<sub>3</sub> 100molに対し、Ho<sub>2</sub>O<sub>3</sub> 1.0mol、MgO 0.4mol、MnO 0.1mol、SiO<sub>2</sub> 1.5molの割合にて、湿式混合-乾燥-仮焼きを行い原料粉とした。この原料粉をトルエン中で混合し、ブチラール樹脂を添加してセラミックスラリーを作製し、グリーンシートを作成した。

10

このグリーンシートに導体ペーストを塗布して、第1の内部電極層(第1電極層)となる電極パターンを形成した。第2の内部電極層(第2電極層)についても同様にグリーンシートに電極パターンを形成した。これらの電極パターンを形成したグリーンシートを積層した後、裁断して、未焼成の積層体を得た。

未焼成の積層体の、乾燥後の膜厚が0.04mmとなるように、Ni外部電極形成用導体ペーストに浸漬し、130℃で5分乾燥した。その後、脱バインダー炉に投入し、N<sub>2</sub>雰囲気中で250℃、2時間加熱して脱バインダー処理した後、焼成炉に投入して、焼成雰囲気中の酸素分圧(O<sub>2</sub>濃度)を6.2×10<sup>-4</sup>Paの条件にて、1300℃で20分保持して焼成を行い、外部電極上にメッキを形成し、実施例の積層セラミックコンデンサ10を得た。

20

この積層セラミックコンデンサの外形寸法は、幅3.2mm、長さ1.6mm、高さ1.5mmである。セラミック誘電体層は、チタン酸バリウムを主成分とする誘電体セラミック層は、寸法は、幅3.2mm、長さ1.6mm、厚さ3μmである。また、上記内部電極層23, 25の材質は、Niである。

第1の内部電極層23(第1電極層23)は、静電容量形成部23aの幅Eが0.6mmであり、引出部23bの幅Fが0.3mmで、厚みが0.3μmである。また、積層数は200層である。

第2の内部電極層25(第2電極層25)は、静電容量形成部25a及び引出部25bの幅Dが0.3mm、厚みは0.3μmである。また、積層数は200層である。

30

第1の内部電極層23を有するセラミック誘電体層21と、第2の内部電極層25とを有するセラミック誘電体層21とを、交互に重ねて400層とした。

また、上下間にカバーとなる内部電極が形成されていない誘電体層を形成した。

## 【0051】

(比較例)

実施例との比較のために、第1の内部電極層23の、静電容量形成部23aの幅E及び引出部23bの幅Fを、共に0.6mmとした以外は、実施例と同様の条件で、比較例の積層セラミックコンデンサを作成した。

## 【0052】

(試験方法)

実施例及び比較例の各積層セラミックコンデンサを100個用意し、この100個についてそれぞれ研磨して、その幅W(図4参照)の長さを測定し、幅Wの長さのばらつき(最小値と最大値との差)を評価した。なお、幅Wの測定は、一つの積層セラミックコンデンサにつき、一方の端面部と他方の端面部との2箇所で行った。

40

その結果、実施例での幅Wのばらつきが0.03mmだったのに対して、比較例での幅Wのばらつきが0.09mmと大きく、実施例の方が寸法安定性が高いことを確認できた。

## 【符号の説明】

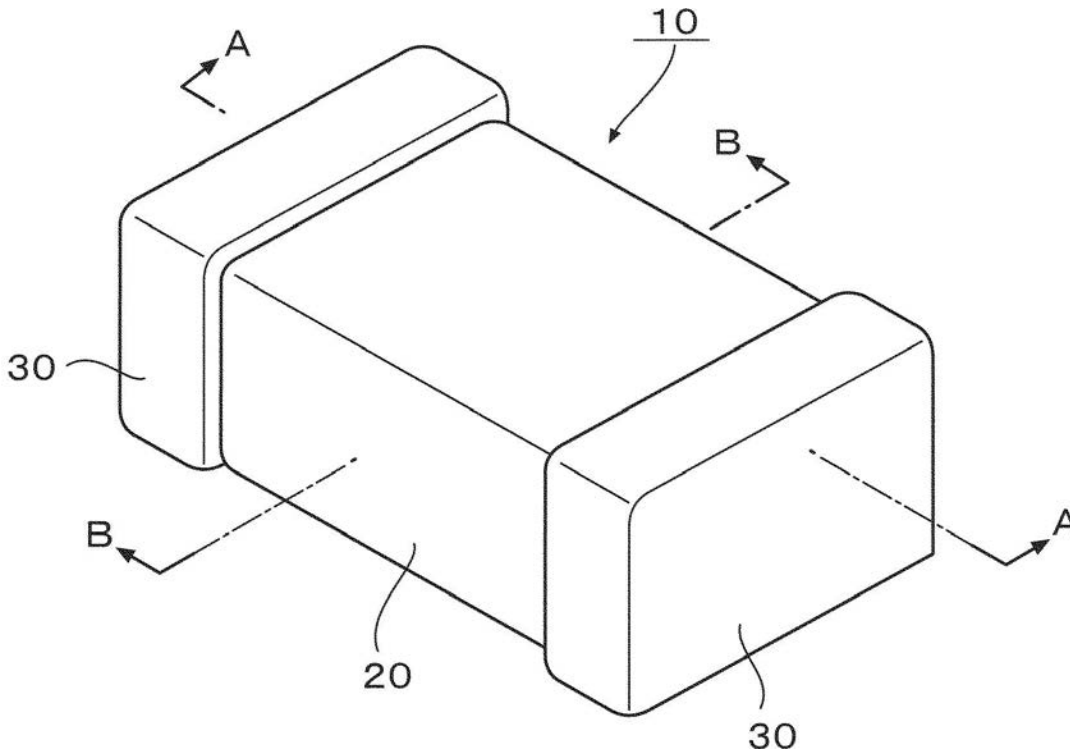
## 【0053】

10 積層セラミックコンデンサ

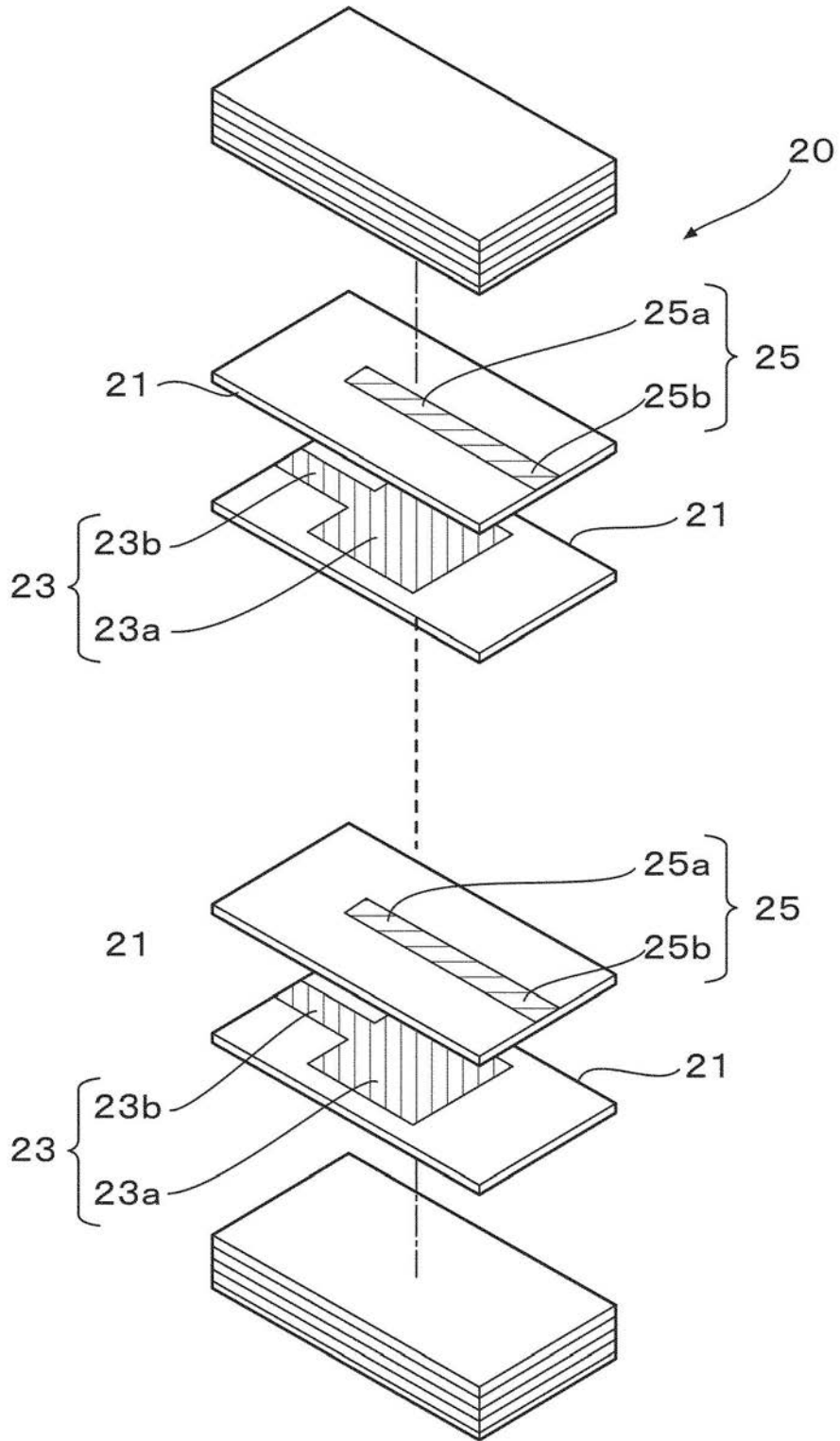
50

- 20 セラミック積層体
- 21 セラミック誘電体層
- 23 第1の内部電極層(第1電極層)
- 23a 静電容量形成部
- 23b 引出部
- 25 第2の内部電極層(第2電極層)
- 25a 静電容量形成部
- 25b 引出部
- 30 外部電極
- 31 下地金属
- 33 メッキ層
- 33a 第1メッキ層
- 33b 第2メッキ層

【図1】

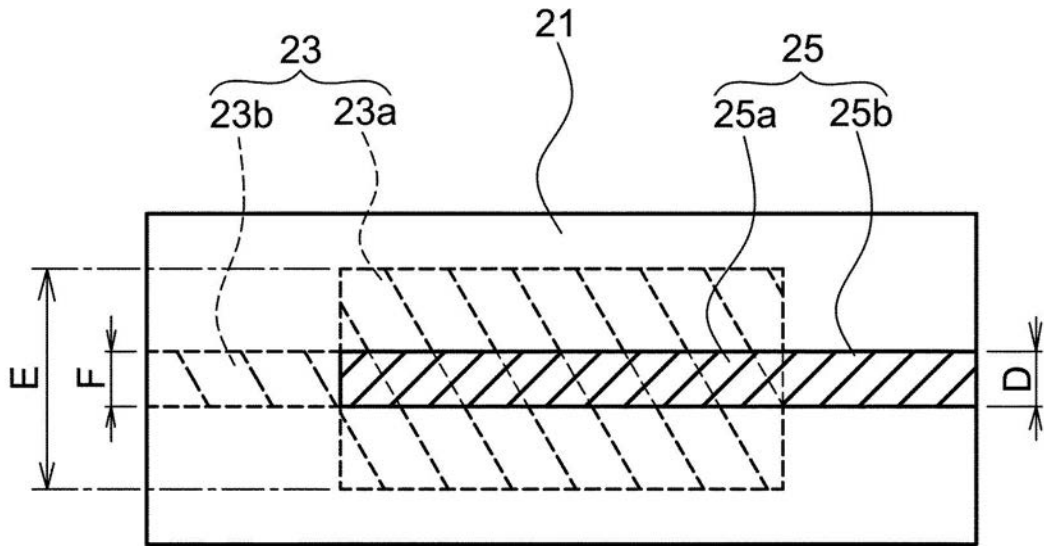


【 図 2 】

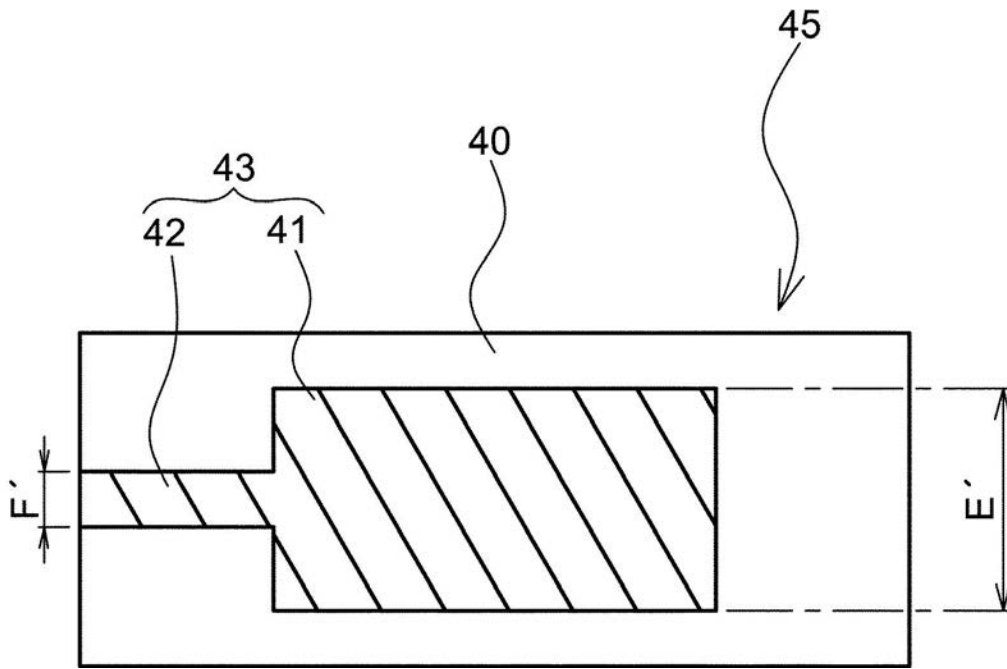




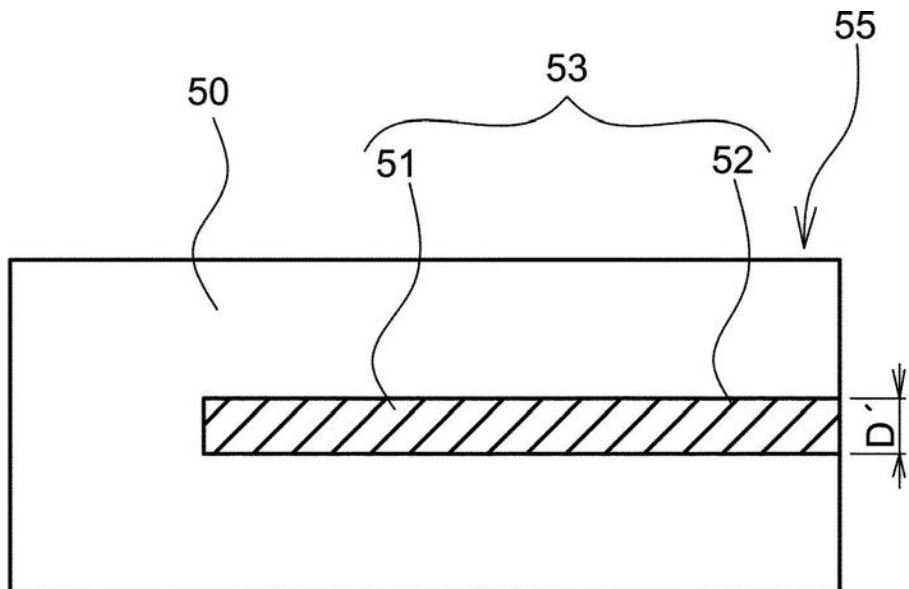
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

H 0 1 G 4/12 3 6 1