

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2017年3月23日(23.03.2017)



(10) 国際公開番号

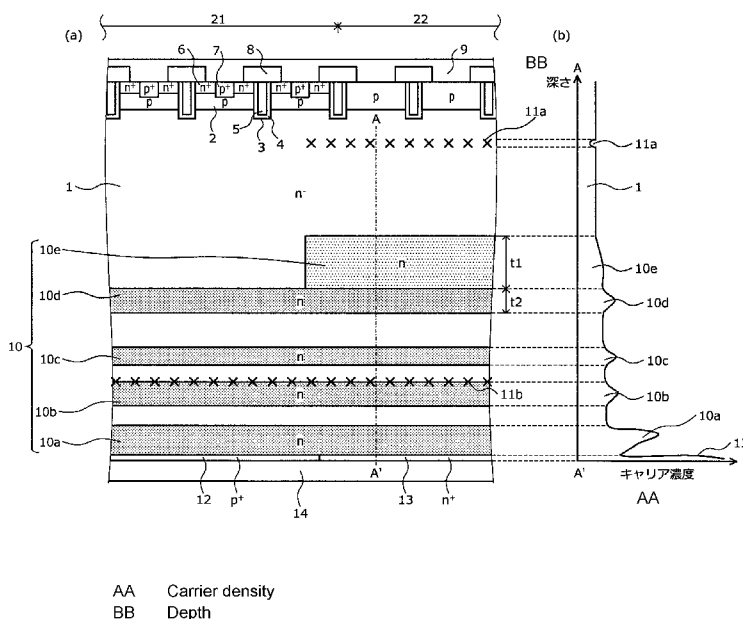
WO 2017/047285 A1

- (51) 国際特許分類:
H01L 29/78 (2006.01) H01L 27/04 (2006.01)
H01L 21/265 (2006.01) H01L 27/06 (2006.01)
H01L 21/322 (2006.01) H01L 29/739 (2006.01)
H01L 21/329 (2006.01) H01L 29/861 (2006.01)
H01L 21/336 (2006.01) H01L 29/868 (2006.01)
H01L 21/8234 (2006.01)
- (21) 国際出願番号: PCT/JP2016/073368
- (22) 国際出願日: 2016年8月8日(08.08.2016)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2015-183481 2015年9月16日(16.09.2015) JP
- (71) 出願人: 富士電機株式会社(FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 Kanagawa (JP).
- (72) 発明者: 向井 弘治(MUKAI, Kouji); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP). 吉田 崇一(YOSHIDA, Souichi); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP).
- (74) 代理人: 酒井 昭徳(SAKAI, Akinori); 〒1020094 東京都千代田区紀尾井町3番12号 紀尾井町ビル7階 酒井総合特許事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).
- 添付公開書類:
— 国際調査報告(条約第21条(3))

[続葉有]

(54) Title: SEMICONDUCTOR DEVICE AND SEMICONDUCTOR DEVICE MANUFACTURING METHOD

(54) 発明の名称: 半導体装置および半導体装置の製造方法



(57) Abstract: Proton irradiation is performed a plurality of times with different ranges from a substrate rear-surface side to form first to fourth n-type layers (10a) to (10d) with different depths, after which the protons are activated. The substrate rear surface is then irradiated with helium to a position deeper than the proton irradiation range in order to introduce lattice defects. During heat treatment for adjusting the amount of lattice defects, protons in the fourth n-type layer (10d) that have not been activated are diffused, thereby forming a fifth n-type layer (10e) on the anode side of the fourth n-type layer (10d), the fifth n-type layer (10e) being adjacent to the fourth n-type layer (10d) and having a carrier density distribution which decreases toward the anode side with a more gradual gradient than in the fourth n-type layer (10d). The fifth n-type layer (10e) including protons and helium and the first to fourth n-type layers (10a) to (10d) including protons constitute an n-type FS layer (10). In this way, the present invention provides a semiconductor device which makes it possible to increase reliability and reduce cost.

(57) 要約:

[続葉有]

WO 2017/047285 A1



- 補正された請求の範囲及び説明書（条約第 19 条(1)）

基板裏面側から異なる飛程で複数回のプロトン照射を行い、深さの異なる第 1～4 n 型層（10 a）～（10 d）を形成した後、プロトンを活性化させる。次に、基板裏面からプロトン照射の飛程よりも深い位置にヘリウムを照射し、格子欠陥を導入する。格子欠陥量を調整する熱処理時に、第 4 n 型層（10 d）中の活性化されていないプロトンが拡散され、第 4 n 型層（10 d）のアノード側に、第 4 n 型層（10 d）に接し、かつアノード側に向うにしたがって第 4 n 型層（10 d）よりもなだらかな傾斜で減少するキャリア濃度分布を有する第 5 n 型層（10 e）が形成される。このプロトンおよびヘリウムを含む第 5 n 型層（10 e）と、プロトンを含む第 1～4 n 型層（10 a）～（10 d）とで n 型 F S 層（10）が構成される。このようにすることで、信頼性を向上させることができ、かつ低コスト化を図ることができる半導体装置を提供すること。

明 細 書

発明の名称：半導体装置および半導体装置の製造方法

技術分野

[0001] この発明は、半導体装置および半導体装置の製造方法に関する。

背景技術

[0002] 従来、絶縁ゲート型バイポーラトランジスタ（IGBT: Insulated Gate Bipolar Transistor）と、このIGBTに逆並列に接続した還流ダイオード（FWD: Free Wheeling Diode）とを同一半導体基板上に一体化した逆導通型IGBT（RC (Reverse Conducting) - IGBT）が公知である。RC-IGBTなどのパワー半導体装置では、 n -型ドリフト層のキャリアライフタイムを制御したり、 n -型ドリフト層の内部に n 型フィールドストップ（FS: Field Stop）層を形成したり、することが一般的である。

[0003] 従来のFS型RC-IGBTの製造方法について説明する。図16は、従来のFS型RC-IGBTの製造方法の概要を示すフローチャートである。まず、通常採用される厚い状態の半導体ウエハのおもて面側に、一般的な方法により、MOSゲート（金属-酸化膜-半導体からなる絶縁ゲート）、層間絶縁膜およびおもて面電極（電極パッド）などのおもて面素子構造を形成する（ステップS101）。次に、半導体ウエハを裏面側から研削していき、半導体装置として用いる製品厚さの位置まで研削する（ステップS102）。次に、半導体ウエハの研削後の裏面からリン（P）やセレン（Se）をイオン注入し、半導体ウエハの裏面の表面層に、IGBT領域からダイオード領域にわたって n 型FS層を形成する（ステップS103）。

[0004] 次に、半導体ウエハの裏面からボロン（B）をイオン注入し、半導体ウエハの裏面の表面層の、 n 型FS層よりも浅い位置に、IGBT領域からダイオード領域にわたって p^+ 型コレクタ領域を形成する（ステップS104）。

次に、フォトリソグラフィにより、半導体ウエハの裏面に、ダイオード領域に対応する部分を開口したレジストマスクを形成する（ステップS105）。次に、このレジストマスクをマスクとして半導体ウエハの裏面からリンをイオン注入し、半導体ウエハの裏面の表面層の、ダイオード領域における p^+ 型コレクタ領域を n 型に反転させて n^+ 型カソード領域を形成する（ステップS106）。次に、灰化（アッシング）処理によりレジストマスクを除去する（ステップS107）。

[0005] 次に、半導体ウエハにイオン注入した不純物を熱処理により拡散させる（ステップS108）。次に、半導体ウエハのおもて面に、ポリイミド表面保護膜を形成する（ステップS109）。次に、半導体ウエハにヘリウム（He）または電子線を照射して、 n^- 型ドリフト層にライフタイムキラとなる格子欠陥（結晶欠陥）を導入する（ステップS110）。次に、熱処理（アニール）によりヘリウムまたは電子線による格子欠陥を回復させて半導体ウエハ中の格子欠陥量を調整する。これにより、キャリアライフタイムを調整する（ステップS111）。次に、半導体ウエハの裏面に、 p^+ 型コレクタ領域および n^+ 型カソード領域に接する裏面電極を形成する（ステップS112）。その後、半導体ウエハを切断（ダイシング）して個々のチップ状に個片化することで、従来のRC-IGBTが完成する。

[0006] RC-IGBTのキャリアライフタイムを制御する方法として、ダイオード側の n^- 型層中の pn 接合近傍のキャリアライフタイム制御と、 n^-n^+ 接合近傍のキャリアライフタイム制御とを、それぞれプロトン（ H^+ ）を両主面から照射することによって制御する方法が提案されている（例えば、下記特許文献1（第0007，0014段落、第1図）参照。）。下記特許文献1では、 n^- 型層中の pn 接合および n^-n^+ 接合にそれぞれ近い側の主面からプロトンを照射している。また、 n^- 型層中の pn 接合近傍および n^-n^+ 接合近傍のキャリアライフタイムを、プロトンと電子線とを二重に照射することにより制御することが提案されている。

[0007] また、別の方法として、He線マスクで基板裏面のうちのダイオード領域

を覆い、IGBT領域にヘリウムを打ち込み、その後、基板裏面のうちのIGBT領域の活性領域をHe線マスクで覆い、ダイオード領域およびIGBT領域の外縁部にヘリウムを打ち込むことでキャリアライフタイムを制御する方法が提案されている（例えば、下記特許文献2（第0053, 0056～0057段落、第4, 5図）参照。）。下記特許文献2では、He線マスクによってヘリウムの飛程を調整し、IGBT領域のコレクタ層全域と、ダイオード領域のドリフト層、FS層およびカソード層の全域とに低ライフタイム領域を形成している。

[0008] また、RC-IGBTのキャリアライフタイムを制御する別の方法として、IGBT領域とダイオード領域の両方に亘り、おもて面のp型アノード層およびMOSゲート領域のトレンチゲートより少し深い位置に第1の低ライフタイム領域と、裏面のn型カソード層およびp型コレクタ層から少し基板内側の深い位置に第2の低ライフタイム領域と、を形成する方法が提案されている（例えば下記特許文献3、第0026, 0035～0040段落、第6図等を参照）。下記特許文献3では、第1の低ライフタイム領域は表面または裏面からヘリウム（He）を照射し、第2の低ライフタイム領域は裏面からヘリウム（He）を照射してそれぞれ所定の深さに結晶欠陥密度がピークとなるよう形成する方法が記載されている。また、第2の低ライフタイム領域がダイオード領域にも設けられていると、IGBT領域のスイッチング速度をさらに改善できることの記載がある。

[0009] さらに、ダイオードのキャリアライフタイムを制御する方法として、プロトン照射やヘリウム照射などの粒子線照射によりn⁺型カソード層内に第1の低キャリアライフタイム領域を形成し、プロトン照射などの粒子線照射によりp型アノード層のn⁻型カソード層内に第2の低キャリアライフタイム領域を形成する方法が提案されている（例えば下記特許文献4、第0047～0052、第4図等を参照）。下記特許文献4には、粒子線照射は半導体基板のどちらの面から行ってもよいとの記載がある。

先行技術文献

特許文献

[0010] 特許文献1：特開平08－102545号公報

特許文献2：特開2012－043891号公報

特許文献3：特開2011－238872号公報

特許文献4：特開平10－074959号公報

発明の概要

発明が解決しようとする課題

[0011] しかしながら、上述したようにリンやセレンのイオン注入でn型FS層を形成する場合は、ウエハ裏面から深い位置にn型FS層を制御性良く形成することが難しく、IGBTのターンオフ振動やダイオードの逆回復振動を抑制することができない。一方、プロトン照射であればn型FS層を制御性良く形成することができる。しかしながら、プロトンの照射深さは製造装置の能力に依存するため、ウエハ裏面から深い位置にまで達するn型FS層を形成するためには、高加速度でプロトンを照射可能な高価な製造装置を必要とし、コストが増大するという問題がある。

[0012] この発明は、上述した従来技術による問題点を解消するため、ドリフト層の内部に、ドリフト層と同導電型で、かつドリフト層よりもキャリア濃度の高い半導体層を有する半導体装置において、信頼性を向上させることができ、かつ低コスト化を図ることができる半導体装置および半導体装置の製造方法を提供することを目的とする。

課題を解決するための手段

[0013] 上述した課題を解決し、本発明の目的を達成するため、この発明にかかる半導体装置の製造方法は、次の特徴を有する。まず、第1導電型の半導体基板の一方の主面側から第1所定深さを飛程としてプロトンを照射し、プロトンを含み、前記第1所定深さにキャリア濃度のピークを有する第1導電型の第1半導体層を形成する第1照射工程を行う。次に、熱処理によりプロトンを活性化させる第1熱処理工程を行う。次に、前記半導体基板の一方の主面

側から前記第1所定深さよりも深い第2所定深さを飛程としてヘリウムを照射し、前記半導体基板に格子欠陥を導入する第2照射工程を行う。次に、熱処理により、前記半導体基板中の前記格子欠陥の量を調整する第2熱処理工程を行う。前記第2熱処理工程では、前記第1半導体層よりも前記半導体基板の他方の主面側に、プロトンおよびヘリウムを含み、前記第1半導体層に接する第1導電型の第2半導体層を形成する。

[0014] また、この発明にかかる半導体装置の製造方法は、上述した発明において、前記第2熱処理工程では、前記第1半導体層よりもキャリア濃度のピークが低く、かつ前記半導体基板の他方の主面側に向うにしたがって前記第1半導体層よりもなだらかな傾斜で減少するキャリア濃度分布を有する前記第2半導体層を形成することを特徴とする。

[0015] また、この発明にかかる半導体装置の製造方法は、上述した発明において、前記第1照射工程の前に、前記半導体基板の他方の主面側に第2導電型半導体領域を形成する工程をさらに含む。前記第2導電型半導体領域と前記半導体基板との間のp-n接合から前記半導体基板の一方の主面側に伸びる空乏層の伸びを抑制するフィールドストップ層として、前記第1半導体層および前記第2半導体層を形成することを特徴とする。

[0016] また、この発明にかかる半導体装置の製造方法は、上述した発明において、前記第1照射工程では、異なる飛程でプロトンを複数回照射し、前記半導体基板の一方の主面からの深さの異なる複数の前記第1半導体層を形成する。複数の前記第1半導体層のうち、前記半導体基板の一方の主面から最も深い位置に形成する前記第1半導体層を、前記第1所定深さを飛程とするプロトン照射により形成することを特徴とする。

[0017] また、この発明にかかる半導体装置の製造方法は、上述した発明において、前記第2熱処理工程では、さらに、前記第1半導体層よりも前記半導体基板の一方の主面側に、前記第1半導体層に接する、プロトンおよびヘリウムを含む第1導電型の第3半導体層を形成することを特徴とする。

[0018] また、この発明にかかる半導体装置の製造方法は、上述した発明において

、前記第2熱処理工程では、前記第1半導体層よりもキャリア濃度のピークが低く、かつ前記半導体基板の一方の主面側に向うにしたがって前記第1半導体層よりもなだらかな傾斜で減少するキャリア濃度分布を有する前記第3半導体層を形成することを特徴とする。

[0019] また、上述した課題を解決し、本発明の目的を達成するため、この発明にかかる半導体装置は、次の特徴を有する。第1導電型の半導体基板の内部に、プロトンを含む第1導電型の第1半導体層が設けられている。前記第1半導体層は、前記半導体基板の一方の主面から第1所定深さにキャリア濃度のピークを有する。前記第1半導体層よりも前記半導体基板の他方の主面側に、プロトンおよびヘリウムを含む第1導電型の第2半導体層が設けられている。前記第2半導体層は、前記第1半導体層に接する。

[0020] また、この発明にかかる半導体装置は、上述した発明において、前記第2半導体層は、前記第1半導体層よりもキャリア濃度のピークが低く、かつ前記半導体基板の他方の主面側に向うにしたがって前記第1半導体層よりもなだらかな傾斜で減少するキャリア濃度分布を有することを特徴とする。

[0021] また、この発明にかかる半導体装置は、上述した発明において、前記半導体基板の他方の主面側に設けられた第2導電型半導体領域をさらに備える。前記第1半導体層および前記第2半導体層は、前記第2導電型半導体領域と前記半導体基板との間のp-n接合から前記半導体基板の一方の主面側に伸びる空乏層の伸びを抑制するフィールドストップ層であることを特徴とする。

[0022] また、この発明にかかる半導体装置は、上述した発明において、前記半導体基板の一方の主面からの深さの異なる複数の前記第1半導体層を備える。複数の前記第1半導体層のうち、前記半導体基板の一方の主面から最も深い位置に設けられた前記第1半導体層は、前記第1所定深さにキャリア濃度のピークを有することを特徴とする。

[0023] また、この発明にかかる半導体装置は、上述した発明において、前記第1半導体層よりも前記半導体基板の一方の主面側に設けられ、前記第1半導体層に接する、プロトンおよびヘリウムを含む第1導電型の第3半導体層を備

えることを特徴とする。

[0024] また、この発明にかかる半導体装置は、上述した発明において、前記第3半導体層は、前記第1半導体層よりもキャリア濃度のピークが低く、かつ前記半導体基板の一方の主面側に向うにしたがって前記第1半導体層よりもなだらかな傾斜で減少するキャリア濃度分布を有することを特徴とする。

[0025] また、この発明にかかる半導体装置は、上述した発明において、前記半導体基板の一方の主面から前記第1所定深さよりも深い第2所定深さに含まれるヘリウムの格子欠陥からなる欠陥層をさらに備えることを特徴とする。

[0026] 上述した発明によれば、第2熱処理工程により第1半導体層中の活性化されていないプロトンが拡散されることで、この拡散されたプロトンと、当該第1半導体層付近にヘリウム照射により導入されたヘリウムと、を含む第2半導体層を、第1半導体層に接するように形成することができる。このため、例えばフィールドストップ層やブロードバッファ層として、第1、2半導体層からなる厚さの厚い半導体層をプロトン照射装置の性能によらず制御性よく形成することができる。

発明の効果

[0027] 本発明にかかる半導体装置および半導体装置の製造方法によれば、ドリフト層の内部に、ドリフト層と同導電型で、かつドリフト層よりもキャリア濃度の高いフィールドストップ層やブロードバッファ層などの半導体層を有する半導体装置において、信頼性を向上させることができ、かつ低コスト化を図ることができるという効果を奏する。

図面の簡単な説明

[0028] [図1]図1は、実施の形態1にかかる半導体装置の構造を示す説明図である。

[図2A]図2Aは、実施の形態1にかかる半導体装置の製造方法の概要を示すフローチャートである（その1）。

[図2B]図2Bは、実施の形態1にかかる半導体装置の製造方法の概要を示すフローチャートである（その2）。

[図3]図3は、実施の形態1にかかる半導体装置の製造途中の状態を示す断面

図である。

[図4]図4は、実施の形態1にかかる半導体装置の製造途中の状態を示す断面図である。

[図5]図5は、実施例1にかかる半導体装置のF S層のキャリア濃度分布を示す特性図である。

[図6]図6は、比較例となる半導体装置のF S層のキャリア濃度分布を示す特性図である。

[図7]図7は、ヘリウム照射によるキャリア濃度分布を示す特性図である。

[図8]図8は、実施の形態2にかかる半導体装置の構造を示す説明図である。

[図9]図8は、実施の形態3にかかる半導体装置の構造を示す説明図である。

[図10]図10は、実施の形態3にかかる半導体装置の別の一例のキャリア濃度分布を示す説明図である。

[図11]図11は、実施の形態4にかかる半導体装置の構造を示す説明図である。

[図12]図12は、実施の形態5にかかる半導体装置の構造を示す説明図である。

[図13]図13は、実施の形態5にかかる半導体装置の製造途中の状態を示す断面図である。

[図14]図14は、実施の形態5にかかる半導体装置の製造途中の状態を示す断面図である。

[図15]図15は、実施の形態6にかかる半導体装置の製造方法の概要を示すフローチャートである。

[図16]図16は、従来のF S型RC-I GBTの製造方法の概要を示すフローチャートである。

発明を実施するための形態

[0029] 以下に添付図面を参照して、この発明にかかる半導体装置および半導体装置の製造方法の好適な実施の形態を詳細に説明する。本明細書および添付図面においては、nまたはpを冠記した層や領域では、それぞれ電子または正

孔が多数キャリアであることを意味する。また、 n や p に付す $+$ および $-$ は、それぞれそれが付されていない層や領域よりも高不純物濃度および低不純物濃度であることを意味する。なお、以下の実施の形態の説明および添付図面において、同様の構成には同一の符号を付し、重複する説明を省略する。また、各実施の形態では第1導電型を n 型とし、第2導電型を p 型とする。

[0030] (実施の形態1)

実施の形態1にかかる半導体装置の構造について、RC-IGBTを例に説明する。図1は、実施の形態1にかかる半導体装置の構造を示す説明図である。図1(a)には断面構造を示し、図1(b)には図1(a)の切断線A-A'における基板裏面(半導体基板と裏面電極との境界)から深さ方向のキャリア濃度分布を示す。図1に示す実施の形態1にかかる半導体装置は、トレンチゲート構造のIGBTと、このIGBTに逆並列に接続したダイオードとを同一の半導体基板(半導体チップ)上に一体化したRC-IGBTである。具体的には、同一の半導体基板上に、IGBTの動作領域となるIGBT領域21と、ダイオードの動作領域となるダイオード領域22と、が並列に設けられている。

[0031] n -型ドリフト層1となる半導体基板のおもて面の表面層には、IGBT領域21からダイオード領域22にわたって p 型ベース層(第2導電型半導体領域)2が設けられている。 p 型ベース層2は、ダイオード領域22において p 型アノード領域として機能する。 p 型ベース層2を貫通して n -型ドリフト層1に達するトレンチ3が設けられている。トレンチ3は、IGBT領域21からダイオード領域22に向う方向に所定の間隔で例えばストライプ状の平面レイアウトに配置され、 p 型ベース層2を複数の領域(メサ部)に分離する。トレンチ3の内部には、トレンチ3の内壁に沿ってゲート絶縁膜4が設けられ、ゲート絶縁膜4の内側にゲート電極5が設けられている。

[0032] IGBT領域21において、 p 型ベース層2の内部には、各メサ部にそれぞれ n^+ 型エミッタ領域6および p^+ 型コンタクト領域7がそれぞれ選択的に設けられている。 n^+ 型エミッタ領域6は、トレンチ3の内壁に設けられたゲー

ト絶縁膜 4 を挟んでゲート電極 5 に対向する。ダイオード領域 22 において、p 型ベース層 2 の内部には、n⁺型エミッタ領域 6 は設けられていない。おもて面電極 9 は、コンタクトホールを介して n⁺型エミッタ領域 6 および p⁺型コンタクト領域 7 に接するとともに、層間絶縁膜 8 によってゲート電極 5 と電氣的に絶縁されている。おもて面電極 9 は、IGBT 領域 21 においてエミッタ電極として機能し、ダイオード領域 22 においてアノード電極として機能する。

[0033] n 型ドリフト層 1 の内部には、基板裏面側に、n 型フィールドストップ (FS) 層 10 が設けられている。n 型 FS 層 10 は、オフ時に p 型ベース層 2 と n 型ドリフト層 1 との間の p n 接合から p⁺型コレクタ領域 12 側に伸びる空乏層の伸びを抑制する機能を有する。n 型 FS 層 10 は、IGBT 領域 21 からダイオード領域 22 にわたって、基板裏面からの深さの異なる複数段 (ここでは 4 段とする) の n 型層 (第 1 半導体層) 10a ~ 10d を有する。図 1 では、基板裏面に最も近い第 1 n 型層 10a から順に、基板裏面から深さ方向に符号 10a ~ 10d を付す。これら複数段の n 型層 (以下、第 1 ~ 4 n 型層とする) 10a ~ 10d は、飛程 (射影飛程 (入射角に沿った投影長)) R_p の異なる複数回のプロトン (H^+) 照射により形成された、プロトンを含む拡散層である。

[0034] プロトンを含む拡散層とは、プロトンすなわち水素 (H) と、主にプロトン照射時に形成された空孔 (V) と、半導体基板に含まれている酸素 (O) との複合欠陥 (VOH) を含むドナー層である。VOH 複合欠陥は、水素関連ドナーまたは水素ドナーと呼ばれるドナーで、シリコンあるいはシリコンを含む半導体においてドナーを示す欠陥である。以下、単に水素ドナーと呼ぶことにする。

[0035] 第 1 ~ 4 n 型層 10a ~ 10d は、それぞれ、プロトン照射のプロトンの到達位置 (基板裏面から飛程 R_p 分の深さ位置) をピーク (極大値) とし、当該ピーク位置から基板両主面側 (アノード側およびカソード側) にそれぞれ向うにしたがって急峻に減少するキャリア濃度分布を有する。基板裏面に

最も近い第1 n型層10aのキャリア濃度のピークは、後述するp⁺型コレクタ領域12およびn⁺型カソード領域13のキャリア濃度よりも低く、かつ他の第2～4 n型層10b～10dのキャリア濃度のピークよりも高い。第1 n型層10aは、p⁺型コレクタ領域12およびn⁺型カソード領域13に接しているてもよい。第1～4 n型層10a～10dは、基板裏面から深い位置に配置されるほど、キャリア濃度のピークが低くなっている。第2～4 n型層10b～10dのキャリア濃度のピークはほぼ同程度であってもよい。プロトンを用いることで、制御性良く基板裏面から所定の深さに第1～4 n型層10a～10dを形成することができる。

[0036] さらに、n型FS層10は、基板裏面から第4 n型層10dよりも深い位置にn型層（以下、第5 n型層（第2半導体層）とする）10eを有する。第5 n型層10eは、ダイオード領域22に設けられている。第5 n型層10eは、IGBT領域21の、ダイオード領域22との境界付近にまで延在しているてもよい。また、第5 n型層10eは、第4 n型層10dを形成するためのプロトン照射と、例えばn⁻型ドリフト層1のキャリアライフタイムを制御するためのヘリウム（He）照射とにより形成された、プロトンおよびヘリウムを含む拡散層である。第5 n型層10eは、第4 n型層10dのアノード側に接し、基板裏面から第4 n型層10dよりも深い位置にキャリア濃度のピークを有する。また、第5 n型層10eは、プロトン照射による第1～4 n型層10a～10dよりもキャリア濃度のピークが低く、かつ当該ピーク位置からアノード側に向うにしたがって第1～4 n型層10a～10dよりもなだらかな傾斜で減少するほぼ平坦なキャリア濃度分布を有する。第5 n型層10eの厚さt₁は、第4 n型層10dの厚さt₂よりも厚い（t₁ > t₂）。すなわち、基板裏面から最も深い位置には、n型FS層10として、第4, 5 n型層10d, 10eからなる厚さ（= t₁ + t₂）の厚いn型層が配置されている。

[0037] また、n⁻型ドリフト層1の内部には、ダイオード領域22において、基板裏面から第5 n型層10eよりも深い位置に、ヘリウム（He）照射により

ライフタイムキラーとなる空孔（V）などの格子欠陥（×印で示す）を導入してなる欠陥層（以下、第1欠陥層とする）11aが設けられている。第1欠陥層11aは、IGBT領域21の、ダイオード領域22との境界付近にまで延在していてもよい。n型ドリフト層1のキャリア濃度は、第1欠陥層11aを設けた部分で他の部分より低くなっている。このため、ダイオード領域22においてn型ドリフト層1のキャリアライフタイムが短くなり、ダイオードの逆回復時のキャリアの消滅を早めて逆回復損失を低減させることができる。

[0038] また、n型ドリフト層1のキャリア濃度は、第1欠陥層11aを設けた部分で半導体基板のキャリア濃度（インゴットのキャリア濃度）より低く、かつn型FS層10を設けた部分で半導体基板のキャリア濃度よりも高くなっている。これにより、ダイオード領域22においてn型ドリフト層1のアノード側よりもカソード側でキャリアライフタイムが長くなる。このため、ダイオードの逆回復時の電流・電圧波形 I_{rp} 、 V_{rp} の発振や、電圧波形 V_{rp} の発振によるサージ（過渡的な異常電圧 dV/dt ）が生じにくい。そして、第5n型層10eが設けられることで、n型FS層10は従来よりも基板裏面から深い位置まで達する幅の広いキャリア濃度分布を有するため、従来よりもソフトリカバリーな逆回復電流・電圧波形 I_{rp} 、 V_{rp} が得られる。

[0039] さらに、ヘリウム照射による欠陥層（以下、第2欠陥層とする）11bを、n型ドリフト層1の、p⁺型コレクタ領域12およびn⁺型カソード領域13との境界付近に形成してもよい。n型ドリフト層1の、第2欠陥層11bを設けた部分付近のキャリア濃度を低減させて所定のキャリア濃度に調整することができるため、RC-IGBTのスイッチング特性を調整することができる。図1には、第2n型層10b付近に第2欠陥層11bを形成した状態を示す。この場合、第2n型層10b付近のキャリア濃度を低減させて調整することができる。

[0040] 半導体基板の裏面の表面層の、n型FS層10よりも浅い位置には、IG

B T領域 2 1 に p⁺型コレクタ領域 1 2 が設けられ、ダイオード領域 2 2 に n⁺型カソード領域 1 3 が設けられている。n⁺型カソード領域 1 3 は、p⁺型コレクタ領域 1 2 に隣接する。p⁺型コレクタ領域 1 2 および n⁺型カソード領域 1 3 は、n 型 F S 層 1 0 の最も基板裏面側の第 1 n 型層 1 0 a に接していてもよい。裏面電極 1 4 は、p⁺型コレクタ領域 1 2 および n⁺型カソード領域 1 3 の表面（n⁻型半導体基板の裏面全体）に設けられている。裏面電極 1 4 は、I G B T 領域 2 1 においてコレクタ電極として機能し、ダイオード領域 2 2 においてカソード電極として機能する。

[0041] 次に、実施の形態 1 にかかる半導体装置の製造方法について説明する。図 2 A, 2 B は、実施の形態 1 にかかる半導体装置の製造方法の概要を示すフローチャートである。図 3, 4 は、実施の形態 1 にかかる半導体装置の製造途中の状態を示す断面図である。まず、n⁻型ドリフト層 1 となる n⁻型の半導体基板（半導体ウエハ）のおもて面側に、一般的な方法により、トレンチ 3、ゲート絶縁膜 4 およびゲート電極 5 を順に形成して MOS ゲートを形成する（ステップ S 1）。次に、ボロン（B）などの p 型不純物のイオン注入により、基板おもて面全体の表面層に、トレンチ 3 よりも浅い深さで p 型ベース層 2 を形成する（ステップ S 2）。

[0042] 次に、リン（P）や砒素（As）などの n 型不純物のイオン注入により、I G B T 領域 2 1 の p 型ベース層 2 の内部に n⁺型エミッタ領域 6 を選択的に形成する（ステップ S 3）。次に、ボロンなどの p 型不純物のイオン注入により、I G B T 領域 2 1 の p 型ベース層 2 の内部に p⁺型コンタクト領域 7 を選択的に形成する（ステップ S 4）。このとき、ダイオード領域 2 2 の p 型ベース層 2 の内部に p⁺型コンタクト領域 7 を選択的に形成してもよい。n⁺型エミッタ領域 6 と p⁺型コンタクト領域 7 とを形成する順番を入れ替えてもよい。次に、ゲート電極 5 を覆うように例えば B P S G 膜などの層間絶縁膜 8 を堆積（形成）する（ステップ S 5）。

[0043] 次に、層間絶縁膜 8 をパターニングしてコンタクトホールを形成し、I G B T 領域 2 1 において n⁺型エミッタ領域 6 および p⁺型コンタクト領域 7 を露

出させ、ダイオード領域 22 の p 型ベース層 2 を露出させる（ステップ S 6）。次に、コンタクトホール内部に、バリアメタル（不図示）を介してプラグ電極（不図示）を形成する（ステップ S 7）。次に、例えばスパッタリング法により、コンタクトホール内部のプラグ電極に接するように、層間絶縁膜 8 の表面全体におもて面電極 9 を形成する（ステップ S 8）。次に、半導体基板を裏面側から研削していき、半導体装置として用いる製品厚さの位置まで研削する（ステップ S 9）。次に、基板裏面全体に例えばボロンなどの p 型不純物をイオン注入し、基板裏面全体の表面層に p⁺型コレクタ領域 12 を形成する（ステップ S 10）。

[0044] 次に、フォトリソグラフィにより、基板裏面上に、ダイオード領域に対応する部分を開口したレジストマスク（不図示）を形成する（ステップ S 11）。次に、このレジストマスクをマスクとして例えばリンなどの n 型不純物をイオン注入し、基板裏面の表面層の、ダイオード領域 22 における p⁺型コレクタ領域 12 を n 型に反転させて n⁺型カソード領域 13 を形成する（ステップ S 12）。次に、灰化（アッシング）処理によりレジストマスクを除去する（ステップ S 13）。次に、レーザーアニールにより p⁺型コレクタ領域 12 および n⁺型カソード領域 13 を活性化させる（ステップ S 14）。次に、基板おもて面全体を例えばポリイミド膜などの表面保護膜（不図示）で覆った後、表面保護膜をパターニングしておもて面電極 9 や各電極パッドを露出させる（ステップ S 15）。

[0045] 次に、基板裏面側からプロトンを照射して n 型 F S 層 10 を形成する（ステップ S 16）。ステップ S 16 においては、例えば、基板裏面からの飛程 R_p が異なる複数回（例えば、ここでは 4 回）のプロトン照射を行い、n 型 F S 層 10 として基板裏面からの深さの異なる複数段の n 型層を形成する。このとき、基板裏面から異なる加速電圧で直接プロトンを照射することで各プロトン照射の飛程 R_p を調整してもよい。例えば、プロトン照射の加速電圧を 3 MeV 程度とすることで、照射面から 60 μm 程度の深さにキャリア濃度のピークを有する半値幅 3 μm 程度の n 型層が形成される。また、プロ

トン照射の加速電圧を8 MeV程度とした場合、照射面から60 μm 程度の深さにキャリア濃度のピークを有する半値幅10 μm 程度のn型層が形成される。

[0046] また、ステップS16においては、例えば、加速電圧を一定とし、それぞれ異なる厚さのアブソーバーを介してプロトンを照射することで各プロトン照射の飛程 R_p を調整してもよい。例えば、プロトン照射の加速電圧を4.3 MeV程度で一定とし、アブソーバーの厚さを95 μm 程度とすることで、照射面から60 μm 程度の深さにキャリア濃度のピークを有する半値幅10 μm 程度のn型層が形成される。アブソーバーは、例えばアルミニウム (Al) など半導体基板と同程度の阻止能を有する材料でできた部材である。また、複数回のプロトン照射は、基板裏面からの飛程 R_p が長くなるほど、ドーズ量を低く設定する。

[0047] なお、ステップS16においては、基板裏面に近い第1 n型層10aを形成するためのプロトン照射のドーズ量が、他の第2～4 n型層10b～10dを形成するためのプロトン照射のドーズ量よりも高ければよく、他の第2～4 n型層10b～10dを形成するためのプロトン照射のドーズ量はほぼ同程度であってもよい。複数段のn型層を形成する順序は種々変更可能である。次に、熱処理（アニール）により、半導体基板中のプロトンを活性化させる（ステップS17）。

[0048] 次に、図3に示すように、基板裏面からステップS16のプロトン照射の飛程 R_p よりも深い位置を飛程とするヘリウム照射（以下、第1ヘリウム照射とする）31を行い、ダイオード領域22からIGBT領域21の、ダイオード領域22との境界付近にわたってn-型ドリフト層1にライフタイムキラーとなる格子欠陥を導入する（ステップS18）。例えば、第1ヘリウム照射31の飛程は、第4 n型層10dのアノード側の端部よりも基板裏面から深い。このとき、ヘリウムが基板おもて面側のMOSゲートに達しないように、アブソーバー32を用いて第1ヘリウム照射31の飛程を調整することが好ましい。

- [0049] また、ステップS 1 8においては、I G B T領域2 1の格子欠陥を導入しない部分に格子欠陥が導入されないように、半導体基板とアブソーバー3 2との間に、例えばアルミニウムなど半導体基板と同程度の阻止能を有する材料でできた厚い金属板3 3を配置する。金属板3 3は、例えば、基板裏面全体を覆うことができる略円形状の平面形状を有する部材であり、基板裏面の第1ヘリウム照射3 1の照射領域を露出する開口部3 3 aを有する。この第1ヘリウム照射3 1により、ヘリウムの到達位置（第1ヘリウム照射3 1の飛程 R_p 分の深さ位置（以下、第1ヘリウム到達位置とする））3 1 aに格子欠陥が多く導入され、キャリア濃度が大幅に低下する。かつ、ヘリウムが通過した領域（基板裏面から第1ヘリウム到達位置3 1 aまでの領域（以下、第1ヘリウム通過領域）とする）3 1 b全体に格子欠陥が形成される。すなわち、第1ヘリウム到達位置3 1 aに第1欠陥層1 1 aが形成される。かつ、第1ヘリウム到達位置3 1 aから離れた部分のキャリア濃度も若干低下する。ヘリウム到達位置から離れた部分とは、ヘリウム通過領域のうち、キャリア濃度が極小値となるヘリウム到達位置を中心とするキャリア濃度分布の凹みを示す部分よりも基板裏面側の部分である。
- [0050] さらに、図4に示すように、ステップS 1 8の処理において、基板裏面からヘリウムを照射（以下、第2ヘリウム照射とする）3 4し、 n^- 型ドリフト層1の、 p^+ 型コレクタ領域1 2および n^+ 型カソード領域1 3との境界付近に格子欠陥を導入してR C - I G B Tのスイッチング特性を調整してもよい。このとき、第2ヘリウム照射3 4の飛程 R_p は、例えばアブソーバー3 5を用いて調整する。この第2ヘリウム照射3 4により、さらに、ヘリウムの到達位置（第2ヘリウム照射3 4の飛程 R_p 分の深さ位置（以下、第2ヘリウム到達位置とする））3 4 aに格子欠陥が多く導入され、キャリア濃度が大幅に低下する。すなわち、第2ヘリウム到達位置3 4 aに第2欠陥層1 1 bが形成される。かつ、ヘリウムが通過した領域（基板裏面から第2ヘリウム到達位置3 4 aまでの領域（以下、第2ヘリウム通過領域）とする）3 4 b全体に格子欠陥が導入され、第2ヘリウム到達位置3 4 aから離れた部分の

キャリア濃度も若干低下する。図4において、斜線のハッチング部分は第1ヘリウム照射31による第1ヘリウム通過領域31bである。

[0051] 次に、熱処理（アニール）により、第1，2ヘリウム照射31，34による格子欠陥を回復させて半導体基板中の格子欠陥量を調整することにより、キャリアライフタイムを調整する（ステップS19）。このとき、第4n型層10d中の活性化されていないプロトンが拡散され、第4n型層10dのアノード側に、第4n型層10dに接し、かつアノード側に向うにしたがって第4n型層10dよりもなだらかな傾斜で減少するキャリア濃度分布を有する第5n型層10eが形成される（図1参照）。

[0052] この第5n型層10eは第1ヘリウム通過領域31bに形成され、第5n型層10eの内部にはプロトンとヘリウムとが共存する。また、第1～4n型層10a～10d中の活性化されていないプロトンが拡散され、このプロトンの拡散により第1，2ヘリウム通過領域31b，34bの格子欠陥が回復される。かつ、第1，2ヘリウム到達位置31a，34aには格子欠陥が残り、キャリア濃度が大幅に低下した状態が維持される。これにより、ダイオード領域22においてアノード側でキャリアライフタイムが短く、かつカソード側の広い範囲でキャリアライフタイムが長くなるキャリア濃度分布を形成することができる。

[0053] 次に、半導体基板の裏面全体に、 p^+ 型コレクタ領域12および n^+ 型カソード領域13に接する裏面電極14を形成する（ステップS20）。その後、半導体ウエハを切断（ダイシング）して個々のチップ状に個片化することで、図1に示すトレンチゲート構造のRC-IGBTが完成する。

[0054] （実施例1）

n型FS層10のキャリア濃度分布について検証した。図5は、実施例1にかかる半導体装置のFS層のキャリア濃度分布を示す特性図である。図6は、比較例となる半導体装置のFS層のキャリア濃度分布を示す特性図である。まず、上述した実施の形態1にかかる半導体装置の製造方法にしたがい、上記諸条件でトレンチゲート構造のRC-IGBTを作製（製造）した（

以下、実施例1とする)。具体的には、実施例1においては、MCZ (Magnetic field applied Czochralski) 法により作製したインゴットから切断(スライシング)したシリコンウエハ(半導体基板)を用いてRC-IGBTを作製した。シリコンウエハの比抵抗を $38\ \Omega\text{cm}$ (換算したキャリア濃度(インゴットのキャリア濃度)は $1.13 \times 10^{14}/\text{cm}^3$)であり、厚さを $70\ \mu\text{m}$ とした。

[0055] ステップS16において、n型FS層10として、加速電圧の異なる4回のプロトン照射により第1~4 n型層10a~10dを形成した。第1 n型層10aを形成するためのプロトン照射は、ウエハ裏面からの飛程 R_p が $4\ \mu\text{m}$ 程度となるように加速電圧を $0.40\ \text{MeV}$ として、ドーズ量を $3.0 \times 10^{14}/\text{cm}^2$ とした。第2 n型層10bを形成するためのプロトン照射は、ウエハ裏面からの飛程 R_p が $10\ \mu\text{m}$ 程度となるように加速電圧を $0.82\ \text{MeV}$ として、ドーズ量を $1.0 \times 10^{13}/\text{cm}^2$ とした。第3 n型層10cを形成するためのプロトン照射は、ウエハ裏面からの飛程 R_p が $18\ \mu\text{m}$ 程度となるように加速電圧を $1.10\ \text{MeV}$ として、ドーズ量を $7.0 \times 10^{12}/\text{cm}^2$ とした。

[0056] 第4 n型層10dを形成するためのプロトン照射は、ウエハ裏面からの飛程 R_p が $28\ \mu\text{m}$ 程度となるように加速電圧を $1.45\ \text{MeV}$ として、ドーズ量を $1.0 \times 10^{13}/\text{cm}^2$ とした。ステップS17において、プロトンを活性化させるためのアニールを 380°C の温度で5時間行った。ステップS18において、第1, 2ヘリウム照射31, 34を行った。第1ヘリウム照射31は、ドーズ量を $9.0 \times 10^{10}/\text{cm}^2$ とし、ウエハ裏面からの飛程 R_p が $58\ \mu\text{m}$ 程度となるようにアブソーバーで調整した。第2ヘリウム照射34は、ドーズ量を $5.0 \times 10^{10}/\text{cm}^2$ とし、ウエハ裏面からの飛程 R_p が $10\ \mu\text{m}$ 程度となるようにアブソーバーで調整した。ステップS19において、第1, 2ヘリウム照射31, 34による格子欠陥を回復させるためのアニールを 360°C の温度で1時間行った。

[0057] また、比較例となるトレンチゲート構造のRC-IGBTを作製した。比

較例が実施例1と異なる点は、ステップS18の第1, 2ヘリウム照射31, 34およびステップS19のヘリウムによる格子欠陥を回復させる熱処理を行っていない点である。比較例の、ステップS18, S19の処理を行わない以外の条件は、実施例1と同様である。そして、これら実施例1および比較例について、拡がり抵抗測定 (SR: Spreading Resistance) 法によりキャリア濃度分布を測定した。その結果をそれぞれ図5, 6に示す。図5には、第1, 2ヘリウム照射31, 34の第1, 2ヘリウム通過領域31b, 34bをウエハ裏面 (深さ0 μm の位置) から第1, 2ヘリウム到達位置31a, 34aに達する矢印で示す (図7においても同様)。

[0058] 図6に示すように、比較例では、 n 型FS層として4つの n 型層100a~100dしか形成されず、ウエハ裏面から最も深い位置に配置された第4 n 型層100dよりも深い部分のキャリア濃度はシリコンウエハのキャリア濃度 (n -型ドリフト層101のキャリア濃度) と同じであることが確認された。符号113は n^+ 型カソード領域である。

[0059] 一方、図5に示すように、実施例1では、ウエハ裏面から最も深い位置に配置された第4 n 型層10dよりもアノード側に深い位置に10 μm の厚さ (幅) t_1 で、シリコンウエハのキャリア濃度 (n -型ドリフト層101のキャリア濃度) よりもキャリア濃度の高い領域 (第5 n 型層10e) が形成されていることが確認された。この第5 n 型層10eは、ウエハ裏面から最も深い位置に配置された第4 n 型層10dよりも深い位置 (ウエハ裏面から35.1 μm の深さ) にキャリア濃度のピークをもつことが確認された。また、第5 n 型層10eのキャリア濃度のピークは $1.81 \times 10^{14} / \text{cm}^3$ であり、第1~4 n 型層10a~10dのキャリア濃度のピークよりも低いことが確認された。また、第5 n 型層10eは、第4 n 型層10dの厚さ (半値幅) t_2 より厚く (広い幅) で、アノード側に向うにしたがって第4 n 型層10dよりもなだらかな傾斜で減少するキャリア濃度分布を有することが確認された。

[0060] (実施例2)

次に、第1ヘリウム照射31によるキャリア濃度変化について検証した。図7は、ヘリウム照射によるキャリア濃度分布を示す特性図である。まず、上述した実施の形態1にかかる半導体装置の製造方法のステップS18の第1, 2ヘリウム照射31, 34のみを行ったモニターウエハ（半導体基板）を用意した（以下、実施例2とする）。実施例2においては、モニターウエハとして、MCZ法により作製したインゴットから切断したシリコンウエハ（半導体基板）を用いた。シリコンウエハの比抵抗は $54.6 \Omega \text{cm}$ （換算したキャリア濃度は $7.9 \times 10^{13} / \text{cm}^3$ ）である。第1ヘリウム照射31は、ドーズ量を $9.0 \times 10^{10} / \text{cm}^2$ とし、ウエハ裏面からの飛程 R_p が $110 \mu\text{m}$ 程度となるようにアブソーバーで調整した。第2ヘリウム照射34は、ドーズ量を $1.1 \times 10^{11} / \text{cm}^2$ とし、ウエハ裏面からの飛程 R_p が $10 \mu\text{m}$ 程度となるようにアブソーバーで調整した。第1, 2ヘリウム照射31, 34ともにヘリウム3 (^3He) を用い、それぞれ半値幅 $7 \mu\text{m}$ の第1, 2欠陥層11a, 11bを形成した。ステップS19のアニールは行っていない。そして、この実施例2についてSR法によりウエハ中心付近のキャリア濃度分布を測定した。その結果を図7に示す。

[0061] 図7に示す結果より、第1ヘリウム照射31により第1欠陥層11aが形成される第1ヘリウム到達位置31aでキャリア濃度が大幅に低下することが確認された。かつ、第1ヘリウム照射31による第1ヘリウム通過領域31b全体に格子欠陥が形成され、第1ヘリウム到達位置31aから離れた部分のキャリア濃度が若干低下することが確認された。第1ヘリウム照射31による第1ヘリウム通過領域31bのうち、第1ヘリウム到達位置31aから離れた部分41のキャリア濃度分布は、ウエハ裏面側から第1ヘリウム到達位置31a側に向うにしたがってなだらかに減少していることが確認された。その第1ヘリウム到達位置31aからウエハ裏面側に向う方向の濃度傾斜は $6.23 \times 10^{13} / \text{cm}^3 \sim 7.27 \times 10^{13} / \text{cm}^3$ であった。実施例2においては、後述するように第2ヘリウム照射34により第1ヘリウム通過領

域 3 1 b のウエハ裏面側の部分（第 2 ヘリウム到達位置 3 4 a）でキャリア濃度が大幅に低下している。第 2 ヘリウム照射 3 4 を行わない場合には、第 1 ヘリウム通過領域 3 1 b はウエハ裏面から第 1 ヘリウム到達位置 3 1 a に向うにしたがってなだらかに減少するキャリア濃度分布となる。

[0062] このように、例えばキャリアライフタイムを制御するために第 1 ヘリウム照射 3 1 を行うことで、第 1 ヘリウム到達位置 3 1 a のキャリア濃度を大幅に低下させることができるとともに、第 1 ヘリウム通過領域 3 1 b のうち、第 1 ヘリウム到達位置 3 1 a から離れた部分のキャリア濃度を若干低下させることができることが確認された。そして、ウエハ裏面から第 1 ヘリウム到達位置 3 1 a よりも深い部分 4 2 のキャリア濃度は、シリコンウエハのキャリア濃度（ n -型ドリフト層 1 のキャリア濃度に相当）と同じであり、第 1, 2 ヘリウム照射 3 1, 3 4 による影響を受けないことが確認された。第 2 ヘリウム照射 3 4 により第 2 欠陥層 1 1 b が形成される第 2 ヘリウム到達位置 3 4 a においてもキャリア濃度が大幅に低下することが確認された。第 2 ヘリウム照射 3 4 による第 2 ヘリウム通過領域 3 4 b 全体にも格子欠陥が形成され、第 2 ヘリウム到達位置 3 4 a から離れた部分のキャリア濃度が若干低下することが確認された。第 2 ヘリウム到達位置 3 4 a よりもウエハ裏面側の部分 4 3 のキャリア濃度は、 $5.0 \times 10^{13} / \text{cm}^3$ であった。

[0063] 以上、説明したように、実施の形態 1 によれば、基板裏面からプロトンを照射し、かつ当該プロトン照射よりも深い飛程でヘリウムを照射してアニールすることで、プロトン照射により形成したプロトンを含む n 型層よりも基板裏面から深い位置に、 n 型 F S 層として、プロトンおよびヘリウムを含む n 型層を形成することができる。このプロトンおよびヘリウムを含む n 型層は、プロトン照射による n 型層に接し、かつ基板おもて面側に向うにしたがってプロトン照射による n 型層よりもなだらかな傾斜で減少するキャリア濃度分布を有する。すなわち、 n -型ドリフト層の内部の基板裏面から深い位置に、プロトンを含む n 型層と、プロトンおよびヘリウムを含む n 型層と、からなる厚さの厚い n 型 F S 層を形成することができる。

[0064] また、実施の形態 1 によれば、基板裏面から深い位置にまで達する厚い n 型 F S 層を形成すること、および、ヘリウム照射による格子欠陥がプロトン照射により回復されること、により、 dV/dt やサージ電圧を抑制することができ、ソフトリカバリーな電流・電圧波形とすることができる。また、実施の形態 1 によれば、プロトン照射およびヘリウム照射により基板裏面から深い位置にまで達する n 型 F S 層を制御性良く形成することができるため、R B - I G B T の信頼性を向上させることができる。また、実施の形態 1 によれば、プロトン照射およびヘリウム照射により、一般的なプロトン照射装置の照射限界（プロトン照射装置によるプロトンの飛程の限界）よりも基板裏面から深い位置にまで達する厚い n 型 F S 層を形成することができる。このため、一般的なプロトン照射装置よりもプロトンを高加速度で照射可能な高価な製造装置を用いる必要がなく、コストの増大を防止することができる。

[0065] （実施の形態 2）

次に、実施の形態 2 にかかる半導体装置の構造について説明する。図 8 は、実施の形態 2 にかかる半導体装置の構造を示す説明図である。図 8（a）には断面構造を示し、図 8（b）には図 8（a）の切断線 B - B' における基板裏面から深さ方向のキャリア濃度分布を示す。実施の形態 2 にかかる半導体装置は、プロトン照射により形成する n 型層（以下、第 1 n 型層とする）50a を 1 段とした R C - I G B T に実施の形態 1 を適用したものである。実施の形態 2 においては、 n 型 F S 層 50 は、プロトン照射による 1 段の第 1 n 型層 50a と、プロトン照射およびヘリウム照射による n 型層（以下、第 2 n 型層とする）50b と、を有する。

[0066] 第 1 n 型層 50a は、 n -型ドリフト層 1 の内部の基板裏面に近い位置、すなわち p +型コレクタ領域 12 および n +型カソード領域 13 付近に設けられている。第 1 n 型層 50a は、実施の形態 1 において n 型 F S 層を構成する複数の n 型層のうち、基板裏面に最も近い n 型層と同様の条件で設けられていてもよい。第 2 n 型層 50b は、第 1 n 型層 50a を形成するためのプロト

ン照射と、第1ヘリウム照射31（または第2ヘリウム照射34、もしくはその両方）とにより形成された、プロトンおよびヘリウムを含む拡散層である。第2、3n型層50bの形成において、第1ヘリウム照射31の飛程（または第2ヘリウム照射34、もしくはその両方）はプロトン照射の飛程 R_p よりも基板裏面から深い。

[0067] 第2n型層50bは、基板裏面から第1n型層50aよりも深い位置に設けられている。また、第2n型層50bは、第1n型層50aのアノード側に接し、基板裏面から第1n型層50aよりも深い位置にキャリア濃度のピークを有する。また、第2n型層50bは、第1n型層50aよりもキャリア濃度のピークが低く、かつ当該ピーク位置からアノード側に向うにしたがって第1n型層50aよりもなだらかな傾斜で減少するほぼ平坦なキャリア濃度分布を有する。第2n型層50bの厚さ t_3 は、第1n型層50aの厚さ t_4 よりも厚くてもよい（ $t_3 > t_4$ ）。

[0068] 実施の形態2にかかる半導体装置の製造方法は、実施の形態1にかかる半導体装置の製造方法においてステップS16のプロトン照射を1回のみ行えばよい（図2B参照）。

[0069] 以上、説明したように、実施の形態2によれば、 n^- 型ドリフト層の、 p^+ 型コレクタ領域および n^+ 型カソード領域付近においてn型FS層のアノード側のキャリア濃度分布を深さ方向に比較的広い幅（厚さ）でなだらかな不純物濃度分布にすることができる。このため、RC-IGBTのスイッチング特性を調整することができる。

[0070] （実施の形態3）

次に、実施の形態3にかかる半導体装置の構造について説明する。図9は、実施の形態3にかかる半導体装置の構造を示す説明図である。図9（a）には断面構造を示し、図9（b）には図9（a）の切断線C-C'における基板裏面から深さ方向のキャリア濃度分布を示す。実施の形態3にかかる半導体装置が実施の形態2にかかる半導体装置と異なる点は、 n^- 型ドリフト層1の内部の基板裏面から深い所定位置（例えば基板裏面から例えば $30\mu m \sim$

60 μm 程度の深さ、または60 μm 以上程度の深さ) にブロードバッファ層として1つのn型FS層51を設けたブロードバッファ構造としている点である。ブロードバッファ構造とは、ピークを深さ方向の中心とし、当該ピーク位置から基板両主面側にそれぞれ向うにしたがって減少するキャリア濃度分布を有するブロードバッファ層を備えた構造である。

[0071] すなわち、実施の形態3においては、n型FS層51は、プロトン照射による第1n型層51aと、プロトン照射およびヘリウム照射によるn型層(以下、第2, 3n型層(第2, 3半導体層)とする)51b, 51cと、を有する。具体的には、第1n型層51aは、IGBT領域21からダイオード領域22にわたって、n⁻型ドリフト層1の内部の基板裏面から深い位置に設けられている。第1n型層51aは、1回のプロトン照射により形成された、プロトンを含む拡散層である。さらに、n型FS層51は、第1n型層51aの基板両主面側にそれぞれ第2, 3n型層51b, 51cを有する。第2, 3n型層51b, 51cは、プロトン照射および第1ヘリウム照射31により形成された、プロトンおよびヘリウムを含む拡散層である。すなわち、第2, 3n型層51b, 51cは、第1ヘリウム照射31の飛程は実施の形態1と同様にプロトン照射の飛程 R_p よりも基板裏面から深い位置に設けられる。

[0072] また、第2, 3n型層51b, 51cは、ダイオード領域22に設けられる。第2, 3n型層51b, 51cは、IGBT領域21の、ダイオード領域22との境界付近にまで延在していてもよい。第2n型層51bは、第1n型層51aのアノード側に接し、基板裏面から第1n型層51aよりも深い位置にキャリア濃度のピークを有する。また、第2n型層51bは、プロトン照射による第1n型層51aよりもキャリア濃度のピークが低く、かつ当該ピーク位置からアノード側に向うにしたがって第1n型層51aよりもなだらかな傾斜で減少するほぼ平坦なキャリア濃度分布を有する。

[0073] 第3n型層51cは、第1n型層51aのカソード側に接し、基板裏面から第1n型層51aよりも深い位置にキャリア濃度のピークを有する。また

、第3 n型層5 1 cは、プロトン照射による第1 n型層5 1 aよりもキャリア濃度のピークが低く、かつ当該ピーク位置からカソード側に向うにしたがって第1 n型層5 1 aよりもなだらかな傾斜で減少するほぼ平坦なキャリア濃度分布を有する。第2, 3 n型層5 1 b, 5 1 cの厚さ t_5 , t_6 は、第1 n型層5 1 aの厚さ t_7 よりも厚くてもよい ($t_5 > t_7$, $t_6 > t_7$)。また、n型FS層5 1は第2, 3 n型層5 1 b, 5 1 cを有することで、その厚さ t_8 は比較的厚くなっている。

[0074] 実施の形態3にかかる半導体装置の製造方法は、実施の形態2にかかる半導体装置の製造方法において、実施の形態2よりも基板裏面から深い飛程 R_p でステップS 16のプロトン照射を行えばよい。実施の形態3においては、ステップS 19のアニールにより第1 n型層5 1 a中の活性化されていないプロトンがダイオード領域2 2において第1 n型層5 1 aの基板両主面側にそれぞれ拡散される。これにより、第1 n型層5 1 aの基板両主面側にそれぞれピークを有し、当該ピーク位置から基板両主面側にそれぞれ向うにしたがって第1 n型層5 1 aよりもなだらかな傾斜で減少するキャリア濃度分布を有する2つのn型層がダイオード領域2 2に形成される。この2つのn型層が第2, 3 n型層5 1 b, 5 1 cである。

[0075] 次に、実施の形態3にかかる半導体装置の別の一例の構造について説明する。図10は、実施の形態3にかかる半導体装置の別の一例のキャリア濃度分布を示す説明図である。図10では、欠陥層1 1 bを図示省略する。図10 (a), 10 (b) とともに、ダイオード領域2 2における基板裏面から深さ方向のキャリア濃度分布を示す。図10 (a), 10 (b) とともに、横軸は基板裏面からの深さであり、縦軸はキャリア濃度である。図10 (a) に示すように、第1ヘリウム照射3 1の飛程 (第1ヘリウム照射3 1の第1ヘリウム通過領域3 1 d) を、プロトン照射の飛程 R_p 付近で、かつプロトン照射の飛程 R_p よりも基板裏面から浅くてもよい。この場合、第1 n型層5 1 aのカソード側にのみプロトンおよびヘリウムを含む第3 n型層5 1 cが形成される。第3 n型層5 1 cの構成は、例えば図9に示す実施の形態3に

かかる半導体装置の第3 n型層51cと同様である。

[0076] また、図10(b)に示すように、第1ヘリウム照射31の飛程(第1ヘリウム照射31の第1ヘリウム通過領域31e)を、プロトン照射の飛程 R_p 付近で、かつプロトン照射の飛程 R_p よりも基板裏面から深くてもよい。この場合、第1 n型層51aのアノード側およびカソード側にそれぞれプロトンおよびヘリウムを含む第2, 3 n型層51d, 51cが形成される。アノード側の第2 n型層51dは、第1ヘリウム照射31により形成される欠陥層のピークの半値幅の範囲内に位置し格子欠陥を多く含む。このため、第2 n型層51dは、カソード側の第3 n型層51cよりもキャリア濃度のピークが高く、かつ第3 n型層51cよりも急峻で、アノード側に向うにしたがって第1 n型層51aよりもなだらかな傾斜で減少するキャリア濃度分布を有する。第3 n型層51cの構成は、例えば図9に示す実施の形態3にかかる半導体装置の第3 n型層51cと同様である。

[0077] 以上、説明したように、実施の形態3によれば、実施の形態1と同様の効果を得ることができる。また、実施の形態3によれば、従来と同様にピーク位置から急峻な傾斜でキャリア濃度が減少するプロトン照射による第1 n型層と、当該第1 n型層に接し、かつ第1 n型層よりもなだらかにキャリア濃度が減少する第2, 3 n型層と、を有するブロードバッファ層を形成することができる。ブロードバッファ構造の半導体装置は、高速動作においてソフトリカバリーな逆回復電流・電圧波形が得られ、かつ逆回復電流・電圧波形の発振を抑制する効果が高い。このため、高速・低損失で、かつソフトリカバリー特性を備えたIGBT等によるパワー半導体装置を提供することができ、電力制御装置等に有用である。

[0078] また、従来、ブロードバッファ構造の半導体装置の製造方法として、エピタキシャル成長により複数の半導体層を積層して半導体基板を作製する際に、基板裏面から深い所定位置にブロードバッファ層となる相対的にリン濃度の高い半導体層をエピタキシャル成長させる方法が提案されている(以下、従来例1とする)。別の方法として、半導体基板に照射したプロトンを、熱

処理によりプロトン照射面から飛程 R_p の深さ位置付近でドナー化させることでブロードバッファ層を形成する方法が提案されている（以下、従来例 2 とする）。従来例 1 では、従来例 2 に比べてコストが高く、従来例 2 では、ブロードバッファ層の深さ位置であるプロトン照射の飛程がプロトン照射装置の性能に依存する。それに対して、実施の形態 3 によれば、プロトン照射およびヘリウム照射により、プロトン照射装置の照射限界よりも基板裏面から深い位置にまで達する厚いブロードバッファ層を形成することができる。このため、従来例 1 に比べてコストが低く、かつ従来例 2 に比べて基板裏面から深い位置にまで達する厚いブロードバッファ層を形成することができる。

[0079] （実施の形態 4）

次に、実施の形態 4 にかかる半導体装置の構造について説明する。図 1 1 は、実施の形態 4 にかかる半導体装置の構造を示す説明図である。図 1 1 （a）には断面構造を示し、図 1 1 （b）には図 1 1 （a）の切断線 D-D' における基板裏面から深さ方向のキャリア濃度分布を示す。実施の形態 4 にかかる半導体装置が実施の形態 3 にかかる半導体装置と異なる点は、基板裏面からの深さが異なる 2 つの n 型 F S 層（以下、第 1, 2 n 型 F S 層とする）5 1, 5 2 を設けている点である。

[0080] 第 1 n 型 F S 層 5 1 の構成は、例えば、実施の形態 3 の n 型 F S 層と同様である。第 2 n 型 F S 層 5 2 は、基板裏面からの深さの異なる複数段（ここでは 4 段とする）の n 型層 5 2 a ~ 5 2 d を有する。これら第 2 n 型 F S 層 5 2 の複数段の n 型層（以下、第 1 ~ 4 n 型層とする）5 2 a ~ 5 2 d は、飛程 R_p の異なる複数回のプロトン照射により形成された拡散層である。第 2 n 型 F S 層 5 2 の構成は、例えば、実施の形態 1 の n 型 F S 層を構成する複数の複数段の n 型層のうち、プロトン照射により形成された第 1 ~ 4 n 型層と同様であってもよい。図 1 1 においては、第 2 n 型 F S 層 5 2 について、基板裏面に最も近い第 1 n 型層 5 2 a から順に、基板裏面から深さ方向に符号 5 2 a ~ 5 2 d を付す。

[0081] 実施の形態4にかかる半導体装置の製造方法は、実施の形態3にかかる半導体装置の製造方法において、ステップS16のプロトン照射（複数回のプロトン照射）で、第1 n型FS層51の第1 n型層51aを形成するとともに、第2 n型FS層52の第1～4 n型層52a～52dを形成すればよい。図11には、ステップS18の第2ヘリウム照射34による第2欠陥層11bを、第2 n型層52b付近に形成した状態を示す（図12，14においても同様である）。

[0082] 以上、説明したように、実施の形態4によれば、実施の形態1～3と同様の効果を得ることができる。

[0083] （実施の形態5）

次に、実施の形態5にかかる半導体装置の構造について説明する。図12は、実施の形態5にかかる半導体装置の構造を示す説明図である。図13，14は、実施の形態5にかかる半導体装置の製造途中の状態を示す断面図である。実施の形態5にかかる半導体装置が実施の形態4にかかる半導体装置と異なる点は、第1 n型FS層51を構成する第2，3 n型層（プロトン照射およびヘリウム照射によるn型層）51e、51fを、IGBT領域21からダイオード領域22にわたって設けている点である。すなわち、第1 n型FS層51の第1 n型層（プロトン照射による）51aは、基板両主面側にそれぞれ配置された第2，3 n型層51e、51fに挟まれた状態となっている。第1欠陥層11aは、IGBT領域21からダイオード領域22にわたって設けられている。

[0084] 実施の形態5にかかる半導体装置の製造方法は、実施の形態4にかかる半導体装置の方法において、ステップS18の第1ヘリウム照射31を、IGBT領域21からダイオード領域22にわたって行えばよい。すなわち、図13に示すように、ステップS18の第1ヘリウム照射31において、半導体基板とアブソーバー32との間に厚い金属板（図3参照）を配置しない。これにより、図14に示すように、IGBT領域21およびダイオード領域22全体が第1ヘリウム通過領域31b（斜線のハッチング部分）となる。

図14には、ステップS18において第2ヘリウム照射34を行っている状態を示す。このため、その後のステップS19のアニールで、第1n型層51aの基板両主面側にそれぞれ、ダイオード領域22からIGBT領域21にわたって第2, 3n型層51e、51fが形成される。

[0085] 実施の形態5を実施の形態1～3に適用し、各実施の形態1～3において形成されるプロトン照射およびヘリウム照射によるn型層を、IGBT領域21からダイオード領域22にわたって形成してもよい。

[0086] 以上、説明したように、実施の形態5によれば、実施の形態1～4と同様の効果を得ることができる。

[0087] (実施の形態6)

次に、実施の形態6にかかる半導体装置の製造方法について、図1, 2A, 15を参照しながら説明する。図15は、実施の形態6にかかる半導体装置の製造方法の概要を示すフローチャートである。実施の形態6にかかる半導体装置の製造方法が実施の形態1にかかる半導体装置の製造方法を異なる点は、プロトン照射とヘリウム照射との順序を入れ換えている点である。すなわち、ヘリウム照射の後にプロトン照射を行っている。

[0088] 具体的には、図2A, 15に示すように、実施の形態1と同様に、MOSゲートの形成(ステップS1)から表面保護膜の形成(ステップS15)までの工程を順に行う。次に、ヘリウム照射を行う(ステップS21)。ステップS21のヘリウム照射の方法および条件は実施の形態1のヘリウム照射と同様である。次に、プロトン照射を行う(ステップS22)。ステップS22のプロトン照射の方法および条件は実施の形態1のプロトン照射と同様である。次に、熱処理(アニール)により、半導体基板中のプロトンを活性化させるとともに、ヘリウム照射による格子欠陥を回復させる(ステップS23)。

[0089] このように実施の形態6においては、ステップS21のヘリウム照射の後、ステップS22のプロトン照射の前に、ヘリウム照射による格子欠陥を回復させるための熱処理を行わない。これにより、プロトンと結合してドナー

化される格子欠陥がステップS 2 2のプロトン照射の前に回復され消滅することを回避することができ、実施の形態1と同様にプロトン照射による水素ドナーを形成することができる。ステップS 2 3のアニール条件は、例えば実施の形態1のプロトンを活性化させるためのアニール条件と同様である。その後、実施の形態1と同様に、裏面電極1 4の形成（ステップS 2 0）以降の工程を順に行い、図1に示すトレンチゲート構造のRC-I GBTが完成する。

[0090] 実施の形態6にかかる半導体装置の製造方法を実施の形態2～5にかかる半導体装置を製造する際に適用してもよい。

[0091] 以上、説明したように、実施の形態6にかかる半導体装置の製造方法によれば、実施の形態1～5にかかる半導体装置の構造による効果を得ることができる。

[0092] 以上において本発明は、上述した各実施の形態に限らず、本発明の趣旨を逸脱しない範囲で種々変更可能である。例えば、上述した各実施の形態では、トレンチゲート構造のRC-I GBTを例に説明しているが、例えばIGBT単体やダイオード単体などn型FS層を備えた様々な半導体装置に適用可能である。また、上述した各実施の形態1, 2では、キャリアライフタイムを制御するために第1ヘリウム照射を行う場合を例に説明しているが、n型FS層となるプロトンおよびヘリウムを含むn型層を形成することを目的として第1ヘリウム照射を行ってもよい。

産業上の利用可能性

[0093] 以上のように、本発明にかかる半導体装置および半導体装置の製造方法は、インバータなどの電力変換装置や種々の産業用機械などの電源装置などに使用されるパワー半導体装置に有用である。

符号の説明

- [0094]
- 1 n-型ドリフト層
 - 2 p型ベース層（p型アノード層）
 - 3 トレンチ

- 4 ゲート絶縁膜
- 5 ゲート電極
- 6 n^+ 型エミッタ領域
- 7 p^+ 型コンタクト領域
- 8 層間絶縁膜
- 9 おもて面電極
- 10, 50, 51, 52 n 型FS層
- 10a~10e, 50a, 50b, 51a~51d, 52a~52d n 型FS層を構成する n 型層
- 11a, 11b 欠陥層
- 12 p^+ 型コレクタ領域
- 13 n^+ 型カソード領域
- 14 裏面電極
- 21 IGBT領域
- 22 ダイオード領域
- 31, 34 ヘリウム照射
- 31a, 34a ヘリウム到達位置
- 31b, 34b ヘリウム通過領域
- 32, 35 アブソーバー
- 33 金属板
- 33a 金属板の開口部

請求の範囲

- [請求項1] 第1導電型の半導体基板の一方の主面側から第1所定深さを飛程としてプロトンを照射し、プロトンを含み、かつ前記第1所定深さにキャリア濃度のピークを有する第1導電型の第1半導体層を形成する第1照射工程と、
- 熱処理によりプロトンを活性化させる第1熱処理工程と、
- 前記半導体基板の一方の主面側から前記第1所定深さよりも深い第2所定深さを飛程としてヘリウムを照射し、前記半導体基板に格子欠陥を導入する第2照射工程と、
- 熱処理により、前記半導体基板中の前記格子欠陥の量を調整する第2熱処理工程と、
- を含み、
- 前記第2熱処理工程では、前記第1半導体層よりも前記半導体基板の他方の主面側に、プロトンおよびヘリウムを含み、かつ前記第1半導体層に接する第1導電型の第2半導体層を形成することを特徴とする半導体装置の製造方法。
- [請求項2] 前記第2熱処理工程では、前記第1半導体層よりもキャリア濃度のピークが低く、かつ前記半導体基板の他方の主面側に向うにしたがって前記第1半導体層よりもなだらかな傾斜で減少するキャリア濃度分布を有する前記第2半導体層を形成することを特徴とする請求項1に記載の半導体装置の製造方法。
- [請求項3] 前記第1照射工程の前に、前記半導体基板の他方の主面側に第2導電型半導体領域を形成する工程をさらに含み、
- 前記第2導電型半導体領域と前記半導体基板との間のpn接合から前記半導体基板の一方の主面側に伸びる空乏層の伸びを抑制するフィールドストップ層として、前記第1半導体層および前記第2半導体層を形成することを特徴とする請求項1または2に記載の半導体装置の製造方法。

- [請求項4] 前記第1照射工程では、
異なる飛程でプロトンを複数回照射し、前記半導体基板の一方の主面からの深さの異なる複数の前記第1半導体層を形成し、
複数の前記第1半導体層のうち、前記半導体基板の一方の主面から最も深い位置に形成する前記第1半導体層を、前記第1所定深さを飛程とするプロトン照射により形成することを特徴とする請求項1または2に記載の半導体装置の製造方法。
- [請求項5] 前記第2熱処理工程では、さらに、前記第1半導体層よりも前記半導体基板の一方の主面側に、前記第1半導体層に接する、プロトンおよびヘリウムを含む第1導電型の第3半導体層を形成することを特徴とする請求項1または2に記載の半導体装置の製造方法。
- [請求項6] 前記第2熱処理工程では、前記第1半導体層よりもキャリア濃度のピークが低く、かつ前記半導体基板の一方の主面側に向うにしたがって前記第1半導体層よりもなだらかな傾斜で減少するキャリア濃度分布を有する前記第3半導体層を形成することを特徴とする請求項5に記載の半導体装置の製造方法。
- [請求項7] 第1導電型の半導体基板の内部に設けられ、前記半導体基板の一方の主面から第1所定深さにキャリア濃度のピークを有する、プロトンを含む第1導電型の第1半導体層と、
前記第1半導体層よりも前記半導体基板の他方の主面側に設けられ、前記第1半導体層に接する、プロトンおよびヘリウムを含む第1導電型の第2半導体層と、
を備えることを特徴とする半導体装置。
- [請求項8] 前記第2半導体層は、前記第1半導体層よりもキャリア濃度のピークが低く、かつ前記半導体基板の他方の主面側に向うにしたがって前記第1半導体層よりもなだらかな傾斜で減少するキャリア濃度分布を有することを特徴とする請求項7に記載の半導体装置。
- [請求項9] 前記半導体基板の他方の主面側に設けられた第2導電型半導体領域

をさらに備え、

前記第 1 半導体層および前記第 2 半導体層は、前記第 2 導電型半導体領域と前記半導体基板との間の p n 接合から前記半導体基板の一方の主面側に伸びる空乏層の伸びを抑制するフィールドストップ層であることを特徴とする請求項 7 に記載の半導体装置。

[請求項10] 前記半導体基板の一方の主面からの深さの異なる複数の前記第 1 半導体層を備え、

複数の前記第 1 半導体層のうち、前記半導体基板の一方の主面から最も深い位置に設けられた前記第 1 半導体層は、前記第 1 所定深さにキャリア濃度のピークを有することを特徴とする請求項 7 に記載の半導体装置。

[請求項11] 前記第 1 半導体層よりも前記半導体基板の一方の主面側に設けられ、前記第 1 半導体層に接する、プロトンおよびヘリウムを含む第 1 導電型の第 3 半導体層を備えることを特徴とする請求項 7 に記載の半導体装置。

[請求項12] 前記第 3 半導体層は、前記第 1 半導体層よりもキャリア濃度のピークが低く、かつ前記半導体基板の一方の主面側に向うにしたがって前記第 1 半導体層よりもなだらかな傾斜で減少するキャリア濃度分布を有することを特徴とする請求項 11 に記載の半導体装置。

[請求項13] 前記半導体基板の一方の主面から前記第 1 所定深さよりも深い第 2 所定深さに含まれるヘリウムの格子欠陥からなる欠陥層をさらに備えることを特徴とする請求項 7 ～ 12 のいずれか一つに記載の半導体装置。

補正された請求の範囲
[2017年1月13日(13.01.2017) 国際事務局受理]

[請求項1] 第1導電型の半導体基板の一方の主面側から第1所定深さを飛程としてプロトンを照射し、プロトンを含み、かつ前記第1所定深さにキャリア濃度のピークを有する第1導電型の第1半導体層を形成する第1照射工程と、

熱処理によりプロトンを活性化させる第1熱処理工程と、

前記半導体基板の一方の主面側から前記第1所定深さよりも深い第2所定深さを飛程としてヘリウムを照射し、前記半導体基板に格子欠陥を導入する第2照射工程と、

熱処理により、前記半導体基板中の前記格子欠陥の量を調整する第2熱処理工程と

を含み、

前記第2熱処理工程では、前記第1半導体層よりも前記半導体基板の他方の主面側に、プロトンおよびヘリウムを含み、かつ前記第1半導体層に接する第1導電型の第2半導体層を形成することを特徴とする半導体装置の製造方法。

[請求項2] 前記第2熱処理工程では、前記第1半導体層よりもキャリア濃度のピークが低く、かつ前記半導体基板の他方の主面側に向うにしたがって前記第1半導体層よりもなだらかな傾斜で減少するキャリア濃度分布を有する前記第2半導体層を形成することを特徴とする請求項1に記載の半導体装置の製造方法。

[請求項3] 前記第1照射工程の前に、前記半導体基板の他方の主面側に第2導電型半導体領域を形成する工程をさらに含み、

前記第2導電型半導体領域と前記半導体基板との間のpn接合から前記半導体基板の一方の主面側に伸びる空乏層の伸びを抑制するフィールドストップ層として、前記第1半導体層および前記第2半導体層を形成することを特徴とする請求項1または2に記載の半導体装置の製造方法。

[請求項4] 前記第1照射工程では、

異なる飛程でプロトンを複数回照射し、前記半導体基板の一方の主面からの深さの異なる複数の前記第1半導体層を形成し、

複数の前記第1半導体層のうち、前記半導体基板の一方の主面から最も深い位置に形成する前記第1半導体層を、前記第1所定深さを飛程とするプロトン照射により形

成することを特徴とする請求項 1 または 2 に記載の半導体装置の製造方法。

〔請求項 5〕 前記第 2 熱処理工程では、さらに、前記第 1 半導体層よりも前記半導体基板の一方の主面側に、前記第 1 半導体層に接する、プロトンおよびヘリウムを含む第 1 導電型の第 3 半導体層を形成することを特徴とする請求項 1 または 2 に記載の半導体装置の製造方法。

〔請求項 6〕 前記第 2 熱処理工程では、前記第 1 半導体層よりもキャリア濃度のピークが低く、かつ前記半導体基板の一方の主面側に向うにしたがって前記第 1 半導体層よりもなだらかな傾斜で減少するキャリア濃度分布を有する前記第 3 半導体層を形成することを特徴とする請求項 5 に記載の半導体装置の製造方法。

〔請求項 7〕（補正後） 第 1 導電型の半導体基板の内部に設けられ、前記半導体基板の一方の主面から第 1 所定深さにキャリア濃度のピークを有する、プロトンを含む第 1 導電型の第 1 半導体層と、

前記第 1 半導体層よりも前記半導体基板の他方の主面側に設けられ、前記第 1 半導体層に接する、プロトンおよびヘリウムを含む第 1 導電型の第 2 半導体層と、

を備え、

前記半導体基板の他方の主面側よりも一方の主面側でキャリアライフタイムが長いことを特徴とする半導体装置。

〔請求項 8〕 前記第 2 半導体層は、前記第 1 半導体層よりもキャリア濃度のピークが低く、かつ前記半導体基板の他方の主面側に向うにしたがって前記第 1 半導体層よりもなだらかな傾斜で減少するキャリア濃度分布を有することを特徴とする請求項 7 に記載の半導体装置。

〔請求項 9〕 前記半導体基板の他方の主面側に設けられた第 2 導電型半導体領域をさらに備え、

前記第 1 半導体層および前記第 2 半導体層は、前記第 2 導電型半導体領域と前記半導体基板との間の p n 接合から前記半導体基板の一方の主面側に伸びる空乏層の伸びを抑制するフィールドストップ層であることを特徴とする請求項 7 に記載の半導体装置。

〔請求項 10〕 前記半導体基板の一方の主面からの深さの異なる複数の前記第 1 半

導体層を備え、

複数の前記第1半導体層のうち、前記半導体基板の一方の主面から最も深い位置に設けられた前記第1半導体層は、前記第1所定深さにキャリア濃度のピークを有することを特徴とする請求項7に記載の半導体装置。

〔請求項11〕 前記第1半導体層よりも前記半導体基板の一方の主面側に設けられ、前記第1半導体層に接する、プロトンおよびヘリウムを含む第1導電型の第3半導体層を備えることを特徴とする請求項7に記載の半導体装置。

〔請求項12〕 前記第3半導体層は、前記第1半導体層よりもキャリア濃度のピークが低く、かつ前記半導体基板の一方の主面側に向うにしたがって前記第1半導体層よりもなだらかな傾斜で減少するキャリア濃度分布を有することを特徴とする請求項11に記載の半導体装置。

〔請求項13〕 前記半導体基板の一方の主面から前記第1所定深さよりも深い第2所定深さに含まれるヘリウムの格子欠陥からなる欠陥層をさらに備えることを特徴とする請求項7～12のいずれか一つに記載の半導体装置。

〔請求項14〕（追加） 前記半導体基板のキャリア濃度は、前記欠陥層を設けた部分で他の部分より低くなっていることを特徴とする請求項13に記載の半導体装置。

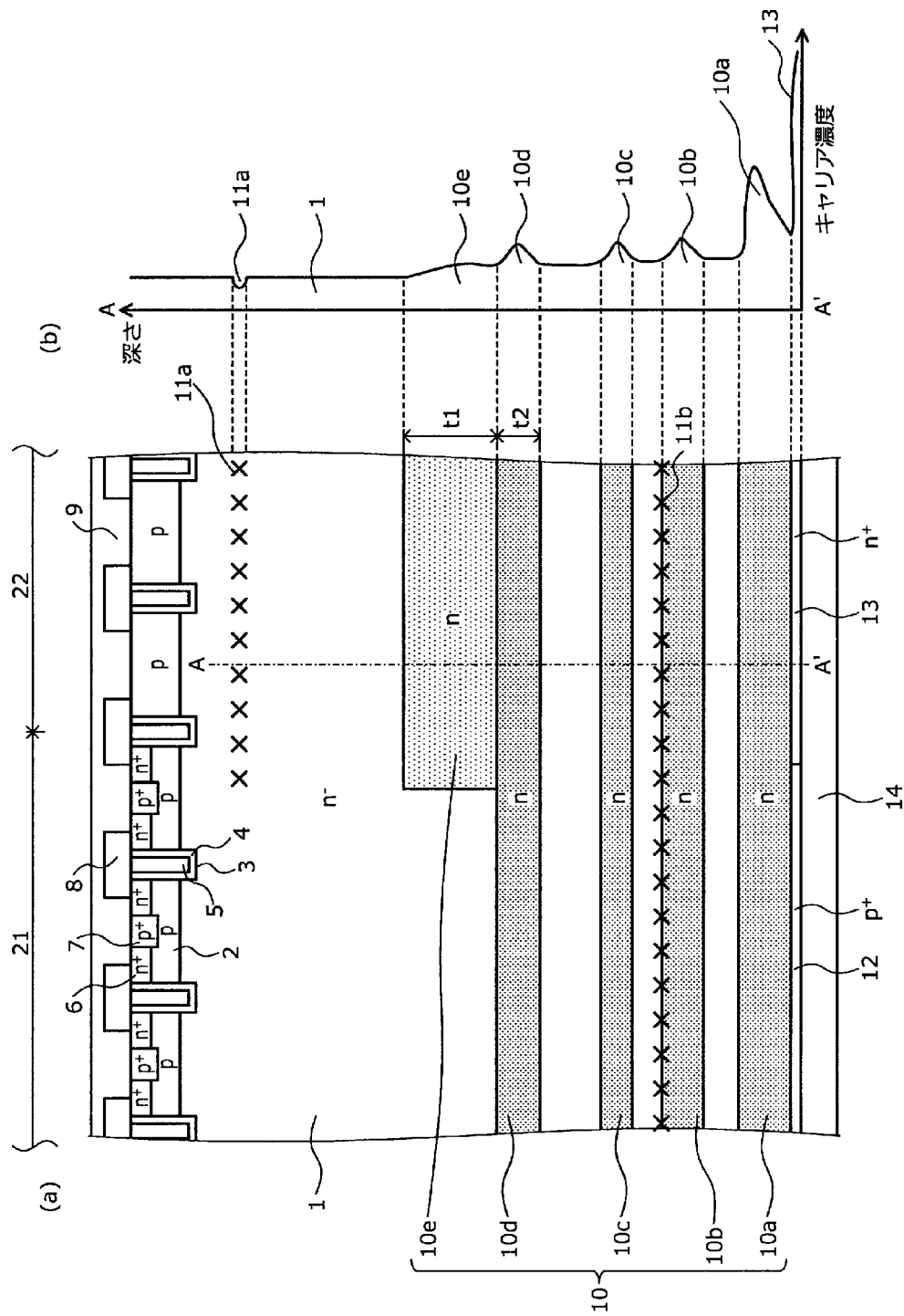
条約第 19 条 (1) に基づく説明書

請求の範囲第 1 ～ 6, 8 ～ 13 項は、出願時の請求の範囲第 1 ～ 6, 8 ～ 13 項です。

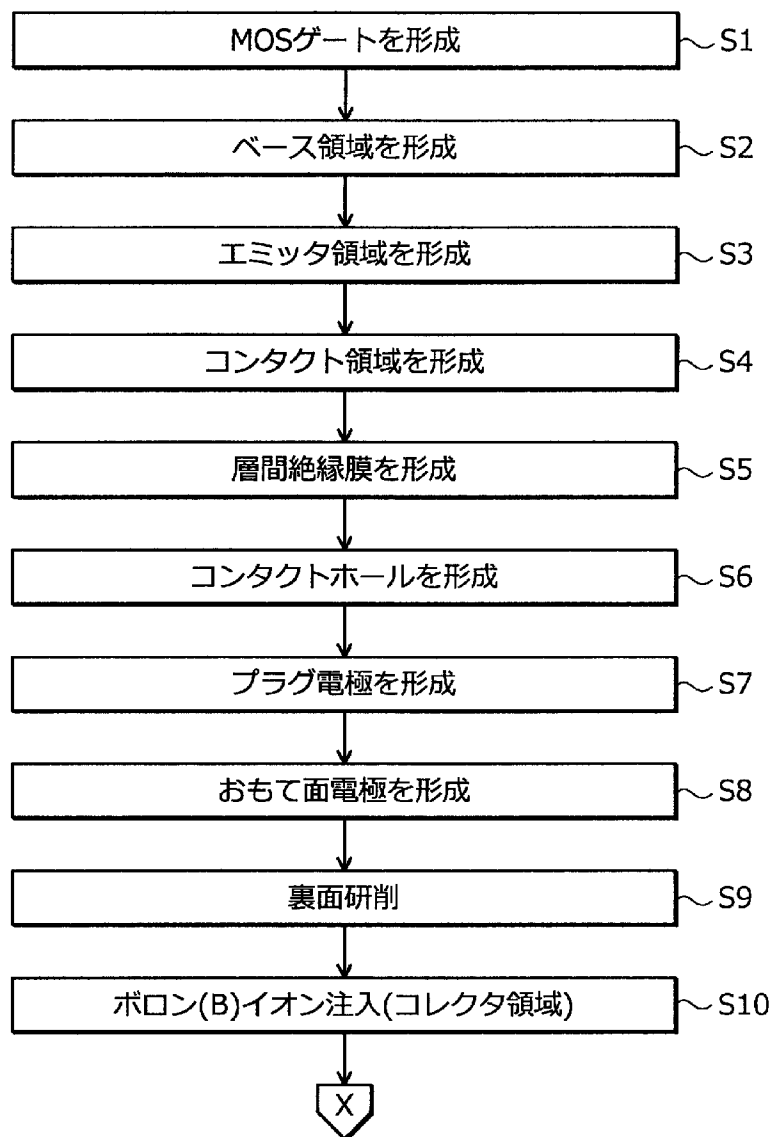
また、請求の範囲第 7 項は、出願時の請求の範囲第 7 項に基づいて、出願時の明細書の段落番号 [0038] を根拠として補正を行いました。

また、請求の範囲第 14 項は、出願時の明細書の段落番号 [0037] を根拠として追加を行いました。

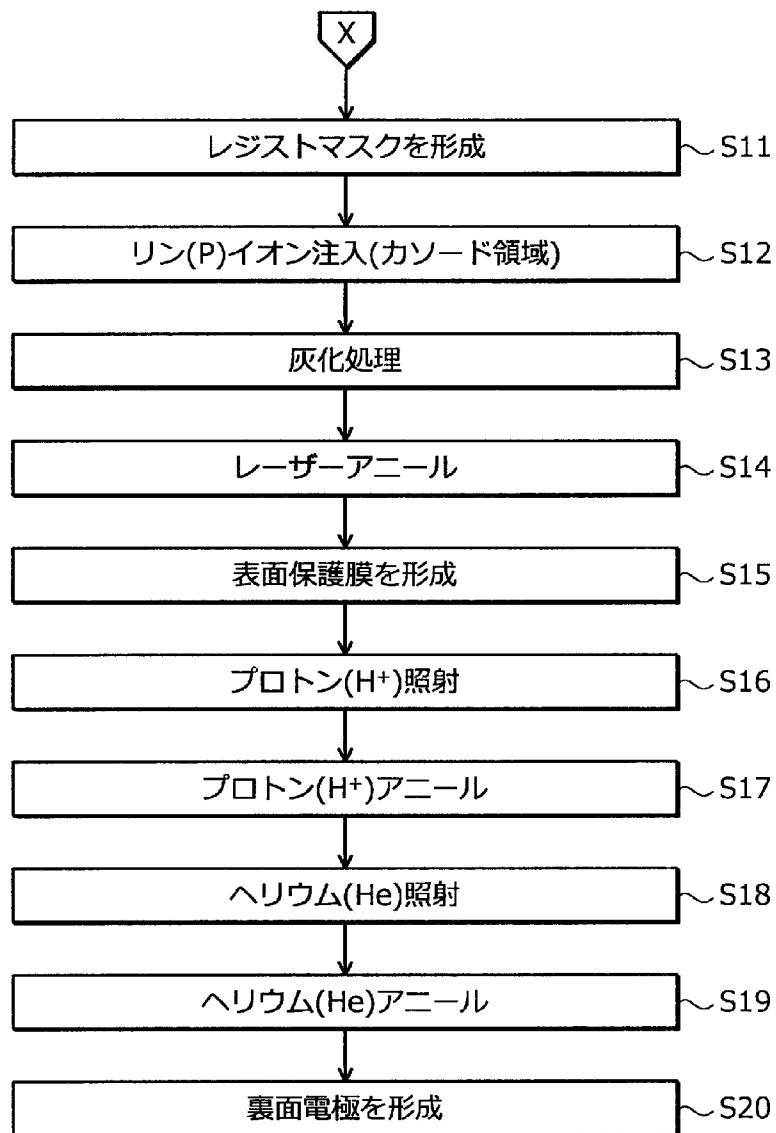
[図1]



[図2A]



[図2B]



100

1

2

3

4

5

6

7

8

9

10a

10b

10c

10d

11a

11b

12

13

14

15

16

17

18

19

20

21

22

23

24

25

26

27

28

29

30

31a

31b

32

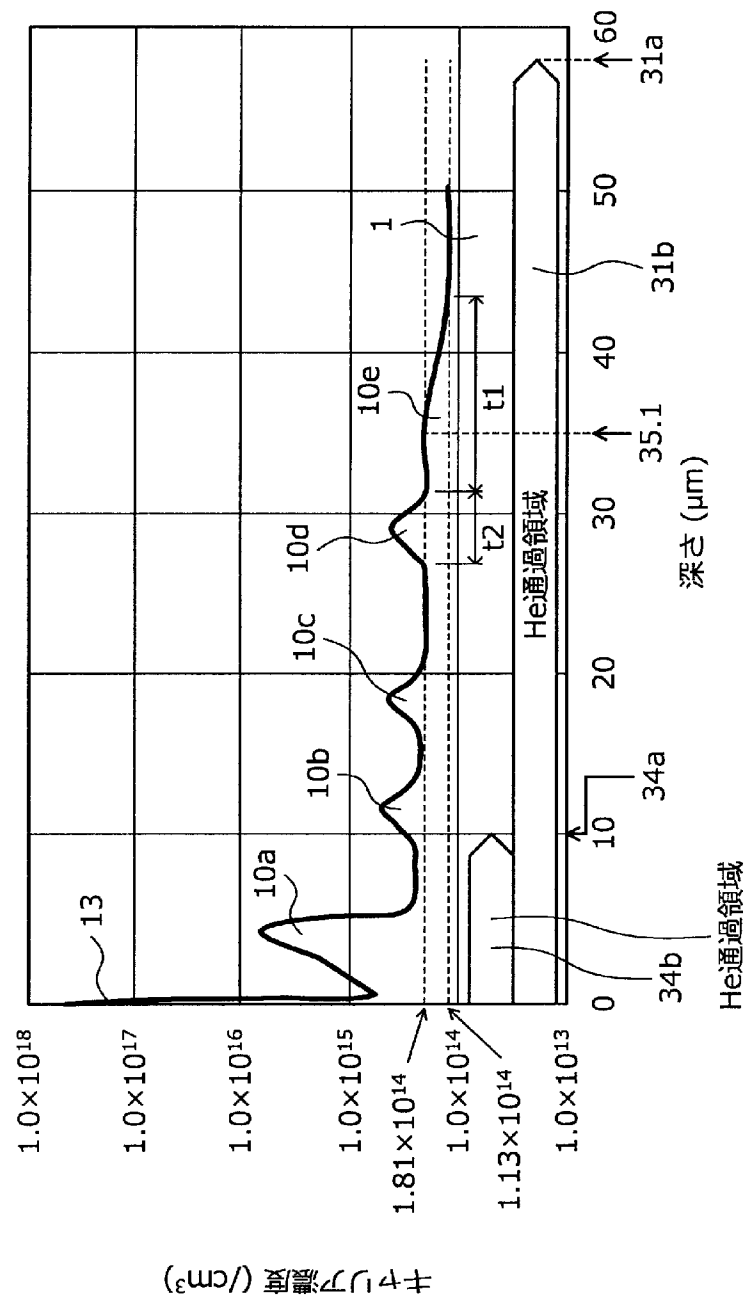
33

34

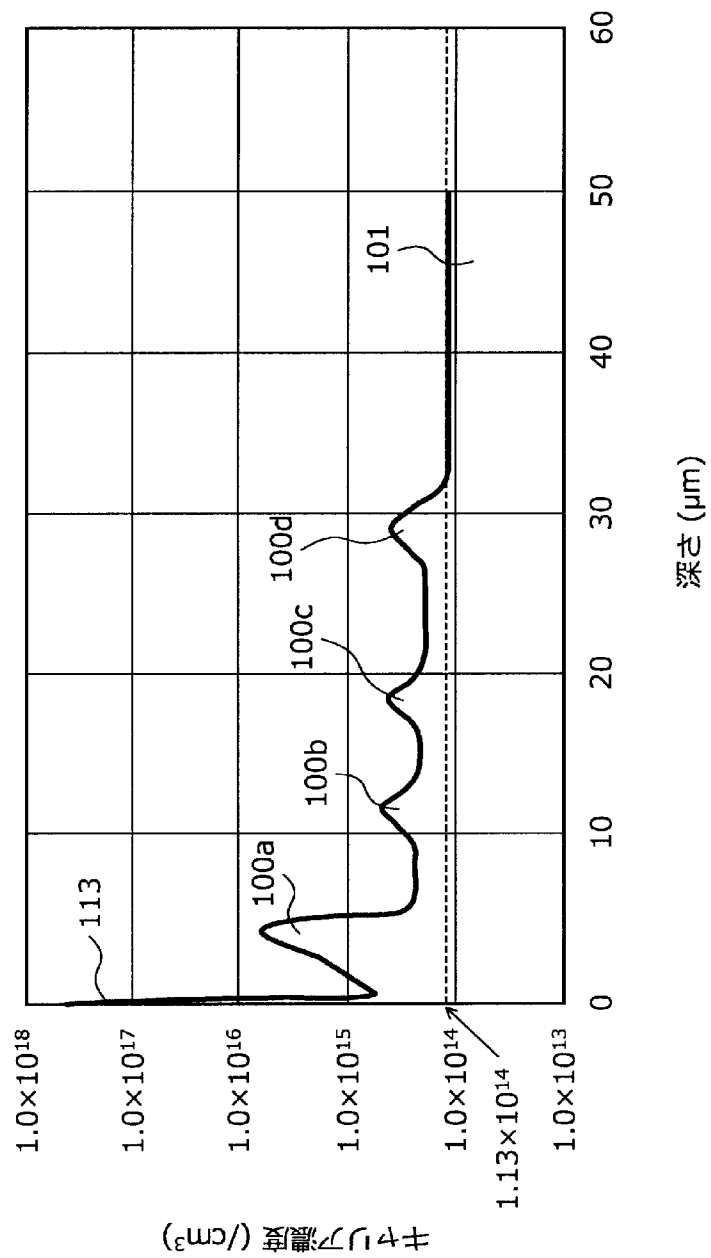
35

He

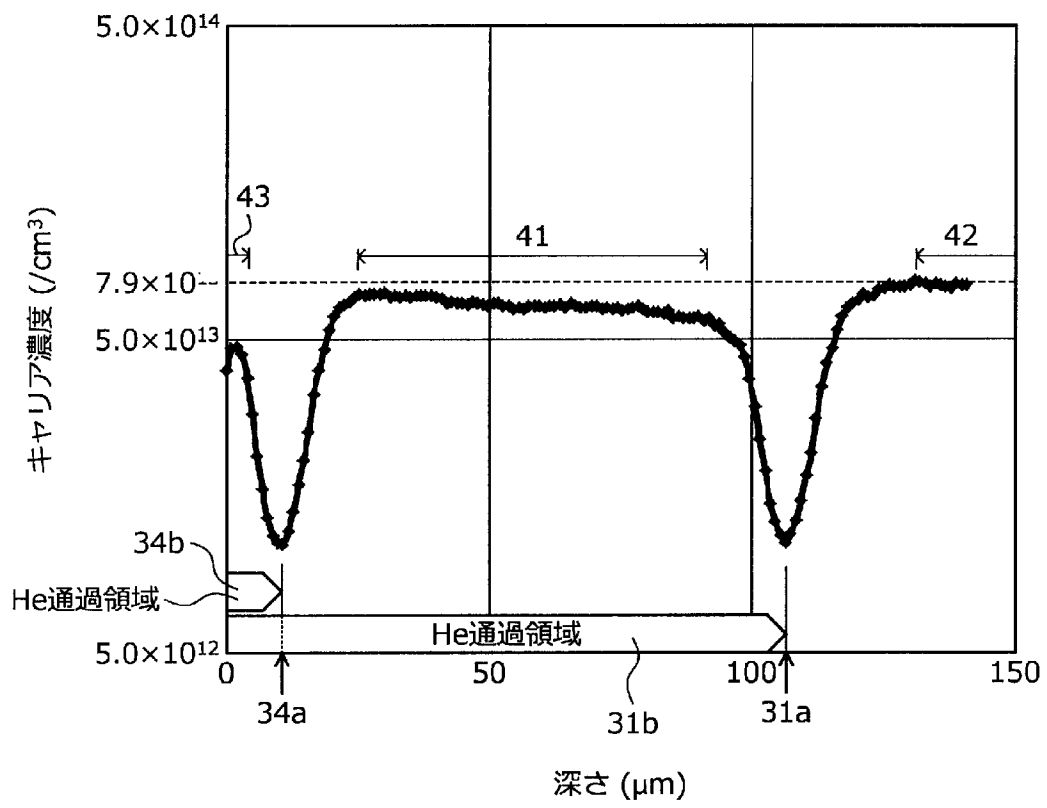
[図5]



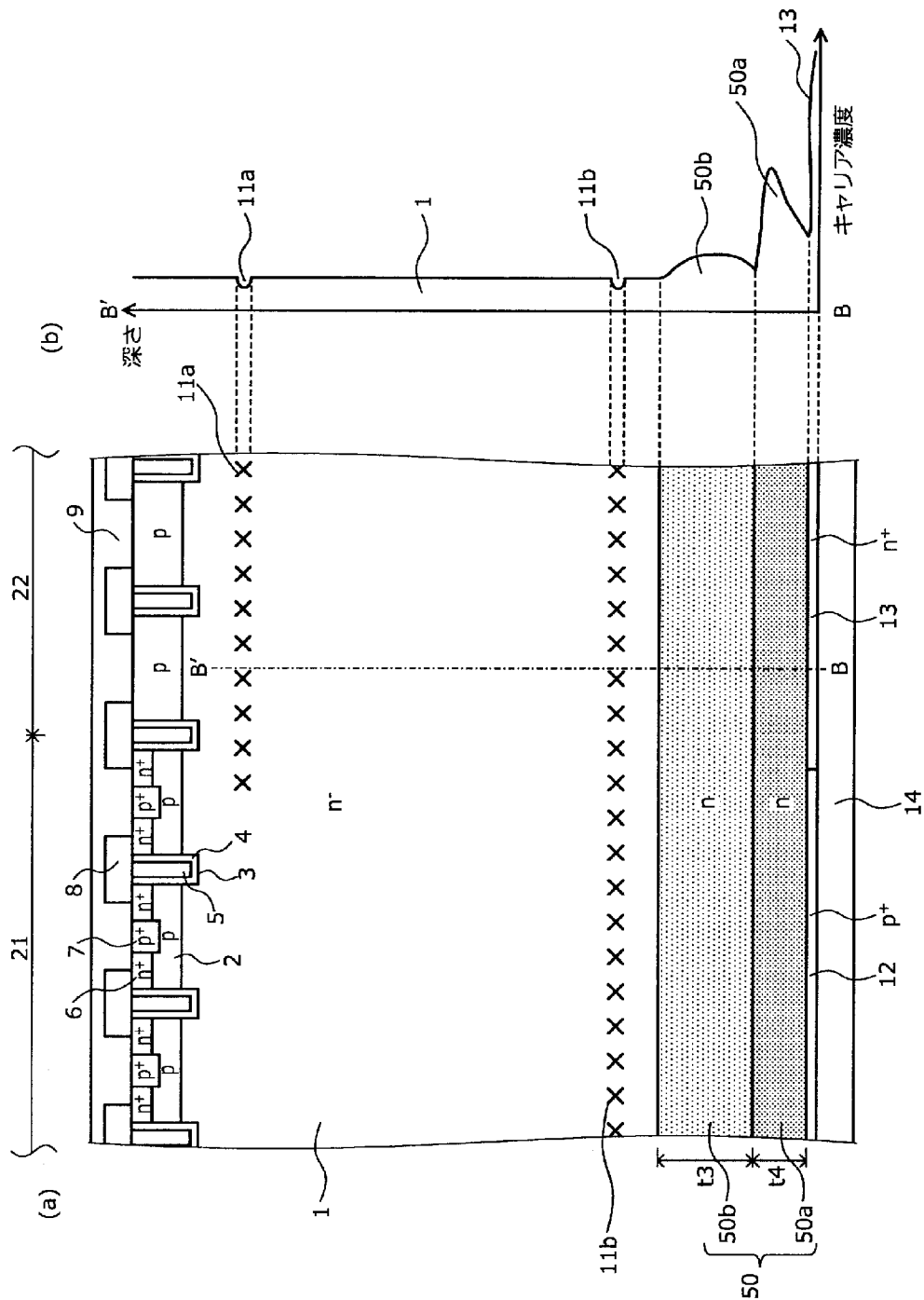
[図6]



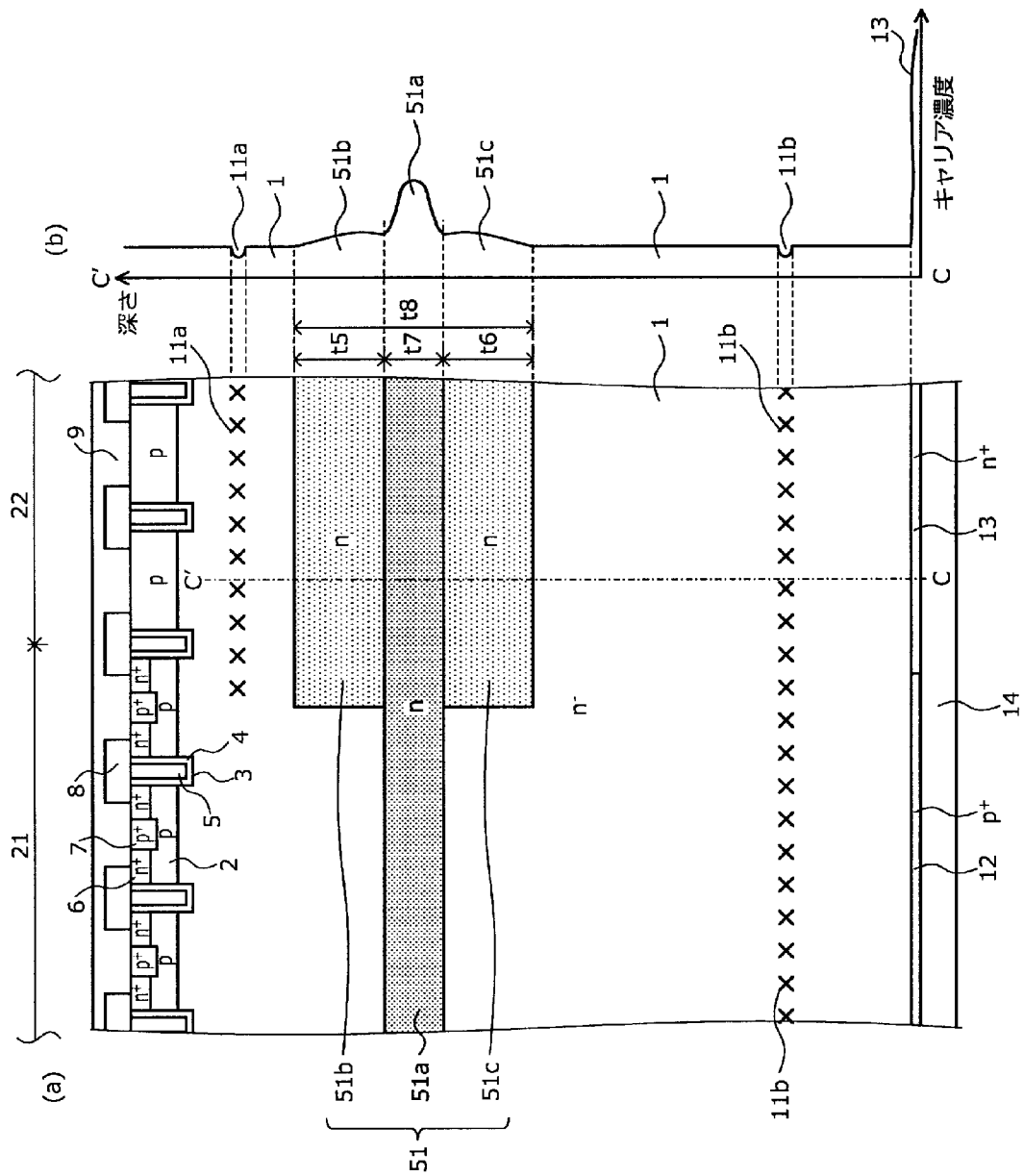
[図7]



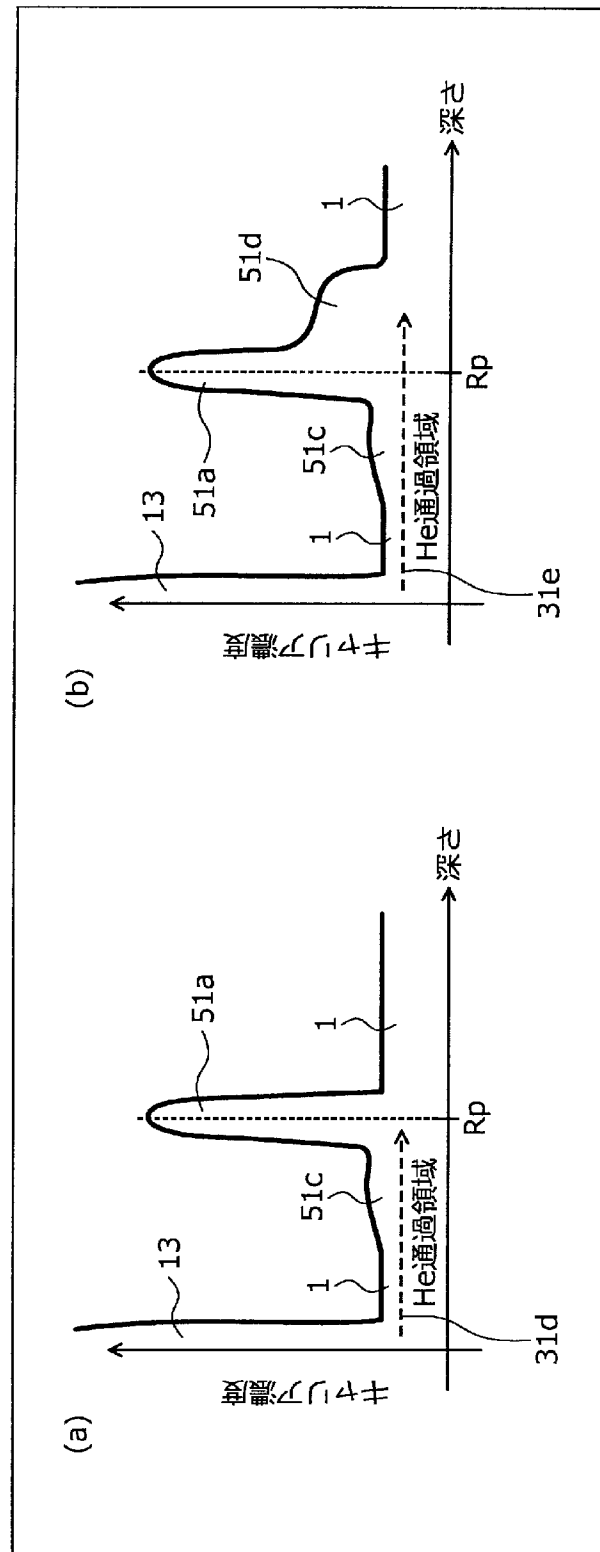
[図8]



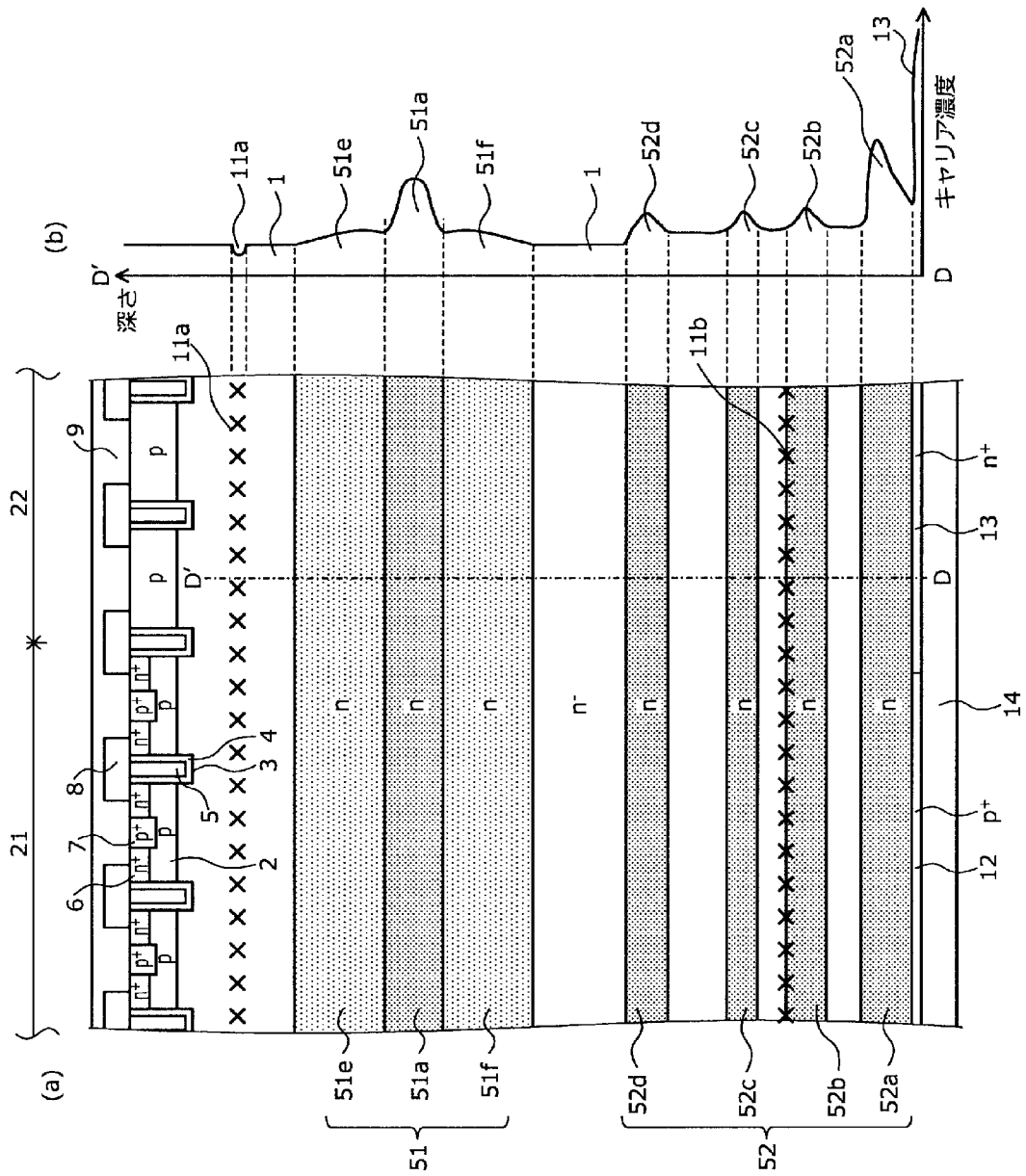
[図9]



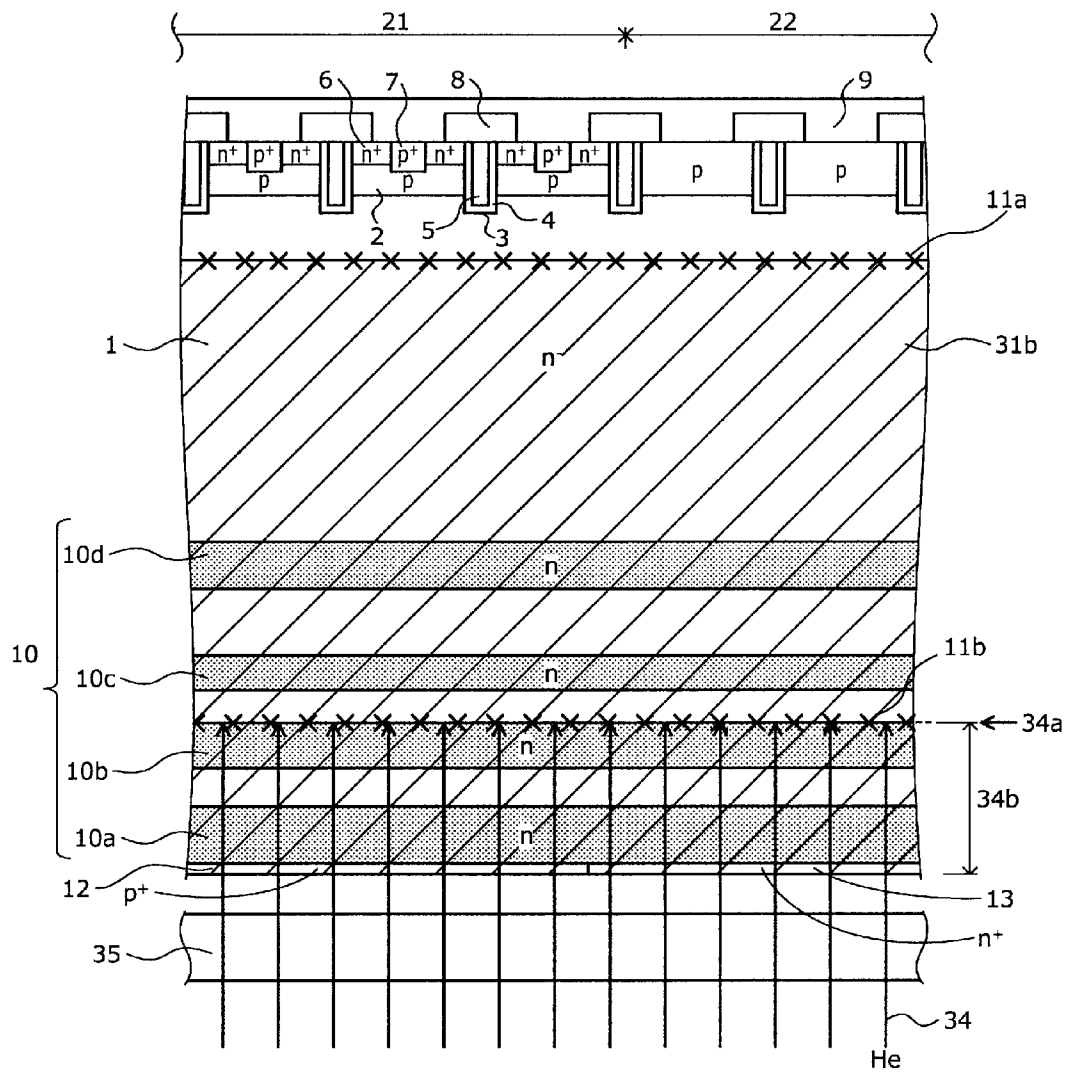
[図10]



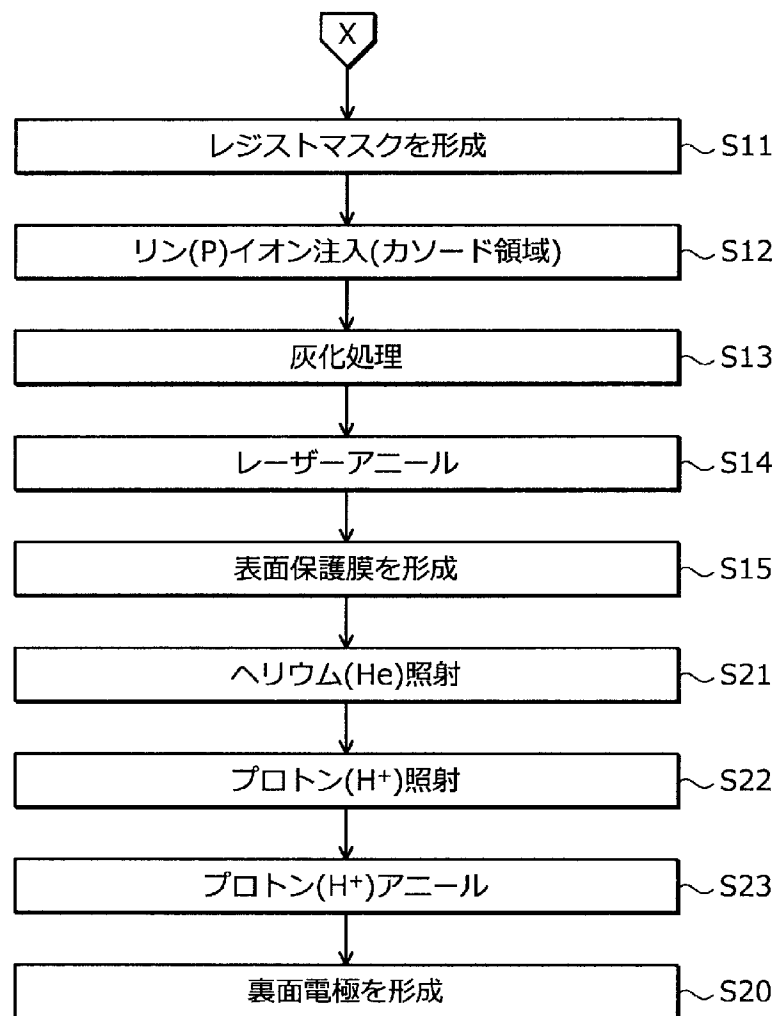
[図12]



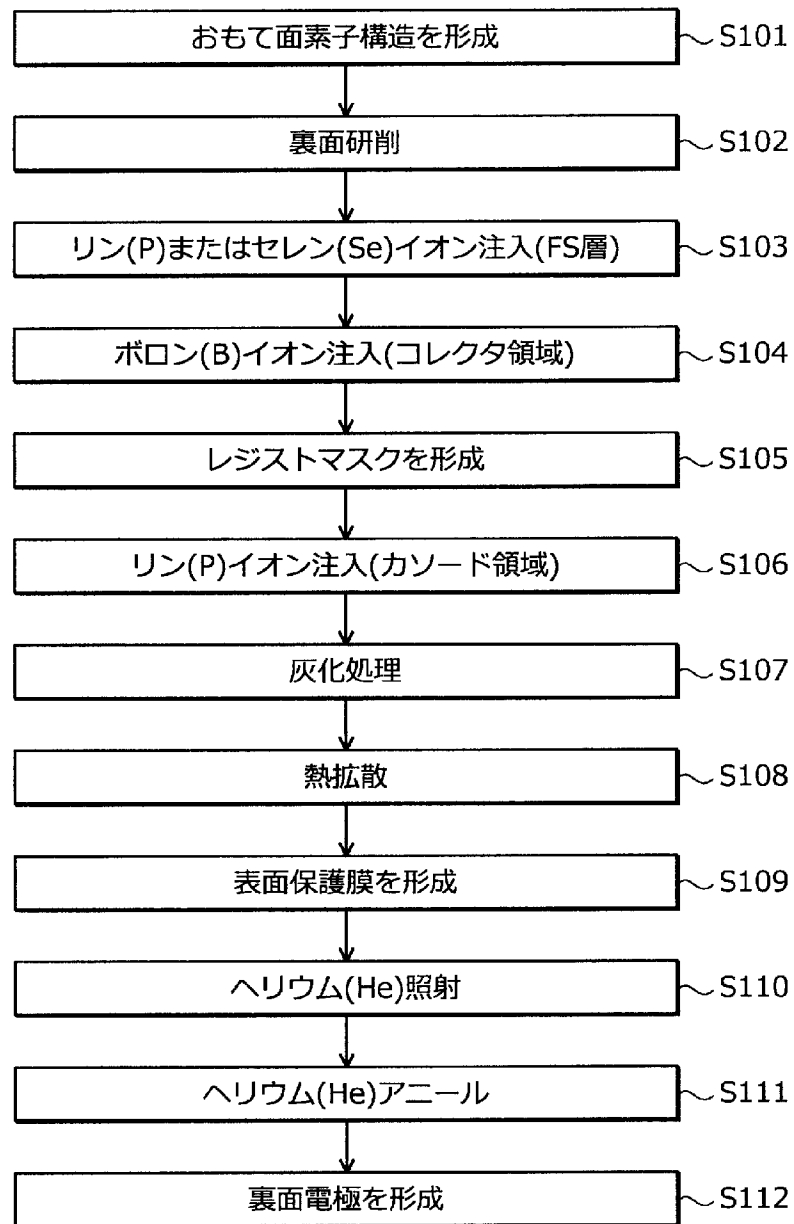
[図14]



[図15]



[図16]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/073368

A. CLASSIFICATION OF SUBJECT MATTER

H01L29/78(2006.01)i, H01L21/265(2006.01)i, H01L21/322(2006.01)i,
H01L21/329(2006.01)i, H01L21/336(2006.01)i, H01L21/8234(2006.01)i,
H01L27/04(2006.01)i, H01L27/06(2006.01)i, H01L29/739(2006.01)i,
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/78, H01L21/265, H01L21/322, H01L21/329, H01L21/336, H01L21/8234,
H01L27/04, H01L27/06, H01L29/739, H01L29/861, H01L29/868

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2016
Kokai Jitsuyo Shinan Koho	1971-2016	Toroku Jitsuyo Shinan Koho	1994-2016

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2013-074181 A (Toyota Motor Corp.), 22 April 2013 (22.04.2013), paragraphs [0019] to [0042]; fig. 1 to 21 & US 2013/0075783 A1 paragraphs [0041] to [0066]; fig. 1 to 214 & DE 102012217562 A1 & CN 103035676 A	7-10, 13 1-6, 11-12
Y	WO 2013/100155 A1 (Fuji Electric Co., Ltd.), 04 July 2013 (04.07.2013), paragraphs [0025] to [0050], [0089] to [0093]; fig. 1 to 5, 13, 20 & US 2014/0246755 A1 paragraphs [0048] to [0073], [0110] to [0114]; fig. 1 to 5, 13, 20 & EP 2800143 A1 & CN 103946985 A	7-10, 13

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
15 September 2016 (15.09.16)

Date of mailing of the international search report
27 September 2016 (27.09.16)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/073368

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2014-209507 A (Rohm Co., Ltd.), 06 November 2014 (06.11.2014), paragraphs [0020] to [0058]; fig. 1 to 3 & US 2014/0306283 A1 paragraphs [0127] to [0176]; fig. 1 to 3	1-13

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2016/073368

Continuation of A. CLASSIFICATION OF SUBJECT MATTER
(International Patent Classification (IPC))

H01L29/861(2006.01)i, *H01L29/868*(2006.01)i

(According to International Patent Classification (IPC) or to both national
classification and IPC)

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H01L29/78(2006.01)i, H01L21/265(2006.01)i, H01L21/322(2006.01)i, H01L21/329(2006.01)i, H01L21/336(2006.01)i, H01L21/8234(2006.01)i, H01L27/04(2006.01)i, H01L27/06(2006.01)i, H01L29/739(2006.01)i, H01L29/861(2006.01)i, H01L29/868(2006.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H01L29/78, H01L21/265, H01L21/322, H01L21/329, H01L21/336, H01L21/8234, H01L27/04, H01L27/06, H01L29/739, H01L29/861, H01L29/868

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 6 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 6 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 6 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2013-074181 A (トヨタ自動車株式会社) 2013.04.22, 段落 0019-0042, 図 1-21 & US 2013/0075783 A1, 段落 0041-0066, 図 1-214 & DE 102012217562 A1 & CN 103035676 A	7-10, 13 1-6, 11-12
Y	WO 2013/100155 A1 (富士電機株式会社) 2013.07.04, 段落 0025-0050, 0089-0093, 図 1-5, 13, 20 & US 2014/0246755 A1, 段落 0048-0073, 0110-0114, 図 1-5, 13, 20 & EP 2800143 A1 & CN 103946985 A	7-10, 13

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー	の日の後に公表された文献
「A」特に関連のある文献ではなく、一般的技術水準を示すもの	「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)	「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」口頭による開示、使用、展示等に言及する文献	「&」同一パテントファミリー文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

1 5 . 0 9 . 2 0 1 6

国際調査報告の発送日

2 7 . 0 9 . 2 0 1 6

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

綿引 隆

5 F

2 9 3 4

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 1 6

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2014-209507 A (ローム株式会社) 2014. 11. 06, 段落 0020-0058, 図 1-3 & US 2014/0306283 A1, 段落 0127-0176, 図 1-3	1-13