



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I538571 B

(45)公告日：中華民國 105 (2016) 年 06 月 11 日

(21)申請案號：102111232

(22)申請日：中華民國 102 (2013) 年 03 月 28 日

(51)Int. Cl. : **H05H7/02 (2006.01)**

(30)優先權：2012/03/28 美國

13/433,004

(71)申請人：蘭姆研究公司(美國) LAM RESEARCH CORPORATION (US)

美國

(72)發明人：瑪瑞卡塔諾 艾力西 MARAKHTANOV, ALEXEI (RU)；漢沙 羅金德 DHINDSA, RAJINDER (US)

(74)代理人：許峻榮

(56)參考文獻：

US 7264688B1

US 2007/0012659A1

US 2009/0230089A1

US 2010/0294433A1

US 2011/0059615A1

審查人員：陳基發

申請專利範圍項數：17 項 圖式數：9 共 37 頁

(54)名稱

電漿均勻性調諧用多射頻阻抗控制

MULTI-RADIOFREQUENCY IMPEDANCE CONTROL FOR PLASMA UNIFORMITY TUNING

(57)摘要

本發明呈現用以處理晶圓之電路、方法、腔室、系統及電腦程式。晶圓處理設備包含處理腔室內之上及下電極；第一、第二、第三及第四射頻(RF)電源以及一或更多共振電路。第一、第二及第三 RF 電源耦合至下電極。上電極可耦合至第四 RF 電源、電性接地或該一或更多共振電路。耦接於上電極及電性接地之間的該一或更多共振電路之每一者包含調諧元件，其可操作以改變共振電路所呈現之頻率相依阻抗。晶圓處理設備係可配置以針對晶圓處理操作選擇 RF 電源、以及到上電極之連接，以對晶圓提供電漿及蝕刻之均勻性。

Circuits, methods, chambers, systems, and computer programs are presented for processing wafers. A wafer processing apparatus includes top and bottom electrodes inside a processing chamber; a first, second, third, and fourth radio frequency (RF) power sources; and one or more resonant circuits. The first, second, and third RF power sources are coupled to the bottom electrode. The top electrode may be coupled to the fourth RF power source, to electrical ground, or to the one or more resonant circuits. Each of the one or more resonant circuits, which are coupled between the top electrode and electrical ground, include a tune-in element operable to vary a frequency-dependent impedance presented by the resonant circuit. The wafer processing apparatus is configurable to select the RF power sources for wafer processing operations, as well as the connections to the top electrode in order to provide plasma and etching uniformity for the wafer.

指定代表圖：

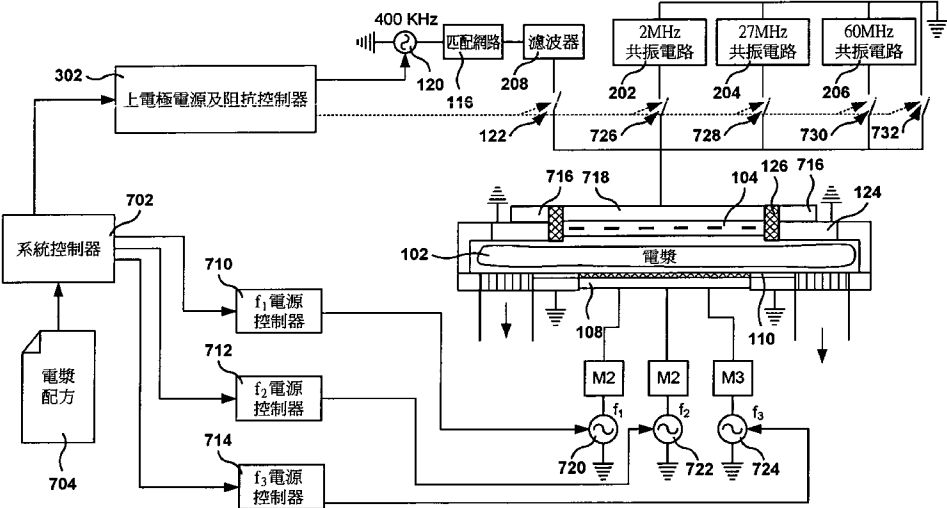


圖 7

符號簡單說明：

- 102 . . . 電漿
- 104 . . . 上電極
- 108 . . . 下電極
- 110 . . . 矽聚焦環
- 116 . . . 匹配網路
- 120 . . . RF 產生器
- 122 . . . 開關
- 124 . . . 射頻接地電極
- 126 . . . 絕緣體
- 202 . . . 2MHz 共振電路
- 204 . . . 27MHz 共振電路
- 206 . . . 60MHz 共振電路
- 208 . . . 濾波器
- 302 . . . 上電極電源及阻抗控制器
- 702 . . . 系統控制器
- 710 . . . f_1 電源控制器
- 712 . . . f_2 電源控制器
- 714 . . . f_3 電源控制器
- 716 . . . 第二加熱裝置
- 718 . . . 第一加熱裝置
- 720 . . . RF 電源
- 722 . . . RF 電源
- 724 . . . RF 電源
- 726 . . . 開關
- 728 . . . 開關
- 730 . . . 開關
- 732 . . . 開關

公告本

發明摘要

※ 申請案號：102111232

※ 申請日：102.3.28

※ IPC 分類：H05H 7/02 (2006.01)

【發明名稱】(中文/英文)

電漿均勻性調諧用多射頻阻抗控制

MULTI-RADIOFREQUENCY IMPEDANCE CONTROL FOR
PLASMA UNIFORMITY TUNING

【中文】

本發明呈現用以處理晶圓之電路、方法、腔室、系統及電腦程式。晶圓處理設備包含處理腔室內之上及下電極；第一、第二、第三及第四射頻(RF)電源以及一或更多共振電路。第一、第二及第三 RF 電源耦合至下電極。上電極可耦合至第四 RF 電源、電性接地或該一或更多共振電路。耦接於上電極及電性接地之間的該一或更多共振電路之每一者包含調諧元件，其可操作以改變共振電路所呈現之頻率相依阻抗。晶圓處理設備係可配置以針對晶圓處理操作選擇 RF 電源、以及到上電極之連接，以對晶圓提供電漿及蝕刻之均勻性。

【英文】

Circuits, methods, chambers, systems, and computer programs are presented for processing wafers. A wafer processing apparatus includes top and bottom electrodes inside a processing chamber; a first, second, third, and fourth radio frequency (RF) power sources; and one or more resonant circuits. The first, second, and third RF power sources are coupled to the bottom electrode. The top electrode may be coupled to the fourth RF power source, to electrical ground, or to the one or more resonant circuits. Each of the one or more resonant circuits, which are coupled between the top electrode and

electrical ground, include a tune-in element operable to vary a frequency-dependent impedance presented by the resonant circuit. The wafer processing apparatus is configurable to select the RF power sources for wafer processing operations, as well as the connections to the top electrode in order to provide plasma and etching uniformity for the wafer.

【代表圖】

【本案指定代表圖】：第（7）圖。

【本代表圖之符號簡單說明】：

- 102: 電漿
- 104: 上電極
- 108: 下電極
- 110: 矽聚焦環
- 116: 匹配網路
- 120: RF 產生器
- 122: 開關
- 124: 射頻接地電極
- 126: 絕緣體
- 202: 2MHz 共振電路
- 204: 27MHz 共振電路
- 206: 60MHz 共振電路
- 208: 濾波器
- 302: 上電極電源及阻抗控制器
- 702: 系統控制器
- 710: f_1 電源控制器
- 712: f_2 電源控制器
- 714: f_3 電源控制器
- 716: 第二加熱裝置

718: 第一加熱裝置

720: RF 電源

722: RF 電源

724: RF 電源

726: 開關

728: 開關

730: 開關

732: 開關

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無。

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

電漿均勻性調諧用多射頻阻抗控制

MULTI-RADIOFREQUENCY IMPEDANCE CONTROL FOR PLASMA
UNIFORMITY TUNING

【相關申請案的交互參照】

【0001】 本申請案關於 2011 年 11 月 21 日所提之美國專利申請案第 13/301,725 號，且命名為「TRIODE REACTOR DESIGN WITH MULTIPLE RADIOFREQUENCY POWERS」之主題，其所有內容包含於此作為參考。

【技術領域】

【0002】 本發明實施例關於晶圓處理設備，且尤其關於用以在晶圓處理設備中處理晶圓之設備、方法及電腦程式。

【先前技術】

【0003】 積體電路的製造包括浸泡含摻雜矽區域之矽基板(晶圓)到化學反應電漿中，於該化學反應電漿，次微米元件特徵部(例如，電晶體、電容及其他)蝕刻於表面之上。一旦製造出第一層，若干絕緣(介電)層建立在第一層之上，於該處也稱為穿孔(vias)之孔洞及凹槽蝕刻至材料中以供導電之內部連接線的放置。

【0004】 目前在半導體晶圓製造中所使用的電漿處理系統依靠高度相互依存的控制參數控制遞送給晶圓之自由基分離、自由基通量、離子能量及離子通量。例如，目前的電漿處理系統企圖藉由控制晶圓存在中所產生之單一電漿達成必要的自由基分離、自由基通量、離子能量及離子通量。不幸地，化學解離及自由基形成係耦合至離子生產以及電漿密度並經常不

協同作用以達成期望電漿處理條件。

【0005】 某些半導體處理設備可使用於廣泛的應用範圍中。然而每一個應用之需求會實質上地改變，且在沒有適當控制來配置晶圓處理程序的情況下(例如，控制腔室中的電漿化學)，可能難以在同樣的處理設備中容納所有的應用。腔室中離子能量控制的缺乏限制了期望製程化學的控制。若控制不適當，會於晶圓上導致伴隨著非均勻蝕刻之非均勻沉積。

【0006】 係此背景之下形成實施例。

【發明內容】

【0007】 本揭露內容之實施例提供用以處理晶圓之電路、方法、系統及電腦程式。應瞭解本實施例可以許多方式實施，如製程、設備、系統、裝置或電腦可讀取媒體上之方法。以下描述若干實施例。

【0008】 在一實施例中，晶圓處理設備包含：處理腔室之上及下電極、第一射頻(RF, Radio Frequency)電源、第二 RF 電源、第三 RF 電源、第四 RF 電源以及一或更多共振電路。第一、第二及第三 RF 電源耦合至下電極。上電極可耦合至第四 RF 電源、電性接地、或一或更多共振電路。一或更多共振電路之每一者共振於耦合至下電極之 RF 電源的頻率之一。在一實施例中，第一共振電路係耦接於上電極及電性接地之間，第一共振電路包含可操作以改變第一共振電路的頻率相依阻抗之調諧元件。晶圓處理設備係可配置成針對晶圓處理操作選擇 RF 電源、以及到上電極之連接，以對晶圓提供電漿及蝕刻之均勻性。

【0009】 在另一實施例中，晶圓處理設備包含：處理腔室的上及下電極、第一 RF 電源、第二 RF 電源、第三 RF 電源、第四 RF 電源、第一共振電路、第一開關、第二開關以及第三開關。第一、第二及第三 RF 電源耦合至下電極。再者，第一開關係可操作以耦合上電極至第四 RF 電源，第二開關係可操作以耦合上電極至第一共振電路，且第三開關係可操作以耦合上電極至第一電壓。在一實施例中，第一電壓係電性接地。

【0010】 在又另一實施例中，用以在包含處理腔室的上電極及下電極

之晶圓處理設備中處理晶圓之方法包含：接收用以處理晶圓之配方的操作；以及基於該配方啓用或停用第一 RF 電源、第二 RF 電源、第三 RF 電源及第四 RF 電源之每一者的操作。第一、第二及第三 RF 電源耦合至下電極。並且，第一開關的位置係基於該配方而設定以耦合或解耦上電極至第四 RF 電源，且第二開關係基於該配方而設定以耦合或解耦上電極至第一共振電路。該方法更包含基於該配方設定第三開關之位置以耦合或解耦上電極至電性接地的操作、以及用以處理晶圓之操作

【0011】 其他實施態樣將由以下結合附圖之詳細描述變得顯而易見。

【圖式簡單說明】

【0012】 藉由參考底下結合附圖之描述可最好地理解本實施例。

【0013】 圖 1 根據一實施例顯示一蝕刻腔室。

【0014】 圖 2A-2E 顯示具有一或更多共振電路之蝕刻腔室的若干實施例。

【0015】 圖 3A 根據一實施例顯示一共振電路。

【0016】 圖 3B 根據一實施例顯示共振電路的阻抗計算公式。

【0017】 圖 4A-4C 根據一實施例呈現關於具有 60MHz 共振電路之處理設備效能的圖表。

【0018】 圖 5A-5B 根據一實施例呈現關於具有 2MHz 共振電路之處理設備效能的圖表。

【0019】 圖 6A-6B 根據一實施例呈現關於具有 27MHz 共振電路之處理設備效能的圖表。

【0020】 圖 7 根據一實施例顯示一半導體晶圓處理設備。

【0021】 圖 8A-8B 根據一實施例顯示在包含有處理腔室之上電極及下電極的晶圓處理設備中處理晶圓之演算法流程。

【0022】 圖 9 係用以實施在此所描述之實施例之電腦系統的簡化示意圖。

【實施方式】

【0023】 下面的實施例描述用以在晶圓處理設備中處理晶圓之設備、方法及電腦程式。揭露內容之實施例在三極體反應器之配置中使用達四個不同的射頻(RF)電源以及一或更多耦合至上電極的共振電路。將顯而易見的，在沒有某些或所有這些特定細節的情況下，可實行本實施例。在其他的情況下，熟知的處理操作並未詳細地描述以免不必要地混淆本實施例。

【0024】 根據一實施例，圖 1 顯示一蝕刻腔室。在兩電極之間激發電場係獲取蝕刻腔室中 RF 氣體放電的方法之一。當振盪電壓施加於電極之間時，所獲取的放電稱為電容耦合電漿(CCP, Capacitive Coupled Plasma)放電。

【0025】 可利用穩定的原料氣體產生電漿以獲取因電子中性粒子碰撞所造成之各種分子解離所產生的各種化學反應副產物。蝕刻之化學實施態樣涉及中性氣體分子以及其解離副產物與待蝕刻表面之分子的反應，並產生可抽離之揮發性分子。當產生電漿時，正離子係從電漿加速橫越將電漿從壁分隔的空間電荷鞘，俾利用足夠的能量撞擊晶圓表面以從晶圓表面移除材料。此稱為離子轟擊或離子濺鍍(射)。然而，某些工業用電漿並不產生帶有足夠能量之離子以藉由純物理手段有效地蝕刻表面。

【0026】 在一實施例中，諸如四氟化碳(CF₄)及八氟環丁烷(C-C₄F₈)之碳氟化物氣體因其異方性及選擇性蝕刻能力而使用在介電蝕刻製程中，但在此描述的工作原理可應用於其他的電漿生成氣體。碳氟化物氣體係迅速地解離為較小的分子以及原子自由基。這些化學反應副產物蝕刻出介電材料，該介電材料於一實施例中可針對低 k 元件而為二氧化矽(SiO₂)或矽烷氧化合物(SiOCH)。

【0027】 圖 1 之腔室顯示具有上電極 104 及下電極 108 之處理腔室。上電極 104 可接地或耦合至 RF 產生器 120，且下電極 108 經由匹配網路 114 耦合至 RF 產生器 118。RF 產生器 118 在 1、2 或 3 個 RF 頻率中提供 RF 功率。根據針對一特定操作之腔室的配置，第一、第二、或第三 RF 頻率的其中之一可開啓或關閉。圖 1 所顯示之實施例中，RF 產生器 118 提供 2MHz、27MHz 以及 60MHz 頻率，但其他頻率也有可能。

【0028】 圖 1 的腔室包含上電極 104 之上的氣體噴淋頭以輸入氣體到腔室中、以及一允許氣體抽出腔室之有孔限制環 112。當基板 106 存在於腔室中時，矽聚焦環 110 係位在基板旁邊使得電漿 102 的下表面上有均勻的 RF 場以供均勻蝕刻晶圓表面。

【0029】 上電極 104 可耦合至接地或 RF 電源 120。開關 122 係可操作以於開關在第一個位置時連接上電極 104 到接地、或當開關在第二個位置時連接上電極 104 到 RF 電源 120。當開關 122 在第二位置時使用匹配網路 116 耦合上 RF 電源 120 至上電極。

【0030】 圖 1 的實施例顯示一三極體反應器配置，其中上電極由對稱之 RF 接地電極 124 所環繞。絕緣體 126 係從上電極 104 隔離接地電極 124 之介電質。在一實施例中，RF 電源 120 有 400kHz 的頻率，但其他頻率也有可能。上電極上之低頻 RF 電源控制上腔室及反應器壁上之離子能量。這提供腔室中電漿化學的另一控制，使晶圓處理之配方中的電源設定能進行逐個操作之調整。

【0031】 在晶圓製造程序中可為特定之目的選定每一頻率。在圖 1 的範例中，具有 2MHz、27MHz 及 60MHz 之 RF 電源，2MHz RF 電源提供離子能量控制，且 27MHz 及 60MHz 電源提供電漿密度及化學解離型態的控制。其中可打開或關閉每一 RF 電源的此配置使某些在晶圓上使用極低離子能量之製程、以及某些其中離子能量必須是低(低於 100 或 200eV)的製程(例如，低 k 材料之軟蝕刻)得以進行。

【0032】 在另一實施例中，60MHz 的 RF 電源係使用於上電極上以得到極低能量及非常高的密度，此配置在晶圓不在腔室中時允許腔室利用高電漿密度的腔室清潔，同時在靜電夾盤(ESC, electro static chuck)的表面上最小化濺鍍。當晶圓不存在時，靜電夾盤表面會曝露，且必須避免任何表面的離子能量，此即為何在清潔期間底部之 2MHz 及 27MHz 電源供應器為關閉。

【0033】 具有四個 RF 電源之腔室提供針對電漿化學、以及針對電漿密度與均勻性的硬體控制。例如，可用頂部之獨立射頻源控制徑向的均勻

性。

【0034】 圖 2A-2E 顯示具有一或更多共振電路之蝕刻腔室的幾個實施例。實施例提供針對腔室中之電漿及蝕刻率的均勻性提供了控制，包含耦合至上電極之一或更多共振電路的增加。藉由控制上電極上的 RF 阻抗，可提供下電極所產生之 RF 頻率(例如，2MHz、27MHz 及 60MHz)之徑向均勻性的控制。

【0035】 共振係一系統在某些頻率比在其他頻率振盪一較大振幅之傾向。此稱為系統之共振頻率(resonant frequency or resonance frequency)。在這些頻率上，即便很小的周期性驅動力亦可產生大振幅振盪，因為系統儲存振動能量。如在此所使用的共振電路係包含一或更多電感及一或更多電容之電子電路、呈現隨所施加之射頻而改變的阻抗、並也在電路的共振頻率上呈現出無限大的阻抗。

【0036】 在理想的共振電路中，由於電阻沒有能量的損耗，但實際上在電感及電容中的小電阻元件導致能量的小損耗。這意味著在共振頻率上的阻抗將不會是無限大，但阻抗將具有一非常大的值。因此，共振頻率上之阻抗將會是電路任何頻率之阻抗最高值(也就是最大值)。若共振電路中之元件係完美的，則阻抗會是無限大。

【0037】 有時，起因於遍佈於腔室之電漿密度的變化，晶圓之蝕刻係不均勻的橫越晶圓的完整平面。一控制均勻性之方法係改變間隙。然而，若間隙縮短，會壓縮電漿且基於從晶圓中心算起之距離的蝕刻比中會有一 W 的圖案。再者，某些配方對間隙中的改變並不敏感，且對這些配方而言，改變間隙並不會對蝕刻的均勻性提供控制。

【0038】 另一控制均勻性之方法係改變外部電極 124 間距，其可影響晶圓邊緣上的蝕刻。然而，改變間距對產能而言係一昂貴的操作，因為需要為製程的不同操作調整若干次間距。

【0039】 圖 2A 係具有三個施加於下電極之 RF 電源 118、以及三個連接至上電極之對應共振電路 202、204 及 206 之蝕刻腔室的實施例。每一共振電路共振於施加至下電極 108 之 RF 電源頻率之其中一者。因為每一共

振電路呈現一高阻抗(對一完美的共振電路係無限大阻抗)，施加於下電極之 RF 電源會「搜索」到接地的另一路徑，其代表會影響上電極之 RF 電源。在一實施例中，濾波器 208 係置於上電極及匹配網路 116 之間、相關於耦合至上電極 104 之 RF 電源 120，以阻擋從下電極而來的 RF 功率到達上電極的 RF 電源。

【0040】 每一共振電路(202、204 或 206)具有一頻率相依的阻抗，其中阻抗的最大值對應共振頻率，例如下電極上 RF 電源其中之一的頻率。舉例說明，共振電路 202 呈現一頻率相依的阻抗，其中共振電路 202 之頻率相依阻抗的最大值對應到下電極之 RF 電源的頻率(例如，2 百萬赫 (Megahertz))。若共振電路 202 用理想的元件建立(例如，缺乏電阻性的元件)，共振電路 202 會在共振頻率(例如，2 百萬赫)上呈現無限大阻抗。更多關於共振電路阻抗計算之細節參考圖 3A 及 3B 提供如下。

【0041】 每一共振電路係設計成共振在施加至下電極的頻率之一。共振電路影響上電極的鞘、鞘電壓以及鞘相位。共振電路也影響電漿中射頻電流。

【0042】 半導體處理系統可配置在每一半導體處理操作，其中不同電源可施加至上及下電極，且不同共振電路可耦合至上電極。此於晶圓之處理中提供彈性，其對每一晶圓處理操作可能有不同要求(例如，功率位準、蝕速率、電壓位準及其他)。

【0043】 圖 2A-2E 顯示半導體腔室之某些可能的配置。應注意圖 2A-2E 所顯示之實施例係示範性且並不代表所有腔室之可能配置的詳盡編列。在特定操作期間可使用每一 RF 電源、上及下電極、以及每一共振電路。並且，上電極在某些實施例中也可耦合至電性接地。又再者，施加於上及下電極之 RF 電源係可操作於此處所示之頻率以外的其他頻率。因此圖 2A-2E 所顯示之實施例不應解釋為排除性或限制性的，而是示範性的或舉例性的。

【0044】 例如，圖 2B 顯示具有施加於下電極之三個 RF 電源且在上電極上沒有 RF 電源之腔室。並且，腔室包含並聯排列於上電極 104 及電性

接地之間的三共振電路 202、204 及 206。

【0045】 當施加 RF 功率至上電極時(例如，圖 2A 中的腔室)，有比圖 2B 腔室之案例(其在上電極上沒有 RF 電源)更多之 RF 功率施加至電漿。這對圖 2A 及 2B 之腔室造成不同的操作狀態。取決於製程，系統可在上電極使用或不使用 RF 電源。並且，在某些實施例中，上電極之阻抗係藉由利用共振電路調整，其更啓用上電極鞘的控制。

【0046】 圖 2C 之腔室包含下電極上之三 RF 電源及上電極上之一 RF 電源，且有一耦合至上電極於 60 百萬赫的共振電路 206。此配置允許上電極的 2 百萬赫及 27 百萬赫 RF 電源有一路徑到接地，但 60 百萬赫 RF 電源將需要遵循不通過上電極之不同路徑到電性接地。換句話說，圖 2C 的腔室只對施加於下電極之 RF 電源的其中之一提供了電漿的阻抗控制。

【0047】 圖 2D 顯示具有四 RF 電源(一個在上且三個在下)、以及耦合至上電極之兩共振電路 202 及 206 之腔室的實施例。在此腔室中，沒有 2 百萬赫 RF 電源之共振電路。圖 2E 係在上電極上沒有 RF 電源且具有 27 百萬赫及 60 百萬赫的頻率之共振電路的半導體處理腔室。兩共振電路 204 及 206 係並聯於上電極 104 及電性接地之間。在此實施例中，沒有 RF 電源施加於上電極 104。

【0048】 圖 3A 根據一實施例顯示共振電路。圖 3A 顯示 60 百萬赫 RF 電源之共振電路，且其他頻率之共振電路可利用共振電路中的類似元件安排但利用不同之電感及電容值而建立)。並且，應注意圖 3A 所顯示之實施例係示範性。只要電路共振於期望頻率(例如，若使用完美的元件，在期望之頻率電路呈現無限大的阻抗)，其他實施例便可使用電路元件之不同安排、以及電路元件之不同值。因此圖 3A 所顯示之實施例不應解釋為排除性或限制性的，而是示範性或舉例性的。在一實施例中，使用具有二或更多共振頻率的電路而不是具有單獨的共振電路。

【0049】 因為上及下電極在某些實施例中(看圖 2A-2E 的範例)係經由絕緣體絕緣於接地，因此在接地及上電極之間有一電容，在此稱其為雜散電容 C_s (stray capacitance)。共振電路也包含電感 L 及可變電容 C_x 。

【0050】 爲了獲得共振電路的期望共振頻率，因此調整可變電容 C_x 的電容值。以下參考圖 3B 提出 C_x 值的計算上之細節。針對 C_x 的不同值計算腔室的阻抗，且使用使電路共振在期望之頻率的 C_x 值。換句話說，調整 C_x 的電容值直到達成期望共振頻率。見以下參考圖 3B 更多微調共振電路之細節。

【0051】 並且，當 C_x 的值改變時，上及下電極中的電壓值也會改變。在一實施例中，電感 L 具有 $0.1\mu\text{H}$ 及 $1\mu\text{H}$ 之間的數值，但其他值也有可能。在另一實施例中， C_x 的值在 3 到 34pF 的範圍之中，但其他的值也有可能。在一實驗中，量測到雜散電容 C_s 有 577pF 的值。

【0052】 圖 3B 根據一實施例說明用以計算共振電路阻抗的公式 316。 Z_1 係雜散電容 C_s 的阻抗值，且 Z_1 係根據下面的公式計算而得：

$$\text{【0053】} \quad Z_1 = -j \frac{1}{\omega C_s} \quad (1)$$

【0054】 Z_2 係電感 L 與可變電容 C_x 串聯組合的阻抗。因爲電容與電感係串接的，所以根據底下公式可計算該組合的阻抗 Z_2 ：

$$\text{【0055】} \quad Z_2 = jL\omega - j \frac{1}{\omega C_x} \quad (2)$$

【0056】 Z_3 係共振電路之阻抗且係藉由應用兩個並聯阻抗 Z_1 及 Z_2 之計算值進行計算，根據底下公式：

$$\text{【0057】} \quad Z_3 = \frac{Z_1 Z_2}{Z_1 + Z_2} \quad (3)$$

【0058】 結合方程式(1)、(2)及(3)， Z_3 的值可計算如下：

$$\text{【0059】} \quad Z_3 = \frac{j \frac{1}{\omega C_s} (L\omega - \frac{1}{\omega C_x})}{\frac{1}{\omega C_s} - (L\omega - \frac{1}{\omega C_x})} \quad (4)$$

當方程式的分母等於 0 時，則 Z_3 有無限大的值(或當構件因爲電容及電感中某些電阻性元件而不理想時的一非常高之阻抗值)。應注意，對於相同的共振頻率而言， L 的較高電感值轉換爲較低的 C_x 值。換句話說，在電感 L 所使用的值與電容 C_x 所需要的值之間有一取捨關係。

【0060】 根據一實施例，圖 4A-4C 呈現關於在下電極上具有 60MHz 且上電極上具有 60MHz 的共振電路之處理設備的效能圖表。圖 4A 係顯示作為與基板中心（半徑）距離的函數之離子飽和電流密度(mA/cm^2)的圖表。在一實施例中，基板直徑為 300mm，但同樣的原則可應用於任何尺寸之晶圓。圖 4A 包含兩線：當上電極是電性浮接時之第一線、及當上電極包含一 60 百萬赫的共振電路時之第二線。當上電極係浮接時，離子密度從約 100mm 開始增加至 180mm。然而，當上電極有 60MHz 共振電路時，離子密度從 0 到超出 150mm 實質上保持固定。離子密度在 150mm 以外減少，其並不影響晶圓上之蝕刻，因為晶圓有 150mm 的半徑。因此，當使用共振電路時，在晶圓的表面上有均勻性。

【0061】 圖 4B 顯示當使用上電極上之 60MHz 共振電路時或當使用電性浮接之上電極時的蝕刻率。當上電極浮接時，蝕刻率在半徑超出約 75 毫米時快速地成長，代表橫越基板表面之蝕刻率係不均勻的。然而，當 60 百萬赫共振電路耦合至上電極時，蝕刻率顯示為橫越基板整個表面之實質上均勻蝕刻率。

【0062】 應注意圖 4A 及 4B 所顯示之量測值係蝕刻腔室在預定條件下某些配置之範例。該等量測值係用以評估具有及不具有共振電路的腔室之間的差異。然而，由於在使用不同製程之配方時所涉及的其他因素，腔室上的真實密度及蝕刻率可能會與圖 4A 及 4B 所顯示的圖表不同。因此圖 4A-4B 所顯示的實施例不應解釋為排除性的或限制性的，而是示範性或舉例性的。

【0063】 圖 4C 顯示當於上電極上使用 60 百萬赫共振電路時的上電極阻抗。圖表顯示當在下電極使用 60 百萬赫電源時的上電極阻抗、以及作為可調式電容 C_x 電容值的函數之上電極的 DC 電位。

【0064】 在一實施例中，當電容具有約 30pF 的值時，阻抗變得非常大。上電極的 DC 電位也落在約 40 伏特。上電極阻抗之最小值顯示在 60 百萬赫的共振點。也應注意，在一實施例中，RF 訊號的相位在共振點也會改變。

【0065】 當有共振時，阻抗趨近於無限大，其阻止射頻前往上電極，且 RF 訊號必須尋找到接地的不同路徑。應注意因為阻抗線在恰好共振點前後的急斜率而難以在共振點操作。

【0066】 爲了要在共振點操作，因此改變電容 C_x 直到找到最小電壓。但起因於阻抗曲線的急斜率，在穩定度上可能會有問題。在一實施例中，降低曲線的 Q （關於共振點上的斜率）使電路在共振點穩定。這可透過於電路中增加一些電阻性元件(其幫助降低 Q)完成。

【0067】 根據一實施例，圖 5A-5B 呈現關於在下電極上具有 2MHz 電源以及 2MHz 共振電路之處理設備的效能圖表。圖 5A-5B 顯示使用一 2 百萬赫單一 RF 電源之腔室的結果。圖 5A 顯示當在下電極使用 2 百萬赫 RF 電源時的作為與基板中心之距離的函數之電漿密度。當上電極係浮接時(例如，不耦合至電源或電性接地)，橫越基板表面之密度係均勻的。

【0068】 當於上電極上使用 2 百萬赫共振電路時，密度在中心較高，而幾乎線性地從 50mm 到 150mm 減少。通常上及下電極電漿鞘為反相。在 2 百萬赫，鞘上有高電壓且當使用共振電路時，兩鞘的相位中有變化，其會導致某些物理影響。因為當使用共振電路時，電漿密度較高，導致捕捉電漿之電子以及密度的增強。當有共振時，因為兩片係同相位或幾乎同相位，所以於中心上有高蝕刻率。這表示 2 百萬赫共振電路對提供越過某些製程晶圓表面之製程均勻性可能是沒有用的，但對於其他製程而言可補償中心緩慢蝕刻率。

【0069】 圖 5B 顯示當上電極係浮接時，於晶圓的中心蝕刻率較高，逐漸地朝晶圓的邊緣減少。然而，當共振電路耦合至上電極時，效果實質地增加，晶圓之邊緣的蝕刻率比晶圓的中心蝕刻率少非常多。

當使用共振電路時，起因於密度的增加在下面產生更多的二次電子，因為有較多的電子從上鞘反射回電漿中。此由於額外的離子化而導致電漿密度的增加。並且，由於較高的鞘電位以及更多負上電極電壓而有更多的二次電子產生在上電極，導致額外的離子化以及電漿密度的增加。

【0070】 根據一實施例，圖 6A-6B 呈現關於具有 27MHz 共振電路之

處理設備效能的圖表。圖 6A 及 6B 顯示當於下電極使用 27 百萬赫的單一 RF 電源時腔室中效能量測值的結果。如圖 6A 所觀察到的，電漿密度在上電極接地時高於上電極包含共振電路時。

【0071】 當上電極接地時，密度係實質上均勻直到大 130mm 為止，在 130mm 之後密度急速地減少。當使用共振電路時，密度出現了一些變化，但在晶圓的邊緣沒有如同接地上電極之情形中如此之明顯減少。

【0072】 圖 6B 顯示橫越基板表面之蝕刻率中的變化。當上電極接地時，晶圓的中心及邊緣的蝕刻率之間有明顯的差異。當在上面使用共振電路時，蝕刻率顯示 W 形，其比接地電極的情形中呈現更多橫越之晶圓的均勻性。據信 W 形的原因是因為基頻（27 百萬赫）及其諧波兩者都在蝕刻均勻性上具有影響。

【0073】 藉由比較共振電路的不同影響，如以上參照圖 4A-6B 的描述，看來可使用 60 百萬赫共振電路以增加橫越晶圓之蝕刻均勻性。當鞘電壓較小時，因在鞘中電極的捕捉上沒有如此之影響，故 27 百萬赫及 60 百萬赫在蝕刻率上並未呈現如此強大的效果。

【0074】 根據一實施例，圖 7 顯示一半導體晶圓處理設備。圖 7 的腔室包含分別具有 RF 頻率 f_1 、 f_2 、 f_3 之 RF 電源 720、722 以及 724，其分別經由對應之匹配網路 M_1 、 M_2 及 M_3 連接至下電極 108。上電極 104 係經由開關 122 及匹配網路 116 連接至具有 RF 頻率 f_4 之第四 RF 電源 120。開關 122 耦合或解耦第四 RF 電源至上電極 104。在一實施例中，利用濾波器 208 濾除其他的 RF 頻率以免到達第四 RF 電源 120。

【0075】 再者，腔室包含若干開關以配置到上電極 104 的連接。開關 726 係可操作以連接或切斷 2 百萬赫共振電路 202 到上電極。開關 728 係可操作以連接或切斷 27 百萬赫共振電路 204 到上電極。再者，開關 730 係可操作以連接或切斷 60 百萬赫共振電路 206 到上電極。並且，上電極可經由開關 732(其連接或切斷上電極到電性接地)接地。

【0076】 第一加熱裝置 718 係位在上電極 104 上方，且第二加熱裝置 716 係位在接地電極 124 上方。該等加熱裝置藉由一層鋁氮化物材料隔絕於

上電極及接地電極，然而也可使用其他的絕緣體。加熱裝置 716 控制接地電極外部區域中的溫度，且加熱裝置 718 控制上電極的溫度。每一加熱裝置在晶圓處理操作期間係可單獨地操作為打開或關閉。

【0077】 上電極之溫度控制可用來調整腔室的反應。然而，控制溫度有溫度無法迅速改變的限制。因此，溫度控制對腔室內之改變提供緩慢的回應。使用上電極的溫度控制難以控制每一晶圓處理操作。並且，對可應用於腔室中矽表面之溫度有上限。

【0078】 晶圓處理設備更包含系統控制器 702、上電極電源及阻抗控制器 302、以及分別針對 f_1 、 f_2 及 f_3 的電源控制器 710、712 及 714。系統控制器 702 接收包含執行在腔室上不同操作的指令之電漿配方 704。晶圓的處理可在多個操作中完成，且腔室中每一操作可能需要不同的設定。例如，在一操作中所有四個 RF 電源都打開，而在其他的操作中只打開三個、或兩個、或一個 RF 電源等。

【0079】 上電極電源及阻抗控制器 302 係可操作以設定耦合至上電極之開關 122、726、728、730 及 732 的位置，使上電極在腔室中之不同的處理操作能受配置。並且，當給定之操作不需要 RF 電源時，上電極電源及阻抗控制器 302 係可操作以關閉 RF 電源 120。

【0080】 基於電漿配方 704，系統控制器設定腔室的操作參數，包含打開或關閉哪一個 RF 電源、其電壓或其電源設定、開關 122、726、728、730 及 732 之設定、加熱裝置 716 及 718 度數之設定、腔室中所使用的氣體、腔室上之壓力、晶圓處理操作的持續時間等。在一實施例中，針對上電極電源的配置，系統控制器 702 針對上電極上之電源配置發送指令給上電極電源及阻抗控制器 302，該指令包含開關的設定及位置、以及打開或關閉 RF 電源 120、並在操作期間設定 RF 電源 120 的電源位準。

【0081】 系統控制器 702 也與電源控制器 710、712 及 714 接合，該等電源控制器管理是否打開或關閉對應的 RF 電源 720、722 及 724，且若打開一電源、至何電源設定。在一實施例中，RF 電源 120 之頻率係 400KHz。在另一實施例中，頻率係在從 400KHz 到 2KHz 的範圍中，而在又另一實施

例中，頻率係在從 100KHz 到 10MHz 的範圍中。在某些操作中，三個下 RF 電源係不同時打開，其允許上 RF 具有較高頻率。在一實施例中，為避免腔室中共振，RF 電源 120 的頻率係不同於在底部之頻率 f_1 - f_3 。

【0082】 在一實施例中，腔室中之壓力具有 20mTorr 與 60mTorr 之間的值。在另一實施例中，上 RF 電源之電壓可在幾百伏之範圍內(例如，100V 至 2000V 或更多)，且下 RF 電源可具有多達 6000V 或更多之電壓。在一實施例中，電壓係 1000V。在另一實施例中，上 RF 電源之電壓具有 100V 及 600V 之間的值，且下 RF 電源之電壓具有 1000V 及 6000V 之間的值。上腔室及下腔室中的壓力可具有 10mTorr 及 500mTorr 之間的值。在一實施例中，腔室操作於 15mTorr 之壓力。

【0083】 應注意圖 7 中舉例所顯示之實施例係示範性。其他實施例可使用不同類型的腔室、不同頻率、其他類型之基於配方對腔室配置的調整、腔室中不同壓力等。例如，在一實施例中，腔室係 CCP 電漿腔室。再者，上述半導體晶圓處理設備中之某些模組可合併成單一模組，或單一模組的功能性可由複數個模組執行。例如，在一實施例中，電源控制器 710、712 及 714 係整合於系統控制器 302 中，然而其他配置也有可能。因此圖 7 中所顯示之實施例不應解釋為排除性的或限制性的，而是示範性或舉例性的。

【0084】 根據一實施例，圖 8A 顯示用以在晶圓處理設備中處理晶圓之演算法的流程，該晶圓處理設備包含處理腔室(例如，圖 7 的腔室)之上電極及下電極。在操作 802 中，接收處理晶圓之配方。從操作 802，方法前進至其中進行檢查以決定是否啓用第一 RF 電源的操作 804，若啓用第一 RF 電源，方法前進至其中打開第一 RF 電源的操作 806，且若不啓用第一 RF 電源，方法前進至其中關閉 RF 電源的操作 808。

【0085】 在操作 810 中進行檢查以決定是否啓用第二 RF 電源。若啓用第二 RF 電源，方法前進至其中打開第二 RF 電源的操作 812，且若不啓用第二 RF 電源，方法前進至其中關閉 RF 電源的操作 814。

【0086】 在操作 816 中進行檢查以決定是否啓用第三 RF 電源。若啓用第三 RF 電源，方法前進至其中打開第三 RF 電源的操作 818，且若不啓

用第三 RF 電源，方法前進至其中關閉 RF 電源的操作 820。

【0087】 在操作 822 中進行檢查以決定是否啓用第四 RF 電源。若啓用第四 RF 電源，方法前進至其中打開第四 RF 電源的操作 824，且若不啓用第四 RF 電源，方法前進至其中關閉 RF 電源的操作 826。

【0088】 在已打開或關閉四個 RF 電源之後，方法前進至操作 828，其中基於配方設定第一開關之位置以耦合或解耦上電極到第四 RF 電源。從操作 828，方法前進至操作 830，其中基於配方設定第二開關的位置以耦合或解耦上電極到第一共振電路。

【0089】 從操作 830，方法繼續前進至操作 832，其中基於配方設定第一開關的位置以耦合或解耦上電極到電性接地。在操作 834 中處理晶圓。

【0090】 根據一實施例(圖 3A 中，帶有可變電容 C_x 之共振電路為例)，圖 8B 顯示調整共振電路的方法。在操作 852 中，在處理腔室中激發電漿。電漿已激發之後，在操作 854 中，調整共振電路中之可變電容直到獲得上電極上之最小電壓。此可變電容的第一調整稱為粗調(Coarse tuning)。

【0091】 從操作 854，方法前進至操作 856，其中爲了在穩定的狀態下運作而再調整可變電容使上電極上的電壓偏離共振點。因爲共振電路係接近共振點，所以共振 RF 頻率之阻抗仍將非常高，但因爲任何小的阻抗變化將不導致上電極之電壓中的巨大變化，所以電路將更穩定。可變電容的第二調整稱為微調(fine tuning)。

【0092】 在粗調及微調的操作期間設定可變電容的值之後，基板係於帶有微調共振電路的腔室中受處理。

【0093】 圖 9 係用以實施在此所描述實施例之電腦系統的簡化示意圖。應了解在此所描述的方法可藉由數位處理系統執行，如習知的通用電腦系統。設計或編程爲執行單一功能的特殊目的電腦可使用於替代方案中。電腦系統包含中央處理單元(CPU)904，其透過匯流排(Bus)910 耦合至隨機存取記憶體(RAM)928、唯讀記憶體(ROM)912 及大量資料儲存裝置 914。電源及阻抗控制程式 908 存在 RAM928 中，但也可存在大量儲存裝置 914 或 ROM 912 中。

【0094】 大量儲存裝置 914 代表持久性資料儲存裝置，諸如軟式磁碟機或固定磁碟機，其可為本地的或遠端的。網路介面 930 經由網路 932 提供連線，而允許與其他的裝置通訊。應了解 CPU 904 可體現於通用處理器、特殊目的處理器或特殊編程邏輯裝置之中。輸入/輸出(I/O)介面提供與不同周邊之通訊並透過匯流排 910 連接 CPU 904、RAM 928、ROM 912 以及大量儲存裝置 914。周邊的樣本包括顯示器 918、鍵盤 922、游標控制器 924、可移除式媒體裝置 934 等。

【0095】 顯示器 918 係配置以顯示在此所描述之使用者介面。鍵盤 922、游標控制器 924、可移除式媒體裝置 934 及其他周邊係耦合至 I/O 介面 920 以傳達命令選擇中的資訊給 CPU904。應了解往返外部裝置之資料可通過 I/O 介面 920 進行通訊。實施例也可在分散式計算環境中實行，其中任務係利用經由有線或無線網路連結的遠端處理裝置執行。

【0096】 此處所描述之實施例可藉由不同的電腦系統配置實行，該配置包含手提裝置、微處理器系統、基於微處理器或可編程的消費電子產品、迷你電腦、大型電腦及其他類似者。實施例也可在分散式計算環境之中實行，其中任務係利用透過網路連結的遠端處理裝置執行。

【0097】 鑑於以上實施例，應理解實施例可使用在各種涉及儲存於電腦系統中資料之電腦實現的操作。這些操作即需要物理量的物理操控者。任何在此描述之形成實施例之一部份的操作係有用的機械操作。實施例也關於執行這些操作之裝置或設備。該設備可針對必要之目的特別地建造，例如特殊目的的電腦。當定義為特殊目的的電腦時，該電腦也可執行其他處理、程式執行或非特殊目的之一部份的日常工作，同時仍然可為特殊目的的進行操作。另外，操作可藉由通用電腦處理或藉由儲存在電腦記憶體、快取或透過網路獲得的一或更多電腦程式來選擇性激活或配置。當資料係透過網路獲得時，該資料可藉由網路上其他電腦處理，例如，計算資源的雲端。

【0098】 一或更多實施例也可製造為電腦可讀取媒體上的之電腦可讀取碼。電腦可讀取媒體係任何可儲存之後可藉由計算機系統讀取的資料

之資料儲存裝置。電腦可讀取媒體的例子包含硬碟機、網路附接儲存器(NAS)、唯讀記憶體、隨機存取記憶體、CD-ROMs、CD-Rs、CD-RWs、磁帶及其他光學的或非光學的資料儲存裝置。電腦可讀取媒體可包含分布在網路耦合計算機系統的電腦可讀取有形媒體，以使電腦可讀取碼以分佈式的方式儲存及執行。

【0099】 雖然方法操作係在特定的順序中描述，但應了解只要重疊操作之處理以想要的方式執行，其他的日常操作可在操作之間執行，或可調整操作以使其發生在些微不同的時間，或可分佈於允許在關聯於處理之不同時間間隔處理操作的發生之系統中。

【00100】 雖然已爲了清楚理解之目的詳細地描述上述之實施例，但顯而易見的，某些變更及修改可實行於所附請求項的範圍中。因此，本實施例應視爲舉例性的而不是限制性的，且本實施例不限制於在此所給定之細節，但可在所隨附請求項的範圍及均等物中進行修改。

【符號說明】

102: 電漿

104: 上電極

106: 基板

108: 下電極

110: 矽聚焦環

112: 限制環

114: 匹配網路

116: 匹配網路

118: RF 產生器

120: RF 產生器

122: 開關

124: 射頻接地電極

126: 絕緣體

- 202: 2MHz 共振電路
- 204: 27MHz 共振電路
- 206: 60MHz 共振電路
- 208: 濾波器
- 302: 上電極電源及阻抗控制器
- 304: 公式
- 908: 阻抗控制程式
- 910: 匯流排
- 912: 唯讀記憶體(ROM)
- 914: 大量資料儲存裝置
- 918: 顯示器
- 920: 輸入/輸出介面(I/O 介面)
- 922: 鍵盤
- 924: 游標控制器(滑鼠)
- 928: 隨機存取記憶體(RAM)
- 930: 網路介面
- 932: 網路
- 934: 可移除式媒體裝置

申請專利範圍

1. 一種晶圓處理設備，包含一處理腔室之一上電極及一下電極，該晶圓處理設備包含：

一第一射頻(RF)電源、一第二 RF 電源以及一第三 RF 電源，該第一、第二及第三 RF 電源耦合至該下電極；

耦合至該上電極之一第四 RF 電源，其中一雜散電容係界定於接地與該上電極之間；及

一第一共振電路，直接耦接至該上電極及直接耦接至電性接地，其中該第一共振電路包含耦接至該上電極之一電感及一可變電容，該可變電容直接連接至電性接地及直接連接至該電感，該可變電容係一調諧元件，該調諧元件可操作以改變該第一共振電路之頻率相依阻抗，其中該第一共振電路之該頻率相依阻抗在該第一 RF 電源之一頻率時係呈現最大值，其中該可變電容被調諧以基於在接地與該上電極之間之該雜散電容而設定該第一共振電路的該頻率相依阻抗。

2. 如申請專利範圍第 1 項的晶圓處理設備，更包含：

耦接於該上電極及電性接地之間之一第二共振電路，其中該第二共振電路之頻率相依阻抗在該第二 RF 電源之一頻率時係呈現最大值。

3. 如申請專利範圍第 2 項的晶圓處理設備，更包含：

耦接於該上電極及電性接地之間之一第三共振電路，其中該第三共振電路之頻率相依阻抗在該第三 RF 電源之一頻率時係呈現最大值。

4. 如申請專利範圍第 1 項的晶圓處理設備，更包含：

一系統控制器，其中該系統控制器係可操作以在晶圓處理操作期間獨立地設定該第一、第二、第三及第四 RF 電源之每一者為打開或關閉之其中之一者，且其中該系統控制器係可操作以耦合或去耦該第一共振電路至該上

電極。

5. 如申請專利範圍第 4 項的晶圓處理設備，其中該系統控制器係更可操作以耦合或去耦該上電極至電性接地。

6. 如申請專利範圍第 1 項的晶圓處理設備，其中該晶圓處理設備係根據包含下列者之一配置而加以配置：

該第一 RF 電源可設定於 60MHz 之頻率；

該第二 RF 電源可設定於 27MHz 之頻率；

該第三 RF 電源可設定於 2MHz 之頻率；及

該第四 RF 電源可設定於 400KHz 之頻率。

7. 如申請專利範圍第 1 項的晶圓處理設備，其中該頻率相依阻抗係計算如下：

$$\frac{j \frac{1}{\omega C_s} (L\omega - \frac{1}{\omega C_x})}{\frac{1}{\omega C_s} - (L\omega - \frac{1}{\omega C_x})},$$

其中 L 為該電感之阻抗，C_s 為該雜散電容，C_x 為該可變電容的電容。

8. 如申請專利範圍第 7 項的晶圓處理設備，更包含：

一系統控制器，用以設定該可變電容之電容值以使得該頻率相依阻抗在該第一 RF 電源之該頻率時具有該最大值。

9. 一種晶圓處理設備，包含一處理腔室的一上電極及一下電極，該晶圓處理設備包含：

一第一射頻(RF)電源、一第二 RF 電源、一第三 RF 電源以及一第四 RF 電源，該第一、第二及第三 RF 電源耦合至該下電極，其中一雜散電容係界定於接地與該上電極之間；

一第一共振電路，直接耦接至該上電極及直接耦接至電性接地，其中該第一共振電路包含耦接至該上電極之一電感及一可變電容，該可變電容直接連接至電性接地及直接連接至該電感，該可變電容係一調諧元件，該調諧元件可操作以改變該第一共振電路之頻率相依阻抗，其中該第一共振電路之該頻率相依阻抗在該第一 RF 電源之一頻率時係呈現最大值，其中該可變電容被調諧以基於在接地與該上電極之間之該雜散電容而設定該第一共振電路的該頻率相依阻抗；及

一第一開關、一第二開關及一第三開關，該第一開關係可操作以耦合該上電極至該第四 RF 電源，該第二開關係可操作以耦合該上電極至該第一共振電路，並且該第三開關係可操作以耦合該上電極至一第一電壓。

10. 如申請專利範圍第 9 項的晶圓處理設備，其中該第一 RF 電源之頻率為 60MHz，其中該第二 RF 電源之頻率為 27MHz，其中該第三 RF 電源之頻率為 2MHz，且其中該第四 RF 電源之頻率為 400KHz。

11. 如申請專利範圍第 9 項的晶圓處理設備，更包含：

一第一電源控制器，可操作以基於處理晶圓之配方啟動該第一 RF 電源。

12. 如申請專利範圍第 9 項的晶圓處理設備，更包含：

一系統控制器，可操作以設定該第一、第二、第三及第四 RF 電源之功率位準。

13. 如申請專利範圍第 9 項的晶圓處理設備，其中該第四 RF 電源之頻率係在從 0.1 到 10MHz 的範圍中。

14. 如申請專利範圍第 9 項的晶圓處理設備，更包含：

一系統控制器，用以設定該可變電容之電容值以使得該頻率相依阻抗在該

第一 RF 電源之該頻率時具有該最大值，其中該頻率相依阻抗係計算如下：

$$\frac{j\frac{1}{\omega C_s}(L\omega - \frac{1}{\omega C_x})}{\frac{1}{\omega C_s} - (L\omega - \frac{1}{\omega C_x})},$$

其中 L 為該電感之阻抗，C_s 為該雜散電容，C_x 為該可變電容的電容。

15. 一種晶圓處理設備，包含一處理腔室的一上電極及一下電極，該晶圓處理設備包含：

一第一射頻(RF)電源、一第二 RF 電源、一第三 RF 電源以及一第四 RF 電源，該第一、第二及第三 RF 電源耦合至該下電極，其中一雜散電容係界定於接地與該上電極之間；

一第一共振電路，直接耦接至該上電極及直接耦接至電性接地，其中該第一共振電路包含耦接至該上電極之一電感及一可變電容，該可變電容直接連接至電性接地及直接連接至該電感，該可變電容係一調諧元件，該調諧元件可操作以改變該第一共振電路之頻率相依阻抗，其中該第一共振電路之該頻率相依阻抗在該第一 RF 電源之一頻率時係呈現最大值，其中該可變電容被調諧以基於在接地與該上電極之間之該雜散電容而設定該第一共振電路的該頻率相依阻抗；

一第二共振電路，其中該第二共振電路之頻率相依阻抗在該第二 RF 電源之一頻率時係呈現最大值；及

一第一開關、一第二開關、一第三開關及一第四開關，該第一開關係可操作以耦合該上電極至該第四 RF 電源，該第二開關係可操作以耦合該上電極至該第一共振電路，該第三開關係可操作以耦合該上電極至一第一電壓，該第四開關可操作以耦合該上電極至該第二共振電路。

16. 如申請專利範圍第 15 項的晶圓處理設備，更包含：

一第三共振電路；及

可操作以耦合該上電極至該第三共振電路之一第五開關。

17. 如申請專利範圍第 15 項的晶圓處理設備，更包含：

一系統控制器，用以設定該可變電容之電容值以使得該頻率相依阻抗在該第一 RF 電源之該頻率時具有該最大值，其中該頻率相依阻抗係計算如下：

$$\frac{j\frac{1}{\omega C_s}(L\omega - \frac{1}{\omega C_x})}{\frac{1}{\omega C_s} - (L\omega - \frac{1}{\omega C_x})},$$

其中 L 為該電感之阻抗， C_s 為該雜散電容， C_x 為該可變電容的電容。

圖式

三極體電漿腔室

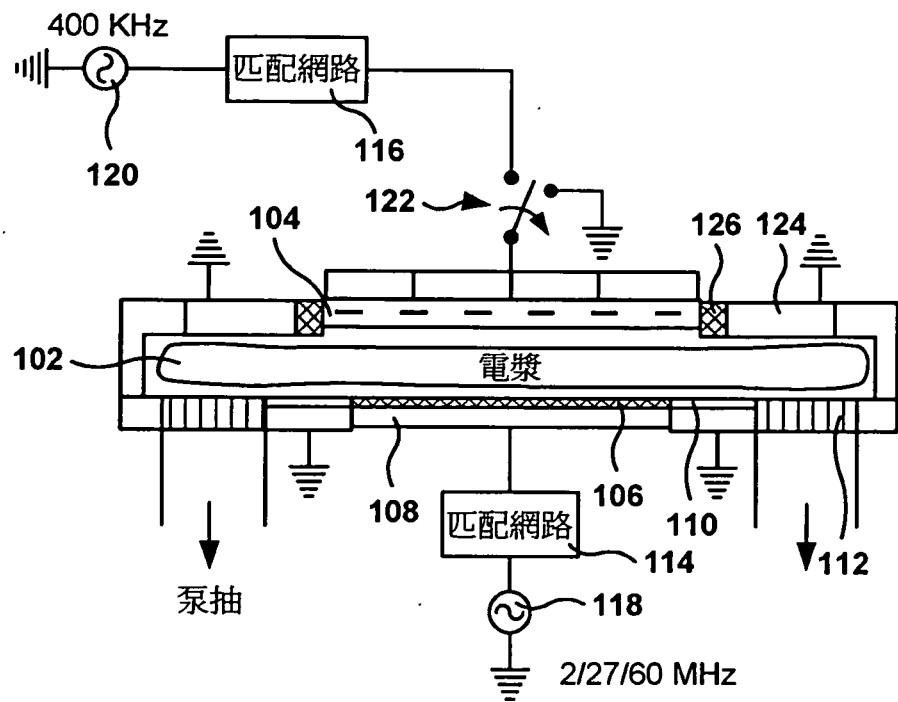


圖 1

三共振電路

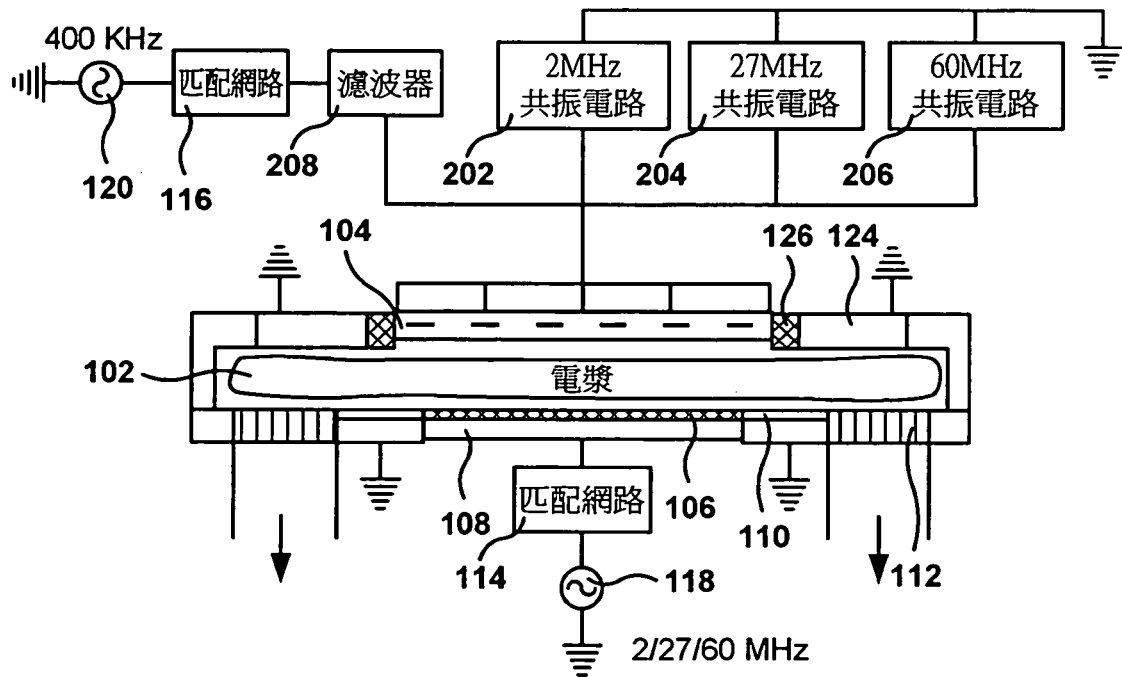


圖 2A

三共振電路及上電極無電源

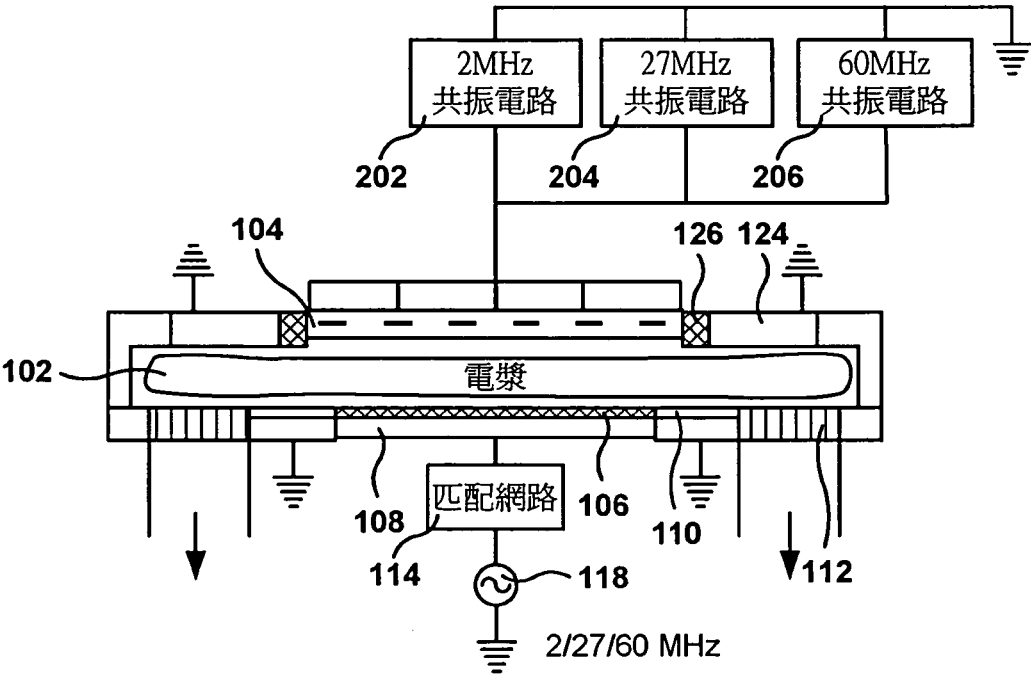


圖 2B

一共振電路

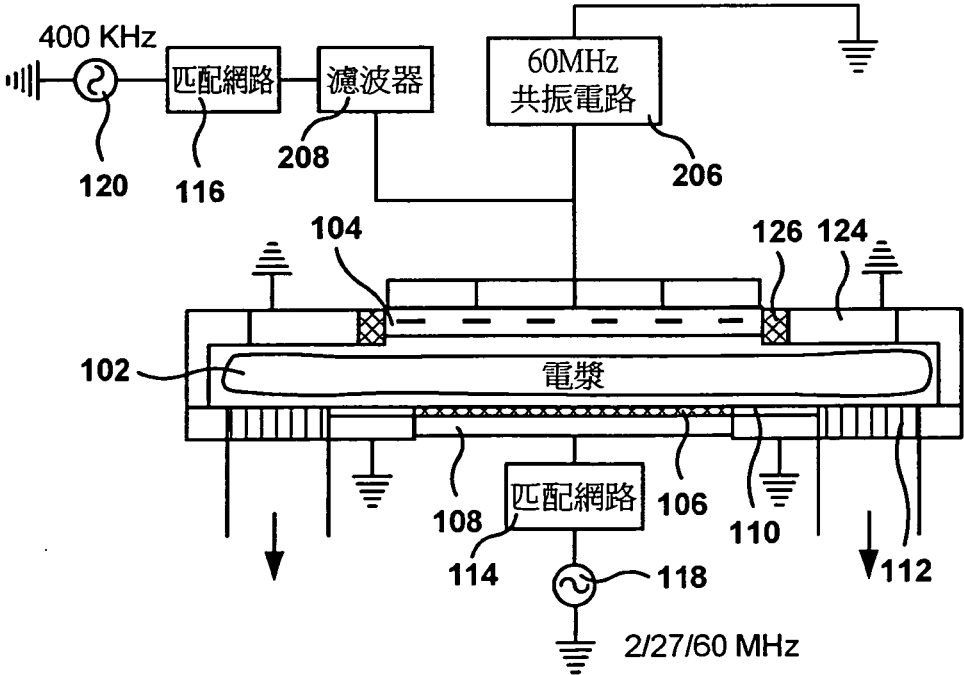


圖 2C

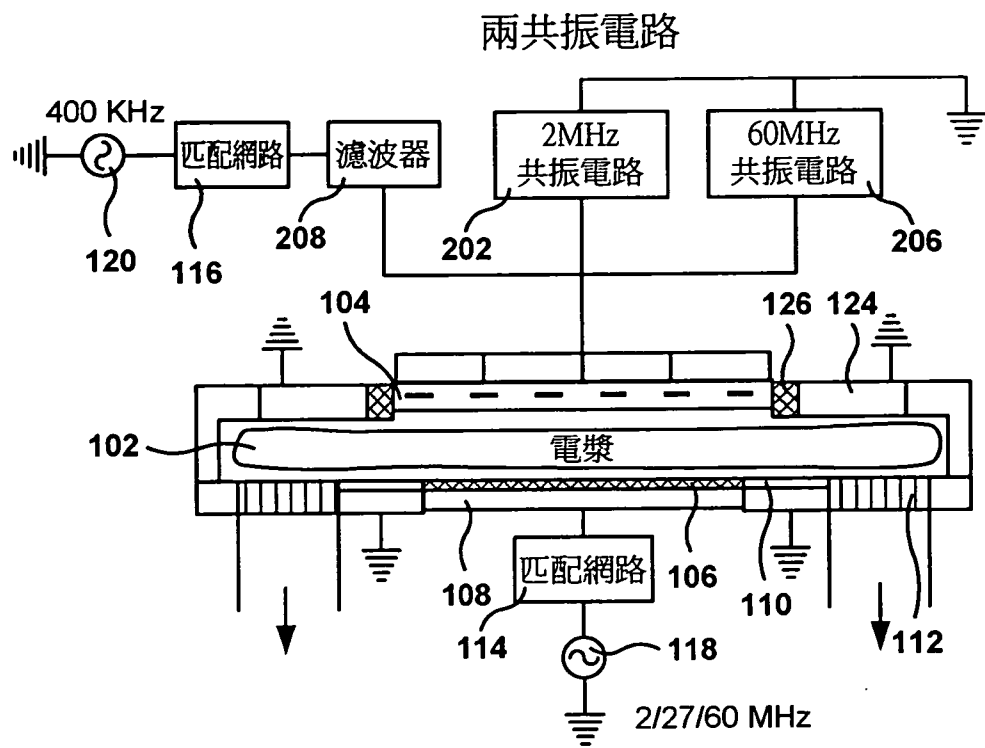


圖 2D

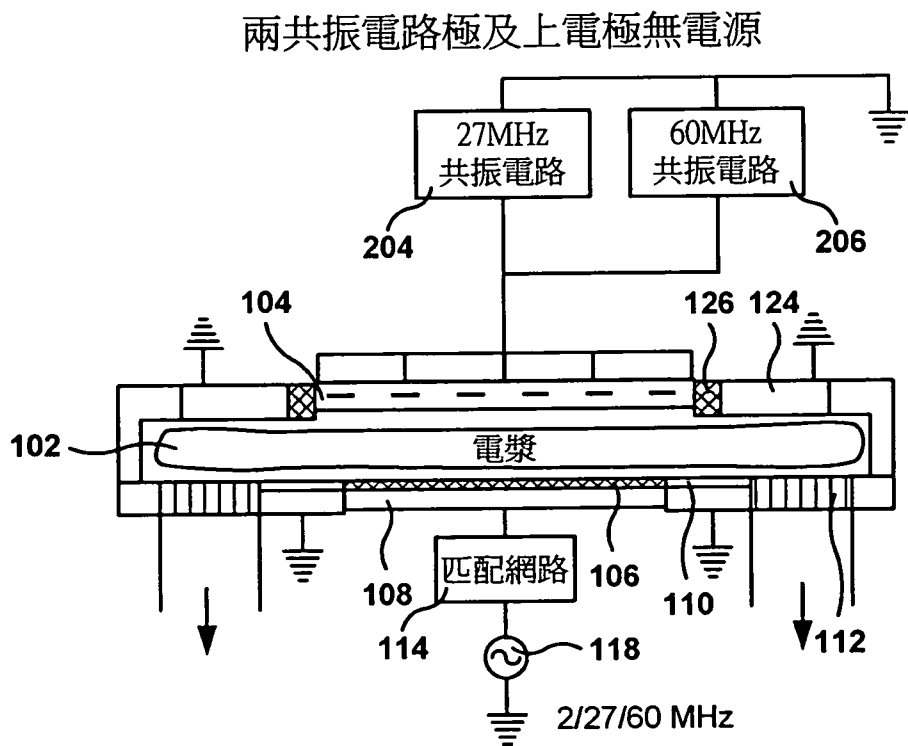


圖 2E

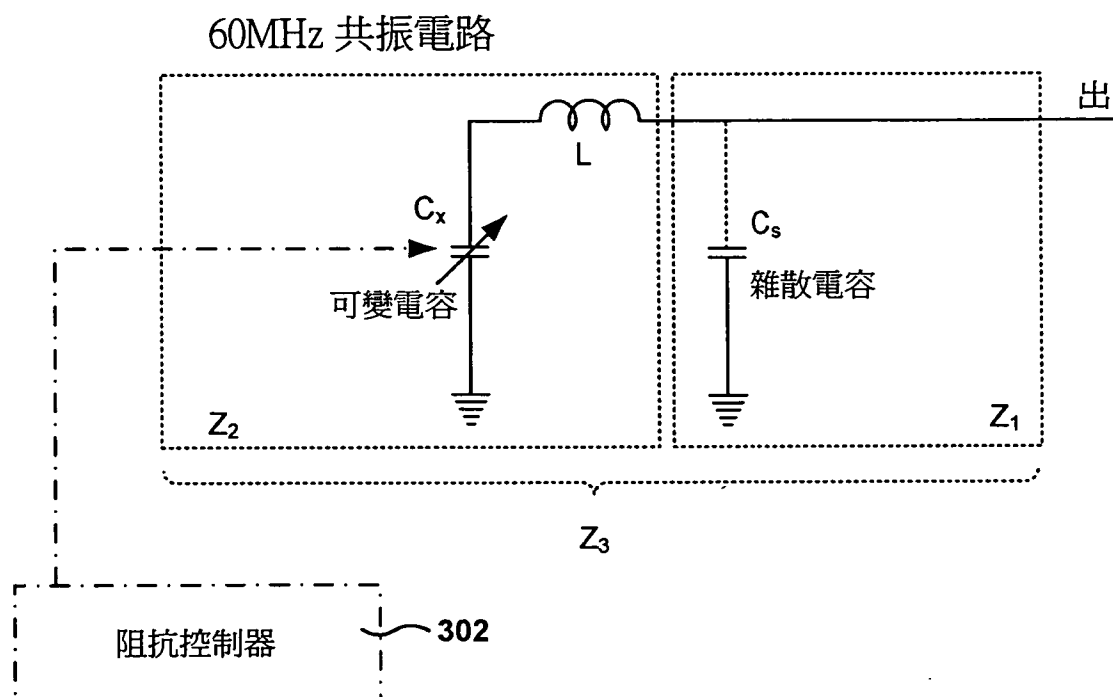


圖 3A

$$Z_1 = -j \frac{1}{\omega C_s}$$

$$Z_2 = jL\omega - j \frac{1}{\omega C_x}$$

$$Z_3 = \frac{Z_1 Z_2}{Z_1 + Z_2} = \frac{-j \frac{1}{\omega C_s} \left(jL\omega - j \frac{1}{\omega C_x} \right)}{-j \frac{1}{\omega C_s} + j \left(L\omega - \frac{1}{\omega C_x} \right)} = \frac{j \frac{1}{\omega C_s} \left(L\omega - \frac{1}{\omega C_x} \right)}{\frac{1}{\omega C_s} - \left(L\omega - \frac{1}{\omega C_x} \right)}$$

分母為零時之共振 = 0 ($Z_3 \rightarrow \infty$)

圖 3B

利用 60MHz 共振電路之離子密度

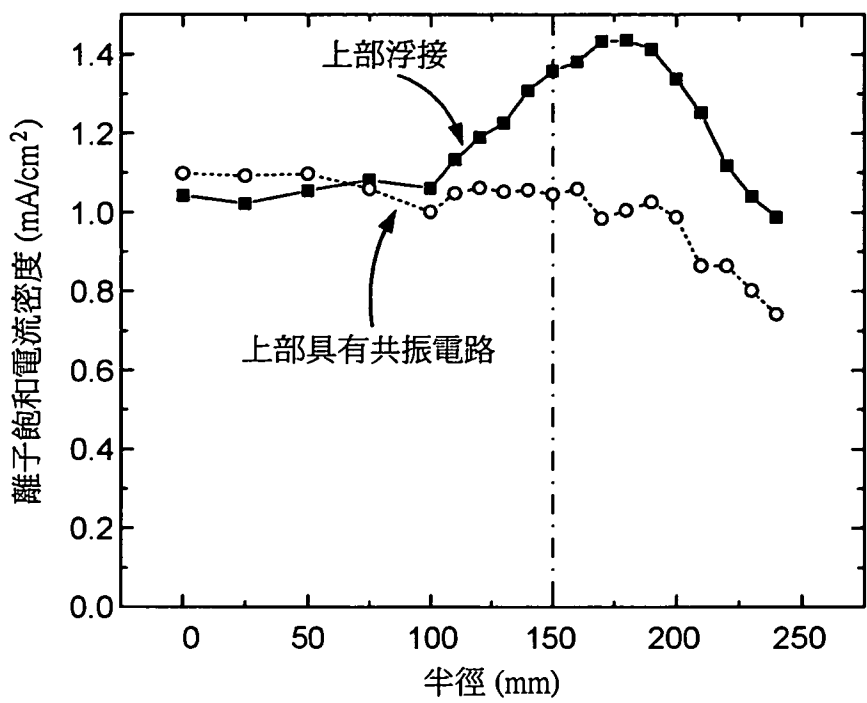


圖 4A

利用 60MHz 共振電路的蝕刻率

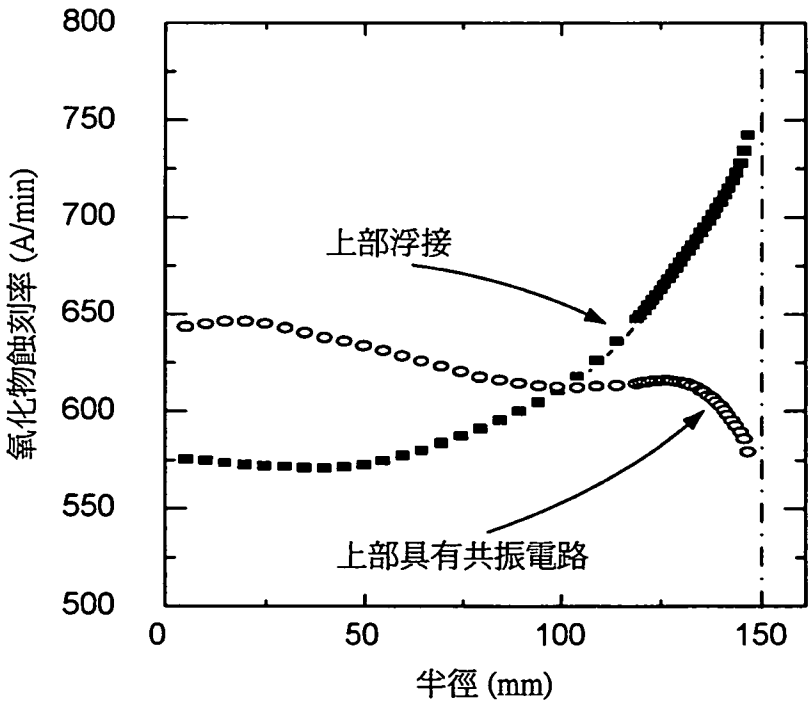


圖 4B

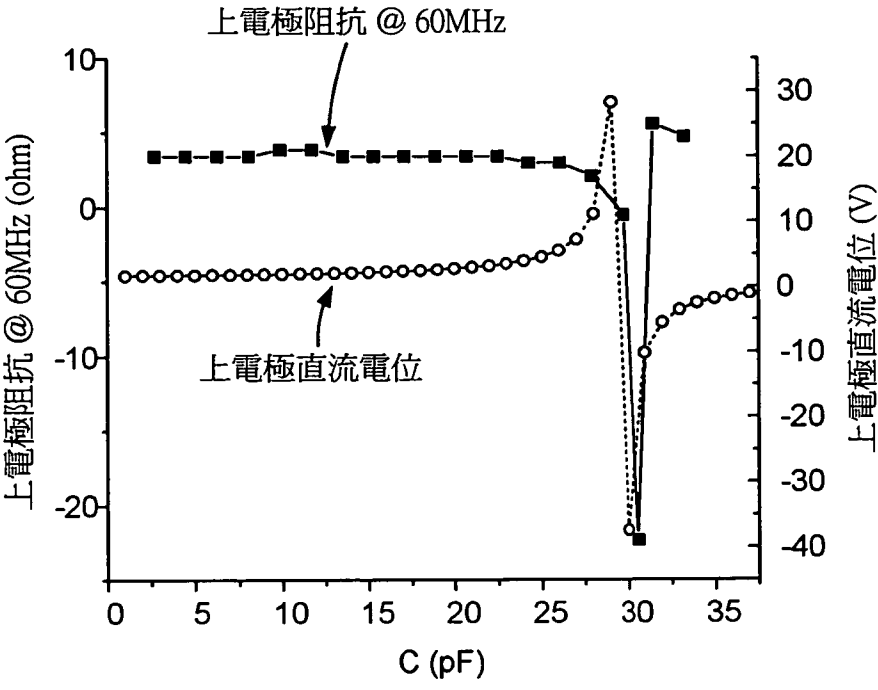


圖 4C

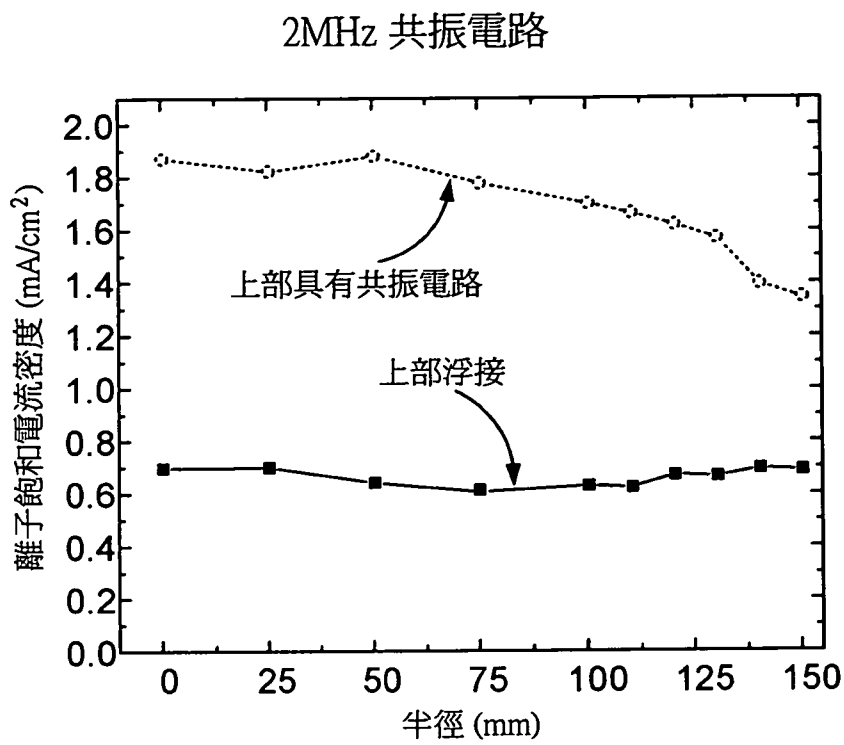


圖 5A

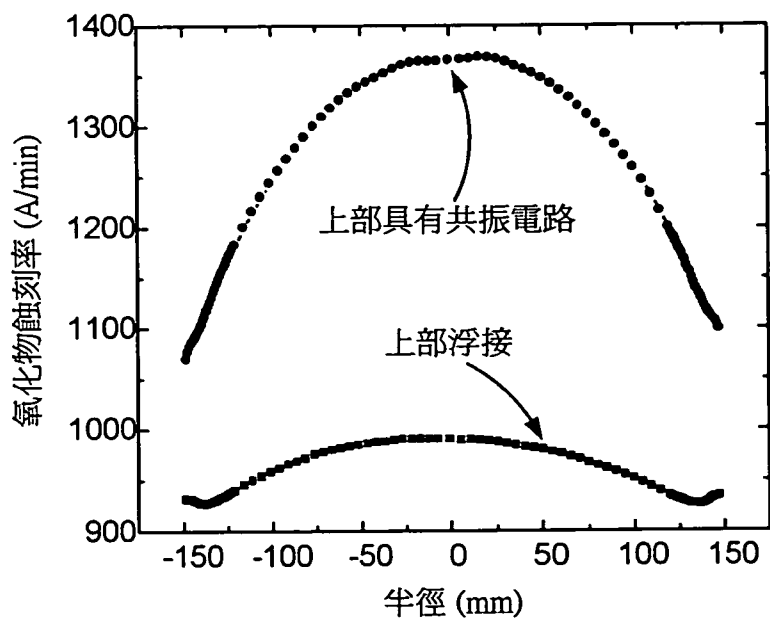


圖 5B

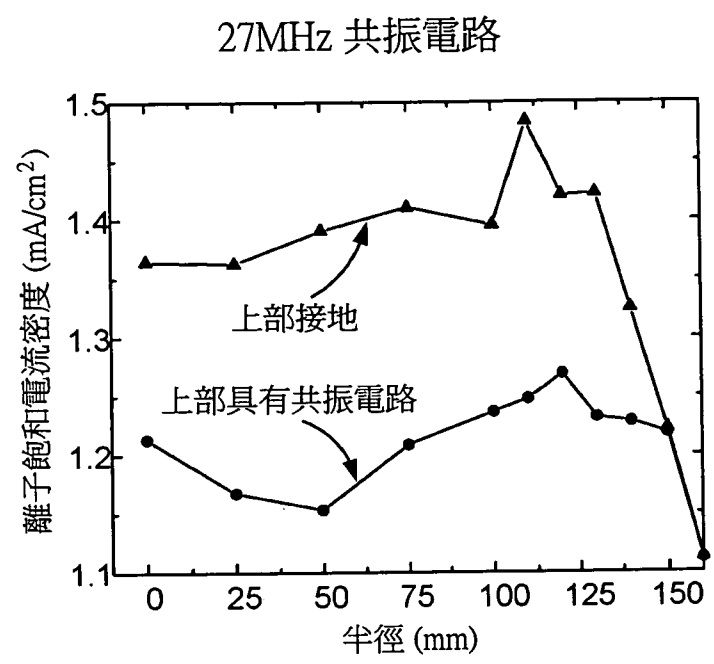


圖 6A

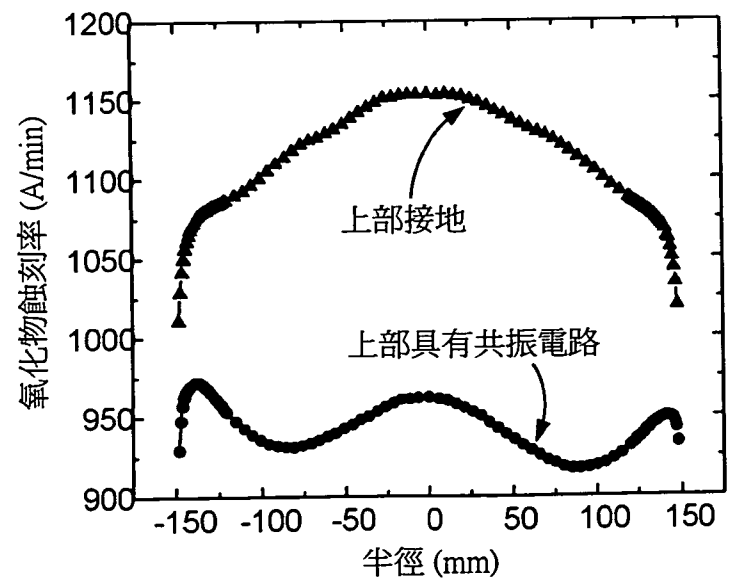


圖 6B

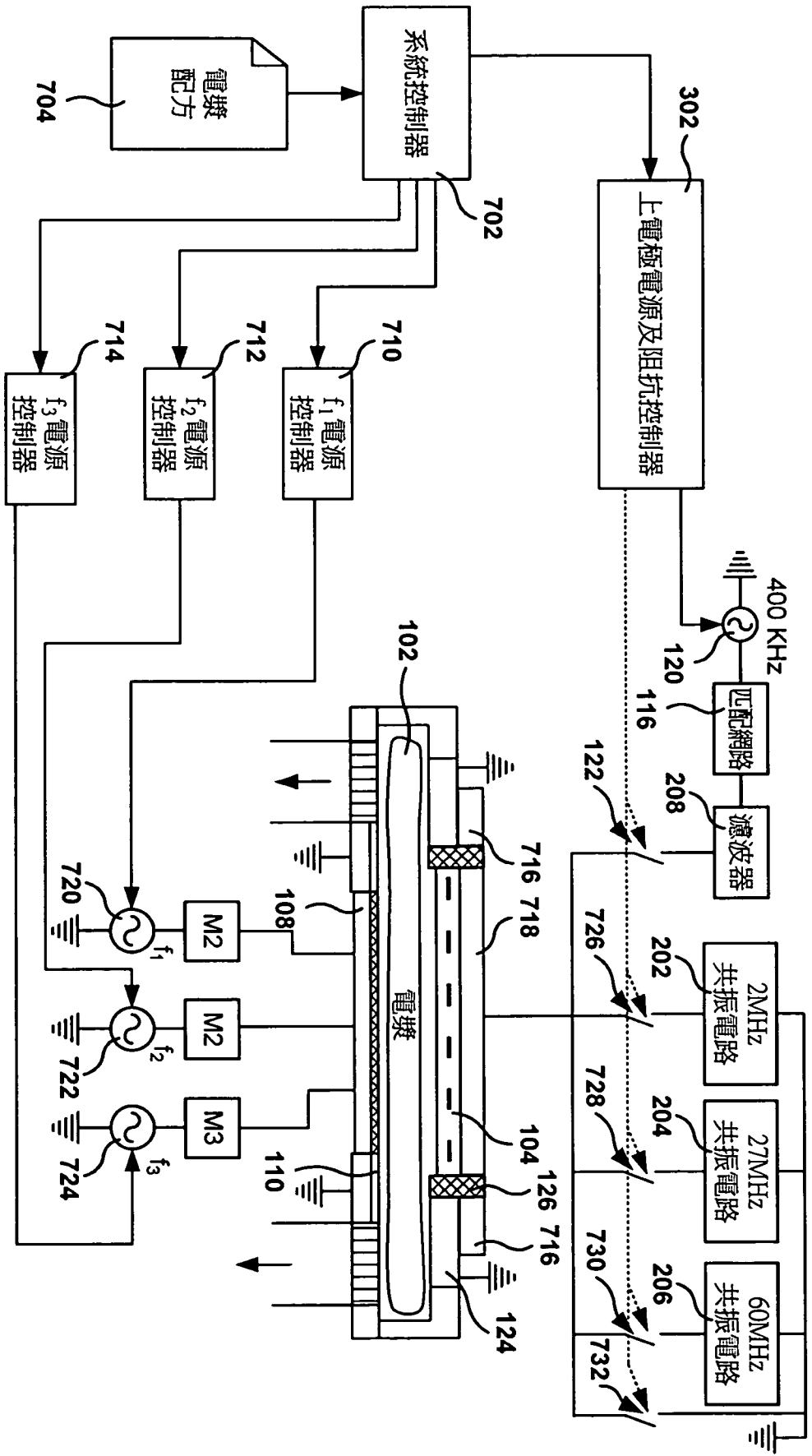


圖 7

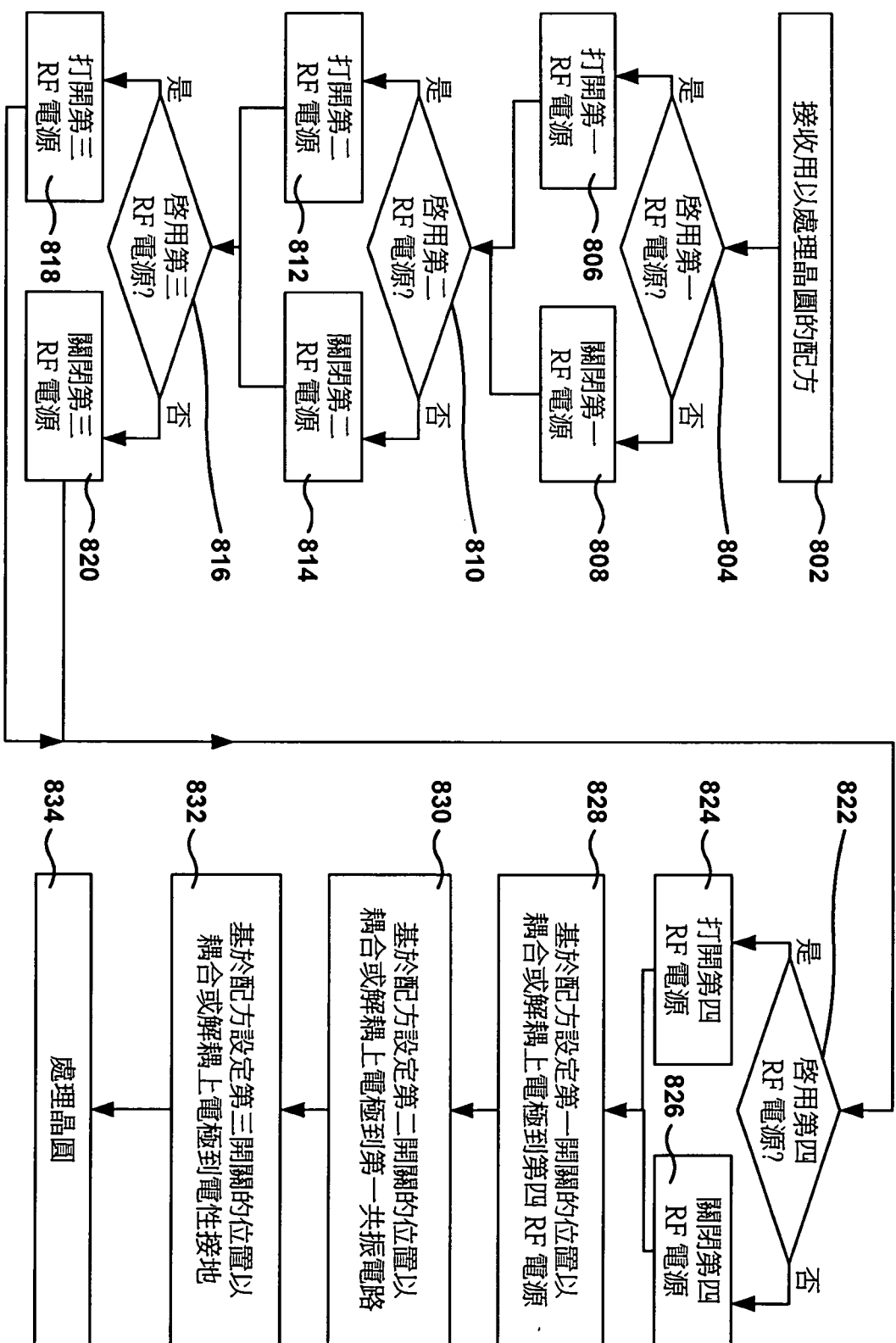


圖 8A

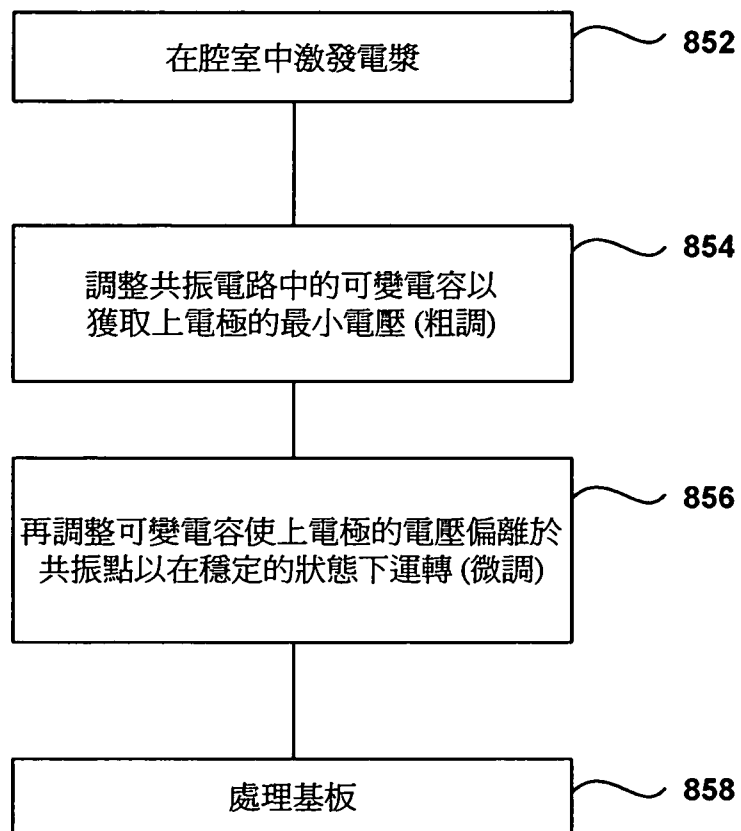


圖 8B

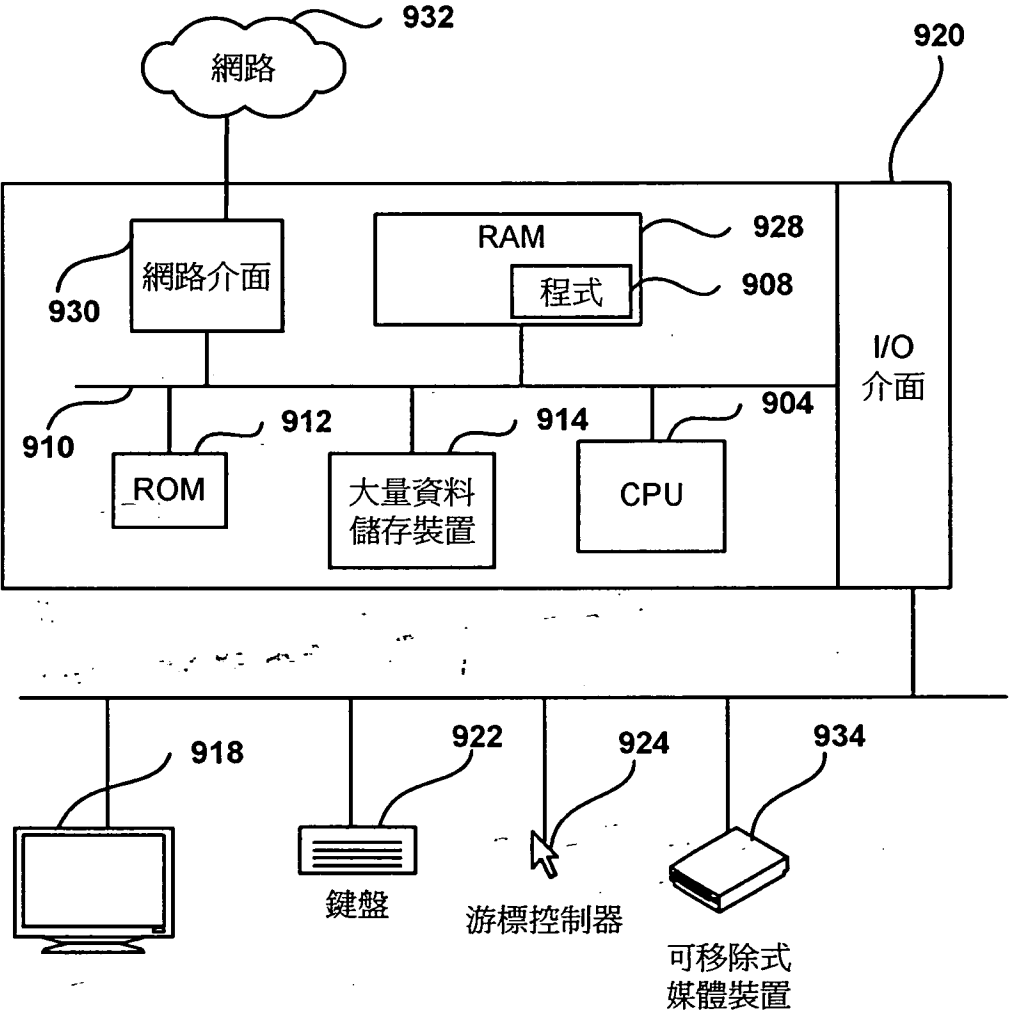


圖 9