

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年10月20日(20.10.2022)



(10) 国際公開番号

WO 2022/219964 A1

(51) 国際特許分類:

G03B 11/00 (2021.01) G02B 5/20 (2006.01)
H01L 27/146 (2006.01) G02B 5/30 (2006.01)
H04N 5/369 (2011.01)

(21) 国際出願番号: PCT/JP2022/009423

(22) 国際出願日: 2022年3月4日(04.03.2022)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2021-069278 2021年4月15日(15.04.2021) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014

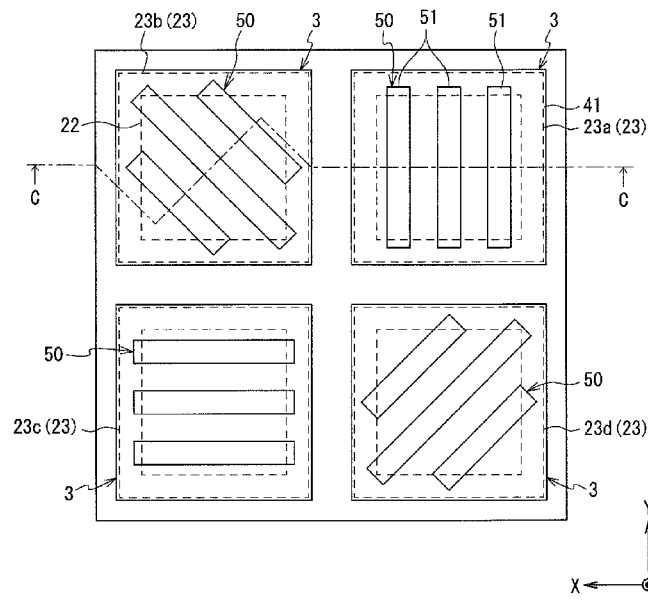
神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 櫛田 優太(KUSHIDA Yuta); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 水田 恭平(MIZUTA Kyohei); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 戸田 淳(TODA Atsushi); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

(74) 代理人: 田中 秀 ▲ て つ ▼, 外 (TANAKA Hidetetsu et al.); 〒1056032 東京都港区虎ノ門四

(54) Title: LIGHT DETECTION DEVICE AND ELECTRONIC APPARATUS

(54) 発明の名称: 光検出装置および電子機器



(57) Abstract: To provide a light detection device capable of compensating for a decrease in sensitivity. A light detection device comprising: a semiconductor layer having a photoelectric conversion region; and a plurality of optical elements that are arranged in a base material, each has a groove-shaped opening portion that penetrates the base material in the thickness direction, and has a polarizing surface along the arrangement direction of the opening portion to supply light to the photoelectric conversion region, wherein the opening portions are arranged so as to be aligned in the longitudinal

丁目3番1号 城山トラストタワー32階 特許
業務法人日栄国際特許事務所 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

direction and separated in the lateral direction, each optical element includes a first region in which the opening portions are arranged in the first direction and a second region in which the opening portions are arranged in a second direction different from the first direction, a light incident surface of the semiconductor layer has a plurality of uneven portions, an uneven portion of a first photoelectric conversion region, which is a photoelectric conversion region that overlaps the first region in plan view, includes a plurality of recesses arranged along a direction forming a first angle with the first direction or a groove extending along said direction, and an uneven portion of a second photoelectric conversion region, which is a photoelectric conversion region that overlaps the second region in plan view, includes a plurality of recesses arranged along a direction forming a first angle with the second direction or a groove extending along said direction.

(57) 要約: 感度低下を補うことができる光検出装置を提供する。光検出装置は、光電変換領域を有する半導体層と、母材に複数配列され母材を厚み方向に貫通する溝状開口部を有し開口部の配列方向に沿う偏光面を有する光を光電変換領域に供給する光学素子とを備え、開口部同士は長手方向を揃えて且つ短手方向に離間して配列され、光学素子は開口部が第1方向に配列された第1領域と開口部が第1方向とは異なる第2方向に配列された第2領域とを含み、半導体層の光入射面は凹凸部を複数有し、平面視で第1領域に重なっている光電変換領域である第1光電変換領域の凹凸部は第1方向と第1角度をなす方向に沿って配列された複数の凹部又は当該方向に沿って延在する溝を含み、平面視で第2領域に重なっている光電変換領域である第2光電変換領域の凹凸部は第2方向と第1角度をなす方向に沿って配列された複数の凹部又は当該方向に沿って延在する溝を含む。

明 細 書

発明の名称： 光検出装置および電子機器

技術分野

[0001] 本技術（本開示に係る技術）は、光検出装置および電子機器に関し、特に、ワイヤグリッド偏光子等の光学素子を有する光検出装置および電子機器に関する。

背景技術

[0002] ワイヤグリッド偏光子（Wire Grid Polarizer, WGP）が設けられた撮像素子を複数有する撮像装置が、例えば、特許文献1から周知である。撮像素子に設けられた光電変換部に含まれ、入射した光に基づき電流を生成する光電変換領域は、例えば、CCD素子（Charge Coupled Device：電荷結合素子）やCMOS（Complementary Metal Oxide Semiconductor：相補性金属酸化膜半導体）イメージセンサから成る。ワイヤグリッド偏光子は、光電変換部の光入射面側に配設され、例えば、帯状の光反射層、絶縁層及び光吸収層が、複数、離間して並置されて成る。

先行技術文献

特許文献

[0003] 特許文献1：特開2012-238632号公報

発明の概要

発明が解決しようとする課題

[0004] ワイヤグリッド偏光子は、消光軸光である偏光と透過軸光である偏光との中の透過軸光である偏光のみを透過する。そのため、光検出装置がワイヤグリッド偏光子を備える場合、光検出装置に入射した光の中の透過軸光である偏光のみが光電変換領域に供給されていた。そのため、ワイヤグリッド偏光子を有する光検出装置は、ワイヤグリッド偏光子を有さない光検出装置に比べて、光量が減る分、感度の低下は避けられなかった。

[0005] 本技術は、感度低下を補うことができる光検出装置及び電子機器を提供す

ることを目的とする。

課題を解決するための手段

[0006] 本技術の一態様に係る光検出装置は、光電変換領域を有する半導体層と、母材及び上記母材に複数配列され上記母材を厚み方向に貫通する溝状の開口部を有し、上記開口部の配列方向に沿った偏光面を有する光を選択し、選択した光を上記光電変換領域に供給し、平面視で上記光電変換領域に重なるように配置された光学素子と、を備え、上記開口部同士は長手方向を揃えて且つ短手方向に離間して配列されていて、上記光学素子は、上記開口部が第1方向に配列された第1領域と、上記開口部が上記第1方向とは異なる第2方向に配列された第2領域と、を含み、上記半導体層の上記光入射面は、凹凸部を複数有し、平面視で上記第1領域に重なっている上記光電変換領域である第1光電変換領域が有する上記凹凸部である第1凹凸部は、上記第1方向と第1角度をなす方向に沿って配列された複数の凹部又は当該方向に沿って延在する溝を含み、平面視で上記第2領域に重なっている上記光電変換領域である第2光電変換領域が有する上記凹凸部である第2凹凸部は、上記第2方向と上記第1角度をなす方向に沿って配列された複数の凹部又は当該方向に沿って延在する溝を含む。

[0007] 本技術の他の態様に係る電子機器は、上記光検出装置と、上記光検出装置に被写体からの像光を結像させる光学系と、を備える。

図面の簡単な説明

[0008] [図1]本技術の第1実施形態に係る光検出装置の一構成例を示すチップレイアウト図である。

[図2]本技術の第1実施形態に係る光検出装置の一構成例を示すブロック図である。

[図3]本技術の第1実施形態に係る光検出装置の画素の等価回路図である。

[図4]本技術の第1実施形態に係る光検出装置の画素の断面構造を示す縦断面図である。

[図5A]図4のB-B切断線に沿って断面視した時の、4つの光電変換領域の

配置、及び光電変換領域とワイヤグリッド偏光子との相対関係を示す横断面図である。

[図5B]図5 AのC－C切断線に沿って断面視した時のワイヤグリッド偏光子の一部を示す縦断面図である。

[図5C]本技術の第1実施形態に係る光検出装置のワイヤグリッド偏光子を通過する光等を説明するための概念図である。

[図6]図4のA－A切断線に沿って断面視した時の、4つの光電変換領域の配置、及び光電変換領域と凹凸部との相対関係を示す横断面図である。

[図7]凹凸部の溝の延在方向の比較例を示す図である。

[図8]量子効率と角度との関係を示す図である。

[図9A]本技術の第1実施形態に係る光検出装置の製造方法を示す工程断面図である。

[図9B]図9 Aに引き続く工程断面図である。

[図9C]図9 Bに引き続く工程断面図である。

[図9D]図9 Cに引き続く工程断面図である。

[図9E]図9 Dに引き続く工程断面図である。

[図9F]図9 Eに引き続く工程断面図である。

[図9G]図9 Fに引き続く工程断面図である。

[図9H]図9 Gに引き続く工程断面図である。

[図9I]図9 Hに引き続く工程断面図である。

[図9J]図9 Iに引き続く工程断面図である。

[図9K]図9 Jに引き続く工程断面図である。

[図10]本技術の第1実施形態の変形例1に係る光検出装置が有する凹凸部の平面図である。

[図11]本技術の第1実施形態の変形例2に係る光検出装置が有する凹凸部の平面図である。

[図12]本技術の第1実施形態の変形例3に係る光検出装置が有する凹凸部の平面図である。

[図13]本技術の第1実施形態の変形例4に係る光検出装置が有する凹凸部の平面図である。

[図14]本技術の第2実施形態に係る光検出装置が有する凹凸部の平面図である。

[図15]本技術の第2実施形態の変形例1に係る光検出装置が有する凹凸部の平面図である。

[図16]本技術の第2実施形態の変形例2に係る光検出装置が有する凹凸部の平面図である。

[図17]本技術の第2実施形態の変形例3に係る光検出装置が有する凹凸部の平面図である。

[図18A]本技術の第2実施形態の変形例4に係る光検出装置が有する画素の断面構造を示す縦断面図である。

[図18B]図18AのA-A切断線に沿って断面視した時の、4つの光電変換領域の配置、及び光電変換領域と凹凸部との相対関係を示す横断面図である。

[図19]本技術の第2実施形態の変形例4の他の形態に係る光検出装置が備える凹凸部と光電変換領域との間の相対関係を示す横断面図である。

[図20]本技術の第3実施形態に係る光検出装置の画素の断面構造を示す縦断面図である。

[図21]図20のB-B切断線に沿って断面視した時の、光電変換領域とワイヤグリッド偏光子との相対関係を示す横断面図である。

[図22]図20のA-A切断線に沿って断面視した時の、光電変換領域と凹凸部との相対関係を示す横断面図である。

[図23]本技術の第4実施形態に係る電子機器の概略構成を示す図である。

発明を実施するための形態

[0009] 以下、本技術を実施するための好適な形態について図面を参照しながら説明する。なお、以下に説明する実施形態は、本技術の代表的な実施形態の一例を示したものであり、これにより本技術の範囲が狭く解釈されることはない。

[0010] 以下の図面の記載において、同一又は類似の部分には同一又は類似の符号を付している。ただし、図面は模式的なものであり、厚みと平面寸法との関係、各層の厚みの比率等は現実のものとは異なることに留意すべきである。したがって、具体的な厚みや寸法は以下の説明を参酌して判断すべきものである。又、図面相互間においても互いの寸法の関係や比率が異なる部分が含まれていることはもちろんである。

[0011] また、以下に示す第1～第4の実施の形態は、本技術の技術的思想を具体化するための装置や方法を例示するものであって、本技術の技術的思想は、構成部品の材質、形状、構造、配置等を下記のものに特定するものでない。本技術の技術的思想は、特許請求の範囲に記載された請求項が規定する技術的範囲内において、種々の変更を加えることができる。

[0012] 説明は以下の順序で行う。

1. 第1実施形態
2. 第2実施形態
3. 第3実施形態
4. 第4実施形態

[0013] [第1実施形態]

この第1実施形態では、裏面照射型のCMOS (Complementary Metal Oxide Semiconductor) イメージセンサである光検出装置に本技術を適用した一例について説明する。

[0014] <<光検出装置の全体構成>>

まず、光検出装置1の全体構成について説明する。図1に示すように、本技術の第1実施形態に係る光検出装置1は、平面視したときの二次元平面形状が方形状の半導体チップ2を主体に構成されている。すなわち、光検出装置1は、半導体チップ2に搭載されている。この光検出装置1は、図23に示すように、光学系（光学レンズ）102を介して被写体からの像光（入射光106）を取り込み、撮像面上に結像された入射光106の光量を画素単位で電気信号に変換して画素信号として出力する。

[0015] 図1に示すように、光検出装置1が搭載された半導体チップ2は、互いに交差するX方向及びY方向を含む二次元平面において、中央部に設けられた方形状の画素領域2Aと、この画素領域2Aの外側に画素領域2Aを囲むようにして設けられた周辺領域2Bとを備えている。

[0016] 画素領域2Aは、例えば図23に示す光学系102により集光される光を受光する受光面である。そして、画素領域2Aには、X方向及びY方向を含む二次元平面において複数の画素3が行列状に配置されている。換言すれば、画素3は、二次元平面内で互いに交差するX方向及びY方向のそれぞれの方向に繰り返し配置されている。なお、本実施形態においては、一例としてX方向とY方向とが直交している。また、X方向とY方向との両方に直交する方向がZ方向（厚み方向）である。

[0017] 図1に示すように、周辺領域2Bには、複数のボンディングパッド14が配置されている。複数のボンディングパッド14の各々は、例えば、半導体チップ2の二次元平面における4つの辺の各々の辺に沿って配列されている。複数のボンディングパッド14の各々は、半導体チップ2を外部装置と電気的に接続する際に用いられる入出力端子である。

[0018] <ロジック回路>

図2に示すように、半導体チップ2は、垂直駆動回路4、カラム信号処理回路5、水平駆動回路6、出力回路7及び制御回路8などを含むロジック回路13を備えている。ロジック回路13は、電界効果トランジスタとして、例えば、nチャネル導電型のMOSFET（Metal Oxide Semiconductor Field Effect Transistor）及びpチャネル導電型のMOSFETを有するCMOS（Complementary MOS）回路で構成されている。

[0019] 垂直駆動回路4は、例えばシフトレジスタによって構成されている。垂直駆動回路4は、所望の画素駆動線10を順次選択し、選択した画素駆動線10に画素3を駆動するためのパルスを供給し、各画素3を行単位で駆動する。即ち、垂直駆動回路4は、画素領域2Aの各画素3を行単位で順次垂直方向に選択走査し、各画素3の光電変換素子が受光量に応じて生成した信号電

荷に基づく画素3からの画素信号を、垂直信号線11を通してカラム信号処理回路5に供給する。

[0020] カラム信号処理回路5は、例えば画素3の列毎に配置されており、1行分の画素3から出力される信号に対して画素列毎にノイズ除去等の信号処理を行う。例えばカラム信号処理回路5は、画素固有の固定パターンノイズを除去するためのCDS（Correlated Double Sampling：相関2重サンプリング）及びAD（Analog Digital）変換等の信号処理を行う。カラム信号処理回路5の出力段には水平選択スイッチ（図示せず）が水平信号線12との間に接続されて設けられる。

[0021] 水平駆動回路6は、例えばシフトレジスタによって構成されている。水平駆動回路6は、水平走査パルスのカラム信号処理回路5に順次出力することによって、カラム信号処理回路5の各々を順番に選択し、カラム信号処理回路5の各々から信号処理が行われた画素信号を水平信号線12に出力させる。

[0022] 出力回路7は、カラム信号処理回路5の各々から水平信号線12を通して順次に供給される画素信号に対し、信号処理を行って出力する。信号処理としては、例えば、バッファリング、黒レベル調整、列ばらつき補正、各種デジタル信号処理等を用いることができる。

[0023] 制御回路8は、垂直同期信号、水平同期信号、及びマスタクロック信号に基づいて、垂直駆動回路4、カラム信号処理回路5、及び水平駆動回路6等の動作の基準となるクロック信号や制御信号を生成する。そして、制御回路8は、生成したクロック信号や制御信号を、垂直駆動回路4、カラム信号処理回路5、及び水平駆動回路6等に出力する。

[0024] <画素>

図3は、画素3の一構成例を示す等価回路図である。画素3は、光電変換素子PDと、この光電変換素子PDで光電変換された信号電荷を蓄積（保持）する電荷蓄積領域（フローティングディフュージョン：Floating Diffusion）FDと、この光電変換素子PDで光電変換された信号電荷を電荷蓄積領

域FDに転送する転送トランジスタTRと、を備えている。また、画素3は、電荷蓄積領域FDに電氣的に接続された読出し回路15を備えている。

[0025] 光電変換素子PDは、受光量に応じた信号電荷を生成する。光電変換素子PDはまた、生成された信号電荷を一時的に蓄積（保持）する。光電変換素子PDは、カソード側が転送トランジスタTRのソース領域と電氣的に接続され、アノード側が基準電位線（例えばグラウンド）と電氣的に接続されている。光電変換素子PDとしては、例えばフォトダイオードが用いられている。

[0026] 転送トランジスタTRのドレイン領域は、電荷蓄積領域FDと電氣的に接続されている。転送トランジスタTRのゲート電極は、画素駆動線10（図2参照）のうちの転送トランジスタ駆動線と電氣的に接続されている。

[0027] 電荷蓄積領域FDは、光電変換素子PDから転送トランジスタTRを介して転送された信号電荷を一時的に蓄積して保持する。

[0028] 読出し回路15は、電荷蓄積領域FDに蓄積された信号電荷を読み出し、信号電荷に基づく画素信号を出力する。読出し回路15は、これに限定されないが、画素トランジスタとして、例えば、増幅トランジスタAMPと、選択トランジスタSELと、リセットトランジスタRSTと、を備えている。これらのトランジスタ（AMP、SEL、RST）は、例えば、酸化シリコン膜（SiO₂膜）からなるゲート絶縁膜と、ゲート電極と、ソース領域及びドレイン領域として機能する一対の主電極領域と、を有するMOSFETで構成されている。また、これらのトランジスタとしては、ゲート絶縁膜が窒化シリコン膜（Si₃N₄膜）、或いは窒化シリコン膜及び酸化シリコン膜などの積層膜からなるMISFET（Metal Insulator Semiconductor FET）でも構わない。

[0029] 増幅トランジスタAMPは、ソース領域が選択トランジスタSELのドレイン領域と電氣的に接続され、ドレイン領域が電源線V_{dd}及びリセットトランジスタのドレイン領域と電氣的に接続されている。そして、増幅トランジスタAMPのゲート電極は、電荷蓄積領域FD及びリセットトランジスタ

R S Tのソース領域と電氣的に接続されている。

[0030] 選択トランジスタS E Lは、ソース領域が垂直信号線1 1 (V S L)と電氣的に接続され、ドレインが増幅トランジスタA M Pのソース領域と電氣的に接続されている。そして、選択トランジスタS E Lのゲート電極は、画素駆動線1 0 (図2参照)のうちの選択トランジスタ駆動線と電氣的に接続されている。

[0031] リセットトランジスタR S Tは、ソース領域が電荷蓄積領域F D及び増幅トランジスタA M Pのゲート電極と電氣的に接続され、ドレイン領域が電源線V d d及び増幅トランジスタA M Pのドレイン領域と電氣的に接続されている。リセットトランジスタR S Tのゲート電極は、画素駆動線1 0 (図2参照)のうちのリセットトランジスタ駆動線と電氣的に接続されている。

[0032] ≪光検出装置の具体的な構成≫

次に、光検出装置1の具体的な構成について、図4を用いて説明する。

[0033] <光検出装置の積層構造>

図4に示すように、光検出装置1は、互いに反対側に位置する第1の面S 1及び第2の面S 2を有する半導体層2 0を備えている。半導体層2 0は、第1導電型、例えばp型の、単結晶シリコン基板で構成されている。また、光検出装置1は、半導体層2 0の第1の面S 1側に順次積層された、層間絶縁膜3 1及び配線層3 2を含む多層配線層3 0と、支持基板3 3とを備えている。また、光検出装置1は、半導体層2 0の第2の面S 2側に順次積層された、ピニング層4 1、絶縁膜4 2 A、遮光層4 3、平坦化膜4 4、光学素子であるワイヤグリッド偏光子6 0及びマイクロレンズ(オンチップレンズ)4 5等の部材を備えている。また、光検出装置1は、後述の光電変換領域2 3に設けられた凹凸部5 0を有する。光検出装置1に入射した入射光のうち少なくとも一部は、上述の構成要素のうちでは、マイクロレンズ4 5、ワイヤグリッド偏光子6 0、平坦化膜4 4、絶縁膜4 2 A、ピニング層4 1、半導体層2 0の順番で通過する。また、半導体層2 0の第1の面S 1を素子形成面又は主面、第2の面S 2側を光入射面又は裏面と呼ぶこともある。

[0034] <ワイヤグリッド偏光子>

図5 Aは図4のB-B切断線に沿った断面構造を示す横断面図であり、図4は、図5 AのC-C切断線に沿った断面構造を示す縦断面図である。図5 Aに示すように、ワイヤグリッド偏光子60は、母材61及び母材61に複数配列され母材61を厚み方向に貫通する溝63を有し、溝63の配列方向に沿った偏光面を有する光を選択し、選択した光を光電変換領域23に供給し、平面視で光電変換領域23に重なるように配置された光学素子である。溝63は、溝状の開口部である。

[0035] 溝63は、母材61の溝形成領域62に形成されている。すなわち、母材61の溝形成領域62は、等ピッチに配列された複数の溝63を有している。溝形成領域62内において、溝63同士は長手方向を揃えて且つ短手方向に離間して配列されている。そして、溝形成領域62は、隣接する2つの溝63の間に、母材61からなる帯状導体64を有している。帯状導体64同士は長手方向を揃えて且つ短手方向に離間して等ピッチに配列されている。

[0036] ワイヤグリッド偏光子60は、溝63（帯状導体64）の配列方向が異なる複数種類の溝形成領域62を有している。例えば、ワイヤグリッド偏光子60は、溝63が第1方向に配列された第1領域と、溝63が第1方向とは異なる第2方向に配列された第2領域と、を含んでいる。図5 Aは、例えばワイヤグリッド偏光子60が四種類の溝形成領域62（溝形成領域62 a, 62 b, 62 c, 62 d）を有する例を示している。溝形成領域62 aの溝63（帯状導体64）の配列方向は、X方向に沿った方向である。溝形成領域62 bの溝63（帯状導体64）の配列方向は、X方向に対して45度の方向に沿った方向である。溝形成領域62 cの溝63（帯状導体64）の配列方向は、X方向に対して90度の方向に沿った方向である。溝形成領域62 dの溝63（帯状導体64）の配列方向は、X方向に対して135度の方向に沿った方向である。ここでは、一例として、第1領域が溝形成領域62 aであり、第2領域が溝形成領域62 bであるとして説明する。そして、図5 Aに示すように、溝形成領域62 bに設けられた溝63の配列方向（第2

方向)は、溝形成領域62aに設けられた溝63の配列方向(第1方向)とは異なる方向である。なお、溝63(帯状導体64)の配列方向を区別する必要が無い場合は、溝形成領域62a, 62b, 62c, 62dを区別せず、単に溝形成領域62と呼ぶ。

[0037] また、ワイヤグリッド偏光子60は、平面視で光電変換領域23に重なるように配置されている。より具体的には、ワイヤグリッド偏光子60は、平面視で溝形成領域62が光電変換領域23に重なるように配置されている。また、図4に示すように、厚み方向(Z方向)において、ワイヤグリッド偏光子60は半導体層20と重なっていない。

[0038] 図5Cに示すように、溝63(帯状導体64)の配列ピッチP0は、入射する電磁波の実効波長よりも有意に小さく設けられている。ワイヤグリッド偏光子60は、入射光のうち、帯状導体64に平行な偏光La(消光軸光)を反射し、帯状導体64に垂直な偏光Lb(透過軸光)を透過する。したがって、特定の方向の光のみを透過する偏光子として機能する。上述の四種類の溝形成領域62a, 62b, 62c, 62dは、溝63が互いに異なる方向に配列されており、互いに異なる方向の偏光を透過させる。また、ワイヤグリッド偏光子60は、樹脂偏光子と比較して、高い消光比、高い耐熱性、広い波長域に対応可能といった特徴を備える。ワイヤグリッド偏光子60は、透過偏光ロスを抑えるために反射率の高い金属材料を含んでいる。

[0039] 母材61は、後述する光反射層64aを構成する材料、絶縁層64bを構成する材料、及び光吸収層64cを構成する材料を含む。より具体的には、母材61は、これらの材料からなる膜が積層されたものを含む。これらの材料のうち、光反射層64aを構成する材料が最も光電変換領域23寄りに設けられている。また、光反射層64aを構成する材料及び光吸収層64cを構成する材料は、金属からなる。

[0040] 図5Bに示すように、帯状導体64は、光反射層64aと、絶縁層64bと、光吸収層64cとをその順で積層した構成を有する。光反射層64aは、平坦化膜44の絶縁膜42A側の面と反対側の面に積層されている。さら

に、帯状導体 64 は、積層された光反射層 64 a、絶縁層 64 b、及び光吸収層 64 c の外周に保護層 64 d を有している。

[0041] 光反射層 64 a は、入射光を反射するものである。この光反射層 64 a は、導電性を有する金属により構成することができる。ここで、光反射層 64 a を構成する金属として、アルミニウム (Al)、銀 (Ag)、金 (Au)、銅 (Cu)、白金 (Pt)、モリブデン (Mo)、クロム (Cr)、チタン (Ti)、ニッケル (Ni)、タングステン (W)、鉄 (Fe)、シリコン (Si)、ゲルマニウム (Ge)、テルル (Te)、タンタル (Ta) 等の金属材料や、これらの金属を含む合金材料を挙げることができる。

[0042] 光吸収層 64 c は、入射光を吸収するものである。光吸収層 64 c を構成する材料として、消衰係数 k が零でない、即ち、光吸収作用を有する金属材料や合金材料、具体的には、アルミニウム (Al)、銀 (Ag)、金 (Au)、銅 (Cu)、モリブデン (Mo)、クロム (Cr)、チタン (Ti)、ニッケル (Ni)、タングステン (W)、鉄 (Fe)、シリコン (Si)、ゲルマニウム (Ge)、テルル (Te)、錫 (Sn) 等の金属材料や、これらの金属を含む合金材料を挙げることができる。また、 FeSi_2 (特に $\beta\text{-FeSi}_2$)、 MgSi_2 、 NiSi_2 、 BaSi_2 、 CrSi_2 、 CoSi_2 等のシリサイド系材料を挙げることができる。特に、光吸収層 64 c を構成する材料として、アルミニウム又はその合金、あるいは、 $\beta\text{-FeSi}_2$ や、ゲルマニウム、テルルを含む半導体材料を用いることで、可視光域で高コントラスト (適切な消光比) を得ることができる。尚、可視光以外の波長帯域、例えば赤外域に偏光特性を持たせるためには、光吸収層 64 c を構成する材料として、銀 (Ag)、銅 (Cu)、金 (Au) 等を用いることが好ましい。これらの金属の共鳴波長が赤外域近辺にあるからである。

[0043] 絶縁層 64 b は、例えば、酸化シリコン膜により構成される絶縁物である。この絶縁層 64 b は、光反射層 64 a および光吸収層 64 c の間に配置されている。

[0044] 保護層 64 d は、順に積層された光反射層 64 a、絶縁層 64 b および光

吸収層 64 c を保護するものである。この保護層 64 d は、例えば、酸化シリコン膜により構成することができる。

[0045] また、ワイヤグリッド偏光子 60 は、帯状導体 64 の平坦化膜 44 側の端部とは反対側の端部側に積層された平坦化膜 65 を備える。平坦化膜 65 は、例えば、酸化シリコン膜により構成することができる。

[0046] <光電変換領域>

図 6 は図 4 の A-A 切断線に沿った断面構造を示す横断面図であり、図 4 の半導体層 20 の部分は図 6 の C-C 切断線に沿った断面構造を示す縦断面図である。図 4 及び図 6 に示すように、半導体層 20 は、分離領域 42 で区画された島状の光電変換領域（素子形成領域）23 を有している。この光電変換領域 23 は、画素 3 毎に設けられている。なお、画素 3 の数は、図 6 に限定されるものではない。分離領域 42 は、これに限定されないが、例えば、半導体層 20 に分離溝 24 を形成し、この分離溝 24 内に絶縁膜を埋め込んだトレンチ構造である。

[0047] 図 4 に示すように、光電変換領域 23 は、第 1 導電型、例えば p 型の半導体領域（ウエル領域）21 と、ウエル領域 21 の内部に埋設された、第 2 導電型、例えば n 型の半導体領域（光電変換部）22 とを含む。そして、図 3 に示した光電変換素子 PD は、光電変換領域 23 に構成されている。光電変換領域 23 は、入射した光を光電変換し、信号電荷を生成する。

[0048] 図 5 A に示すように、光電変換領域 23 のうち、平面視で溝形成領域 62 a に重なる光電変換領域を、他の光電変換領域と区別するために光電変換領域 23 a と呼ぶ。同様に、光電変換領域 23 のうち、平面視で溝形成領域 62 b に重なる光電変換領域を光電変換領域 23 b と呼び、平面視で溝形成領域 62 c に重なっている光電変換領域を光電変換領域 23 c と呼び、平面視で溝形成領域 62 d に重なっている光電変換領域を光電変換領域 23 d と呼ぶ。これら光電変換領域 23 a, 23 b, 23 c, 23 d を区別する必要が無い場合には、単に光電変換領域 23 と呼ぶ。

[0049] <凹凸部>

光電変換領域 23 のワイヤグリッド偏光子 60 側は、凹凸部 50 を有する。換言すると、光電変換領域 23 の光学素子側は、凹凸部 50 をなしている。凹凸部 50 は、溝 51 を有する。より具体的には、溝 51 は、第 2 の面 S2 から半導体層 20 の厚み方向に凹んだ溝である。凹凸部 50 は、このような溝 51 を複数有している。図 4 及び図 6 は、凹凸部 50 が溝 51 を 3 つ有する例を示している。

[0050] また、図 4 に示すように、厚み方向（Z 方向）において、ワイヤグリッド偏光子 60 は凹凸部 50 と重なっていない。ワイヤグリッド偏光子 60 を通過した透過軸光の一部は、光電変換領域 23 に入射する際に凹凸部 50 により回折され、光電変換領域 23 内を斜めに進む。そのため、回折された光の光路長が長くなり、光電変換領域 23 においてより多くの光が吸収される。

[0051] 光電変換領域 23 a の凹凸部 50 は、溝形成領域 62 a に設けられた溝 63 の配列方向と 90 度をなす方向（すなわち溝 63 の延在方向）に沿って延在する溝 51 を含む。また、光電変換領域 23 b の凹凸部 50 は、溝形成領域 62 b に設けられた溝 63 の配列方向と 90 度をなす方向（すなわち溝 63 の延在方向）に沿って延在する溝 51 を含む。さらに、光電変換領域 23 c の凹凸部 50 は、溝形成領域 62 c に設けられた溝 63 の配列方向と 90 度をなす方向（すなわち溝 63 の延在方向）に沿って延在する溝 51 を含む。そして、光電変換領域 23 d の凹凸部 50 は、溝形成領域 62 d に設けられた溝 63 の配列方向と 90 度をなす方向（すなわち溝 63 の延在方向）に沿って延在する溝 51 を含む。

[0052] このように、ワイヤグリッド偏光子 60 が溝 63 の配列方向が異なる複数種類の溝形成領域 62 を有している場合において、画素間で溝形成領域 62 の種類が異なっても、凹凸部 50 の溝 51 の延在方向が溝 63 の配列方向に対して常に一定の角度（第 1 角度＝90 度）をなすように凹凸部 50（溝 51）を設けている。

[0053] ここで、溝 63 の延在方向と溝 51 の延在方向との関係について、図 7 に示す比較例を参照しながら説明する。図 7 は、光電変換領域 23 a の凹凸部

50に含まれる溝51が、溝形成領域62aに設けられた溝63の配列方向と0度をなす方向（すなわち溝63の延在方向と90度をなす方向）に沿って延在している場合を示す。そして、図6に示す光電変換領域23aと、図7に示す光電変換領域23aと、凹凸部50を設けていない光電変換領域との3つの場合で、半導体層による光の吸収を示す量子効率をシミュレーションにより求めた。その結果、図6に示す光電変換領域23aの量子効率は、凹凸部50を設けていない光電変換領域23の量子効率より、約17パーセント高くなった。また、図7に示す光電変換領域23aの量子効率は、凹凸部50を有さない光電変換領域23の量子効率より、約8パーセント高くなった。

[0054] このシミュレーションにより、凹凸部50を設ける場合の方が、設けない場合より量子効率が高くなる、すなわち光の吸収量が増えることが分かる。また、量子効率は、凹凸部50の溝51とワイヤグリッド偏光子60の溝63との相対的な位置関係に依存することが分かる。より具体的には、溝51が、溝63の配列方向と90度をなす方向（すなわち溝63の延在方向と0度をなす方向）に沿って延在している場合の方が、溝63の配列方向と0度をなす方向（すなわち溝63の延在方向と90度をなす方向）に沿って延在している場合より、量子効率が大きい。そこで、全ての画素3において、溝51の延在方向を、ワイヤグリッド偏光子60の溝63の配列方向に対して常に一定の角度（第1角度）とすることで、画素間に感度差が生じることを抑えることが出来る。

[0055] さらに、溝51と溝63との角度を変えてシミュレーションを行ったところ、溝51が、溝63の配列方向と90度をなす方向（すなわち溝63の延在方向と0度をなす方向）に沿って延在している場合に、量子効率が最も高くなった。

[0056] 図8は、溝63の延在方向と溝51の延在方向との間の角度 θ （deg）を変化させた場合の量子効率（QE）の変化を示す図である。図8では、溝63の延在方向と溝51の延在方向とが一致している場合、すなわち角度 θ

が0度の場合（第1角度＝90度）の量子効率（ QE_{0deg} ）を1とした場合の量子効率、すなわち QE / QE_{0deg} を示している。 $-10度 \leq \theta \leq +10度$ の範囲であれば、量子効率の低下率は0.24パーセント内になる。また、 $-5度 \leq \theta \leq +5度$ の範囲であれば、量子効率の低下率は0.06パーセント内になる。

[0057] <ピニング層>

半導体層20の多層配線層30側の面とは反対側の面（第2の面S2）には、ピニング層41が堆積されている。より具体的には、ピニング層41は、第2の面S2と分離溝24の内壁とを含む領域に堆積されている。凹凸部50に堆積されたピニング層41は、凹凸部50の形状に沿った形状をしている。より具体的には、凹凸部50に堆積されたピニング層41は、溝51の形状に沿った形状をしている。

[0058] ピニング層41は、半導体層20との界面部分において正電荷（ホール）蓄積領域が形成されて暗電流の発生が抑制されるように、負の固定電荷を有する高誘電体を用いて形成されている。負の固定電荷を有するようにピニング層41を形成することで、その負の固定電荷によって、半導体層20との界面に電界が加わるので、正電荷蓄積領域が形成される。

[0059] ピニング層41は、例えば、酸化ハフニウム（ HfO_2 ）を用いて形成される。また、二酸化ジルコニウム（ ZrO_2 ）、酸化タンタル（ Ta_2O_5 ）などを用いて、ピニング層41を形成してもよい。

[0060] <絶縁膜>

ピニング層41の半導体層20側の面とは反対側の面には、例えばCVD法等により、絶縁膜42Aが堆積されている。絶縁膜42Aは、例えば酸化シリコン膜である。ピニング層41を介して凹凸部50に堆積された絶縁膜42Aは、凹凸部50の窪み、例えば溝51の窪みを埋めて平坦化するように堆積されている。

[0061] また、ピニング層41を介して分離溝24内に堆積された絶縁膜42Aは、分離溝24内を埋めて平坦化するように堆積されている。絶縁膜42Aの

うち、分離溝 2 4 内にピンニング層 4 1 を介して堆積された部分は、隣接する光電変換領域 2 3 同士の間を区画する分離領域 4 2 を形成している。分離領域 4 2 は、絶縁膜 4 2 A を分離溝 2 4 内に埋め込んだ D T I (Deep Trench Isolation) 構造になっている。また、図示はしないが分離領域 4 2 は半導体層 2 0 を貫通するように設けられていても良い。

[0062] <遮光層>

遮光層 4 3 は、絶縁膜 4 2 A のピンニング層 4 1 側の面とは反対側の面に積層されている。より具体的には、遮光層 4 3 は、平面視で分離領域 4 2 と重なる領域に設けられている。遮光層 4 3 の材料としては、光を遮光する材料であればよく、例えば、タングステン (W)、アルミニウム (Al) 又は銅 (Cu) などを用いることができる。

[0063] <平坦化膜>

絶縁膜 4 2 A のピンニング層 4 1 側の面とは反対側の面及び遮光層 4 3 を覆うように、平坦化膜 4 4 が形成されている。平坦化膜 4 4 の材料としては、例えば、酸化シリコンを用いることができる。

[0064] <光検出装置の製造方法>

以下、図 9 A から図 9 K までを参照して、光検出装置 1 の製造方法について説明する。まず、図 9 A に示すように、半導体層 2 0 を準備する。より具体的には、半導体層 2 0 に n 型の半導体領域 2 2 を形成する。n 型の半導体領域 2 2 は、半導体層 2 0 の p 型の半導体領域 2 1 内に形成される。

[0065] ここで、その製造方法の詳細は図示していないが、図 9 A に示す半導体層 2 0 内の第 1 の面 S 1 側寄りの領域には、転送トランジスタ T R、読出し回路 1 5、及びロジック回路 1 3 等を構成するトランジスタ、電荷蓄積領域 F D 等を形成してある。そして、半導体層 2 0 の第 1 の面 S 1 側に、層間絶縁膜 3 1 と配線層 3 2 とを含む多層配線層 3 0 を積層してある。さらに、多層配線層 3 0 の半導体層 2 0 側の面とは反対側の面には、支持基板 3 3 を接合してある。

[0066] 次に、図 9 B に示すように、半導体層 2 0 の第 2 の面 S 2 側に、凹凸部 5

0を形成するためのマスクを積層する。より具体的には、半導体層20の第2の面S2側に、ハードマスク用の膜71Aを成膜する。膜71Aは、例えば酸化シリコン膜である。そして、膜71Aの上に周知のリソグラフィ技術及びエッチング技術を用いてレジストパターン72を形成する。その後、レジストパターン72をマスクとして膜71Aをエッチングし、図9Cに示すハードマスク71を形成する。

[0067] そして、図9Cに示すように、ハードマスク71の開口部71Bから露出する半導体層20をエッチングして溝51を形成する。また、これら溝51が形成されるのは、半導体層20のうち後に光電変換領域23となる部分である。換言すると、光電変換領域23に対応する部分の半導体層20に溝51を形成する。この工程により、光電変換領域23の第2の面S2側に凹凸部50が形成される。

[0068] 次に、図9Dに示すように、隣り合うn型の半導体領域22同士の間のp型の半導体領域21に、周知のリソグラフィ技術及びエッチング技術を用いて分離溝24を形成する。この工程により、光電変換領域23が島状に区画される。

[0069] そして、図9Eに示すように、半導体層20の第2の面S2にピニング層41を堆積し、加熱処理を行う。なお、この工程の前に、エッチング用のマスクは除去されている。その後、図9Fに示すように、ピニング層41の上に絶縁膜42Aを堆積する。このとき、凹凸部50の溝51及び分離溝24の内部も、絶縁膜42Aにより充填される。これにより、分離領域42が形成される。

[0070] 次に、図9Gに示すように、絶縁膜42Aの上に遮光層43を形成し、遮光層43及び絶縁膜42Aを覆うように平坦化膜44を堆積する。遮光層43は、ここでは図示を省略しているが、遮光層43を構成する材料からなる膜を絶縁膜42Aの上に成膜し、周知のリソグラフィ技術及びエッチング技術を用いて形成される。また、平坦化膜44は、ここでは図示を省略しているが、平坦化膜44を構成する材料を堆積し、その後、CMP（Chemical

Mechanical Polishing) 法などにより堆積された材料の表面を研削して平坦化することにより形成される。

[0071] そして、図9Hに示すように、光反射層64aを構成する材料からなる膜64aAと、絶縁層64bを構成する材料からなる膜64bAと、光吸収層64cを構成する材料からなる膜64cAと、を、その順で平坦化膜44の上に積層する。

[0072] 次に、膜64cAの上に、ワイヤグリッド偏光子60の帯状導体64を形成するためのマスクを形成する。より具体的には、図9Iに示すように、膜64cAの上に、ハードマスク用の膜73Aを成膜し、その上に周知のリソグラフィ技術及びエッチング技術を用いてレジストパターン74を形成する。そして、レジストパターン74をマスクとして膜73Aをエッチングし、図9Jに示すハードマスク73を形成する。膜73Aは、例えば酸化シリコン膜である。

[0073] そして、図9Jに示すように、ハードマスク73を用いて膜64aA、膜64bA、及び膜64cAをエッチングして溝63を形成し、帯状導体64ごとに光反射層64a、絶縁層64b、及び光吸収層64cを切り出す。その後、図示を省略しているが、ハードマスク73を除去し、切り出した光反射層64a、絶縁層64b、及び光吸収層64cを覆うように保護層64dを形成する。これにより、帯状導体64の形成が完了する。その後、図9Kに示すように、帯状導体64の上に平坦化膜65を成膜する。これにより、ワイヤグリッド偏光子60の形成が完了する。

[0074] そして、ワイヤグリッド偏光子60を形成した後、図示は省略するが、ワイヤグリッド偏光子60の上にマイクロレンズ45を形成し、図4に示す光検出装置1がほぼ完成する。光検出装置1は、半導体基板にスクライブライン（ダイシングライン）で区画された複数のチップ形成領域の各々に形成される。そして、この複数のチップ形成領域をスクライブラインに沿って個々に分割することにより、光検出装置1を搭載した半導体チップ2が形成される。

[0075] 《第1実施形態の主な効果》

第1実施形態の主な効果を説明する。すでに図5Cを参照して説明したように、ワイヤグリッド偏光子60は、偏光La（消光軸光）と偏光Lb（透過軸光）とのうちの偏光Lbのみを透過する。そのため、光検出装置1がワイヤグリッド偏光子60を備える場合、光検出装置1に入射した光のうちの透過軸光のみが光電変換領域23に供給されていた。すなわち、光電変換領域23に入射される光が、一方の偏光方向の光に制限されていた。そのため、ワイヤグリッド偏光子60を有する光検出装置1は、ワイヤグリッド偏光子60を有さない光検出装置1と比べて、光量が減る分、感度の低下は避けられなかった。

[0076] 本技術の第1実施形態に係る光検出装置1は、光電変換領域23の第2の面S2側が凹凸部50を有するので、ワイヤグリッド偏光子60を通過した透過軸光の一部は、光電変換領域23に入射する際に凹凸部50により回折され、光電変換領域23内を斜めに進む。そのため、回折された光の光路長が長くなり、光電変換領域23においてより多くの光が吸収される。これにより、光検出装置1は、ワイヤグリッド偏光子60を備えている場合であっても透過軸光を効率よく吸収することができ、光検出装置1の感度低下を補うことができる。

[0077] また、ワイヤグリッド偏光子60が溝63の配列方向が異なる複数種類の溝形成領域62を有している場合において、画素間で溝形成領域62の種類が異なっても、凹凸部50の溝51の延在方向が溝63の配列方向に対して常に一定の角度（第1角度）をなすように凹凸部50（溝51）を設けているので、異なる種類の溝形成領域62を有する画素同士の間で感度差が生じることを抑制できる。

[0078] さらに、本技術の第1実施形態に係る光検出装置1では、凹凸部50が、溝63の配列方向と90度をなす方向、すなわち溝63の延在方向に沿って延在しているので、量子効率が最も高くなる。これにより光電変換領域23が信号電荷を蓄積する時間を短くできるため、高フレームレートで光検出装

置 1 を動作させたい場合などに有効である。

[0079] なお、溝 5 1 の配列ピッチは、例えば光検出装置 1 に入射する光の波長に応じて決められても良い。また、凹凸部 5 0 が有する溝 5 1 の数は、画素面積によって決められても良い。

[0080] また、帯状導体 6 4 は、光反射層 6 4 a と、絶縁層 6 4 b と、光吸収層 6 4 c と、保護層 6 4 d とを有していたが、少なくとも光反射層 6 4 a を有していれば良い。また、ワイヤグリッド偏光子 6 0 はエアギャップ構造を有していたが、それ以外の構造を有していても良い。例えば、絶縁膜が溝 6 3 に埋め込まれていても良い。

[0081] また、上述の製造方法では、溝 5 1 を形成した後に分離溝 2 4 を形成していたが、分離溝 2 4 を形成した後に溝 5 1 を形成しても良い。

なお、光電変換領域 2 3 を平面視した場合において、光電変換領域 2 3 の中央部分と端部寄りの部分（分離溝 2 4 寄りの部分）とのうち、中央部分に凹凸部 5 0 の凹凸（本実施形態では溝 5 1）があることが望ましい。

[0082] [第 1 実施形態の変形例 1]

図 1 0 に示す本技術の第 1 実施形態の変形例 1 について、以下に説明する。本第 1 実施形態の変形例 1 に係る光検出装置 1 が上述の第 1 実施形態に係る光検出装置 1 と相違するのは、光電変換領域 2 3 に代えて光電変換領域 2 3 A を有する点、凹凸部 5 0 に代えて凹凸部 5 0 A を有する点、凹凸部 5 0 A の溝 5 1 が、溝形成領域 6 2 に設けられた溝 6 3 の配列方向と 0 度をなす方向（すなわち溝 6 3 の延在方向と 9 0 度をなす方向）に沿って延在している点であり、それ以外の光検出装置 1 の構成は、基本的に上述の第 1 実施形態の光検出装置 1 と同様の構成になっている。なお、すでに説明した構成要素については、同じ符号を付してその説明を省略する。

[0083] <光電変換領域>

第 1 実施形態の変形例 1 に係る光検出装置 1 は、光電変換領域 2 3 A を有する。光電変換領域 2 3 A とワイヤグリッド偏光子 6 0 との関係は第 1 実施形態の場合と同様であり、図 5 A に示す光電変換領域 2 3, 2 3 a, 2 3 b

、23c、23dを、光電変換領域23A、23Aa、23Ab、23Ac、23Adと読み替えれば良い。

[0084] <凹凸部>

光電変換領域23Aのワイヤグリッド偏光子60側は、凹凸部50Aを有する。換言すると、光電変換領域23Aの光学素子側は、凹凸部50Aをなしている。凹凸部50Aは、溝51を有する。図10は、凹凸部50が溝51を3つ有する例を示している。

[0085] 光電変換領域23Aaの凹凸部50Aは、溝形成領域62aに設けられた溝63の配列方向と0度をなす方向（すなわち溝63の延在方向と90度をなす方向）に沿って延在する溝51を含む。また、光電変換領域23Abの凹凸部50Aは、溝形成領域62bに設けられた溝63の配列方向と0度をなす方向（すなわち溝63の延在方向と90度をなす方向）に沿って延在する溝51を含む。さらに、光電変換領域23Acの凹凸部50Aは、溝形成領域62cに設けられた溝63の配列方向と0度をなす方向（すなわち溝63の延在方向と90度をなす方向）に沿って延在する溝51を含む。そして、光電変換領域23Adの凹凸部50Aは、溝形成領域62dに設けられた溝63の配列方向と0度をなす方向（すなわち溝63の延在方向と90度をなす方向）に沿って延在する溝51を含む。

[0086] このように、ワイヤグリッド偏光子60が溝63の配列方向が異なる複数種類の溝形成領域62を有している場合において、画素間で溝形成領域62の種類が異なっても、凹凸部50Aの溝51の延在方向が溝63の配列方向に対して常に一定の角度（第1角度＝0度）をなすように凹凸部50A（溝51）を設けている。

[0087] また、すでに第1実施形態で説明したように、シミュレーションを行った結果、凹凸部50Aの溝51が溝63の配列方向と0度をなす方向（すなわち溝63の延在方向と90度をなす方向）に沿って延在している場合の光電変換領域23Aの量子効率、凹凸部50を有さない光電変換領域23の量子効率より、約8パーセント高くなっている。

[0088] また、光電変換領域 2 3 A の量子効率、光電変換領域 2 3 の量子効率より低い。これは、単純に量子効率の比較では、光電変換領域 2 3 の方が、光電変換領域 2 3 A より透過軸光をより効率よく吸収することができることを示している。これは、溝 5 1 によって回折されて斜めに進む光の量が、光電変換領域 2 3 の方が光電変換領域 2 3 A より多いからであると考えられる。

[0089] ここで、隣接する画素 3 の間で透過軸光の偏光面が異なる場合、クロストークが生じると、異なる偏光面を有する光同士が混在することになる。そのため、クロストークが消光比に影響する場合がある。光電変換領域 2 3 A は、回折されて斜めに進む光の量が光電変換領域 2 3 より少ないと考えられるため、隣接した画素へのクロストークは光電変換領域 2 3 より少なくなると考えられる。すなわち、光電変換領域 2 3 A は、光電変換領域 2 3 より消光比が高くなっている。

[0090] 《第 1 実施形態の変形例 1 の主な効果》

この第 1 実施形態の変形例 1 に係る光検出装置 1 であっても、上述の第 1 実施形態に係る光検出装置 1 と同様の効果が得られる。

[0091] また、第 1 実施形態の変形例 1 に係る光検出装置 1 の光電変換領域 2 3 A は、光電変換領域 2 3 より消光比が高いので、量子効率と消光比とのうち消光比をより重視する場合には、光検出装置 1 に光電変換領域 2 3 A の構成を適用すればよい。

[0092] [第 1 実施形態の変形例 2]

図 1 1 に示す本技術の第 1 実施形態の変形例 2 について、以下に説明する。本第 1 実施形態の変形例 2 に係る光検出装置 1 が上述の第 1 実施形態に係る光検出装置 1 と相違するのは、溝 5 1 が溝形成領域 6 2 に設けられた溝 6 3 の配列方向と 4 5 度をなす方向（すなわち溝 6 3 の延在方向と 4 5 度をなす方向）に沿って延在している点であり、それ以外の光検出装置 1 の構成は、基本的に上述の第 1 実施形態の光検出装置 1 と同様の構成になっている。なお、すでに説明した構成要素については、同じ符号を付してその説明を省略する。

[0093] <光電変換領域>

第1実施形態の変形例2に係る光検出装置1は、光電変換領域23Bを有する。光電変換領域23Bとワイヤグリッド偏光子60との関係は第1実施形態の場合と同様であり、図5Aに示す光電変換領域23、23a、23b、23c、23dを、光電変換領域23B、23Ba、23Bb、23Bc、23Bdと読み替えれば良い。

[0094] <凹凸部>

光電変換領域23Bのワイヤグリッド偏光子60側は、凹凸部50Bを有する。換言すると、光電変換領域23Bの光学素子側は、凹凸部50Bをなしている。凹凸部50Bは、溝51を有する。図11は、凹凸部50が溝51を3つ有する例を示している。

[0095] 光電変換領域23Baの凹凸部50Bは、溝形成領域62aに設けられた溝63の配列方向と45度をなす方向（すなわち溝63の延在方向と45度をなす方向）に沿って延在する溝51を含む。また、光電変換領域23Bbの凹凸部50Bは、溝形成領域62bに設けられた溝63の配列方向と45度をなす方向（すなわち溝63の延在方向と45度をなす方向）に沿って延在する溝51を含む。さらに、光電変換領域23Bcの凹凸部50Bは、溝形成領域62cに設けられた溝63の配列方向と45度をなす方向（すなわち溝63の延在方向と45度をなす方向）に沿って延在する溝51を含む。そして、光電変換領域23Bdの凹凸部50Bは、溝形成領域62dに設けられた溝63の配列方向と45度をなす方向（すなわち溝63の延在方向と45度をなす方向）に沿って延在する溝51を含む。

[0096] このように、ワイヤグリッド偏光子60が溝63の配列方向が異なる複数種類の溝形成領域62を有している場合において、画素間で溝形成領域62の種類が異なっても、凹凸部50Bの溝51の延在方向が溝63の配列方向に対して常に一定の角度（第1角度＝45度）をなすように凹凸部50B（溝51）を設けている。

[0097] <第1実施形態の変形例2の主な効果>

この第1実施形態の変形例2に係る光検出装置1であっても、上述の第1実施形態に係る光検出装置1と同様の効果が得られる。

[0098] また、第1実施形態の変形例2に係る光検出装置1の光電変換領域23Bは、その量子効率、第1実施形態に係る光電変換領域23の量子効率と第1実施形態の変形例1に係る光電変換領域23Aの量子効率との間の値である。また、光電変換領域23Bは、その消光比が第1実施形態に係る光電変換領域23の消光比と第1実施形態の変形例1に係る光電変換領域23Aの消光比との間の値である。そのため、量子効率と消光比とのバランスを重視する場合には、光検出装置1に光電変換領域23Bの構成を適用すればよい。

[0099] なお、第1角度は45度に限定されず、135度であっても良い。その場合、光電変換領域23Baの溝51は、溝形成領域62aに設けられた溝63の配列方向と135度をなす方向（すなわち溝63の延在方向と45度をなす方向）に沿って延在する。また、光電変換領域23Bbの溝51は、溝形成領域62bに設けられた溝63の配列方向と135度をなす方向（すなわち溝63の延在方向と45度をなす方向）に沿って延在する。さらに、光電変換領域23Bcの溝51は、溝形成領域62cに設けられた溝63の配列方向と135度をなす方向（すなわち溝63の延在方向と45度をなす方向）に沿って延在する。そして、光電変換領域23Bdの溝51は、溝形成領域62dに設けられた溝63の配列方向と135度をなす方向（すなわち溝63の延在方向と45度をなす方向）に沿って延在する。第1角度が135度であっても、第1角度が45度の場合と同様の効果が得られる。

[0100] [第1実施形態の変形例3]

図12に示す本技術の第1実施形態の変形例3について、以下に説明する。本第1実施形態の変形例3に係る光検出装置1が上述の第1実施形態に係る光検出装置1と相違するのは、溝51が溝形成領域62に設けられた溝63の配列方向と上述した角度以外の角度をなす方向に沿って延在している点であり、それ以外の光検出装置1の構成は、基本的に上述の第1実施形態の

光検出装置 1 と同様の構成になっている。なお、すでに説明した構成要素については、同じ符号を付してその説明を省略する。

[0101] <光電変換領域>

第 1 実施形態の変形例 3 に係る光検出装置 1 は、光電変換領域 2 3 C を有する。光電変換領域 2 3 C とワイヤグリッド偏光子 6 0 との関係は第 1 実施形態の場合と同様であり、図 5 A に示す光電変換領域 2 3, 2 3 a, 2 3 b, 2 3 c, 2 3 d を、光電変換領域 2 3 C, 2 3 C a, 2 3 C b, 2 3 C c, 2 3 C d と読み替えれば良い。

[0102] <凹凸部>

光電変換領域 2 3 C のワイヤグリッド偏光子 6 0 側は、凹凸部 5 0 C を有する。換言すると、光電変換領域 2 3 C の光学素子側は、凹凸部 5 0 C をなしている。凹凸部 5 0 C は、溝 5 1 を有する。図 1 2 は、凹凸部 5 0 が溝 5 1 を 3 つ有する例を示している。この第 1 実施形態の変形例 3 では、第 1 角度は、上述の 9 0 度、0 度、4 5 度以外の任意の角度を有する。ここでは、任意の角度として、第 1 角度 = 7 0 度の場合について説明するが、この角度に限定されるわけではない。

[0103] 光電変換領域 2 3 C a の凹凸部 5 0 C は、溝形成領域 6 2 a に設けられた溝 6 3 の配列方向と 7 0 度をなす方向（すなわち溝 6 3 の延在方向と 2 0 度をなす方向）に沿って延在する溝 5 1 を含む。また、光電変換領域 2 3 C b の凹凸部 5 0 C は、溝形成領域 6 2 b に設けられた溝 6 3 の配列方向と 7 0 度をなす方向（すなわち溝 6 3 の延在方向と 2 0 度をなす方向）に沿って延在する溝 5 1 を含む。さらに、光電変換領域 2 3 C c の凹凸部 5 0 C は、溝形成領域 6 2 c に設けられた溝 6 3 の配列方向と 7 0 度をなす方向（すなわち溝 6 3 の延在方向と 2 0 度をなす方向）に沿って延在する溝 5 1 を含む。そして、光電変換領域 2 3 C d の凹凸部 5 0 C は、溝形成領域 6 2 d に設けられた溝 6 3 の配列方向と 7 0 度をなす方向（すなわち溝 6 3 の延在方向と 2 0 度をなす方向）に沿って延在する溝 5 1 を含む。

[0104] このように、ワイヤグリッド偏光子 6 0 が溝 6 3 の配列方向が異なる複数

種類の溝形成領域 6 2 を有している場合において、画素間で溝形成領域 6 2 の種類が異なっているとしても、凹凸部 5 0 C の溝 5 1 の延在方向が溝 6 3 の配列方向に対して常に一定の角度（第 1 角度）をなすように凹凸部 5 0 C（溝 5 1）を設けている。

[0105] <第 1 実施形態の変形例 3 の主な効果>

この第 1 実施形態の変形例 3 に係る光検出装置 1 であっても、上述の第 1 実施形態に係る光検出装置 1 と同様の効果が得られる。

[0106] また、この第 1 実施形態の変形例 3 では第 1 角度を任意の角度としているので、光検出装置 1 の設計に応じて最適な第 1 角度を選択できる。

[0107] [第 1 実施形態の変形例 4]

図 1 3 に示す本技術の第 1 実施形態の変形例 4 について、以下に説明する。本第 1 実施形態の変形例 4 に係る光検出装置 1 が上述の第 1 実施形態に係る光検出装置 1 と相違するのは、溝 5 1 に代えて凹部群 5 1 D を有する点であり、それ以外の光検出装置 1 の構成は、基本的に上述の第 1 実施形態の光検出装置 1 と同様の構成になっている。なお、すでに説明した構成要素については、同じ符号を付してその説明を省略する。

[0108] <光電変換領域>

第 1 実施形態の変形例 4 に係る光検出装置 1 は、光電変換領域 2 3 D を有する。光電変換領域 2 3 D とワイヤグリッド偏光子 6 0 との関係は第 1 実施形態の場合と同様であり、図 5 A に示す光電変換領域 2 3, 2 3 a, 2 3 b, 2 3 c, 2 3 d を、光電変換領域 2 3 D, 2 3 D a, 2 3 D b, 2 3 D c, 2 3 D d と読み替えれば良い。

[0109] <凹凸部>

光電変換領域 2 3 D のワイヤグリッド偏光子 6 0 側は、凹凸部 5 0 D を有する。換言すると、光電変換領域 2 3 D の光学素子側は、凹凸部 5 0 D をなしている。凹凸部 5 0 D は、凹部群 5 1 D を有する。図 1 3 は、凹凸部 5 0 D が凹部群 5 1 D を 3 つ有する例を示している。凹部群 5 1 D は、一列に配列された複数の凹部（第 1 凹部）5 1 D a を含む。複数の凹部 5 1 D a の配

列方向が、凹部群 5 1 D の延在方向に相当する。

[0110] 光電変換領域 2 3 D a の凹凸部 5 0 D は、溝形成領域 6 2 a に設けられた溝 6 3 の配列方向と 9 0 度をなす方向（すなわち溝 6 3 の延在方向）に沿って延在する凹部群 5 1 D を含む。また、光電変換領域 2 3 D b の凹凸部 5 0 D は、溝形成領域 6 2 b に設けられた溝 6 3 の配列方向と 9 0 度をなす方向（すなわち溝 6 3 の延在方向）に沿って延在する凹部群 5 1 D を含む。さらに、光電変換領域 2 3 D c の凹凸部 5 0 D は、溝形成領域 6 2 c に設けられた溝 6 3 の配列方向と 9 0 度をなす方向（すなわち溝 6 3 の延在方向）に沿って延在する凹部群 5 1 D を含む。そして、光電変換領域 2 3 D d の凹凸部 5 0 D は、溝形成領域 6 2 d に設けられた溝 6 3 の配列方向と 9 0 度をなす方向（すなわち溝 6 3 の延在方向）に沿って延在する凹部群 5 1 D を含む。

[0111] このように、ワイヤグリッド偏光子 6 0 が溝 6 3 の配列方向が異なる複数種類の溝形成領域 6 2 を有している場合において、画素間で溝形成領域 6 2 の種類が異なっている場合においても、凹凸部 5 0 D の凹部群 5 1 D の延在方向が溝 6 3 の配列方向に対して常に一定の角度（第 1 角度＝9 0 度）をなすように凹凸部 5 0 D（凹部群 5 1 D）を設けている。

[0112] ≪第 1 実施形態の変形例 4 の主な効果≫

この第 1 実施形態の変形例 4 に係る光検出装置 1 であっても、上述の第 1 実施形態に係る光検出装置 1 と同様の効果が得られる。

[0113] なお、図 1 3 に示す例では、凹部 5 1 D a の各々が正方形であるが、これに限定されず、長方形や円形であっても良い。さらに、図 1 3 に示す例では、複数の凹部 5 1 D a は同じ形状を有しているが、これに限定されず、異なる形状を有していても良い。

[0114] [第 2 実施形態]

図 1 4 に示す本技術の第 2 実施形態について、以下に説明する。本第 2 実施形態に係る光検出装置 1 が上述の第 1 実施形態に係る光検出装置 1 と相違するのは、光電変換領域 2 3 に代えて光電変換領域 2 3 E を有する点、光電変換領域 2 3 E a, 2 3 E b, 2 3 E c, 2 3 E d が同じ形状の凹凸部 5 0

Eを有する点、凹凸部50Eが異なる方向に沿って延在している溝51を有する点であり、それ以外の光検出装置1の構成は、基本的に上述の第1実施形態の光検出装置1と同様の構成になっている。なお、すでに説明した構成要素については、同じ符号を付してその説明を省略する。

[0115] <光電変換領域>

第2実施形態に係る光検出装置1は、光電変換領域23Eを有する。光電変換領域23Eとワイヤグリッド偏光子60との関係は第1実施形態の場合と同様であり、図5Aに示す光電変換領域23、23a、23b、23c、23dを、光電変換領域23E、23Ea、23Eb、23Ec、23Edと読み替えれば良い。また、図14に示すように、光電変換領域23Ea、23Eb、23Ec、23Edはすべて同じ形状の凹凸部50Eを有する。

[0116] <凹凸部>

光電変換領域23Eのワイヤグリッド偏光子60側は、凹凸部50Eを有する。換言すると、光電変換領域23Eの光学素子側は、凹凸部50Eをなしている。凹凸部50Eは、異なる方向に沿って延在している溝51を有する。

[0117] より具体的には、光電変換領域23Eaの凹凸部50Eは、溝形成領域62aに設けられた溝63の配列方向と90度をなす方向（すなわち溝63の延在方向）に沿って延在する溝51aと、溝形成領域62bに設けられた溝63の配列方向と90度をなす方向（すなわち溝63の延在方向）に沿って延在する溝51bと、溝形成領域62cに設けられた溝63の配列方向と90度をなす方向（すなわち溝63の延在方向）に沿って延在する溝51cと、溝形成領域62dに設けられた溝63の配列方向と90度をなす方向（すなわち溝63の延在方向）に沿って延在する溝51dと、の全てを有している。光電変換領域23Ebの凹凸部50E、光電変換領域23Ecの凹凸部50E、及び光電変換領域23Edの凹凸部50Eの各々についても、同様に、溝51aから溝51dまでを有する。このように、光電変換領域23Eaの凹凸部50Eと、光電変換領域23Ebの凹凸部50Eと、光電変換領

域 2 3 E c の凹凸部 5 0 E と、光電変換領域 2 3 E d の凹凸部 5 0 E とは、同じ形状を有している。なお、これら溝 5 1 a, 5 1 b, 5 1 c, 5 1 d を区別する必要が無い場合には、単に溝 5 1 と呼ぶ。

[0118] このように、凹凸部 5 0 E の各々が異なる方向に沿って延在する溝 5 1 a から溝 5 1 d までを含むので、凹凸部 5 0 E が溝形成領域 6 2 a, 6 2 b, 6 2 c, 6 2 d のうちのどの溝形成領域と重なっても、異なる種類の溝形成領域 6 2 を有する画素同士の間には感度差が生じることを同じ形状（一種類）の凹凸部 5 0 E で抑制できる。

[0119] ≪第 2 実施形態の主な効果≫

この第 2 実施形態に係る光検出装置 1 であっても、上述の第 1 実施形態に係る光検出装置 1 と同様の効果が得られる。

[0120] また、この第 2 実施形態に係る光検出装置 1 は、全ての画素 3 において共通の凹凸部 5 0 E を採用することができるので、マスクデータの作成を容易にすることができる。また、エッチング等の製造工程を、全ての画素 3 において均一にすることができる。

[0121] [第 2 実施形態の変形例 1]

図 1 5 に示す本技術の第 2 実施形態の変形例 1 について、以下に説明する。本第 2 実施形態の変形例 1 に係る光検出装置 1 が上述の第 2 実施形態に係る光検出装置 1 と相違するのは、凹凸部 5 0 F が行列状に配列された凹部 5 1 F を有する点であり、それ以外の光検出装置 1 の構成は、基本的に上述の第 2 実施形態の光検出装置 1 と同様の構成になっている。なお、すでに説明した構成要素については、同じ符号を付してその説明を省略する。

[0122] <光電変換領域>

第 2 実施形態の変形例 1 に係る光検出装置 1 は、光電変換領域 2 3 F を有する。光電変換領域 2 3 F とワイヤグリッド偏光子 6 0 との関係は第 1 実施形態の場合と同様であり、図 5 A に示す光電変換領域 2 3, 2 3 a, 2 3 b, 2 3 c, 2 3 d を、光電変換領域 2 3 F, 2 3 F a, 2 3 F b, 2 3 F c, 2 3 F d と読み替えれば良い。また、図 1 5 に示すように、光電変換領域

23F a, 23F b, 23F c, 23F dはすべて同じ形状の凹凸部50Fを有する。

[0123] <凹凸部>

光電変換領域23Fのワイヤグリッド偏光子60側は、凹凸部50Fを有する。換言すると、光電変換領域23Fの光学素子側は、凹凸部50Fをなしている。光電変換領域23F aの凹凸部50Fは、X方向及びY方向に沿って行列状に配列された凹部（第2凹部）51Fを複数有する。複数の凹部51Fは、例えば、X方向及びY方向に沿って等間隔に行列状に配列されている。光電変換領域23F bの凹凸部50F、光電変換領域23F cの凹凸部50F、及び光電変換領域23F dの凹凸部50Fの各々についても、同様に、X方向及びY方向に沿って行列状に配列された凹部51Fを複数有する。このように、光電変換領域23F aの凹凸部50Fと、光電変換領域23F bの凹凸部50Fと、光電変換領域23F cの凹凸部50Fと、光電変換領域23F dの凹凸部50Fとは、同じ形状を有している。図15は、凹部51Fが3行3列に配列された例を示しているが、これに限定されない。また、図15は、凹部51Fが正方形である例を示しているが、これに限定されない。

[0124] 行列状に配列された凹部51Fは、矢印F a, F b, F c, F dに沿って配列されていると見なすことができる。

[0125] より具体的には、矢印F aは溝形成領域62 aに設けられた溝63の配列方向と90度をなす方向（すなわち溝63の延在方向）に沿っていて、凹部51Fは矢印F aに沿って配列されていると見なすことができる。そして、矢印F bは溝形成領域62 bに設けられた溝63の配列方向と90度をなす方向（すなわち溝63の延在方向）に沿っていて、凹部51Fは矢印F bに沿って配列されていると見なすことができる。また、矢印F cは溝形成領域62 cに設けられた溝63の配列方向と90度をなす方向（すなわち溝63の延在方向）に沿っていて、凹部51Fは矢印F cに沿って配列されていると見なすことができる。さらに、矢印F dは溝形成領域62 dに設けられた

溝 6 3 の配列方向と 9 0 度をなす方向（すなわち溝 6 3 の延在方向）に沿っていて、凹部 5 1 F は矢印 F d に沿って配列されていると見なすことができる。

[0126] このように、複数の凹部 5 1 F が複数の方向に沿って延在すると見なすことができるので、凹凸部 5 0 F が溝形成領域 6 2 a, 6 2 b, 6 2 c, 6 2 d のうちのどの溝形成領域と重なっても、異なる種類の溝形成領域 6 2 を有する画素同士の間には感度差が生じることを同じ形状（一種類）の凹凸部 5 0 F で抑制できる。

[0127] ≪第 2 実施形態の変形例 1 の主な効果≫

この第 2 実施形態の変形例 1 に係る光検出装置 1 であっても、上述の第 2 実施形態に係る光検出装置 1 と同様の効果が得られる。

[0128] [第 2 実施形態の変形例 2]

図 1 6 に示す本技術の第 2 実施形態の変形例 2 について、以下に説明する。本第 2 実施形態の変形例 2 に係る光検出装置 1 が上述の第 2 実施形態に係る光検出装置 1 と相違するのは、凹凸部 5 0 G が異なる方向に沿って延在している 2 種類の溝 5 1 を有する点であり、それ以外の光検出装置 1 の構成は、基本的に上述の第 2 実施形態の光検出装置 1 と同様の構成になっている。なお、すでに説明した構成要素については、同じ符号を付してその説明を省略する。

[0129] <光電変換領域>

第 2 実施形態の変形例 2 に係る光検出装置 1 は、光電変換領域 2 3 G を有する。光電変換領域 2 3 G とワイヤグリッド偏光子 6 0 との関係は第 1 実施形態の場合と同様であり、図 5 A に示す光電変換領域 2 3, 2 3 a, 2 3 b, 2 3 c, 2 3 d を、光電変換領域 2 3 G, 2 3 G a, 2 3 G b, 2 3 G c, 2 3 G d と読み替えれば良い。また、図 1 6 に示すように、光電変換領域 2 3 G a, 2 3 G b, 2 3 G c, 2 3 G d はすべて同じ形状の凹凸部 5 0 G を有する。

[0130] <凹凸部>

光電変換領域 23 G のワイヤグリッド偏光子 60 側は、凹凸部 50 G を有する。換言すると、光電変換領域 23 G の光学素子側は、凹凸部 50 G をなしている。凹凸部 50 G は、異なる方向に沿って延在している溝 51 を有する。より具体的には、凹凸部 50 G は、Y 方向に沿って延在する溝 51 e を複数有し、X 方向に沿って延在する溝 51 f を複数有している。光電変換領域 23 G a の凹凸部 50 G、光電変換領域 23 G b の凹凸部 50 G、光電変換領域 23 G c の凹凸部 50 G、及び光電変換領域 23 G d の凹凸部 50 G は、複数の溝 51 e と複数の溝 51 f との両方を有している。

[0131] 溝 51 e は、溝形成領域 62 a に設けられた溝 63 の配列方向と 90 度をなす方向（すなわち溝 63 の延在方向）に沿って延在している。溝 51 f は、溝形成領域 62 c に設けられた溝 63 の配列方向と 90 度をなす方向（すなわち溝 63 の延在方向）に沿って延在している。なお、これら溝 51 e、51 f を区別する必要がある場合には、単に溝 51 と呼ぶ。

[0132] このように、凹凸部 50 G の各々が、異なる方向に沿って延在する 2 種類の溝 51 e、51 f を含んでいる。このように、凹凸部 50 G の各々が、異なる方向に沿って延在する少なくとも 2 種類の溝 51 を含んでいれば良い。

[0133] ≪第 2 実施形態の変形例 2 の主な効果≫

この第 2 実施形態の変形例 2 に係る光検出装置 1 であっても、上述の第 2 実施形態に係る光検出装置 1 と同様の効果が得られる。

[0134] [第 2 実施形態の変形例 3]

図 17 に示す本技術の第 2 実施形態の変形例 3 について、以下に説明する。本第 2 実施形態の変形例 3 に係る光検出装置 1 が上述の第 2 実施形態及び第 2 実施形態の変形例 2 に係る光検出装置 1 と相違するのは、凹凸部 50 H が異なる方向に沿って延在している 2 種類の溝 51 を有する点、及び 2 種類の溝 51 を 1 本ずつ有する点であり、それ以外の光検出装置 1 の構成は、基本的に上述の第 2 実施形態及び第 2 実施形態の変形例 2 の光検出装置 1 と同様の構成になっている。なお、すでに説明した構成要素については、同じ符号を付してその説明を省略する。

[0135] <光電変換領域>

第2実施形態の変形例3に係る光検出装置1は、光電変換領域23Hを有する。光電変換領域23Hとワイヤグリッド偏光子60との関係は第1実施形態の場合と同様であり、図5Aに示す光電変換領域23、23a、23b、23c、23dを、光電変換領域23H、23Ha、23Hb、23Hc、23Hdと読み替えれば良い。また、図17に示すように、光電変換領域23Ha、23Hb、23Hc、23Hdはすべて同じ形状の凹凸部50Hを有する。

[0136] <凹凸部>

光電変換領域23Hのワイヤグリッド偏光子60側は、凹凸部50Hを有する。換言すると、光電変換領域23Hの光学素子側は、凹凸部50Hをなしている。凹凸部50Hは、異なる方向に沿って延在している溝51を有する。より具体的には、凹凸部50Hは、上述の第2実施形態の変形例2で説明した溝51eと溝51fとを1本ずつ有している。光電変換領域23Haの凹凸部50H、光電変換領域23Hbの凹凸部50H、光電変換領域23Hcの凹凸部50H、及び光電変換領域23Hdの凹凸部50Hは、溝51eと溝51fとの両方を1本ずつ有している。

[0137] このように、凹凸部50Hの各々が、異なる方向に沿って延在する2種類の溝51e、51fを含んでいる。このように、凹凸部50Hの各々が、異なる方向に沿って延在する少なくとも2種類の溝51e、51fを、少なくとも1本ずつ含んでいれば良い。

[0138] <第2実施形態の変形例3の主な効果>

この第2実施形態の変形例3に係る光検出装置1であっても、上述の第2実施形態及び第2実施形態の変形例2に係る光検出装置1と同様の効果が得られる。

[0139] [第2実施形態の変形例4]

図18A及び図18Bに示す本技術の第2実施形態の変形例4について、以下に説明する。本第2実施形態の変形例4に係る光検出装置1が上述の第

2実施形態に係る光検出装置1と相違するのは、凹凸部501が、溝に代えて凹部51gを有する点であり、それ以外の光検出装置1の構成は、基本的に上述の第2実施形態の光検出装置1と同様の構成になっている。なお、すでに説明した構成要素については、同じ符号を付してその説明を省略する。

[0140] <光電変換領域>

図18Bは図18AのA-A切断線に沿った断面構造を示す横断面図である。図18Aは図18BのC-C切断線に沿った断面構造を示す縦断面図である。第2実施形態の変形例4に係る光検出装置1は、光電変換領域231を有する。光電変換領域231とワイヤグリッド偏光子60との関係は第1実施形態の場合と同様であり、図5Aに示す光電変換領域23、23a、23b、23c、23dを、光電変換領域231、231a、231b、231c、231dと読み替えれば良い。また、図18Bに示すように、光電変換領域231a、231b、231c、231dはすべて同じ形状の凹凸部501を有する。

[0141] <凹凸部>

光電変換領域231のワイヤグリッド偏光子60側は、凹凸部501を有する。換言すると、光電変換領域231の光学素子側は、凹凸部501をなしている。凹凸部501は凹部（第3凹部）51gを複数有する。

[0142] より具体的には、光電変換領域231a、光電変換領域231b、光電変換領域231c、光電変換領域231dの凹凸部501は、第2の面S2に複数設けられた凹部51gを有する。すなわち、第2の面S2は、凹部51gにより凹凸を有する形状になっている。図18Bは、凹凸部501が、X方向及びY方向にそれぞれ3つずつ配列された計9つの凹部51gを有する例を示している。凹部51gは、X方向及びY方向に沿って行列状に配列されている。このように、光電変換領域231aの凹凸部501と、光電変換領域231bの凹凸部501と、光電変換領域231cの凹凸部501と、光電変換領域231dの凹凸部501とは、同じ形状を有している。

[0143] また、図18A及び図18Bに示すように、凹部51gの各々は、正四角

錐を上下逆にした形状を有し、三角形状の四つの斜面 5 2 a、5 2 b、5 2 c、5 2 d を有している。斜面 5 2 a、5 2 b、5 2 c、5 2 d の各々は、半導体層 2 0 の厚さ方向に対して斜めの面である。斜面 5 2 a、5 2 b、5 2 c、5 2 d を区別する必要が無い場合は、斜面 5 2 a、5 2 b、5 2 c、5 2 d を区別せず、単に斜面 5 2 と呼ぶ。

[0144] <第 2 実施形態の変形例 4 の主な効果>

この第 2 実施形態の変形例 4 に係る光検出装置 1 であっても、上述の第 2 実施形態に係る光検出装置 1 と同様の効果が得られる。

[0145] なお、凹凸部 5 0 1 は凹部 5 1 g を複数有していたが、図 1 9 に示すように、凹部 5 1 g を一つのみ有していても良い。その場合、凹部 5 1 g の大きさは、複数有する場合より大きくても良い。

[0146] [第 3 実施形態]

図 2 0 から図 2 2 までに示す本技術の第 3 実施形態について、以下に説明する。本第 3 実施形態に係る光検出装置 1 が上述の第 1 実施形態に係る光検出装置 1 と相違するのは、光電変換領域 2 3 と光電変換領域 2 3 より量子効率が低い光電変換領域 2 3 J とを備える点であり、それ以外の光検出装置 1 の構成は、基本的に上述の第 1 実施形態の光検出装置 1 と同様の構成になっている。なお、すでに説明した構成要素については、同じ符号を付してその説明を省略する。

[0147] <ワイヤグリッド偏光子>

図 2 1 に示すように、ワイヤグリッド偏光子 6 0 は、溝形成領域 6 2 a、6 2 b、6 2 c、6 2 d の組を複数組有している。

[0148] <光電変換領域>

第 3 実施形態に係る光検出装置 1 は、光電変換領域 2 3、2 3 J を備えている。図 2 1 に示すように、光電変換領域 2 3、2 3 J は、それぞれ平面視でワイヤグリッド偏光子 6 0 の異なる組に重なっている。そして、図 2 0 及び図 2 2 に示すように、光電変換領域 2 3 が凹凸部 5 0 を有しているのに対して、光電変換領域 2 3 J は凹凸部 5 0 を有していない。光電変換領域 2 3

Jは、第1光電変換領域及び第2光電変換領域より量子効率が低い第3光電変換領域の一例である。

[0149] 図21及び図22に示すように、光電変換領域23Jのうち、平面視で溝形成領域62aに重なる光電変換領域を、他の光電変換領域と区別するために光電変換領域23Jaと呼ぶ。同様に、光電変換領域23Jのうち、平面視で溝形成領域62bに重なる光電変換領域を光電変換領域23Jbと呼び、平面視で溝形成領域62cに重なっている光電変換領域を光電変換領域23Jcと呼び、平面視で溝形成領域62dに重なっている光電変換領域を光電変換領域23Jdと呼ぶ。光電変換領域23Ja, 23Jb, 23Jc, 23Jdの全ては、凹凸部50を有していない。なお、これら光電変換領域23Ja, 23Jb, 23Jc, 23Jdを区別する必要が無い場合には、単に光電変換領域23Jと呼ぶ。

[0150] 光電変換領域23Jは凹凸部50を有していないので、その量子効率は光電変換領域23の量子効率より低くなる。すなわち、光電変換領域23Jの感度は、光電変換領域23の感度より低くなる。このように、半導体層20は、平面視でワイヤグリッド偏光子60に重なり且つ量子効率が光電変換領域23より低い光電変換領域23Jを有する。

[0151] 《第3実施形態の主な効果》

この第3実施形態に係る光検出装置1であっても、上述の第1実施形態に係る光検出装置1と同様の効果が得られる。

[0152] また、この第3実施形態に係る光検出装置1では、光電変換領域23と量子効率が光電変換領域23より低い光電変換領域23Jとの両方を備えるので、光検出装置1のダイナミックレンジを広げることができる。より具体的には、光電変換領域23と光電変換領域23Jとの感度差に基づく演算処理を行うことにより、光検出装置1のダイナミックレンジを広げることができる。

[0153] なお、この第3実施形態に係る光検出装置1では、光電変換領域23Jが凹凸部50を有さない構成であったが、これに限定されない。光電変換領域

23Jが、上述の凹凸部50より量子効率（感度）が低くなる凹凸部、例えば凹凸部50Aを有していても良い。

[0154] 〔第4実施形態〕

＜電子機器への応用例＞

次に、図23に示す本技術の第4実施形態に係る電子機器について説明する。第4実施形態に係る電子機器100は、光検出装置（固体撮像装置）101と、光学レンズ102と、シャッタ装置103と、駆動回路104と、信号処理回路105とを備えている。第4実施形態の電子機器100は、光検出装置101として、上述の光検出装置1のいずれかを電子機器（例えば、カメラ）に用いた場合の実施形態を示す。

[0155] 光学レンズ（光学系）102は、被写体からの像光（入射光106）を光検出装置101の撮像面上に結像させる。これにより、光検出装置101内に一定期間にわたって信号電荷が蓄積される。シャッタ装置103は、光検出装置101への光照射期間及び遮光期間を制御する。駆動回路104は、光検出装置101の転送動作及びシャッタ装置103のシャッタ動作を制御する駆動信号を供給する。駆動回路104から供給される駆動信号（タイミング信号）により、光検出装置101の信号転送を行う。信号処理回路105は、光検出装置101から出力される信号（画素信号）に各種信号処理を行う。信号処理が行われた映像信号は、メモリ等の記憶媒体に記憶され、或いはモニタに出力される。

[0156] このような構成により、第4実施形態の電子機器100では、光検出装置101において感度低下を補うことができるので、映像信号の画質の向上を図ることができる。

[0157] なお、第1から第3の実施形態及びその変形例のいずれかに係る光検出装置1を適用できる電子機器100としては、カメラに限られるものではなく、他の電子機器にも適用することができる。例えば、携帯電話機等のモバイル機器向けカメラモジュール等の撮像装置に適用してもよい。

[0158] また、第4実施形態では、光検出装置101として、第1から第3の実施

形態及びその変形例のうちの少なくとも2つの組み合わせに係る光検出装置1を電子機器に用いることができる。

[0159] [その他の実施形態]

上記のように、本技術は第1実施形態から第4実施形態までによって記載したが、この開示の一部をなす論述及び図面は本技術を限定するものであると理解すべきではない。この開示から当業者には様々な代替実施の形態、実施例及び運用技術が明らかとなろう。

[0160] 例えば、第1実施形態から第4実施形態までにおいて説明したそれぞれの技術的思想を互いに組み合わせることも可能である。例えば、第1実施形態の変形例4に係る光検出装置1では、溝51に代えて凹部群51Dを備えていたが、このような術的思想を、第1実施形態の他の変形例、第2実施形態及びその変形例、及び第3実施形態に係る光検出装置1等に適用する等、それぞれの技術的思想に沿った種々の組み合わせが可能である。

[0161] また、上述の実施形態及びその変形例においては、ワイヤグリッド偏光子60が四種類の溝形成領域62a, 62b, 62c, 62dを備えていたが、これに限定されない。少なくとも二種類の溝形成領域を備えていれば良い。また、溝形成領域62の溝63の配列方向も、上述の実施形態及びその変形例に示された方向に限定されない。さらに、上述の実施形態及びその変形例において、第1領域が溝形成領域62aであり、第2領域が溝形成領域62bであるとして説明したが、これに限定されない。第1領域と第2領域とは互いに異なる種類の溝形成領域であれば良く、溝形成領域62a, 62b以外であっても良く、上述の実施形態において説明した種類以外の溝形成領域以外であっても良い。第1方向と第2方向についても、互いに異なる方向であれば良く、上述の実施形態に示された方向に限定されない。

[0162] また、上述の実施形態において、第1角度は、溝形成領域62に設けられた溝63の配列方向から反時計回りに進んだ角度であったが、時計回りに進んだ角度であっても良い。第1角度は、第1方向及び第2方向に対して同じ方向に進んだ角度であれば、反時計回りに進んだ角度であっても、であって

も時計回りに進んだ角度であっても良い。

[0163] また、光検出装置 1 は、二枚以上の半導体基板が重ね合わされて積層された積層型 CIS (CMOS Image Sensor、CMOS イメージセンサ) であっても良い。その場合、ロジック回路 13 及び読出し回路 15 のうちの少なくとも一方は、それら半導体基板のうちの光電変換領域 23 が設けられた半導体基板とは異なる基板に設けられても良い。

[0164] また、本技術は、イメージセンサとしての固体撮像装置の他、ToF (Time of Flight) センサともよばれる距離を測定する測距センサなども含む光検出装置全般に適用することができる。測距センサは、物体に向かって照射光を発光し、その照射光が物体の表面で反射され返ってくる反射光を検出し、照射光が発光されてから反射光が受光されるまでの飛行時間に基づいて物体までの距離を算出するセンサである。この測距センサの受光画素構造として、上述した画素 3 の構造を採用することができる。

[0165] このように、本技術はここでは記載していない様々な実施の形態等を含むことは勿論である。したがって、本技術の技術的範囲は上記の説明から妥当な特許請求の範囲に記載された発明特定事項によってのみ定められるものである。

[0166] また、本明細書に記載された効果はあくまでも例示であって限定されるものではなく、また他の効果があっても良い。

[0167] なお、本技術は、以下のような構成としてもよい。

(1)

光電変換領域を有する半導体層と、

母材及び前記母材に複数配列され前記母材を厚み方向に貫通する溝状の開口部を有し、前記開口部の配列方向に沿った偏光面を有する光を選択し、選択した光を前記光電変換領域に供給し、平面視で前記光電変換領域に重なるように配置された光学素子と、を備え、

前記開口部同士は長手方向を揃えて且つ短手方向に離間して配列されていて、

前記光学素子は、前記開口部が第 1 方向に配列された第 1 領域と、前記開口部が前記第 1 方向とは異なる第 2 方向に配列された第 2 領域と、を含み、

前記光電変換領域の前記光学素子側は、凹凸部を有し、

平面視で前記第 1 領域に重なっている前記光電変換領域である第 1 光電変換領域の前記凹凸部は、前記第 1 方向と第 1 角度をなす方向に沿って配列された複数の凹部又は当該方向に沿って延在する溝を含み、

平面視で前記第 2 領域に重なっている前記光電変換領域である第 2 光電変換領域の前記凹凸部は、前記第 2 方向と前記第 1 角度をなす方向に沿って配列された複数の凹部又は当該方向に沿って延在する溝を含む、

光検出装置。

(2)

前記第 1 角度は、90度である、(1)に記載の光検出装置。

(3)

前記第 1 角度は、0度である、(1)に記載の光検出装置。

(4)

前記第 1 角度は、45度又は135度である、(1)に記載の光検出装置。

(5)

前記第 1 角度は、90度を中心にプラスマイナス5度の範囲である、(1)に記載の光検出装置。

(6)

前記第 1 角度は、0度を中心にプラスマイナス5度の範囲である、(1)に記載の光検出装置。

(7)

前記第 1 角度は、45度を中心にプラスマイナス5度の範囲、または135度を中心にプラスマイナス5度の範囲である、(1)に記載の光検出装置。

(8)

前記第 1 凹凸部及び前記第 2 凹凸部は、前記第 1 方向と前記第 1 角度をな

す方向に沿って配列された前記複数の凹部又は当該方向に沿って延在する前記溝と、前記第2方向と前記第1角度をなす方向に沿って配列された前記複数の凹部又は当該方向に沿って延在する前記溝との両方を含む、(1)から(7)のいずれかに記載の光検出装置。

(9)

前記第1凹凸部と前記第2凹凸部とは、同じ形状を有している、(8)に記載の光検出装置。

(10)

前記半導体層は、平面視で前記光学素子に重なり且つ量子効率が前記第1光電変換領域及び前記第2光電変換領域より低い第3光電変換領域を有する、(1)から(9)のいずれかに記載の光検出装置。

(11)

前記第3光電変換領域は、前記凹凸部を有していない、(10)に記載の光検出装置。(12)

前記光学素子は金属を含む、(1)から(11)のいずれかに記載の光検出装置。

(13)

前記光学素子はワイヤグリッド偏光子である、(12)に記載の光検出装置。

(14)

前記光電変換領域の前記光学素子側は、前記凹凸部を有する、(1)から(13)のいずれかに記載の光検出装置。

(15)

光検出装置と、前記光検出装置に被写体からの像光を結像させる光学系と、を備え、

前記光検出装置は、

光電変換領域を有する半導体層と、

母材及び前記母材に複数配列され前記母材を厚み方向に貫通する溝状の開

口部を有し、前記開口部の配列方向に沿った偏光面を有する光を選択し、選択した光を前記光電変換領域に供給し、平面視で前記光電変換領域に重なるように配置された光学素子と、を備え、

前記開口部同士は長手方向を揃えて且つ短手方向に離間して配列されていて、

前記光学素子は、前記開口部が第1方向に配列された第1領域と、前記開口部が前記第1方向とは異なる第2方向に配列された第2領域と、を含み、

前記半導体層の前記光入射面は、凹凸部を複数有し、

平面視で前記第1領域に重なっている前記光電変換領域である第1光電変換領域が有する前記凹凸部である第1凹凸部は、前記第1方向と第1角度をなす方向に沿って配列された複数の凹部又は当該方向に沿って延在する溝を含み、

平面視で前記第2領域に重なっている前記光電変換領域である第2光電変換領域が有する前記凹凸部である第2凹凸部は、前記第2方向と前記第1角度をなす方向に沿って配列された複数の凹部又は当該方向に沿って延在する溝を含む、

電子機器。

符号の説明

- [0168]
- 1 光検出装置
 - 2 半導体チップ
 - 2 A 画素領域
 - 2 B 周辺領域
 - 3 画素
 - 4 垂直駆動回路
 - 5 カラム信号処理回路
 - 6 水平駆動回路
 - 7 出力回路
 - 8 制御回路

- 1 0 画素駆動線
- 1 1 垂直信号線
- 1 2 水平信号線
- 1 3 ロジック回路
- 1 5 読出し回路
- 2 0 半導体層
- 2 3 光電変換領域
- 2 4 分離溝
- 2 1 ウエル領域
- 1 光検出装置
- 2 半導体チップ
- 2 A 画素領域
- 2 B 周辺領域
- 3 画素
- 4 垂直駆動回路
- 5 カラム信号処理回路
- 6 水平駆動回路
- 7 出力回路
- 8 制御回路
- 1 0 画素駆動線
- 1 1 垂直信号線
- 1 2 水平信号線
- 1 3 ロジック回路
- 1 4 ボンディングパッド
- 1 5 読出し回路
- 2 0 半導体層
- 2 3 光電変換領域
- 2 4 分離溝

- 2 1 ウエル領域
- 2 2 光電変換部
- 2 3, 2 3 A, 2 3 B, 2 3 C, 2 3 D, 2 3 E, 2 3 F, 2 3 G, 2 3 H, 2 3 I, 2 3 J 光電変換領域
- 2 4 分離溝
- 3 0 多層配線層
- 3 1 層間絶縁膜
- 3 2 配線層
- 3 3 支持基板
- 4 1 ピニング層
- 4 2 分離領域
- 4 3 遮光層
- 4 4 平坦化膜
- 4 5 マイクロレンズ
- 5 0, 5 0 A, 5 0 B, 5 0 C, 5 0 D, 5 0 E, 5 0 F, 5 0 G, 5 0 H, 5 0 I 凹凸部
- 5 1, 5 1 a, 5 1 b, 5 1 c, 5 1 d, 5 1 e, 5 1 f 溝
- 5 1 F, 5 1 g 凹部
- 5 1 D 凹部群
- 5 1 D a 凹部
- 6 0 ワイヤグリッド偏光子
- 6 1 母材
- 6 2, 6 2 a, 6 2 b, 6 2 c, 6 2 d 溝形成領域
- 6 3 溝
- 6 4 带状導体
- 6 5 平坦化膜
- 1 0 0 電子機器
- 1 0 1 光検出装置

1 0 2 光学系（光学レンズ）

1 0 2 光学系

1 0 2 光学レンズ（光学系）

1 0 2 光学レンズ

1 0 3 シャッタ装置

1 0 4 駆動回路

1 0 5 信号処理回路

1 0 6 入射光

請求の範囲

- [請求項1] 光電変換領域を有する半導体層と、
母材及び前記母材に複数配列され前記母材を厚み方向に貫通する溝状の開口部を有し、前記開口部の配列方向に沿った偏光面を有する光を選択し、選択した光を前記光電変換領域に供給し、平面視で前記光電変換領域に重なるように配置された光学素子と、を備え、
前記開口部同士は長手方向を揃えて且つ短手方向に離間して配列されていて、
前記光学素子は、前記開口部が第1方向に配列された第1領域と、前記開口部が前記第1方向とは異なる第2方向に配列された第2領域と、を含み、
前記半導体層の前記光入射面は、凹凸部を複数有し、
平面視で前記第1領域に重なっている前記光電変換領域である第1光電変換領域が有する前記凹凸部である第1凹凸部は、前記第1方向と第1角度をなす方向に沿って配列された複数の凹部又は当該方向に沿って延在する溝を含み、
平面視で前記第2領域に重なっている前記光電変換領域である第2光電変換領域が有する前記凹凸部である第2凹凸部は、前記第2方向と前記第1角度をなす方向に沿って配列された複数の凹部又は当該方向に沿って延在する溝を含む、
光検出装置。
- [請求項2] 前記第1角度は、90度である、請求項1に記載の光検出装置。
- [請求項3] 前記第1角度は、0度である、請求項1に記載の光検出装置。
- [請求項4] 前記第1角度は、45度又は135度である、請求項1に記載の光検出装置。
- [請求項5] 前記第1角度は、90度を中心にプラスマイナス5度の範囲である、請求項1に記載の光検出装置。
- [請求項6] 前記第1角度は、0度を中心にプラスマイナス5度の範囲である、

請求項 1 に記載の光検出装置。

[請求項7] 前記第 1 角度は、4 5 度を中心にプラスマイナス 5 度の範囲、または 1 3 5 度を中心にプラスマイナス 5 度の範囲である、請求項 1 に記載の光検出装置。

[請求項8] 前記第 1 凹凸部及び前記第 2 凹凸部は、前記第 1 方向と前記第 1 角度をなす方向に沿って配列された前記複数の凹部又は当該方向に沿って延在する前記溝と、前記第 2 方向と前記第 1 角度をなす方向に沿って配列された前記複数の凹部又は当該方向に沿って延在する前記溝との両方を含む、請求項 1 に記載の光検出装置。

[請求項9] 前記第 1 凹凸部と前記第 2 凹凸部とは、同じ形状を有している、請求項 8 に記載の光検出装置。

[請求項10] 前記半導体層は、平面視で前記光学素子に重なり且つ量子効率が前記第 1 光電変換領域及び前記第 2 光電変換領域より低い第 3 光電変換領域を有する、請求項 1 に記載の光検出装置。

[請求項11] 前記第 3 光電変換領域は、前記凹凸部を有していない、請求項 10 に記載の光検出装置。

[請求項12] 前記光学素子は金属を含む、請求項 1 に記載の光検出装置。

[請求項13] 前記光学素子はワイヤグリッド偏光子である、請求項 12 に記載の光検出装置。

[請求項14] 前記光電変換領域の前記光学素子側は、前記凹凸部を有する、請求項 1 に記載の光検出装置。

[請求項15] 光検出装置と、前記光検出装置に被写体からの像光を結像させる光学系と、を備え、

前記光検出装置は、

光電変換領域を有する半導体層と、

母材及び前記母材に複数配列され前記母材を厚み方向に貫通する溝状の開口部を有し、前記開口部の配列方向に沿った偏光面を有する光を選択し、選択した光を前記光電変換領域に供給し、平面視で前記光

電変換領域に重なるように配置された光学素子と、を備え、

前記開口部同士は長手方向を揃えて且つ短手方向に離間して配列されていて、

前記光学素子は、前記開口部が第1方向に配列された第1領域と、前記開口部が前記第1方向とは異なる第2方向に配列された第2領域と、を含み、

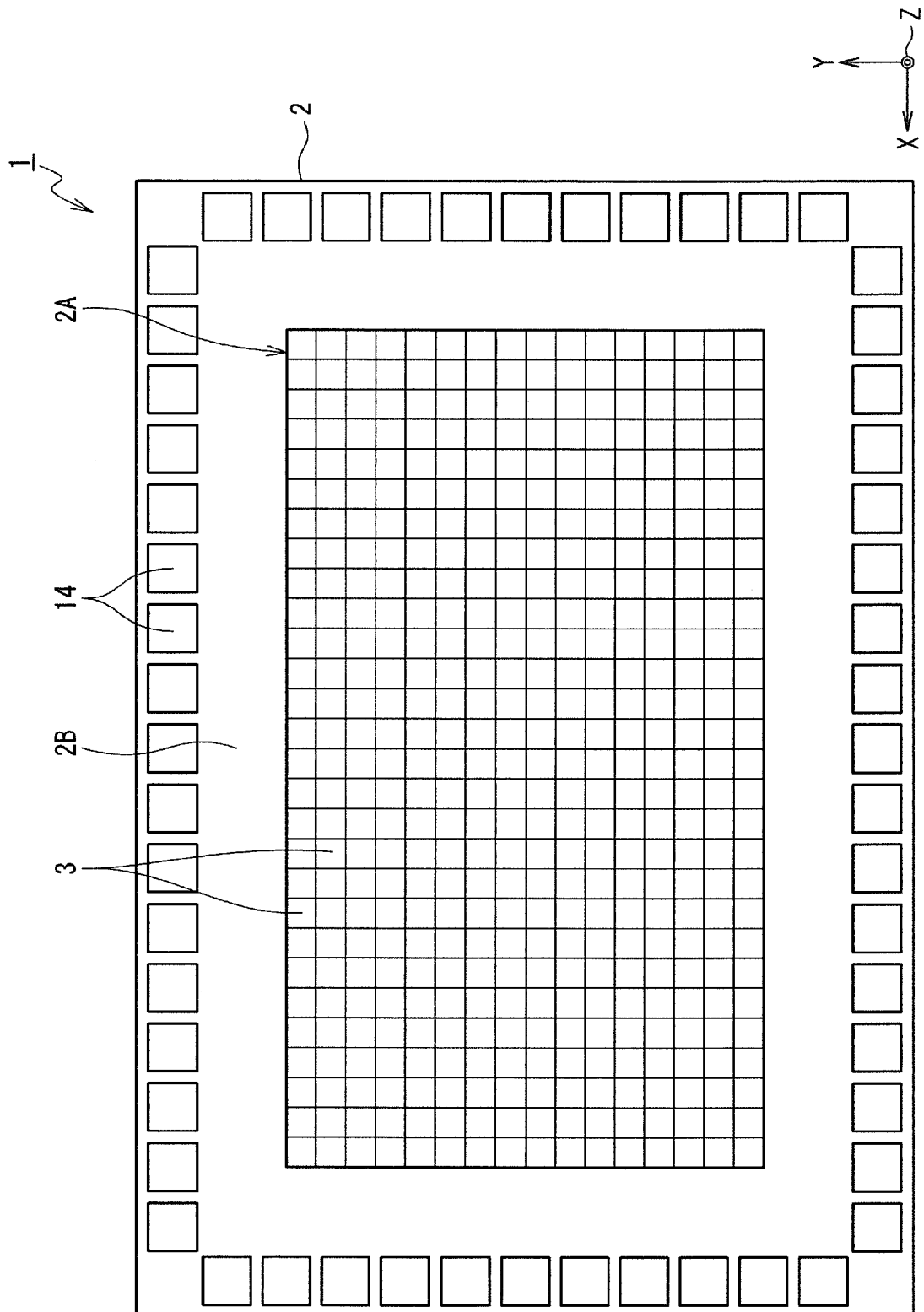
前記半導体層の前記光入射面は、凹凸部を複数有し、

平面視で前記第1領域に重なっている前記光電変換領域である第1光電変換領域が有する前記凹凸部である第1凹凸部は、前記第1方向と第1角度をなす方向に沿って配列された複数の凹部又は当該方向に沿って延在する溝を含み、

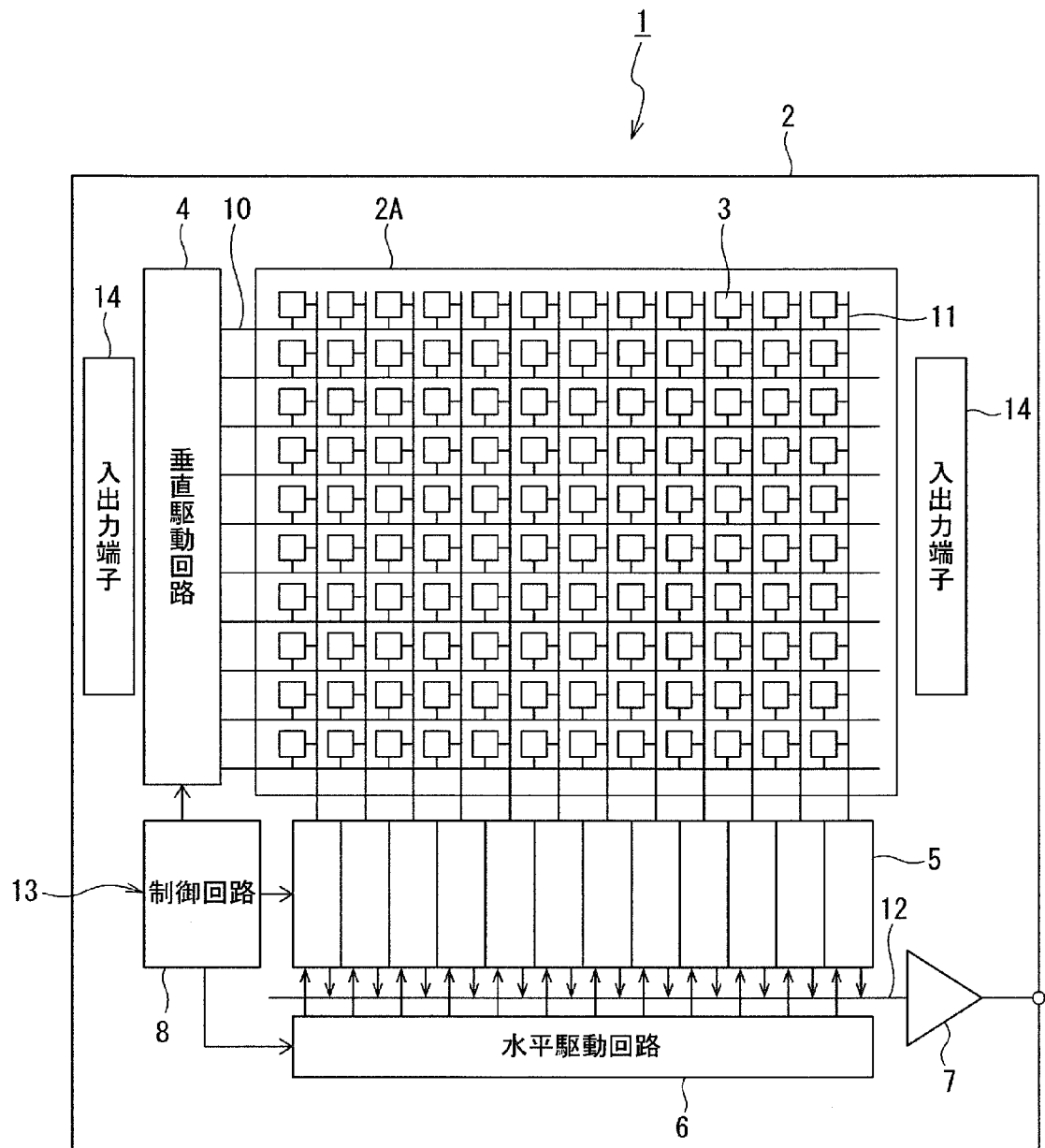
平面視で前記第2領域に重なっている前記光電変換領域である第2光電変換領域が有する前記凹凸部である第2凹凸部は、前記第2方向と前記第1角度をなす方向に沿って配列された複数の凹部又は当該方向に沿って延在する溝を含む、

電子機器。

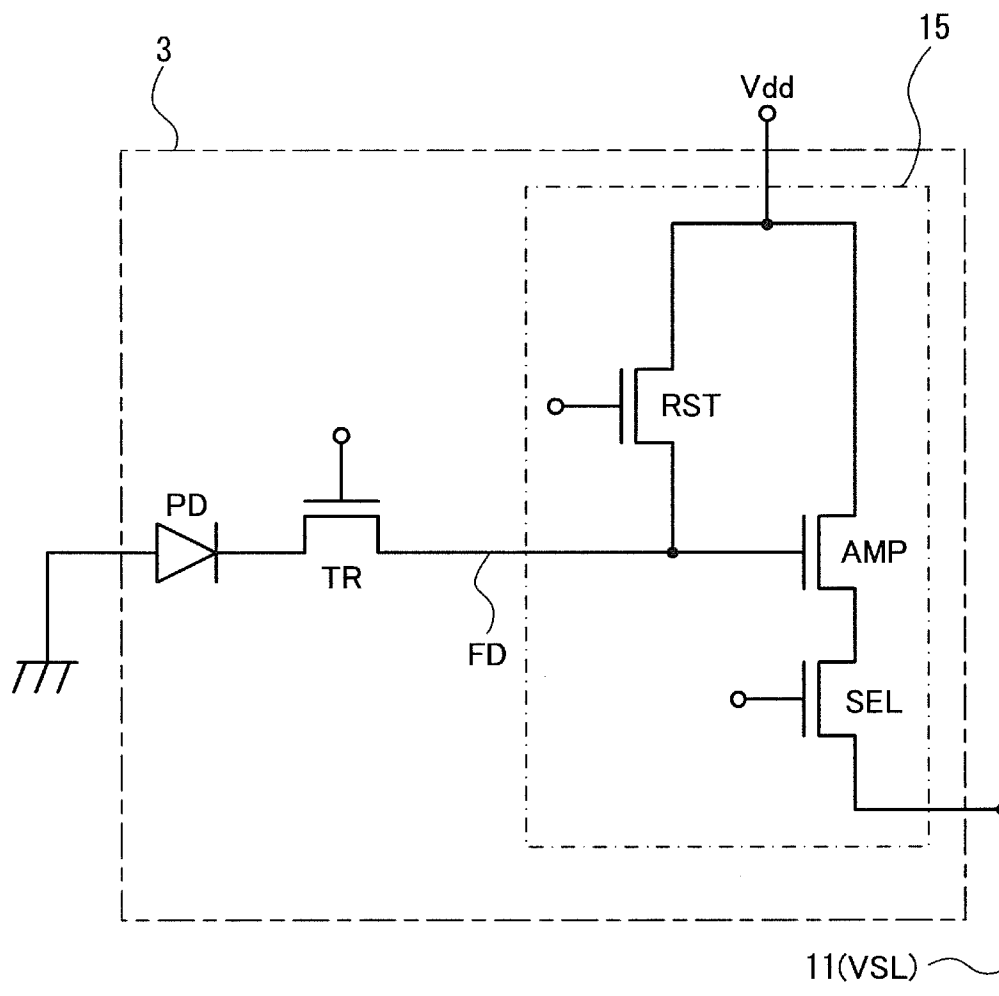
[図1]



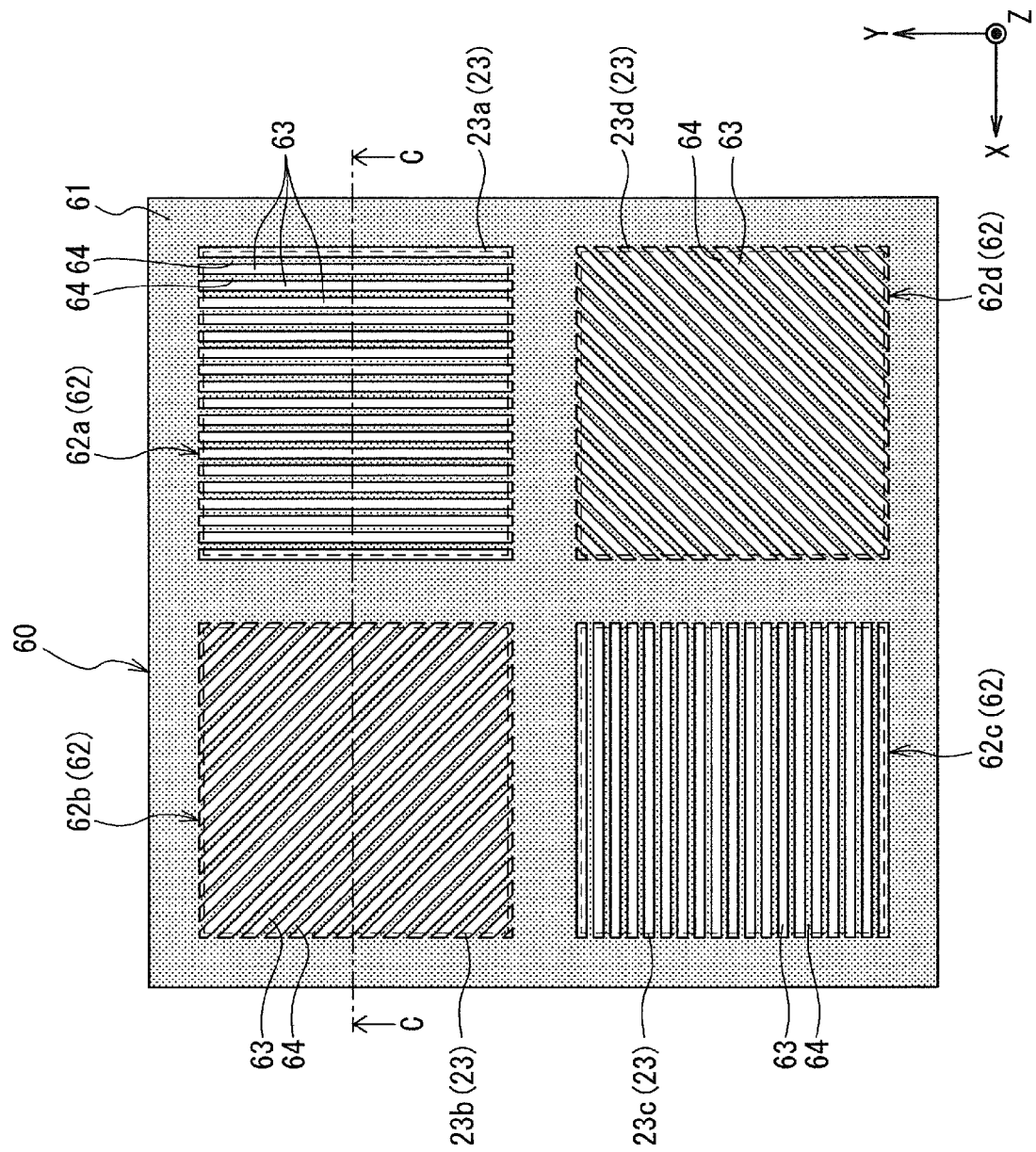
[図2]



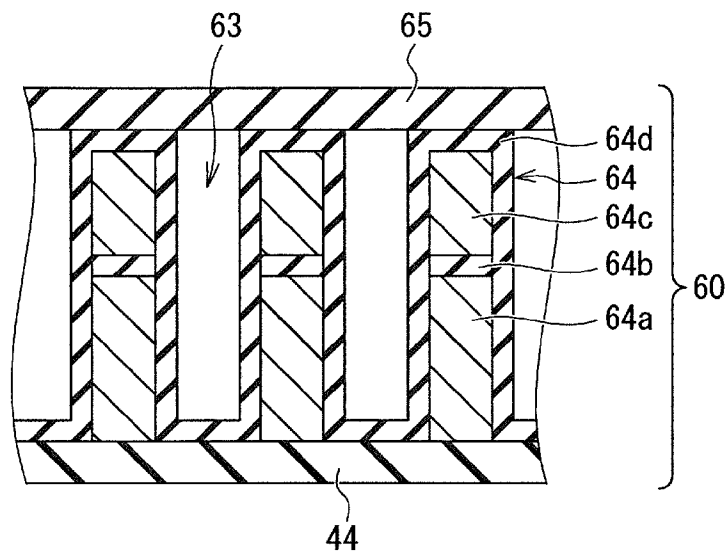
[図3]



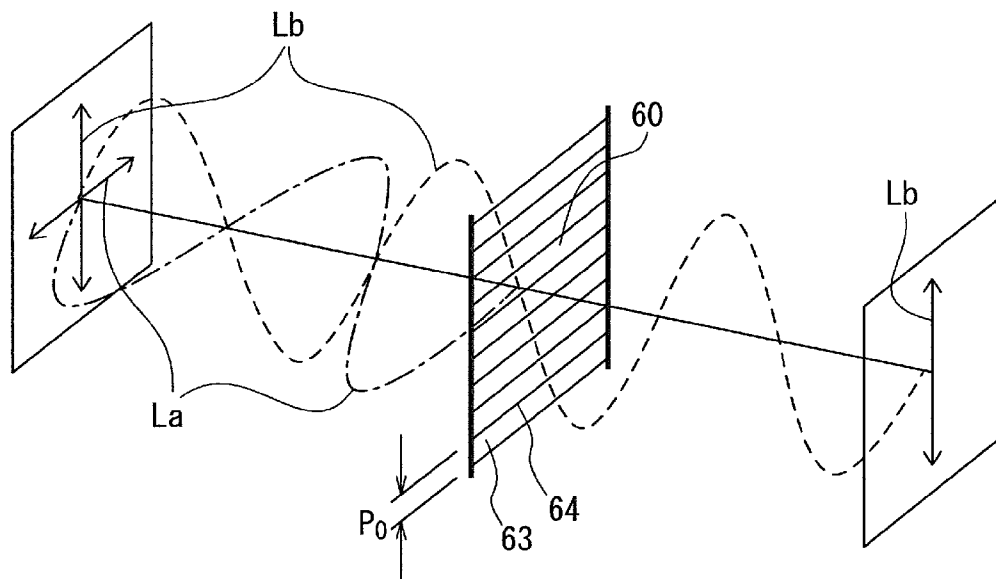
[図5A]



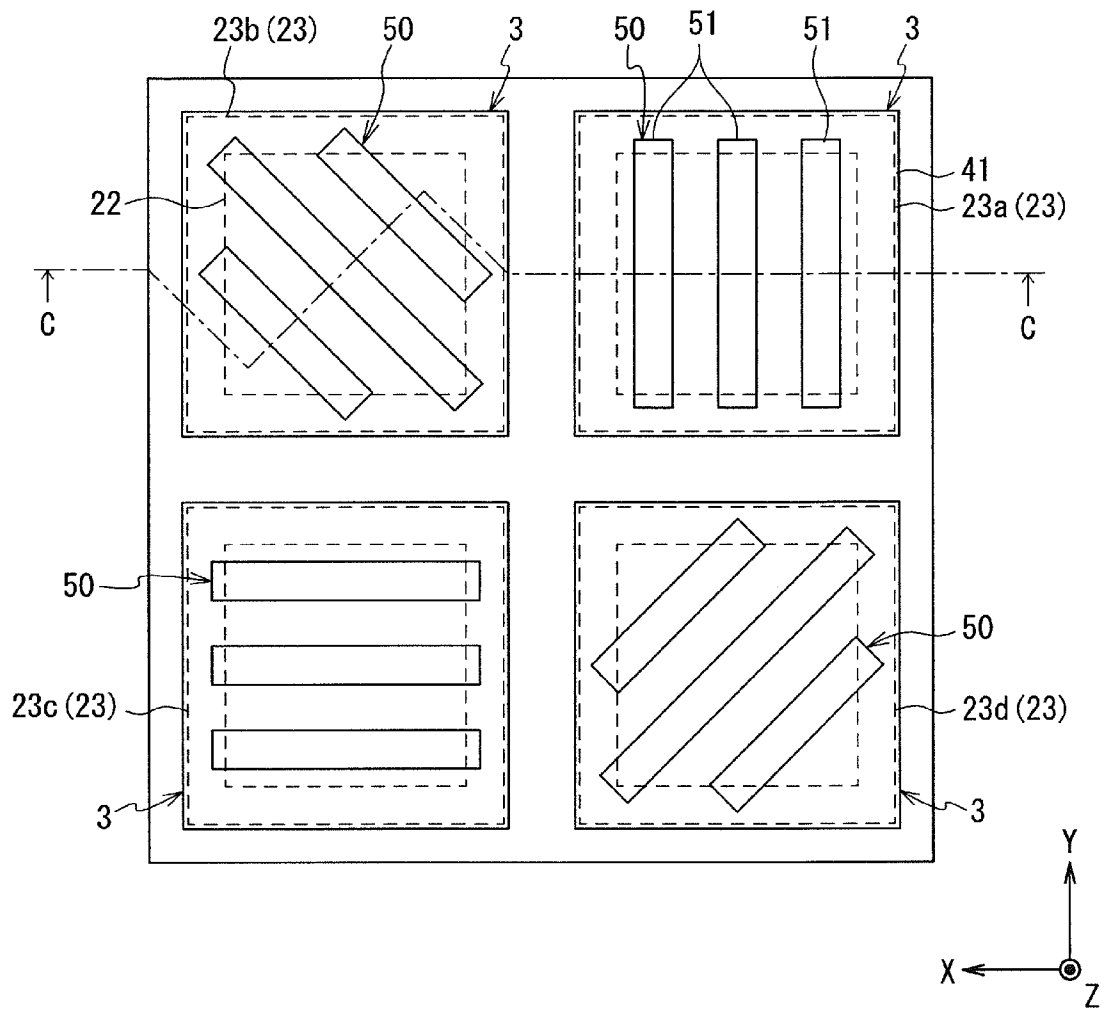
[図5B]



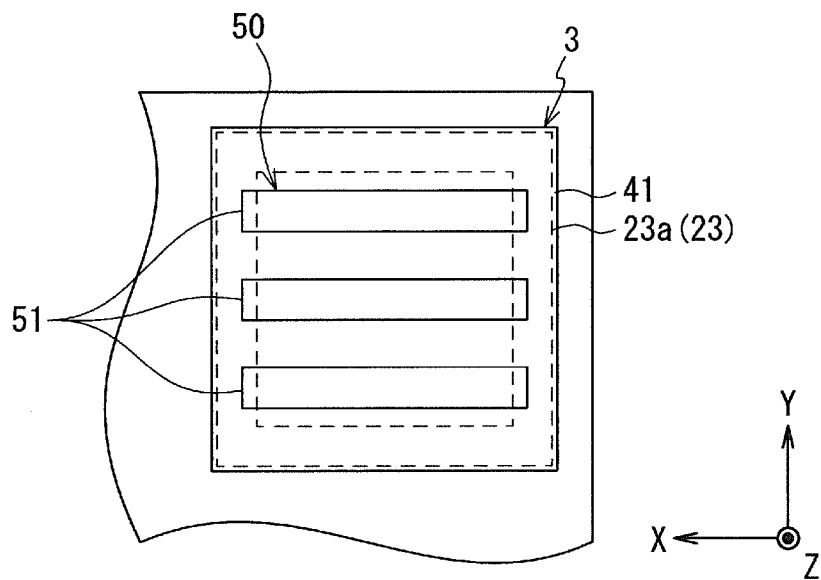
[図5C]



[図6]



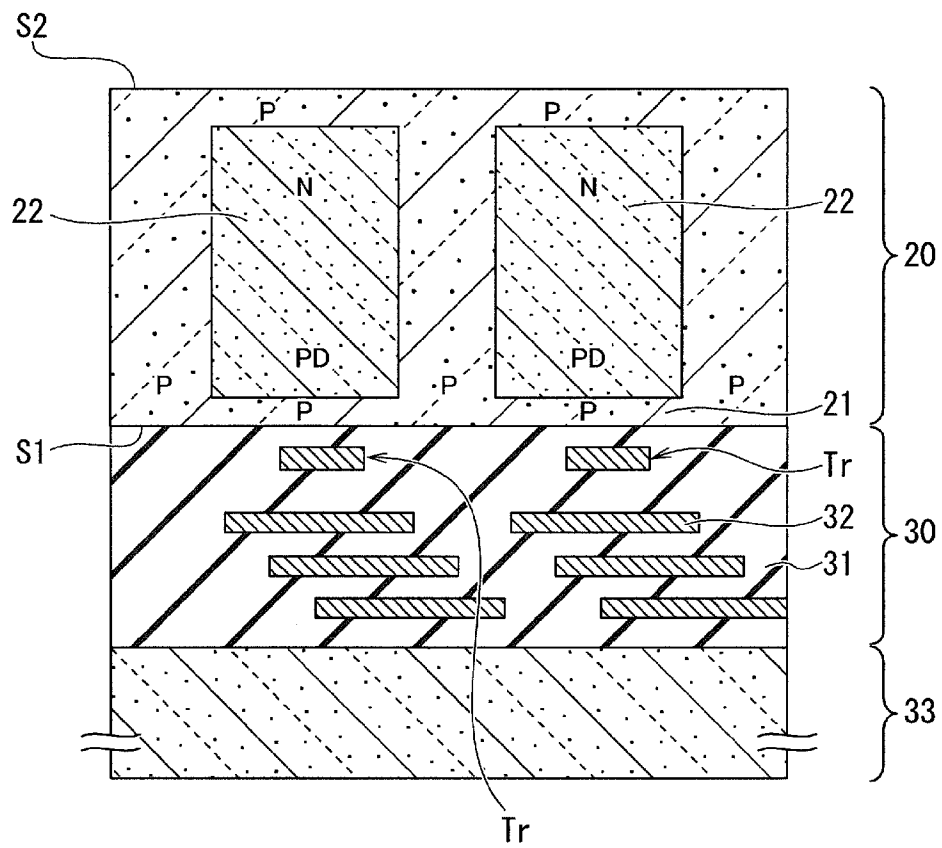
[図7]



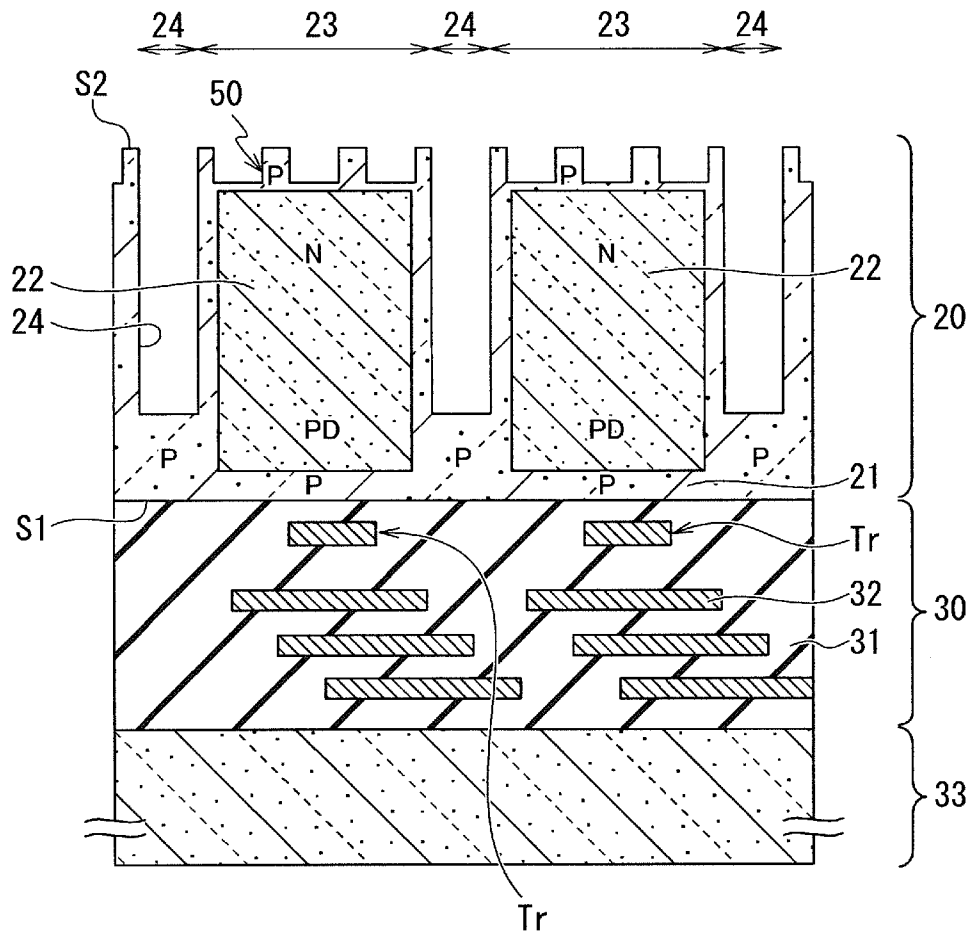
[図8]

角度 θ (deg)	QE/QE_{0deg}
-15	0.99469
-10	0.99761
-5	0.99940
0	1.00000
+5	0.99940
+10	0.99761
+15	0.99469

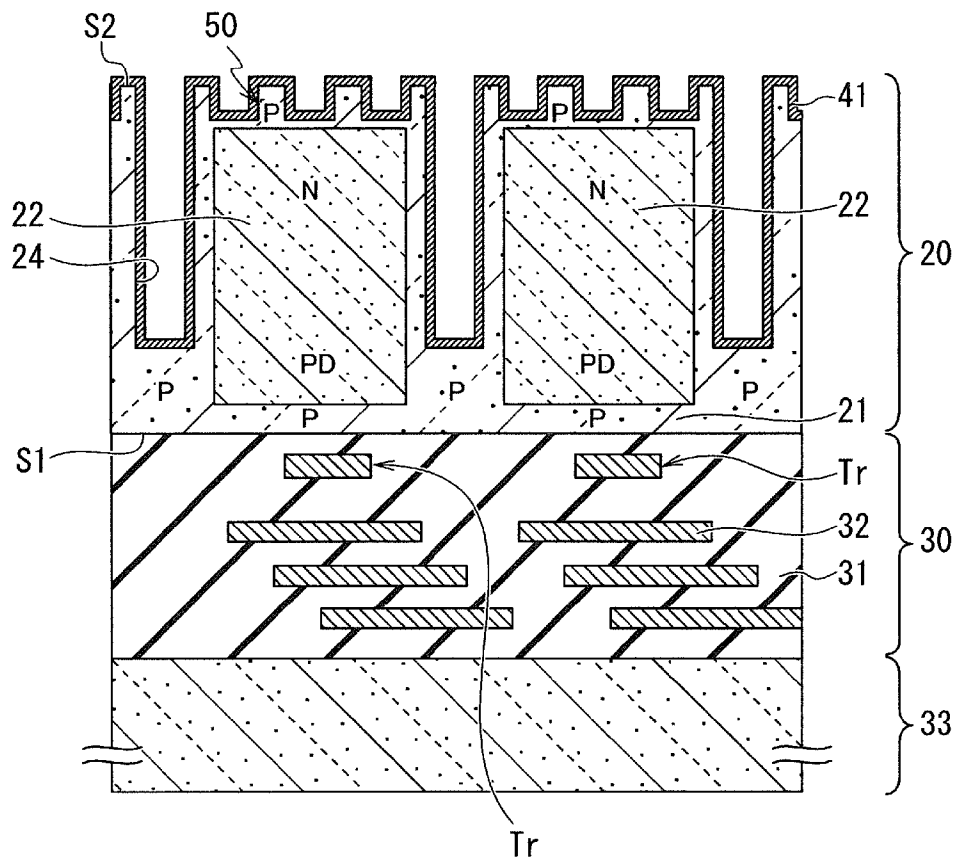
[図9A]



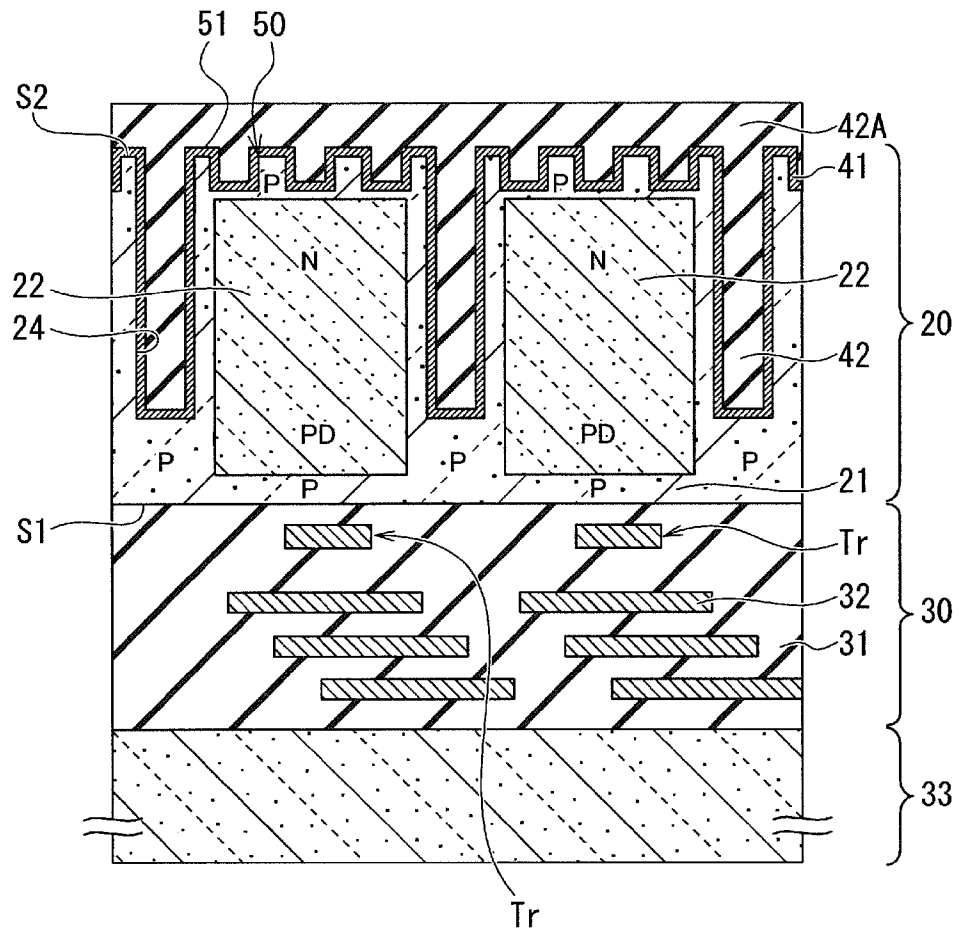
[図9D]



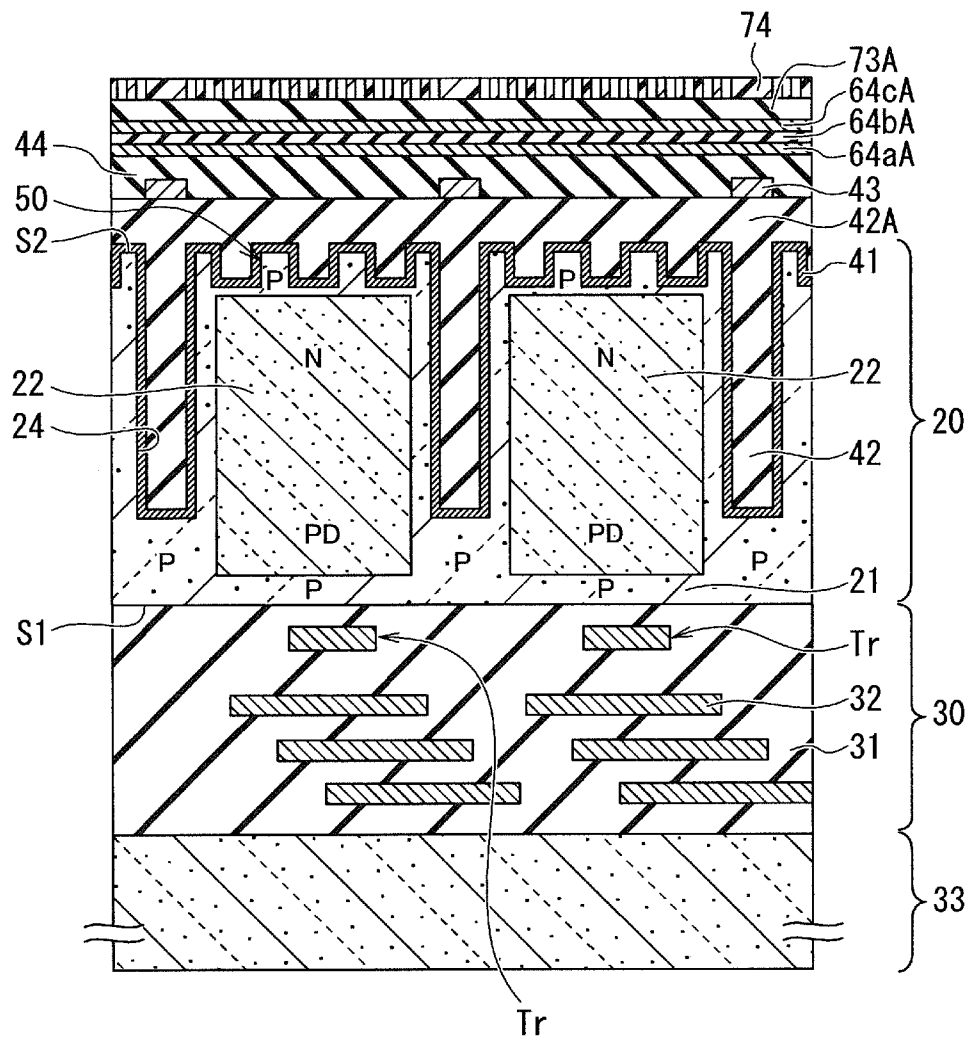
[図9E]



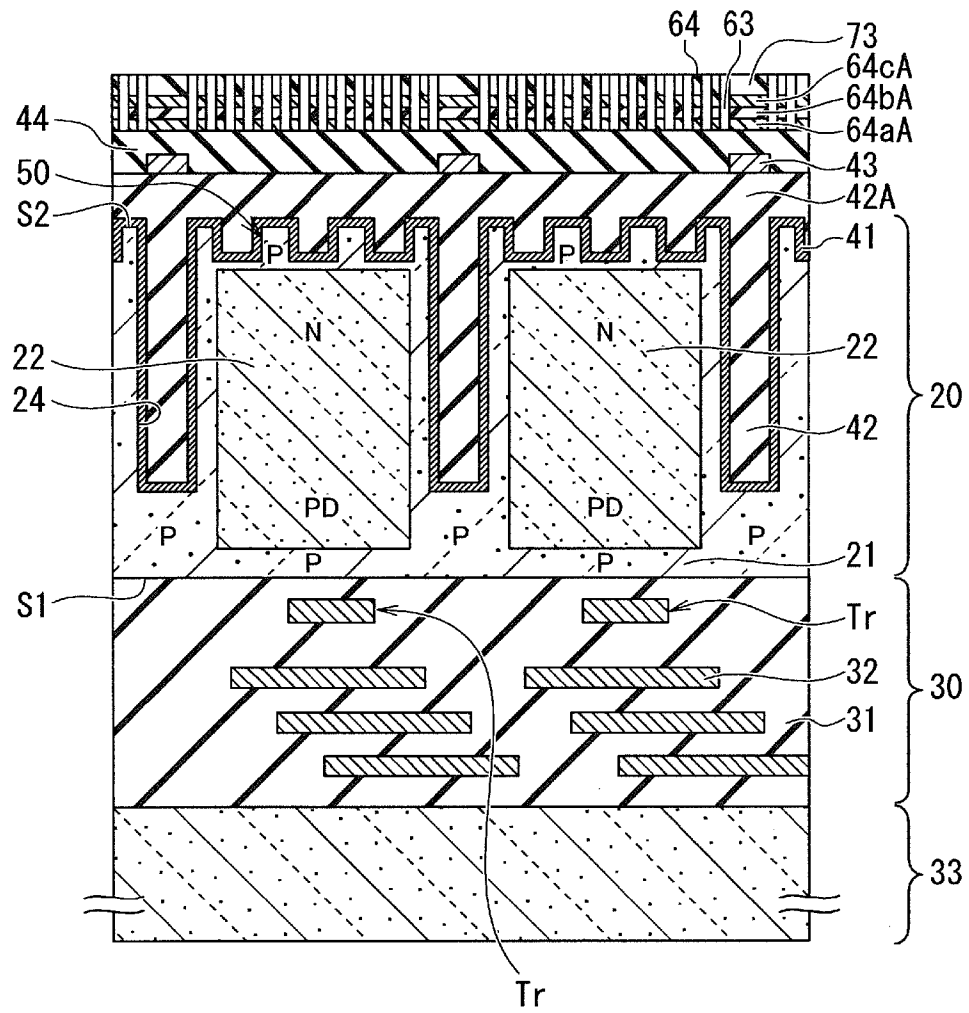
[図9F]



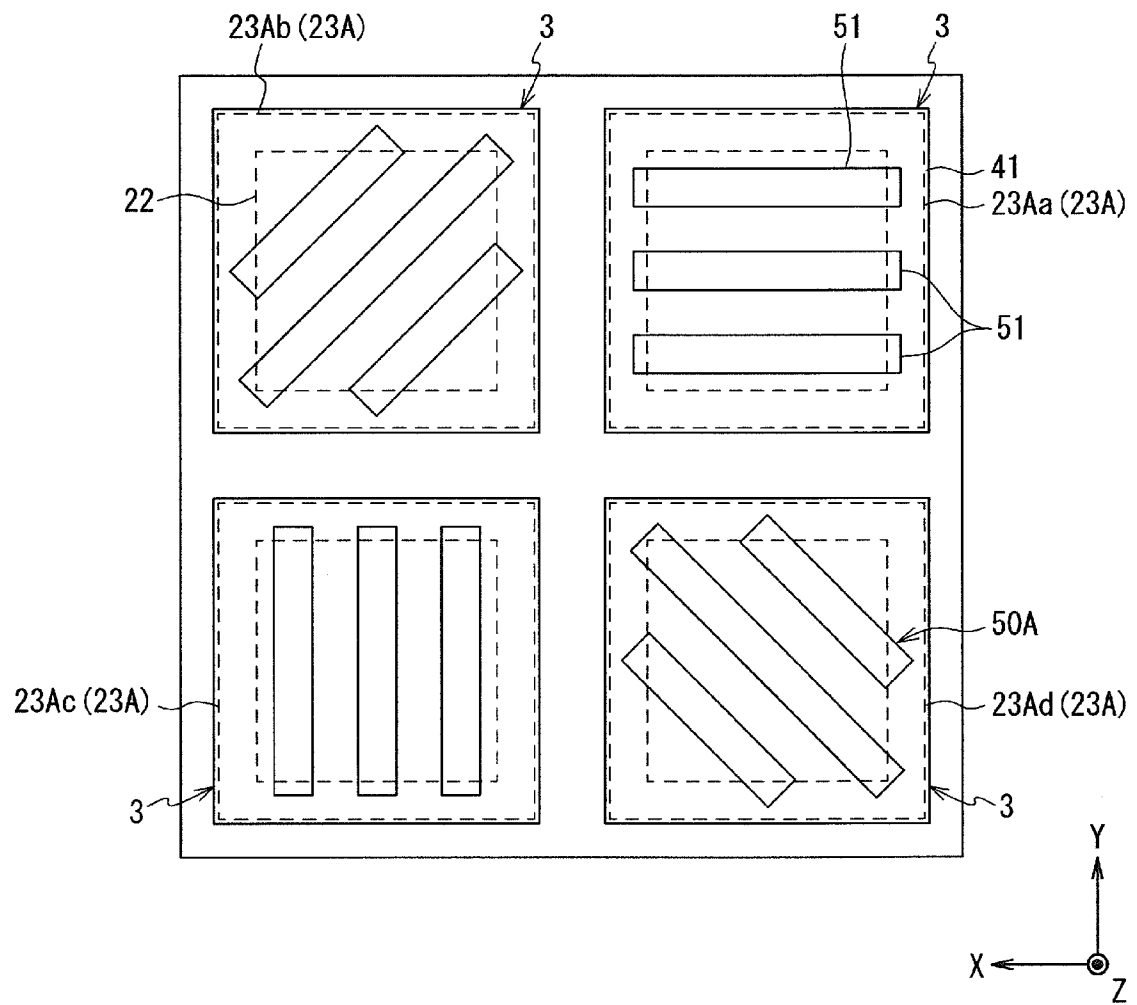
[図9I]



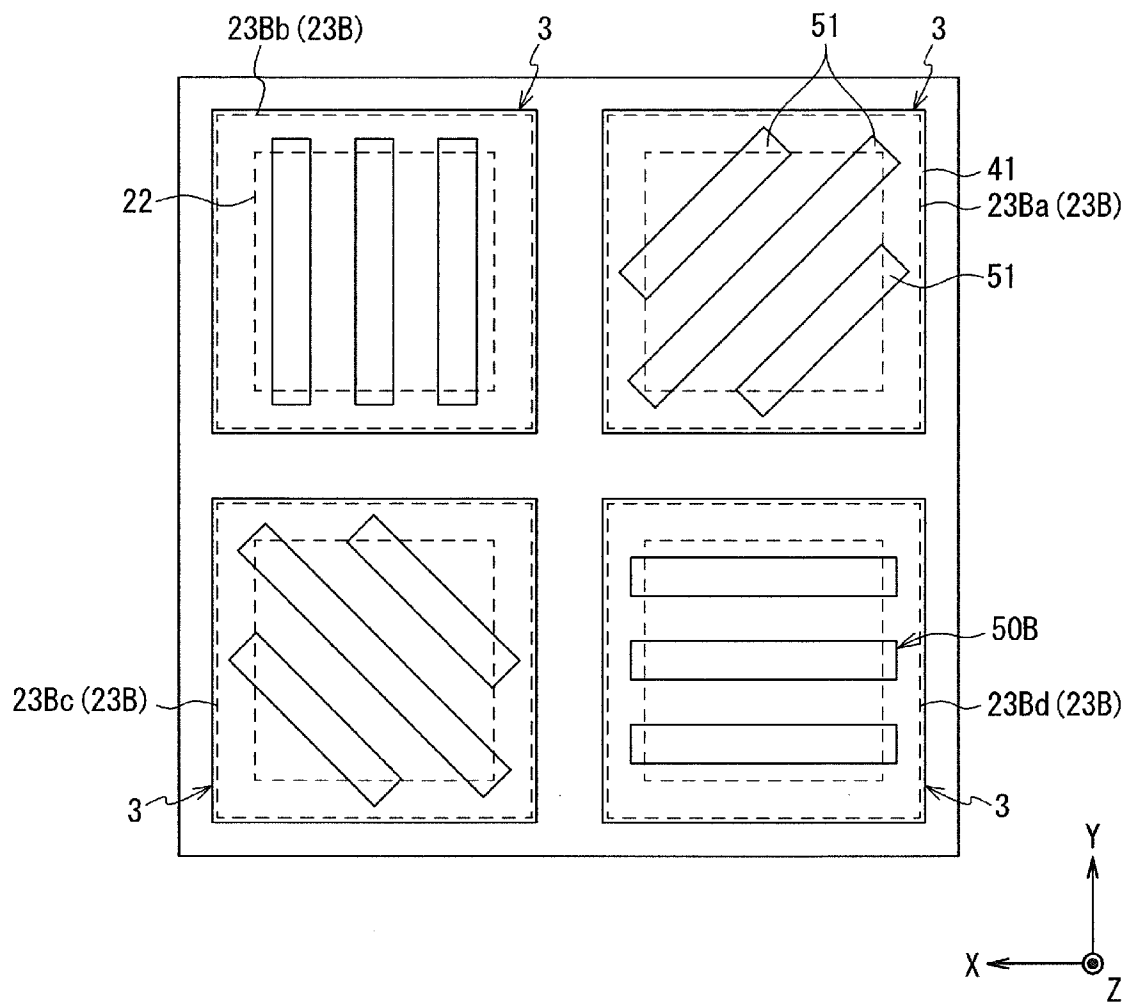
[図9J]



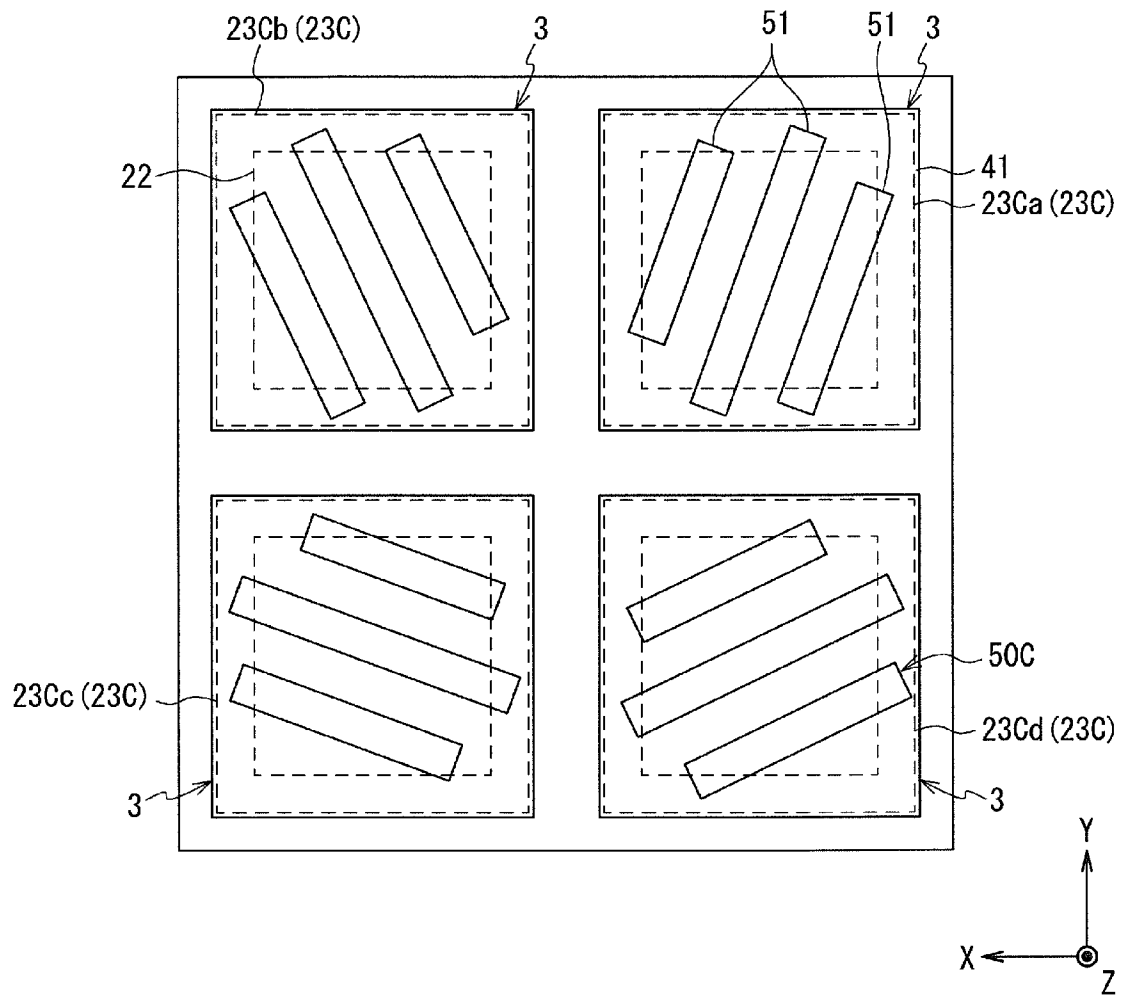
[図10]



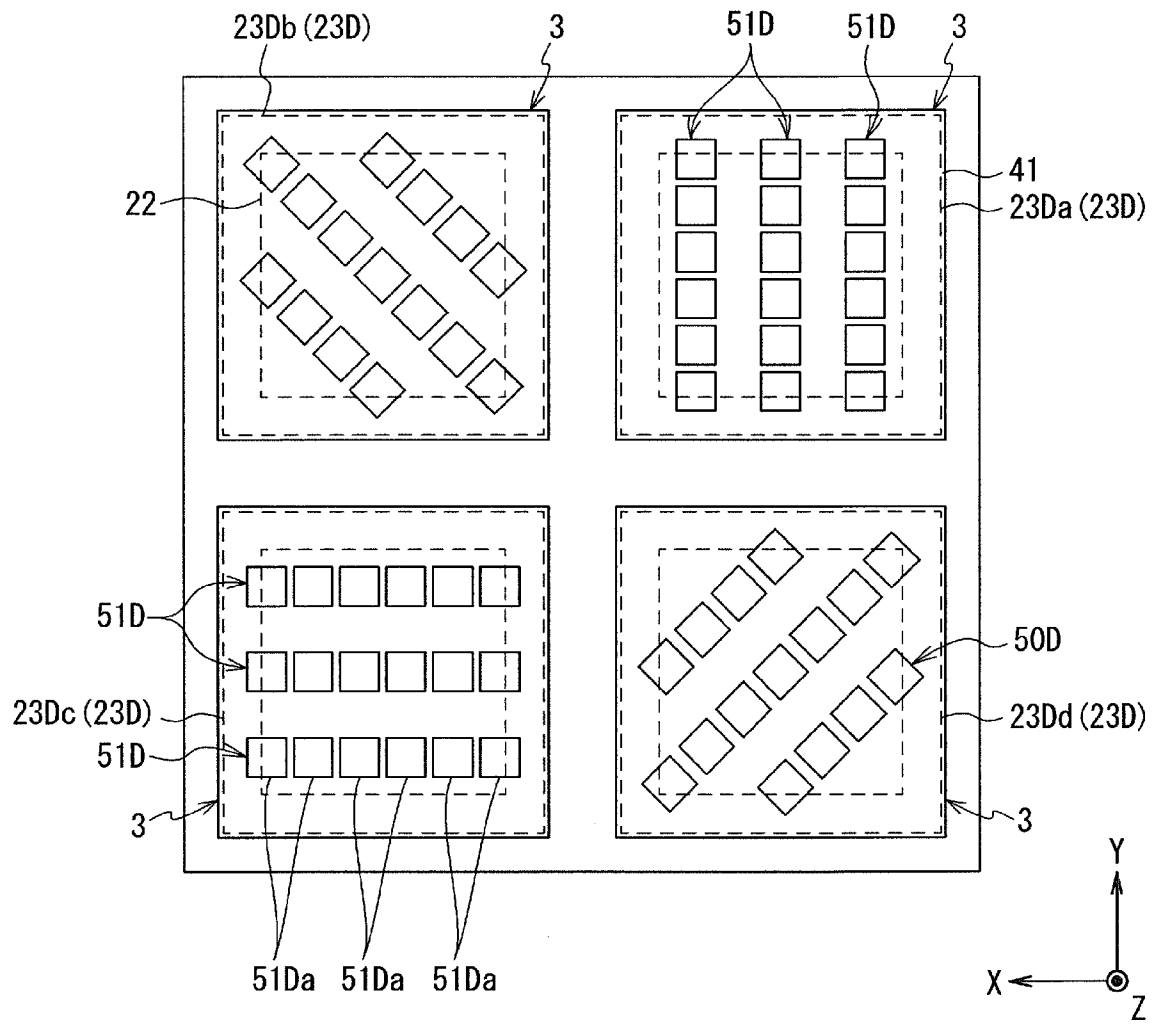
[図11]



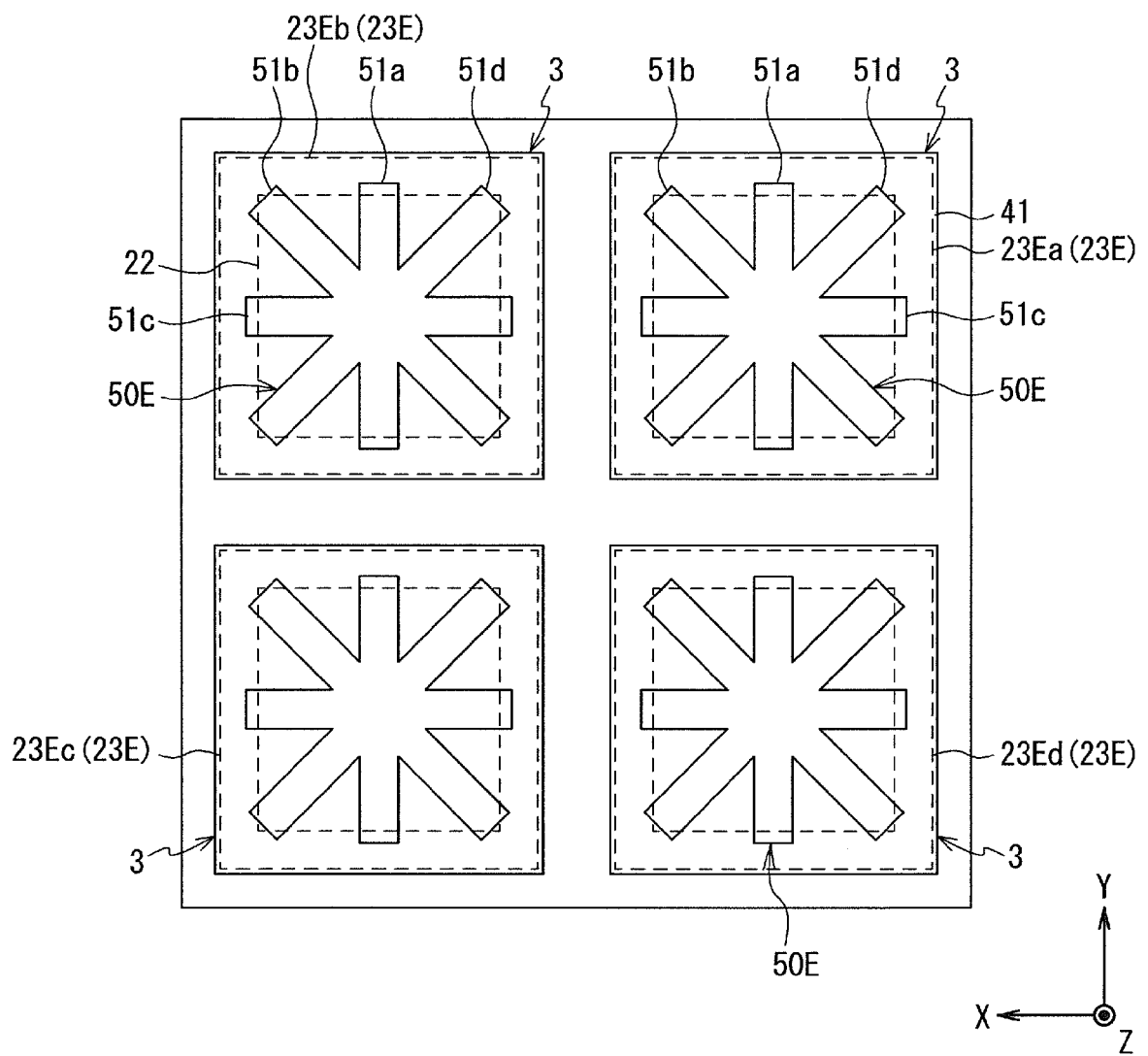
[図12]



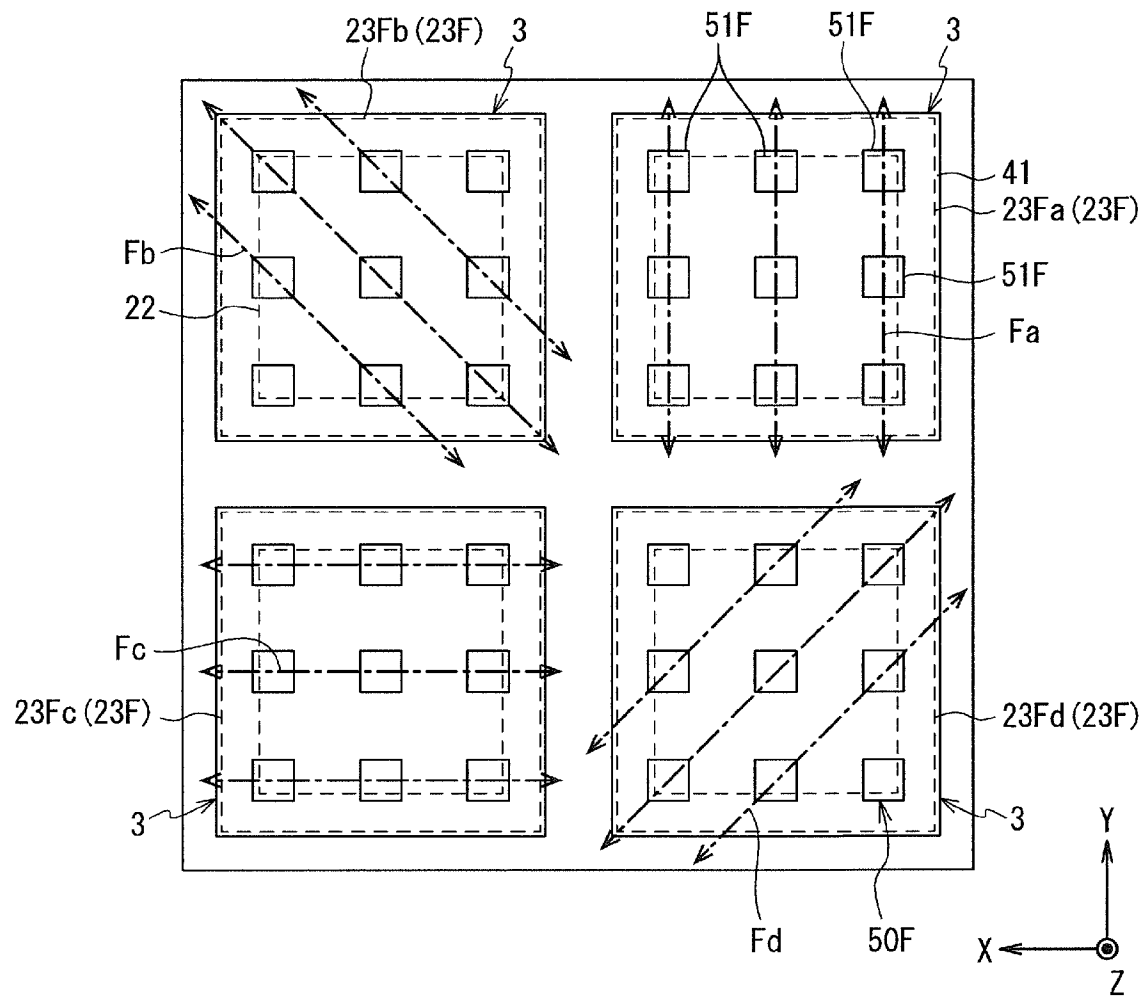
[図13]



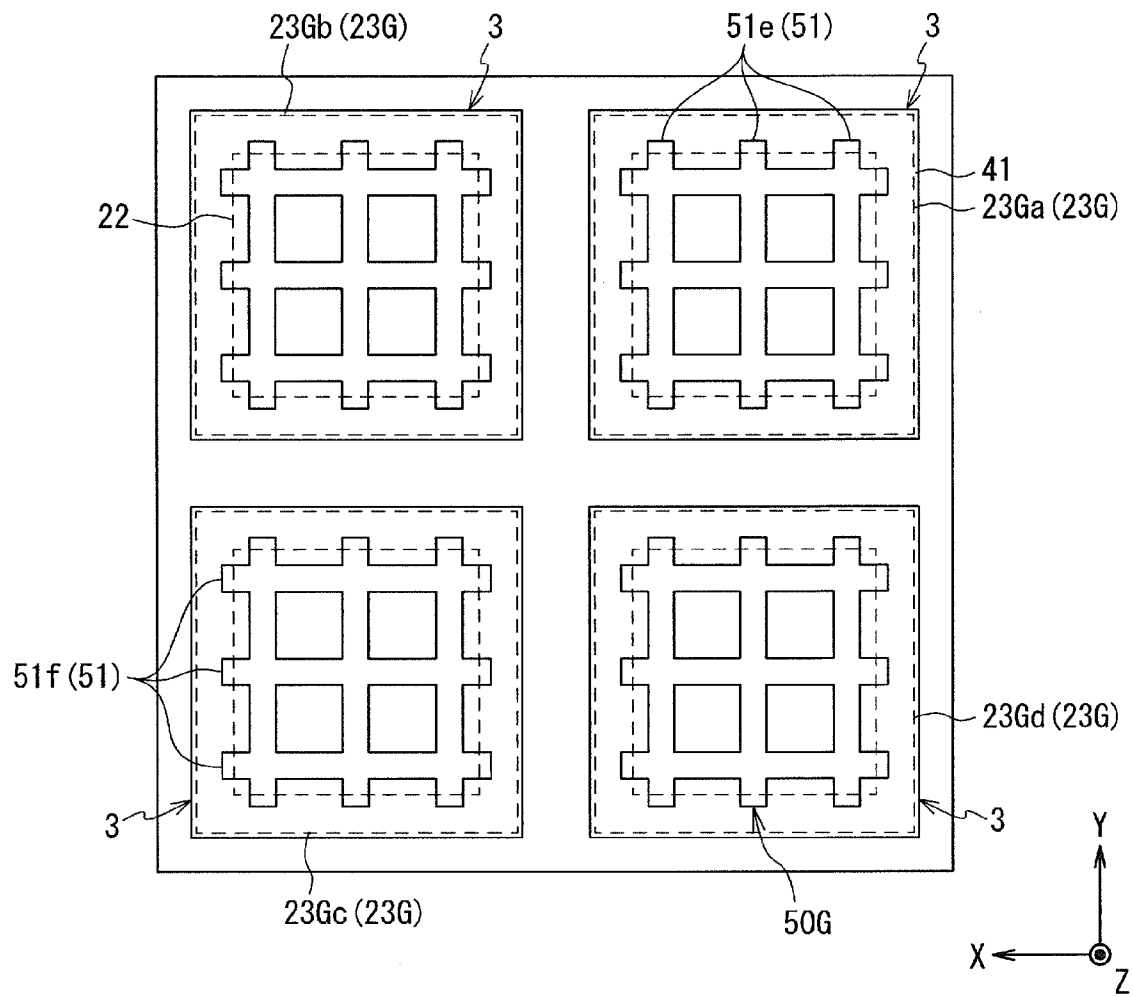
[図14]



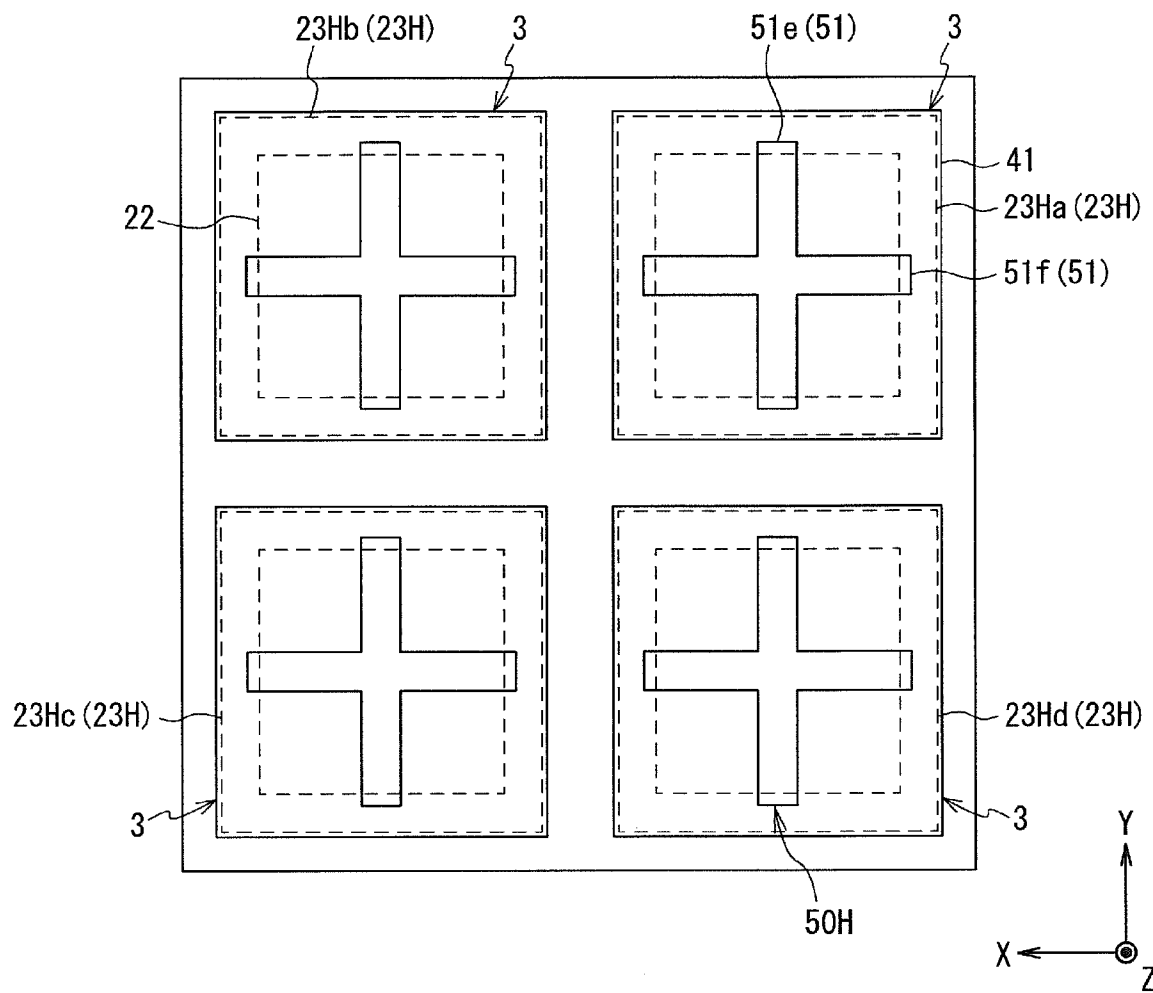
[図15]



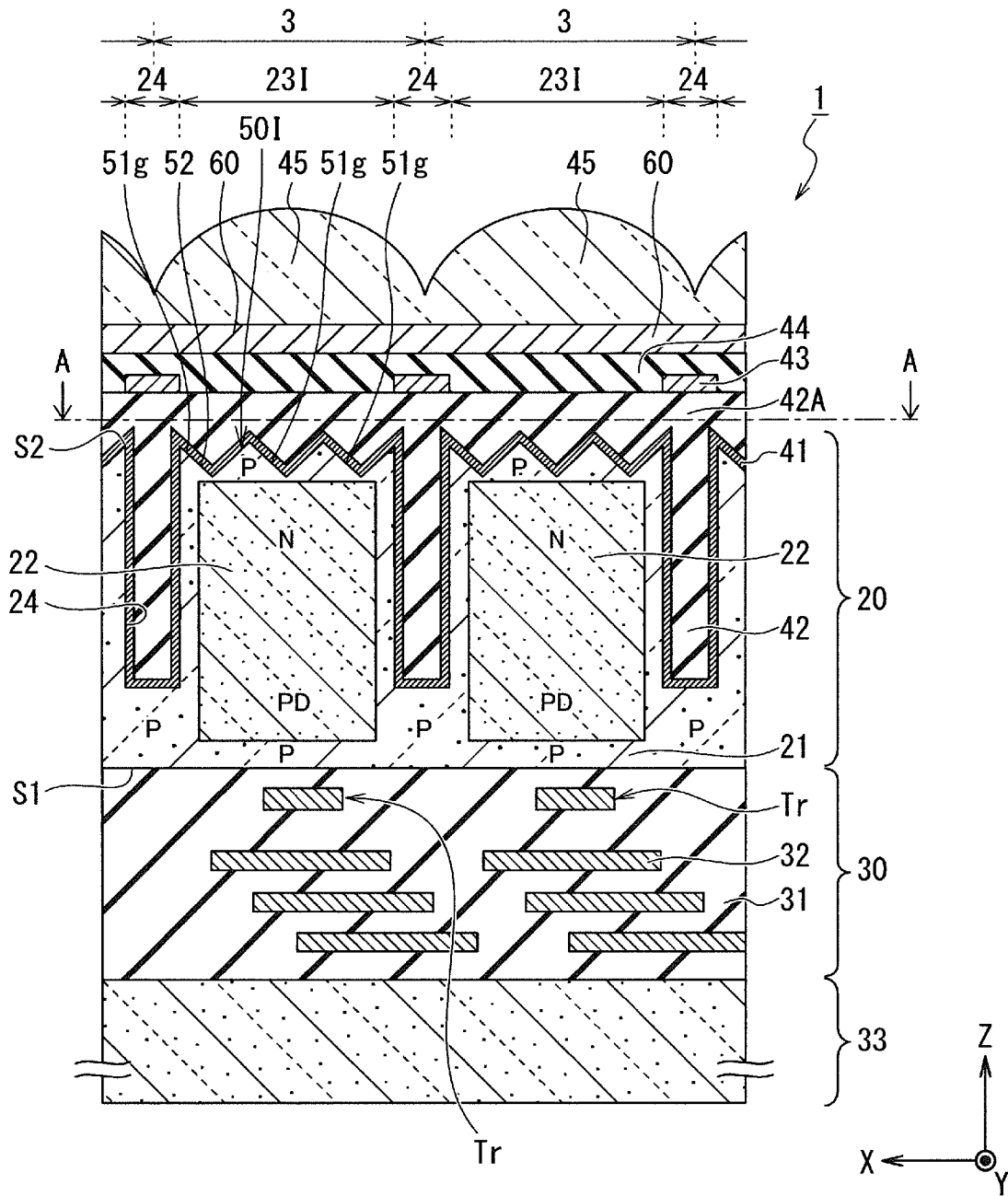
[図16]



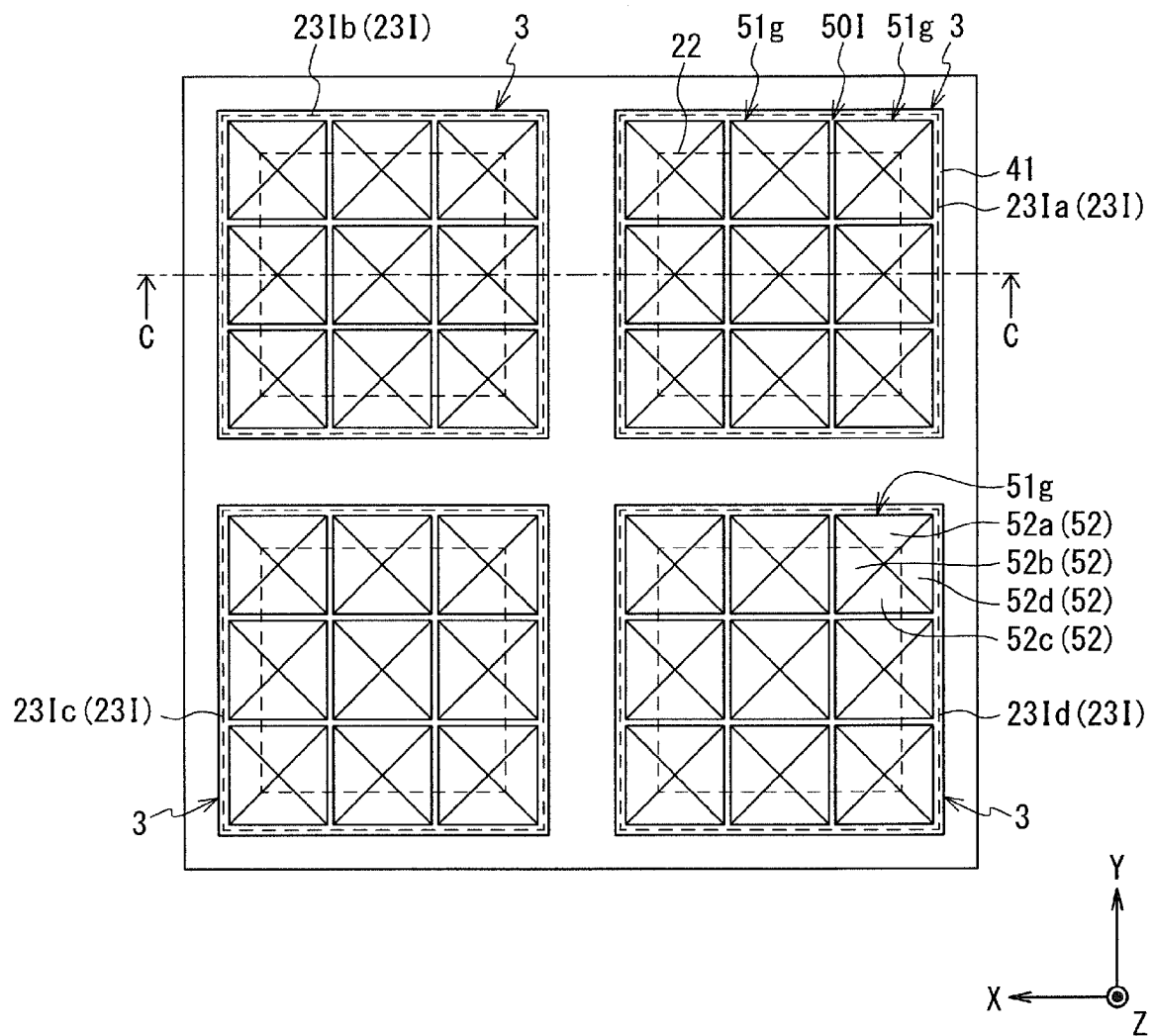
[図17]



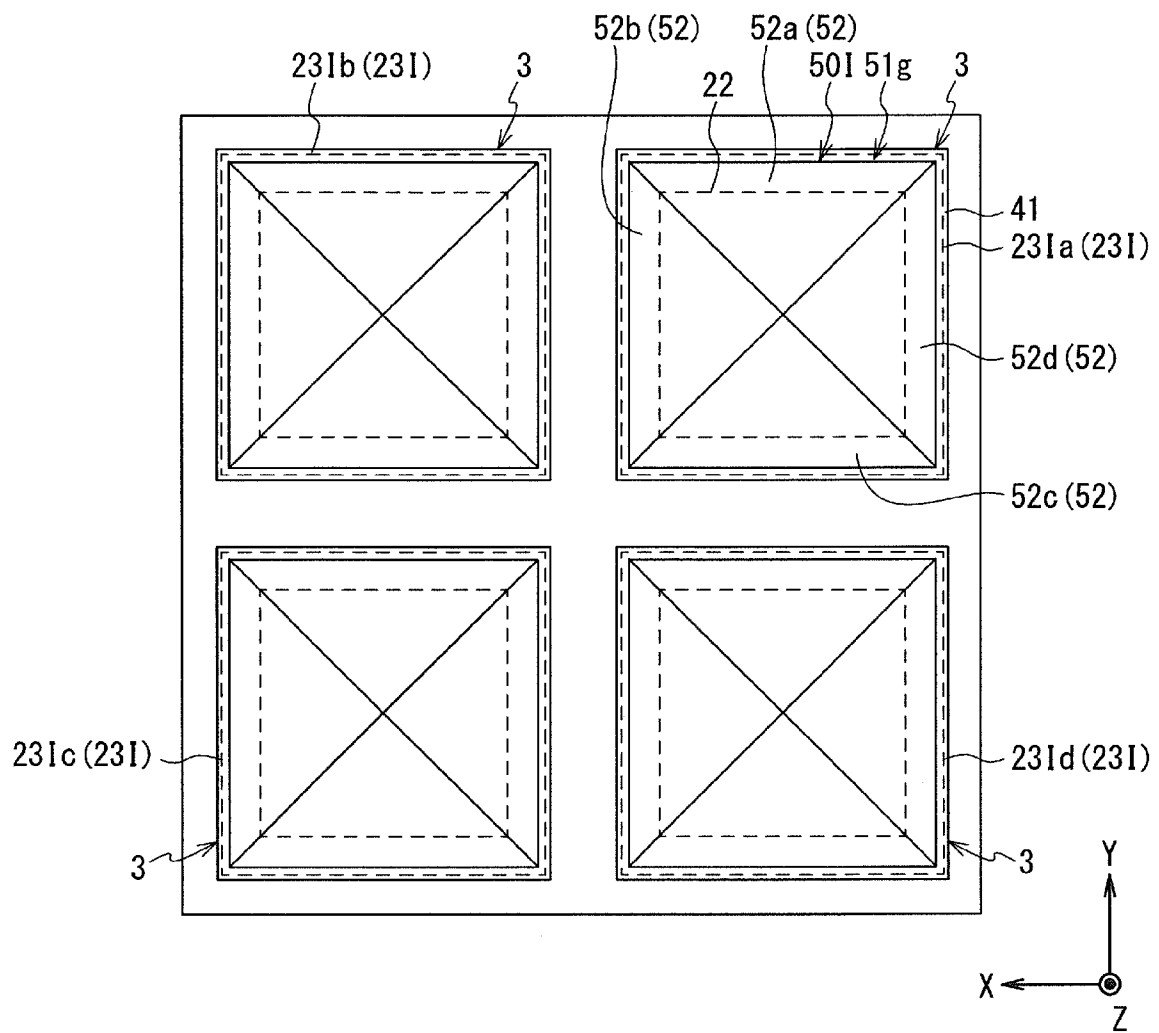
[図18A]



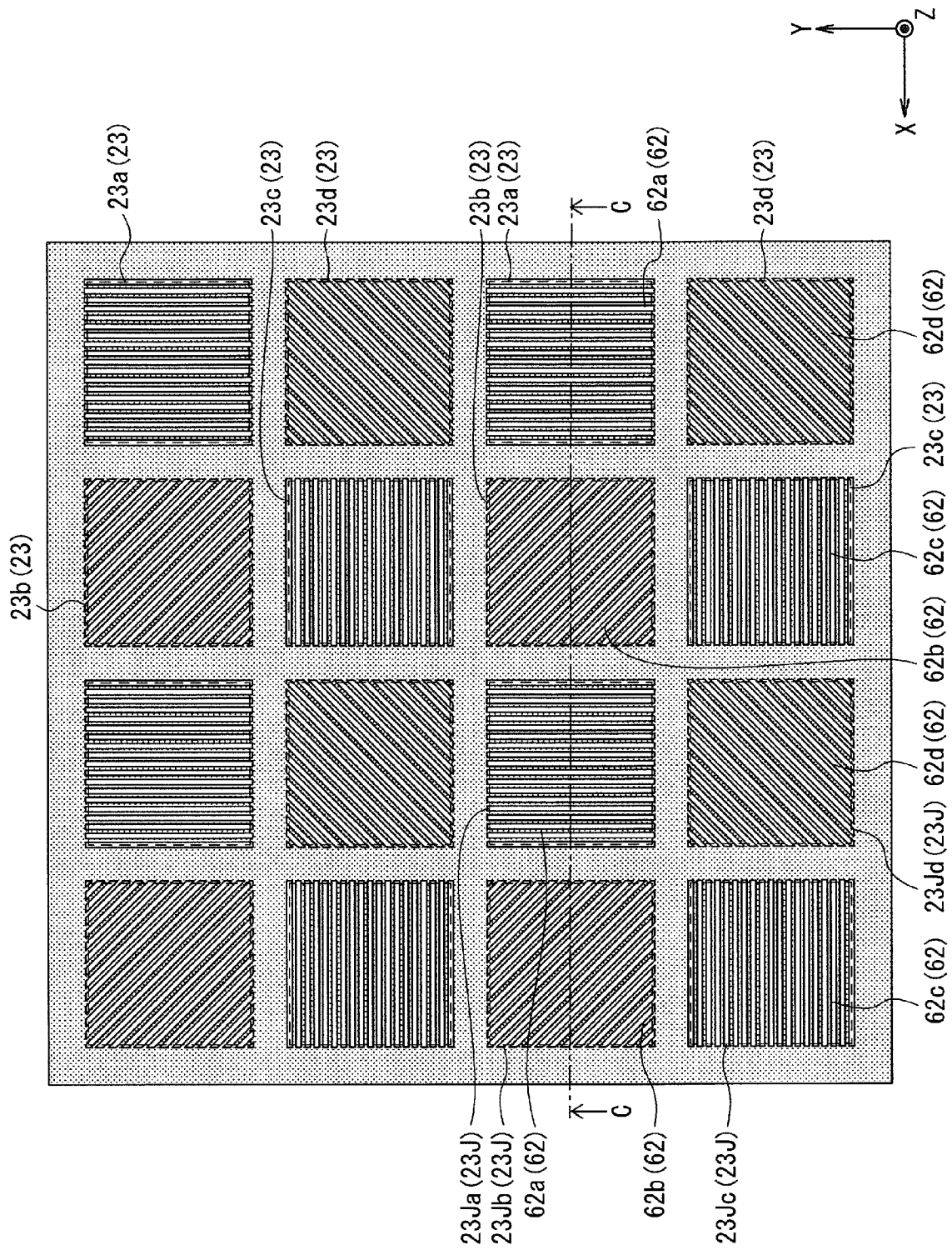
[図18B]



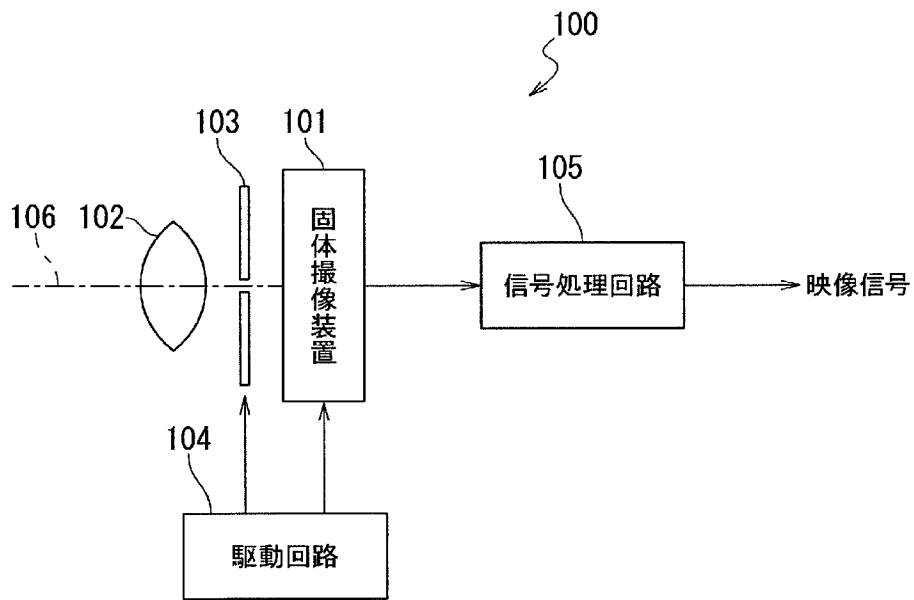
[図19]



[図21]



[図23]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2022/009423

A. CLASSIFICATION OF SUBJECT MATTER

G03B 11/00(2021.01)i; **H01L 27/146**(2006.01)i; **H04N 5/369**(2011.01)i; **G02B 5/20**(2006.01)i; **G02B 5/30**(2006.01)i
 FI: H01L27/146 A; H01L27/146 D; H04N5/369; G02B5/30; G02B5/20 101; G03B11/00

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G03B11/00; H01L27/146; H04N5/369; G02B5/20; G02B5/30

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2022
 Registered utility model specifications of Japan 1996-2022
 Published registered utility model applications of Japan 1994-2022

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	WO 2021/029130 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP) 18 February 2021 (2021-02-18) paragraphs [0027]-[0090], fig. 2, 3, 6, 8, 11, 13	1, 2, 5, 10-15
Y		8, 9
A		3, 4, 6, 7
Y	JP 2019-046960 A (SONY SEMICONDUCTOR SOLUTIONS CORP) 22 March 2019 (2019-03-22) paragraphs [0043]-[0057], fig. 5, 8	8, 9
A	WO 2015/001987 A1 (SONY CORPORATION) 08 January 2015 (2015-01-08) paragraphs [0026]-[0042], fig. 2	1-15
A	WO 2012/032939 A1 (SONY CORPORATION) 15 March 2012 (2012-03-15) paragraphs [0063]-[0083], fig. 1, 2	1-15

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

17 May 2022

Date of mailing of the international search report

31 May 2022

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2022/009423

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
WO	2021/029130	A1	18 February 2021	JP	2021-34405	A	
JP	2019-046960	A	22 March 2019	US	2020/0227467	A1	paragraphs [0075]-[0091], fig. 5, 8
				WO	2019/044213	A1	
				TW	201921661	A	
WO	2015/001987	A1	08 January 2015	US	2016/0112614	A1	paragraphs [0052]-[0068], fig. 2
				CN	105229790	A	
				KR	10-2016-0029735	A	
WO	2012/032939	A1	15 March 2012	US	2012/0319222	A1	paragraphs [0154]-[0178], fig.1, 2
				EP	2615640	A1	
				KR	10-2013-0101972	A	
				CN	102402106	A	

A. 発明の属する分野の分類（国際特許分類（IPC）） G03B 11/00(2021.01)i; H01L 27/146(2006.01)i; H04N 5/369(2011.01)i; G02B 5/20(2006.01)i; G02B 5/30(2006.01)i FI: H01L27/146 A; H01L27/146 D; H04N5/369; G02B5/30; G02B5/20 101; G03B11/00		
B. 調査を行った分野		
調査を行った最小限資料（国際特許分類（IPC）） G03B11/00; H01L27/146; H04N5/369; G02B5/20; G02B5/30		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2022年 日本国実用新案登録公報 1996-2022年 日本国登録実用新案公報 1994-2022年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	WO 2021/029130 A1（ソニーセミコンダクタソリューションズ株式会社）18.02.2021 (2021-02-18) [0027]-[0090], 図2, 3, 6, 8, 11, 13	1, 2, 5, 10-15
Y		8, 9
A		3, 4, 6, 7
Y	JP 2019-046960 A（ソニーセミコンダクタソリューションズ株式会社）22.03.2019 (2019-03-22) [0043]-[0057], 図5, 8	8, 9
A	WO 2015/001987 A1（ソニー株式会社）08.01.2015（2015-01-08） [0026]-[0042], 図2	1-15
A	WO 2012/032939 A1（ソニー株式会社）15.03.2012（2012-03-15） [0063]-[0083], 図1, 2	1-15
☐ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献		
国際調査を完了した日 17.05.2022		国際調査報告の発送日 31.05.2022
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 加藤 俊哉 5F 9554 電話番号 03-3581-1101 内線 3516

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2022/009423

引用文献			公表日	パテントファミリー文献			公表日
WO	2021/029130	A1	18.02.2021	JP	2021-34405	A	
JP	2019-046960	A	22.03.2019	US	2020/0227467	A1	
				[0075]-[0091], FIGS. 5, 8			
				WO	2019/044213	A1	
				TW	201921661	A	
WO	2015/001987	A1	08.01.2015	US	2016/0112614	A1	
				[0052]-[0068], FIG. 2			
				CN	105229790	A	
				KR	10-2016-0029735	A	
WO	2012/032939	A1	15.03.2012	US	2012/0319222	A1	
				[0154]-[0178], FIGS. 1, 2			
				EP	2615640	A1	
				KR	10-2013-0101972	A	
				CN	102402106	A	