

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G06F 11/26 (2006.01)

G01R 31/319 (2006.01)



[12] 发明专利说明书

专利号 ZL 01821524.6

[45] 授权公告日 2006 年 10 月 11 日

[11] 授权公告号 CN 1279445C

[22] 申请日 2001.12.3 [21] 申请号 01821524.6

[30] 优先权

[32] 2000.12.29 [33] US [31] 09/751,633

[86] 国际申请 PCT/US2001/046391 2001.12.3

[87] 国际公布 WO2002/054240 英 2002.7.11

[85] 进入国家阶段日期 2003.6.27

[71] 专利权人 泰拉丁公司

地址 美国马萨诸塞州

[72] 发明人 迈克尔 C·帕尼斯

布拉德福德 B·罗宾斯

审查员 何怀燕

[74] 专利代理机构 中原信达知识产权代理有限责任
公司

代理人 顾红霞 武玉琴

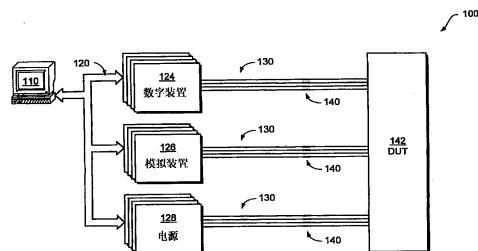
权利要求书 4 页 说明书 11 页 附图 3 页

[54] 发明名称

串行器件的改进型环回检测

[57] 摘要

一用于经济且全面地检测串行端口的装置包括一接收器和一发射器。该接收器可与串行端口的 TX 线耦合用于接收一串行位流。该发射器可与串行端口的 RX 线耦合用于产生一串行位流。该接收器与发射器耦合，从而在串行端口的 TX 和 RX 线之间建立一环回连接。在接收器和发射器之间插入一时间失真电路和一选择器。该时间失真电路加入预定量的时序失真以检测串行端口。该选择器在接收器和直接输入端之间进行选择，它提供一算法检测信号。该算法检测信号与接收器接收到的输入串行位流不同，从而可单独的检测 TX 和 RX 线。



1. 一用于在一自动检测系统中检测串行端口的电路，包括：
一具有一输入端和一输出端的接收器，用于从串行端口的 TX 线
5 接收一检测信号；
一具有一输入端和一输出端的发射器，用于向串行端口的 RX 线
发射一检测信号，其中发射器的输入端与接收器的输出端耦合以建立
一环回连接；和
一参数测量电路，与接收器的输入端耦合，用于评估串行端口的
10 TX 线的稳定状态特征。
2. 如权利要求 1 所述的电路，其中该参数测量电路还与发射器
的输出端耦合，用于评估串行端口的 RX 线的稳定状态特征。
- 15 3. 如权利要求 1 所述的电路，其中还包括一与接收器的输出端
耦合的时间测量电路，用于测量接收器接收到的测量信号的时序特
征。
4. 如权利要求 1 所述的电路，其中还包括一时间失真电路，该
20 电路位于接收器的输出端和发射器的输入端之间，用于在提供到串行
端口的 RX 线的检测信号中引入预定的时序失真。
5. 如权利要求 1 所述的电路，其中还包括一选择器，位于接收
器的输出端和发射器的输入端之间，用于在接收器的输出端和直接输
25 入端之间选择，其中该直接输入端提供一预定串行位流，该位流不同
于接收器接收到的检测信号。
6. 如权利要求 1 所述的电路，其中该接收器包括一差动比较器，
该差动比较器具有第一和第二可编程极限。

30

7. 如权利要求 1 所述的电路，其中该发射器包括一差动驱动器，该差动驱动器具有第一和第二可编程电平。

8. 一自动检测系统中用于检测串行端口的电路，包括：

5 一具有一输入端和一输出端的接收器，用于从串行端口的 TX 线接收一检测信号；

 一具有一输入端和一输出端的发射器，用于向串行端口的 RX 线发射一检测信号，其中发射器的输入端与接收器的输出端耦合以建立一环回连接；和

10 一时间失真电路，该电路位于接收器的输出端和发射器的输入端之间，用于在提供到串行端口的 RX 线的检测信号中引入预定的时序失真。

9. 如权利要求 8 所述的电路，还包括一与接收器的输出端耦合的时间测量电路，用于测量接收器接收到的测量信号的时序特征。

10. 一自动检测系统中用于检测串行端口的电路，包括：

 一具有一输入端和一输出端的接收器，用于从串行端口的 TX 线接收一检测信号；

20 一具有一输入端和一输出端的发射器，用于向串行端口的 RX 线发射一检测信号，其中发射器的输入端与接收器的输出端耦合以建立一环回连接；

 其中该接收器具有至少一个可编程的输入极限，该发射器具有至少一个可编程的输出电平。

25

11. 如权利要求 10 所述的电路，其中该接收器包括一差动比较器，该发射器包括一差动驱动器。

30 12. 一种在自动检测系统中检测处于检测的器件的串行端口的方
法，包括：

(A) 评估串行端口的 TX 线和 RX 线中的至少一个的稳定状态特征；

(B) 使处于检测的器件产生一串行位流；

(C) 从处于检测的器件的串行端口的 TX 线接收该串行位流；

5 (D) 利用一时间测量电路测量接收到的该串行位流的至少一个时序特征；

(E) 将接收到的串行位流和直接输入信号中的一个发射到处于检测的器件的串行端口的 RX 线；和

10 (F) 监视该处于检测的器件以判定由处于检测的器件接收到的串行位流是否与希望的串行位流匹配。

13. 如权利要求 12 所述的方法，还包括在步骤 E 中向处于检测的器件发射检测信号之前，在步骤 C 中向接收到的串行位流中引入预定的时序失真。

15

14. 如权利要求 13 所述的方法，其中预定的时序失真包括抖动。

15. 如权利要求 12 所述的方法，其中在步骤 C 中利用具有至少一个输入极限的比较器接收到该串行位流，该方法还包括对该至少一个极限编程以检测处于检测的器件是否产生有效输出电平。

20

16. 如权利要求 12 所述的方法，其中发射步骤 E 包括对发射的信号的电平编程以判断处于检测的器件是否对应于处于编程后的电平的输入。

25

17. 如权利要求 12 所述的方法，其中直接输入信号包括不同于在步骤 C 中接收到的串行位流的算法输入。

18. 如权利要求 17 所述的方法，其中该算法输入包括 1 和 0 的伪随机序列和 1 和 0 的重复序列中的至少一个。

30

19. 如权利要求 12 所述的方法，其中该直接输入信号传送一串行位流，该位流的频率不同于 TX 线的串行位流的频率。

串行器件的改进型环回检测

5 技术领域

本发明涉及用于电子器件的自动检测设备，特别的，涉及包括串行通信端口的电子器件的自动检测。

背景技术

10 随着电子器件越来越复杂，需要更多的导线来进行不同器件之间的连接。因此，电路板的布线和设计变得更加复杂。串行通信端口可以缓解这种复杂性，因为它们可以使器件利用比并行器件更少的线路进行通信。串行端口仅利用两条线进行通信，一条用于发射数据，一条用于接收数据。这些线可为单端（即，一个信号以地信号为参考）
15 或差动（即，两个互补的信号，每个都不是地信号）。为了以与并行端口可比的速率发射数据，串行端口需要以比并行端口更快的速度进行操作。现代的串行端口以达到几千兆赫兹（GHz）的数据率进行操作。

20 串行端口特别需要自动检测设备（“ATE”）。例如，串行端口通常同时发射和接收数据。为了彻底的检测串行端口，该检测器自身应当可以同时发射和接收数据。串行端口还可以不同的速率发射和接收数据，这意味着检测器应当以不同的速率工作。可能最显著的是串行端口可以以非常高的速率操作，该速率大大的快于传统检测器的针
25 电子器件的操作。

广义的说，用于检测串行端口的技术可分为三类：全功能的数字检测，算法检测和环回检测。全功能数字检测使用复杂的、基于图案的装置来产生串行激励和监测串行响应。这些装置通常以高速操作，
30 对于检测大多数串行端口足够快，而且可对信号的时序和他们的幅度

进行大量的控制。虽然他们很灵活和有效，但全功能数字装置太过昂贵，且需要很长的研发时间。全功能数字检测装置的例子包括 Boston,MA ， Teradyne,Inc.,研制的 Gazelle™ 和超速串行针™。

5 算法检测比全功能数字检测便宜。算法检测包括根据多种预定算法中的任意一种，产生串行位流，并监测串行响应，以确保他们匹配该串行激励的预期响应。可根据多种算法图案，例如伪随机图案、跨步图案（在多个“0”的区域中移动一个“1”）、或者位图案等等来安排激励。虽然算法检测比全功能检测便宜，但仍然并不完善。例如，
10 算法检测通常不能控制发射到串行端口的单个边沿的布局。因为它使用有限的几种图案，因此算法检测也不能检独立器件的特定电路。

 环回检测是最简单，同时也可能是最常用的检测串行端口的方法。环回检测包括将串行端口的发射线（TX）与其自身的接收线（RX）
15 连接。然后该装置发射一已知图案的串行数据。一旦该数据被发射，该检测器监视该装置的低速针以判断检测通过或失败，该低速针的状态基于 TX 和 RX 线的正确操作。

 该环回检测非常方便。该串行端口的检测连接仅需要一条将发射
20 线与接收线连接的导线即可。该检测器不需发射串行数据或接收串行数据。但是，我们认识到这种方便是以完善性作为代价的。由于串行端口接收数据和发射数据的速率相同，因此环回检测不需要单独地检测串行端口的发射线和接收线是否可以以不同速率操作。这样该检测器不能检测器件的同步电路中的内部缺点。我们还应当认识到由于该
25 检测器不直接产生串行位流，因此检测器不能检测串行端口对于误差输入信号的容差。这些包括具有幅度错误、失真和定时抖动的输入信号。该检测器不能直接测量串行端口的输出信号，以确保它们具有正确的幅度和时序特征。

30 但是，环回检测的方便性还是提供了可以实现低成本检测串行端

口的保证。现在所需要的就是在不显著增加环回检测成本的情况下，提高它的灵活性和测试有效范围。

发明内容

5 根据上面的背景技术，本发明的一个目的是全面且相对低成本地检测串行端口。

10 为了实现上述目的以及其它目的和优点，采用一改进的环回技术来检测串行端口。该技术包括一接收器和发射器，他们每个都具有输入端和输出端。该接收器在它的输入端接收到串行端口的 TX 线传来的检测信号。该发射器利用它的输出端向串行端口的 RX 线提供一检测信号。该接收器的输出端与发射器的输入端耦合，以稳定环回连接。

15 根据一个变化，接收器的输入端可与一参数测量电路耦合，用于估算串行端口的 TX 线的稳定状态特征。发射器的输出端可与该参数测量电路耦合，用于估算串行端口的 TX 线的稳定状态特征。

20 根据另一个变化，接收器的输出端可与一时间测量电路耦合，用于测量在串行端口的 TX 线产生的检测信号的时序特征。

25 根据另一个变化，在接收器的输出端和发射器的输入端之间插入一时间失真电路，用于在检测信号被输入串行端口的 RX 线之前，向该检测信号提供预定的时序失真。

30 根据另一变化，在接收器的输出端和发射器的输入端之间插入一选择器，用于在接收器的输出端和一直接输入端之间进行选择，其中该直接输入端提供一预定的串行位流，该位流不同于接收器接收到的检测信号。

35 根据本发明的另一个方面，提供一种在自动检测系统中检测处于

检测的器件的串行端口的的方法，包括：评估串行端口的 TX 线和 RX 线中的至少一个的稳定状态特征；使处于检测的器件产生一串行位流；从处于检测的器件的串行端口的 TX 线接收该串行位流；利用一时间测量电路测量接收到的该串行位流的至少一个时序特征；将接收到的串行位流和直接输入信号中的一个发射到处于检测的器件的串行端口的 RX 线；和监视该处于检测的器件以判定由处于检测的器件接收到的串行位流是否与希望的串行位流匹配。

附图说明

10 本发明的其它目的、优点和新颖特征都将从下面的说明书和附图中变得明显，其中

图 1 示出背景技术中的传统检测器结构；

图 2 示出根据本发明的一用于检测串行通信端口的改进的环回装置；

15 图 3 示出利用图 2 所示的装置检测串行通信端口的流程图。

具体实施方式

传统的检测器结构

20 图 1 示出用于自动检测系统或“检测器”的传统结构 100 的高度简化视图，其中可使用本发明。一主机 110 利用多种电子硬件来运行用于检测一被检测的器件（“DUT”）142 的程序。该硬件通常包括数字装置 124、模拟装置 126 和电源 128。

25 该电子硬件通过多条线 130 和它们各自的接点 140 与 DUT142 连接。该接点 140 通常包括从检测器延伸出的弹簧针。这些针可以是单端或同轴的。该 DUT 被置于一器件接口板，或“DIB”上。该 DIB 通常包括导电衬垫，这些衬垫排列的图案与从该检测器延伸出的弹簧针的图案相匹配。这些针与衬垫接触从而在检测器和 DUT142 之间形成连接。

30

该数字装置 124 通常包括，例如时钟发生器、串行检测装置、并行检测装置。该模拟装置 126 通常包括，例如一个或多个用于测量电路节点的 DC 特性的参数测量单元，和一个或多个用于测量电路节点的时序特征的计时器/计数器。他们还可包括多个其它用于产生和分析用于检测该 DUT142 的波形的装置。通过一控制总线 120，该主机 110 与电子硬件通信并控制该电子硬件，用于根据检测程序的指令检测该 DUT142。

电路布局和操作

图 2 示出根据本发明用于执行串行端口的改进环回检测的装置 200。该装置最好为一数字装置，并与其它数字装置 124 一起处于检测器 100 内。

如图 2 所示，该装置 200 包括一接收器 258。该接收器 258 通过接点 240 与 DUT242 的 TX 线耦合。

该装置 200 还包括一发射器 272。该发射器 272 通过其它接点 240 与 DUT242 的 RX 线耦合。如下所述，该接收器 258 的输出端可与发射器 272 的输入端耦合，从而对 DUT242 进行环回检测。

在最佳实施例中，该接收器 258 包括一差动放大器 260，用于从 DUT242 接收一差动信号。该差动放大器将 TX 线提供的差动输入转换为单端信号。比较器 262 和 264 将该单端信号分别与可设计的极限电压 V_{OD-H} 和 V_{OD-L} 比较，以确定该单端信号是否超过该极限值。电阻 254 和 256（通常为 50 欧姆）接在差动放大器 260 的输入端，从而分别提供终端电压 V_{TERM-H} 和 V_{TERM-L} 。该终端电压最好可编程。

差动放大器 260 与比较器 262 和 264 的结合得到一差动比较器，即该比较器根据 TX 处的差动输入电压超过一个或多个预定极限值，进行转换。通过提供两个比较器 262 和 264，每当该差动输入信号（在

TX 处) 超过两个极限值中的任一个, 装置 200 可产生一边沿。这个特征可被用于, 例如校验一器件的上升时间和下降时间规格, 这在利用传统环回检测时通常是不可能的。该特征还可用于校验该器件的输出电平是否符合具体要求, 这在利用传统环回检测时通常也是不可能的。或者, 也可以只使用一个比较器, 相应的具有较少的功能。

作为另一变化, 可提供另一组比较器来检查该 TX 线提供的信号的共模分量, 以确保它符合 DUT 的具体要求。这些比较器还可用于检测故意施加的共模信号, 通常是“速差式信号法”信号。另外, 可提供另一组比较器来独立地检查 TX 线提供的差动信号的每一侧, 以确保每一侧都分别符合该 DUT 的要求。

在最佳实施例中, 该发射器 272 为一差动驱动器, 它提供互补输出信号, 这些信号在高电压和低电压电平之间变化。这些高和低电平, 分别标记为 V_{ID-H} 和 V_{ID-L} , 都可编程以检测 RX 线对具有不同电压电平的输入信号的容差。电阻 274 和 276 端接发射器 272 产生的信号。

传统的环回检测不能测量串行端口的 TX 线中的抖动。为了克服这个限制, 差动比较器的输出端与一时间测量电路, 例如一计时器/计数器 266 耦合。该计时器/计数器 266 可测量 TX 线中的抖动。它还可独立地测量它的频率和其它特性。

该差动比较器的输出也与一时间失真电路 268 耦合。根据特定的因素, 在将 TX 线提供的信号环回至 TX 线之前, 该时间失真电路 268 选择性的在该信号中引入时序失真。在一种模式下, 该时间失真电路 268 可向 RX 线中引入抖动。通过在 RX 线中加入抖动并监视该器件的响应 (即, 它是否正确的接收到 TX 线提供的数据), 可以独立地检测 RX 线对抖动的容差。

根据最佳实施例, 该时间失真电路 268 包括一选择器、一转换速

率被限制的电路，和一高速比较器。该选择器选择比较器 262 和 264 中的一个的输出作为该转换率被限制的电路的输入，该转换率被限制的电路将被选择输入端的边沿转换为一斜坡。将该斜坡输入高速比较器的第一输入端，将一极限信号输入第二输入端。为了引入抖动，在极限信号上叠加一特定量的电压噪声。该比较器将该电压噪声转换为计时噪声或抖动。

还可采用其它类型的时间失真。例如，通过改变极限电压的 DC 值，可以使被选择的比较器输出端提供的输入信号相移。通过叠加周期波形，可对该输入信号进行相调制。通过提供一稳定的极限电压，该输入信号可基本不失真的通过。

该装置 200 还包括一选择器 270。该选择器 270 在主机 110 的控制下操作。它的输出端与时间失真电路 268 的输出或直接输入端 290 提供的信号耦合。如果选择器通过时间失真电路 268 的输出，则建立了环回结构。但是，如果通过了直接输入端 290 提供的信号，则该环回连接被破坏，可利用直接输入信号驱动该发射器 272。

该直接输入端 290 传送一串行位流，该位流不同于 DUT242 的 TX 线产生的位流。该直接输入端 290 包括与 TX 线发射的不同的数据流，并可以不同于 TX 线的位率进行操作。在最佳实施例中，该直接输入端 290 提供了一种简单的 1 和 0 的算法图案，例如，伪随机图案或交替的“1010”图案，该算法图案可以以可变的时钟率产生。通过以不同的速度提供不同于 TX 线产生的数据的数据，该直接输入端 290 填满了环回检测有效区域中的有效间隙---它可使串行端口的 RX 线独立于 TX 线被检测。

图 2 所示的装置 200 还包括一参数测量电路，例如参数测量单元 (PMU) 282。该 PMU282 与 DUT242 的 TX 和 TX 线耦合，用于对这些线执行参数测量。如本领域技术人员所公知，PMU 是用于强制电压、

强制电流、测量电压、测量电流的内部电路。他们用于测量器件的稳定状态特征，例如漏电流、阻抗、输出电流和依从电压。提供 PMU 将这些功能集成在装置 200 中，并进一步提高了测量能力。

- 5 该装置 200 最好包括开关、例如继电器 250、252、278 和 280。为了执行参数检测，打开继电器，该 PMU 作用该 TX 和 RX 线。由于该装置 200 与该 DUT 242 去耦，因此可以消除装置 200 的负载效应。

10 为了执行串行检测，继电器 250、252、278 和 280 闭合。在最佳实施例中，该 PMU282 通过电感 292、284、286 和 288 与 RX 和 TX 线耦合。该电感可避免需要提供单独的开关来连接和断开 PMU。该电感对高速串行位流可相当于开路，对 DV 参数信号可相当于短路。

15 除了 PMU282 和相关电感，该装置 200 最好包括与高速信号通道连接的高速电子器件。该高速电子器件可利用一个或多个特定用途集成电路（ASIC）来实现，具有高速分立元件或它们的结合。由于该装置是用于已经包括有检测装置的 ATE 系统中，因此如果在检测系统中的其它地方已经有了检测装置，则装置 200 中不需再重复了。例如，由 Teradyne,Inc.制造的检测器通常包括一独立的计时器/计数器和一独立
20 的 PMU。因此它们也包括可用于创建用于直接输入端 290 的信号源的时钟发生器和其它并行数字装置。这些装置可与装置 200 结合使用，从而避免了由于在装置 200 中重复安装它们而导致的成本增加。

检测方法

- 25 图 3 为一流程图，示出利用装置 200 对串行端口执行的检测过程。如图所示，可以执行多种检测，他们执行的顺序并不要求。

30 在步骤 310，主机 110 指示装置 200 测量 DC 参数。该步骤需要在保持装置 200 的其它部分断路的情况下，打开继电器 250、252、278 和 280 并通过电感 292、284、286 和 288 检测 TX 和 RX 线。当参数

测量结束时（或就在串行检测开始之前）继电器 250、252、278 和 280 闭合。

5 在步骤 312, 主机 110 激励 DUT242 来发射串行数据。随后, DUT242 在 TX 线上产生串行位流。该串行位流传播到差动放大器 260, 然后到达比较器 262 和 264。在步骤 314, 计时器/计数器 266 测量比较器 262 和 264 产生的信号。如上所述, 测量可包括 TX 线上的信号的抖动、频率或其它特性。

10 在步骤 316, 主机 110 读出计时器/计数器 266 的测量结果, 判断测量的特征是否在特定范围内。

15 除了利用计时器/计数器 266 测量 TX 线的特征, 执行改进的环回检测。在步骤 318, 将比较器 262 和 264 中的一个提供的信号输入时间失真电路 268。根据特定的因素, 将该信号预先失真并通过发射器 272 反馈回 RX 线。在步骤 324 中, 主机 110 查询 DUT242 以确定在 RX 线上接收到的串行位流是否匹配在 TX 线上发射的串行位流。基于该响应, 决定检测通过或失败。

20 另外, 可将比较器 262 和 264 的极限电平编程为对 TX 线的 DUT 幅度要求的极限。像以前一样监视该 DUT。一有效信号只发射到 RX 线, 如果 DUT 符合对于 TX 线的幅度要求, 则 DUT 通过。类似的, 可将发射器 272 的输出电平编程为对 RX 线的 DUT 幅度要求的极限。监视该 DUT。只有当 DUT 符合对于 RX 线的幅度要求时, DUT 才通过。
25 除了依靠 DUT242 以提供激励, 还可通过直接输入端 290 提供独立的激励。在步骤 320, 主机 110 控制选择器 270 中断环回信号, 而通过直接输入端 290 的信号。产生一算法图案。在步骤 322 中, 将该算法图案提供到 DUT 的 RX 线。在步骤 324 中, 主机 110 查询 DUT242 以校验该 DUT 接收到正确的数据。

30

上面描述的该改进的环回技术并不昂贵且具有灵活性。资源例如计时器/计数器和 PMU 已经包括在大多数检测系统中，因此该改进的环回装置可以很小或不花代价就将它们的功能合并过来。可独立检测串行端口的 TX 和 RX 线的幅度误差和抖动。利用该直接输入端 290，
5 可提供算法图案来以不同频率和与 TX 线不同的数据检测 RX 线，从而可真正独立的检测 RX 和 TX 线。

变化

上面描述了一个实施例，可以实现多种变化实施例。
10

如上所述，该计时器/计数器和 PMU 为远程装置。但是，它们也可本地提供。在稍微增加成本的情况下，可将该计时器/计数器和 PMU 集成在装置 200 中，从而提供一更加整套的装置。

15 该改进的环回装置 200 作为位于一个或多个检测器装置中的装置进行描述。但是，它的位置可以改变。或者，该装置可置于 DUT 旁的器件接口板上，或可与这些位置分离。根据另一变化，该装置 200 可位于一独立的装置中，该装置与主机通过独立总线，例如 IEEE-488 总线或 VXI 总线进行通信。

20

上面描述了一单独的、改进的环回电路 200。可选的，可将多个电路 200 放在一起检测多个串行端口。该计时器/计数器和 PMU 可在不同电路之间转换，或可提供多个计时器/计数器和 PMU。

25

上述的装置 200 可进行广泛的检测。例如，差动比较器的输出可与数据采集装置（未示出）和并行数字装置耦合。这些装置可处理差动比较器提供的信号，来进行其它检测，例如提取在 DUT242 产生的串行位流中的被编码的数据。该提取出的数据可例如用于通过直接输入来初始化 DUT，以便于下次的检测。

30

如上所述，该 PMU282 通过电感与 TX 和 RX 线连接。还可使用继电器或其它开关，假设它们完全阻断了高频串行位流。

5 上述的例子使用了差动接收器和差动发射器来进行被检测器件的差动 RX 和 TX 线之间的通信。但这不是必需。为了检测单端串行端口，可以使用一单端接收器和一单端发射器。或者，可使用上述的差动接收器和发射器，将接收器的一个输入端保持为一恒定电压，发射器的一输出端保持开路。

10 申请人已经将这些变化或改变以及其它的变化和改变都进行了考虑，它们都落入本发明的范围内。因此应当理解，前面的说明都是示例性的，本发明仅由附加权利要求的精神和范围来限定。

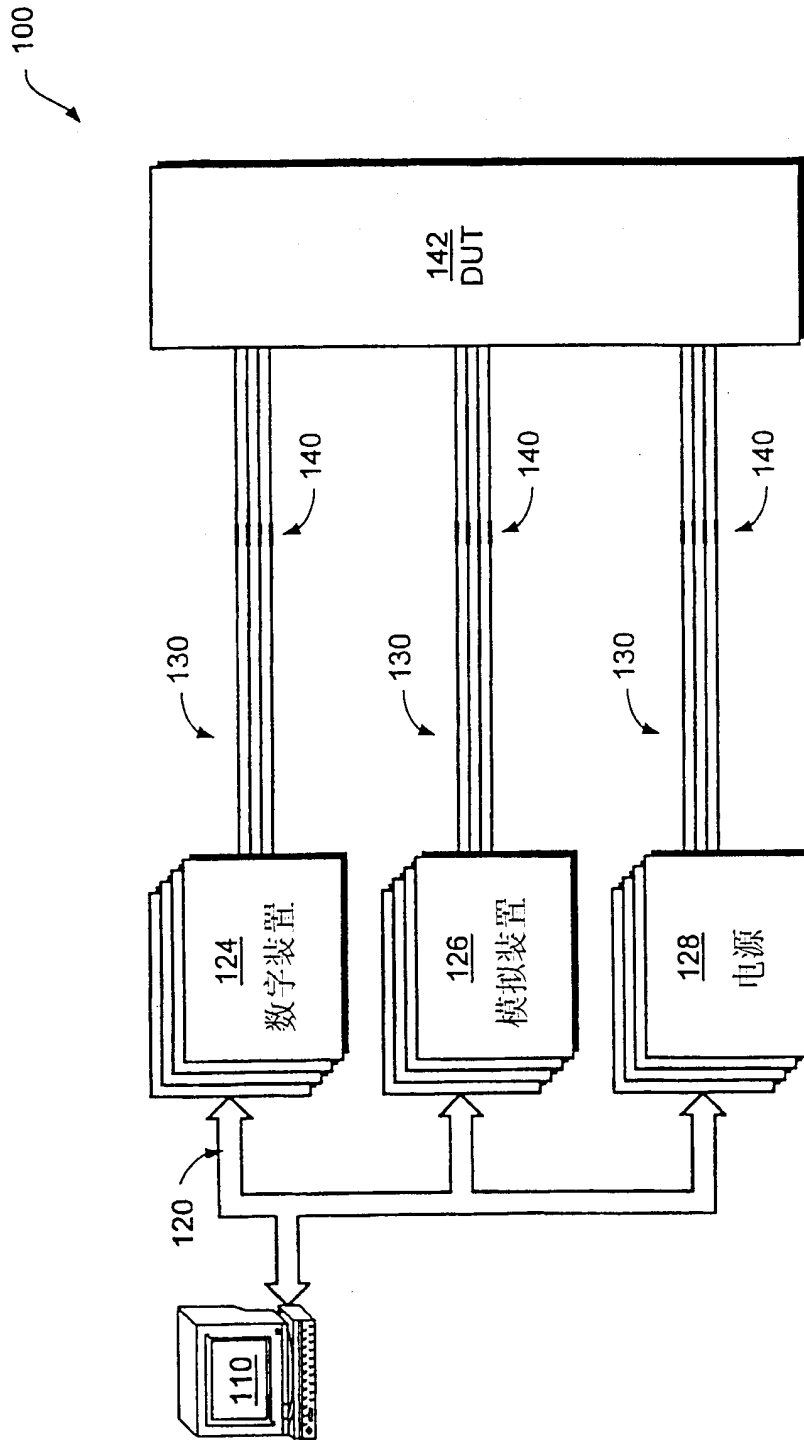


图1

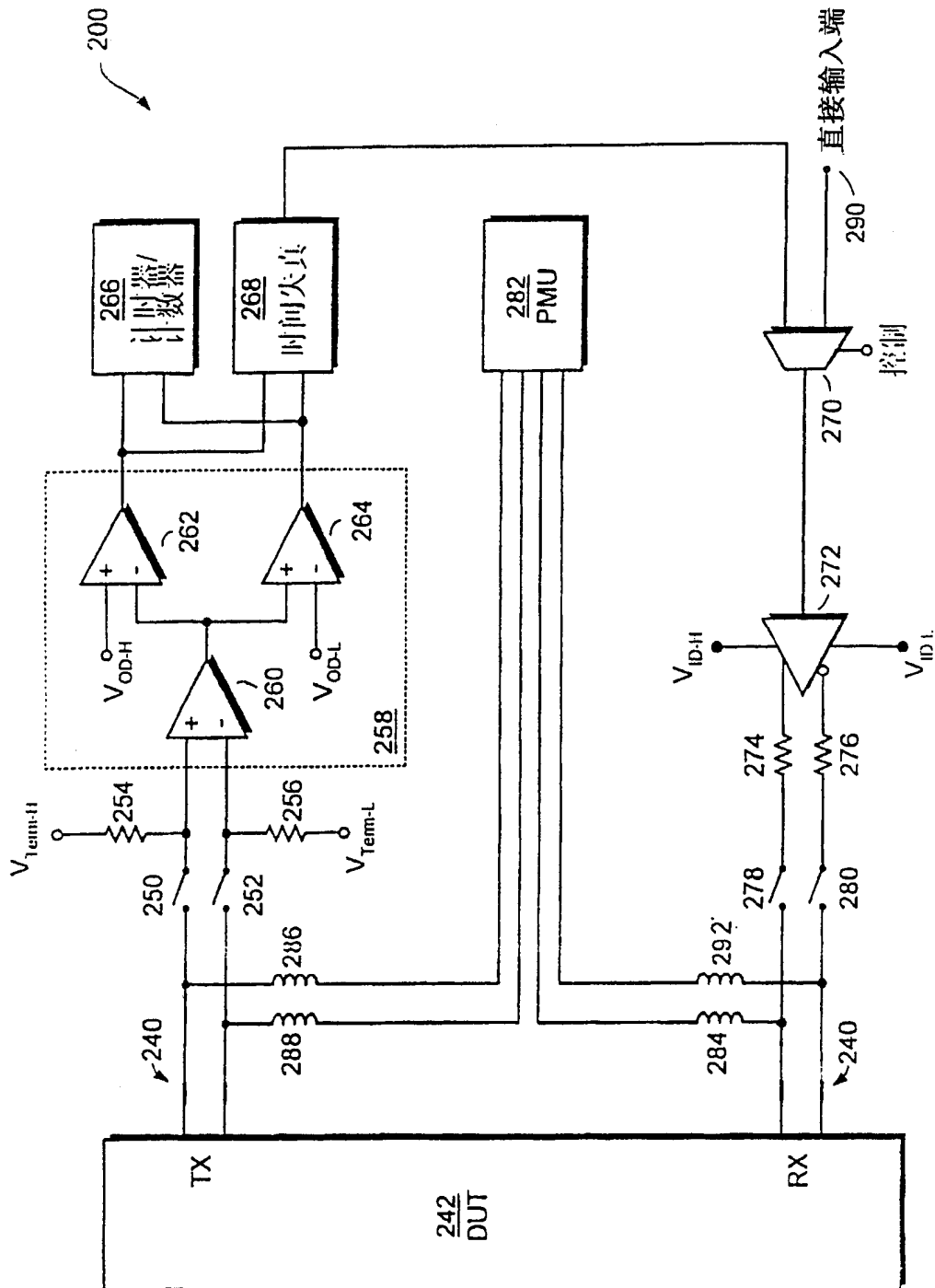


图2

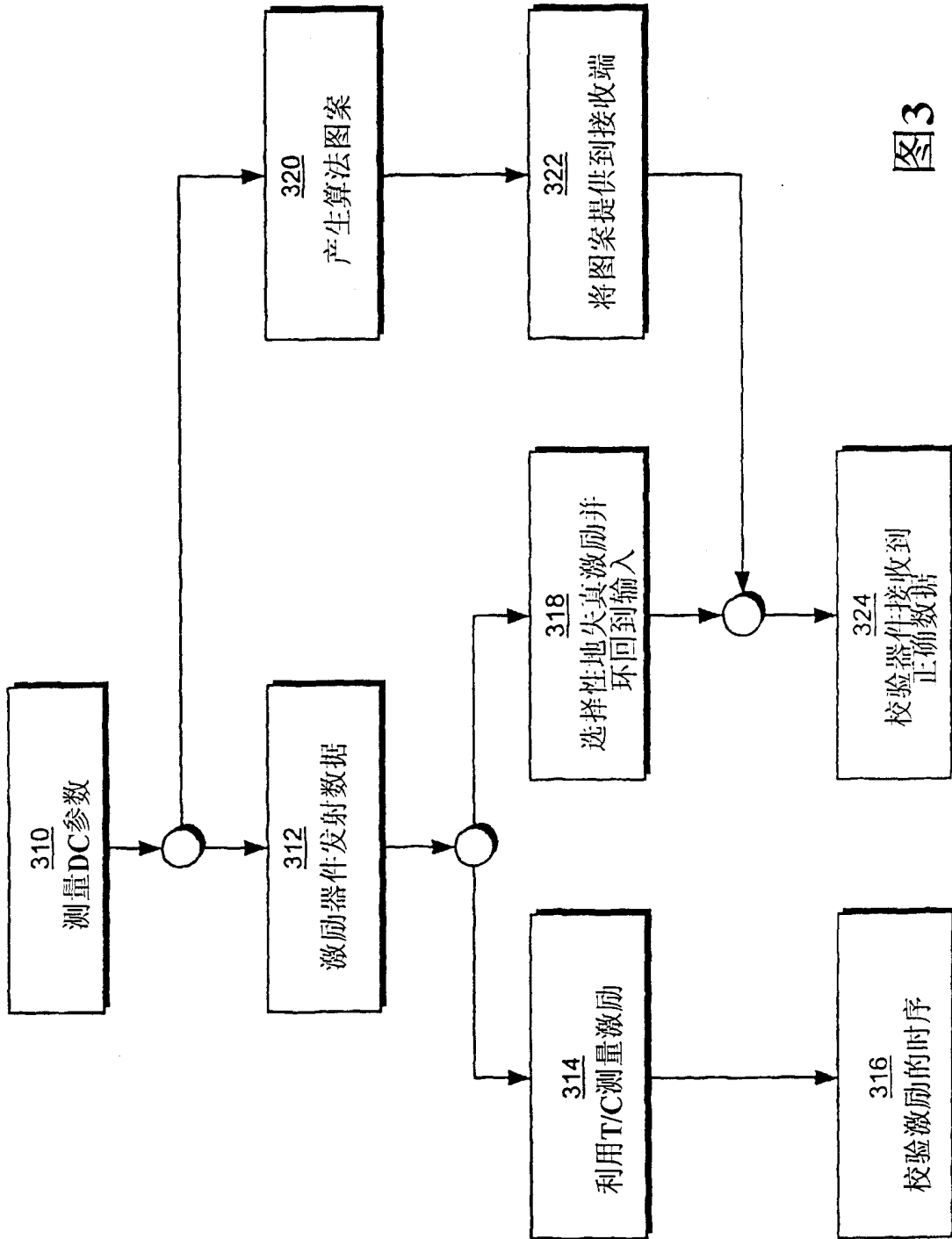


图3