



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0057166
(43) 공개일자 2009년06월04일

(51) Int. Cl.

H01L 27/02 (2006.01) *H02M 1/00* (2006.01)

H02M 3/28 (2006.01) *H02M 3/335* (2006.01)

(21) 출원번호 10-2008-0120739

(22) 출원일자 2008년12월01일

심사청구일자 없음

(30) 우선권주장

GB0723548.4 2007년12월01일 영국(GB)

(71) 출원인

컨버팀 테크놀로지 리미티드

영국, 씨브이 21 1비유, 워웍쉬어, 럭비, 보우톤
로드

(72) 발명자

알란 데이비드 크레인

영국, 씨브이23 0비에이치, 워윅셔, 럭비, 클리
프톤 어폰던스모어, 24 메인스트리트

데이비드 니콜라스 리

영국, 엔엔7 4엘제트, 노스햄프턴셔어, 플로레,
디 애브뉴, 리빙스톤즈

(74) 대리인

권경희, 신명건

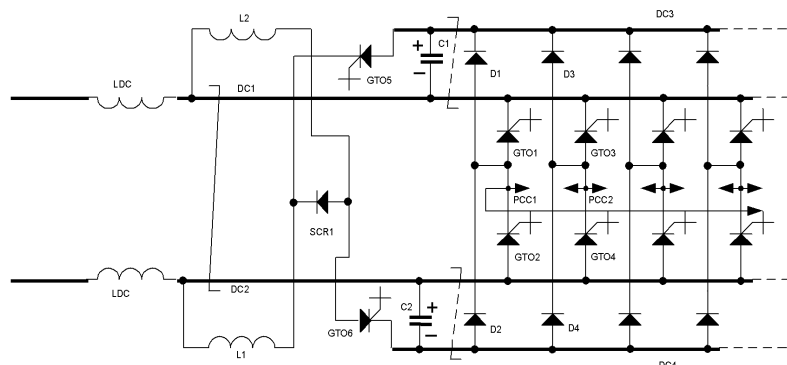
전체 청구항 수 : 총 43 항

(54) 전압 클램핑 및 에너지 복원 회로

(57) 요약

본 발명은 회전 전기 장치나 선형 전기 장치의 고정자 권선과 함께 이용되는 회로에 관한 것이다. 고정자 권선은 보통 같은 수의 공통 결합점들(PCC1 내지 PCC8)에 의해 연결된 다수의 코일을 구비할 것이다. 본 발명의 회로는 같은 수의 스위칭 스테이지를 구비하는 전자 정류기 회로를 포함하며, 각 스위칭 스테이지는 각각의 공통 결합점들(PCC1 내지 PCC8)과 제1 및 제2메인 직류 라인(DC1, DC2) 사이에 연결된다. 각 스위칭 스테이지는 제1메인 직류 라인(DC1)에 연결된 캐소드를 구비하며 게이트 제어에 의해 턴 온 및 턴 오프 될 수 있는 제1역저지 반도체 전력 장치(GT01, GT03)와, 제2메인 직류 라인(DC2)에 연결된 애노드를 구비하며 게이트 제어에 의해 턴 온 및 턴 오프 될 수 있는 제2역저지 반도체 전력 장치(GT02, GT04)를 포함하여 구성된다. 전압 클램핑 회로는 같은 수의 클램핑 스테이지를 포함하며, 각 클램핑 스테이지는 각각의 공통 결합점들(PCC1 내지 PCC8)과 제1 및 제2보조 직류 라인(DC3, DC4) 사이에 연결된다. 각 클램핑 스테이지는 제1보조 직류 라인(DC3)에 연결된 캐소드를 구비하는 제1다이오드(D1, D3)와, 제2보조 직류 라인(DC4)에 연결된 애노드를 구비하는 제2다이오드(D2, D4)를 포함하여 구성된다. 또한 전압 클램핑 회로는 제1메인 직류 라인(DC1)과 제1보조 직류 라인(DC3) 사이에 연결된 제1커패시터(C1)와, 제2메인 직류 라인(DC2)과 제2보조 직류 라인(DC4) 사이에 연결된 제2커패시터(C2)를 포함하여 구성되며; 상기 제1 및 제2커패시터(C1, C2)는 다양한 클램핑 스테이지들에서 공통이 된다. 에너지 복원 회로는 제1 및 제2커패시터(C1, C2)를 선택적으로 제1 및 제2메인 직류 라인(DC1, DC2)으로 방전시키기 위한 디씨-디씨 컨버터 수단(즉, 스위치(GT05, GT06)와 인덕터(L1, L2))을 포함하여 구성된다.

대표도 - 도2



특허청구의 범위

청구항 1

전기장치의 고정자 권선과 함께 이용될 수 있는 회로에서, 고정자 권선은 같은 수의 공통 결합점들에 의해 연결된 다수의 코일들을 포함하며, 상기 회로는,

같은 수만큼의 스위칭 스테이지들(switching stages)을 구비하고, 각 스위칭 스테이지가 각각의 공통 결합점들과 제1 및 제2메인 직류 라인들 사이에 연결되어 있는 전자 정류기 회로와; 전압 클램핑 회로; 및 제1 및 제2커패시터들을 선택적으로 방전시키는 수단을 포함하여 구성되고;

상기 각 스위칭 스테이지는,

제1메인 직류 라인에 연결된 캐소드를 구비하고 게이트 제어에 의해 턴 온 및 턴 오프 될 수 있는 제1역저지 반도체 전력장치; 및

제2메인 직류 라인에 연결된 애노드를 구비하고 게이트 제어에 의해 턴 온 및 턴 오프 될 수 있는 제2역저지 반도체 전력장치를 포함하여 구성되며;

상기 전압 클램핑 회로는,

같은 수만큼의 클램핑 스테이지들(clamping stages)을 포함하며, 각 클램핑 스테이지는 각각의 공통 결합점들과 제1 및 제2보조 직류 라인들 사이에 연결되어 있고, 제1보조 직류 라인에 연결된 캐소드를 구비하는 제1다이오드와, 제2보조 직류 라인에 연결된 애노드를 구비하는 제2다이오드를 포함하여 구성되고;

상기 제1메인 직류 라인과 제1보조 직류 라인 사이에 연결된 제1커패시터; 및

상기 제2메인 직류 라인과 제2보조 직류 라인 사이에 연결된 제2커패시터를 포함하여 구성되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 2

제1항에 있어서,

상기 제1 및 제2커패시터를 선택적으로 방전하기 위한 수단은 상기 제1 및 제2커패시터에 저장된 에너지를 복원하기 위한 에너지 복원 회로인 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 3

제2항에 있어서,

상기 에너지 복원 회로는 제1커패시터를 제1 및 제2메인 직류 라인들 중 하나로 선택적으로 방전시키고, 제2커패시터를 제1 및 제2메인 직류 라인들 중 나머지 하나로 선택적으로 방전시키기 위한 디씨-디씨 컨버터 수단(dc to dc converter means)을 포함하여 구성되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 전압 클램핑 회로는 제1 및 제2보조 직류 라인에 연결된 제3커패시터를 더 포함하는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 5

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 전압 클램핑 회로는 상기 제1메인 직류 라인과 제1보조 직류 라인 사이에 연결된 다수의 제1커패시터들과, 상기 제2메인 직류 라인과 제2보조 직류 라인 사이에 연결된 다수의 제2커패시터들을 더 포함하여 구성되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 6

제1항 내지 제5항 중 어느 한 항에 있어서,

제1 및 제2직류 단자를 더 포함하여 구성되고, 직렬 연결된 사이리스터와 저항이 상기 제1 및 제2직류 단자 사이에 연결되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 7

제3항에 있어서,

상기 디씨-디씨 컨버터 수단은,

제1보조 직류 라인과 제2메인 직류 라인 사이에 직렬 연결된 제1반도체 전력 장치와 제1인덕터;

제2보조 직류 라인과 제1메인 직류 라인 사이에 직렬 연결된 제2반도체 전력 장치와 제2인덕터; 및

상기 제1반도체 전력 장치와 제1인덕터 사이의 접합부에 연결된 캐소드와, 상기 제2반도체 전력 장치와 제2인덕터 사이의 접합부에 연결된 애노드를 구비하는 제3반도체 전력 장치를 포함하여 구성되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 8

제7항에 있어서,

상기 디씨-디씨 컨버터 수단에 구비된 제1반도체 전력 장치의 애노드는 제1보조 직류 라인에 연결되고, 상기 디씨-디씨 컨버터 수단에 구비된 제2반도체 전력 장치의 캐소드는 제2보조 직류 라인에 연결되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 9

제7항 또는 제8항에 있어서,

상기 디씨-디씨 컨버터 수단의 제3반도체 전력 장치는 다이오드인 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 10

제7항 또는 제8항에 있어서,

상기 디씨-디씨 컨버터 수단의 제3반도체 전력 장치는 사이리스터인 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 11

제3항에 있어서,

상기 디씨-디씨 컨버터 수단은,

제1보조 직류 라인과 제1메인 직류 라인 사이에 직렬 연결된 제1반도체 전력 장치와 제1인덕터;

제2보조 직류 라인과 제2메인 직류 라인 사이에 직렬 연결된 제2반도체 전력 장치와 제2인덕터; 및

상기 제1반도체 전력 장치와 제1인덕터 사이의 접합부에 연결된 캐소드와, 상기 제2반도체 전력 장치와 제2인덕터 사이의 접합부에 연결된 애노드를 구비하는 제3반도체 전력 장치를 포함하여 구성되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 12

제11항에 있어서,

상기 디씨-디씨 컨버터 수단에 구비된 제1반도체 전력 장치의 애노드는 제1보조 직류 라인에 연결되고, 상기 디씨-디씨 컨버터 수단에 구비된 제2반도체 전력 장치의 캐소드는 제2보조 직류 라인에 연결되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 13

제11항 또는 제12항에 있어서,

상기 디씨-디씨 컨버터 수단의 제3반도체 전력 장치는 다이오드인 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 14

제11항 또는 제12항에 있어서,

상기 디씨-디씨 컨버터 수단의 제3반도체 전력 장치는 사이리스터인 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 15

제3항에 있어서,

상기 디씨-디씨 컨버터 수단은,

제2메인 직류 라인에 연결된 제1인덕터;

제1메인 직류 라인에 연결된 제2인덕터;

제1보조 직류 라인과 상기 제1인덕터 사이에 연결된 제1반도체 전력 장치;

제2보조 직류 라인과 상기 제2인덕터 사이에 연결된 제2반도체 전력 장치;

상기 제1보조 직류 라인과 제2인덕터 사이에 연결된 제3반도체 전력 장치;

상기 제2보조 직류 라인과 제1인덕터 사이에 연결된 제4반도체 전력 장치;

상기 제1반도체 전력 장치와 제1인덕터 사이의 접합부에 연결된 캐소드와, 상기 제2반도체 전력 장치와 제2인덕터 사이의 접합부에 연결된 애노드가 구비된 제5반도체 전력 장치; 및

상기 제2반도체 전력 장치와 제2인덕터 사이의 접합부에 연결된 캐소드와, 상기 제4반도체 전력 장치와 제1인덕터 사이의 접합부에 연결된 애노드가 구비된 제6반도체 전력 장치를 포함하여 구성되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 16

제15항에 있어서,

상기 디씨-디씨 컨버터 수단에 구비된 제1 및 제3반도체 전력 장치의 애노드는 제1보조 직류 라인에 연결되고, 상기 디씨-디씨 컨버터 수단에 구비된 제2 및 제4반도체 전력 장치의 캐소드는 제2보조 직류 라인에 연결되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 17

제15항 또는 제16항에 있어서,

상기 디씨-디씨 컨버터 수단의 제5 및 제6반도체 전력 장치는 사이리스터들인 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 18

제3항에 있어서,

상기 에너지 복원 회로의 디씨-디씨 컨버터 수단은 공진 디씨-디씨 컨버터 수단(resonant dc to dc converter means)인 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 19

제18항에 있어서,

상기 디씨-디씨 컨버터 수단은,

제1보조 직류 라인과 제2메인 직류 라인 사이에 직렬 연결된 제1인덕터와 제1커패시터;

제2보조 직류 라인과 제1메인 직류 라인 사이에 직렬 연결된 제2인덕터와 제2커패시터;

제1반도체 전력 장치와 제3인덕터가 제1커패시터에 병렬 연결되도록, 상기 제1인덕터와 제1커패시터 간의 접합부와 제1보조 직류 라인 사이에 직렬 연결된 제1반도체 전력 장치와 제3인덕터;

제2반도체 전력 장치와 제4인덕터가 제2커패시터에 병렬 연결되도록, 상기 제2인덕터와 제2커패시터 간의 접합부와 제2보조 직류 라인 사이에 직렬 연결된 제2반도체 전력 장치와 제4인덕터; 및

상기 제1인덕터와 제1커패시터 사이의 접합부에 연결된 캐소드와, 상기 제2인덕터와 제2커패시터 사이의 접합부에 연결된 애노드를 구비하는 제3반도체 전력 장치를 포함하여 구성되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 20

제19항에 있어서,

상기 제1반도체 전력 장치의 애노드는 제3인덕터에 연결되고, 상기 제1반도체 전력 장치의 캐소드는 상기 제1인덕터와 제1커패시터 사이의 접합부에 연결되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 21

제19항 또는 제20항에 있어서,

상기 제2반도체 전력 장치의 캐소드는 제2보조 직류 라인에 연결되고, 상기 제2반도체 전력 장치의 애노드는 제4인덕터에 연결되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 22

제19항 내지 제21항 중 어느 한 항에 있어서,

상기 제1반도체 전력 장치의 애노드는 제1보조 직류 라인에 연결되고, 상기 제1반도체 전력 장치의 캐소드는 제3인덕터에 연결되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 23

제19항 내지 제22항 중 어느 한 항에 있어서,

상기 제2반도체 전력 장치의 캐소드는 제4인덕터에 연결되고, 상기 제2반도체 전력 장치의 애노드는 제2인덕터와 제2커패시터 사이의 접합부에 연결되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 24

제19항 내지 제23항 중 어느 한 항에 있어서,

상기 디씨-디씨 컨버터 수단의 상기 제1, 제2 및 제3반도체 전력 장치는 사이리스터인 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 25

제2항에 있어서,

상기 에너지 복원 회로는 제1커패시터를 제1 및 제2메인 직류 라인들 중 하나로 선택적으로 방전시키는 제1 디씨-디씨 컨버터 수단과, 제2커패시터를 제1 및 제2메인 직류 라인들 중 나머지 하나로 선택적으로 방전시키는 제2 디씨-디씨 컨버터 수단을 포함하여 구성되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 26

제25항에 있어서,

상기 제1 디씨-디씨 컨버터 수단은,

제1보조 직류 라인과 제2메인 직류 라인 간에 직렬 연결된 제1반도체 전력 장치와 제1인덕터; 및

상기 제1반도체 전력 장치와 제1인덕터 사이의 접합부에 연결된 캐소드와 제2메인 직류 라인에 연결된 애노드를 구비하는 제2반도체 전력 장치를 포함하여 구성되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 27

제26항에 있어서,

상기 제2반도체 전력 장치는 다이오드인 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 28

제26항에 있어서,

상기 제2반도체 전력 장치는 사이리스터인 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 29

제25항 내지 제28항 중 어느 한 항에 있어서,

상기 제2 디씨-디씨 컨버터 수단은,

제2보조 직류 라인과 제1메인 직류 라인 간에 직렬 연결된 제1반도체 전력 장치와 제1인덕터; 및

상기 제1반도체 전력 장치와 제1인덕터 사이의 접합부에 연결된 애노드와, 제1메인 직류 라인에 연결된 캐소드를 구비하는 제2반도체 전력 장치를 포함하여 구성되는 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 30

제29항에 있어서,

상기 제2반도체 전력 장치는 다이오드인 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 31

제29항에 있어서,

상기 제2반도체 전력 장치는 사이리스터인 것을 특징으로 하는 전압 클램핑 및 에너지 복원 회로.

청구항 32

전자 정류기 회로의 각 스위칭 스테이지가 각각의 공통 결합점들과 제1 및 제2메인 직류 라인들 사이에 연결되고, 전압 클램핑 회로의 각 클램핑 스테이지가 각각의 공통 결합점들과 제1 및 제2보조 직류 라인들 사이에 연결되며,

이동부재(moving part)와, 고정자와, 다수의 코일이 동일한 수의 공통 결합점들에 연결된 고정자 권선, 및 선행하는 청구항 중 어느 한 항에 따른 회로가 포함되어 구성되는 것을 특징으로 하는 전기 장치.

청구항 33

제1 및 제2보조 직류 라인들 사이의 전압이 전기 장치의 모든 동작 조건들 동안 대체로 일정하게 유지되는 것을 특징으로 하는 제32항에 따른 전기 장치를 제어하는 전기 장치 제어방법.

청구항 34

제1 및 제2보조 직류 라인들 사이의 전압이 전기 장치의 동작 조건에 따라 변경되는 것을 특징으로 하는 제32항에 따른 전기 장치를 제어하는 전기 장치 제어방법.

청구항 35

디씨-디씨 컨버터 수단의 반도체 전력 장치는 펄스 폭 변조(PWM) 방식이나 펄스 주기 변조(PPM) 방식에 따라 제

어되며, 제7항 내지 제17항 중 어느 한 항에 따른 회로를 제어하는 것을 특징으로 하는 전원 클램핑 및 에너지 복원 회로 제어방법.

청구항 36

디씨-디씨 컨버터 수단의 반도체 전력 장치는 펄스 폭 변조(PWM) 방식이나 펄스 주기 변조(PPM) 방식에 따라 제어되며, 제19항 내지 제24항 중 어느 한 항에 따른 회로를 제어하는 것을 특징으로 하는 전원 클램핑 및 에너지 복원 회로 제어방법.

청구항 37

제1 및 제2 디씨-디씨 컨버터 수단의 반도체 전력 장치는 펄스 폭 변조(PWM) 방식이나 펄스 주기 변조(PPM) 방식에 따라 제어되며, 제25항 내지 제31항 중 어느 한 항에 따른 회로를 제어하는 것을 특징으로 하는 전원 클램핑 및 에너지 복원 회로 제어방법.

청구항 38

전기 장치의 고정자 권선과 함께 이용되는 전자 정류기 회로로부터 에너지를 복원하는 방법에서, 상기 고정자 권선은 같은 수의 공통 결합점들에 의해 연결된 다수의 코일들을 구비하고, 전자 정류기 회로는 같은 수의 스위칭 스테이지들을 구비하되, 각 스위칭 스테이지는 각각의 공통 결합점들과 제1 및 제2메인 직류 라인 사이에 연결되고;

제1메인 직류 라인에 연결된 캐소드를 구비하고 게이트 제어에 의해 턴 온 및 턴 오프 될 수 있는 제1역저지 반도체 전력 장치; 및

제2메인 직류 라인에 연결된 애노드를 구비하고 게이트 제어에 의해 턴 온 및 턴 오프 될 수 있는 제2역저지 반도체 전력 장치를 포함하여 구성되며:

상기 에너지를 복원하는 방법은:

스위칭 스테이지의 제1 또는 제2역저지 반도체 전력 장치들 중 하나가 게이트 제어에 의해 턴 오프될 때, 커패시터를 충전하기 위해 상기 제1 또는 제2역저지 반도체 전력 장치들 중 하나를 통하여 흐르는 전류를 이용하고;

선택적으로 상기 커패시터를 방전시키는 단계들을 포함하여 구성되는 것을 특징으로 하는 에너지 복원 방법.

청구항 39

제38항에 있어서,

상기 커패시터는 커패시터에 저장된 에너지를 복원하기 위해 에너지 복원 회로에 의하여 선택적으로 방전되는 것을 특징으로 하는 에너지 복원 방법.

청구항 40

제38항 또는 제39항에 있어서,

상기 커패시터는 디씨-디씨 컨버터 수단에 의해 선택적으로 방전되는 것을 특징으로 하는 에너지 복원 방법.

청구항 41

제40항에 있어서,

상기 디씨-디씨 컨버터 수단은 공진 디씨-디씨 컨버터 수단인 것을 특징으로 하는 에너지 복원 방법.

청구항 42

제38항 내지 제41항 중 어느 한 항에 있어서,

상기 커패시터는 제1 및 제2메인 직류 라인 중 하나로 선택적으로 방전되는 것을 특징으로 하는 에너지 복원 방법.

청구항 43

제38항 내지 제42항 중 어느 한 항에 있어서,

전기 장치의 동작 특성에 대한 정보를 결정하기 위해 커패시터에서의 전압을 모니터링하는 단계를 더 포함하여 구성되는 것을 특징으로 하는 에너지 복원 방법.

명세서

발명의 상세한 설명

기술 분야

- <1> 본 발명은 전압 클램핑 및 에너지 복원 회로에 관한 것이다. 보다 상세하게는 전자 정류기 회로의 외부 반도체 스위칭 장치가 전적으로 게이트 제어에 의해 정류되는 강제 정류 과정 동안 스위칭 보조 네트워크(스너버)에서 열로 소실될 수 밖에 없는 에너지를 복원하기 위한 회로에 관한 것이다.

배경 기술

- <2> 영국 특허 2433360은 전기 장치의 고정자 권선과 함께 사용되는 전기 정류기 회로를 개시한다. 고정자 권선은 동일한 수의 공통 결합점들(points of common coupling)에 의해 연결된 다수의 코일들을 포함한다. 전자 정류기 회로는, 각 스위칭 스테이지가 각각의 공통 결합점들과 제1 및 제2 직류 라인들 사이에 연결되어 있는 같은 수의 스위칭 스테이지들(switching stages)을 포함한다. 각 스위칭 스테이지는 제1직류 라인에 애노드가 연결되고 게이트 제어에 의해 턴 온 및 턴 오프 될 수 있는 제1역저지 반도체 전력장치(first reverse blocking semiconductor power device)와, 제2직류 라인에 캐소드가 연결되고 게이트 제어에 의해 턴 온 및 턴 오프 될 수 있는 제2역저지 반도체 전력장치(second reverse blocking semiconductor power device)를 포함한다.
- <3> 반도체 전력장치의 개선된 형태는 역저지 게이트 턴오프 사이리스터(Reverse Blocking Gate Turn Off Thyristor, 이하 RB-GTO라 한다)나 RB-GTO에서 유래된 파생물인데, 이는 이러한 것들이 내부 재생 특성(internal regenerative properties)의 결과 절연게이트 바이폴라 트랜지스터들(Insulated Gate Bipolar Transistors(IGBTs))과 같은 다른 게이트 정류 장치류들과 비교하여 온 상태(on-state)의 손실을 감소시키는 이점이 있기 때문이다.
- <4> 역저지 반도체 전력 장치들은 통상적인 사이리스터 대신 사용되며, 이는 전자 정류기 장치가 고정자 권선에서의 전압에 관계없이 전류의 정류를 강제할 수 있다는 것을 의미한다.
- <5> 또한 전기 정류기 회로는 반도체 전력 장치들 각각에 평행하게 연결된 스위칭 보조 네트워크(스너버)를 포함할 수 있다. 스너버(sunbber)는 저항-커패시터가 직렬 연결되거나, 영국 특허 2433360호의 도면들에서 도시된 것처럼 주지의 산업규격인 “RCD Polarized Snubber”에 의해 배열될 수 있다. 어떤 형태의 스너버이든 그 목적은 강제 정류 과정을 보조하고, 전력 반도체 장치에서의 스위칭 손실을 감소시키는 것이다.

발명의 내용

해결 하고자하는 과제

- <6> 그러나, 강제 정류 과정(forced commutation process) 동안 외부 RB-GTO가 스위칭 할 때, 스너버 내부에서의 에너지 소실은 상당한 에너지 손실을 나타내고, 전자 정류 회로의 전체 효율을 감소시키는 문제점이 있었다.

과제 해결수단

- <7> 본 발명은 전기장치의 고정자 권선과 함께 이용될 수 있는 회로에서, 고정자 권선은 같은 수의 공통 결합점들에 의해 연결된 다수의 코일들을 포함하며, 상기 회로는,
- <8> 같은 수만큼의 스위칭 스테이지들(switching stages)을 구비하고, 각 스위칭 스테이지가 각각의 공통 결합점들과 제1 및 제2메인 직류 라인들 사이에 연결되어 있는 전자 정류기 회로와; 전압 클램핑 회로; 및 제1 및 제2커패시터들을 선택적으로 방전시키는 수단을 포함하여 구성되고:
- <9> 상기 각 스위칭 스테이지는,
- <10> 제1메인 직류 라인에 연결된 캐소드를 구비하고 게이트 제어에 의해 턴 온 및 턴 오프 될 수 있는 제1역저지 반

도체 전력장치; 및

- <11> 제2메인 직류 라인에 연결된 애노드를 구비하고 게이트 제어에 의해 턴 온 및 턴 오프 될 수 있는 제2역저지 반도체 전력장치를 포함하여 구성되며;
- <12> 상기 전압 클램핑 회로는,
- <13> 같은 수만큼의 클램핑 스테이지들(clamping stages)을 포함하며, 각 클램핑 스테이지는 각각의 공통 결합점들과 제1 및 제2보조 직류 라인들 사이에 연결되어 있고, 제1보조 직류 라인에 연결된 캐소드를 구비하는 제1다이오드와, 제2보조 직류 라인에 연결된 애노드를 구비하는 제2다이오드를 포함하여 구성되고;
- <14> 상기 제1메인 직류 라인과 제1보조 직류 라인 사이에 연결된 제1커패시터; 및
- <15> 상기 제2메인 직류 라인과 제2보조 직류 라인 사이에 연결된 제2커패시터를 포함하여 구성되는 것을 특징으로 한다.

효 과

- <16> 본 발명은 전자 정류기 회로의 외부 반도체 스위칭 장치가 게이트 제어에 의해 정류되는 강제 정류 과정 동안 스위칭 보조 네트워크(스너버)에서 열로 소실될 수 밖에 없는 에너지를 복원할 수 있는 장점이 있다.

발명의 실시를 위한 구체적인 내용

- <17> 본 발명은 스위칭 보조 네트워크(스너버) 내에서 소실될 수 밖에 없는 에너지를 복원하고, 그 에너지를 전기 시스템의 다른 부분으로 되돌리거나, 열이 보다 쉽게 취급될 수 있는 그 외의 다른 곳에서 소산시킬 수 있는 방안을 제공한다. 보다 상세하게는, 본 발명은 전기장치의 고정자 권선과 함께 이용될 수 있는 회로를 제공하고, 상기 고정자 권선은 같은 수의 공통 결합점들에 의해 연결된 다수의 코일들을 포함하며, 상기 회로는
- <18> 같은 수만큼의 스위칭 스테이지들을 구비하고, 각 스위칭 스테이지가 각각의 공통 결합점들과 제1 및 제2메인 직류 라인들 사이에 연결되어 있는 전자 정류기 회로와; 전압 클램핑 회로; 및 제1 및 제2커패시터들을 선택적으로 방전시키는 수단을 포함하여 구성되고;
- <19> 상기 각 스위칭 스테이지는
- <20> 제1메인 직류 라인에 연결된 캐소드를 구비하고 게이트 제어에 의해 턴 온 및 턴 오프 될 수 있는 제1역저지 반도체 전력장치; 및 제2메인 직류 라인에 연결된 애노드를 구비하고 게이트 제어에 의해 턴 온 및 턴 오프 될 수 있는 제2역저지 반도체 전력장치를 포함하여 구성되며;
- <21> 상기 전압 클램핑 회로는
- <22> 같은 수만큼의 클램핑 스테이지들(clamping stages)을 포함하며, 각 클램핑 스테이지는 각각의 공통 결합점들과 제1 및 제2보조 직류 라인들 사이에 연결되어 있고, 제1보조 직류 라인에 연결된 캐소드를 구비하는 제1다이오드와, 제2보조 직류 라인에 연결된 애노드를 구비하는 제2다이오드를 포함하여 구성되고; 상기 제1메인 직류 라인과 제1보조 직류 라인 사이에 연결된 제1커패시터; 및 상기 제2메인 직류 라인과 제2보조 직류 라인 사이에 연결된 제2커패시터를 포함하여 구성된다.
- <23> 본 발명의 이점은 전압 클램핑 회로의 제1 및 제2커패시터들이 개개의 클램핑 스테이지들 모두에 의해 공유된다는 것이다. 클램핑 스테이지의 다이오드들은 통상적인 전자 정류기 회로의 스위칭 보조 네트워크와 스너버 성분들을 유효하게 대체한다. 그러므로, 본 발명의 전압 클램핑 및 에너지 복원 회로는 비교적 적은 전기 부품들을 구비하게 되어, 하드웨어 비용을 낮추고 신뢰도를 향상시키게 된다.
- <24> 제1 및 제2커패시터들은 전기 장치와 관련된 전기 시스템의 적당한 부분이나 시스템의 다른 부분으로 선택적으로 (바람직하게는 본질적으로 무손실의 방전 경로를 통하여) 방전될 수 있다. 제1 및 제2커패시터들을 선택적으로 방전시키기 위한 수단은 상기 제1 및 제2커패시터들에 저장된 에너지를 복원시키기 위한 에너지 복원 회로인 것이 바람직하다. 일반적으로 상기 에너지 복원 회로는, 제1커패시터를 제1 및 제2메인 직류 라인들 중 하나로 선택적으로 방전시키고, 제2커패시터를 제1 및 제2메인 직류 라인들 중 나머지 하나로 선택적으로 방전시키기 위한 디씨-디씨 컨버터 수단(dc to dc converter means)을 포함하는 것이 바람직하다. 예를 들어, 제1메인 직류 라인과 제1보조 직류 라인 사이에 배치된 제1커패시터는 직류 전압의 극성에 따라 제1메인 직류 라인이나 제2메인 직류 라인으로 선택적으로 방전하게 될 것이다.

- <25> 전압 클램핑 회로는 제1 및 제2보조 직류 라인들에 연결된 제3커패시터를 더 포함할 수도 있다.
- <26> 전압 클램핑 회로는 제1메인 직류 라인과 제1보조 직류 라인 사이에 연결된 다수의 제1커패시터들과, 제2메인 직류 라인과 제2보조 직류 라인 사이에 연결된 다수의 제2커패시터들을 더 포함할 수도 있다.
- <27> 상기 회로는 보통 제1 및 제2직류 단자들; 제1메인 직류 라인에 연결된 제1직류 단자와 제2메인 직류 라인에 연결된 제2직류 단자를 포함할 것이다. 전기 장치가 발전모드에서 사용될 경우, 회로는 직렬 연결된 사이리스터와 제1 및 제2직류 단자들 사이에 연결된 저항을 포함하는 것이 바람직할 것이다.
- <28> 제1배치 실시예에서, 상기 디씨-디씨 컨버터 수단은 제1보조 직류 라인과 제2메인 직류 라인 사이에 직렬로 연결된 제1반도체 전력 장치와 제1인덕터, 제2보조 직류 라인과 제1메인 직류 라인 사이에 직렬로 연결된 제2반도체 전력 장치와 제2인덕터, 및 상기 제1반도체 전력 장치와 제1인덕터 사이의 접합부에 연결된 캐소드와 상기 제2반도체 전력 장치와 제2인덕터 사이의 접합부에 연결된 애노드가 구비된 제3반도체 전력 장치를 포함할 수 있다. 상기 디씨-디씨 컨버터 수단에 구비된 제1반도체 전력 장치의 애노드는 제1보조 직류 라인에 연결되는 것이 바람직하고, 상기 디씨-디씨 컨버터 수단에 구비된 제2반도체 전력 장치의 캐소드는 제2보조 직류 라인에 연결되는 것이 바람직하다.
- <29> 제2배치 실시예에서, 상기 디씨-디씨 컨버터 수단은 제1보조 직류 라인과 제1메인 직류 라인 사이에 직렬로 연결된 제1반도체 전력 장치와 제1인덕터, 제2보조 직류 라인과 제2메인 직류 라인 사이에 직렬로 연결된 제2반도체 전력 장치와 제2인덕터, 및 상기 제1반도체 전력 장치와 제1인덕터 사이의 접합부에 연결된 캐소드와 상기 제2반도체 전력 장치와 제2인덕터 사이의 접합부에 연결된 애노드가 구비된 제3반도체 전력 장치를 포함할 수 있다. 상기 디씨-디씨 컨버터 수단에 구비된 제1반도체 전력 장치의 애노드는 제1보조 직류 라인에 연결되는 것이 바람직하고, 상기 디씨-디씨 컨버터 수단에 구비된 제2반도체 전력 장치의 캐소드는 제2보조 직류 라인에 연결되는 것이 바람직하다.
- <30> 상기 디씨-디씨 컨버터 수단의 제1 및 제2배치들에서 제3반도체 전력 장치는 전기장치의 계획된 동작 모드에 따라 다이오드나 사이리스터일 수 있다. 예를 들어, 전기장치가 전동 모드(motoring mode)에서만 동작하도록 디자인된다면, 제3반도체 전력 장치는 보통 다이오드로 이루어질 것이고 게이트 제어신호는 필요 없을 것이다. 그러나, 전기장치가 발전 모드(generating mode)에서도 동작한다면(그것이 단지 짧은 시간동안만일지라도), 제3반도체 전력 장치는 보통 사이리스터로 이루어질 것이고 게이트 제어신호가 필요할 것이다.
- <31> 제3배치 실시예(전기장치는 전동 모드와 발전 모드 모두에서 동작하도록 디자인된다)에서, 상기 디씨-디씨 컨버터 수단은 제2메인 직류 라인에 연결된 제1인덕터와, 제1메인 직류 라인에 연결된 제2인덕터와, 제1보조 직류 라인과 상기 제1인덕터 사이에 연결된 제1반도체 전력 장치와, 제2보조 직류 라인과 상기 제2인덕터 사이에 연결된 제2반도체 전력 장치와, 상기 제1보조 직류 라인과 제2인덕터 사이에 연결된 제3반도체 전력 장치와, 상기 제2보조 직류 라인과 제1인덕터 사이에 연결된 제4반도체 전력 장치와, 상기 제1반도체 전력 장치와 제1인덕터 사이의 접합부에 연결된 캐소드와 상기 제2반도체 전력 장치와 제2인덕터 사이의 접합부에 연결된 애노드가 구비된 제5반도체 전력 장치, 및 상기 제2반도체 전력 장치와 제2인덕터 사이의 접합부에 연결된 캐소드와 상기 제4반도체 전력 장치와 제1인덕터 사이의 접합부에 연결된 애노드가 구비된 제6반도체 전력 장치를 포함하여 구성될 수 있다. 상기 디씨-디씨 컨버터 수단의 제1 및 제3반도체 전력 장치들의 애노드들은 제1보조 직류 라인에 연결되는 것이 바람직하고, 상기 디씨-디씨 컨버터 수단의 제2 및 제4반도체 전력 장치들의 캐소드들은 제2보조 직류 라인에 연결되는 것이 바람직하다. 상기 디씨-디씨 컨버터 수단의 제5 및 제6반도체 전력 장치들은 사이리스터들인 것이 바람직하다.
- <32> 어떤 환경에서는 에너지 복원 회로의 디씨-디씨 컨버터 수단이 공진 디씨-디씨 컨버터 수단(resonant dc to dc converter means)인 것이 유익할 수 있다. 제4배치 실시예(공진)에서, 상기 디씨-디씨 컨버터 수단은 제1보조 직류 라인과 제2메인 직류 라인 사이에 직렬 연결된 제1인덕터와 제1커패시터, 제2보조 직류 라인과 제1메인 직류 라인 사이에 직렬 연결된 제2인덕터와 제2커패시터, 제1반도체 전력 장치와 제3인덕터가 제1커패시터에 병렬 연결되게 하기 위해 상기 제1인덕터와 제1커패시터 간의 접합부와 제1보조 직류 라인 사이에 직렬 연결된 제1반도체 전력 장치와 제3인덕터, 제2반도체 전력 장치와 제4인덕터가 제2커패시터에 병렬 연결되게 하기 위해 상기 제2인덕터와 제2커패시터 간의 접합부와 제2보조 직류 라인 사이에 직렬 연결된 제2반도체 전력 장치와 제4인덕터, 및 상기 제1인덕터와 제1커패시터 사이의 접합부에 연결된 캐소드와 상기 제2인덕터와 제2커패시터 사이의 접합부에 연결된 애노드를 구비하는 제3반도체 전력 장치를 포함할 수 있다.
- <33> 상기 디씨-디씨 변환기의 제4실시예에서:

- <34> 상기 제1반도체 전력 장치의 애노드가 제3인덕터에 연결되고, 상기 제1반도체 전력 장치의 캐소드가 상기 제1인덕터와 제1커패시터 사이의 접합부에 연결되거나;
- <35> 상기 제2반도체 전력 장치의 캐소드가 제2보조 직류 라인에 연결되고, 상기 제2반도체 전력 장치의 애노드가 제4인덕터에 연결될 수 있으며;
- <36> 상기 제1반도체 전력 장치의 애노드가 제1보조 직류 라인에 연결되고, 상기 제1반도체 전력 장치의 캐소드가 제3인덕터에 연결되거나;
- <37> 상기 제2반도체 전력 장치의 캐소드가 제4인덕터에 연결되고, 상기 제2반도체 전력 장치의 애노드가 제2인덕터와 제2커패시터 사이의 접합부에 연결될 수 있다.
- <38> 제5배치 실시예에서, 에너지 복원 회로는 제1커패시터를 제1 및 제2메인 직류 라인들 중 하나로 선택적으로 방전시키는 제1 디씨-디씨 컨버터 수단과, 제2커패시터를 제1 및 제2메인 직류 라인들 중 나머지 하나로 선택적으로 방전시키는 제2 디씨-디씨 컨버터 수단을 포함할 수 있다. 상기 제1 디씨-디씨 컨버터 수단은 제1보조 직류 라인과 제2메인 직류 라인 간에 직렬로 연결된 제1반도체 전력 장치와 제1인덕터, 및 상기 제1반도체 전력 장치와 제1인덕터 사이의 접합부에 연결된 캐소드와 제2메인 직류 라인에 연결된 애노드를 구비하는 제2반도체 전력 장치를 포함하여 구성될 수 있다. 이와 유사하게, 상기 제2 디씨-디씨 컨버터 수단은 제2보조 직류 라인과 제1메인 직류 라인 간에 직렬로 연결된 제1반도체 전력 장치와 제1인덕터, 및 상기 제1반도체 전력 장치와 제1인덕터 사이의 접합부에 연결된 애노드와 제1메인 직류 라인에 연결된 캐소드를 구비하는 제2반도체 전력 장치를 포함하여 구성될 수 있다. 이러한 두 경우 모두에서, 상기 제2반도체 전력 장치는 전기 장치가 전동 모드에서만 동작하도록 디자인 되었는가에 따라, 다이오드나 사이리스터로 이루어질 수 있다.
- <39> 실제로, 적절한 디씨-디씨 컨버터 수단(공진과 비공진 모두)이 이용될 수 있음을 쉽게 알 수 있을 것이며, 본 발명은 상술한 특정 배치에 제한되지 않는다.
- <40> 상기 반도체 전력 장치들은, 예를 들어, 펄스 폭 변조(PWM) 방식이나 펄스 주기 변조(PPM) 방식에 따라 적절하게 제어될 수 있을 것이다.
- <41> 또한 본 발명은 이동부재(moving part)와, 고정자와, 다수의 코일이 동일한 수의 공통 결합점에 연결된 고정자 권선, 및 상술한 바와 같은 회로가 포함되어 구성되는 전기장치를 제공하며, 이때 전자 정류기 회로의 각 스위칭 스테이지는 각각의 공통 결합점들과 제1 및 제2메인 직류 라인들 사이에 연결되고, 전압 클램핑 회로의 각 클램핑 스테이지는 각각의 공통 결합점들과 제1 및 제2보조 직류 라인 들 사이에 연결된다.
- <42> 상기 전기장치는 적절한 형태의 회전(rotating) 전기장치나 선형(linear) 전기장치가 될 수 있다. 회전 전기장치나 선형 전기장치는 적절한 수단에 의해 여자(勵磁)될 수 있으며, 여자(勵磁)의 형태는 에너지 복원 회로의 기본 동작 원리와 이점에 영향을 미치지 않는다. 그러므로 상기 회로는, 종축과 횡축 플럭스 배열이 방사형이고 안팎과 양면 구성이 통상적인 영구자석 회전자가 구비되며, 통상적이거나 고온 초전도나 저온 초전도 필드 권선이 구비된 슬립링(slip ring)이나 브러시 필드 시스템(brush field system)으로 이루어진 동기식 장치와 함께 사용될 수 있다. 또한, 상기 회로는 유도장치와 함께 사용될 수 있다. 선형 전기장치는 예를 들어, 파력 발전기(wave power generators)와 같이 본질적으로 왕복운동으로부터 이득을 얻는 응용 제품에 사용될 수 있다.
- <43> 상기 회전 전기장치나 선형 전기장치는 전동 모드 및/또는 발전 모드에서 동작되도록 설계될 수 있다.
- <44> 회전 전기장치의 경우, 이동부재는 보통 회전자로 칭해지며, 선형 전기장치의 경우에 이동부재는 변환기(translator)로 칭해진다. 비록 본 발명의 상세한 설명에서는 일반적으로 회전자 또는 고정자처럼 회전 전기 장치의 용어를 이용하여 기재하였으나, 본 발명의 회로들이 다른 용어들로서 다른 형태의 전기 장치들에 응용될 수 있음은 쉽게 알 수 있을 것이다.
- <45> 제1 및 제2보조 직류 라인들 사이의 전압은 전기 장치의 모든 동작 조건들 동안 대체로 일정하게 유지되거나, 또는 전기 장치의 동작 조건에 따라 변경될 수 있다.
- <46> 또한 본 발명은 전기 장치의 고정자 권선과 함께 이용되는 전자 정류기 회로로부터 에너지를 복원하는 방법을 제공하며, 상기 고정자 권선은 같은 수의 공통 결합점들에 의해 연결된 다수의 코일들을 구비하고, 전자 정류기 회로는 같은 수의 스위칭 스테이지들을 구비하되, 각 스위칭 스테이지는 각각의 공통 결합점들과 제1 및 제2메인 직류 라인들 사이에 연결되고;
- <47> 제1메인 직류 라인에 연결된 캐소드를 구비하고 게이트 제어에 의해 턴 온 및 턴 오프 될 수 있는 제1역저지 반

도체 전력 장치; 및

- <48> 제2메인 직류 라인에 연결된 애노드를 구비하고 게이트 제어에 의해 턴 온 및 턴 오프 될 수 있는 제2역저지 반도체 전력 장치를 포함하여 구성되며;
- <49> 상기 에너지 복원 방법은:
- <50> 스위칭 스테이지의 제1 또는 제2역저지 반도체 전력 장치들 중 하나가 게이트 제어에 의해 턴 오프될 때, 커패시터를 충전하기 위해 상기 제1 또는 제2역저지 반도체 전력 장치들 중 하나를 통하여 흐르는 전류를 이용하고;
- <51> 선택적으로 상기 커패시터를 방전시키는 단계들을 포함하여 구성된다.
- <52> 상기 커패시터는 커패시터에 저장된 에너지를 복원하기 위해 에너지 복원 회로에 의하여 선택적으로 방전되는 것이 바람직하다. 일반적으로 상기 에너지 복원 회로는 상술한 바와 같이 구성될 수 있는 디씨-디씨 컨버터 수단을 포함하여 구성되는 것이 바람직하다. 예를 들어, 상기 디씨-디씨 컨버터 수단은 공진 디씨-디씨 컨버터 수단으로 이루어지거나, 전기 장치의 계획된 동작 모드에 따라 특별히 적합하게 될 수 있다.
- <53> 상기 커패시터는 예를 들어, 제1 및 제2메인 직류 라인들 중 하나 또는 시스템의 다른 부분으로 선택적으로 방전될 수 있다.
- <54> 상기 방법은 전기 장치의 동작 특성에 대한 정보를 결정하기 위해 커패시터에서의 전압을 모니터링하는 단계를 더 포함하여 구성될 수 있다.
- <55> 이하에서는 본 발명의 구체적인 실시예를 도면을 참조하여 상세히 설명하도록 한다.
- <56> 도 1에 도시된 것처럼, 회전 전기 장치의 고정자 권선은 실제로는 더 많이 이용될 수 있지만, 8개의 직렬 연결된 코일들을 포함하여 구성된다. 전기 장치에 구비된 고정자(미도시)의 회전과 계자(field) 때문에, 각 코일은 동일하지만 위상이 천이되어 발생된 기전력(EMF : Electromotive force)을 갖는다.
- <57> 인접한 코일의 각 쌍들은 공통 결합점에 의해 결합된다. 제1코일(SC1)은 제2코일(SC2)에 연결되고, 제1공통 결합점(PCC1)에 의해 한 쌍의 게이트 턴오프 사이리스터(GTO : Gate Turn Off Thyristor) 스위치들(GT01, GT02)에 연결된다. GT01 스위치의 캐소드는 제1메인 직류 라인(DC1)에 의해 제1직류 단자에 연결되고, GT02 스위치의 애노드는 제2메인 직류 라인(DC2)에 의해 제2직류 단자에 연결된다. 제2코일(SC2)은 제3코일(SC3)에 연결되고, 제2공통 결합점(PCC2)에 의해 한 쌍의 게이트 턴오프 사이리스터(GTO) 스위치들(GT03, GT04)에 연결된다. GT03 스위치의 캐소드는 제1메인 직류 라인(DC1)에 의해 제1직류 단자에 연결되고, GT04 스위치의 애노드는 제2메인 직류 라인(DC2)에 의해 제2직류 단자에 연결된다. 나머지 코일들도 이에 대응되는 방법으로 제1 및 제2메인 직류 라인들(DC1, DC2)에 연결된다.
- <58> 각 게이트 턴오프 사이리스터(GTO) 스위치 쌍은 전자 정류기 회로의 개별적인 스위칭 스테이지를 나타낸다.
- <59> 상기 제1 및 제2직류 단자들은 사이리스터 브리지, 매트릭스 컨버터(matrix converter), 배터리 또는 직류 발전기와 같은 적절한 직류 공급원(미도시)에 연결된다. 몇몇 경우에는 컨버터가 보통 일정한 전류 모드에서 동작할 것이기 때문에, 도 2 내지 도 8에 도시된 것처럼 직류 링크 인덕터(dc link inductor)(LDC)가 필요하게 될 수 있다.
- <60> 도 2에서는 명확성을 향상시키기 위해 직렬 연결된 고정자 권선의 코일들이 생략되었지만, 그러한 코일들이 공통 결합점들 사이에 연장되어 있어야 함은 쉽게 알 수 있을 것이다. 다시 말하면, 상기 제2코일(SC2)은 GT01 및 GT02 스위치들에 결합된 제1공통 결합점(PCC1)과 GT03 및 GT04 스위치들에 연결된 제2공통 결합점(PCC2) 사이에 연장되어 있을 것이다.
- <61> 전기 장치가 동작하는 동안, 직류 전류는 원형 배치(circular array)에 있는 제1포인트에서 고정자 권선으로 흘러 들어가고, 원형 배치에 있는 제2포인트에서 고정자 권선 밖으로 흘러나온다. 제2포인트는 상기 제1포인트에서 대략 180 전기 각도(180 electric degree) 만큼 이동되어 있다. 그러므로 권선 전류는 상기 제1포인트에서 두 개의 대략 같은 경로로 나뉘고, 제2포인트에서 다시 결합하게 된다. 전류를 수행하기 위해, 상기 제1 또는 제2포인트의 위치가 배열을 따라 미리(one step) 지시되어야 한다. 상기 GTO 스위치들은 영국 특허 2433360에서 보다 상세히 설명한 바와 같이, 전적으로 게이트 제어에 의하여 전류가 인커밍 GTO 스위치(incoming GTO switch)에서 전환되어 아웃고잉 GTO 스위치(outgoing GTO switch)로 흐르면서 정류된다.
- <62> 전압 클램핑 및 에너지 복원 회로는 세 개의 부가적인 기능들을 제공하는데, 즉, (i) 턴 오프(즉, 통상적인 스

위칭 보조 네트워크(스너버) 동작)될 때 아웃고잉 GTO 스위치에서 전류가 흐르기 위한 대체적인 경로를 제공하고; (ii) 상기 아웃고잉 GTO 스위치가 턴 오프될 때 생성될 수 있는 전압에 대하여 전압 클램핑 동작(voltage clamping action)을 제공하며, (iii) 통상적인 스너버에서 보통 소실되는 에너지를 전기 시스템의 어떤 다른 부분으로 돌려보내면서 저장하는 수단을 제공한다. 도 1 및 도 2에 도시된 것처럼, 각 공통 결합점은 한 쌍의 다이오드들에 연결된다. 제1공통 결합점(PCC1)은 한 쌍의 다이오드들(D1, D2)에 연결된다. D1 다이오드의 캐소드는 제1보조 직류 라인(DC3)에 연결되고, D2 다이오드의 애노드는 제2보조 직류 라인(DC4)에 연결된다. 제2공통 결합점(PCC2)은 한 쌍의 다이오드들(D3, D4)에 연결된다. D3 다이오드의 캐소드는 제1보조 직류 라인(DC3)에 연결되고, D4 다이오드의 애노드는 제2보조 직류 라인(DC4)에 연결된다. 나머지 공통 결합점들도 이에 대응되는 방법으로 제1 및 제2보조 직류 라인들(DC3, DC4)에 연결된다.

<63> 각 다이오드 쌍은 전압 클램핑 및 에너지 복원 회로의 개별적인 클램핑 스테이지를 나타내고, 이상적으로는 게이트 턴오프 사이리스터(GTO)에 결합된 통상적인 스위칭 보조 네트워크(스너버)를 대체하게 된다. 그러나, 전압 클램핑 회로에서 기생 인덕턴스를 참작하는 실제적인 고려 사항들은, 작은 스너버(미도시)가 각 게이트 턴오프 사이리스터(GTO) 장치를 위해 여전히 필요함을 의미하게 된다. 이러한 작은 스너버는 전압 클램핑 및 에너지 복원 회로가 없는 통상적인 스너버보다 더 적은 손실을 갖게 될 것이다. 전기 장치의 고정자 권선이 n개의 공통 결합점들에 직렬 연결된 n개의 코일들을 갖는 일반적인 경우에, 전기 정류자 회로는 n개의 스위칭 스테이지들을 갖고 에너지 복원 회로는 n개의 클램핑 스테이지들을 갖는 것을 쉽게 알 수 있을 것이다.

<64> 또한 상기 전압 클램핑 및 에너지 복원 회로는 제1메인 직류 라인(DC1)과 제1보조 직류 라인(DC3) 사이에 연결된 제1커패시터(C1)와, 제2메인 직류 라인(DC2)과 제2보조 직류 라인(DC4) 사이에 연결된 제2커패시터(C2)를 포함하여 구성된다. 상기 제1 및 제2보조 직류 라인들(DC3, DC4) 사이의 전압은 상기 제1 및 제2메인 직류 라인들(DC1, DC2) 사이의 직류 전압보다 항상 크거나 같게 될 것이며, 일반적인 파이어링 패턴들(firing patterns)에 의한 직류 전압에 대하여 대칭적으로 될 것이다. 그러므로 복원되어 제1 및 제2커패시터(C1, C2)에 저장된 에너지를 메인 직류 공급원이나 전기 시스템의 어떤 다른 부분으로 다시 되돌려 공급하는 것이 가능할 수 있게 된다. 통상적인 전기 정류기 회로에서, 이 에너지는 스위칭 보조 네트워크(스너버)에서 소실되었을 것이다.

<65> 도 2는 전기 장치가 전동 모드에서만 동작하도록 설계되었을 때 사용될 수 있는 제1 및 제2커패시터(C1, C2)에서의 방전을 위한 디씨-디씨 컨버터의 가능한 배치를 보여준다. 상기 디씨-디씨 컨버터는 에너지 복원 회로의 일부분을 형성하며, 제1 및 제2커패시터(C1, C2)에서 제2 및 제1메인 직류 라인(DC2, DC1)으로 각각 방전하기 위한 수단을 제공한다. 보다 상세하게는, 도 2의 디씨-디씨 컨버터는 상기 제1보조 직류 라인(DC3)과 제2메인 직류 라인(DC2) 사이에 직렬로 연결된 제1GTO 스위치(GT05)와 제1인덕터(L1)를 포함하여 구성된다. 상기 GT05 스위치의 애노드는 제1보조 직류 라인(DC3)에 연결되고, 캐소드는 제1인덕터(L1)에 연결된다. 또한, 디씨-디씨 컨버터는 상기 제2보조 직류 라인(DC4)과 제1메인 직류 라인(DC1) 사이에 직렬로 연결된 제2GTO 스위치(GT06)와 제2인덕터(L2)를 포함하여 구성된다. 상기 GT06 스위치의 캐소드는 제2보조 직류 라인(DC4)에 연결되고, 애노드는 제2인덕터(L2)에 연결된다. 마지막으로, 상기 디씨-디씨 컨버터는 상기 제1GTO 스위치(GT05)와 제1인덕터(L1) 사이의 접합부에 연결된 캐소드와, 상기 제2GTO 스위치(GT06)와 제2인덕터(L2) 사이의 접합부에 연결된 애노드를 구비하는 다이오드(SCR1)를 포함하여 구성된다. 비록 도시되지는 않았지만, 추가적인 커패시터가 상기 제1 및 제2보조 직류 라인들(DC3, DC4)사이에 더 연결될 수도 있다. 이러한 것은 제1 및 제2커패시터(C1, C2)나 다수의 커패시터들이 분산되어 있는 경우에 바람직한 배치(arrangement)이지만, 디씨-디씨 컨버터가 모든 커패시터들에 공통임은 쉽게 알 수 있을 것이다. 그러한 배치는 전압 클램핑 회로 내에서 기생 인덕턴스의 효과를 감소시키는데 도움이 된다.

<66> 모든 회로의 기본적인 동작은 도 1을 참조하여 이해될 수 있을 것이다. 전동 모드에서 통상적으로 동작하는 경우, 전류는 제2메인 직류 라인(DC2)을 따라 제2직류 단자로부터 게이트 제어에 의해 턴 온 되는 연결된 GTO 스위치를 통하여 제1포인트에서 고정자 권선으로 흘러 들어갈 것이다. 권선 전류는 상기 제1포인트에서 대략 같은 두 개의 경로들로 분리되고, 상기 제1포인트로부터 대략 180 전기각도(180 electrical degree) 이동된 제2포인트에서 재결합하게 된다. 전류는 제2포인트에서 게이트 제어에 의해 턴 온 되는 연결된 GTO 스위치를 통하여 고정자 권선 밖으로 흘러 나가며, 제1메인 직류 라인(DC1)을 따라 제1직류 단자로 간다. 예를 들어, 전류는 제5공통 결합점(PCC5)에서 연결된 GTO 스위치를 통하여 고정자 권선 밖으로 흘러 들어가고, 제1공통 결합점(PCC1)에서 GT01 스위치를 통하여 고정자 권선 밖으로 흘러 나갈 수 있게 되며, 이때 전류의 일부는 도 1에 도시된 바와 같이 코일들(SC6, SC7, SC8, 및 SC1)을 통하여 반시계 방향으로 흐르고, 전류의 나머지 부분은 코일들(SC5, SC4, SC3, 및 SC2)을 통하여 시계 방향으로 흐르게 된다.

<67> 개별적인 코일 기전력들(EMFs)의 벡터 합은 제1커패시터(C1)를 피크 직류 전압(Vp)까지 충전하고, 제2커패시터

(C2)를 네거티브 직류 피크 전압(-Vp)까지 충전할 것이다. 각 게이트 턴오프 사이리스터(GTO) 장치는 위상 제어 하에서 동작하게 되며, 이는 장치 기전력 때문에 전압의 극성이 네거티브에서 포지티브로 변경된 후 일정시간 동안 게이트 신호에 의해 턴 온 된다. 이러한 기간은 일반적으로 전기적인 주기와 관련된 각도로 표현되며, 보통 파이어링 각도(firing angle)로 불려진다.

<68> 전기 장치가 전동 모드에서 동작할 때, 제1메인 직류 라인(DC1)의 전압은 제2메인 직류 라인(DC2)에 대하여 네거티브가 될 것이다. 전기 장치가 발전 모드에서 동작할 때, 제1메인 직류 라인(DC1)의 전압은 제2메인 직류 라인(DC2)에 대하여 포지티브가 될 것이다. 만약 V1이 제1메인 직류 라인(DC1)에서의 전압을 나타내고, V2는 제2메인 직류 라인(DC2)에서의 전압을 나타내고, V3이 제1보조 직류 라인(DC3)에서의 전압을 나타내고, V4가 제2보조 직류 라인(DC4)에서의 전압을 나타낸다면, 그때 비율 k는 하기의 수학적 식 1과 같이 정의될 수 있다.

수학적 식 1

<69>
$$k = (V1 - V2) / (V3 - V4)$$

<70> 상기 비율 k는 파이어링 각도에 의존하고, -1(전동 모드)과 +1(발전 모드) 사이에 놓이며, 스위칭 이벤트로부터 전압 클램핑 회로로 전달되고 있는 에너지는 없게 된다. 전압 클램핑 회로의 동작은 Vp의 실제 작동 값에 영향을 주며, 이 값은 k 혼자만으로도 설정된 값보다 크게 된다. 다음 논의를 하기 위해, 에너지 복원 회로가 대칭적이므로, 피크 전압(Vp)과 모든 다른 전압들은 회로의 중간 지점에 대하여 고려되는 것으로 가정될 것이다.

<71> 도 2의 전압 클램핑 및 에너지 복원 회로의 동작은 이제 도 3A 내지 도 3C를 참조하여 설명될 것이다.

<72> 만약 인덱싱(indexing)이 전류가 GT01 스위치(즉, 아웃고잉 스위치)로부터 GT03 스위치(즉, 인커밍 스위치)로 정류하는 것과 같은 것이어서, 그 결과 전류가 제1공통 결합점(PCC1)에서 고정자 권선을 떠나는 것에서 제2공통 결합점(PCC2)에서 고정자 권선을 떠나는 것과 같이 전류가 변경된다면(고정자 권선으로 흘러 들어가는 전류에 대하여 발생하는 적절한 유사 인덱싱과 함께), 전기 장치의 기전력(EMF)은 인커밍 스위치(GT03)에 걸려 존재하는 포워드 전압(forward voltage)을 야기할 것이다. 정류 과정이 시작되는 시점(즉, 게이트 제어에 의해 인커밍 스위치(GT03)가 턴 온 되기 전)에서의 전류의 흐름이 도 3A에서 어두운 회색(dark grey)의 화살표들로 도시되어 있다.

<73> 인커밍 스위치(GT03)가 턴 온 될 때, 포워드 전압은 올바른 극성을 갖게 되고, 제1공통 결합점(PCC1)과 제2공통 결합점(PCC2) 사이에 있는 제2코일(SC2)(도1에 도시됨)에서 전류가 반대로 되는 경향이 있다. 이것은 인커밍 스위치(GT03)에서 흐르는 전류를 증가시키고, 아웃고잉 스위치(GT01)에서 흐르는 전류를 감소시킬 것이다. 상기 인커밍 스위치(GT03)가 게이트 제어에 의해 턴 온된 후 즉시 흐르는 전류는 도 3A에서 밝은 회색(light grey) 화살표들로 도시되어 있다. 정류 과정 동안, 몇몇 포인트에서 상기 아웃고잉 스위치(GT01)는 게이트 제어에 의해 턴 오프될 것이다. 아웃고잉 스위치(GT01)를 통하여 상기 제1공통 결합점(PCC1)으로부터 흐르고 있던 전류는 이제 다이오드(D1)를 통하여 피크 전압이 Vp인 제1커패시터로 흘러들어 갈 것이다. 상기 제1커패시터의 크기는 충분히 커서 전류가 피크 전압 Vp를 실질적으로 변경시키지는 않는다. 상기 다이오드(D1)에서의 피크 전류는 아웃고잉 스위치(GT01)를 턴 오프하게 되는 피크 전류이고, 잘못된 조건하에서 이것은 전체 직류 링크 전류가 될 수 있다. 제1공통 결합점(PCC1)에서 제1커패시터(C1)로의 다이오드 전류의 흐름은 도 3B에서 어두운 회색(dark grey) 화살표들로 도시되어 있다. 제2공통 결합점(PCC2)은 k*Vp에서 인커밍 스위치(GT03)를 통하여 제1메인 직류 라인(DC1)에 연결되어 있다. 이것은 아웃고잉 스위치(GT01)에 걸리는 전압이 도 3B에서 제1공통 결합점(PCC1)에서 제2공통 결합점(PCC2)으로 흐르는 전류를 나타내는 어두운 회색 화살표에 의해 표시된 것처럼, 지금 제2코일(SC2)에서 전류 역전을 완성하게 하는 (k-1)*Vp인 것을 의미한다. 이것은 다이오드 전류가 0으로 떨어지고 턴 오프되는 것을 야기한다. 그래서, 제1커패시터(C1)의 거의 일정한 전압이 전체적인 정류 과정을 도우며, 아웃고잉 스위치(GT01)에 의해 겪게 되는 전압 스트레스를 제한하게 됨을 쉽게 알 수 있을 것이다. 도 3B의 밝은 회색(light grey) 화살표들은 일단 상기 아웃고잉 스위치(GT01)가 턴 오프된 후에 인커밍 스위치(GT03)를 통한 전류의 흐름을 나타낸다. 이러한 전체적인 정류 동작은 각 인덱싱 이벤트(indexing event)에서 피크 전압(Vp)을 점차적으로 증가시킬 것이다.

<74> 상술한 설명은 고정자 권선 밖으로 흘러 나가는 직류 전류의 인덱싱만을 지시하게 된다. 그러나, 이에 대응되는 인덱싱이 고정자 권선으로 흘러 들어가는 직류 전류에 대하여도 발생할 수 있음은 쉽게 알 수 있을 것이다. 고정자 권선으로 흘러 들어가는 직류 전류의 인덱싱은 상기 고정자 권선 밖으로 흘러 나가는 전류의 인덱싱과 동시에 일어나거나, 특정한 구성에 따라 다른 시간에 일어날 수 있다. 상술한 예에서, 인덱싱이 전류가 제1공통 결합점(PCC1)에서 고정자 권선을 떠나는 것으로부터 제2공통 결합점(PCC2)에서 고정자 권선을 떠나는 것으로 변

경하는 것과 같은 것이어서, 그에 대응되는 인택싱은 제5공통 결합점(PCC5)에서 고정자 권선으로 들어가는 것으로부터 제6공통 결합점(PCC6)에서 고정자 권선으로 들어가는 것으로 변경되는 것과 같게 될 것이다. 따라서, 상기 제5공통 결합점(PCC5)과 관련된 GTO 스위치는 아웃고잉 스위치가 될 것이고, 제6공통 결합점(PCC6)과 관련된 GTO 스위치는 인커밍 스위치가 될 것이다. 그러나, 다음의 설명을 위하여, GT02 스위치가 아웃고잉 스위치이고 GT04 스위치가 인커밍 스위치인 경우와는 완전히 분리된 인택싱 이벤트로 여기는 것이 보다 편리하다.

<75> 인택싱은 상술한 것과 유사하지만 반대의 극성을 갖는다. 정류 과정의 초기에, 인커밍 스위치(GT04)는 포워드 바이어스되고, 게이트 제어에 의해 턴 온될 수 있다. 포워드 바이어스 전압은 제2코일(SC2)(도 1에 도시됨)에서 제1공통 결합점(PCC1)과 제2공통 결합점(PCC2) 사이의 전류를 반전시키는 경향이 있다. 정류 과정 동안 어떤 포인트에서, 상기 아웃고잉 스위치(GT02)는 게이트 제어에 의해 턴 오프될 것이다. 제1공통 결합점(PCC1)에서 부족한 전류는 네거티브 피크 전압 $-V_p$ 에서 제2커패시터(C2)로부터 다이오드(D2)를 통하여 흐를 것이다. 제2공통 결합점(PCC2)은 $k \cdot V_p$ 에서 인커밍 스위치(GT04)를 통하여 제2메인 직류 라인(DC2)에 연결되어 있다. 이것은 아웃고잉 스위치(GT02)에 걸리는 전압이 지금 제2코일(SC2)에서 전류 역전을 완성하게 하는 $(k-1) \cdot V_p$ 인 것을 의미한다.

<76> 피크 전압(V_p)이 너무 커지는 것을 피하기 위해, 상기 제1 및 제2커패시터들(C1, C2)은 주기적으로 그리고 동시에 방전된다. 이것은 게이트 제어에 의해 디씨-디씨 컨버터의 제1 및 제2스위치(GT05, GT06)를 턴 온 시키는 것에 의해 이루어지고, 그 결과 제1 및 제2인덕터(L1, L2)에서 전류가 증가하게 되며 각 인덕터는 $(1-k) \cdot V_p$ 와 같이 그들에 걸리는 전압을 갖게 된다(이러한 전압을 증가시키는 인택싱 이벤트의 효과와, 제1 및 제2커패시터(C1, C2)의 주기적인 방전을 무시함). 피크 전압(V_p)이 충분히 떨어질 때, 제1 및 제2스위치(GT05, GT06)는 게이트 제어에 의해 턴 오프된다. 이것은 인덕터들(L1, L2)에 걸리는 전압이 반전되는 것을 야기하며, 그 결과 다이오드(SCR2)가 포워드 바이어스되고 턴 온된다. 제1인덕터(L1), 다이오드(SCR1) 및 제2인덕터(L2)가 직렬 연결된 회로에서 전류는 감소하고, 그 전류가 0에 도달하면 그에 따라 회로가 원래의 상태로 복귀하면서 다이오드(SCR1)가 턴 오프된다.

<77> 제1 및 제2커패시터(C1, C2)에서의 전압을 모니터링하는 것은 동작 특성과 전기 장치의 상태에 대한 유용한 정보를 제공할 수 있다. 그러한 정보는 고정자 권선에서 발생하는 기전력(EMF)과, 개별적인 스위칭 스테이지에서 GTO 스위치들이 적절하게 전류를 전도하는가에 대한 확증을 포함할 수 있다. 상기 정보는 전기 장치 및/또는 전기 장치를 일부분으로 하는 전체 시스템의 제어를 돕는데 이용될 수 있다.

<78> 제1 및 제2커패시터(C1, C2)의 방전 사이의 주기는 회로의 동작에 중요하지 않으며, 예를 들어, 메인 GTO 장치들에 대한 스위칭 주기의 배수 또는 약수가 될 수 있다. 그러나, 방전 사이의 주기는 커패시터의 전압이 실질적으로 변경되지 않아야 한다는 요구 때문에 상기 제1 및 제2커패시터(C1, C2)에서 요구되는 크기에 영향을 미친다. 예를 들어, 전 부하(full load)에서 제1 및 제2스위치(GT05, GT06)에 대한 10% 듀티 사이클은 제1 및 제2인덕터(L1, L2)의 값이 선택될 수 있게 한다. 바람직한 듀티 사이클은 제1 및 제2인덕터(L1, L2)에서 스위칭 주기 내에 전류가 0에 도달하게 하며, 다이오드(SCR1)의 수요를 감소시킨다. 바람직한 범위 내에서 더 높은 듀티 사이클은 제1 및 제2스위치(GT05, GT06)를 위해 요구되는 피크 전류를 감소시킬 것이지만, 다이오드(SCR1)의 역전을 복원하는데 이용되는 시간도 감소시킬 것이다.

<79> 도 2의 디씨-디씨 컨버터는 전기 장치가 전동 모드에서만 동작하도록 디자인되었을 때 이용된다는 것은 쉽게 알 수 있을 것이다. 그러므로 도 4는 전기 장치가 보통 전동 모드에서 동작하지만, 가끔씩 발전 모드에서 동작하는 것이 요구될 수 있도록 디자인되었을 때, 제1 및 제2커패시터(C1, C2)를 방전시키는데 이용될 수 있는 디씨-디씨 컨버터를 위한 다른 배치를 보여준다. 이 경우 다이오드(SCR1)는 사이리스터(사이리스터도 SCR1로 표시됨)에 의해 대체되고, 직렬 연결된 사이리스터(SCR3)와 저항(DBR)은 공급 컨버터가 공급 네트워크로 재생될 수 없을 경우 모터 제동(motor braking)을 제공하기 위해 제1 및 제2직류 단자 사이에 연결된다. 이것은 저항이 다니아믹 제동 저항(DBR : Dynamic Breaking Resister)으로 알려져 있고 전기 장치가 대부분의 시간 동안 발전기보다는 전동기(motor)로서 동작하는 선박용 추진 구동장치에서 흔한 경우이다. 전기 장치가 전동 모드에서 발전 모드로 변경될 때, 제1 및 제2메인 직류 라인(DC1, DC2)의 극성은 반전된다. 이러한 반전이 일어나기 전에, 게이트 제어 신호가 사이리스터(SCR1)에 인가되며 제1 및 제2스위치(GT05, GT06)는 제거되어야 하고, 제1 및 제2인덕터(L1, L2)에서의 전류는 0까지 떨어질 수 있어야 하며, 그 결과 상기 사이리스터(SCR1)는 포워드 전압을 복원하고 저지할 수 있게 된다. 이 상태에서, 제1 및 제2커패시터(C1, C2)는 더 이상 방전할 수 없어서, 메인 GTO 장치들은 애노드 전류가 0에 도달할 때까지 턴 온되는 메인 GTO 장치들 각각의 게이트 구동을 유지하면서, 본래의 정류 사이리스터로서 동작하게 된다. 전기 장치가 전동 모드에서 발전 모드로 변경할 때, 상기 메인 GTO 장

치들의 파이어링 각도도 앞서게 된다.

- <80> 도 5는 전기 장치가 보통 발전 모드에서 동작하도록 디자인되었을 때 이용될 수 있는 디씨-디씨 컨버터를 위해 가능한 한 가지 배치를 보여준다. 아웃고잉 GTO 스위치의 턴 오프 제어는 그 GTO 스위치에서의 전류가 동작(performance)에 최소한의 영향만을 끼치며 0으로 떨어질 때까지 지연될 수 있기 때문에, 전압 클램핑 및 에너지 복원 회로는 발전 응용장치에서 덜 중요하다는 것을 쉽게 알 수 있을 것이다. 이 경우, 제1 및 제2커패시터(C1, C2)로 주입되는 과도한 전류는 없게 된다.
- <81> 만약 여전히 전류를 전송하는 동안 아웃고잉 GTO 스위치가 게이트 제어에 의해 턴 오프된다면, 상기 제1 및 제2 커패시터(C1, C2)는 상술한 바와 같이 주입될 것이다. 제1 및 제2메인 직류 라인(DC1, DC2) 간에 전압 극성의 반전은 허용되어야 하며, 그래서 상기 제1 및 제2커패시터(C1, C2)는 전동 모드를 위해 이용되는 것과는 반대의 메인 직류 라인으로 방전되어야 한다. 그러나, 도 5의 디씨-디씨 컨버터의 전체적인 동작은 도 3A 내지 도 3C를 참조하여 상술한 것과 기능적으로 동일하다.
- <82> 도 6은 도 5에 기초하여 제3커패시터(C3)가 제1 및 제2보조 직류 라인(DC3, DC4) 사이에 연결된 배치를 보여준다. 부가적인 커패시터(C4, C5)도 제1보조 직류 라인(DC3)과 제1메인 직류 라인(DC1), 및 제2보조 직류 라인(DC4)과 제2메인 직류 라인(DC2) 사이에 각각 연결된다. 그러므로 도 6의 전압 클램핑 및 에너지 복원 회로는 분산되거나 다수의 커패시터들을 포함하여 구성된다. 그러나, 모든 커패시터들(C1 내지 C5)은 단일의 디씨-디씨 컨버터에 의해 공유됨을 쉽게 알 수 있을 것이며, 도 6의 배치에서의 디씨-디씨 컨버터는 도 5의 디씨-디씨 컨버터와 동일하다. 이러한 배치는 여전히 상대적으로 적은 전기 부품들을 갖고 있으며, 이는 하드웨어 비용이 절감되고 신뢰성이 향상되는 것을 의미한다. 이러한 커패시터들의 특별한 배치는 여기서 설명된 다른 전압 클램핑 및 에너지 복원 회로에 적용될 수 있음을 쉽게 알 수 있을 것이다.
- <83> 도 7은 전기 장치가 전동 모드와 발전 모드 모두에서 동작하도록 디자인되었을 때 이용될 수 있는 디씨-디씨 컨버터를 위해 가능한 하나의 배치를 보여준다. 상기 디씨-디씨 컨버터는 도 2와 도 5에서 전동 모드와 발전 모드 각각에 대하여 도시된 것들의 효율적인 결합이다. 그러나 다이오드(SCR1, SCR2)는 전동 모드나 발전 모드에 대하여 게이트 제어에 의해 적절하게 턴 온되고 턴 오프될 수 있는 사이리스터(사이리스터도 SCR1 및 SCR2로 표시됨)에 의해 대체된다.
- <84> 도 8은 전기 장치가 보통 전동 모드에서 동작하도록 디자인되었을 때 이용될 수 있는 대체적인 공진 디씨-디씨 컨버터를 보여준다. 메인 GTO 장치들이 애노드 전류가 0에 도달할 때까지 턴 온되는 메인 GTO 장치들 각각의 게이트 구동을 유지하면서, 본래의 정류 사이리스터로서 동작하게 될 때, 전기 장치는 발전기로서 동작할 수 있게 된다. 이러한 회로는 제동 효과(breaking efforts)를 제공하기 위해 도 8에 도시된 저항(DBR)에서 에너지를 소산시킬 필요가 있음을 쉽게 알 수 있을 것이다. 공진 디씨-디씨 컨버터의 이용은 에너지 복원 회로의 제어를 더 단순화 시킬 수 있게 된다. 제1스위치(GT05)는 병렬 연결된 커패시터(C6)가 사이리스터(SCR4)를 역 바이어스 되게 할 때, 자동으로 턴오프 되는 사이리스터(SCR4)에 의해 대체된다. 이와 유사하게, 제2스위치(GT06)는 병렬 연결된 커패시터(C7)가 사이리스터(SCR5)를 역 바이어스 되게 할 때, 자동으로 턴오프 되는 사이리스터(SCR5)에 의해 대체된다. 인덕터(L3, L4)는 상기 사이리스터(SCR4, SCR5)에 각각 연결되고(그리고 커패시터(C6, C7)에 병렬 연결됨), 제1 및 제2인덕터(L1, L2)와 비교하여 작은 인덕턴스를 갖게 된다. 사이리스터(SCR6)는 상기 사이리스터(SCR4)와 제1인덕터(L1)의 접합부 및 상기 사이리스터(SCR5)와 제2인덕터(L2)의 접합부 사이에 연결된다. 만약 전기 장치가 단지 전동 모드에서만 사용될 것이라면, 상기 사이리스터(SCR6)는 단순한 다이오드로 대체될 수 있을 것이다. 상기 사이리스터(SCR6)는 전기 장치가 전동 모드에서 동작할 때에만 게이트 온 될 것으로 가정하여, 다음 설명에서는 다이오드처럼 행동할 것이다.
- <85> 사이리스터(SCR4)가 전압 클램핑 회로의 제1커패시터(C1)를 방전하기 위해 제어 신호에 의해 턴 온될 때, 그것을 통하여 흐르는 전류는, 중첩의 원리에 의해, 전동 응용장치를 위해 앞에서 설명한 (비공진) 디씨-디씨 컨버터에서 흐르는 전류와, 커패시터(C6)에 있는 초기 전하와 함께 단락되는 커패시터(C6)와 인덕터(L3)로 인한 정현파와 공진 전류의 합이 될 것이다. 또한 이 전류들은 먼저 관련 인덕턴스는 두 인덕터들(L1, L3)의 인덕턴스의 합이지만, 제1인덕터(L1)의 큰 인덕턴스에 의해 지배받게 된다는 사실에 의해 약간 수정될 것이다. 구성요소 값을 정확히 선택하면, 상기 커패시터(C6)를 통과하는 정현파 전류는 사이리스터(SCR4)를 통과하는 전체 전류가 네거티브로 가게 할 수 있을 만큼 충분히 크게 될 것이며, 이것은 상기 사이리스터(SCR4)를 자동적으로 턴 오프 시킬 것이다. 상기 제1인덕터(L1)에서 정해진 전류(전압 클램핑 회로의 제2커패시터를 방전시키기 위해 상기 사이리스터(SCR5)가 게이트 신호에 의해 턴 온될 때 제2인덕터(L2)에서와 마찬가지로)는 계속 흐를 것이고, 상기 사이리스터(SCR6)가 포워드 바이어스되고 커패시터(C6, C7)가 정류되는 시간까지 상기 커패시터(C6, C7)의 충전

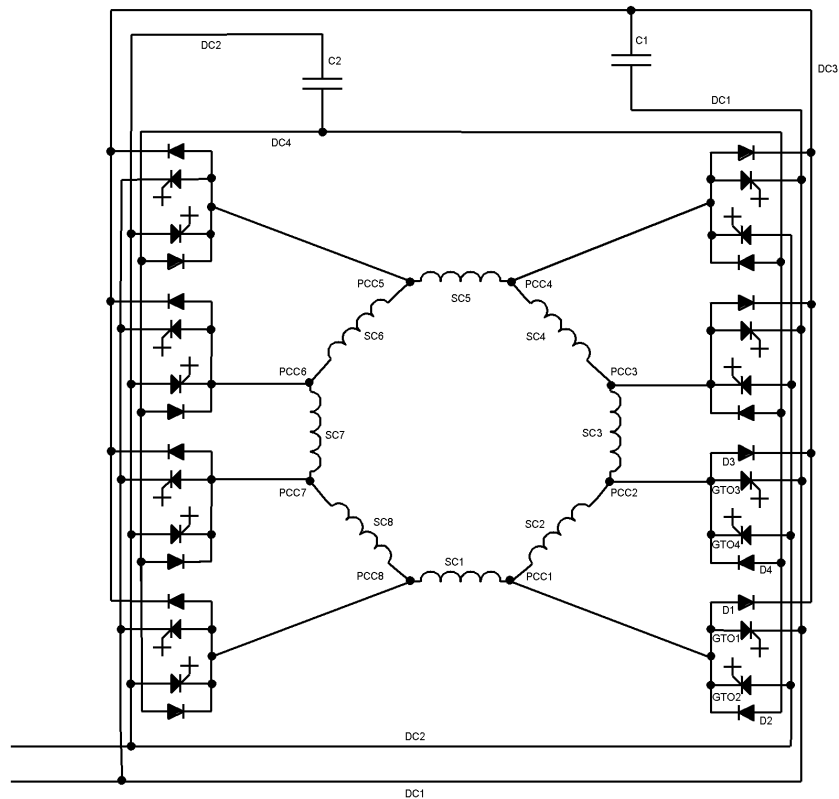
에 의해 공급될 것이다.

- <86> 공진 디씨-디씨 컨버터의 이용은 제1 및 제2커패시터(C1, C2)에서의 전압이 특정 문턱 전압(threshold)을 초과할 때, 게이트 제어에 의해 사이리스터(SCR4, SCR5)를 턴 온 시킴으로써, 상기 제1 및 제2커패시터(C1, C2)를 선택적으로 방전시킬 수 있음을 의미한다. 그 결과, 상기 사이리스터(SCR4, SCR5)는 주지의 공진 정류 과정에 의해 자연스럽게 복원될 것이다.
- <87> 유사한 공진 디씨-디씨 컨버터가 제1 및 제2인덕터(L1, L2)와 제1 및 제2메인 직류 라인(DC1, DC2) 사이의 연결을 적절하게 반전시켜 발전 모드에서 이용될 수 있다. 그러나, 발전 모드에서 정확하게 동작시키기 위해 적절한 구성요소 값을 선택하는 것은 더 어렵다. 이러한 어려움들은 전동 모드와 발전 모드 모두에서 동작하도록 디자인된 회로에서 증가될 것이지만, 대체적인 디씨-디씨 컨버터 디자인이 성취할 수 있는 대안으로 제안될 것이다.
- <88> 도 9는 제1 및 제2보조 직류 라인(DC3, DC4)이 분리된 디씨-디씨 컨버터들을 보여준다. 분리된 디씨-디씨 컨버터들은 실제적인 구성요소 값이 서로 뒤따르지 않는 제1 및 제2보조 직류 라인(DC3, DC4)으로 귀착될 필요가 있을 것이다. 도 9의 제1 디씨-디씨 컨버터는 제1보조 직류 라인(DC3)과 제2메인 직류 라인(DC2) 간에 직렬 연결된 제1GTO 스위치(GT05)와 제1인덕터(L1), 및 상기 제1스위치(GT05)와 제1인덕터(L1) 사이의 접합부에 연결된 캐소드와 제2메인 직류 라인(DC2)에 연결된 애노드가 구비된 사이리스터(SCR6)를 포함하여 구성된다. 도 9의 제2 디씨-디씨 컨버터는 제2보조 직류 라인(DC4)과 제1메인 직류 라인(DC1) 간에 직렬 연결된 제2GTO 스위치(GT06)와 제2인덕터(L2), 및 상기 제2스위치(GT06)와 제2인덕터(L2) 사이의 접합부에 연결된 애노드와 제1메인 직류 라인(DC1)에 연결된 캐소드가 구비된 사이리스터(SCR7)를 포함하여 구성된다. 상기 사이리스터(SCR6, SCR7)는 전기 장치가 전동 모드에서 동작할 때는 항상 온 상태이지만, 상기 전기 장치가 발전 모드에서 동작할 때는 턴 오프되어야 한다. 만약 전기 장치가 전동 모드에서만 동작하게 된다면, 그때 사이리스터(SCR6, SCR7)는 다이오드로 대체될 수 있다. 도 9에 있는 회로의 실시예에서, 전동(motoring)을 위해서만 사용될 때에 두 개의 동일한 제어 회로가 이용될 수 있으며, 하나는 제1스위치(GT05)를 위한 것이고, 다른 하나는 제2스위치(GT06)를 위한 것이다. 제어 회로에의 제어 입력은 전류 변환기(transformer)에 의해 감지된 상응하는 인덕터(즉, 제1스위치(GT05)를 위해서는 제1인덕터(L1)이고, 제2스위치(GT06)를 위해서는 제2인덕터(L2)임)에서의 전류와, 제어되는 GTO 스위치에 걸리는 포워드 전압이다. 상기 제어 회로는 포워드 전압이 문턱 값을 초과할 때 GTO 스위치를 턴 온시키고, 상응하는 인덕터에서의 전류가 두 번째 문턱 값에 도달할 때 GTO 스위치를 턴 오프시킬 것이다. 상기 제어 회로는 보조 전력도 없고 다른 제어 입력들도 필요 없도록 설계될 것이다.
- <89> 보다 일반적인 경우에, 사이리스터(SCR6, SCR7)의 제어와, GTO 스위치에 걸리는 트리거 전압(trigger voltage)의 선택이 필요할 것이다. 상기 트리거 전압의 선택은 어떤 응용장치에서 유용할 수 있는 클램프 전압을 제어하는 수단을 제공한다. 그러한 기능들은 상기 제어 회로를 제어하기 위한 추가적인 입력을 요구할 것이다.
- <90> 이상에서는 본 발명에 대한 기술사상을 첨부 도면과 함께 서술하였지만 이는 본 발명의 바람직한 실시예를 예시적으로 설명한 것이지 본 발명을 한정하는 것은 아니다. 또한 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 이라면 누구나 본 발명의 기술적 사상의 범주를 이탈하지 않는 범위 내에서 다양한 변형 및 모방이 가능함은 명백한 사실이다.
- 도면의 간단한 설명**
- <91> 도 1은 본 발명의 전압 클램핑 및 에너지 복원 회로를 디씨-디씨 컨버터 없이 단순화시킨 버전을 나타내는 개략도이다.
- <92> 도 2는 전동 모드에서만 동작하는 전기 장치에 특히 적합한 디씨-디씨 컨버터를 구비하는 제1전압 클램핑 및 에너지 복원 회로를 나타내는 개략도이다.
- <93> 도 3A 내지 도 3C는 전동 응용장치를 위한 정류, 전압 클램핑 및 에너지 복원 과정을 나타내는 개략도이다.
- <94> 도 4는 보통 전동 모드에서 동작하지만 가끔씩 발전 모드에서 동작하는 것이 요구되는 전기 장치에 특히 적합한 디씨-디씨 컨버터를 구비하는 제2전압 클램핑 및 에너지 복원 회로를 나타내는 개략도이다.
- <95> 도 5는 보통 발전 모드에서 동작하는 전기 장치에 특히 적합한 디씨-디씨 컨버터를 구비하는 제3전압 클램핑 및 에너지 복원 회로를 나타내는 개략도이다.
- <96> 도 6은 보통 발전 모드에서 동작하는 전기 장치에 특히 적합한 디씨-디씨 컨버터와 다수개의 커패시터들을 구비하는 제4전압 클램핑 및 에너지 복원 회로를 나타내는 개략도이다.

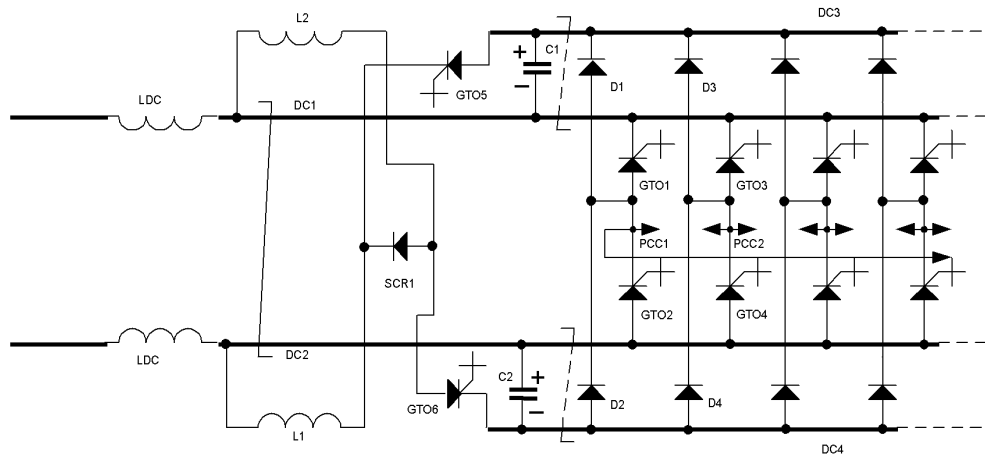
- <97> 도 7은 전동 모드와 발전 모드 모두에서 동작할 수 있는 전기 장치에 특히 적합한 디씨-디씨 컨버터를 구비하는 제5전압 클램핑 및 에너지 복원 회로를 나타내는 개략도이다.
- <98> 도 8은 보통 전동 모드에서 동작하지만 가끔씩 발전 모드에서 동작하는 것이 요구되는 전기 장치에 특히 적합한 공진 디씨-디씨 컨버터를 구비하는 제6전압 클램핑 및 에너지 복원 회로를 나타내는 개략도이다.
- <99> 도 9는 보통 전동 모드에서 동작하지만 가끔씩 발전 모드에서 동작하는 것이 요구되는 전기 장치에 특히 적합하며, 각 보조 직류 라인을 위해 분리된 디씨-디씨 컨버터를 구비하는 제7전압 클램핑 및 에너지 복원 회로를 나타내는 개략도이다.

도면

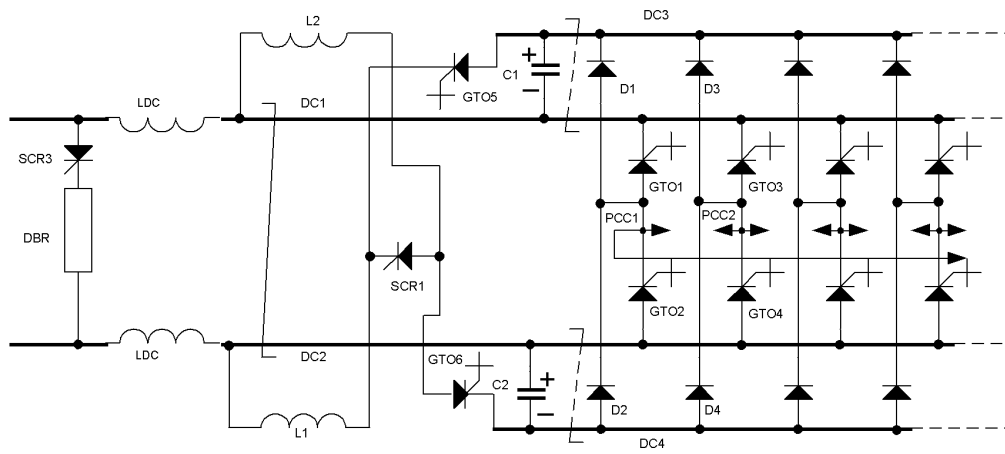
도면1



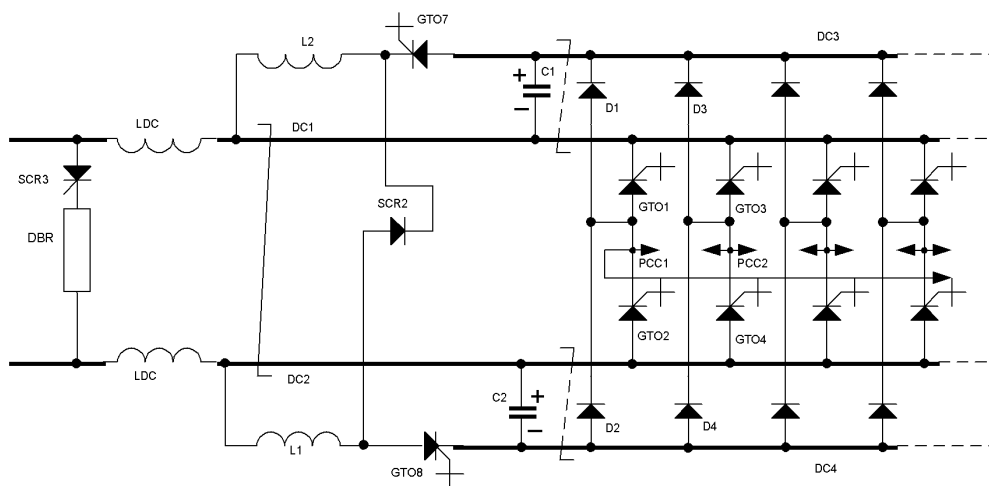
도면2



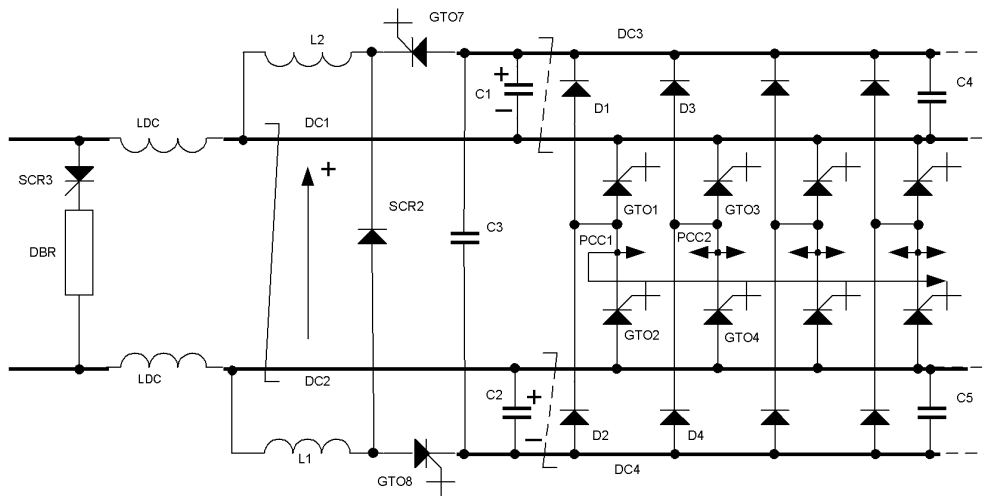
도면4



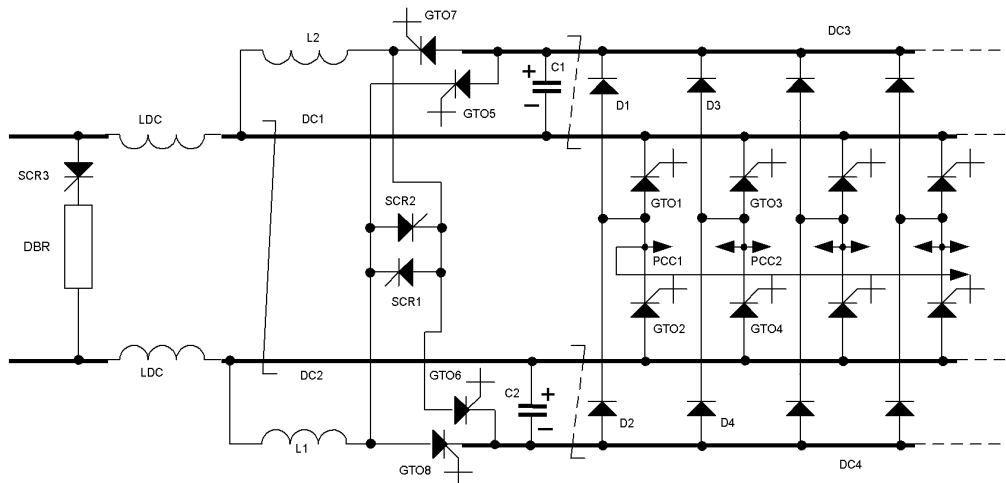
도면5



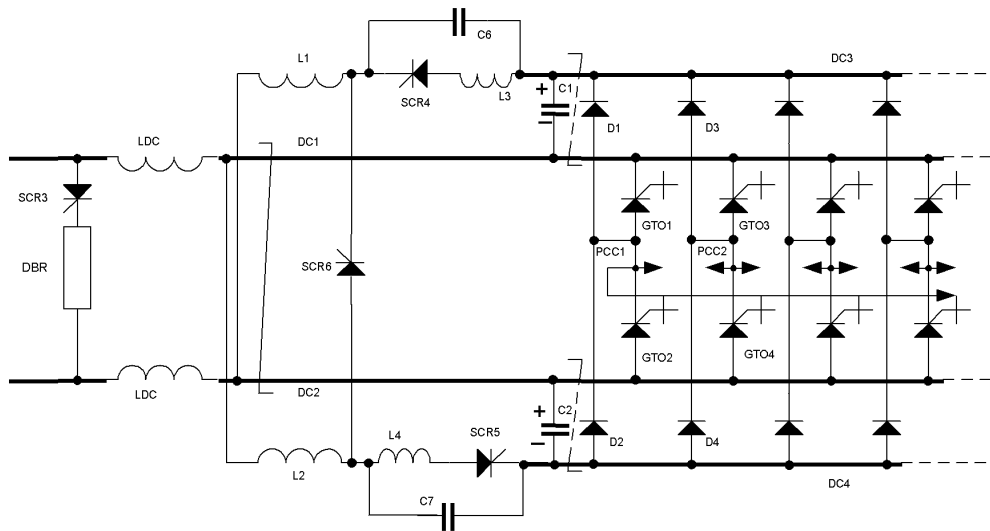
도면6



도면7



도면8



도면9

