(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0105113
(43) 공개일자 2007년10월30일

(51) Int. Cl.
H04B 10/17(2006.01) *H04B 10/06*(2006.01)
(21) 출원번호 10-2006-0037166
(22) 출원일자 2006년04월25일
심사청구일자 2006년04월25일

(71) 출원인
고려대학교 산학협력단
서울 성북구 안암동5가1 고려대학교 내
(72) 발명자
정지용
서울 동대문구 휘경2동 111동 1106호
김수원
서울 서초구 반포동 1278번지 반포아파트 87동 302호
(74) 대리인
현종철

전체 청구항 수 : 총 12 항

(54) 커패시터를 이용하는 기준전압 생성 장치, 이를 이용하는광수신 장치 및 광통신 장치

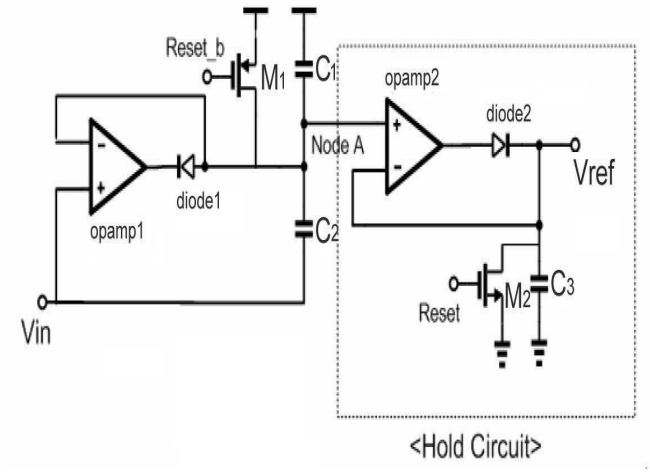
(57) 요 약

커패시터를 이용하는 기준전압 생성 장치, 이를 이용하는 광수신 장치 및 광통신 장치가 개시된다.

본 발명은 플러스 입력단이 입력전압과 연결되고, 상기 플러스 입력단과 마이너스 입력단 사이의 전압을 증폭하여 출력하는 제1증폭부, 상기 제1증폭부의 출력단에 역방향으로 연결되고 애노드 단자가 상기 제1증폭부의 마이너스 입력단에 연결되어, 상기 플러스 입력단으로 인가되는 전압이 증가하면 역바이어스가 되는 제1다이오드, 상기 제1다이오드의 애노드 단자와 상기 제1증폭부의 플러스 입력단 사이에 연결된 제1커패시터, 상기 제1다이오드의 애노드 단자와 그라운드 사이에 연결된 제2커패시터 및 상기 애노드 단자의 최대 전압을 검출하고, 상기 검출된 최대 전압에 대응하는 전압을 기준전압으로 출력하는 홀드부를 포함한다.

본 발명에 의하면, 스태틱 파워(Static power)를 유발하는 소스 팔로워(source follower) 및 저항을 제거하고, 커패시터(capacitor)를 이용하여 기준전압을 생성함으로써, 기준전압 생성 장치(reference generator)의 입력범위를 확장시켜 전류전압 변환부(TIA)의 이득(gain)을 증가시키고, 이에 따라 감도(sensitivity)를 증가시킬 수 있고, 일정한 듀티비를 제공하고, 스태틱 파워의 증가를 억제할 수 있으며, 기준전압 생성 장치의 칩 면적을 감소시킬 수 있다.

대표도 - 도2



특허청구의 범위

청구항 1

플러스 입력단이 입력전압과 연결되고, 상기 플러스 입력단과 마이너스 입력단 사이의 전압을 증폭하여 출력하는 제1증폭부;

상기 제1증폭부의 출력단에 역방향으로 연결되고 애노드 단자가 상기 제1증폭부의 마이너스 입력단에 연결되어, 상기 플러스 입력단으로 인가되는 전압이 증가하면 역바이어스가 되는 제1다이오드;

상기 제1다이오드의 애노드 단자와 상기 제1증폭부의 플러스 입력단 사이에 연결된 제1커패시터;

상기 제1다이오드의 애노드 단자와 그라운드 사이에 연결된 제2커패시터; 및

상기 애노드 단자의 최대 전압을 검출하고, 상기 검출된 최대 전압에 대응하는 전압을 기준전압으로 출력하는 홀드부를 포함하는 커패시터를 이용하는 기준전압 생성 장치.

청구항 2

제 1 항에 있어서,

상기 제1다이오드의 애노드 단자와 전원전압 사이에 연결되어 상기 기준전압의 리셋을 조절하는 제1트랜지스터를 더 포함하는 것을 특징으로 하는 커패시터를 이용하는 기준전압 생성 장치.

청구항 3

제 1 항에 있어서,

상기 홀드부는

플러스 입력단이 상기 제1다이오드의 애노드 단자에 연결되고, 상기 플러스 입력단과 마이너스 입력단 사이의 전압을 증폭하여 출력하는 제2증폭부; 및

상기 제2증폭부의 출력단에 순방향으로 연결되어 상기 제1다이오드의 애노드 단자의 전압이 증가하면 정바이어스가 되는 제2다이오드를 포함하는 것을 특징으로 하는 커패시터를 이용하는 기준전압 생성 장치.

청구항 4

제 3 항에 있어서,

상기 제2다이오드는

상기 정바이어스가 되면, 상기 최대 전압을 출력하는 것을 특징으로 하는 커패시터를 이용하는 기준전압 생성 장치.

청구항 5

제 3 항에 있어서,

상기 제2다이오드는

캐소드 단자가 상기 제2증폭부의 마이너스 입력단에 연결되어, 상기 최대 전압을 검출하는 것을 특징으로 하는 커패시터를 이용하는 기준전압 생성 장치.

청구항 6

제 3 항에 있어서,

상기 제2다이오드의 캐소드 단자와 그라운드 사이에 연결되어 상기 기준전압의 리셋을 조절하는 제2트랜지스터를 더 포함하는 것을 특징으로 하는 커패시터를 이용하는 기준전압 생성 장치.

청구항 7

제 3 항에 있어서,

상기 제2다이오드의 캐소드 단자와 그라운드 사이에 연결되어 상기 최대 전압을 유지하는 제3커패시터를 더 포함하는 것을 특징으로 하는 커패시터를 이용하는 기준전압 생성 장치.

청구항 8

수신되는 광 신호에 대응하는 전류신호를 생성하는 광검출부;

상기 광검출부에 의해 생성된 전류신호에 대응하는 전압신호로 변환하는 전류전압변환부;

플러스 입력단이 상기 전압신호에 연결되고, 상기 플러스 입력단과 마이너스 입력단 사이의 전압을 증폭하여 출력하는 제1증폭부;

상기 제1증폭부의 출력단에 역방향으로 연결되고 애노드 단자가 상기 제1증폭부의 마이너스 입력단에 연결되어, 상기 플러스 입력단으로 인가되는 전압이 증가하면 역바이어스가 되는 제1다이오드;

상기 제1다이오드의 애노드 단자와 상기 제1증폭부의 플러스 입력단 사이에 연결된 제1커패시터;

상기 제1다이오드의 애노드 단자와 그라운드 사이에 연결된 제2커패시터;

상기 애노드 단자의 최대 전압을 검출하고, 상기 검출된 최대 전압에 대응하는 전압을 기준전압으로 출력하는 홀드부; 및

상기 전압신호의 크기와 상기 기준전압을 비교하여 로직레벨을 결정하는 로직결정부를 포함하는 광수신 장치.

청구항 9

제 8 항에 있어서,

상기 홀드부는

플러스 입력단이 상기 제1다이오드의 애노드 단자에 연결되고, 상기 플러스 입력단과 마이너스 입력단 사이의 전압을 증폭하여 출력하는 제2증폭부; 및

상기 제2증폭부의 출력단에 순방향으로 연결되어 상기 제1다이오드의 애노드 단자의 전압이 증가하면 정바이어스가 되는 제2다이오드를 포함하는 것을 특징으로 하는 광수신 장치.

청구항 10

제 8 항에 있어서,

상기 제2다이오드는

상기 제2다이오드의 캐소드 단자가 상기 제2증폭부의 마이너스 입력단에 연결되어, 상기 정바이어스가 되면 상기 최대 전압을 검출하고, 상기 검출된 최대 전압을 출력하는 것을 특징으로 하는 광수신 장치.

청구항 11

제 8 항에 있어서,

상기 제2다이오드의 캐소드 단자와 그라운드 사이에 연결되어 상기 기준전압의 리셋을 조절하는 제2트랜지스터; 및

상기 제2다이오드의 캐소드 단자와 그라운드 사이에 연결되어 상기 최대 전압을 유지하는 제3커패시터를 더 포함하는 것을 특징으로 하는 광수신 장치.

청구항 12

광섬유로부터 광 신호를 수신하고, 상기 광 신호에 대응하는 전류신호를 생성하는 광검출부;

상기 광검출부에 의해 생성된 전류신호에 대응하는 전압신호로 변환하는 전류전압변환부;

플러스 입력단이 상기 전압신호에 연결되고, 상기 플러스 입력단과 마이너스 입력단 사이의 전압을 증폭하여 출력하는 제1증폭부;

상기 제1증폭부의 출력단에 역방향으로 연결되고 애노드 단자가 상기 제1증폭부의 마이너스 입력단에 연결되어,

상기 플러스 입력단으로 인가되는 전압이 증가하면 역바이어스가 되는 제1다이오드;

상기 제1다이오드의 애노드 단자와 상기 제1증폭부의 플러스 입력단 사이에 연결된 제1커패시터;

상기 제1다이오드의 애노드 단자와 그라운드 사이에 연결된 제2커패시터;

상기 애노드 단자의 최대 전압을 검출하고, 상기 검출된 최대 전압에 대응하는 전압을 기준전압으로 출력하는 홀드부;

상기 전압신호의 크기와 상기 기준전압을 비교하여 로직레벨을 결정하는 로직결정부; 및

상기 로직레벨에 따른 데이터를 생성하는 데이터 복원부를 포함하는 광통신 장치.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<10> 본 발명은 광 통신에 관한 것으로, 특히, 커패시터를 이용하는 기준전압 생성 장치, 이를 이용하는 광수신 장치 및 광통신 장치에 관한 것이다.

<11> 최근까지 프린터와 인터넷의 사용에 국한되었던 홈 네트워크 분야는 유비쿼터스 네트워크의 빠른 성장으로 인해 TV, 오디오, 비디오 간의 실시간 통신이 가능한 멀티미디어 홈 네트워크 분야로 꾸준히 진화하고 있다. 이에 따라, 폭넓은 동적 범위(dynamic range)의 여러 디지털 입력 신호를 복원할 수 있는 광수신 장치(Optical Receiver) 설계가 요구된다. 광수신 장치(Optical Receiver)는 시스템이 요구하는 폭 넓은 동적 범위와 민감도를 확보하기 위해서 자동 문턱 전압 조절(Automatic-Threshold Control; ATC)를 이용한다.

<12> 도 1a는 종래의 기준 전압 생성 장치의 블럭도이다.

<13> 종래의 기준 전압 생성 장치(Reference generator)는 탑홀드 회로(Top hold circuit, 110) 및 바텀 홀드 회로(Bottom hold circuit, 100)의 다이오드와 커패시터(capacitor)를 이용하여 전류전압 변환부(TIA) 출력의 탑 레벨(Top-level)과 바텀 레벨(bottom-level)을 저장한 후, 소스 팔로워(Source follower)와 2개의 동일한 저항을 이용하여 기준전압(Reference) 즉, 탑 레벨(Top level)과 바텀 레벨(bottom level)의 평균값을 생성한다.

<14> 도 1b는 종래의 기준 전압 생성 장치에 따른 듀티비의 변화를 도시한 것이다.

<15> 종래의 기준 전압 생성 장치(Reference generator)의 입력 전압 범위는 증폭부(op-amp)가 동작할 수 있는 입력 범위와 다이오드(Diode) 및 트랜지스터(transistor)의 임계전압(threshold voltage)에 의해 제한이 된다.

<16> 만일 제한된 범위를 벗어나게 되면, 기준전압(Reference)가 전류전압 변환부(TIA) 출력의 최소 및 최대값의 평균값을 정확히 나타내지 못하기 때문에, 도 1b와 같은 듀티비(Duty ratio)가 변하게 된다.

<17> 종래의 전압 생성 장치(Reference generator)의 입력 범위제한은 전류전압 변환부(TIA) 출력범위 제한을 의미하기 때문에, 기준 전압 생성 장치(Reference generator)의 입력범위를, 전류전압 변환부(TIA)의 출력과 연관시켜 전류전압 변환부(TIA) 출력범위를 구할 수 있다. 다음의 수학식1 및 2는 전류전압 변환부(TIA)의 최소 및 최대 출력전압을 나타내며, 수학식 3은 전류전압 변환부(TIA)의 출력범위를 나타낸다.

수학식 1

<18> $$V_{\text{allowable minimum input of opamp in generator}} \leq V_{\text{minimum output of TIA}}$$

수학식 2

<19> $$V_{\text{maximum output of TIA}} \leq V_{\text{maximum output of opamp in generator}} - V_{diode} - V_{th}$$

수학식 3

<20> $$V_{\text{allowable minimum input of opamp in generator}} \leq V_{\text{output of TIA}} \leq V_{\text{maximum output of opamp}} - V_{diode} - V_{th}$$

<21> 전류전압 변환부(TIA) 출력전압이 Vbottom에 있을때 광신호가 인가되면, 전류전압 변환부(TIA)전압이 증가한다. 이 때, 허용 가능한 전류전압 변환부(TIA) 출력 변화량은 다음의 수학식 4에 의해, 수학식 5과 같이 제한된다.

수학식 4

<22> $$V_{bottom} + \Delta V_{\text{TIA output}} \leq V_{\text{maximum output of opamp in generator}} - V_{diode} - V_{th}$$

수학식 5

<23> $$\Delta V_{\text{TIA output}} \leq V_{\text{maximum output of opamp in generator}} - V_{diode} - V_{th} - V_{bottom}$$

<24> 낮은 공급전압의 경우, 증폭부(op-amp)의 최대 출력값이 공급전압(supply voltage)이 낮아진 만큼 낮아지기 때문에 전류전압 변환부(TIA) 출력변화량은 크게 제한이 된다. 제한된 전류전압 변환부(TIA) 출력범위는 곧 전류전압 변환부(TIA)에서 증폭시킬 수 있는 이득(gain) 문제가 생긴다. 이득(gain)이 작아지면, 전류전압 변환부(TIA) 출력이 작아지고, 감도(sensitivity)를 낮추게 되고, 감도(sensitivity)를 증가시키기 위해, 전류전압 변환부(TIA)의 이득(gain)을 증가시키면, 듀티비(Duty ratio)가 변하는 결과를 초래한다.

<25> 또한, 탑홀드 회로(110) 및 바텀 홀드 회로(100)에 소스 팔로워(Source follower)가 사용됨으로써, 스태틱 파워(static power)를 증가시킨다. 이를 줄이기 위해 저항 값을 키우면, 칩(chip) 면적이 커지게 된다.

<26> 따라서, 종래의 기준전압 생성 장치는 높은 이득과 일정한 듀티비를 함께 제공할 수 없고, 스태틱 파워의 증가를 억제할 수 없으며, 칩 면적이 큰 문제점이 있다.

발명이 이루고자 하는 기술적 과제

<27> 따라서, 본 발명이 이루고자 하는 첫번째 기술적 과제는 기준전압 생성 장치의 입력범위를 확장시켜 전류전압 변환부(TIA)의 이득을 증가시키고, 이에 따라 감도를 증가시킬 수 있고, 일정한 듀티비를 제공하고, 스태틱 파워의 증가를 억제할 수 있으며, 기준전압 생성 장치의 칩 면적을 감소시킬 수 있는 커패시터를 이용하는 기준전압 생성 장치를 제공하는데 있다.

<28> 본 발명이 이루고자 하는 두번째 기술적 과제는 상기의 커패시터를 이용하는 기준전압 생성 장치를 이용하는 광수신 장치를 제공하는데 있다.

<29> 본 발명이 이루고자 하는 세번째 기술적 과제는 상기의 커패시터를 이용하는 기준전압 생성 장치를 이용하는 광통신 장치를 제공하는데 있다.

발명의 구성 및 작용

<30> 상기의 첫번째 기술적 과제를 이루기 위하여, 본 발명은 플러스 입력단이 입력전압과 연결되고, 상기 플러스 입력단과 마이너스 입력단 사이의 전압을 증폭하여 출력하는 제1증폭부, 상기 제1증폭부의 출력단에 역방향으로 연결되고 애노드 단자가 상기 제1증폭부의 마이너스 입력단에 연결되어, 상기 플러스 입력단으로 인가되는 전압이 증가하면 역바이어스가 되는 제1다이오드, 상기 제1다이오드의 애노드 단자와 상기 제1증폭부의 플러스 입력단 사이에 연결된 제1커패시터, 상기 제1다이오드의 애노드 단자와 그라운드 사이에 연결된 제2커패시터 및 상기 애노드 단자의 최대 전압을 검출하고, 상기 검출된 최대 전압에 대응하는 전압을 기준전압으로 출력하는 홀드부를 포함하는 커패시터를 이용하는 기준전압 생성 장치를 제공한다.

<31> 상기의 두번째 기술적 과제를 이루기 위하여, 본 발명은 수신되는 광 신호에 대응하는 전류신호를 생성하는 광검출부, 상기 광검출부에 의해 생성된 전류신호에 대응하는 전압신호로 변환하는 전류전압변환부, 플러스 입력단이 상기 전압신호에 연결되고, 상기 플러스 입력단과 마이너스 입력단 사이의 전압을 증폭하여 출력하는 제1증폭부, 상기 제1증폭부의 출력단에 역방향으로 연결되고 애노드 단자가 상기 제1증폭부의 마이너스 입력단에

연결되어, 상기 플러스 입력단으로 인가되는 전압이 증가하면 역바이어스가 되는 제1다이오드, 상기 제1다이오드의 애노드 단자와 상기 제1증폭부의 플러스 입력단 사이에 연결된 제1커패시터, 상기 제1다이오드의 애노드 단자와 그라운드 사이에 연결된 제2커패시터, 상기 애노드 단자의 최대 전압을 검출하고, 상기 검출된 최대 전압에 대응하는 전압을 기준전압으로 출력하는 홀드부 및 상기 전압신호의 크기와 상기 기준전압을 비교하여 로직레벨을 결정하는 로직결정부를 포함하는 광수신 장치를 제공한다.

<32> 상기의 세번째 기술적 과제를 이루기 위하여, 본 발명은 광섬유로부터 광 신호를 수신하고, 상기 광 신호에 대응하는 전류신호를 생성하는 광검출부, 상기 광검출부에 의해 생성된 전류신호에 대응하는 전압신호로 변환하는 전류전압변환부, 플러스 입력단이 상기 전압신호에 연결되고, 상기 플러스 입력단과 마이너스 입력단 사이의 전압을 증폭하여 출력하는 제1증폭부, 상기 제1증폭부의 출력단에 역방향으로 연결되고 애노드 단자가 상기 제1증폭부의 마이너스 입력단에 연결되어, 상기 플러스 입력단으로 인가되는 전압이 증가하면 역바이어스가 되는 제1다이오드, 상기 제1다이오드의 애노드 단자와 상기 제1증폭부의 플러스 입력단 사이에 연결된 제1커패시터, 상기 제1다이오드의 애노드 단자와 그라운드 사이에 연결된 제2커패시터, 상기 애노드 단자의 최대 전압을 검출하고, 상기 검출된 최대 전압에 대응하는 전압을 기준전압으로 출력하는 홀드부, 상기 전압신호의 크기와 상기 기준전압을 비교하여 로직레벨을 결정하는 로직결정부 및 상기 로직레벨에 따른 데이터를 생성하는 데이터 복원부를 포함하는 광통신 장치를 제공한다.

<33> 본 발명에 따른 기준 전압 생성 장치는 저항에 의한 전압분배를 이용하지 않고, 커패시터(capacitor)를 이용한다. 즉, 스태틱 파워(Static power)를 유발하는 소스 팔로워(source follower) 및 저항을 제거하고, 기준 전압 생성 장치(Reference generator)의 입력 범위(input range)를 증가시킬 수 있다.

<34> 이하에서는 도면을 참조하여 본 발명의 바람직한 실시예를 설명하기로 한다.

<35> 도 2는 본 발명에 따른 기준 전압 생성 장치의 회로도이다.

<36> 제1증폭부(opamp1)는 플러스 입력단이 입력전압과 연결되고, 플러스 입력단과 마이너스 입력단 사이의 전압을 증폭하여 출력한다.

<37> 제1다이오드(diode1)는 제1증폭부(opamp1)의 출력단에 역방향으로 연결되고 애노드(anode) 단자가 제1증폭부(opamp1)의 마이너스 입력단에 연결되어, 플러스 입력단으로 인가되는 전압이 증가하면 역바이어스가 된다. 제1다이오드(diode1)가 역바이어스가 되면, 제1증폭부(opamp1)가 Node A에 아무런 영향을 주지 못하고, 2개의 커패시터(C1, C2)에 의해 Node A의 전압이 생성된다.

<38> 바람직하게는, 본 발명에 따른 기준 전압 생성 장치는 제1다이오드(diode1)의 애노드 단자와 전원전압 사이에 연결되어 기준전압의 리셋(Reset_b)을 조절하는 제1트랜지스터(M1)를 더 포함할 수 있다.

<39> 제1커패시터(C1)는 제1다이오드(diode1)의 애노드 단자(Node A)와 제1증폭부(opamp1)의 플러스 입력단 사이에 연결된다.

<40> 제2커패시터(C2)는 제1다이오드(diode1)의 애노드 단자(Node A)와 그라운드 사이에 연결된다.

<41> 홀드부(Hold Circuit)는 제1다이오드(diode1)의 애노드 단자(Node A)의 최대 전압을 검출하고, 검출된 최대 전압에 대응하는 전압을 기준전압으로 출력한다.

<42> 바람직하게는, 홀드부(Hold Circuit)는 제2증폭부(opamp2) 및 제2다이오드(diode2)를 포함할 수 있다.

<43> 제2증폭부(opamp2)는 플러스 입력단이 제1다이오드(diode1)의 애노드 단자(Node A)에 연결되고, 플러스 입력단과 마이너스 입력단 사이의 전압을 증폭하여 출력한다.

<44> 제2다이오드(diode2)는 제2증폭부(opamp2)의 출력단에 순방향으로 연결되어 제1다이오드(diode1)의 애노드 단자(Node A)의 전압이 증가하면 정바이어스가 된다.

<45> 바람직하게는, 제2다이오드(diode2)는 정바이어스가 되면, 제1다이오드(diode1)의 애노드 단자(Node A)의 최대 전압을 출력할 수 있다.

<46> 바람직하게는, 제2다이오드(diode2)는 캐소드(cathode) 단자가 제2증폭부(opamp2)의 마이너스 입력단에 연결되어, 제1다이오드(diode1)의 애노드 단자(Node A)의 최대 전압을 검출할 수 있다.

<47> 바람직하게는, 본 발명에 따른 기준 전압 생성 장치는 제2다이오드(diode2)의 캐소드 단자와 그라운드 사이에 연결되어 기준전압의 리셋(Reset)을 조절하는 제2트랜지스터(M2)를 더 포함할 수 있다.

<48> 바람직하게는, 본 발명에 따른 기준 전압 생성 장치는 제2다이오드(diode2)의 캐소드 단자와 그라운드 사이에 연결되어 제1다이오드(diode1)의 애노드 단자(Node A)의 최대 전압을 유지하는 제3커패시터(C3)를 더 포함할 수 있다.

<49> 본 발명에 따른 기준 전압 생성 장치를 수학식으로 설명하면 다음과 같다.

<50> 전류전압 변환부(TIA, 310, 610)의 신호가 바텀 레벨(Bottom level)에 있을 때, Node A의 전압과 제1증폭부(opamp1)의 입력 전압(Vin)이 Vbottom으로 동일하다.

<51> 전류전압 변환부(TIA, 310, 610)의 출력이 증가하면, 제1다이오드(diode1)에 리버스 바이어스(reverse bias)가 걸린다. 따라서, 제1증폭부(opamp1)는 Node A에 아무런 영향을 주지 못하며, 2개의 커패시터(capacitor)에 의해 전압이 생성된다.

<52> 2개의 커패시터 경로(capcitor path)를 지난 Node A의 전압 변화량은 $\frac{\Delta V_{\text{output of TIA}}}{2}$ 이 된다. 따라서 Node A의 최종전압은 $V_{bottom} + \frac{\Delta V_{\text{output of TIA}}}{2}$ 이 된다.

<53> 다음의 수학식 6, 7은 전류전압 변환부(TIA, 310, 610)의 출력범위를 나타낸 식이다.

수학식 6

<54> $$V_{\text{allowable minimum input of opamp in generator}} \leq V_{\text{minimum output of TIA}}$$

수학식 7

<55> $$V_{\text{allowable minimum input of opamp in generator}} \leq V_{\text{output of TIA}} \leq V_{\text{maximum output of opamp}} - V_{diode}$$

<56> 수학식 7과 Node A의 전압변화를 고려하면, 다음의 수학식 8, 9를 유도해 낼 수 있다.

수학식 8

<57> $$V_{bottom} + \frac{\Delta V_{\text{output of TIA}}}{2} \leq V_{\text{maximum output of opamp in generator}} - V_{diode}$$

<58> 따라서, 허용가능한 전류전압 변환부(TIA, 310, 610)의 출력변화량은 식 11 과 같다.

수학식 9

<59> $$\Delta V_{\text{Output of TIA}} \leq 2\{V_{\text{maximum output of opamp in generator}} - V_{diode} - V_{bottom}\}$$

<60> 따라서, 본 발명에 따른 기준 전압 생성 장치는 수학식 6과 비교하여, 허용가능한 전류전압 변환부(TIA, 310, 610)의 출력 변화량이 2배 이상 임을 확인 할 수 있다.

<61> 도 3은 도 2의 기준 전압 생성 장치를 구비한 광수신 장치의 블럭도이다.

<62> 본 발명에 따른 광수신 장치는 자동 문턱 전압 조절(ATC)을 이용한다.

<63> 기준 전압 생성 장치(Reference generator, 320)는 신호 레벨에 따라 자동으로 문턱전압을 생성해 주며, 기준 전압 생성 장치(Reference generator, 320)의 출력과 전류전압 변화부(TIA, 310)의 출력을 로직결정부

(Comparator, 330)에서 비교하여 1과 0의 디지털 로직(Digital logic) 출력을 생성한다.

<64> 광검출부(300)는 수신되는 광 신호에 대응하는 전류신호를 생성한다.

<65> 전류전압변환부(310)는 광검출부에 의해 생성된 전류신호에 대응하는 전압신호로 변환한다.

<66> 제1증폭부(opamp1)는 플러스 입력단이 입력전압 즉, 전류전압변환부(310)에 의해 변환된 전압신호와 연결되고, 플러스 입력단과 마이너스 입력단 사이의 전압을 증폭하여 출력한다.

<67> 제1다이오드(diode1)는 제1증폭부(opamp1)의 출력단에 역방향으로 연결되고 애노드(anode) 단자가 제1증폭부(opamp1)의 마이너스 입력단에 연결되어, 플러스 입력단으로 인가되는 전압이 증가하면 역바이어스가 된다. 제1다이오드(diode1)가 역바이어스가 되면, 제1증폭부(opamp1)가 Node A에 아무런 영향을 주지 못하고, 2개의 커패시터(C1, C2)에 의해 Node A의 전압이 생성된다.

<68> 바람직하게는, 본 발명에 따른 광수신 장치는 제1다이오드(diode1)의 애노드 단자와 전원전압 사이에 연결되어 기준전압의 리셋을 조절하는 제1트랜지스터(M1)를 더 포함할 수 있다.

<69> 제1커패시터(C1)는 제1다이오드(diode1)의 애노드 단자(Node A)와 제1증폭부(opamp1)의 플러스 입력단 사이에 연결된다. 제2커패시터(C2)는 제1다이오드(diode1)의 애노드 단자(Node A)와 그라운드 사이에 연결된다.

<70> 홀드부(Hold Circuit)는 제1다이오드(diode1)의 애노드 단자(Node A)의 최대 전압을 검출하고, 검출된 최대 전압에 대응하는 전압을 기준전압으로 출력한다. 바람직하게는, 홀드부(Hold Circuit)는 제2증폭부(opamp2) 및 제2다이오드(diode2)를 포함할 수 있다.

<71> 제2증폭부(opamp2)는 플러스 입력단이 제1다이오드(diode1)의 애노드 단자(Node A)에 연결되고, 플러스 입력단과 마이너스 입력단 사이의 전압을 증폭하여 출력한다.

<72> 제2다이오드(diode2)는 제2증폭부(opamp2)의 출력단에 순방향으로 연결되어 제1다이오드(diode1)의 애노드 단자(Node A)의 전압이 증가하면 정바이어스가 된다. 바람직하게는, 제2다이오드(diode2)는 정바이어스가 되면, 제1다이오드(diode1)의 애노드 단자(Node A)의 최대 전압을 출력할 수 있다. 바람직하게는, 제2다이오드(diode2)는 캐소드(cathode) 단자가 제2증폭부(opamp2)의 마이너스 입력단에 연결되어, 제1다이오드(diode1)의 애노드 단자(Node A)의 최대 전압을 검출할 수 있다.

<73> 바람직하게는, 본 발명에 따른 광수신 장치는 제2다이오드(diode2)의 캐소드 단자와 그라운드 사이에 연결되어 기준전압의 리셋을 조절하는 제2트랜지스터(M2)를 더 포함할 수 있다. 바람직하게는, 본 발명에 따른 광수신 장치는 제2다이오드(diode2)의 캐소드 단자와 그라운드 사이에 연결되어 제1다이오드(diode1)의 애노드 단자(Node A)의 최대 전압을 유지하는 제3커패시터(C3)를 더 포함할 수 있다.

<74> 로직결정부(330)는 전압신호의 크기와 기준전압을 비교하여 로직레벨을 결정한다.

<75> 바람직하게는, 본 발명에 따른 광수신 장치는 드라이버(Driver, 340)를 더 포함할 수 있다. 드라이버(340)는 부하(Load) 단의 큰 커패시터(capacitor)를 구동하는 경우, 드라이버(340)를 이용하여 구동할 수 있다.

<76> 도 4는 본 발명에 적용되는 증폭부의 회로도이다.

<77> 도 4는 증폭부의 일 예로서 Op-amp를 도시한 것이다. 두 개의 입력단(Vin1, Vin2) 사이의 전압을 소정의 전압 이득만큼 증폭한 Vout'을 출력한다. 본 발명에 따른 로직결정부(330, 630)는 Op-amp를 포함할 수 있다.

<78> 도 5는 도 3의 로직결정부(comparater)의 출력신호를 도시한 것이다.

<79> 본 발명에 따른 광수신 장치는 자동 문턱 전압 조절(ATC)을 이용하는데, 전압신호(Output of TIA)에 따라 자동으로 기준전압(Reference)이 생성되고, 로직결정부(comparator)에서는 전압신호(Output of TIA)와 기준전압(Reference)을 비교하여 1 과 0의 디지털 로직 출력 즉, 로직레벨을 생성한다.

<80> 도 6은 도 2의 기준 전압 생성 장치를 구비한 광통신 장치의 블럭도이다.

<81> 광검출부(600)는 광섬유(603)로부터 광 신호를 수신하고, 수신된 광 신호에 대응하는 광 신호에 대응하는 전류신호를 생성한다.

<82> 전류전압변환부(610)는 광검출부에 의해 생성된 전류신호에 대응하는 전압신호로 변환한다.

<83> 제1증폭부(opamp1)는 플러스 입력단이 입력전압 즉, 전류전압변환부(610)에 의해 변환된 전압신호와 연결되고,

플러스 입력단과 마이너스 입력단 사이의 전압을 증폭하여 출력한다.

<84> 제1다이오드(diode1)는 제1증폭부(opamp1)의 출력단에 역방향으로 연결되고 애노드(anode) 단자가 제1증폭부(opamp1)의 마이너스 입력단에 연결되어, 플러스 입력단으로 인가되는 전압이 증가하면 역바이어스가 된다. 제1다이오드(diode1)가 역바이어스가 되면, 제1증폭부(opamp1)가 Node A에 아무런 영향을 주지 못하고, 2개의 커패시터(C1, C2)에 의해 Node A의 전압이 생성된다.

<85> 제1커패시터(C1)는 제1다이오드(diode1)의 애노드 단자(Node A)와 제1증폭부(opamp1)의 플러스 입력단 사이에 연결된다. 제2커패시터(C2)는 제1다이오드(diode1)의 애노드 단자(Node A)와 그라운드 사이에 연결된다.

<86> 홀드부(Hold Circuit)는 제1다이오드(diode1)의 애노드 단자(Node A)의 최대 전압을 검출하고, 검출된 최대 전압에 대응하는 전압을 기준전압으로 출력한다.

<87> 로직결정부(630)는 전압신호의 크기와 기준전압을 비교하여 로직레벨을 결정한다.

<88> 바람직하게는, 본 발명에 따른 광통신 장치는 드라이버(Driver, 340)를 더 포함할 수 있다. 드라이버(640)는 부하(Load) 단의 큰 커패시터(capacitor)를 구동하는 경우, 드라이버(640)를 이용하여 구동할 수 있다.

<89> 바람직하게는, 본 발명에 따른 광통신 장치는 로직결정부(630)에 의해 결정되는 로직레벨을 순차적으로 저장하는 버퍼(645)를 포함할 수 있다.

<90> 데이터 복원부(650)는 순차적으로 입력되는 로직레벨들을 이용하여 광신호의 전송단에서 보낸 데이터를 복원한다. 즉, 데이터 복원부(650)는 광신호에 따른 데이터를 생성한다.

<91> 도 7은 도 3의 과도응답 특성을 도시한 것이다.

<92> 도 7에서, 본 발명에 따른 광수신 장치에 20Mbps의 광신호를 인가하였을 때, 듀티 사이클 에러(duty cycle error)가 없는 안정적인 디지털 출력파형을 확인할 수 있다.

<93> 도 8은 본 발명에 따른 듀티비 보정 과정을 도시한 것이다.

<94> 도 8에서, 증가된 전류전압 변환부(TIA)의 출력(700)에 대해 기준전압 생성 장치의 입력범위가 종래의 입력범위(701)보다 확장된 입력범위(711)을 제공하는 것을 보여준다. 확장된 기준전압 생성 장치(reference generator)의 입력범위(711) 때문에, 듀티비(duty ratio)가 유지(710)되는 것을 확인할 수 있다.

<95> 표 1은 허용가능한 전류전압 변환부(TIA)의 출력범위를 종래의 광수신 장치와 본 발명에 따른 광수신 장치를 비교한 것이다.

표 1

<96>

종래의 광수신 장	$\Delta V_{\text{TIA output}} \le V_{\text{maximum output of opamp in generator}} - V_{diode} - V_{th} - V_{bottom}$
본 발명에 따른 광수신 장치	$\Delta V_{\text{TIA output}} \le 2\{V_{\text{maximum output of opamp in generator}} - V_{diode} - V_{bottom}\}$

<97> 표 1을 참고하면, 제한된 전류전압 변환부(TIA)의 출력범위, 즉 기준전압 생성 장치(reference generator)의 입력범위를 확장시켜 전류전압 변환부(TIA)의 이득(gain)을 증가시키고, 이에 따라 감도(sensitivity)를 증가시킬 수 있음을 알 수 있다.

<98> 본 발명에 따른 광수신 장치를 검증하기 위하여, 0.25um CMOS 공정을 사용하여 광 수신기 회로를 구현하면, -29.03dBm의 감도(sensitivity)와 3.78mW의 소모전력, 20Mbps까지 이르는 대역폭을 확인할 수 있다.

<99> 표 2는 본 발명에 따른 광수신 장치를 0.25um CMOS 공정을 사용하여 구현한 결과를 정리한 것이다.

표 2

<100>

동작 범위	-29.03dBm~-21.25dBm
동작 전류	500nA~3000nA
동작 주파수	20Mbps

전력 소모	최대 3.781mW
공급 전압	2.5V
공정	0.25um CMOS

<101> 본 발명은 광수신 장치, 광통신 장치 등에 사용되는 전류전압 변환부(TIA)의 출력 범위를 증가시킬 수 있는 새로운 기준전압 생성 장치(Reference generator)를 제안한다. 이 장치를 이용한 광수신 장치, 광통신 장치 등은 듀티비(Duty ratio)를 일정하게 유지시킬 수 있다.

<102> 따라서, 본 발명에 따른 기준전압 생성 장치는 디지털 가전 기기간의 실시간 통신이 요구되는 홈 네트워크 분야에 응용될 수 있다.

<103> 본 발명은 도면에 도시된 일 실시예를 참고로 하여 설명하였으나 이는 예시적인 것에 불과하며 당해 분야에서 통상의 지식을 가진 자라면 이로부터 다양한 변형 및 실시예의 변형이 가능하다는 점을 이해할 것이다. 그러나, 이와 같은 변형은 본 발명의 기술적 보호범위내에 있다고 보아야 한다. 따라서, 본 발명의 진정한 기술적 보호범위는 첨부된 특허청구범위의 기술적 사상에 의해서 정해져야 할 것이다.

발명의 효과

<104> 상술한 바와 같이, 본 발명에 의하면, 스태틱 파워(Static power)를 유발하는 소스 팔로워(source follower) 및 저항을 제거하고, 커패시터(capacitor)를 이용하여 기준전압을 생성함으로써, 기준전압 생성 장치(reference generator)의 입력범위를 확장시켜 전류전압 변환부(TIA)의 이득(gain)을 증가시키고, 이에 따라 감도(sensitivity)를 증가시킬 수 있고, 일정한 듀티비를 제공하고, 스태틱 파워의 증가를 억제할 수 있으며, 기준전압 생성 장치의 칩 면적을 감소시킬 수 있는 효과가 있다.

도면의 간단한 설명

<1> 도 1a는 종래의 기준 전압 생성 장치의 블럭도이다.

<2> 도 1b는 종래의 기준 전압 생성 장치에 따른 듀티비의 변화를 도시한 것이다.

<3> 도 2는 본 발명에 따른 기준 전압 생성 장치의 회로도이다.

<4> 도 3은 도 2의 기준 전압 생성 장치를 구비한 광수신 장치의 블럭도이다.

<5> 도 4는 본 발명에 적용되는 증폭부의 회로도이다.

<6> 도 5는 도 3의 로직결정부(comparater)의 출력신호를 도시한 것이다.

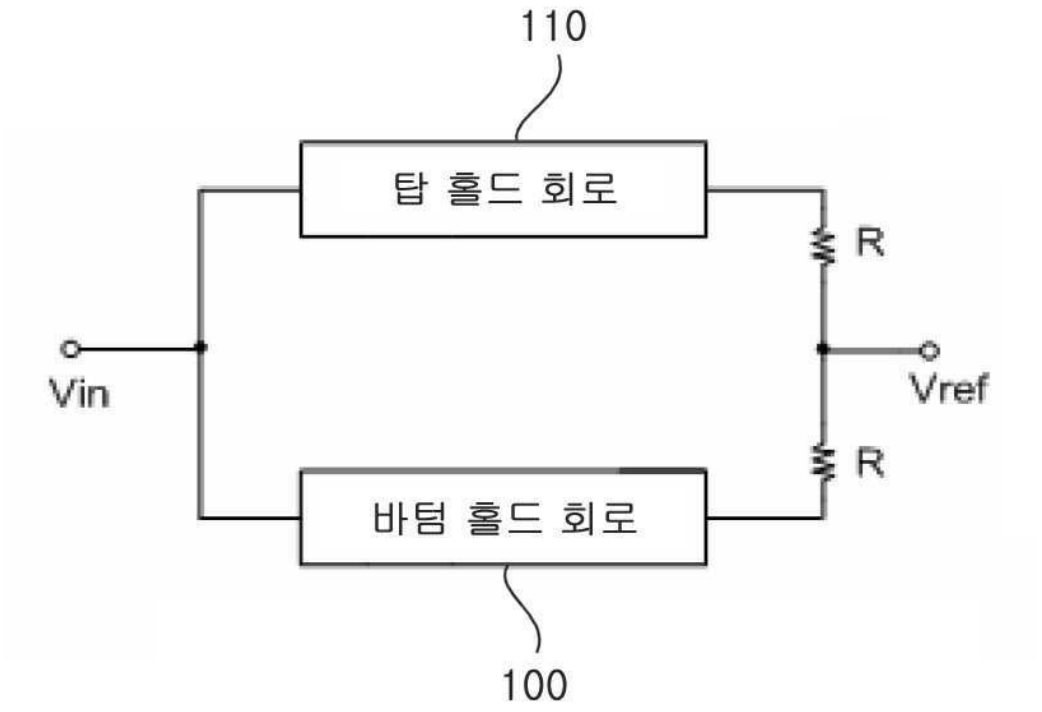
<7> 도 6은 도 2의 기준 전압 생성 장치를 구비한 광통신 장치의 블럭도이다.

<8> 도 7은 도 3의 과도응답 특성을 도시한 것이다.

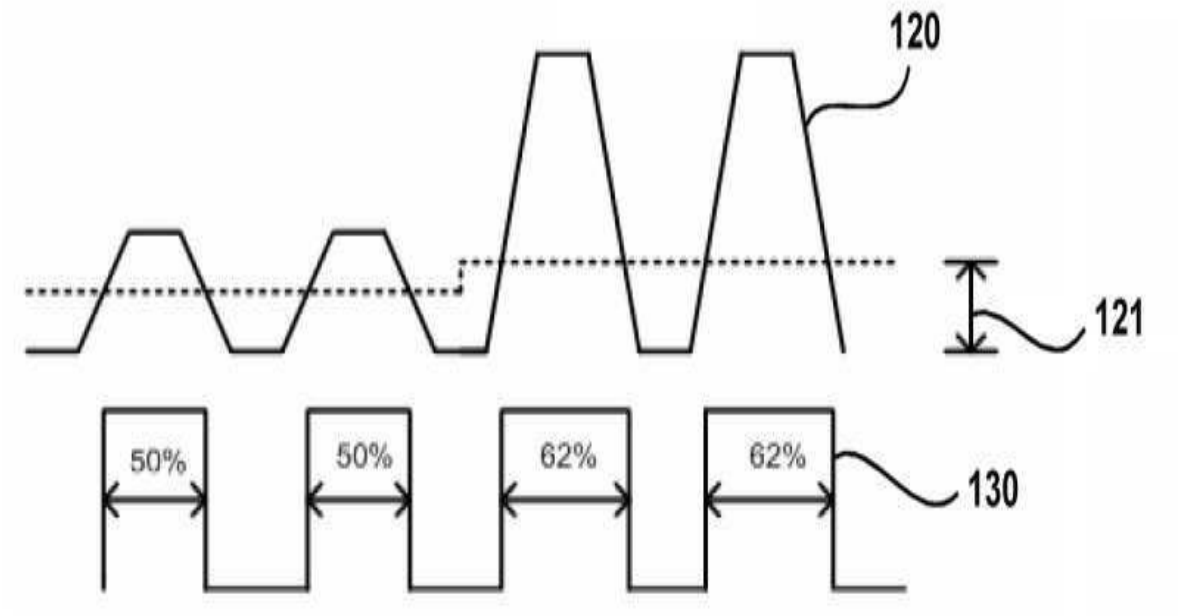
<9> 도 8은 본 발명에 따른 듀티비 보정 과정을 도시한 것이다.

도면

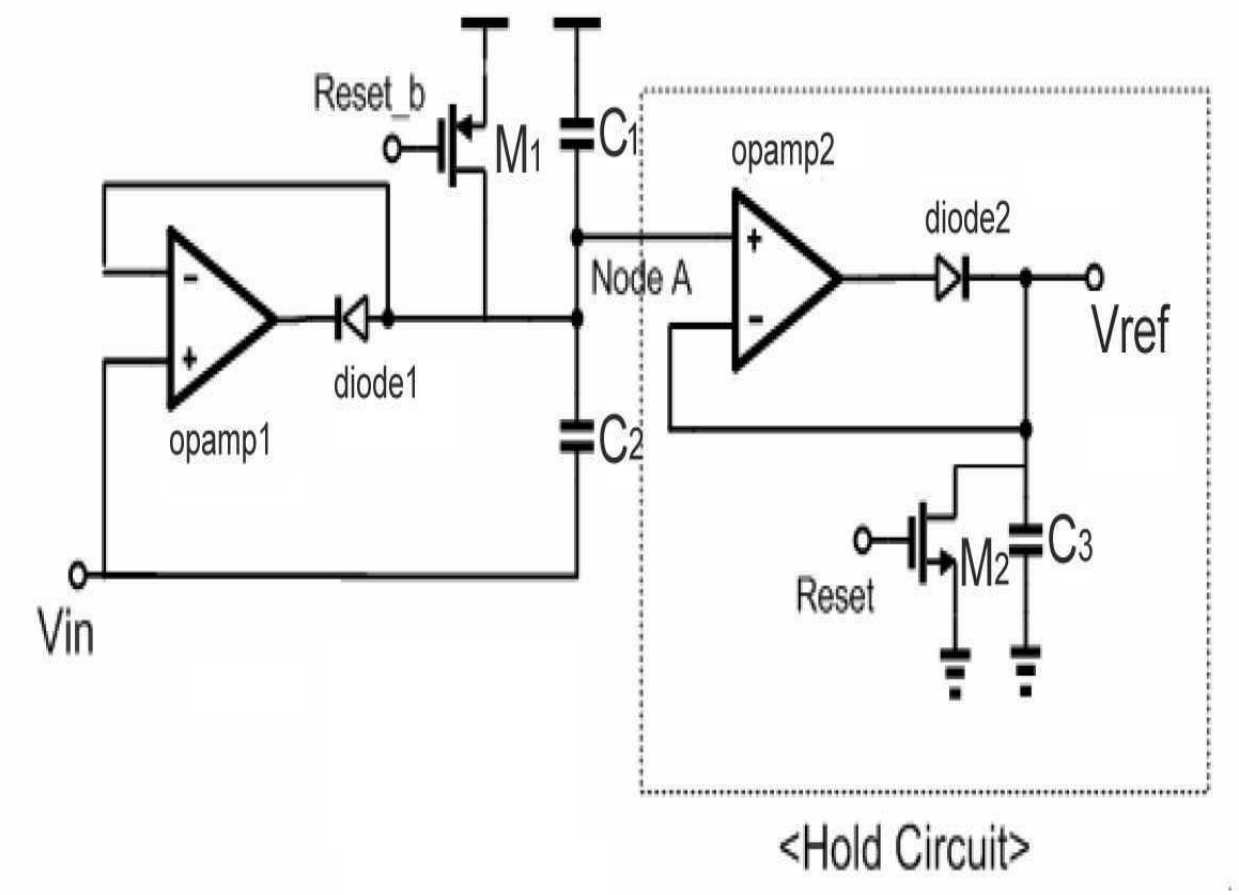
도면1a



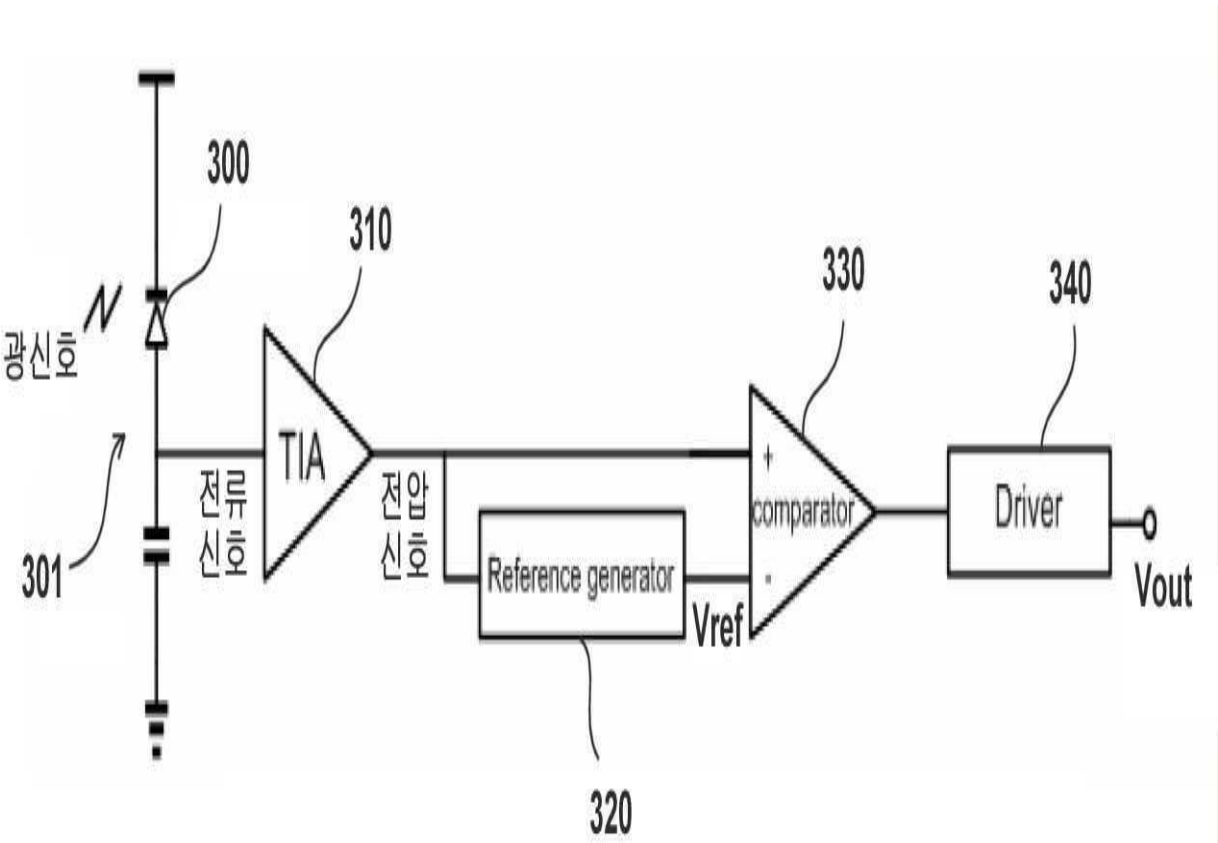
도면1b



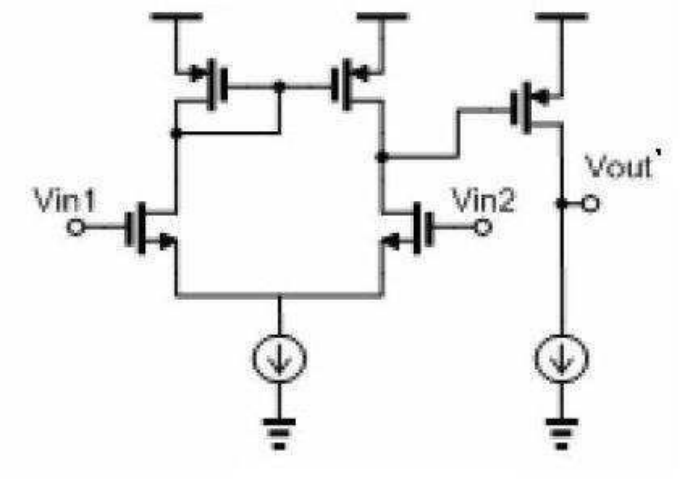
도면2


Reset_b
M1
C1
opamp2
diode2
Node A
Vref
diode1
opamp1
C2
Vin
Reset
M2
C3
<Hold Circuit>

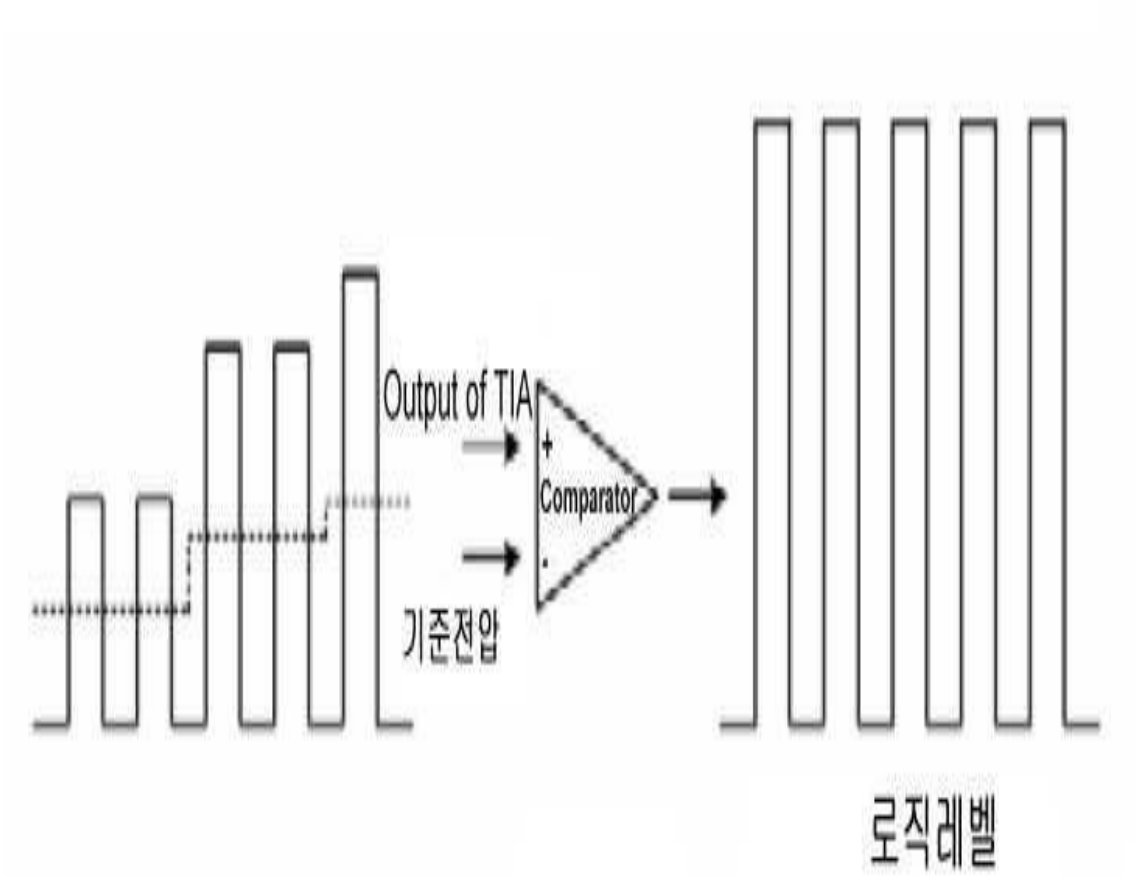
도면3


300
310
330
340
광신호
TIA
전류
신호
전압
신호
comparator
Driver
301
Reference generator
Vref
Vout
320

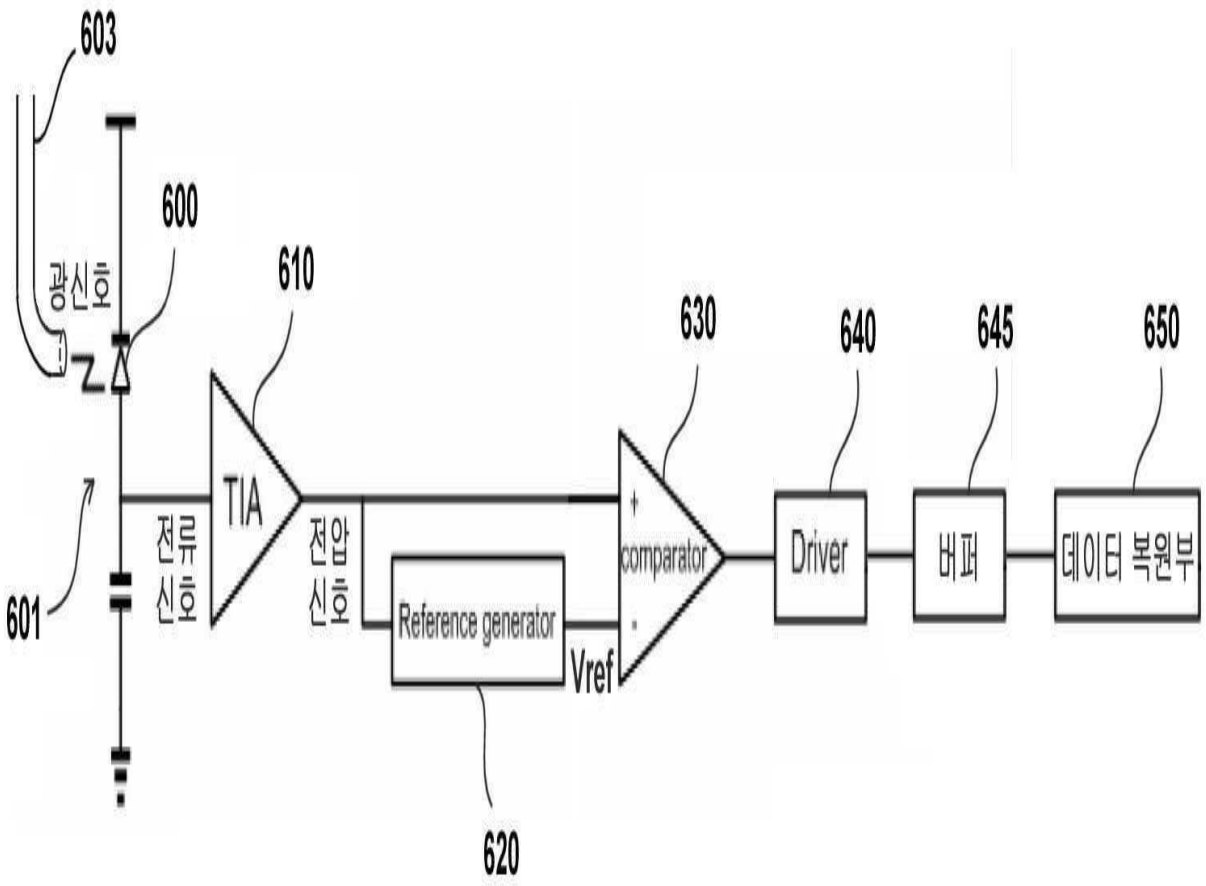
도면4



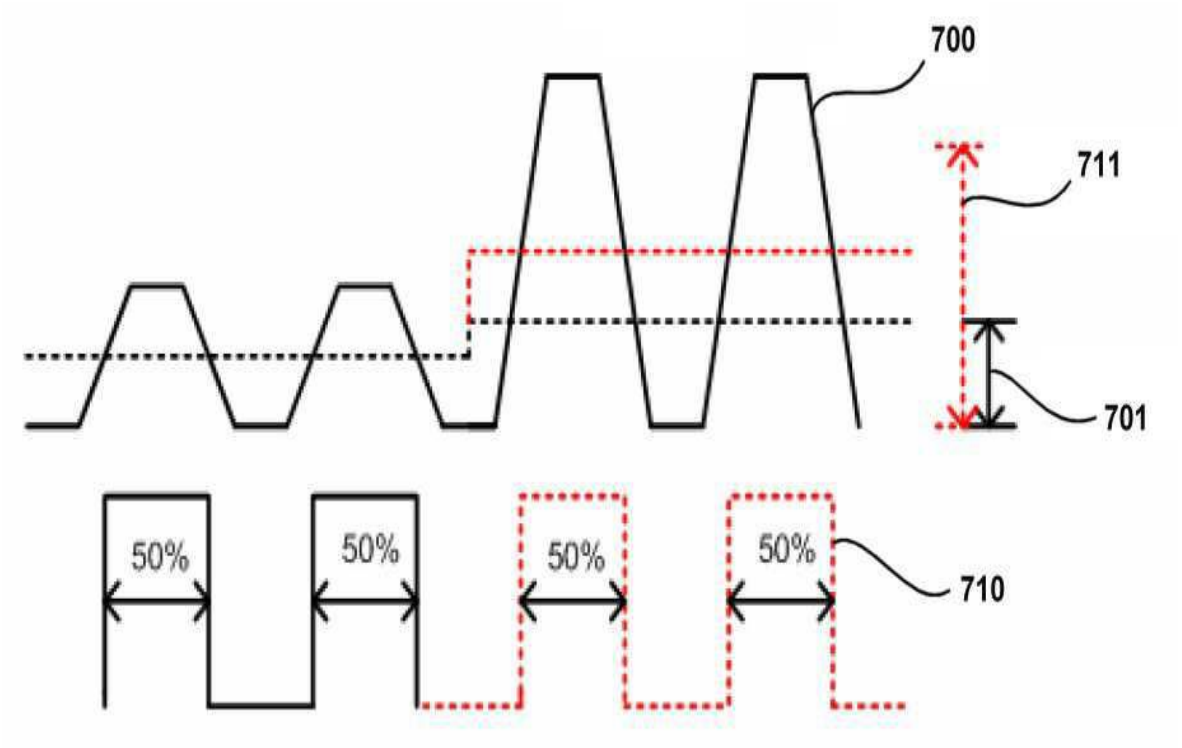
도면5



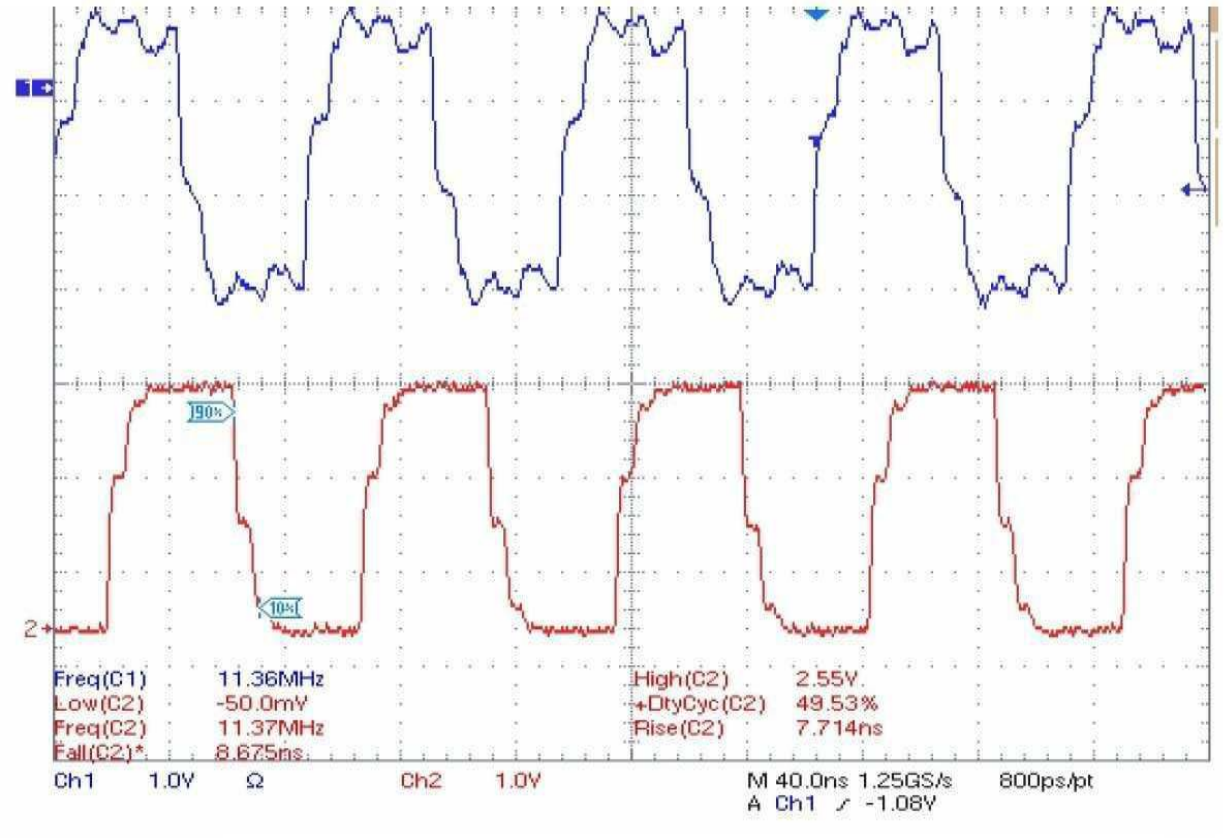
도면6


603
600
610
630
640
645
650
광신호
TIA
전류신호
전압신호
Reference generator
Vref
comparator
Driver
버퍼
데이터 복원부
601
620

도면7



도면8


90%
10%
2
Freq(C1) 11.36MHz
Low(C2) -50.0mV
Freq(C2) 11.37MHz
Fall(C2)* 8.675ns
High(C2) 2.55V
+DtyCyc(C2) 49.53%
Rise(C2) 7.714ns
Ch1 1.0V Ω
Ch2 1.0V
M 40.0ns 1.25GS/s
A Ch1 ⟋ -1.08V
800ps/pt