

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 8 月 4 日 (04.08.2016)



(10) 国际公布号
WO 2016/119316 A1

- (51) 国际专利分类号:
G09G 3/32 (2006.01)
- (21) 国际申请号: PCT/CN2015/076851
- (22) 国际申请日: 2015 年 4 月 17 日 (17.04.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510047143.2 2015 年 1 月 29 日 (29.01.2015) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。
鄂尔多斯市源盛光电有限责任公司 (ORDOS YUANSHEG OPTOELECTRONICS CO., LTD.) [CN/CN]; 中国内蒙古自治区鄂尔多斯市东胜区鄂尔多斯装备制造基地, Inner Mongolia 017020 (CN)。
- (72) 发明人: 王博 (WANG, Bo); 中国北京市北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。 玄明花

(XUAN, Minghua); 中国北京市北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。 张毅 (ZHANG, Yi); 中国北京市北京经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

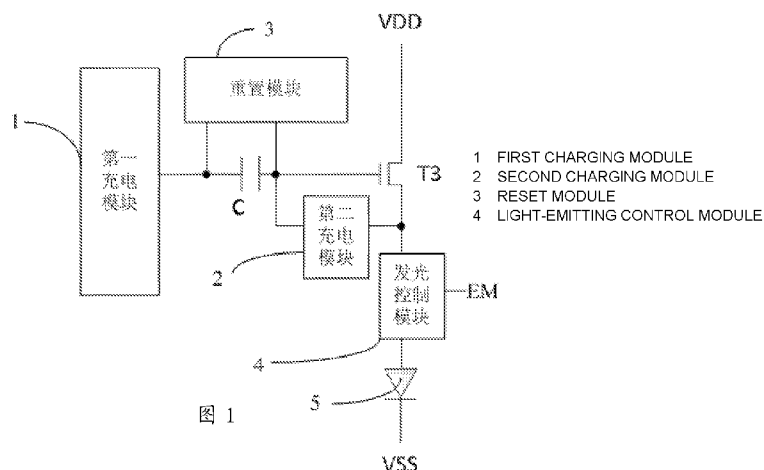
(74) 代理人: 北京天昊联合知识产权代理有限公司 (TEE&HOWE INTELLECTUAL PROPERTY ATTORNEYS); 中国北京市东城区建国门内大街 28 号民生金融中心 D 座 10 层陈源, Beijing 100005 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

[见续页]

(54) Title: PIXEL CIRCUIT AND DRIVING METHOD THEREFOR, DISPLAY PANEL AND DISPLAY APPARATUS

(54) 发明名称: 像素电路及其驱动方法、显示面板及显示装置



(57) Abstract: A pixel circuit and a driving method therefor, a display panel and a display apparatus. The pixel circuit comprises: a first charging module (1), a storage capacitor, a second charging module (2), a reset module (3), a driving transistor, a light-emitting control module (4) and a light-emitting device (5), wherein the first charging module (1) and the second charging module (2) are respectively connected to two ends of the storage capacitor for charging the two ends of the storage capacitor; the reset module (3) is connected to the two ends of the storage capacitor for resetting the voltages of the two ends of the storage capacitor to their respective initial voltages; a control electrode of the driving transistor is connected to one end, of the storage capacitor, connected to the second charging module (2), a first electrode thereof is connected to a high voltage end, and a second electrode thereof is connected to the second charging module (2) for driving the light-emitting device (5) to emit light; and the light-emitting control module (4) is connected between the driving transistor and the light-emitting device (5) for enabling the connection between the driving transistor and the light-emitting device (5) to be switched on or switched off. The above-mentioned pixel circuit can keep the brightness of the light-emitting device (5) stable in a display process, so as to improve the display effect.

(57) 摘要:

[见续页]

WO 2016/119316 A1



(84) **指定国** (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ,

CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种像素电路及其驱动方法、显示面板及显示装置。所述像素电路包括: 第一充电模块(1)、存储电容、第二充电模块(2)、重置模块(3)、驱动晶体管、发光控制模块(4)和发光器件(5); 第一充电模块(1)、第二充电模块(2)分别与存储电容的两端连接, 用于向存储电容的两端充电; 重置模块(3)与存储电容的两端连接, 用于将存储电容的两端的电压分别重置为其各自的初始电压; 驱动晶体管的控制极与存储电容的与第二充电模块(2)连接的一端连接, 第一极与高电压端连接, 第二极与第二充电模块(2)连接, 用于驱动发光器件(5)发光; 发光控制模块(4)连接在驱动晶体管与发光器件(5)之间, 用于使驱动晶体管与发光器件(5)之间的连接接通或断开。上述像素电路可使发光器件(5)的发光亮度在显示过程中保持稳定, 从而能提高显示效果。

像素电路及其驱动方法、显示面板及显示装置

5 技术领域

本发明涉及液晶显示技术领域，具体地，涉及像素电路及其驱动方法、显示面板及显示装置。

背景技术

10 有源矩阵有机发光二极管(Active Matrix Organic Light Emitting Diode, 以下简称为 AMOLED)显示面板利用各 OLED 发出不同亮度的光线、使与各 OLED 对应的各像素显示各自相应的亮度;相对于传统的薄膜晶体管液晶显示(Thin Film Transistor Liquid Crystal Display, 以下简称为 TFT LCD)面板, AMOLED 显示面板具有更快的反应速度、更高的对比度以及更广大的视角, 是显示面板的一个重要的发展方向。

驱动 OLED 发光的电流可以用以下公式表示:

$$I_{\text{OLED}} = \frac{\beta}{2} (V_{\text{gs}} - V_{\text{th}})^2$$

20 其中, V_{gs} 为驱动晶体管的栅极与源极之间的电压差, β 是与驱动晶体管的工艺参数和特征尺寸有关的参数, V_{th} 为驱动晶体管的阈值电压。

根据上述公式, 驱动发光器件 OLED 发光的驱动电流与驱动晶体管的阈值电压 V_{th} 有关, 而在实际应用中, 驱动晶体管的阈值电压 V_{th} 会在发光阶段发生变化, 从而会影响发光器件 OLED 的发光亮度, 进而会对 AMOLED 显示面板的显示效果产生不良影响。

发明内容

本发明旨在至少解决现有技术中存在的技术问题之一, 提出了一种像素电路及其驱动方法、显示基板及显示装置, 其可以避免驱动晶

体管的阈值电压在显示过程中的变化对发光器件的发光亮度产生影响，使发光器件的发光亮度在显示过程中保持稳定。

为实现本发明的目的而提供一种像素电路，其包括：第一充电模块、存储电容、第二充电模块、重置模块、驱动晶体管、发光控制模块和发光器件；所述第一充电模块、第二充电模块分别与所述存储电容的两端连接，用于向所述存储电容的两端充电；所述重置模块与所述存储电容的两端连接，用于将所述存储电容的两端的电压分别重置为其各自的初始电压；所述驱动晶体管的控制极与所述存储电容的与
5 所述第二充电模块连接的一端连接，第一极与高电压端连接，第二极与
10 所述第二充电模块连接，用于驱动所述发光器件发光；所述发光控制模块连接在所述驱动晶体管的第二极与所述发光器件之间，用于使所述驱动晶体管与
所述发光器件之间的连接接通或断开。

其中，所述第一充电模块包括前充电单元和后充电单元；所述前充电单元用于在所述存储电容重置后，对存储电容进行充电，使
15 所述存储电容的与所述第一充电模块连接的一端具有第一电压；所述后充电单元用于在所述前充电单元对所述存储电容充电后，对存储电容进行充电，使所述存储电容的与
所述第一充电模块连接的一端具有第二电压。

其中，所述前充电单元包括第四晶体管，所述第四晶体管的控制极与栅极线连接，第一极与提供所述第一电压的第一数据线连接，第二极与
20 所述存储电容的与所述第一充电模块连接的一端连接；所述后充电单元包括第五晶体管，所述第五晶体管的控制极与发光控制信号端连接，第一极与提供所述第二电压的第二数据线连接，第二极与
所述存储电容的与所述第一充电模块连接的一端连接。

其中，所述第二充电模块包括第二晶体管；所述第二晶体管的控制极与栅极线连接，第一极与所述驱动晶体管的第二极连接，第二极与
25 所述存储电容的与所述第二充电模块连接的一端连接。

其中，所述重置模块包括第一晶体管和第七晶体管；所述第一晶体管的控制极、第一极与复位信号端连接，第二极与所述存储电容
30 的与所述第二充电模块连接的一端连接；所述第七晶体管的控制极与

复位信号端连接，第一极与高电压端连接，第二极与所述存储电容的与
与所述第一充电模块连接的一端连接。

其中，所述发光控制模块包括第六晶体管，所述第六晶体管的
控制极与发光控制信号端连接，第一极与所述驱动晶体管的第二极连
5 接，第二极与所述发光器件连接。

其中，各所述晶体管为 P 型管。

其中，所述发光器件为 OLED；所述 OLED 的阳极与所述第六
晶体管的第二极连接，阴极与低电压端连接。

作为另一个技术方案，本发明还提供一种上述像素电路的驱动
10 方法，其包括步骤：

在第一阶段将存储电容两端的电压分别重置为其各自的初始电
压；

在第二阶段对存储电容的与第一充电模块连接的一端进行充
电，使该端具有第一电压，以及对存储电容的与第二充电模块连接的
15 一端充电；和

在第三阶段对存储电容的与第一充电模块连接的一端进行充
电，使该端具有第二电压，以及使存储电容的与第二充电模块连接的
一端具有预设电压，其中，所述预设电压减去所述驱动晶体管的源极
的电压和所述驱动晶体管的阈值电压之后的差值为所述第二电压减
20 去第一电压的差值。

其中，各所述晶体管为 P 型管；在第一阶段，发光控制信号端
输出高电平信号，复位信号端输出低电平信号，栅极线输出高电平信
号；在第二阶段，发光控制信号端输出高电平信号，复位信号端输出
高电平信号，栅极线输出低电平信号；在第三阶段，发光控制信号端
25 输出低电平信号，复位信号端输出高电平信号，栅极线输出高电平信
号。

作为另一个技术方案，本发明还提供一种显示面板，其包括本
发明提供的上述像素电路。

作为另一个技术方案，本发明还提供一种显示装置，其包括本
30 发明提供的上述显示面板。

本发明具有以下有益效果：

本发明提供的像素电路可以避免驱动晶体管的阈值电压在显示过程中的变化对发光器件的发光亮度产生影响，从而有助于发光器件的发光亮度在显示过程中保持稳定，进而有助于提高显示效果。

5 本发明提供的驱动方法可以避免驱动晶体管的阈值电压在显示过程中的变化对发光器件的发光亮度产生影响，从而有助于发光器件的发光亮度在显示过程中保持稳定，进而有助于提高显示效果。

10 本发明提供的显示面板采用了本发明提供的上述像素电路，可以避免驱动晶体管的阈值电压在显示过程中的变化对发光器件的发光亮度产生影响，从而有助于发光器件的发光亮度在显示过程中保持稳定，进而有助于提高显示效果。

15 本发明提供的显示装置采用了本发明提供的上述显示面板，可以避免驱动晶体管的阈值电压在显示过程中的变化对发光器件的发光亮度产生影响，从而有助于发光器件的发光亮度在显示过程中保持稳定，进而有助于提高显示效果。

附图说明

20 附图是用来提供对本发明的进一步理解，并且构成说明书的一部分，与下面的具体实施方式一起用于解释本发明，但并不构成对本发明的限制。在附图中：

图 1 为本发明的实施方式提供的像素电路的结构示意图；

图 2 为图 1 所示的像素电路的电路图；

图 3 为图 2 所示的像素电路中各信号的时序图。

附图标记：

25 1：第一充电模块；2：第二充电模块；3：重置模块；4：发光控制模块；5：发光器件；10：前充电单元；11：后充电单元；C：存储电容；T1：第一晶体管；T2：第二晶体管；T3：驱动晶体管；T4：第四晶体管；T5：第五晶体管；T6：第六晶体管；T7：第七晶体管；S1：第一数据线；S2：第二数据线；VDD：高电压端；VSS：
30 低电压端；EM：发光控制信号端；RESET：复位信号端；Gate：栅

极线。

具体实施方式

以下结合附图对本发明的具体实施方式进行详细说明。应当理解的是，此处所描述的具体实施方式仅用于说明和解释本发明，并不用于限制本发明。

本发明提供一种像素电路的实施方式，图 1 为本发明的实施方式提供的像素电路的结构图。如图 1 所示，所述像素电路包括：第一充电模块 1、存储电容 C、第二充电模块 2、重置模块 3、驱动晶体管 T3、发光控制模块 4 和发光器件 5；其中，所述第一充电模块 1、第二充电模块 2 分别与所述存储电容 C 的两端连接，用于向所述存储电容 C 的两端充电；所述重置模块 3 与所述存储电容 C 的两端连接，用于将所述存储电容 C 的两端的电压分别重置为其各自的初始电压；所述驱动晶体管 T3 的控制极与所述存储电容 C 的与所述第二充电模块 2 连接的一端（即图 1 中的右端）连接，第一极与高电压端 VDD 连接，第二极与所述第二充电模块 2 连接，用于驱动所述发光器件 5 发光；所述发光控制模块 4 连接在所述驱动晶体管 T3 的第二极与所述发光器件 5 之间，用于使所述驱动晶体管 T3 与所述发光器件 5 之间的连接接通或断开。

在本实施方式提供的像素电路中，重置模块 3 首先对存储电容 C 的两端进行重置，使其两端的电压分别为其各自的初始电压；在上述重置过程完成后，第一充电模块 1 对存储电容 C 的与所述第一充电模块 1 连接的一端（即图 1 中的左端）进行充电，使存储电容 C 的左端具有第一电压 Vdata，第二充电模块 2 对存储电容 C 的右端进行充电，使该端的电压为 $VDD + V_{th}$ ，其中，VDD 为高电压端 VDD 上的电压， V_{th} 为驱动晶体管 T3 的阈值电压。

在上述过程完成后，第二充电模块 2 停止向存储电容 C 的右端充电，使存储电容 C 处于以下状态：当存储电容 C 的左端的电压发生变化时，其右端的电压会随之变化。在此情况下，第一充电模块 1 向存储电容 C 的左端充电，使存储电容 C 的左端具有第二电压 Vref，

可以理解，这时，存储电容 C 的右端的电压会相应变化，其电压值应为：VDD + Vth + Vref - Vdata。

在上述过程中，发光控制模块 4 控制驱动晶体管 T3 与发光器件 5 之间的连接断开；而在上述过程结束后，发光控制模块 4 控制驱动晶体管 T3 与发光器件 5 之间的连接接通，这时，由驱动晶体管 T3 流向发光器件 5 的电流为：

$$\begin{aligned} I &= \frac{\beta}{2}(V_{gs} - V_{th})^2 \\ &= \frac{\beta}{2}(VDD + V_{th} + V_{ref} - V_{data} - VDD - V_{th})^2 \\ &= \frac{\beta}{2}(V_{ref} - V_{data})^2 \end{aligned}$$

上述电流即为驱动发光器件 5 发光的电流，由上述公式可知，该电流与驱动晶体管 T3 的阈值电压 Vth 无关，因此，发光器件 5 在显示过程中的亮度不会因驱动晶体管 T3 的阈值电压 Vth 的变化而变动，这样就可以提高发光器件 5 在显示过程中的发光亮度的稳定性，从而可以提高 OLED 显示装置的显示效果。

具体地，如图 2 所示，所述第一充电模块 1 包括前充电单元 10 和后充电单元 11；所述前充电单元 10 用于在所述存储电容 C 被重置后，对存储电容 C 进行充电，使所述存储电容 C 的与所述第一充电模块 1 连接的一端（即图 2 中的左端）具有第一电压 Vdata；所述后充电单元 11 用于在所述前充电单元 10 对所述存储电容 C 充电后，对存储电容 C 进行充电，使所述存储电容 C 的与所述第一充电模块 1 连接的一端具有第二电压 Vref。

进一步地，所述前充电单元 10 包括第四晶体管 T4，所述第四晶体管 T4 的控制极与栅极线 Gate 连接，第一极与提供所述第一电压 Vdata 的第一数据线 S1 连接，第二极与所述存储电容 C 的与所述第一充电模块 1 连接的一端连接；所述后充电单元 11 包括第五晶体管 T5，所述第五晶体管 T5 的控制极与发光控制信号端 EM 连接，第一极与提供所述第二电压 Vref 的第二数据线 S2 连接，第二极与所述存储电容 C 的与所述第一充电模块 1 连接的一端连接。

继续参看图 2，所述第二充电模块 2 包括第二晶体管 T2；所述第二晶体管 T2 的控制极与栅极线 Gate 连接，第一极与所述驱动晶体管 T3 的第二极连接，第二极与所述存储电容 C 的与所述第二充电模块 2 连接的一端（即图 2 中的右端）连接。

5 所述重置模块 3 包括第一晶体管 T1 和第七晶体管 T7；其中，所述第一晶体管 T1 的控制极和第一极与复位信号端 RESET 连接，第二极与所述存储电容 C 的与所述第二充电模块 2 连接的一端（即图 2 中的右端）连接；所述第七晶体管 T7 的控制极与复位信号端 RESET 连接，第一极与高电压端 VDD 连接，第二极与所述存储电容 C 的与所述第一充电模块 1 连接的一端（即图 2 中的左端）连接。

10 所述发光控制模块 4 包括第六晶体管 T6，所述第六晶体管 T6 的控制极与发光控制信号端 EM 连接，第一极与所述驱动晶体管 T3 的第二极连接，第二极与所述发光器件 5 连接。发光控制信号端 EM 向所述第六晶体管 T6 的控制极输出发光控制信号，以使得通过所述第六晶体管 T6 对所述驱动晶体管 T3 与所述发光器件 5 之间的连接的接通或断开进行控制。

所述发光器件 5 为 OLED；所述 OLED 的阳极与所述第六晶体管 T6 的第二极连接，阴极与低电压端 VSS 连接。

20 在本实施方式中，需要说明的是，上述各晶体管的控制极是指其栅极，第一极、第二极分别表示其源极和漏极，其中，可以是第一极为源极、第二极为漏极，也可以使第一极为漏极、第二极为源极。

在本实施方式中，各所述晶体管可以为 P 型管。下面以上述各晶体管为 P 型管为例，结合图 2 和图 3，对本实施方式提供的像素电路驱动像素发光的原理和过程进行详细描述。

25 首先，在第一阶段（重置阶段），发光控制信号端 EM 输出高电平信号，使第五晶体管 T5、第六晶体管 T6 断开；复位信号端 RESET 输出低电平信号，使第一晶体管 T1 和第七晶体管 T7 导通；栅极线 Gate 输出高电平信号，使第二晶体管 T2、第四晶体管 T4 断开；也就是说，在第一阶段，仅第一晶体管 T1 和第七晶体管 T7 处于导通状态。在此情况下，高电压端 VDD 经第七晶体管 T7 向存储电容 C

的左端充电,使该端具有电压 V_{DD} ,复位信号端 RESET 经第一晶体管 T1 向存储电容 C 的右端充电,使该端具有电压 V_{RESET} ,该电压 V_{DD} 和 V_{RESET} 即分别为存储电容 C 两端的初始电压;另外,上述电压 V_{RESET} 会在以后的第二阶段使驱动晶体管 T3 导通。

5 其次,在第二阶段,发光控制信号端 EM 输出高电平信号,使第五晶体管 T5、第六晶体管 T6 断开;复位信号端 RESET 输出高电平信号,使第一晶体管 T1 和第七晶体管 T7 断开;栅极线 Gate 输出低电平信号,使第二晶体管 T2、第四晶体管 T4 导通;也就是说,在第二阶段,仅第二晶体管 T2、第四晶体管 T4、以及驱动晶体管 T3
10 处于导通状态。在此情况下,第一数据线 S1 上的电压 V_{data} 经第四晶体管 T4 输入到存储电容 C 的左端,使该端具有电压 V_{data} ;高电压端 V_{DD} 经驱动晶体管 T3、第二晶体管 T2 向存储电容 C 的右端充电,直至存储电容 C 右端的电压达到使驱动晶体管 T3 断开的电压值,根据二极管的特性(驱动晶体管 T3 和第二晶体管 T2 形成一个二极管结构)可知,在驱动晶体管 T3 断开前,存储电容 C 右端的电压为
15 $V_{DD} + V_{th}$ 。

 其后,在第三阶段,发光控制信号端 EM 输出低电平信号,使第五晶体管 T5、第六晶体管 T6 导通;复位信号端 RESET 输出高电平信号,使第一晶体管 T1 和第七晶体管 T7 断开;栅极线 Gate 输出
20 高电平信号,使第二晶体管 T2、第四晶体管 T4 断开;也就是,在第三阶段,仅第五晶体管 T5、第六晶体管 T6 处于导通状态。在此情况下,首先,第二数据线 S2 上的电压 V_{ref} 经第五晶体管 T5 输入到存储电容 C 的左端,使该端的电压由 V_{data} 变为 V_{ref} ,而由于存储电容 C 的右端不与电源连接,因此,存储电容 C 右端的电压会随着存储电容 C 左端电压的变化而变化,最终,存储电容 C 右端的电压值
25 由 $V_{DD} + V_{th}$ 变为 $V_{DD} + V_{th} + V_{ref} - V_{data}$ 。

 根据上述,在第三阶段,驱动晶体管 T3 的栅极(其电位等同于存储电容 C 的右端的电位)的电压为: $V_{DD} + V_{th} + V_{ref} - V_{data}$;驱动晶体管 T3 的源极的电压为 V_{DD} ;因此,根据驱动晶体管 T3 的栅极和源极的电压差而产生的驱动电流:
30

$$\begin{aligned}
 I &= \frac{\beta}{2}(V_{gs} - V_{th})^2 \\
 &= \frac{\beta}{2}(V_{DD} + V_{th} + V_{ref} - V_{data} - V_{DD} - V_{th})^2 \\
 &= \frac{\beta}{2}(V_{ref} - V_{data})^2
 \end{aligned}$$

上述驱动电流经第六晶体管 T6 输入发光器件 5 中，驱使发光器件 5 发光。而由于上述驱动电流与驱动晶体管 T3 的阈值电压 V_{th} 无关，因此，发光器件 5 的发光亮度不会因驱动晶体管 T3 的阈值电压 V_{th} 的变化而变动，这样就可以提高发光器件 5 在显示过程中的发光亮度的稳定性，从而可以提高 OLED 显示装置的显示效果。

综上所述，本发明的实施方式提供的像素电路可以避免驱动晶体管 T3 的阈值电压 V_{th} 在显示过程中的变化对发光器件 5 的发光亮度产生影响，从而有助于发光器件 5 的发光亮度在显示过程中保持稳定，进而有助于提高显示效果。

本发明的一个实施方式还提供一种像素电路的驱动方法，所述驱动方法用于本发明的上述实施方式提供的像素电路。在本实施方式中，所述驱动方法包括步骤：

在第一阶段将存储电容两端的电压分别重置为其各自的初始电压；

在第二阶段对存储电容的与第一充电模块连接的一端进行充电，使该端具有第一电压，以及对存储电容的与第二充电模块连接的一端充电；和

在第三阶段对存储电容的与第一充电模块连接的一端进行充电，使该端具有第二电压，以及使存储电容的与第二充电模块连接的一端具有预设电压，其中，所述预设电压减去所述驱动晶体管的源极的电压和所述驱动晶体管的阈值电压之后的差值为所述第二电压减去第一电压的差值。

具体地，如上述像素电路的实施方式中所描述的：在各所述晶体管（T1~T7）为 P 型管的情况下，在第一阶段，发光控制信号端 EM 输出高电平信号，复位信号端 RESET 输出低电平信号，栅极线

Gate 输出高电平信号；在第二阶段，发光控制信号端 EM 输出高电平信号，复位信号端 RESET 输出高电平信号，栅极线 Gate 输出低电平信号；在第三阶段，发光控制信号端 EM 输出低电平信号，复位信号端 RESET 输出高电平信号，栅极线 Gate 输出高电平信号。

5 此外，由于在上述像素电路的实施方式中已有了详细描述，上述第一阶段、第二阶段、第三阶段的具体过程不再赘述。

 本发明的实施方式提供的驱动方法可以避免驱动晶体管的阈值电压在显示过程中的变化对发光器件的发光亮度产生影响，从而有助于发光器件的发光亮度在显示过程中保持稳定，进而有助于提高显示效果。

10 本发明的一个实施方式还提供一种显示面板。在本实施方式中，所述显示面板包括本发明的上述实施方式提供的像素电路。

 本发明的实施方式提供的显示面板采用了本发明的上述实施方式提供的像素电路，可以避免驱动晶体管的阈值电压在显示过程中的变化对发光器件的发光亮度产生影响，从而有助于发光器件的发光亮度在显示过程中保持稳定，进而有助于提高显示效果。

15 本发明的一个实施方式还提供一种显示装置。在本实施方式中，所述显示装置包括本发明的上述实施方式提供的显示面板。

 本发明的实施方式提供的显示装置采用了本发明的上述实施方式提供的显示面板，可以避免驱动晶体管的阈值电压在显示过程中的变化对发光器件的发光亮度产生影响，从而有助于发光器件的发光亮度在显示过程中保持稳定，进而有助于提高显示效果。

20 可以理解的是，以上实施方式仅仅是为了说明本发明的原理而采用的示例性实施方式，然而本发明并不局限于此。对于本领域内的普通技术人员而言，在不脱离本发明的精神和实质的情况下，可以做出各种变型和改进，这些变型和改进也视为本发明的保护范围。

25

权 利 要 求 书

1. 一种像素电路，其特征在于，包括：第一充电模块、存储电容、第二充电模块、重置模块、驱动晶体管、发光控制模块和发光器件；

所述第一充电模块、第二充电模块分别与所述存储电容的两端连接，用于向所述存储电容的两端充电；

所述重置模块与所述存储电容的两端连接，用于将所述存储电容的两端的电压分别重置为其各自的初始电压；

所述驱动晶体管的控制极与所述存储电容的与所述第二充电模块连接的一端连接，第一极与高电压端连接，第二极与所述第二充电模块连接，用于驱动所述发光器件发光；

所述发光控制模块连接在所述驱动晶体管的第二极与所述发光器件之间，用于使所述驱动晶体管与所述发光器件之间的连接接通或断开。

2. 根据权利要求 1 所述的像素电路，其特征在于，所述第一充电模块包括前充电单元和后充电单元；

所述前充电单元用于在所述存储电容重置后，对存储电容进行充电，使所述存储电容的与所述第一充电模块连接的一端具有第一电压；

所述后充电单元用于在所述前充电单元对所述存储电容充电后，对存储电容进行充电，使所述存储电容的与所述第一充电模块连接的一端具有第二电压。

3. 根据权利要求 2 所述的像素电路，其特征在于，所述前充电单元包括第四晶体管，所述第四晶体管的控制极与栅极线连接，第一极与提供所述第一电压的第一数据线连接，第二极与所述存储电容的与所述第一充电模块连接的一端连接；

所述后充电单元包括第五晶体管，所述第五晶体管的控制极与

发光控制信号端连接，第一极与提供所述第二电压的第二数据线连接，第二极与所述存储电容的与所述第一充电模块连接的一端连接。

5 4. 根据权利要求 3 所述的像素电路，其特征在于，所述第二充电模块包括第二晶体管；

所述第二晶体管的控制极与栅极线连接，第一极与所述驱动晶体管的第二极连接，第二极与所述存储电容的与所述第二充电模块连接的一端连接。

10 5. 根据权利要求 4 所述的像素电路，其特征在于，所述重置模块包括第一晶体管和第七晶体管；

所述第一晶体管的控制极、第一极与复位信号端连接，第二极与所述存储电容的与所述第二充电模块连接的一端连接；

15 所述第七晶体管的控制极与复位信号端连接，第一极与高电压端连接，第二极与所述存储电容的与所述第一充电模块连接的一端连接。

20 6. 根据权利要求 5 所述的像素电路，其特征在于，所述发光控制模块包括第六晶体管，所述第六晶体管的控制极与发光控制信号端连接，第一极与所述驱动晶体管的第二极连接，第二极与所述发光器件连接。

25 7. 根据权利要求 6 所述的像素电路，其特征在于，各所述晶体管为 P 型管。

8. 根据权利要求 6 或 7 所述的像素电路，其特征在于，所述发光器件为 OLED；所述 OLED 的阳极与所述第六晶体管的第二极连接，阴极与低电压端连接。

30 9. 一种像素电路的驱动方法，所述像素电路为上述权利要求 1-8

中任一项所述的像素电路，其特征在于，所述方法包括步骤：

在第一阶段将存储电容两端的电压分别重置为其各自的初始电压；

5 在第二阶段对存储电容的与第一充电模块连接的一端进行充电，使该端具有第一电压，以及对存储电容的与第二充电模块连接的一端充电；和

10 在第三阶段对存储电容的与第一充电模块连接的一端进行充电，使该端具有第二电压，以及使存储电容的与第二充电模块连接的一端具有预设电压，其中，所述预设电压减去所述驱动晶体管的源极的电压和所述驱动晶体管的阈值电压之后的差值为所述第二电压减去第一电压的差值。

10. 一种像素电路的驱动方法，所述像素电路为权利要求 7 所述的像素电路，其特征在于，所述方法包括步骤：

15 在第一阶段，发光控制信号端输出高电平信号，复位信号端输出低电平信号，栅极线输出高电平信号，以将存储电容两端的电压分别重置为其各自的初始电压；

20 在第二阶段，发光控制信号端输出高电平信号，复位信号端输出高电平信号，栅极线输出低电平信号，以对存储电容的与第一充电模块连接的一端进行充电，使该端具有第一电压，以及对存储电容的与第二充电模块连接的一端充电；

25 在第三阶段，发光控制信号端输出低电平信号，复位信号端输出高电平信号，栅极线输出高电平信号，以对存储电容的与第一充电模块连接的一端进行充电，使该端具有第二电压，以及使存储电容的与第二充电模块连接的一端具有预设电压，其中，所述预设电压减去所述驱动晶体管的源极的电压和所述驱动晶体管的阈值电压之后的差值为所述第二电压减去第一电压。

30 11. 一种显示面板，其特征在于，包括权利要求 1~8 任意一项所述的像素电路。

12. 一种显示装置，其特征在于，包括权利要求 11 所述的显示面板。

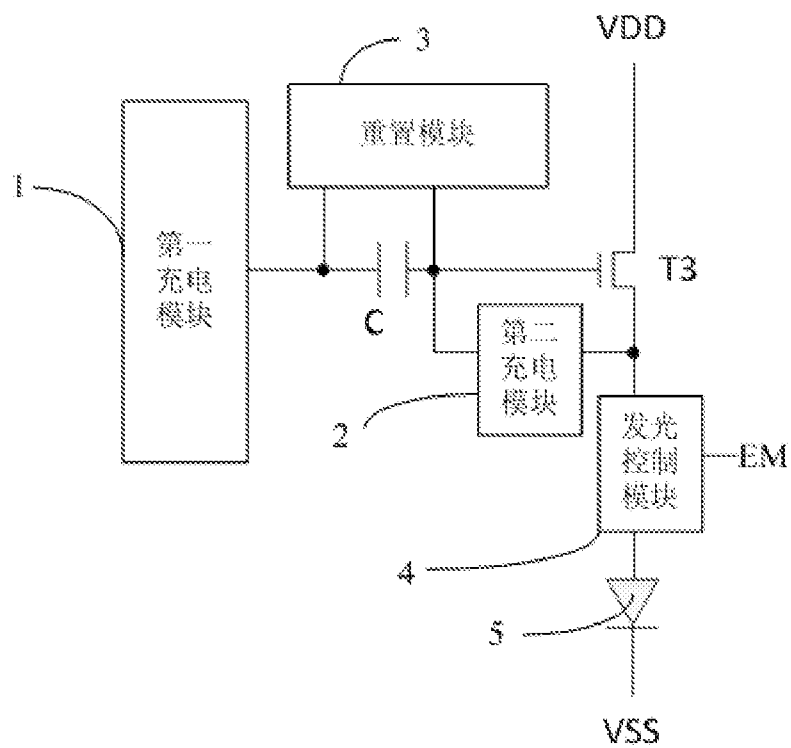


图 1

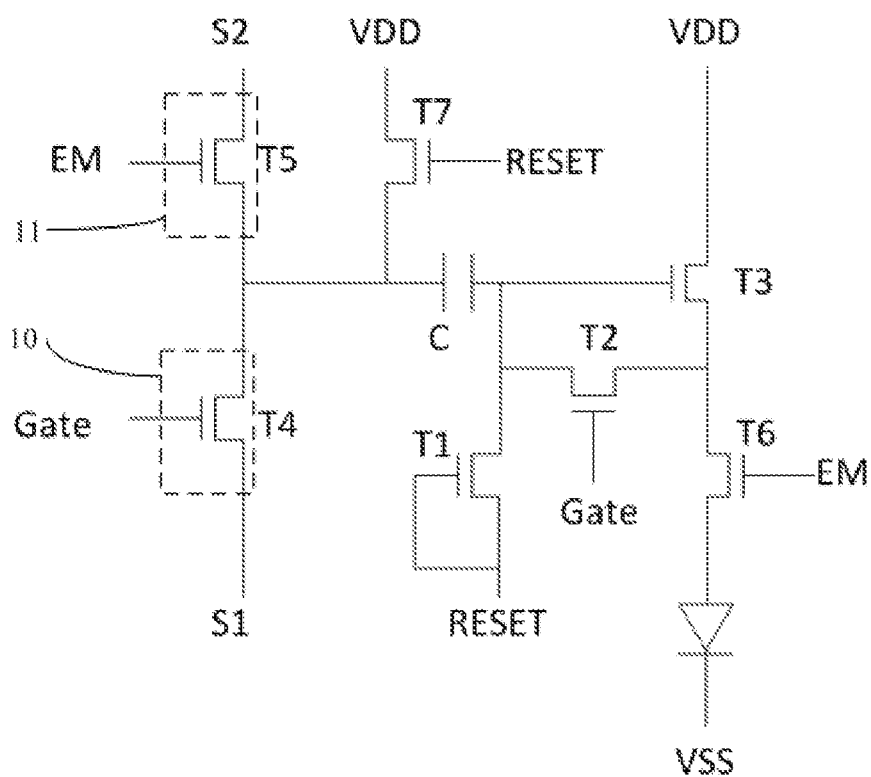


图 2

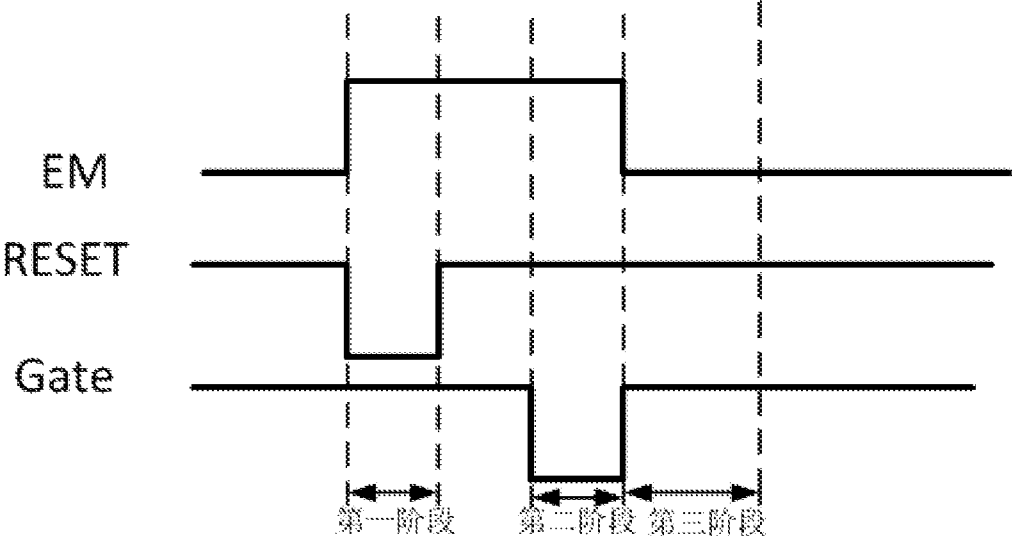


图 3

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/076851

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/32 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3/-; G06F 3/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: pixel, circuit, charge, module, storage w capacitor, reset, drive, transistor, luminescent, control, voltage, gate, signal, threshold, display, panel.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103971640 A (BOE TECHNOLOGY GROUP CO., LTD. et al.), 06 August 2014 (06.08.2014), description, paragraphs 38-77, and figures 2-5C	1-12
A	CN 102831859 A (AU OPTRONICS CORP.), 19 December 2012 (19.12.2012), the whole document	1-12
A	CN 101405785 A (SHARP KABUSHIKI KAISHA), 08 April 2009 (08.04.2009), the whole document	1-12
A	KR 20080050113 A (SAMSUNG SDI CO., LTD.), 05 June 2008 (05.06.2008), the whole document	1-12
A	US 2009207158 A1 (SAMSUNG ELECTRONICS CO., LTD.), 20 August 2009 (20.08.2009), the whole document	1-12
A	TW 200721095 A (CHI MEI OPTOELECTRONICS CORP. et al.), 01 June 2007 (01.06.2007), the whole document	1-12

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 03 August 2015 (03.08.2015)	Date of mailing of the international search report 13 October 2015 (13.10.2015)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer LI, Ningxin Telephone No.: (86-10) 82245290

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2015/076851

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103971640 A	06 August 2014	None	
CN 102831859 A	19 December 2012	US 8836618 B2	16 September 2014
		US 2013314305 A1	28 November 2013
		TW 201349607 A	01 December 2013
		TW 488348 B1	11 June 2015
CN 101405785 A	08 April 2009	JP 5014338 B2	29 August 2012
		WO 2007138729 A1	06 December 2007
		EP 2026318 B1	20 August 2014
		EP 2026318 A1	18 February 2009
		CN 101405785 B	17 August 2011
		US 2009040150 A1	12 February 2009
		US 8325118 B2	04 December 2012
KR 20080050113 A	05 June 2008	KR 100846591 B1	16 July 2008
US 2009207158 A1	20 August 2009	US 8284134 B2	09 October 2012
		KR 1404549 B1	10 June 2014
		KR 20090088724 A	20 August 2009
TW 200721095 A	01 June 2007	US 2007146247 A1	28 June 2007
		US 7612747 B2	03 November 2009
		TW 1276029 B	11 March 2007

国际检索报告

国际申请号

PCT/CN2015/076851

A. 主题的分类

G09G 3/32 (2006.01) i

按照国际专利分类 (IPC) 或者同时按照国家分类和 IPC 两种分类

B. 检索领域

检索的最低限度文献 (标明分类系统和分类号)

G09G 3/-; G06F 3/-

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库 (数据库的名称, 和使用的检索词 (如使用))

CNPAT, CNKI, WPI, EPDOC: 像素, 电路, 充电, 模块, 存储电容, 重置, 驱动, 晶体管, 发光, 控制, 电压, 栅极, 信号, 阈值, 显示, 面板, pixel, circuit, charge, module, storage w capacitor, reset, drive, transistor, luminescent, control, voltage, gate, signal, threshold, display, panel.

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 103971640 A (京东方科技集团股份有限公司 等) 2014年 8月 6日 (2014 - 08 - 06) 说明书第38-77段以及附图2-5C	1-12
A	CN 102831859 A (友达光电股份有限公司) 2012年 12月 19日 (2012 - 12 - 19) 全文	1-12
A	CN 101405785 A (夏普株式会社) 2009年 4月 8日 (2009 - 04 - 08) 全文	1-12
A	KR 20080050113 A (SAMSUNG SDI CO., LTD.) 2008年 6月 5日 (2008 - 06 - 05) 全文	1-12
A	US 2009207158 A1 (SAMSUNG ELECTRONICS CO., LTD.) 2009年 8月 20日 (2009 - 08 - 20) 全文	1-12
A	TW 200721095 A (奇晶光电股份有限公司 等) 2007年 6月 1日 (2007 - 06 - 01) 全文	1-12

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2015年 8月 3日

国际检索报告邮寄日期

2015年 10月 13日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局 (ISA/CN)
北京市海淀区蓟门桥西土城路6号
100088 中国

传真号 (86-10) 62019451

授权官员

李宁馨

电话号码 (86-10) 82245290

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/076851

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103971640	A	2014年 8月 6日	无			
CN	102831859	A	2012年 12月 19日	US	8836618	B2	2014年 9月 16日
				US	2013314305	A1	2013年 11月 28日
				TW	201349607	A	2013年 12月 1日
				TW	488348	B1	2015年 6月 11日
CN	101405785	A	2009年 4月 8日	JP	5014338	B2	2012年 8月 29日
				WO	2007138729	A1	2007年 12月 6日
				EP	2026318	B1	2014年 8月 20日
				EP	2026318	A1	2009年 2月 18日
				CN	101405785	B	2011年 8月 17日
				US	2009040150	A1	2009年 2月 12日
				US	8325118	B2	2012年 12月 4日
KR	20080050113	A	2008年 6月 5日	KR	100846591	B1	2008年 7月 16日
US	2009207158	A1	2009年 8月 20日	US	8284134	B2	2012年 10月 9日
				KR	1404549	B1	2014年 6月 10日
				KR	20090088724	A	2009年 8月 20日
TW	200721095	A	2007年 6月 1日	US	2007146247	A1	2007年 6月 28日
				US	7612747	B2	2009年 11月 3日
				TW	I276029	B	2007年 3月 11日

表 PCT/ISA/210 (同族专利附件) (2009年7月)