



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I574324 B

(45)公告日：中華民國 106 (2017) 年 03 月 11 日

(21)申請案號：099116681

(22)申請日：中華民國 99 (2010) 年 05 月 25 日

(51)Int. Cl. : **H01L21/336 (2006.01)**

(30)優先權：2009/05/29 日本

2009-131187

(71)申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY  
LABORATORY CO., LTD. (JP)

日本

(72)發明人：佐佐木俊成 SASAKI, TOSHINARI (JP)；大原宏樹 OHARA, HIROKI (JP)；坂田淳  
一郎 SAKATA, JUNICHIRO (JP)

(74)代理人：林志剛

(56)參考文獻：

US 2007/0108446A1

US 2007/0241327A1

US 2008/0299702A1

審查人員：古朝璟

申請專利範圍項數：7 項 圖式數：28 共 122 頁

(54)名稱

半導體裝置及其製造方法

SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF

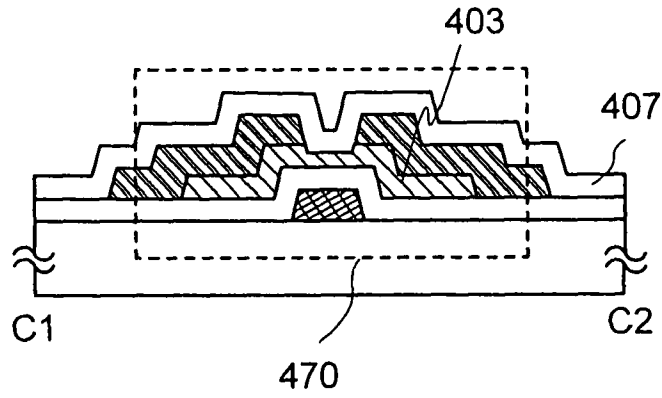
(57)摘要

本發明的目的之一在於提供包括具有穩定的電特性的薄膜電晶體的高可靠性的半導體裝置。另外，本發明的目的之一還在於以低成本、高產量地提供高可靠性的半導體裝置。一種包含包括作為通道形成區之氧化物半導體層的薄膜電晶體的半導體裝置的製造方法，其中，在氮氛圍下加熱氧化物半導體層而將其低電阻化，藉以形成低電阻氧化物半導體層。另外，將在低電阻氧化物半導體層中的重疊於閘極電極層的區域選擇性地高電阻化以形成高電阻氧化物半導體區域。藉由濺射法來形成接觸於該氧化物半導體層的氧化矽膜，以進行氧化物半導體層的高電阻化。

An object is to provide a highly reliable semiconductor device including a thin film transistor having stable electric characteristics. In addition, another object is to manufacture a highly reliable semiconductor device at low cost with high productivity. In a method for manufacturing a semiconductor device including a thin film transistor including an oxide semiconductor layer as a channel formation region, the oxide semiconductor layer is heated under a nitrogen atmosphere to lower its resistance, thereby forming a low-resistance oxide semiconductor layer. Further, resistance of a region of the low-resistance oxide semiconductor layer, which is overlapped with a gate electrode layer, is selectively increased, thereby forming a high-resistance oxide semiconductor layer. Resistance of the oxide semiconductor layer is increased by forming a silicon oxide film in contact with the oxide semiconductor layer by a sputtering method.

指定代表圖：

圖 1D



符號簡單說明：

403 . . . 半導體層

407 . . . 絕緣膜

470 . . . 薄膜電晶體

C1-C2 . . . 線

777886

# 發明專利說明書

(本申請書格式、順序，請勿任意更動，※記號部分請勿填寫)

※申請案號：099116681

※申請日：099 年 05 月 25 日

※IPC 分類：H01L 21/336 (2006.01)

## 一、發明名稱：(中文／英文)

半導體裝置及其製造方法

Semiconductor device and manufacturing method thereof

## 二、中文發明摘要：

本發明的目的之一在於提供包括具有穩定的電特性的薄膜電晶體的高可靠性的半導體裝置。另外，本發明的目的之一還在於以低成本、高產量地提供高可靠性的半導體裝置。一種包含包括作為通道形成區之氧化物半導體層的薄膜電晶體的半導體裝置的製造方法，其中，在氮氛圍下加熱氧化物半導體層而將其低電阻化，藉以形成低電阻氧化物半導體層。另外，將在低電阻氧化物半導體層中的重疊於閘極電極層的區域選擇性地高電阻化以形成高電阻氧化物半導體區域。藉由濺射法來形成接觸於該氧化物半導體層的氧化矽膜，以進行氧化物半導體層的高電阻化。

### 三、英文發明摘要：

An object is to provide a highly reliable semiconductor device including a thin film transistor having stable electric characteristics. In addition, another object is to manufacture a highly reliable semiconductor device at low cost with high productivity. In a method for manufacturing a semiconductor device including a thin film transistor including an oxide semiconductor layer as a channel formation region, the oxide semiconductor layer is heated under a nitrogen atmosphere to lower its resistance, thereby forming a low-resistance oxide semiconductor layer. Further, resistance of a region of the low-resistance oxide semiconductor layer, which is overlapped with a gate electrode layer, is selectively increased, thereby forming a high-resistance oxide semiconductor layer. Resistance of the oxide semiconductor layer is increased by forming a silicon oxide film in contact with the oxide semiconductor layer by a sputtering method.

四、指定代表圖：

(一) 本案指定代表圖為：第 (1D) 圖。

(二) 本代表圖之元件符號簡單說明：

403：半導體層

407：絕緣膜

470：薄膜電晶體

C1-C2：線

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

## 六、發明說明：

### 【發明所屬之技術領域】

本發明係關於一種包含氧化物半導體的半導體裝置及其製造方法。

### 【先前技術】

金屬氧化物的種類繁多且用途廣泛。氧化銦為較普遍的材料，其被用作為液晶顯示器等所需要的透明電極材料。

在金屬氧化物中存在呈現半導體特性的金屬氧化物。作為呈現半導體特性的金屬氧化物，例如有氧化鎢、氧化錫、氧化銦、氧化鋅等，並且將這些呈現半導體特性的金屬氧化物用作為通道形成區的薄膜電晶體已經是眾所周知的(參照專利文獻 1 至 4、非專利文獻 1)。

另外，已知金屬氧化物不僅有一元(single-component)氧化物還有多元(multi-component)氧化物。例如，作為包含 In、Ga 及 Zn 的多元氧化物，屬於同系物(homologous series)的  $\text{InGaO}_3(\text{ZnO})_m$  ( $m$ : 自然數)是周知的(參照非專利文獻 2 至 4)。

並且，已經確認到可以將上述那樣的由 In-Ga-Zn 類氧化物構成的氧化物半導體用作為薄膜電晶體的通道層(參照專利文獻 5、非專利文獻 5 及 6)。

[專利文獻 1] 日本專利申請公開昭第 60-198861 號公報

[專利文獻 2]日本專利申請公開平第 8-264794 號公報

[專利文獻 3]PCT 國際申請日本公表平第 11-505377  
號公報

[專利文獻 4]日本專利申請公開第 2000-150900 號公  
報

[專利文獻 5]日本專利申請公開第 2004-103957 號公  
報

[非專利文獻 1] M. W. Prins, K. O. Grosse-Holz, G. Muller, J. F. M. Cillessen, J. B. Giesbers, R. P. Weening, and R. M. Wolf, "A ferroelectric transparent thin-film transistor"(透明鐵電薄膜電晶體), *Appl. Phys. Lett.*, 17 June 1996, Vol. 68 p. 3650-3652

[非專利文獻 2]M. Nakamura, N. Kimizuka, and T. Mohri, "The Phase Relations in the  $\text{In}_2\text{O}_3$ - $\text{Ga}_2\text{ZnO}_4$ - $\text{ZnO}$  System at 1350 °C "( $\text{In}_2\text{O}_3$ - $\text{Ga}_2\text{ZnO}_4$ - $\text{ZnO}$  類在 1350°C 時的相位關係), *J. Solid State Chem.*, 1991, Vol. 93, p. 298-315

[非專利文獻 3]N. Kimizuka, M. Isobe, and M. Nakamura, "Syntheses and Single-Crystal Data of Homologous Compounds,  $\text{In}_2\text{O}_3(\text{ZnO})_m$  ( $m=3, 4$ , and  $5$ ),  $\text{InGaO}_3(\text{ZnO})_3$ , and  $\text{Ga}_2\text{O}_3(\text{ZnO})_m$  ( $m=7, 8, 9$ , and  $16$ ) in the  $\text{In}_2\text{O}_3$ - $\text{ZnGa}_2\text{O}_4$ - $\text{ZnO}$  System"(同系物的合成和單晶資料,  $\text{In}_2\text{O}_3$ - $\text{ZnGa}_2\text{O}_4$ - $\text{ZnO}$  類的  $\text{In}_2\text{O}_3(\text{ZnO})_m$  ( $m=3, 4$ , and  $5$ ),  $\text{InGaO}_3(\text{ZnO})_3$ , and  $\text{Ga}_2\text{O}_3(\text{ZnO})_m$  ( $m=7, 8, 9$ , and  $16$ )), *J.*



*Solid State Chem.*, 1995, Vol. 116, p. 170-178

[非專利文獻 4] 中村真佐樹、君塚昇、毛利尚彦、磯部光正, "ホモロガス相、 $\text{InFeO}_3(\text{ZnO})_m$  ( $m$ :自然數)とその同型化合物の合成および結晶構造"(同系物、銦鐵鋅氧化物( $\text{InFeO}_3(\text{ZnO})_m$ ) ( $m$  爲自然數)及其同型化合物的合成以及晶體結構), *固體物理 (SOLID STATE PHYSICS)*, 1993, Vol. 28, No. 5, p. 317-327

[非專利文獻 5] K. Nomura, H. Ohta, K. Ueda, T. Kamiya, M. Hirano, and H. Hosono, "Thin-film transistor fabricated in single-crystalline transparent oxide semiconductor"(由單晶透明氧化物半導體所製造的薄膜電晶體), *SCIENCE*, 2003, Vol. 300, p. 1269-1272

[非專利文獻 6] K. Nomura, H. Ohta, A. Takagi, T. Kamiya, M. Hirano, and H. Hosono, "Room-temperature fabrication of transparent flexible thin-film transistors using amorphous oxide semiconductors"(在室溫下製造使用非晶氧化物半導體的透明可撓性薄膜電晶體), *NATURE*, 2004, Vol. 432 p. 488-492

## 【發明內容】

本發明的目的之一在於製造一種具有電特性穩定的薄膜電晶體的可靠性高的半導體裝置而提供。

一種包括作爲具有通道形成區的半導體層使用氧化物半導體層的薄膜電晶體的半導體裝置的製造方法，其中，

在形成氧化物半導體層之後，在氮氛圍下進行加熱處理，並且以接觸於在受到加熱處理的氧化物半導體層中的重疊於閘極電極層的區域的方式形成藉由濺射法形成的氧化矽膜。

在氮氛圍下對氧化物半導體層進行加熱處理以將該氧化物半導體層低電阻化(導電率提高，導電率最好是從  $1 \times 10^{-1} \text{ S/cm}$  到  $1 \times 10^2 \text{ S/cm}$ )，以便可以形成被低電阻化的氧化物半導體層。另一方面，當藉由濺射法接觸於被低電阻化的氧化物半導體層地形成氧化矽膜時，將在被低電阻化的氧化物半導體層中的至少接觸於氧化矽膜的區域高電阻化(導電率降低)，從而可以形成高電阻氧化物半導體區域。

在本說明書中：將形成膜時的氧化物半導體層也稱為第一氧化物半導體層；將在氮氛圍下加熱第一氧化物半導體層而被低電阻化的氧化物半導體層稱為第二氧化物半導體層；將藉由濺射法接觸於第二氧化物半導體層地形成氧化矽膜，並具有在第二氧化物半導體層中的接觸於氧化矽膜的區域作為與第二氧化物半導體層相比高電阻的區域的氧化物半導體層稱為第三氧化物半導體層。在本說明書中，第二氧化物半導體層的電阻係低於第一氧化物半導體層的電阻，並且第三氧化物半導體層之被高電阻化的區域的電阻高於第二氧化物半導體層的電阻。因此，既可以第一氧化物半導體層的電阻比第三氧化物半導體層之被高電阻化的區域的電阻高，又可以第三氧化物半導體層的被高電

阻化的區域的電阻比第一氧化物半導體層的電阻高(可以有任一種情況)。

藉由將高電阻氧化物半導體區域用作為通道形成區，使薄膜電晶體的電特性穩定化，從而可以防止截止電流的增加等。

最好以 200℃ 以上的溫度進行氮氛圍下之對氧化物半導體層的加熱處理。氮氛圍下之對氧化物半導體層的加熱處理也可以進行在形成源極電極層及汲極電極層之後。

另外，可以在稀有氣體(典型上是氬)氛圍下、氧氛圍下或者稀有氣體(典型上是氬)和氧氛圍下藉由濺射法形成氧化物半導體層。

氧化矽膜也用作為薄膜電晶體的保護絕緣層。可以在稀有氣體(典型上是氬)氛圍下、氧氛圍下或者稀有氣體(典型上是氬)和氧氛圍下藉由濺射法形成氧化矽膜。

在形成成為保護絕緣層的氧化矽膜之後，也可以在氮氛圍下或大氣氛圍下(大氣中)對薄膜電晶體進行加熱處理(溫度最好是 300℃ 以下)。藉由進行該加熱處理，可以減少薄膜電晶體的電特性的變動。

因此，可以製造包括電特性良好且可靠性高的薄膜電晶體的半導體裝置而提供。

作為氧化物半導體層，使用具有半導體特性的氧化物材料即可。例如，可以使用具有被表示成  $\text{InMO}_3(\text{ZnO})_m (m>0)$  的結構的氧化物半導體，特別最好使用 In-Ga-Zn-O 類氧化物半導體。另外，M 表示選自鎵(Ga)、鐵(Fe)、鎳(Ni)

、錳(Mn)及鈷(Co)的其中一種金屬元素或多種金屬元素。例如，作為M，除了有包含Ga的情況之外，還有包含Ga和Ni或Ga和Fe等的Ga以外的上述金屬元素的情況。此外，在上述氧化物半導體中，有不僅包含作為M的金屬元素，而且還包含作為雜質元素的Fe、Ni等其他過渡金屬元素或該過渡金屬的氧化物的氧化物半導體。在本說明書中，在具有被表示成 $\text{InMO}_3(\text{ZnO})_m(m>0)$ 的結構的氧化物半導體中，將具有作為M至少包含Ga的結構的氧化物半導體稱為In-Ga-Zn-O類氧化物半導體，並且將該薄膜也稱為In-Ga-Zn-O類非單晶膜。

另外，作為應用於氧化物半導體層的氧化物半導體，除了可以使用上述材料之外，還可以使用In-Sn-Zn-O類、In-Al-Zn-O類、Sn-Ga-Zn-O類、Al-Ga-Zn-O類、Sn-Al-Zn-O類、In-Zn-O類、Sn-Zn-O類、Al-Zn-O類、In-O類、Sn-O類、Zn-O類的氧化物半導體。另外，還可以使上述氧化物半導體層包含氧化矽。

本說明書所揭示的發明的結構的一個實施例是：在具有絕緣表面的基板之上形成閘極電極層；在閘極電極層之上形成閘極絕緣層；在閘極絕緣層之上形成氧化物半導體層；在氮氛圍下加熱氧化物半導體層；在被加熱的氧化物半導體層之上形成源極電極層及汲極電極層；藉由濺射法在閘極絕緣層、被加熱的氧化物半導體層、源極電極層以及汲極電極層之上形成接觸於被加熱的氧化物半導體層的一部分的氧化矽膜。

本說明書所揭示的發明的結構的另一個實施例是：在具有絕緣表面的基板之上形成閘極電極層；在閘極電極層之上形成閘極絕緣層；在閘極絕緣層之上形成氧化物半導體層；在氧化物半導體層之上形成源極電極層及汲極電極層；在氮氛圍下加熱氧化物半導體層和源極電極層及汲極電極層；藉由濺射法在閘極絕緣層、被加熱的氧化物半導體層、源極電極層以及汲極電極層之上形成接觸於被加熱的氧化物半導體層的一部分的氧化矽膜。

本說明書所揭示的發明的結構的另一個實施例是：在具有絕緣表面的基板之上形成閘極電極層；在閘極電極層之上形成閘極絕緣層；在閘極絕緣層之上形成源極電極層及汲極電極層；在源極電極層及汲極電極層之上形成氧化物半導體層；在氮氛圍下加熱氧化物半導體層；藉由濺射法在閘極絕緣層、源極電極層、汲極電極層以及被加熱的氧化物半導體層之上形成接觸於被加熱的氧化物半導體層的氧化矽膜。

本說明書所揭示的發明的結構的另一個實施例是：在具有絕緣表面的基板之上形成閘極電極層；在閘極電極層之上形成閘極絕緣層；在閘極絕緣層之上形成第一氧化物半導體層；在氮氛圍下加熱第一氧化物半導體層以將該第一氧化物半導體層低電阻化；在被低電阻化的第二氧化物半導體層之上形成導電膜；對導電膜選擇性地進行蝕刻，使重疊於閘極電極層的第二氧化物半導體層的一部分露出，並且形成源極電極層及汲極電極層；藉由濺射法在第二

氧化物半導體層、源極電極層及汲極電極層之上形成氧化矽膜，以使第二氧化物半導體層的接觸於氧化矽膜的區域的電阻高於第二氧化物半導體層的電阻。

本說明書所揭示的發明的結構的另一個實施例是：在具有絕緣表面的基板之上形成閘極電極層；在閘極電極層之上形成閘極絕緣層；在閘極絕緣層之上形成第一氧化物半導體層；在第一氧化物半導體層之上形成導電膜；對導電膜選擇性地進行蝕刻，使重疊於閘極電極層的第一氧化物半導體層的一部分露出，並且形成源極電極層及汲極電極層；在氮氛圍下加熱第一氧化物半導體層、源極電極層及汲極電極層以將第一氧化物半導體層低電阻化；藉由濺射法在被低電阻化的第二氧化物半導體層、源極電極層及汲極電極層之上形成氧化矽膜，以使第二氧化物半導體層的接觸於氧化矽膜的區域的電阻高於第二氧化物半導體層的電阻。

本說明書所揭示的發明的結構的另一個實施例是：在具有絕緣表面的基板之上形成閘極電極層；在閘極電極層之上形成閘極絕緣層；在閘極絕緣層之上形成導電膜；對導電膜選擇性地進行蝕刻以形成源極電極層及汲極電極層；在源極電極層及汲極電極層之上形成第一氧化物半導體層；在氮氛圍下加熱第一氧化物半導體層以將該第一氧化物半導體層低電阻化；藉由濺射法在被低電阻化的第二氧化物半導體層之上形成氧化矽膜，以使第二氧化物半導體層的接觸於氧化矽膜的區域的電阻高於第二氧化物半導體

層的電阻。

因為靜電等容易損壞薄膜電晶體，所以最好在與閘極線或源極電極線相同的基板之上設置用來保護驅動電路的保護電路。保護電路最好採用使用氧化物半導體的非線性元件所構成。

注意，為方便起見而使用諸如“第一”、“第二”之類的序數，該序數不表示製程的順序或層疊的順序。另外，其在本說明書中不表示特定發明的事項的固有名稱。

另外，作為包括驅動電路的顯示裝置，除了可以舉出液晶顯示裝置之外，還可以舉出使用發光元件的發光顯示裝置、使用電泳顯示元件的也稱為電子紙的顯示裝置。

在使用發光元件的發光顯示裝置中，在像素部中包括多個薄膜電晶體，而且在像素部中也有連接某個薄膜電晶體的閘極電極與另一個電晶體的源極電極佈線或汲極電極佈線的部分。此外，在使用發光元件的發光顯示裝置的驅動電路中有連接薄膜電晶體的閘極電極與該薄膜電晶體的源極電極佈線或汲極電極佈線的部分。

另外，在本說明書中，半導體裝置是指藉由利用半導體特性而能夠發揮其功能的所有裝置，因此光電裝置、半導體電路及電子設備都是半導體裝置。

可以製造具有穩定的電特性的薄膜電晶體而提供。因此，可以提供包括電特性良好且可靠性高的薄膜電晶體的半導體裝置。

## 【實施方式】

使用附圖以詳細地說明實施例模式。但是，本發明不侷限於以下的說明，本領域的技術人員能夠容易地理解，其模式和細節可以在不違離本發明的精神及其範圍的條件下作各種各樣的變換。因此，所揭示的發明不應該被解釋為僅限於以下所示的實施例模式的記載內容。在以下說明的結構中，在不同附圖中使用相同的附圖標記來表示相同的部分或具有相同功能的部分，而省略其重複說明。

### [實施例模式 1]

參照圖 1A 至圖 2B 和圖 28A 至圖 28D 來說明半導體裝置及半導體裝置的製造方法。

圖 2A 是半導體裝置所具有的薄膜電晶體 470 的平面圖，而圖 2B 是沿著圖 2A 的線 C1-C2 的剖面圖。薄膜電晶體 470 是反交錯型薄膜電晶體，並在具有絕緣表面的基板 400 之上包括閘極電極層 401、閘極絕緣層 402、半導體層 403 及源極電極層或汲極電極層 405a、405b。另外，覆蓋薄膜電晶體 470 地設置有接觸於半導體層 403 的絕緣膜 407。

在半導體層 403 中，至少接觸於絕緣膜 407 的區域是高電阻氧化物半導體區域，並且可以將該高電阻氧化物半導體區域用作為通道形成區。

藉由將高電阻氧化物半導體區域用作為通道形成區，薄膜電晶體的電特性穩定化，而可以防止截止電流的增加



等。

另外，與作為氧化物半導體層的半導體層 403 相接觸的源極電極層或汲極電極層 405a、405b 最好使用含有高氧親和性的金屬的材料。上述高氧親和性的金屬最好為選自鈦、鋁、錳、鎂、鋅、銻、釷的其中一種或多種的材料。當使半導體層 403 與高氧親和性的金屬層接觸地進行熱處理時，氧原子從半導體層 403 移動到金屬層，從而在介面附近之載子密度增高以形成低電阻區域。因此，可以在薄膜電晶體 470 中使接觸電阻低並使導通電流高。該低電阻區域也可以是具有介面的膜形狀。

如上所述，可以製造包括電特性良好且可靠性高的薄膜電晶體 470 的半導體裝置而提供。

作為包括通道形成區的半導體層 403，使用具有半導體特性的氧化物材料即可。例如，可以使用具有被表示成  $\text{InMO}_3(\text{ZnO})_m (m>0)$  的結構的氧化物半導體，特別最好使用 In-Ga-Zn-O 類氧化物半導體。另外，M 表示選自鎵(Ga)、鐵(Fe)、鎳(Ni)、錳(Mn)和鈷(Co)的其中一種金屬元素或多種金屬元素。例如，作為 M，除了有包含 Ga 的情況之外，還有包含 Ga 和 Ni 或 Ga 和 Fe 等的 Ga 以外的上述金屬元素的情況。此外，在上述氧化物半導體中，有除了包含作為 M 的金屬元素的情況之外，還有包含諸如 Fe 或 Ni 等的其他過渡金屬元素或者該過渡金屬的氧化物作為雜質元素的情況。在本說明書中，將在具有被表示成  $\text{InMO}_3(\text{ZnO})_m (m>0)$  的結構的氧化物半導體中的具有作為 M

至少包含 Ga 的結構的氧化物半導體稱為 In-Ga-Zn-O 類氧化物半導體，並且將該薄膜也稱為 In-Ga-Zn-O 類非單晶膜。

另外，作為用於氧化物半導體層的氧化物半導體，除了可以使用上述材料之外，還可以使用 In-Sn-Zn-O 類、In-Al-Zn-O 類、Sn-Ga-Zn-O 類、Al-Ga-Zn-O 類、Sn-Al-Zn-O 類、In-Zn-O 類、Sn-Zn-O 類、Al-Zn-O 類、In-O 類、Sn-O 類、Zn-O 類的氧化物半導體。另外，還可以使上述氧化物半導體包含氧化矽。

圖 1A 至圖 1D 示出薄膜電晶體 470 的製造製程的剖面圖。

在圖 1A 中，在具有絕緣表面的基板 400 之上設置閘極電極層 401。也可以在基板 400 和閘極電極層 401 之間設置用做為基底膜的絕緣膜。基底膜具有防止來自基板 400 的雜質元素的擴散的功能，並且其可以使用選自氮化矽膜、氧化矽膜、氮氧化矽膜和氧氮化矽膜的其中一種或多種膜的疊層結構來予以形成。閘極電極層 401 的材料可以藉由使用鉬、鈦、鉻、鉭、鎢、鋁、銅、鈳或鈳等的金屬材料或以這些材料做為其主要成分的合金材料的單層或疊層來予以形成。

例如，作為閘極電極層 401 的雙層的疊層結構，最好採用：在鋁層之上層疊有鉬層的雙層結構；在銅層之上層疊有鉬層的雙層結構；在銅層之上層疊有氮化鈦層或氮化鉭層的雙層結構；或者層疊有氮化鈦層和鉬層的雙層結構

。作為三層的疊層結構，最好採用層疊如下層的結構：鎢層或氮化鎢層；鋁和矽的合金層或鋁和鈦的合金層；以及氮化鈦層或鈦層。

在閘極電極層 401 之上形成閘極絕緣層 402。

藉由利用電漿 CVD 法或濺射法等並使用氧化矽層、氮化矽層、氧氮化矽層或氮氧化矽層的單層或疊層，可以形成閘極絕緣層 402。例如，可以使用含有  $\text{SiH}_4$ 、氧及氮之沉積氣體並藉由電漿 CVD 法來形成氧氮化矽層。另外，作為閘極絕緣層 402，還可以藉由使用有機矽烷氣體的 CVD 法而形成氧化矽層。作為有機矽烷氣體，可以使用正矽酸乙酯 (TEOS：化學式為  $\text{Si}(\text{OC}_2\text{H}_5)_4$ )、四甲基矽烷 (TMS：化學式為  $\text{Si}(\text{CH}_3)_4$ )、四甲基環四矽氧烷 (TMCTS)、八甲基環四矽氧烷 (OMCTS)、六甲基二矽氮烷 (HMDS)、三乙氧基矽烷 (化學式為  $\text{SiH}(\text{OC}_2\text{H}_5)_3$ )、三(二甲氨基)矽烷 (化學式為  $\text{SiH}(\text{N}(\text{CH}_3)_2)_3$ ) 等含有矽的化合物。

在閘極絕緣層 402 之上形成氧化物半導體膜。

另外，最好在藉由濺射法形成氧化物半導體膜之前，進行藉由導入氬氣體來產生電漿的反濺射 (reverse sputtering)，而去除附著於閘極絕緣層 402 的表面的塵屑。反濺射是指一種方法，其中，不對靶材側施加電壓而在氬氛圍下使用 RF 電源對基板側施加電壓而在基板附近形成電漿，以對表面進行改性。另外，也可以使用氮、氦等代替氬氛圍。另外，也可以在對氬氛圍加入氧、 $\text{N}_2\text{O}$  等的氛圍下進行反濺射。另外，也可以在對氬氛圍中加入  $\text{Cl}_2$ 、 $\text{CF}_4$  等的

氛圍下進行反濺射。

作為氧化物半導體膜，使用 In-Ga-Zn-O 類非單晶膜。氧化物半導體膜使用 In-Ga-Zn-O 類氧化物半導體靶材並藉由濺射法來予以形成。另外，氧化物半導體膜可以在稀有氣體(典型上是氬)氛圍下、氧氛圍下或者稀有氣體(典型上是氬)與氧氛圍下藉由濺射法來予以形成。

也可以不接觸於大氣地連續形成閘極絕緣層 402 以及氧化物半導體膜。藉由不接觸於大氣地連續形成，可以不被如水或烴等的大氣成分或懸浮在大氣中的雜質元素污染地形成各疊層介面，因此可以降低薄膜電晶體特性的變動。

藉由微影製程將氧化物半導體膜加工成作為島狀的氧化物半導體層的氧化物半導體層 430(第一氧化物半導體層)(參照圖 1A)。

在氮氛圍下對氧化物半導體層 430 進行加熱處理。藉由在氮氛圍下對氧化物半導體層 430 進行加熱處理，將氧化物半導體層 430 低電阻化(導電率提高，導電率最好是從  $1 \times 10^{-1}$  S/cm 到  $1 \times 10^2$  S/cm)，以便可以形成被低電阻化的氧化物半導體層 431(第二氧化物半導體層)(參照圖 1B)。

最好以 200℃ 以上的溫度進行氮氛圍下的氧化物半導體層 430 的加熱處理。也可以對進行加工成島狀氧化物半導體層 430 之前的氧化物半導體膜進行氮氛圍下的對氧化物半導體層的加熱處理。

在閘極絕緣層 402 以及氧化物半導體層 431 之上形成導電膜。

作為導電膜的材料，可以舉出：選自 Al、Cr、Ta、Ti、Mo、W 中的元素；以上述元素為成分的合金；組合上述元素的合金膜等。

另外，作為導電膜的材料，最好使用作為高氧親和性的金屬的鈦膜。另外，也可以在鈦膜之上層疊：上述選自 Al、Cr、Ta、Mo、W 中的元素；以上述元素為成分的合金；組合上述元素的合金膜等。

另外，當進行 200℃ 至 600℃ 的熱處理時，最好使導電膜具有耐受該熱處理的耐熱性。因為當使用 Al 單體時有低耐熱性且容易腐蝕等問題，所以組合 Al 與耐熱導電材料而形成導電膜。作為與 Al 組合的耐熱導電材料，使用選自鈦 (Ti)、鉭 (Ta)、鎢 (W)、鉬 (Mo)、鉻 (Cr)、釹 (Nd)、釷 (Sc) 中的元素；以上述元素為成分的合金；組合上述元素的合金膜；或者以上述元素為成分的氮化物。

藉由蝕刻製程對氧化物半導體層 431、導電膜進行蝕刻，以形成氧化物半導體層 432 以及源極電極層或汲極電極層 405a、405b (參照圖 1C)。另外，在氧化物半導體層 431 中，只有其一部分受到蝕刻，以形成具有凹槽 (凹部) 的氧化物半導體層 432。

也可以如圖 28A 至圖 28D 所示那樣在形成源極電極層或汲極電極層 405a、405b 之後進行氮氛圍下的對氧化物半導體層的加熱處理。在具有絕緣表面的基板 400 之上

形成閘極電極層 401、閘極絕緣層 402、氧化物半導體層 430(參照圖 28A)。在氧化物半導體層 430 之上形成源極電極層或汲極電極層 405a、405b，並且對氧化物半導體層 430 的一部分進行蝕刻以形成氧化物半導體層 441(參照圖 28B)。接著，在氮氛圍下對氧化物半導體層 441 以及源極電極層或汲極電極層 405a、405b 進行加熱處理。藉由該加熱處理氧化物半導體層 441 被低電阻化，以便可以形成被低電阻化的氧化物半導體層 432(參照圖 28C)。

藉由濺射法接觸於氧化物半導體層 432 地形成氧化矽膜作為絕緣膜 407。當藉由濺射法接觸於被低電阻化的氧化物半導體層 432 地形成氧化矽膜作為絕緣膜 407 時，將在被低電阻化的氧化物半導體層 432 中的至少接觸於作為氧化矽膜的絕緣膜 407 的區域高電阻化(導電率降低)，以便可以形成高電阻氧化物半導體區域。因此，氧化物半導體層 432 成為具有高電阻氧化物半導體區域的半導體層 403(第三氧化物半導體層)，以便可以形成薄膜電晶體 470(參照圖 1D 以及圖 28D)。

可以在稀有氣體(典型上是氬)氛圍下、氧氛圍下或者稀有氣體(典型上是氬)和氧氛圍下藉由濺射法形成成為絕緣膜 407 的氧化矽膜。另外，作為靶材，可以使用氧化矽靶材或矽靶材。例如，可以在氧及氮氛圍下使用矽靶材並藉由濺射法來形成氧化矽膜。

另外，也可以在形成成為絕緣膜 407 的氧化矽膜之後在氮氛圍下或大氣氛圍下(大氣中)對薄膜電晶體 470 進行

加熱處理(其溫度最好是 300℃ 以下)。例如，在氮氛圍下進行 350℃ 且 1 小時的熱處理。藉由進行該加熱處理，可以減少薄膜電晶體 470 的電特性的變動。

因為通道形成區的半導體層是高電阻區域，所以薄膜電晶體的電特性穩定化，從而可以防止截止電流的增加等。因此，可以製造包括電特性良好且可靠性高的薄膜電晶體的半導體裝置。

#### [實施例模式 2]

使用圖 3A 至圖 4B 來說明半導體裝置和半導體裝置的製造方法。與實施例模式 1 相同的部分或具有相同的功能的部分以及製程可以與實施例模式 1 同樣地形成，而省略其重複說明。

圖 4A 是半導體裝置所具有的薄膜電晶體 460 的平面圖，而圖 4B 是沿著圖 4A 的線 D1-D2 的剖面圖。薄膜電晶體 460 是反交錯型的薄膜電晶體，其中，包括在具有絕緣表面的基板 450 之上包括閘極電極層 451、閘極絕緣層 452、源極電極層或汲極電極層 455a、455b 以及半導體層 453。另外，覆蓋薄膜電晶體 460 且接觸於半導體層 453 地設置有絕緣膜 457。半導體層 453 使用 In-Ga-Zn-O 類非單晶膜。

在薄膜電晶體 460 中，在包括薄膜電晶體 460 的所有區域中存在有閘極絕緣層 452，並且在閘極絕緣層 452 與作為具有絕緣表面的基板的基板 450 之間設置有閘極電極

層 451。在閘極絕緣層 452 之上設置主動電極層或汲極電極層 455a、455b。並且，在閘極絕緣層 452、源極電極層或汲極電極層 455a、455b 之上設置有半導體層 453。雖然未圖示出，但是除了源極電極層或汲極電極層 455a 和 455b 之外，在閘極絕緣層 452 之上還設置有佈線層，並且該佈線層延伸到半導體層 453 的外周部的外側。

在半導體層 453 中，至少接觸於絕緣膜 457 的區域是高電阻氧化物半導體區域，並且可以將該高電阻氧化物半導體區域用作為通道形成區。

藉由將該高電阻氧化物半導體區域用作為通道形成區，薄膜電晶體的電特性穩定化，從而可以防止截止電流的增加等。

另外，與作為氧化物半導體層的半導體層 453 接觸的源極電極層或汲極電極層 455a、455b 最好使用含有高氧親和性的金屬的材料。上述高氧親和性的金屬最好為選自鈦、鋁、錳、鎂、鋅、銻、釷的其中一種或多種的材料。當使半導體層 453 與高氧親和性的金屬層接觸地進行熱處理時，氧原子從半導體層 453 移動到金屬層，從而在介面附近載子密度增高以形成低電阻區域。因此，可以在薄膜電晶體 460 中使接觸電阻低並使導通電流高。該低電阻區域也可以是具有介面的膜形狀。

如上所述，可以製造包括電特性良好且可靠性高的薄膜電晶體 460 的半導體裝置而提供。

圖 3A 至圖 3D 示出薄膜電晶體 460 的製造製程的剖



面圖。

在具有絕緣表面的基板 450 之上設置閘極電極層 451。也可以在基板 450 和閘極電極層 451 之間設置成為基底膜的絕緣膜。基底膜具有防止來自基板 450 的雜質元素的擴散的功能，並且其可以使用選自氮化矽膜、氧化矽膜、氮氧化矽膜和氧氮化矽膜的其中一種或多種膜的疊層結構形成。閘極電極層 451 的材料可以藉由使用鉬、鈦、鉻、鉭、鎢、鋁、銅、鈹或鈳等的金屬材料或以這些材料為主要成分的合金材料的單層或疊層來形成。

在閘極電極層 451 之上形成閘極絕緣層 452。

藉由利用電漿 CVD 法或濺射法等並使用氧化矽層、氮化矽層、氧氮化矽層或氮氧化矽層的單層或疊層，可以形成閘極絕緣層 452。另外，作為閘極絕緣層 452，還可以藉由使用有機矽烷氣體的 CVD 法而形成氧化矽層。

在閘極絕緣層 452 之上形成導電膜，並且藉由微影製程將其加工成島狀的源極電極層或汲極電極層 455a、455b(參照圖 3A)。

作為源極電極層或汲極電極層 455a、455b 的材料，可以舉出：選自 Al、Cr、Ta、Ti、Mo、W 中的元素；以上述元素為成分的合金；組合上述元素的合金膜等。

另外，作為源極電極層或汲極電極層 455a、455b 的材料，最好使用作為高氧親和性的金屬的鈦膜。另外，也可以在鈦膜之上層疊：選自 Al、Cr、Ta、Mo、W 中的元素；以上述元素為成分的合金；組合上述元素的合金膜等。

另外，當進行 200℃ 至 600℃ 的熱處理時，最好使導電膜具有耐受該熱處理的耐熱性。因為當使用 Al 單體時有低耐熱性且容易腐蝕等問題，所以組合 Al 與耐熱導電材料而形成導電膜。作為與 Al 組合的耐熱導電材料，使用：選自鈦 (Ti)、鉭 (Ta)、鎢 (W)、鉬 (Mo)、鉻 (Cr)、釹 (Nd)、銩 (Sc) 中的元素；以上述元素為成分的合金；組合上述元素的合金膜；或者以上述元素為成分的氮化物。

接著，在閘極絕緣層 452 以及源極電極層或汲極電極層 455a、455b 之上形成氧化物半導體膜，並且藉由微影製程將氧化物半導體膜加工成島狀的氧化物半導體層 483 (第一氧化物半導體層)(參照圖 3B)。

因為氧化物半導體層 483 用做為通道形成區，所以與實施例模式 1 的氧化物半導體膜同樣地形成。

另外，最好在藉由濺射法形成氧化物半導體層 483 之前進行導入氬氣體來產生電漿的反濺射，以去除附著在閘極絕緣層 452 的表面的塵埃。

在氮氛圍下對氧化物半導體層 483 進行加熱處理。藉由在氮氛圍下對氧化物半導體層 483 進行加熱處理，將氧化物半導體層 483 低電阻化(導電率提高，導電率最好是從  $1 \times 10^{-1}$  S/cm 到  $1 \times 10^2$  S/cm)，以便可以形成被低電阻化的氧化物半導體層 484 (第二氧化物半導體層)(參照圖 3C)。

最好以 200℃ 以上的溫度進行氮氛圍下的氧化物半導

體層 483 的加熱處理。

藉由濺射法接觸於氧化物半導體層 484 地形成氧化矽膜作為絕緣膜 457。當藉由濺射法接觸於被低電阻化的氧化物半導體層 484 地形成作為氧化矽膜的絕緣膜 457 時，將在被低電阻化的氧化物半導體層 484 中的至少接觸於作為氧化矽膜的絕緣膜 457 的區域高電阻化(導電率降低)，以便可以形成高電阻氧化物半導體區域。因此，氧化物半導體層 484 成為具有高電阻氧化物半導體區域的半導體層 453(第三氧化物半導體層)，以便可以形成薄膜電晶體 460(參照圖 3D)。

可以在稀有氣體(典型上是氬)氛圍下、氧氛圍下或者稀有氣體(典型上是氬)和氧氛圍下藉由濺射法形成成為絕緣膜 457 的氧化矽膜。另外，作為靶材，可以使用氧化矽靶材或矽靶材。例如，可以在氧及氮氛圍下使用矽靶材並藉由濺射法來形成氧化矽膜。

另外，也可以在形成成為絕緣膜 457 的氧化矽膜之後在氮氛圍下或大氣氛圍下(大氣中)對薄膜電晶體 460 進行加熱處理(其溫度最好是 300℃ 以下)。例如，在氮氛圍下進行 350℃ 且 1 小時的熱處理。藉由進行該熱處理，可以減少薄膜電晶體 460 的電特性的變動。

因為通道形成區的半導體層為高電阻區域，所以薄膜電晶體的電特性穩定化，而可以防止截止電流的增加等。因此，可以製造包括電特性良好且可靠性高的薄膜電晶體的半導體裝置。

## [實施例模式 3]

使用圖 5A 至圖 5D、圖 6A 至圖 6C、圖 7 以及圖 8A-1、圖 8A-2、圖 8B-1、圖 8B-2 來說明包括薄膜電晶體的半導體裝置的製造製程。

在圖 5A 中，作為具有透光性的基板 100，可以使用鋇硼矽酸鹽玻璃、鋁硼矽酸鹽玻璃等玻璃基板。

接著，在基板 100 的整個表面之上形成導電層之後，進行第一微影製程，以形成抗蝕劑掩模，藉由蝕刻掉不需要的部分，而形成佈線及電極(包括閘極電極層 101 的閘極佈線、電容器佈線 108 及第一端子 121)。此時，進行蝕刻以至少使閘極電極層 101 的端部上形成錐形。

最好使用耐熱導電材料形成包括閘極電極層 101 的閘極佈線、電容器佈線 108 以及端子部的第一端子 121，所述耐熱導電材料為：選自鈦(Ti)、鉭(Ta)、鎢(W)、鉬(Mo)、鉻(Cr)、釹(Nd)、釷(Sc)中的元素；以上述元素為成分的合金；組合了上述元素的合金膜；或以上述元素為成分的氮化物。在使用諸如鋁(Al)或銅(Cu)等的低電阻導電材料形成的情況下，因為 Al 單體或 Cu 單體具有低耐熱性、易受腐蝕等問題，所以將該低電阻導電材料與上述耐熱導電材料組合來使用。

接著，在閘極電極層 101 的整個表面之上形成閘極絕緣層 102。藉由濺射法、CVD 法等形成其厚度為 50 nm 至 250 nm 的閘極絕緣層 102。

例如，藉由濺射法並使用氧化矽膜形成厚度為 100 nm 的閘極絕緣層 102。不言而喻，閘極絕緣層 102 不限於這樣的氧化矽膜，而可以使用諸如氧氮化矽膜、氮化矽膜、氧化鋁膜以及氧化鋇膜等的其他絕緣膜的單層結構或層疊結構形成閘極絕緣層 102。

接著，在閘極絕緣層 102 之上形成氧化物半導體膜 (In-Ga-Zn-O 類非單晶膜)。在電漿處理之後不暴露於大氣地形成 In-Ga-Zn-O 類非單晶膜是有效的，因為塵屑、水分不附著到閘極絕緣層與半導體膜的介面。在此，在以下條件下進行成膜：使用直徑為 8 英寸的包含 In、Ga 及 Zn 的氧化物半導體靶材 (In-Ga-Zn-O 類氧化物半導體靶材 ( $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$  [mol 比]))；基板與靶材之間的距離是 170 mm；壓力是 0.4 Pa；直流 (DC) 電源是 0.5 kW；並且在只有氧、只有氬或氧和氬的氛圍下形成。最好使用脈衝式直流 (DC) 電源，因為可以減少塵屑，而且膜厚分佈也變得均勻。In-Ga-Zn-O 類非單晶膜的厚度為 5 nm 至 200 nm。使用 In-Ga-Zn-O 類氧化物半導體靶材並藉由濺射法形成厚度為 50 nm 的 In-Ga-Zn-O 類非單晶膜作為氧化物半導體膜。

在濺射法中，有作為濺射電源使用高頻電源的 RF 濺射法、DC 濺射法，並且還有以脈衝方式施加偏壓的脈衝式 DC 濺射法。RF 濺射法係主要用於絕緣膜的形成，而 DC 濺射法係主要用於金屬膜的形成。

此外，還有可以設置多個材料不同的靶材的多重濺射

裝置。多重濺射裝置既可以在同一處理室中層疊形成不同材料的膜，又可以在同一處理室中使多種材料同時放電而進行成膜。

此外，有利用如下濺射法的濺射裝置：即在處理室內設有磁鐵系統的磁控管濺射法；以及不使用輝光放電而利用使用微波來產生的電漿的 ECR 濺射法。

此外，作為使用濺射法的成膜方法，還有在成膜時使靶材物質與濺射氣體成分產生化學反應而形成它們的化合物薄膜的反應濺射法以及在成膜時對基板也施加電壓的偏壓濺射法。

接著，進行第二微影製程，以形成抗蝕劑掩模，對氧化物半導體膜進行蝕刻。例如，藉由使用混合了磷酸、醋酸以及硝酸的溶液的濕式蝕刻，去除不需要的部分，從而形成氧化物半導體層 133。注意，在此的蝕刻不限於濕式蝕刻，而也可以利用乾式蝕刻。

作為用於乾式蝕刻的蝕刻氣體，最好採用含有氯的氣體（氯類氣體，例如氯（ $\text{Cl}_2$ ）、氯化硼（ $\text{BCl}_3$ ）、氯化矽（ $\text{SiCl}_4$ ）、四氯化碳（ $\text{CCl}_4$ ）等）。

另外，還可以使用含有氟的氣體（氟類氣體，例如四氟化碳（ $\text{CF}_4$ ）、六氟化硫（ $\text{SF}_6$ ）、三氟化氮（ $\text{NF}_3$ ）、三氟甲烷（ $\text{CHF}_3$ ）等）、溴化氫（ $\text{HBr}$ ）、氧（ $\text{O}_2$ ）、或對上述氣體添加了氦（ $\text{He}$ ）或氬（ $\text{Ar}$ ）等的稀有氣體的氣體等。

作為乾式蝕刻法，可以使用平板型 RIE（反應性離子蝕刻）法或 ICP（感應耦合電漿）蝕刻法。適當地調節蝕刻條件

(施加到線圈形電極的電力量、施加到基板側的電極的電力量、基板側的電極溫度等)，以便將膜蝕刻為所想要加工的形狀。

作為用於濕式蝕刻的蝕刻劑，可以使用：將磷酸、醋酸以及硝酸混合的溶液；或氨水-過氧化氫混合液(過氧化氫：氨：水 = 5：2：2)等。此外，還可以使用 ITO07N(關東化學株式會社製造)。

藉由清洗去除濕式蝕刻後的蝕刻劑以及被蝕刻掉的材料。也可以提純包括該被蝕刻掉的材料蝕刻劑的廢液，來重複使用所含的材料。藉由從該蝕刻後的廢液收集包含在氧化物半導體層中的銦等的材料並將其重複使用，可以高效地使用資源且實現低成本化。

根據材料適當地調節蝕刻條件(蝕刻劑、蝕刻時間以及溫度等)，以便可以將材料蝕刻為所想要的形狀。

接著，在氮氛圍下對氧化物半導體層 133 進行加熱處理。

最好以 200℃ 以上的溫度進行加熱處理。例如，在氮氛圍下進行 350℃ 且 1 小時的加熱處理。藉由該氮氛圍下的加熱處理，將氧化物半導體層 133 低電阻化，而將導電率提高。如此而形成被低電阻化的氧化物半導體層 134(參照圖 5B)。氧化物半導體層 134 的導電率最好為從  $1 \times 10^{-1}$  S/cm 到  $1 \times 10^2$  S/cm。另外，也可以在形成源極電極層及汲極電極層之後進行該加熱處理。

接著，藉由濺射法或真空蒸鍍法在氧化物半導體層

134 之上形成由金屬材料所構成的導電膜 132(參照圖 5C)。

另外，作為導電膜 132 的材料，最好使用：選自 Al、Cr、Ta、Ti、Mo、W 中的元素；以上述元素為成分的合金；組合上述元素的合金膜等。

另外，在進行 200℃ 至 600℃ 的熱處理的情況下，最好使導電膜具有耐受該熱處理的耐熱性。因為當使用 Al 單體時有耐熱性低且容易腐蝕等問題，所以組合 Al 與耐熱導電材料而形成導電膜。作為與 Al 組合的耐熱導電材料，使用：選自鈦(Ti)、鉭(Ta)、鎢(W)、鉬(Mo)、鉻(Cr)、釹(Nd)、釷(Sc)中的元素；以上述元素為成分的合金；組合上述元素的合金膜；或者以上述元素為成分的氮化物。

作為導電膜 132，最好使用作為高氧親和性的金屬的鈦膜。另外，導電膜 132 可以採用兩層結構，而可以在鋁膜之上層疊鈦膜。另外，導電膜 132 也可以採用三層結構，即在 Ti 膜之上層疊包含 Nd 的鋁(Al-Nd)，並且在其之上形成 Ti 膜。導電膜 132 也可以採用包含矽的鋁膜的單層結構。

接著，進行第三微影製程，形成抗蝕劑掩模，藉由蝕刻掉不需要的部分，從而形成源極電極層或汲極電極層 105a、105b 及第二端子 122(參照圖 5D)。作為此時的蝕刻方法，使用濕式蝕刻或乾式蝕刻。例如，在使用鋁膜或鋁合金膜作為導電膜 132 的情況下，可以進行使用將磷酸、



醋酸以及硝酸混合的溶液的濕式蝕刻。另外，也可以藉由使用氨水-過氧化氫混合液(過氧化氫：氨：水 = 5：2：2)的濕式蝕刻，對導電膜 132 進行蝕刻，以形成源極電極層或汲極電極層 105a、105b。在該蝕刻製程中，氧化物半導體層 134 的露出區域也被部分地蝕刻而成爲半導體層 135。因此，源極電極層或汲極電極層 105a、105b 之間的半導體層 135 成爲膜厚度薄的區域。在圖 5D 中，因爲藉由乾式蝕刻而對源極電極層或汲極電極層 105a、105b、半導體層 135 一同進行蝕刻，所以源極電極層或汲極電極層 105a、105b 的端部與半導體層 135 的端部對準，以成爲連續的結構。

另外，在該第三微影製程中，使與源極電極層或汲極電極層 105a、105b 相同的材料的第二端子 122 殘留在端子部中。另外，第二端子 122 與源極電極佈線(包括源極電極層或汲極電極層 105a、105b 的源極電極佈線)電連接。

另外，由於藉由使用利用多色調掩模所形成之具有多個(典型上爲兩個)厚度的區域的抗蝕劑掩模，可以減少抗蝕劑掩模的數目，從而可以實現製程的簡化以及低成本化。

在此，也可以對作爲氧化物半導體層的半導體層 135 以及源極電極層或汲極電極層 105a、105b 進行加熱處理。當作爲源極電極層或汲極電極層 105a、105b 使用高氧親和性的金屬時，藉由該加熱處理氧原子而從氧化物半導

體層移動到源極電極層或汲極電極層 105a、105b，從而可以使接觸於源極電極層或汲極電極層 105a、105b 的區域為低電阻區域。該形成在源極電極層或汲極電極層 105a、105b 與半導體層 135 之間的低電阻區域也可以是具有介面的膜形狀。

接著，形成覆蓋閘極絕緣層 102、氧化物半導體層 135、源極電極層或汲極電極層 105a、105b 的保護絕緣層 107。保護絕緣層 107 使用藉由濺射法所形成的氧化矽膜。藉由設置在源極電極層、汲極電極層 105a、105b 之間的氧化物半導體層 135 的露出區域與作為保護絕緣層 107 的氧化矽膜接觸，接觸於保護絕緣層 107 的氧化物半導體層 135 的區域高電阻化(導電率降低)，以便可以形成具有被高電阻化的通道形成區的半導體層 103(參照圖 6A)。

藉由上述製程，可以製造薄膜電晶體 170。

在形成薄膜電晶體 170 之後，可以進行加熱處理。加熱處理在氧氛圍下或氮氛圍下以 300℃ 以上的溫度進行，即可。藉由該加熱處理，可以減少薄膜電晶體的電特性的變動。

接著，進行第四微影製程，以形成抗蝕劑掩模，藉由對保護絕緣層 107 以及閘極絕緣層 102 的蝕刻形成到達源極電極層或汲極電極層 105b 的接觸孔 125。另外，藉由在此的蝕刻還形成到達第二端子 122 的接觸孔 127 以及到達第一端子 121 的接觸孔 126。圖 6B 示出該步驟的剖面圖。

接著，在去除抗蝕劑掩模之後形成透明導電膜。作為透明導電膜的材料，藉由濺射法或真空蒸鍍法等而形成氧化銦 ( $\text{In}_2\text{O}_3$ )、氧化銦氧化錫合金 ( $\text{In}_2\text{O}_3\text{-SnO}_2$ ，被縮寫為 ITO) 等。使用鹽酸類的溶液對這些材料進行蝕刻處理。然而，由於對 ITO 的蝕刻特別容易產生殘渣，因此也可以使用氧化銦氧化鋅合金 ( $\text{In}_2\text{O}_3\text{-ZnO}$ )，以便改善蝕刻加工性。

接著，進行第五微影製程，以形成抗蝕劑掩模，藉由蝕刻掉不需要的部分，以形成像素電極層 110。

此外，在該第五微影製程中，以電容部中的閘極絕緣層 102 及保護絕緣層 107 為電介質並使用電容器佈線 108 和像素電極層 110 以形成儲存電容器 (storage capacitor)。

另外，在該第五微影製程中，使用抗蝕劑掩模覆蓋第一端子 121 及第二端子 122 並使形成在端子部中的透明導電膜 128、129 殘留。透明導電膜 128、129 成為用來與 FPC 連接的電極或佈線。形成在第一端子 121 之上的透明導電膜 128 成為用作為閘極佈線的輸入端子之用來連接的端子電極。形成在第二端子 122 之上的透明導電膜 129 是用作為源極電極佈線的輸入端子之用來連接的端子電極。

接著，去除抗蝕劑掩模，圖 6C 示出該步驟的剖面圖。另外，該步驟的平面圖相當於圖 7。

此外，圖 8A-1 和圖 8A-2 分別示出該步驟的閘極佈線端子部的剖面圖及平面圖。圖 8A-1 相當於沿著圖 8A-2 中的線 E1-E2 的剖面圖。在圖 8A-1 中，形成在保護絕緣膜 154 上的透明導電膜 155 是用作為輸入端子之用來連接的

端子電極。另外，在圖 8A-1 中，在端子部中，使用與閘極佈線相同的材料所形成的第一端子 151 和使用與源極電極佈線相同的材料所形成的連接電極層 153 隔著閘極絕緣層 152 互相重疊，並以透明導電膜 155 來實現導通。另外，圖 6C 所示的透明導電膜 128 與第一端子 121 接觸的部分對應於圖 8A-1 的透明導電膜 155 與第一端子 151 接觸的部分。

另外，圖 8B-1 及圖 8B-2 分別示出與圖 6C 所示的源極電極佈線端子部不同的源極電極佈線端子部的剖面圖及平面圖。此外，圖 8B-1 相當於沿著圖 8B-2 中的線 F1-F2 的剖面圖。在圖 8B-1 中，形成在保護絕緣膜 154 之上的透明導電膜 155 是用作為輸入端子之用來連接的端子電極。另外，在圖 8B-1 中，在端子部中，使用與閘極佈線相同的材料所形成的電極層 156 隔著閘極絕緣層 152 重疊於與源極電極佈線電連接的第二端子 150 的下方。電極層 156 不與第二端子 150 電連接，藉由將電極層 156 設定為與第二端子 150 不同的電位，例如浮置電位、GND 或 0 V，可以形成用於對雜波的措施的電容或用於對靜電的措施的電容。此外，第二端子 150 隔著保護絕緣膜 154 與透明導電膜 155 電連接。

根據像素密度設置多個閘極佈線、多個源極電極佈線及多個電容器佈線。此外，在端子部排列地配置多個具有與閘極佈線相同的電位的第一端子、多個具有與源極電極佈線相同的電位的第二端子、多個具有與電容器佈線相同

的電位的第三端子等。各端子的數量可以是任意的，實施者適當地決定各端子的數量即可。

像這樣，藉由五次的微影製程，使用五個光罩，可以完成包括底部閘型之交錯結構的薄膜電晶體 170 的像素薄膜電晶體部、儲存電容器。而且，藉由對應於每個像素將該像素薄膜電晶體部、儲存電容器配置成矩陣狀而構成像素部，可以將其用作為用來製造主動矩陣型顯示裝置的其中之一基板。在本說明書中，為方便起見將這種基板稱為主動矩陣基板。

當製造主動矩陣型液晶顯示裝置時，在主動矩陣基板和設置有對置電極的對置基板之間設置液晶層，以固定主動矩陣基板和對置基板。另外，在主動矩陣基板之上設置與設置在對置基板上的對置電極電連接的共同電極，並且在端子部中設置與共同電極電連接的第四端子。該第四端子是用來將共同電極設定為固定電位，例如 GND、0 V 等的端子。

此外，也可以不設置電容器佈線，而隔著保護絕緣膜及閘極絕緣層重疊像素電極與相鄰的像素的閘極佈線來形成儲存電容器。

在主動矩陣型液晶顯示裝置中，藉由驅動配置成矩陣狀的像素電極，在畫面上形成顯示圖案。詳細地說，藉由在被選擇到的像素電極和對應於該像素電極的對置電極之間施加電壓，進行配置在像素電極和對置電極之間的液晶層的光學調變，該光學調變被觀察者識別為顯示圖案。

當液晶顯示裝置顯示移動影像時，由於液晶分子本身的響應時間慢，所以有產生後像或移動影像的模糊的問題。有一種被稱為黑色插入的驅動技術，在該驅動技術中為了改善液晶顯示裝置的移動影像特性，每隔一框地進行整個畫面的黑顯示。

此外，還有被稱為倍速驅動的驅動技術，其中，藉由將垂直同步頻率設定為平常的 1.5 倍以上，最好設定為平常的 2 倍以上來改善移動影像特性。

另外，還有如下驅動技術：為了改善液晶顯示裝置的移動影像特性，使用多個 LED(發光二極體)光源或多個 EL 光源等作為背光燈來構成面光源，並使構成面光源的各光源獨立地在一個框期間內進行間歇點亮驅動。作為面光源，可以使用三種以上的 LED 或白色發光的 LED。由於可以獨立地控制多個 LED，因此也可以按照液晶層的光學調變的切換時序使 LED 的發光時序同步。因為在該驅動技術中可以部分地關斷 LED，所以尤其是在進行一個畫面中的黑色顯示區所占的比率高的影像顯示的情況下，可以得到耗電量減少的效果。

藉由組合這些驅動技術，與現有的液晶顯示裝置相比，可以進一步改善液晶顯示裝置的移動影像特性等的顯示特性。

由於在本說明書所揭示之 n 通道電晶體中將氧化物半導體膜用於通道形成區並具有良好的移動影像特性，因此可以組合這些驅動技術。

此外，當製造發光顯示裝置時，因為將有機發光元件的其中一個電極(也被稱為陰極)設定為低電源電位，例如 GND、0 V 等，所以在端子部中設置用來將陰極設定為低電源電位，例如 GND、0 V 等的第四端子。此外，當製造發光顯示裝置時，除了源極電極佈線及閘極佈線之外還設置電源供給線。由此，在端子部中設置與電源供給線電連接的第五端子。

藉由利用使用氧化物半導體的薄膜電晶體來形成，可以降低製造成本。

因為通道形成區的半導體層為高電阻區域，所以薄膜電晶體的電特性穩定化，而可以防止截止電流的增加等。因此，可以製造包括電特性良好且可靠性高的薄膜電晶體的半導體裝置。

本實施例模式可以與其他的實施例模式所記載的結構適當地組合而實施。

#### [實施例模式 4]

以下說明在作為半導體裝置的一例的顯示裝置中在同一基板之上至少製造驅動電路的一部分和配置於像素部的薄膜電晶體的例子。

配置於像素部的薄膜電晶體根據實施例模式 1 至實施例模式 3 形成。此外，因為實施例模式 1 至實施例模式 3 所示的薄膜電晶體是 n 通道 TFT，所以將驅動電路中可以由 n 通道 TFT 所構成的驅動電路的一部分與像素部的薄膜

電晶體形成在同一基板之上。

圖 14A 示出半導體裝置的一例的主動矩陣型液晶顯示裝置的方塊圖的一例。圖 14A 所示的顯示裝置在基板 5300 之上包括：具有多個具備顯示元件的像素的像素部 5301；選擇各像素的掃描線驅動電路 5302；控制對被選擇到的像素的視頻信號輸入的信號線驅動電路 5303。

另外，實施例模式 1 至實施例模式 3 所示的薄膜電晶體是 n 通道 TFT，使用圖 15 說明由 n 通道 TFT 所構成的信號線驅動電路。

圖 15 中所示的信號線驅動電路包括驅動器 IC 5601、開關組 5602\_1 至 5602\_M、第一佈線 5611、第二佈線 5612、第三佈線 5613 以及佈線 5621\_1 至 5621\_M。開關組 5602\_1 至 5602\_M 分別具有第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 以及第三薄膜電晶體 5603c。

驅動器 IC5601 與第一佈線 5611、第二佈線 5612、第三佈線 5613 及佈線 5621\_1 至 5621\_M 連接。而且，開關組 5602\_1 至 5602\_M 分別與第一佈線 5611、第二佈線 5612、第三佈線 5613 及分別與開關組 5602\_1 至 5602\_M 的對應的佈線 5621\_1 至 5621\_M 相連接。而且，佈線 5621\_1 至 5621\_M 分別藉由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 而與三個信號線相連接。例如，第 J 行的佈線 5621\_J(佈線 5621\_1 至佈線 5621\_M 中的任一個)藉由開關組 5602\_J 所具有的第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電



晶體 5603c 而與信號線  $S_{j-1}$ 、信號線  $S_j$ 、信號線  $S_{j+1}$  相連接。

另外，對第一佈線 5611、第二佈線 5612、第三佈線 5613 分別輸入信號。

另外，驅動器 IC 5601 最好被形成在單晶基板之上。另外，開關組 5602\_1 至 5602\_M 最好被形成在與像素部同一基板之上。因此，驅動器 IC 5601 和開關組 5602\_1 至 5602\_M 最好藉由 FPC 等來予以連接。

接著，參照圖 16 的時序圖說明圖 15 所示的信號線驅動電路的操作。另外，圖 16 的時序圖示出選擇第  $i$  列掃描線  $G_i$  時的時序圖。另外，第  $i$  列掃描線  $G_i$  的選擇期間被分割為第一子選擇期間  $T_1$ 、第二子選擇期間  $T_2$  及第三子選擇期間  $T_3$ 。而且，圖 15 的信號線驅動電路在其他列的掃描線被選擇到的情況下也進行與圖 16 相同的操作。

另外，圖 16 的時序圖示出第  $J$  行的佈線 5621\_J 藉由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 而與信號線  $S_{j-1}$ 、信號線  $S_j$ 、信號線  $S_{j+1}$  相連接的情況。

另外，圖 16 的時序圖示出第  $i$  列掃描線  $G_i$  被選擇到的時序、第一薄膜電晶體 5603a 的導通/截止的時序 5703a、第二薄膜電晶體 5603b 的導通/截止的時序 5703b、第三薄膜電晶體 5603c 的導通/截止的時序 5703c 及輸入到第  $J$  行佈線 5621\_J 的信號 5721\_J。

另外，在第一子選擇期間  $T_1$ 、第二子選擇期間  $T_2$  及

第三子選擇期間  $T_3$  中，分別對佈線 5621\_1 至佈線 5621\_M 輸入不同的視頻信號。例如，在第一個子選擇期間  $T_1$  中輸入到佈線 5621\_J 的視頻信號輸入到信號線  $S_{j-1}$ ，在第二子選擇期間  $T_2$  中輸入到佈線 5621\_J 的視頻信號輸入到信號線  $S_j$ ，在第三子選擇期間  $T_3$  中輸入到佈線 5621\_J 的視頻信號輸入到信號線  $S_{j+1}$ 。另外，將在第一個子選擇期間  $T_1$ 、第二子選擇期間  $T_2$  及第三子選擇期間  $T_3$  中輸入到佈線 5621\_J 的視頻信號依次分別記作爲  $Data_{j-1}$ 、 $Data_j$ 、 $Data_{j+1}$ 。

如圖 16 所示，在第一個子選擇期間  $T_1$  中，第一薄膜電晶體 5603a 被導通，第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 被截止。此時，輸入到佈線 5621\_J 的  $Data_{j-1}$  藉由第一薄膜電晶體 5603a 而被輸入到信號線  $S_{j-1}$ 。在第二子選擇期間  $T_2$  中，第二薄膜電晶體 5603b 被導通，第一薄膜電晶體 5603a 及第三薄膜電晶體 5603c 被截止。此時，輸入到佈線 5621\_J 的  $Data_j$  藉由第二薄膜電晶體 5603b 而被輸入到信號線  $S_j$ 。在第三子選擇期間  $T_3$  中，第三薄膜電晶體 5603c 被導通，第一薄膜電晶體 5603a 及第二薄膜電晶體 5603b 被截止。此時，輸入到佈線 5621\_J 的  $Data_{j+1}$  藉由第三薄膜電晶體 5603c 而被輸入到信號線  $S_{j+1}$ 。

據此，圖 15 的信號線驅動電路藉由將一個閘極選擇期間分割爲三個部分，可以在一個閘極選擇期間中從一個佈線 5621 將視頻信號輸入到三個信號線。因此，圖 15 的

信號線驅動電路可以將形成有驅動器 IC 5601 的基板和形成有像素部的基板的連接數量設定為約信號線數量的  $1/3$ 。由於連接數量變為約  $1/3$ ，故可以提高圖 15 的信號線驅動電路的可靠性、良率等。

另外，只要能夠如圖 15 所示將一個閘極選擇期間分割為多個子選擇期間並在多個子選擇期間的每一個中從某一個佈線向多個信號線分別輸入視頻信號即可，對於薄膜電晶體的配置、數量及驅動方法等沒有限制。

例如，當在三個以上的子選擇期間的每一個中分別從一個佈線將視頻信號分別輸入到三個以上的信號線時，追加薄膜電晶體及用來控制薄膜電晶體的佈線即可。但是，如果將一個閘極選擇期間分割為四個以上的子選擇期間，則每個子選擇期間變短。因此，最好將一個閘極選擇期間分割為兩個或三個子選擇期間。

作為另一例，也可以如圖 17 的時序圖所示，將一個選擇期間分割為預充電期間  $T_p$ 、第一子選擇期間  $T_1$ 、第二子選擇期間  $T_2$ 、第三子選擇期間  $T_3$ 。另外，圖 17 的時序圖示出第  $i$  列掃描線  $G_i$  被選擇到的時序、第一薄膜電晶體 5603a 的導通/截止的時序 5803a、第二薄膜電晶體 5603b 的導通/截止的時序 5803b、第三薄膜電晶體 5603c 的導通/截止的時序 5803c 以及輸入到第  $J$  行佈線 5621<sub>J</sub> 的信號 5821<sub>J</sub>。如圖 17 所示，在預充電期間  $T_p$  中，第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 被導通。此時，輸入到佈線 5621<sub>J</sub> 的預充電

電壓  $V_p$  藉由第一薄膜電晶體 5603a、第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 而分別被輸入到信號線  $S_{j-1}$ 、信號線  $S_j$ 、信號線  $S_{j+1}$ 。在第二子選擇期間  $T_2$  中，第一薄膜電晶體 5603a 被導通，第二薄膜電晶體 5603b 及第三薄膜電晶體 5603c 被截止。此時，輸入到佈線 5621\_J 的  $Data_{j-1}$  藉由第一薄膜電晶體 5603a 而被輸入到信號線  $S_{j-1}$ 。在第三子選擇期間  $T_3$  中，第二薄膜電晶體 5603b 被導通，第一薄膜電晶體 5603a 及第三薄膜電晶體 5603c 被截止。此時，輸入到佈線 5621\_J 的  $Data_j$  藉由第二薄膜電晶體 5603b 而被輸入到信號線  $S_j$ 。在第四子選擇期間  $T_4$  中，第三薄膜電晶體 5603c 被導通，第一薄膜電晶體 5603a 及第二薄膜電晶體 5603b 被截止。此時，輸入到佈線 5621\_J 的  $Data_{j+1}$  藉由第三薄膜電晶體 5603c 而被輸入到信號線  $S_{j+1}$ 。

據此，應用圖 17 的時序圖的圖 15 的信號線驅動電路藉由在子選擇期間之前先設置預充電選擇期間，可以對信號線進行預充電，從而可以高速地進行對像素的視頻信號的寫入。另外，在圖 17 中，對與圖 16 相同的部分使用共通的符號表示，省略對於同一部分或具有相同的功能的部分的詳細說明。

此外，說明掃描線驅動電路的構成。掃描線驅動電路包括移位暫存器、緩衝器。此外，根據情況，還可以包括位準偏移器。在掃描線驅動電路中，藉由對移位暫存器輸入時鐘信號 (CLK) 及起始脈衝信號 (SP)，以產生選擇信號

。所產生的選擇信號在緩衝器中被緩衝放大，並被供給到對應的掃描線。掃描線與一行的像素的電晶體的閘極電極相連接。而且，由於必須將一行的像素的電晶體同時導通，因此使用能夠供應大電流的緩衝器。

使用圖 18 和圖 19 來說明用於掃描線驅動電路的一部分的移位暫存器的一個模式。

圖 18 示出移位暫存器的電路結構。圖 18 所示的移位暫存器係由正反器 5701\_1 至 5701\_n 等多個正反器所構成。此外，輸入第一時鐘信號、第二時鐘信號、起始脈衝信號、重設信號來進行操作。

說明圖 18 的移位暫存器的連接關係。在圖 18 所示的移位暫存器中，至於第 i 級正反器 5701\_i (正反器 5701\_1 至 5701\_n 中的任一個)，圖 19 所示的第一佈線 5501 被連接到第七佈線 5717\_{i-1}，圖 19 所示的第二佈線 5502 被連接到第七佈線 5717\_{i+1}，圖 19 所示的第三佈線 5503 被連接到第七佈線 5717\_i，圖 19 所示的第六佈線 5506 被連接到第五佈線 5715。

此外，在奇數級的正反器中，圖 19 所示的第四佈線 5504 被連接到第二佈線 5712，在偶數級的正反器中，圖 19 所示的第四佈線 5504 被連接到第三佈線 5713，並且圖 19 所示的第五佈線 5505 被連接到第四佈線 5714。

但是，圖 19 所示之第一級正反器 5701\_1 的第一佈線 5501 被連接到第一佈線 5711，而圖 19 所示之第 n 級正反器 5701\_n 的第二佈線 5502 被連接到第六佈線 5716。

另外，第一佈線 5711、第二佈線 5712、第三佈線 5713、第六佈線 5716 也可以分別被稱為第一信號線、第二信號線、第三信號線、第四信號線。另外，第四佈線 5714、第五佈線 5715 也可以分別被稱為第一電源線、第二電源線。

接著，使用圖 19 示出圖 18 所示的正反器的詳細結構。圖 19 所示的正反器包括第一薄膜電晶體 5571、第二薄膜電晶體 5572、第三薄膜電晶體 5573、第四薄膜電晶體 5574、第五薄膜電晶體 5575、第六薄膜電晶體 5576、第七薄膜電晶體 5577 以及第八薄膜電晶體 5578。另外，第一薄膜電晶體 5571、第二薄膜電晶體 5572、第三薄膜電晶體 5573、第四薄膜電晶體 5574、第五薄膜電晶體 5575、第六薄膜電晶體 5576、第七薄膜電晶體 5577 以及第八薄膜電晶體 5578 是 n 通道電晶體，當閘極-源極電壓 ( $V_{gs}$ ) 高於臨界電壓 ( $V_{th}$ ) 時呈導通狀態。

接著，下面示出圖 18 所示的正反器的連接結構。

第一薄膜電晶體 5571 的第一電極(源極電極或汲極電極的其中一者)與第四佈線 5504 相連接，第一薄膜電晶體 5571 的第二電極(源極電極或汲極電極的另一者)與第三佈線 5503 相連接。

第二薄膜電晶體 5572 的第一電極與第六佈線 5506 相連接，第二薄膜電晶體 5572 的第二電極與第三佈線 5503 相連接。

第三薄膜電晶體 5573 的第一電極與第五佈線 5505 相

連接，第三薄膜電晶體 5573 的第二電極與第二薄膜電晶體 5572 的閘極電極相連接，第三薄膜電晶體 5573 的閘極電極與第五佈線 5505 相連接。

第四薄膜電晶體 5574 的第一電極與第六佈線 5506 相連接，第四薄膜電晶體 5574 的第二電極與第二薄膜電晶體 5572 的閘極電極相連接，第四薄膜電晶體 5574 的閘極電極與第一薄膜電晶體 5571 的閘極電極相連接。

第五薄膜電晶體 5575 的第一電極與第五佈線 5505 相連接，第五薄膜電晶體 5575 的第二電極與第一薄膜電晶體 5571 的閘極電極相連接，第五薄膜電晶體 5575 的閘極電極與第一佈線 5501 相連接。

第六薄膜電晶體 5576 的第一電極與第六佈線 5506 相連接，第六薄膜電晶體 5576 的第二電極與第一薄膜電晶體 5571 的閘極電極相連接，第六薄膜電晶體 5576 的閘極電極與第二薄膜電晶體 5572 的閘極電極相連接。

第七薄膜電晶體 5577 的第一電極與第六佈線 5506 相連接，第七薄膜電晶體 5577 的第二電極與第一薄膜電晶體 5571 的閘極電極相連接，第七薄膜電晶體 5577 的閘極電極與第二佈線 5502 相連接。第八薄膜電晶體 5578 的第一電極與第六佈線 5506 相連接，第八薄膜電晶體 5578 的第二電極與第二薄膜電晶體 5572 的閘極電極相連接，第八薄膜電晶體 5578 的閘極電極與第一佈線 5501 相連接。

另外，將第一薄膜電晶體 5571 的閘極電極、第四薄膜電晶體 5574 的閘極電極、第五薄膜電晶體 5575 的第二

電極、第六薄膜電晶體 5576 的第二電極以及第七薄膜電晶體 5577 的第二電極的連接處記作為節點 5543。另外，將第二薄膜電晶體 5572 的閘極電極、第三薄膜電晶體 5573 的第二電極、第四薄膜電晶體 5574 的第二電極、第六薄膜電晶體 5576 的閘極電極以及第八薄膜電晶體 5578 的第二電極的連接處記作為節點 5544。

另外，第一佈線 5501、第二佈線 5502、第三佈線 5503 以及第四佈線 5504 也可以分別被稱為第一信號線、第二信號線、第三信號線、第四信號線。另外，第五佈線 5505 也可以被稱為第一電源線，第六佈線 5506 也可以被稱為第二電源線。

此外，也可以僅使用實施例模式 1 至實施例模式 3 所示的 n 通道 TFT 來製造信號線驅動電路及掃描線驅動電路。因為實施例模式 1 至實施例模式 3 所示的 n 通道 TFT 的電晶體遷移率大，所以可以提高驅動電路的驅動頻率。另外，因為實施例模式 1 至實施例模式 3 所示的 n 通道 TFT 的寄生電容降低，因此頻率特性(也被稱為 f 特性)高。例如，由於使用實施例模式 1 至實施例模式 3 所示的 n 通道 TFT 的掃描線驅動電路可以進行高速操作，因此可以實現框頻率的提高或黑色影像的插入等。

另外，藉由增大掃描線驅動電路的電晶體的通道寬度或配置多個掃描線驅動電路等，可以實現更高的框頻率。在配置多個掃描線驅動電路的情況下，藉由將用來驅動偶數列的掃描線的掃描線驅動電路配置在其中一側，將用來



驅動奇數列的掃描線的掃描線驅動電路配置在其相反側，可以實現框頻率的提高。此外，如果藉由多個掃描線驅動電路對同一個掃描線輸出信號，有利於顯示裝置的大型化。

此外，在製造作為半導體裝置的一例的主動矩陣型發光顯示裝置的情況下，因為至少在一個像素中配置多個薄膜電晶體，因此最好配置多個掃描線驅動電路。圖 14B 示出主動矩陣型發光顯示裝置的方塊圖的一例。

圖 14B 所示的發光顯示裝置在基板 5400 之上包括：具有多個具備顯示元件的像素的像素部 5401；選擇各像素的第一掃描線驅動電路 5402 及第二掃描線驅動電路 5404；控制對被選擇到的像素的視頻信號輸入的信號線驅動電路 5403。

在輸入到圖 14B 所示的發光顯示裝置的像素的視頻信號為數位方式的情況下，藉由切換電晶體的導通和截止，像素呈現發光或非發光的狀態。因此，可以採用面積灰度法或時間灰度法來進行灰度的顯示。面積灰度法是藉由將一個像素分割為多個子像素並根據視頻信號獨立地驅動各子像素來進行灰度顯示的驅動方法。此外，時間灰度法是藉由控制像素發光的時間來進行灰度顯示的驅動方法。

因為發光元件的反應速度比液晶元件等快，所以比液晶元件更適合時間灰度法。明確而言，在採用時間灰度法進行顯示的情況下，將一框期間分割為多個子框期間。然後，根據視頻信號，在各子框期間中使像素的發光元件呈

發光或非發光的狀態。藉由分割為多個子框期間，可以藉由視頻信號控制在一框期間中像素實際上發光的時間的總長度，可以進行灰度顯示。

另外，圖 14B 所示的發光顯示裝置示出如下例子：即當在一個像素中配置兩個切換 TFT 時，使用第一掃描線驅動電路 5402 來產生輸入到其中一個切換 TFT 的作為閘極佈線的第一掃描線的信號，使用第二掃描線驅動電路 5404 來產生輸入到另一個切換 TFT 的作為閘極佈線的第二掃描線的信號，但是，也可以使用一個掃描線驅動電路來產生輸入到第一掃描線的信號和輸入到第二掃描線的信號。此外，例如也可以根據一個像素所具有的切換 TFT 的數量在各像素中設置多個用來控制切換元件的操作的掃描線。在此情況下，既可以使用一個掃描線驅動電路來產生輸入到多個掃描線的所有信號，又可以使用多個掃描線驅動電路來產生輸入到多個掃描線的信號。

此外，在發光顯示裝置中，也可以將驅動電路中能夠由 n 通道 TFT 所構成的驅動電路的一部分形成在與像素部的薄膜電晶體同一基板之上。另外，也可以僅使用實施例模式 1 至實施例模式 3 所示的 n 通道 TFT 來製造信號線驅動電路及掃描線驅動電路。

此外，上述驅動電路並不侷限於用於液晶顯示裝置及發光顯示裝置，還可以用於利用與切換元件電連接的元件來驅動電子墨水的電子紙。電子紙也被稱為電泳顯示裝置（電泳顯示器），具有如下優點：與紙相同的易讀性、比其

他顯示裝置低的耗電量、可以形成爲輕薄的形狀。

電泳顯示器可以考慮各種形態，在溶劑或溶質中分散有多個包含具有正電荷的第一粒子和具有負電荷的第二粒子的多個微膠囊，藉由對微膠囊施加電場，使微膠囊中的粒子各自向相反的方向移動，從而僅顯示集中在一側的粒子的顏色。另外，第一粒子或第二粒子包含染料，在沒有電場時不移動。此外，第一粒子和第二粒子的顏色不同(包括無色)。

如上所述，電泳顯示器是利用高介電常數的物質移動到高電場區域之所謂的介電泳效應的顯示器。電泳顯示器不需要液晶顯示裝置所需的偏光板。

上述在溶劑中分散微膠囊而得到的材料被稱作電子墨水，該電子墨水可以被印刷到玻璃、塑膠、布、紙等的表面上。另外，還可以藉由使用彩色濾光片或具有色素的粒子來進行彩色顯示。

此外，藉由在主動矩陣基板之上以夾在兩個電極之間的方式適當地設置多個上述微膠囊，以完成主動矩陣型顯示裝置，並且對微膠囊施加電場以便進行顯示。例如，可以使用利用實施例模式 1 至實施例模式 3 的薄膜電晶體所獲得到的主動矩陣基板。

此外，作爲微膠囊中的第一粒子及第二粒子採用選自導電材料、絕緣材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電致變色材料、磁泳材料的其中一種或它們的複合材料即可。

藉由上述製程，可以製造作為半導體裝置的可靠性高的顯示裝置。

另外，本實施例模式可以與其他實施例模式所示的構成適當地組合而實施。

#### [實施例模式 5]

藉由製造薄膜電晶體並將該薄膜電晶體用於像素部及驅動電路，可以製造具有顯示功能的半導體裝置(也被稱為顯示裝置)。此外，可以使用薄膜電晶體在與像素部同一基板之上一體地形成驅動電路的一部分或整體，而形成系統型面板(system-on-panel)。

顯示裝置包括顯示元件。作為顯示元件，可以使用液晶元件(也稱為液晶顯示元件)、發光元件(也稱為發光顯示元件)。在發光元件的範疇內包括利用電流或電壓控制亮度的元件，明確而言，包括無機電致發光(EL)元件、有機EL元件等。此外，也可以使用電子墨水等之其對比度因電效應而變化的顯示媒體。

此外，顯示裝置包括密封有顯示元件的面板和在該面板中安裝有包括控制器的IC等的模組。再者，相當於製造該顯示裝置的過程中的顯示元件完成之前的一個模式的元件基板在多個各像素中分別具備用來將電流供給到顯示元件的單元。明確而言，元件基板既可以處於只形成有顯示元件的像素電極的狀態，又可以處於形成成為像素電極的導電膜之後且藉由蝕刻以形成像素電極之前的狀態，可

以是任意的狀態。

注意，本說明書中的顯示裝置是指影像顯示裝置、顯示裝置或光源(包括照明裝置)。另外，顯示裝置還包括：安裝有連接器，諸如 FPC(可撓性印刷電路)、TAB(捲帶自動接合)帶或 TCP(載帶封裝)的模組；在 TAB 帶或 TCP 的端部上設置有印刷線路板的模組；藉由 COG(玻璃上晶片)方式將 IC(積體電路)直接安裝到顯示元件上的模組。

參照圖 10A-1、圖 10A-2 以及圖 10B 來說明相當於半導體裝置的一個實施例的液晶顯示面板的外觀及剖面。圖 10A-1、圖 10A-2 是一種面板的平面圖，其中，利用密封劑 4005 將包括形成在第一基板 4001 之上的實施例模式 3 所示的氧化物半導體層的可靠性高的薄膜電晶體 4010、4011 及液晶元件 4013 密封在第一基板 4001 和第二基板 4006 之間。圖 10B 相當於沿著圖 10A-1、圖 10A-2 的 M-N 的剖面圖。

以圍繞設置在第一基板 4001 之上的像素部 4002 和掃描線驅動電路 4004 的方式而設置有密封劑 4005。此外，在像素部 4002 和掃描線驅動電路 4004 上設置有第二基板 4006。因此，像素部 4002 和掃描線驅動電路 4004 與液晶層 4008 一起被第一基板 4001、密封劑 4005 和第二基板 4006 所密封。此外，在第一基板 4001 之上的與被密封劑 4005 所圍繞的區域不同的區域中安裝有信號線驅動電路 4003，該信號線驅動電路 4003 使用單晶半導體膜或多晶半導體膜形成在另行準備的基板之上。

注意，對於另行形成的驅動電路的連接方法沒有特別的  
限制，而可以採用 COG 方法、打線接合方法或 TAB 方  
法等。圖 10A-1 是藉由 COG 方法來安裝信號線驅動電路  
4003 的例子，而圖 10A-2 是藉由 TAB 方法來安裝信號線  
驅動電路 4003 的例子。

此外，設置在第一基板 4001 之上的像素部 4002 和掃  
描線驅動電路 4004 包括多個薄膜電晶體。在圖 10B 中例  
示像素部 4002 所包括的薄膜電晶體 4010 和掃描線驅動電  
路 4004 所包括的薄膜電晶體 4011。在薄膜電晶體 4010、  
4011 之上設置有絕緣層 4020、4021。

可以將實施例模式 3 所示的包括氧化物半導體層的可  
靠性高的薄膜電晶體用於薄膜電晶體 4010、4011。此外，  
也可以使用實施例模式 1 或實施例模式 2 所示的薄膜電晶  
體。在本實施例模式中，薄膜電晶體 4010、4011 是 n 通  
道薄膜電晶體。

此外，液晶元件 4013 所具有的像素電極層 4030 與薄  
膜電晶體 4010 電連接。而且，液晶元件 4013 的對置電極  
層 4031 係形成在第二基板 4006 之上。像素電極層 4030、  
對置電極層 4031 和液晶層 4008 重疊的部分相當於液晶元  
件 4013。注意，像素電極層 4030、對置電極層 4031 分別  
設置有用作為配向膜的絕緣層 4032、4033，並隔著絕緣層  
4032、4033 而夾有液晶層 4008。

另外，作為第一基板 4001、第二基板 4006，可以使  
用玻璃、金屬(典型上是不鏽鋼)、陶瓷、塑膠。作為塑膠

，可以使用玻璃纖維強化塑膠(FRP)板、聚氟乙烯(PVF)薄膜、聚酯薄膜或丙烯酸樹脂薄膜。此外，還可以使用具有將鋁箔夾在PVF薄膜或聚酯薄膜之間的結構的薄片。

此外，附圖標記 4035 表示藉由對絕緣膜選擇性地進行蝕刻而獲得的柱狀間隔物，並且它是為控制像素電極層 4030 和對置電極層 4031 之間的距離(盒間隙(cell gap))而設置的。另外，還可以使用球狀間隔物。另外，對置電極層 4031 係電連接到設置在與薄膜電晶體 4010 同一基板之上的共用電位線。可以使用共用連接部並藉由配置在一對基板之間的導電粒子來電連接對置電極層 4031 和共用電位線。此外，將導電粒子包含在密封劑 4005 中。

另外，還可以使用不使用配向膜之呈現藍相的液晶。藍相是液晶相的一種，是指當使膽甾相液晶的溫度上升時即將從膽甾相轉變到均質相之前出現的相。由於藍相只出現在較窄的溫度範圍內，所以為了改善溫度範圍而將混合有 5 wt% 以上的手性試劑的液晶組成物用於液晶層 4008。由於包含呈現藍相的液晶和手性試劑的液晶組成物的反應速度短，即為 1 msec 以下，並且其具有光學各向同性，所以不需要配向處理，從而視角依賴性低。

另外，除了可以應用於透射型液晶顯示裝置之外，還可以應用於反射型液晶顯示裝置或半透射型液晶顯示裝置。

另外，雖然示出在液晶顯示裝置中在基板的外側(可見側)設置偏光板，並在內側依次設置著色層、用於顯示

元件的電極層的例子，但是也可以在基板的內側設置偏光板。另外，偏光板和著色層的疊層結構也不侷限於本實施例模式的結構，根據偏光板和著色層的材料或製造製程條件而適當地設定偏光板和著色層的疊層結構即可。另外，還可以設置用作為黑色矩陣(black matrix)的遮光膜。

另外，使用用作為保護膜或平坦化絕緣膜的絕緣層(絕緣層 4020、絕緣層 4021)覆蓋在上述實施例模式中所獲得的薄膜電晶體，以便減少薄膜電晶體的表面的凹凸不平並提高薄膜電晶體的可靠性。另外，因為保護膜用來防止懸浮在大氣中的有機物、金屬物、水蒸氣等的污染雜質的侵入，所以最好採用緻密的膜。利用濺射法並使用氧化矽膜、氮化矽膜、氧氮化矽膜、氮氧化矽膜、氧化鋁膜、氮化鋁膜、氧氮化鋁膜或氮氧化鋁膜的單層或疊層而形成保護膜即可。雖然示出利用濺射法形成保護膜的例子，但是並不侷限於此，而使用各種方法形成保護膜即可。

在此，形成疊層結構的絕緣層 4020 作為保護膜。在此，利用濺射法形成氧化矽膜作為絕緣層 4020 的第一層。當作為保護膜使用氧化矽膜時，有防止用作為源極電極層及汲極電極層的鋁膜的小丘的效果。

另外，形成絕緣層作為保護膜的第二層。在此，利用濺射法形成氮化矽膜作為絕緣層 4020 的第二層。當使用氮化矽膜作為保護膜時，可以抑制鈉等的可動離子侵入到半導體區域中而使 TFT 的電特性變化。

另外，也可以在形成保護膜之後在氮氛圍下或在大氣



氮圍下進行加熱處理(300℃以下)。

另外，形成絕緣層 4021 作為平坦化絕緣膜。作為絕緣層 4021，可以使用具有耐熱性的有機材料如聚醯亞胺、丙烯酸樹脂、苯並環丁烯、聚醯胺、環氧樹脂等。另外，除了上述有機材料之外，還可以使用低介電常數材料(低-k材料)、矽氧烷類樹脂、磷矽玻璃(PSG)、硼磷矽玻璃(BPSG)等。另外，也可以藉由層疊多個由這些材料所形成的絕緣膜來形成絕緣層 4021。

另外，矽氧烷類樹脂相當於以矽氧烷類材料為起始材料而形成的包含 Si-O-Si 鍵的樹脂。作為矽氧烷類樹脂的取代基，可以使用有機基(例如烷基、芳基)、氟基團。另外，有機基也可以具有氟基團。

對絕緣層 4021 的形成方法沒有特別的限制，可以根據其材料而利用濺射法、SOG 法、旋塗、浸漬、噴塗、液滴噴射法(噴墨法、絲網印刷、膠版印刷等)、刮片、輥塗機、幕塗機、刮刀塗佈機等。藉由兼作絕緣層 4021 的焙燒製程和對半導體層的退火，可以有效地製造半導體裝置。

作為像素電極層 4030、對置電極層 4031，可以使用具有透光性的導電材料諸如包含氧化鎢的氧化銦、包含氧化鎢的氧化銦鋅、包含氧化鈦的氧化銦、包含氧化鈦的氧化銦錫、氧化銦錫(在下文中被稱為 ITO)、氧化銦鋅、添加有氧化矽的氧化銦錫等。

此外，可以使用包含導電聚合物(也被稱為導電聚合

物)的導電組成物來形成像素電極層 4030、對置電極層 4031。使用導電組成物形成的像素電極的薄層電阻最好為  $10000\ \Omega/\square$  以下，並且其波長為  $550\ \text{nm}$  時的透光率最好為 70%以上。另外，導電組成物所包含的導電聚合物的電阻率最好為  $0.1\ \Omega\cdot\text{cm}$  以下。

作為導電聚合物，可以使用所謂的  $\pi$  電子共軛類導電聚合物。例如，可以舉出聚苯胺或其衍生物、聚吡咯或其衍生物、聚噻吩或其衍生物、或者上述材料中的兩種以上的共聚物等。

另外，供給到另行形成的信號線驅動電路 4003、掃描線驅動電路 4004 或像素部 4002 的各種信號及電位是從 FPC 4018 供給的。

連接端子電極 4015 係由與液晶元件 4013 所具有的像素電極層 4030 相同的導電膜所形成，並且端子電極 4016 係由與薄膜電晶體 4010、4011 的源極電極層及汲極電極層相同的導電膜所形成。

連接端子電極 4015 藉由各向異性導電膜 4019 而被電連接到 FPC 4018 所具有的端子。

此外，雖然在圖 10A-1、10A-2 以及 10B 中示出另行形成信號線驅動電路 4003 並將它安裝在第一基板 4001 之上的例子，但是不侷限於該結構。既可以另行形成掃描線驅動電路而安裝，又可以另行僅形成信號線驅動電路的一部分或掃描線驅動電路的一部分而安裝。

圖 20 示出使用藉由本說明書所揭示之製造方法所製

造的 TFT 基板 2600 來構成液晶顯示模組作為半導體裝置的一例。

圖 20 是液晶顯示模組的一例，利用密封劑 2602 來固定 TFT 基板 2600 和對置基板 2601，並在其間設置包括 TFT 等的像素部 2603、包括液晶層的顯示元件 2604、著色層 2605 來形成顯示區。在進行彩色顯示時需要著色層 2605，並且當採用 RGB 方式時，對應於各像素地設置有分別對應於紅色、綠色、藍色的各顏色的著色層。在 TFT 基板 2600 和對置基板 2601 的外側配置有偏光板 2606、偏光板 2607、擴散板 2613。光源係由冷陰極管 2610 和反射板 2611 所構成，電路基板 2612 利用可撓性線路板 2609 而與 TFT 基板 2600 的佈線電路部 2608 相連接，並且其中組裝有控制電路及電源電路等的外部電路。此外，也可以在偏光板和液晶層之間具有相位差板的狀態層疊。

作為液晶顯示模組，可以採用 TN(扭轉向列)模式、IPS(平面內轉換)模式、FFS(邊緣電場切換)模式、MVA(多象限垂直配向)模式、PVA(垂直配向圖案化)模式、ASM(軸對稱排列微胞)模式、OCB(光學補償雙折射)模式、FLC(鐵電性液晶)模式、AFLC(反鐵電性液晶)模式等。

藉由上述製程，可以製造作為半導體裝置的可靠性高的液晶顯示面板。

本實施例模式可以與其他實施例模式所記載的結構適當地組合而實施。

## [實施例模式 6]

作為半導體裝置，示出電子紙的例子。

可以將半導體裝置用於利用與切換元件電連接的元件來驅動電子墨水的電子紙。電子紙也被稱為電泳顯示裝置（電泳顯示器），並具有如下優點：與紙相同的易讀性；耗電量比其他的顯示裝置小；可以形成為薄且輕的形狀。

作為電泳顯示器，可以考慮各種方式。在電泳顯示器中，在溶劑或溶質中分散有多個包含具有正電荷的第一粒子和具有負電荷的第二粒子的微囊，並且藉由對微囊施加電場來使微囊中的粒子向彼此相反的方向移動，以僅顯示集合在一側的粒子的顏色。另外，第一粒子或第二粒子包含染料，並且在沒有電場時不移動。此外，第一粒子和第二粒子的顏色不同（包含無色）。

像這樣，電泳顯示器是利用所謂的介電電泳效應的顯示器，在該介電電泳效應中，介電常數高的物質移動到高電場區。電泳顯示器不需要液晶顯示裝置所需要的偏光板。

在溶劑中分散有上述微囊的溶液稱為電子墨水，該電子墨水可以印刷到玻璃、塑膠、布、紙等的表面上。另外，還可以藉由使用彩色濾光片或具有色素的粒子來進行彩色顯示。

此外，藉由在主動矩陣基板之上適當地設置多個上述微囊以使微囊夾在兩個電極之間，而完成主動矩陣型顯示裝置，並且藉由對微囊施加電場以便進行顯示。例如，可

以使用根據實施例模式 1 至實施例模式 3 的薄膜電晶體而獲得到的主動矩陣基板。

此外，作為微囊中的第一粒子及第二粒子，使用選自導電材料、絕緣材料、半導體材料、磁性材料、液晶材料、鐵電性材料、電致發光材料、電致變色材料、磁泳材料的其中一種或這些材料的組合材料即可。

在圖 9 中，作為半導體裝置的例子示出主動矩陣型電子紙。用於半導體裝置的薄膜電晶體 581 可以與實施例模式 1 所示的薄膜電晶體同樣地製造，並且該薄膜電晶體 581 是包括氧化物半導體層的可靠性高的薄膜電晶體。此外，也可以將實施例模式 2 或實施例模式 3 所示的薄膜電晶體用於本實施例模式的薄膜電晶體 581。

圖 9 的電子紙是採用旋轉球顯示 (twisting ball display) 方式的顯示裝置的例子。旋轉球顯示方式是指一種方法，其中，將分別著色為白色和黑色的球形粒子配置在用於顯示元件的電極層的第一電極層及第二電極層之間，並在第一電極層和第二電極層之間產生電位差來控制球形粒子的方向，以進行顯示。

密封在基板 580 與基板 596 之間的薄膜電晶體 581 是底部閘極結構的薄膜電晶體，並且被與半導體層相接觸的絕緣膜 583 所覆蓋。薄膜電晶體 581 的源極電極層或汲極電極層在形成於絕緣層 585 中的開口中接觸於第一電極層 587 並與其電連接。在第一電極層 587 和第二電極層 588 之間設置有球形粒子 589，該球形粒子 589 具有黑色區

590a、白色區 590b，並且黑色區 590a、白色區 590b 的周圍包括充滿了液體的空洞 594，並且球形粒子 589 的周圍充滿有樹脂等的填料 595(參照圖 9)。第一電極層 587 相當於像素電極，第二電極層 588 相當於共用電極。第二電極層 588 係電連接到設置在與薄膜電晶體 581 同一基板之上的共用電位線。可以使用共用連接部而藉由配置在一對基板之間的導電粒子來電連接第二電極層 588 和共用電位線。

此外，還可以使用電泳元件代替旋轉球。使用直徑為約  $10\mu\text{m}$  至  $200\mu\text{m}$  的微囊，該微囊中封入有透明液體、帶正電的白色微粒和帶負電的黑色微粒。在設置在第一電極層和第二電極層之間微囊中，當藉由第一電極層和第二電極層來施加電場時，白色微粒和黑色微粒向相反的方向移動，從而可以顯示白色或黑色。應用該原理的顯示元件就是電泳顯示元件，一般被稱為電子紙。電泳顯示元件具有比液晶顯示元件高的反射率，因而不需要輔助燈。此外，耗電量低，並且在昏暗的地方也能夠辨認顯示部。另外，即使不向顯示部供應電源，也能夠保持顯示過一次的影像。因此，即使使具有顯示功能的半導體裝置(被簡單稱為顯示裝置，或稱為具備顯示裝置的半導體裝置)從電波發射源離開，也能夠保存顯示過的影像。

藉由上述製程，可以製造作為半導體裝置的可靠性高的電子紙。

本實施例模式可以與其他實施例模式所記載的結構適

當地組合而實施。

#### [實施例模式 7]

作為半導體裝置，示出發光顯示裝置的例子。在此，示出利用電致發光的發光元件作為顯示裝置所具有的顯示元件。根據其發光材料是有機化合物還是無機化合物而對利用電致發光的發光元件進行區別，一般前者被稱為有機 EL 元件，而後者被稱為無機 EL 元件。

在有機 EL 元件中，藉由對發光元件施加電壓，電子和電洞從一對電極分別被注入到包含發光有機化合物的層，因而電流流動。而且，藉由這些載子(電子和電洞)重新結合，發光有機化合物形成激發態，並且當該激發態恢復到基態時獲得發光。根據該機制，這種發光元件稱為電流激發型的發光元件。

無機 EL 元件根據其元件結構而被分類為分散型無機 EL 元件和薄膜型無機 EL 元件。分散型無機 EL 元件包括在黏合劑中分散有發光材料的粒子的發光層，並且其發光機制是利用施體能階和受體能階的施體-受體重新結合型發光。薄膜型無機 EL 元件具有利用電介質層夾持發光層並還利用電極夾持該夾有發光層的電介質層的結構，並且其發光機制是利用金屬離子的內層電子躍遷的定域型發光。另外，在此，使用有機 EL 元件作為發光元件而進行說明。

圖 12 是示出可以使用數位時間灰度級驅動的像素結

構的一例作為半導體裝置的例子的圖。

說明可以使用數位時間灰度級驅動的像素的結構以及像素的操作。在此示出在一個像素中使用兩個 n 通道電晶體的例子，在該 n 通道電晶體中將氧化物半導體層用於通道形成區。

像素 6400 包括切換電晶體 6401、驅動電晶體 6402、發光元件 6404 以及電容器 6403。在切換電晶體 6401 中，閘極與掃描線 6406 相連接，第一電極(源極電極和汲極電極的其中一者)與信號線 6405 相連接，並且第二電極(源極電極和汲極電極的另一者)與驅動電晶體 6402 的閘極相連接。在驅動電晶體 6402 中，閘極藉由電容器 6403 而與電源線 6407 相連接，第一電極與電源線 6407 相連接，第二電極與發光元件 6404 的第一電極(像素電極)相連接。發光元件 6404 的第二電極相當於共同電極 6408。共同電極 6408 與形成在同一基板之上的共同電位線電連接。

另外，將發光元件 6404 的第二電極(共同電極 6408)設定為低電源電位。另外，低電源電位是指以電源線 6407 所設定的高電源電位為基準滿足低電源電位 < 高電源電位的電位，作為低電源電位例如可以設定為 GND、0 V 等。將該高電源電位與低電源電位的電位差施加到發光元件 6404 上，為了使電流流過發光元件 6404 以使發光元件 6404 發光，以使高電源電位與低電源電位的電位差成為發光元件 6404 的正向臨界電壓以上的方式分別設定其電位。



另外，還可以使用驅動電晶體 6402 的閘極電容代替電容器 6403 而省略電容器 6403。至於驅動電晶體 6402 的閘極電容，也可以在通道區與閘極電極之間形成有電容。

在此，當採用電壓輸入電壓驅動方式時，對驅動電晶體 6402 的閘極輸入能夠使驅動電晶體 6402 充分處於導通或截止的兩個狀態的視頻信號。亦即，使驅動電晶體 6402 在線形區域中操作。由於使驅動電晶體 6402 在線形區域中操作，所以將比電源線 6407 的電壓高的電壓施加到驅動電晶體 6402 的閘極。另外，對信號線 6405 施加(電源線電壓+驅動電晶體 6402 的  $V_{th}$ )以上的電壓。

另外，當進行模擬灰度級驅動而代替數位時間灰度級驅動時，藉由使信號的輸入不同，可以使用與圖 12 相同的像素結構。

當進行模擬灰度級驅動時，對驅動電晶體 6402 的閘極施加(發光元件 6404 的正向電壓+驅動電晶體 6402 的  $V_{th}$ )以上的電壓。發光元件 6404 的正向電壓是指設定為所想要的亮度時的電壓，至少包括正向臨界電壓。另外，藉由輸入使驅動電晶體 6402 在飽和區域中操作的視頻信號，可以使電流流過發光元件 6404。為了使驅動電晶體 6402 在飽和區域中操作，將電源線 6407 的電位設定得高於驅動電晶體 6402 的閘極電位。藉由將視頻信號設定為模擬方式，可以使與視頻信號對應的電流流過發光元件 6404，而進行模擬灰度級驅動。

此外，圖 12 所示的像素結構不侷限於此。例如，也

可以還對圖 12 所示的像素追加開關、電阻器、電容器、電晶體或邏輯電路等。

接著，參照圖 13A 至 13C 來說明發光元件的結構。在此，以驅動 TFT 是 n 型的情況為例子來說明像素的剖面結構。用於圖 13A、13B 和 13C 的半導體裝置的驅動 TFT 7001、7011、7021 可以與實施例模式 1 所示的薄膜電晶體同樣地製造，並且驅動 TFT 7001、7011、7021 是包括氧化物半導體層的可靠性高的薄膜電晶體。此外，也可以將實施例模式 2 或實施例模式 3 所示的薄膜電晶體用作為 TFT 7001、7011、7021。

為了得到發光，發光元件的陽極或陰極的至少其中一者是透明的即可。而且，在基板之上形成薄膜電晶體及發光元件，並且發光元件有如下結構，亦即，從與基板相反的一側獲得到發光的頂部發射、從基板側獲得到發光的底部發射以及從基板側及與基板相反的一側得到發光的雙面發射結構。像素結構可以應用於任何發射結構的發光元件。

使用圖 13A 說明頂部發射結構的發光元件。

在圖 13A 中示出當驅動 TFT 7001 是 n 型，並且從發光元件 7002 發射出的光穿過陽極 7005 側時的像素的剖面圖。在圖 13A 中，發光元件 7002 的陰極 7003 與驅動 TFT 7001 電連接，在陰極 7003 上按順序係層疊有發光層 7004、陽極 7005。作為陰極 7003，只要是功函數小且反射光的導電膜，就可以使用各種材料。例如，最好採用 Ca、

Al、MgAg、AlLi 等。而且，發光層 7004 可以由單層或多個層的疊層所構成。當發光層 7004 由多個層構成時，在陰極 7003 上按順序層疊電子注入層、電子傳輸層、發光層、電洞傳輸層、電洞注入層。注意，不需要設置上述的所有層。使用具有透射光的透光性的導電材料形成陽極 7005，也可以使用具有透光性的導電膜，例如包含氧化鎢的氧化銦、包含氧化鎢的氧化銦鋅、包含氧化鈦的氧化銦、包含氧化鈦的氧化銦錫、氧化銦錫（在下文中被稱為 ITO）、氧化銦鋅、添加有氧化矽的氧化銦錫等。

使用陰極 7003 及陽極 7005 夾有發光層 7004 的區域相當於發光元件 7002。在圖 13A 所示的像素中，從發光元件 7002 發射出的光如箭頭所示那樣發射到陽極 7005 側。

接著，使用圖 13B 說明底部發射結構的發光元件。圖 13B 示出在驅動 TFT 7011 是 n 型，並且從發光元件 7012 發射出的光向陰極 7013 側出射的情況下的像素的剖面圖。在圖 13B 中，在與驅動 TFT 7011 電連接的具有透光性的導電膜 7017 之上形成有發光元件 7012 的陰極 7013，並且在陰極 7013 之上按順序層疊有發光層 7014、陽極 7015。另外，當陽極 7015 具有透光性時，也可以覆蓋陽極上地形成有用來反射光或進行遮光的遮罩膜 7016。與圖 13A 的情況同樣地，作為陰極 7013，只要是功函數小的導電材料，就可以使用各種材料。但是，將其厚度設定為透射光的程度（最好為約 5 nm 至 30 nm）。例如，也可以將膜厚度

為 20 nm 的鋁膜用作為陰極 7013。而且，與圖 13A 同樣地，發光層 7014 可以由單層或多個層的疊層所構成。陽極 7015 不需要透射光，但是可以與圖 13A 同樣地使用具有透光性的導電材料形成。並且，雖然作為遮罩膜 7016 例如可以使用反射光的金屬等，但是不侷限於金屬膜。例如，也可以使用添加有黑色的顏料的樹脂等。

由陰極 7013 及陽極 7015 夾有發光層 7014 的區域相當於發光元件 7012。在圖 13B 所示的像素中，從發光元件 7012 發射出的光如箭頭所示那樣向陰極 7013 側出射。

接著，使用圖 13C 說明雙面發射結構的發光元件。在圖 13C 中，在與驅動 TFT 7021 電連接的具有透光性的導電膜 7027 之上形成有發光元件 7022 的陰極 7023，並且在陰極 7023 之上按順序層疊有發光層 7024、陽極 7025。與圖 13A 的情況同樣地，作為陰極 7023，只要是功函數小的導電材料，就可以使用各種材料。但是，將其厚度設定為透射光的程度。例如，可以將膜厚度為 20 nm 的 Al 用作為陰極 7023。而且，與圖 13A 同樣地，發光層 7024 可以由單層或多個層的疊層所構成。陽極 7025 可以與圖 13A 同樣地使用具有透射光的透光性的導電材料形成。

陰極 7023、發光層 7024 和陽極 7025 重疊的部分相當於發光元件 7022。在圖 13C 所示的像素中，從發光元件 7022 發射出的光如箭頭所示那樣向陽極 7025 側和陰極 7023 側這兩側出射。

注意，雖然在此描述了有機 EL 元件作為發光元件，

但是也可以設置無機 EL 元件作為發光元件。

注意，雖然在此示出了控制發光元件的驅動的薄膜電晶體(驅動 TFT)與發光元件電連接的例子，但是也可以採用在驅動 TFT 和發光元件之間連接有電流控制 TFT 的結構。

注意，半導體裝置不侷限於圖 13A 至圖 13C 所示的結構而可以根據本說明書所揭示的技術思想進行各種變型。

接著，參照圖 11A 和 11B 來說明相當於半導體裝置的一個實施例的發光顯示面板(也被稱為發光面板)的外觀及剖面。圖 11A 是一種面板的平面圖，其中，利用密封劑而在第一基板與第二基板之間密封形成在第一基板之上的薄膜電晶體及發光元件。圖 11B 相當於沿著圖 11A 的 H-I 的剖面圖。

以圍繞設置在第一基板 4501 之上的像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 的方式設置有密封劑 4505。此外，在像素部 4502、信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 之上設置有第二基板 4506。因此，像素部 4502、信號線驅動電路 4503a、4503b、以及掃描線驅動電路 4504a、4504b 與填料 4507 一起被第一基板 4501、密封劑 4505 和第二基板 4506 所密封。像這樣，為了不暴露於空氣中，最好使用高氣密性且少漏氣的保護薄膜(貼合薄膜、紫外線固化樹脂薄膜等)、覆蓋材料進行封裝(密封)。

此外，設置在第一基板 4501 之上的像素部 4502、信

號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 包括多個薄膜電晶體。在圖 11B 中例示包括在像素部 4502 中的薄膜電晶體 4510 和包括在信號線驅動電路 4503a 中的薄膜電晶體 4509。

作為薄膜電晶體 4509、4510，可以使用實施例模式 3 所示的包括氧化物半導體層的高可靠性的薄膜電晶體。此外，也可以使用實施例模式 1 或實施例模式 2 所示的薄膜電晶體。薄膜電晶體 4509、4510 是 n 通道薄膜電晶體。

此外，附圖標記 4511 相當於發光元件，發光元件 4511 所具有的作為像素電極的第一電極層 4517 與薄膜電晶體 4510 的源極電極層或汲極電極層電連接。注意，雖然發光元件 4511 的結構是第一電極層 4517、電致發光層 4512、第二電極層 4513 的疊層結構，但是不侷限於所示出的結構。可以根據從發光元件 4511 獲得到的光的方向等適當地改變發光元件 4511 的結構。

使用有機樹脂膜、無機絕緣膜或有機聚矽氧烷形成分隔壁 4520。特別最好的是，使用感光材料，在第一電極層 4517 之上形成開口部，以將該開口部的側壁形成為具有連續的曲率地形成的傾斜面。

電致發光層 4512 既可以由單層所構成，又可以由多個層的疊層所構成。

也可以在第二電極層 4513 及分隔壁 4520 之上形成保護膜，以防止氧、氫、水分、二氧化碳等侵入到發光元件 4511 中。作為保護膜，可以形成氮化矽膜、氮氧化矽膜、

DLC 膜等。

另外，供給到信號線驅動電路 4503a、4503b、掃描線驅動電路 4504a、4504b、或像素部 4502 的各種信號及電位是從 FPC 4518a、4518b 所供給的。

連接端子電極 4515 係由與發光元件 4511 所具有的第一電極層 4517 相同的導電膜所形成，並且端子電極 4516 係由與薄膜電晶體 4509、4510 所具有的源極電極層及汲極電極層相同的導電膜所形成。

連接端子電極 4515 藉由各向異性導電膜 4519 而被電連接到 FPC 4518a 所具有的端子。

位於從發光元件 4511 的發光的方向上的第二基板需要具有透光性。在此情況下，使用如玻璃板、塑膠板、聚酯薄膜或丙烯酸樹脂薄膜等的具有透光性的材料。

此外，作為填料 4507，除了氮及氬等的惰性氣體之外，還可以使用紫外線固化樹脂或熱固性樹脂。可以使用 PVC(聚氯乙烯)、丙烯酸樹脂、聚醯亞胺、環氧樹脂、矽酮樹脂、PVB(聚乙烯醇縮丁醛)、或 EVA(乙烯-醋酸乙烯酯)。例如，作為填料使用氮即可。

另外，若有需要，也可以在發光元件的出射面上適當地設置諸如偏光板、圓偏光板(包括橢圓偏光板)、相位差板( $\lambda/4$  片、 $\lambda/2$  片)、彩色濾光片等的光學薄膜。另外，也可以在偏光板或圓偏光板上設置抗反射膜。例如，可以進行抗眩光處理，該處理是利用表面的凹凸不平來擴散反射光並降低眩光的處理。

信號線驅動電路 4503a、4503b 及掃描線驅動電路 4504a、4504b 也可以作為在另行準備的基板之上由單晶半導體膜或多晶半導體膜形成的驅動電路安裝。此外，也可以另行僅形成信號線驅動電路或其一部分、或者掃描線驅動電路或其一部分而安裝。據此，不侷限於圖 11A 和 11B 的結構。

藉由上述製程，可以製造作為半導體裝置的可靠性高的發光顯示裝置（顯示面板）。

本實施例模式可以與其他實施例模式所記載的結構適當地組合而實施。

#### [實施例模式 8]

本說明書所揭示的半導體裝置可以用於電子紙。電子紙可以用於顯示資訊的所有領域的電子器具。例如，可以將電子紙用於電子書閱讀器、海報、電車等的交通工具的車廂廣告、信用卡等的各種卡片中的顯示等。圖 21A 和 21B 以及圖 22 示出電子器具的一例。

圖 21A 示出使用電子紙製造的海報 2631。在廣告媒體是紙印刷物的情況下用手進行廣告的交換，但是如果使用應用本說明書所揭示的電子紙，則可以在短時間內改變廣告的顯示內容。此外，顯示不會打亂而可以獲得穩定的影像。注意，海報也可以採用以無線的方式收發資訊的結構。

此外，圖 21B 示出電車等的交通工具的車廂廣告



2632。在廣告媒體是紙印刷物的情況下用手進行廣告的交換，但是如果使用本說明書所揭示的電子紙，則可以在短時間內不需要許多人手地改變廣告的顯示內容。此外，顯示不會打亂而可以得到穩定的影像。注意，廣告也可以採用以無線的方式收發資訊的結構。

另外，圖 22 示出電子書閱讀器 2700 的一例。例如，電子書閱讀器 2700 由兩個殼體，即殼體 2701 及殼體 2703 所構成。殼體 2701 及殼體 2703 係由軸部 2711 而被形成為一體，並且可以以該軸部 2711 為軸而進行開閉動作。藉由該結構，可以進行如紙的書籍那樣的動作。

殼體 2701 係組裝有顯示部 2705，而殼體 2703 係組裝有顯示部 2707。顯示部 2705 及顯示部 2707 的結構既可以是顯示連屏畫面的結構，又可以是顯示不同的畫面的結構。藉由採用顯示不同的畫面的結構，例如可以在右邊的顯示部(圖 22 中的顯示部 2705)中顯示文章，而在左邊的顯示部(圖 22 中的顯示部 2707)中顯示影像。

此外，在圖 22 中示出殼體 2701 具備操作部等的例子。例如，在殼體 2701 中具備電源開關 2721、操作鍵 2723、揚聲器 2725 等。利用操作鍵 2723 可以翻頁。另外，也可以採用在與殼體的顯示部同一面上具備鍵盤、指向裝置等的結構。另外，也可以採用在殼體的背面或側面具備外部連接端子(耳機端子、USB 端子或可以與 AC 轉接器及 USB 電纜等各種電纜相連接的端子等)、記錄媒體插入部等的結構。再者，電子書閱讀器 2700 也可以具有電子詞

典的功能。

此外，電子書閱讀器 2700 也可以採用以無線方式收發資訊的結構。還可以採用以無線方式從電子書籍伺服器購買所想要的書籍資料等並下載的結構。

#### [實施例模式 9]

本說明書所揭示的半導體裝置可以應用於各種電子器具(也包括遊戲機)。作為電子器具，例如可以舉出：電視裝置(也稱為電視或電視接收機)；用於電腦等的監視器；如數位相機、數位攝像機等影像拍攝裝置；數位相框、行動電話機(也稱為行動電話、行動電話裝置)；可攜式遊戲機；可攜式資訊終端；聲音再生裝置；彈珠機等大型遊戲機等。

圖 23A 示出電視裝置 9600 的一例。在電視裝置 9600 中，殼體 9601 係組裝有顯示部 9603。利用顯示部 9603 可以顯示影像。此外，在此示出利用支架 9605 來支撐殼體 9601 的結構。

可以藉由利用殼體 9601 所具備的操作開關、另行提供的遙控器 9610 來進行電視裝置 9600 的操作。藉由利用遙控器 9610 所具備的操作鍵 9609，可以進行頻道及音量的操作，並可以對在顯示部 9603 上所顯示的影像進行操作。此外，也可以採用在遙控器 9610 中設置顯示從該遙控器 9610 所輸出的資訊的顯示部 9607 的結構。

另外，電視裝置 9600 採用具備接收機及數據機等的

結構。藉由利用接收機可以接收一般的電視廣播。再者，藉由數據機連接到有線或無線方式的通信網路，可以進行單向(從發送者到接收者)或雙向(在發送者和接收者之間或在接收者之間等)的資訊通信。

圖 23B 示出數位相框 9700 的一例。例如，在數位相框 9700 中，殼體 9701 係組裝有顯示部 9703。顯示部 9703 可以顯示各種影像，例如藉由顯示使用數位相機等所拍攝的影像資料，可以發揮與一般的相框同樣的功能。

另外，數位相框 9700 採用具備操作部、外部連接端子(USB 端子、可以與 USB 電纜等的各種電纜相連接的端子等)、記錄媒體插入部等的結構。這種結構也可以被組裝到與顯示部相同側上，但是藉由將它設置在側面或背面上來提高設計性，所以是較佳的。例如，可以對數位相框的記錄媒體插入部插入儲存有由數位相機所拍攝的影像資料的記憶體並提取影像資料，然後可以將所提取的影像資料顯示於顯示部 9703 上。

此外，數位相框 9700 也可以採用以無線的方式來收發資訊的結構。也可以採用以無線的方式來提取所想要的影像資料並進行顯示的結構。

圖 24A 示出一種可攜式遊戲機，其由殼體 9881 和殼體 9891 的兩個殼體所構成，並且藉由連接部 9893 而可以開閉地連接。殼體 9881 係安裝有顯示部 9882，並且殼體 9891 係安裝有顯示部 9883。另外，圖 24A 所示的可攜式遊戲機還具備揚聲器部 9884、記錄媒體插入部 9886、

LED 燈 9890、輸入單元(操作鍵 9885、連接端子 9887、感測器 9888(包括測定如下因素的功能：力量、位移、位置、速度、加速度、角速度、旋轉數、距離、光、液、磁、溫度、化學物質、聲音、時間、硬度、電場、電流、電壓、電力、輻射線、流量、濕度、傾斜度、振動、氣味或紅外線)以及麥克風 9889)等。當然，可攜式遊戲機的結構不侷限於上述結構，只要採用至少具備本說明書所揭示之半導體裝置的結構即可，並且可以採用適當地設置有其他附屬設備的結構。圖 24A 所示的可攜式遊戲機具有如下功能：讀出儲存在記錄媒體中的程式或資料並將其顯示在顯示部上；以及藉由與其他可攜式遊戲機進行無線通信而實現資訊共用。另外，圖 24A 所示的可攜式遊戲機所具有的功能不侷限於此，而可以具有各種各樣的功能。

圖 24B 示出大型遊戲機的一種的投幣機 9900 的一例。在投幣機 9900 的殼體 9901 中係安裝有顯示部 9903。另外，投幣機 9900 還具備如起動手柄、停止開關等的操作單元、投幣口、揚聲器等。當然，投幣機 9900 的結構不侷限於此，只要採用至少具備本說明書所揭示之半導體裝置的結構即可。因此，可以採用適當地設置有其他附屬設備的結構。

圖 25A 是示出可攜式電腦的一例的透視圖。

圖 25A 所示的可攜式電腦中，當將連接上部殼體 9301 與下部殼體 9302 的鉸鏈裝置設置為關閉狀態時，可以使具有顯示部 9303 的上部殼體 9301 與具有鍵盤 9304

的下部殼體 9302 處於重疊狀態，而便於攜帶，並且，當使用者利用鍵盤進行輸入時，將鉸鏈裝置設置為打開狀態，而可以看著顯示部 9303 進行輸入操作。

另外，下部殼體 9302 除了鍵盤 9304 之外還包括進行輸入操作的指向裝置 9306。另外，當顯示部 9303 為觸控輸入面板時，可以藉由觸摸顯示部的一部分來進行輸入操作。另外，下部殼體 9302 還包括 CPU、硬碟等的算術功能部。此外，下部殼體 9302 還具有其他的裝置，例如包括符合 USB 的通信標準的用來插入通信電纜的外部連接埠 9305。

在上部殼體 9301 中還具有藉由使其滑動到上部殼體 9301 內部而可以收納的顯示部 9307，因此可以實現寬顯示畫面。另外，使用者可以調節可以收納的顯示部 9307 的畫面的方向。另外，當可以收納的顯示部 9307 為觸控輸入面板時，藉由觸摸可以收納的顯示部的一部分來可以進行輸入操作。

顯示部 9303 或可以收納的顯示部 9307 使用如液晶顯示面板、有機發光元件或無機發光元件等的發光顯示面板等的影像顯示裝置。

另外，圖 25A 的可攜式電腦係安裝有接收機等，而可以接收電視廣播並將影像顯示於顯示部上。另外，使用者可以在連接上部殼體 9301 與下部殼體 9302 的鉸鏈裝置處於關閉狀態的狀態下藉由滑動顯示部 9307 而使其整個面露出並調整畫面角度來觀看電視廣播。此時，不用將鉸鏈

裝置設置為開啓狀態來使顯示部 9303 進行顯示，而僅啓動只顯示電視廣播的電路，所以可以將耗電量控制為最少，這對於電池容量有限的可攜式電腦而言是十分有利的。

另外，圖 25B 是示出像手錶一樣能夠戴在使用者的手臂上的行動電話的一例的立體圖。

該行動電話包括：至少包括具有電話功能的通信裝置和具有電池的主體；用來將主體戴在手臂上的帶部 (band portion)；調節帶部與手臂的固定狀態的調節部 9205；顯示部 9201；揚聲器 9207；以及麥克風 9208。

另外，主體具有操作開關 9203，藉由使用操作開關 9203，諸如電源輸入開關、顯示轉換開關、攝像開始指示開關、按一下就可以啓動網路的程式的開關等，可以對應各種功能。

藉由用手指或輸入筆等觸碰顯示部 9201；操作操作開關 9203；或者對麥克風 9208 輸入聲音來進行該行動電話的輸入操作。另外，在圖 25B 中，示出顯示在顯示部 9201 上的顯示按鈕 9202，藉由用手指等觸碰該顯示按鈕 9202 而可以進行輸入。

另外，主體具有相機部 9206，該相機部 9206 具有將藉由攝影透鏡成像的物體影像轉換為電子視頻信號的攝影單元。另外，也可以不特別設置相機部。

另外，圖 25B 所示的行動電話係安裝有電視廣播的接收機等，而可以接收電視廣播並將影像顯示於顯示部 9201 上，並且其還具有記憶體等的儲存裝置等，而可以將電視

廣播錄製到記憶體中。此外，圖 25B 所示的行動電話還可以具有收集 GPS 等的位置資訊的功能。

顯示部 9201 使用如液晶顯示面板、有機發光元件或無機發光元件等的發光顯示面板等的影像顯示裝置。由於圖 25B 所示的行動電話為小型且重量輕，所以其電池容量有限，從而最好將能夠使用低耗電量進行驅動的面板用作為用於顯示部 9201 的顯示裝置。

另外，雖然在圖 25B 中示出戴在“手臂”上的方式的電子裝置，但是不侷限於此，只要具有能夠攜帶的形狀即可。

#### [實施例 1]

在本實施例中，示出製造發明的一個實施例的薄膜電晶體並評價該薄膜電晶體的電特性的結果。

在本實施例中製造製程彼此不同的四種薄膜電晶體(A至D)。說明薄膜電晶體的製造方法。藉由 CVD 法而在玻璃基板之上形成厚度是 100 nm 的氧氮化矽膜作為基底膜，藉由濺射法而在氧氮化矽膜之上形成厚度是 150 nm 的錫膜作為閘極電極層，並且藉由 CVD 法而在閘極電極層之上形成厚度是 200 nm 的氧氮化矽膜作為閘極絕緣層。

以如下條件在閘極絕緣層之上形成半導體層，該條件是：使用 In-Ga-Zn-O 類氧化物半導體靶材( $\text{In}_2\text{O}_3$ ： $\text{Ga}_2\text{O}_3$ ： $\text{ZnO}$ =1：1：1)；基板和靶材之間的距離是 60 mm；壓力是 0.4 Pa；直流(DC)電源是 0.5 kW；在氬和氧(氬：氧=30

sccm : 15 sccm) 氛圍下。

藉由濺射法在半導體層之上形成鈦膜(厚度是 50 nm)、鋁膜(厚度是 200 nm)以及鈦膜(厚度是 50 nm)的疊層作為源極電極層及汲極電極層。

接著，在薄膜電晶體 A 和 B 中在大氣氛圍下以 350℃ 加熱半導體層 1 小時，在薄膜電晶體 C 和 D 中在氮氛圍下以 350℃ 加熱半導體層 1 小時。以該加熱處理為第一加熱處理。

在薄膜電晶體 (A 至 D) 中，藉由濺射法接觸於半導體層地形成厚度是 300 nm 的氧化矽膜作為絕緣膜。並且藉由濺射法在絕緣膜之上形成鈦膜(厚度是 50 nm)、鋁膜(厚度是 200 nm)以及鈦膜(厚度是 50 nm)的疊層作為佈線層。

接著，在薄膜電晶體 A 及 C 中，在大氣氛圍下以 250℃ 加熱半導體層 1 小時。在薄膜電晶體 B 及 D 中，在氮氛圍下以 250℃ 加熱半導體層 1 小時。以該加熱處理為第二加熱處理。

藉由上述製程製造如下薄膜電晶體 A 至 D：薄膜電晶體 A 的條件是在大氣氛圍下以 350℃ 進行 1 小時的第一加熱處理並且在大氣氛圍下以 250℃ 進行 1 小時的第二處理；薄膜電晶體 B 的條件是在大氣氛圍下以 350℃ 進行 1 小時的第一加熱處理並且在氮氛圍下以 250℃ 進行 1 小時的第二處理；薄膜電晶體 C 的條件是在氮氛圍下以 350℃ 進行 1 小時的第一加熱處理並且在大氣氛圍下以 250℃ 進行 1 小時的第二處理；薄膜電晶體 D 的條件是在氮氛圍下以



350℃ 進行 1 小時的第一加熱處理並且在氮氛圍下以 250℃ 進行 1 小時的第二處理。薄膜電晶體 A 至 D 的半導體層的通道長度(L)是 20 $\mu\text{m}$ ，並且通道寬度(W)是 20 $\mu\text{m}$ 。

對薄膜電晶體 A 至 D 分別進行 BT 測試(偏壓-溫度測試)，以評價電特性。BT 測試中的測定條件是：溫度是 150℃；時間是 1 小時；閘極電壓( $V_g$ )是 +20V；汲極電極電壓( $V_d$ )是 1 V 和 10 V。

圖 26A 至圖 26D 是正 BT 測試的結果，並且圖 27A 至圖 27D 是負 BT 測試的結果( $V_g$ (閘極電壓)- $I_d$ (汲極電極電流)、 $V_g$ (閘極電壓)- $I_g$ (閘極電流)、 $V_g$ (閘極電壓)- $\mu_{FE}$ (遷移率))。圖 26A 和圖 27A 示出薄膜電晶體 A 的結果，圖 26B 和圖 27B 示出薄膜電晶體 B 的結果，圖 26C 和圖 27C 示出薄膜電晶體 C 的結果，圖 26D 和圖 27D 示出薄膜電晶體 D 的結果。另外，圖 26A 至圖 26D 中的箭頭示出處理之前和處理之後的  $V_g$ (閘極電壓)- $I_d$ (汲極電極電流)曲線的移動。

如圖 27A 至圖 27D 所示那樣，在負閘極 BT 測試中幾乎觀察不到薄膜電晶體 A 至 D 中的臨界電壓的移動(變化)。

但是，如圖 26A 至圖 26D 所示那樣，在正閘極 BT 測試中，在大氣氛圍下進行第一加熱處理的薄膜電晶體 A(圖 26A)以及薄膜電晶體 B(圖 26B)的臨界電壓有正閘極 BT 測試之前和正閘極 BT 測試之後之間的大移動，而有 +15V 以上的變化。另一方面，在氮氛圍下進行第一加熱處理的

薄膜電晶體 C(圖 26C)和薄膜電晶體 D(圖 26D)的臨界電壓幾乎沒有正閘極 BT 測試之前和正閘極 BT 測試之後之間的移動，而有 +5 V 以下的變化。因此，可以確認到在氮氛圍下進行第一加熱處理而製造的薄膜電晶體 C 和薄膜電晶體 D 具有穩定的電特性。

據此，可知：如本說明書所揭示的發明那樣藉由在形成半導體層之後在氮氛圍下進行在形成絕緣膜之前進行的第一加熱處理來製造薄膜電晶體，可以形成具有穩定的電特性的薄膜電晶體，並且可以使具有該薄膜電晶體的半導體裝置具有高可靠性。

本申請案係基於 2009 年 5 月 29 日在日本專利局受理的日本專利申請序列號 2009-131187 而製作，所述申請內容包括在本說明書中。

#### 【圖式簡單說明】

在附圖中：

圖 1A 至圖 1D 是說明半導體裝置的製造方法的圖形；

圖 2A 和圖 2B 是說明半導體裝置的圖形；

圖 3A 至圖 3D 是說明半導體裝置的製造方法的圖形；

圖 4A 和圖 4B 是說明半導體裝置的圖形；

圖 5A 至圖 5D 是說明半導體裝置的製造方法的圖形；

圖 6A 至圖 6C 是說明半導體裝置的製造方法的圖形；

圖 7 是說明半導體裝置的圖形；

圖 8A-1、圖 8A-2、圖 8B-1、圖 8B-2 是說明半導體裝置的圖形；

圖 9 是說明半導體裝置的圖形；

圖 10A-1、圖 10A-2、圖 10B 是說明半導體裝置的圖形；

圖 11A 和圖 11B 是說明半導體裝置的圖形；

圖 12 是說明半導體裝置的像素等效電路的圖形；

圖 13A 至圖 13C 是說明半導體裝置的圖形；

圖 14A 和圖 14B 是說明半導體裝置的方塊圖的圖形；

圖 15 是說明信號線驅動電路的結構的圖形；

圖 16 是說明信號線驅動電路的操作的時序圖；

圖 17 是說明信號線驅動電路的操作的時序圖；

圖 18 是說明移位暫存器的結構的圖形；

圖 19 是說明圖 18 所示的正反器的連接結構的圖形；

圖 20 是說明半導體裝置的圖形；

圖 21A 和圖 21B 是說明電子紙的使用方式的例子的圖形；

圖 22 是示出電子書閱讀器的一例的外觀圖；

圖 23A 和圖 23B 是說明電視裝置及數位相框的例子的外觀圖；

圖 24A 和圖 24B 是示出遊戲機的例子的外觀圖；

圖 25A 和圖 25B 是示出電腦以及行動電話機的一例的

外觀圖；

圖 26A 至圖 26D 是示出薄膜電晶體的電特性評價的結果的圖形；

圖 27A 至圖 27D 是示出薄膜電晶體的電特性評價的結果的圖形；

圖 28A 至圖 28D 是說明半導體裝置的製造方法的圖形。

#### 【主要元件符號說明】

400：基板

401：閘極電極層

402：閘極絕緣層

403：半導體層

407：絕緣膜

405a：源極電極層

405b：汲極電極層

470：薄膜電晶體

430：氧化物半導體層

431：氧化物半導體層

441：氧化物半導體層

432：低電阻氧化物半導體層

460：薄膜電晶體

450：基板

451：閘極電極層

452：閘極絕緣層

453：半導體層

455a：源極電極層

455b：汲極電極層

457：絕緣膜

483：島狀的氧化物半導體層

484：低電阻氧化物半導體層

100：基板

101：閘極電極層

102：閘極絕緣層

108：電容器佈線

121：第一端子

133：氧化物半導體層

134：低電阻氧化物半導體層

132：導電膜

105a：源極電極層

105b：汲極電極層

135：半導體層

122：第二端子

107：保護絕緣膜

103：半導體層

170：薄膜電晶體

125：接觸孔

126：接觸孔

- 127：接觸孔
- 110：像素電極層
- 128：透明導電膜
- 129：透明導電膜
- 154：保護絕緣膜
- 155：透明導電膜
- 151：第一端子
- 152：閘極絕緣層
- 150：第二端子
- 156：電極層
- 5300：基板
- 5301：像素部
- 5302：掃描線驅動電路
- 5303：信號線驅動電路
- 5601：驅動器 IC
- 5602\_1 to 5602\_M：開關組
- 5611：第一佈線
- 5612：第二佈線
- 5613：第三佈線
- 5621\_1 to 5621\_M：佈線
- 5603a：第一薄膜電晶體
- 5603b：第二薄膜電晶體
- 5603c：第三薄膜電晶體
- 5701\_1 to 5701\_n：正反器

5501：第一佈線

5502：第二佈線

5503：第三佈線

5504：第四佈線

5505：第五佈線

5506：第六佈線

5711：第一佈線

5712：第二佈線

5713：第三佈線

5714：第四佈線

5715：第五佈線

5716：第六佈線

5571：第一薄膜電晶體

5572：第二薄膜電晶體

5573：第三薄膜電晶體

5574：第四薄膜電晶體

5575：第五薄膜電晶體

5576：第六薄膜電晶體

5577：第七薄膜電晶體

5578：第八薄膜電晶體

5543：節點

5544：節點

5400：基板

5401：像素部

5402：第一掃描線驅動電路  
 5403：信號線驅動電路  
 5404：第二掃描線驅動電路  
 4001：第一基板  
 4002：像素部  
 4003：信號線驅動電路  
 4004：掃描線驅動電路  
 4005：密封劑  
 4006：第二基板  
 4008：液晶層  
 4010：薄膜電晶體  
 4011：薄膜電晶體  
 4013：液晶元件  
 4020：絕緣層  
 4021：絕緣層  
 4030：像素電極層  
 4031：對置電極層  
 4032：絕緣層  
 4033：絕緣層  
 4018：可撓性印刷電路(FPC)  
 4015：連接端子電極  
 4016：端子電極  
 4019：各向異性導電膜  
 2600：TFT基板



- 2601：對置基板
- 2602：密封劑
- 2603：像素部
- 2604：顯示元件
- 2605：著色層
- 2606：偏光板
- 2607：偏光板
- 2608：佈線電路部
- 2609：可撓性線路板
- 2610：冷陰極管
- 2611：反射板
- 2612：電路板
- 2613：擴散板
- 580：基板
- 581：薄膜電晶體
- 583：絕緣膜
- 585：絕緣膜
- 587：第一電極層
- 588：第二電極層
- 589：球形粒子
- 590a：黑色區
- 590b：白色區
- 594：空洞
- 595：填料

596：基板

6400：像素

6401：切換電晶體

6402：驅動電晶體

6403：電容器

6404：發光元件

6405：信號線

6406：掃描線

6407：電源線

6408：共同電極

7001：驅動 TFT

7002：發光元件

7003：陰極

7004：發光層

7005：陽極

7011：驅動 TFT

7012：發光元件

7013：陰極

7014：發光層

7015：陽極

7016：遮光膜

7017：具有透光性的導電膜

7021：驅動 TFT

7022：發光元件

7023：陰極

7024：發光層

7025：陽極

4501：第一基板

4502：像素部

4503a：信號線驅動電路

4503b：信號線驅動電路

4504a：掃描線驅動電路

4504b：掃描線驅動電路

4505：密封劑

4506：第二基板

4507：填料

4509：薄膜電晶體

4510：薄膜電晶體

4511：發光元件

4512：電置發光層

4513：第二電極層

4515：連接端子電極

4516：端子電極

4517：第一電極層

4520：分隔壁

4518a：可撓性印刷電路(FPC)

4518b：可撓性印刷電路(FPC)

4519：各向異性導電膜

2631：海報

2632：廣告

2700：電子書閱讀器

2701：殼體

2703：殼體

2705：顯示部

2707：顯示部

2711：軸部

2721：電源開關

2723：操作鍵

2725：揚聲器

9600：電視裝置

9601：殼體

9603：顯示部

9607：顯示部

9609：操作鍵

9610：遙控器

9700：數位相框

9701：殼體

9703：顯示部

9881：殼體

9882：顯示部

9883：顯示部

9884：揚聲器部

9886：記錄媒體插入部

9887：連接部

9888：感測器

9889：麥克風

9890：LED 燈

9891：殼體

9893：連接部

9900：投幣機

9901：殼體

9301：上部殼體

9302：下部殼體

9303：顯示部

9304：鍵盤

9305：外部連接埠

9306：指向裝置

9307：顯示部

9201：顯示部

9202：顯示按鈕

9203：操作開關

9206：相機部

9207：揚聲器

9205：調節部

9208：麥克風

空白頁

## 七、申請專利範圍：

1. 一種半導體裝置的製造方法，包括：

在具有絕緣表面的基板之上形成閘極電極層；

在該閘極電極層之上形成閘極絕緣層；

在該閘極絕緣層之上形成第一氧化物半導體層；

在氮氛圍下，加熱該第一氧化物半導體層以降低該第一氧化物半導體層的電阻，以便形成第二氧化物半導體層；

在加熱該第一氧化物半導體層之後，在該第二氧化物半導體層之上形成導電膜；

對該導電膜選擇性地進行蝕刻以使該第二氧化物半導體層之與該閘極電極層相重疊的第一部分露出，並且形成源極電極層及汲極電極層；以及

在該第二氧化物半導體層、該源極電極層及該汲極電極層之上形成氧化矽膜，以增加該第二氧化物半導體層之該第一部分的電阻，使得該第二氧化物半導體層之與該氧化矽膜相接觸的該第一部分具有比該第二氧化物半導體層之與該源極電極層相接觸之第二部分的電阻更高的電阻。

2. 如申請專利範圍第 1 項的半導體裝置的製造方法，其中，在氮氛圍下加熱該第一氧化物半導體層於 200℃ 以上。

3. 如申請專利範圍第 1 項的半導體裝置的製造方法，其中，在氧氛圍下、在氬氛圍下或者在含有氧和氬的氛圍下，藉由濺射法來形成該第一氧化物半導體層。

4.如申請專利範圍第 1 項的半導體裝置的製造方法，其中，在氧氛圍下、在氬氛圍下或者在含有氧和氬的氛圍下，藉由濺射法來形成該氧化矽膜。

5.如申請專利範圍第 1 項的半導體裝置的製造方法，另包括在形成該氧化矽膜之後，在大氣氛圍下或在氮氛圍下加熱於 300℃ 以下之步驟。

6.如申請專利範圍第 1 項的半導體裝置的製造方法，其中，該半導體裝置係組裝在選自由海報、廣告、電子書閱讀器、電視裝置、數位相框、遊戲機、電腦和手錶所組成之群組中的其中一者中。

7.如申請專利範圍第 1 項的半導體裝置的製造方法，其中，該氧化矽膜係藉由濺射法來予以形成。



圖 1A

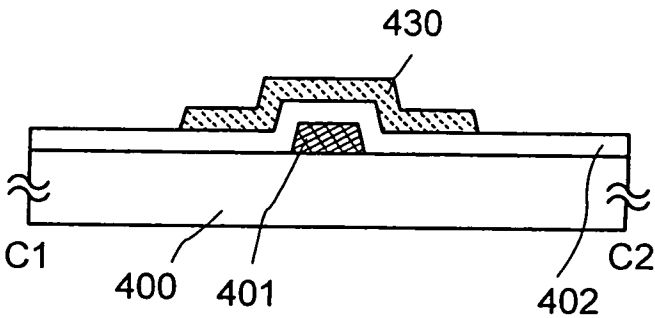


圖 1B

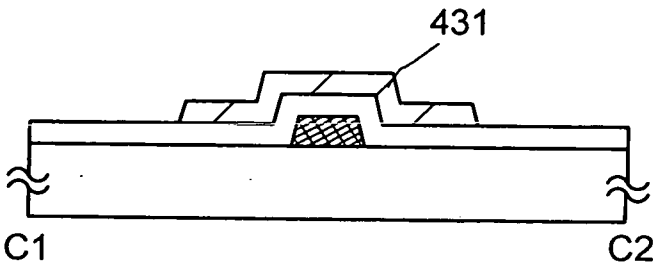


圖 1C

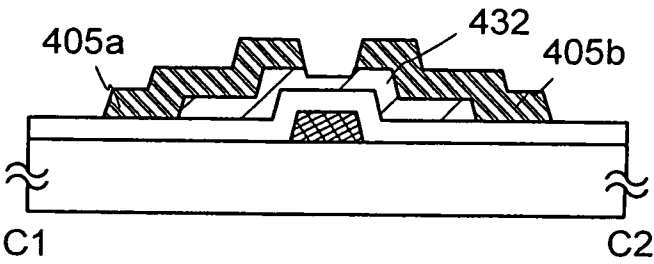


圖 1D

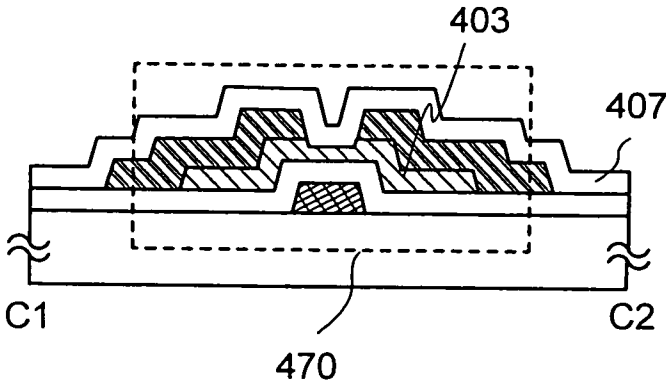


圖 2A

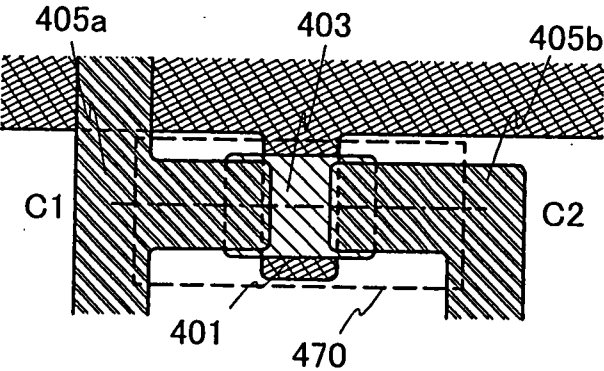


圖 2B

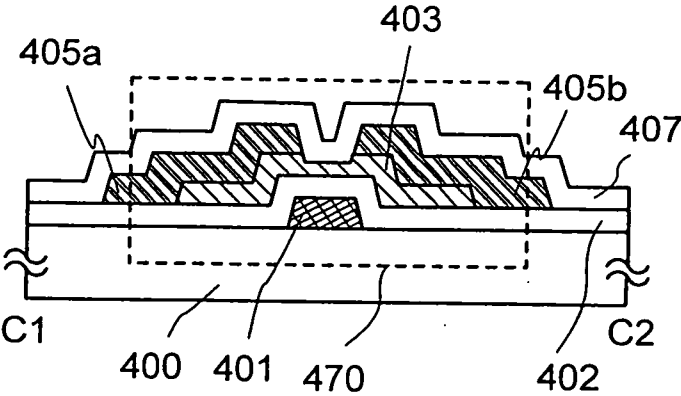


圖 3A

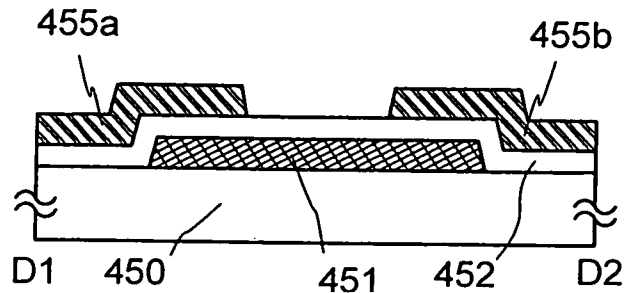


圖 3B

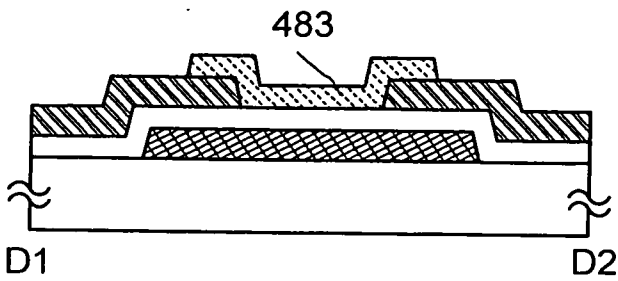


圖 3C

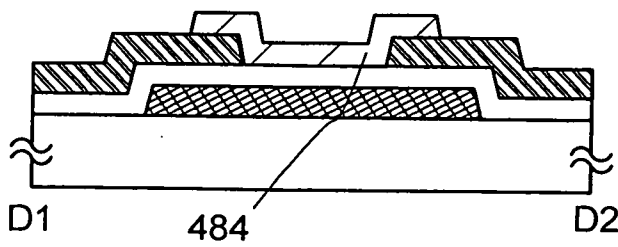


圖 3D

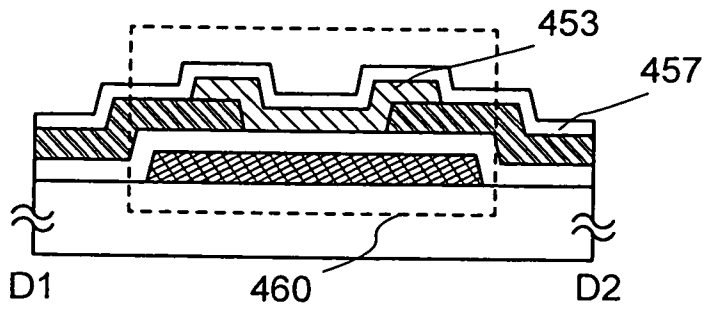


圖 4A

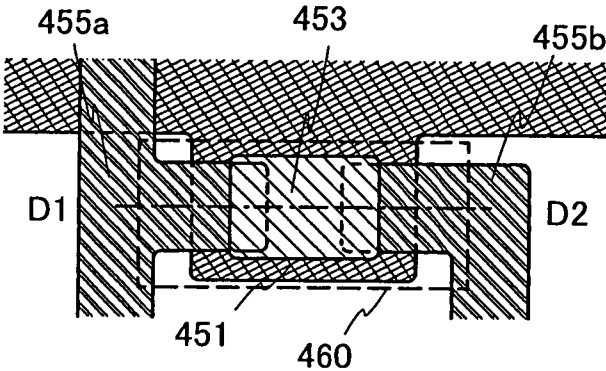


圖 4B

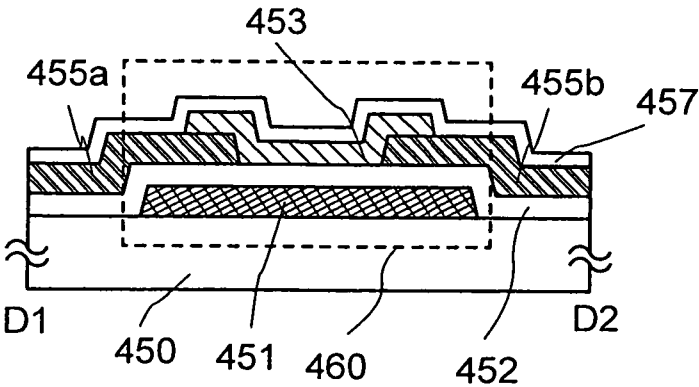


圖5A

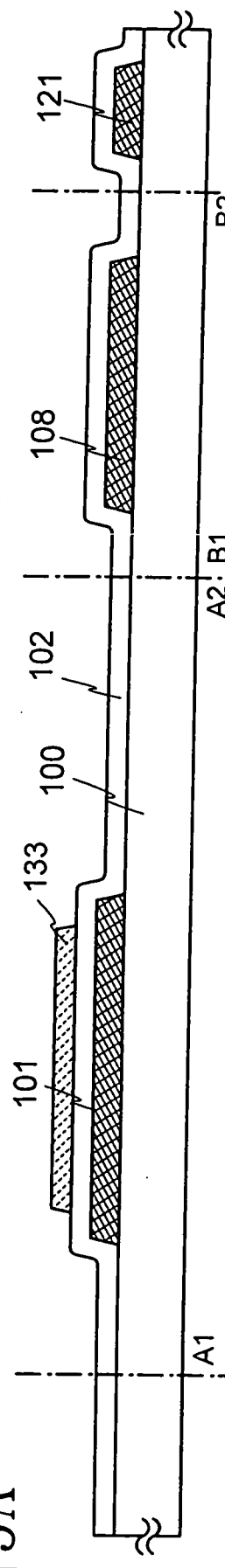


圖5B

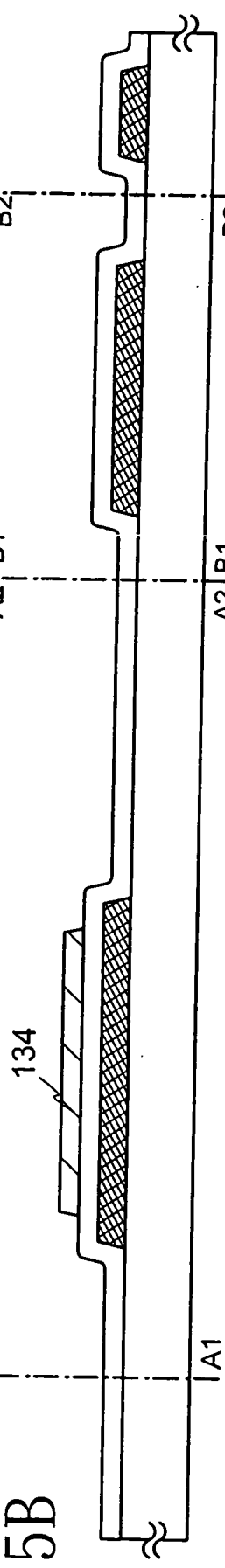


圖5C

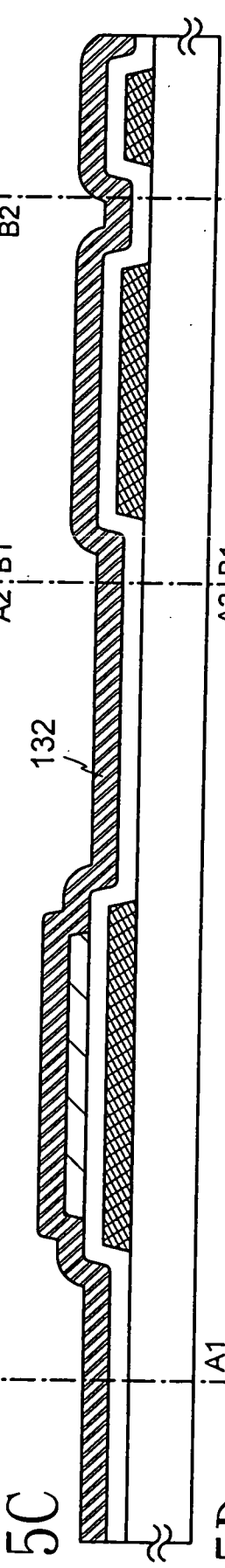
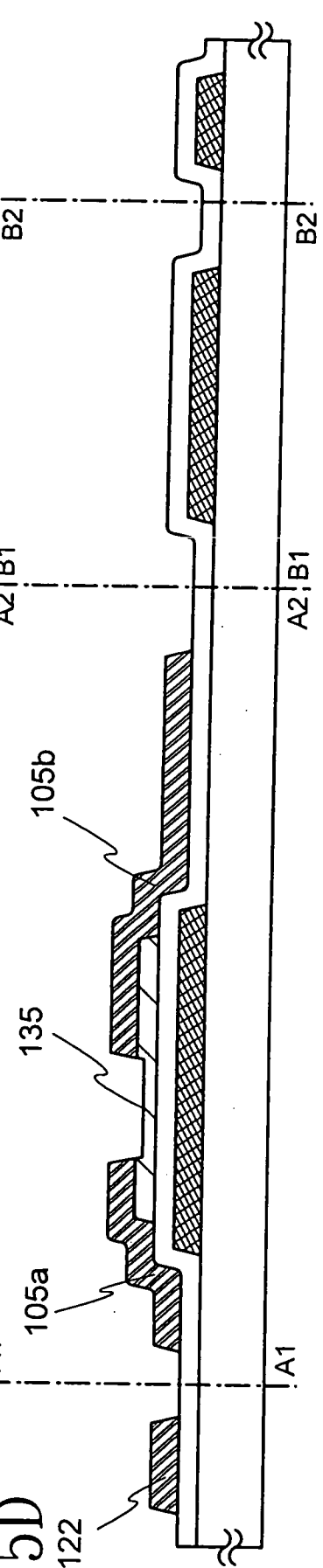


圖5D



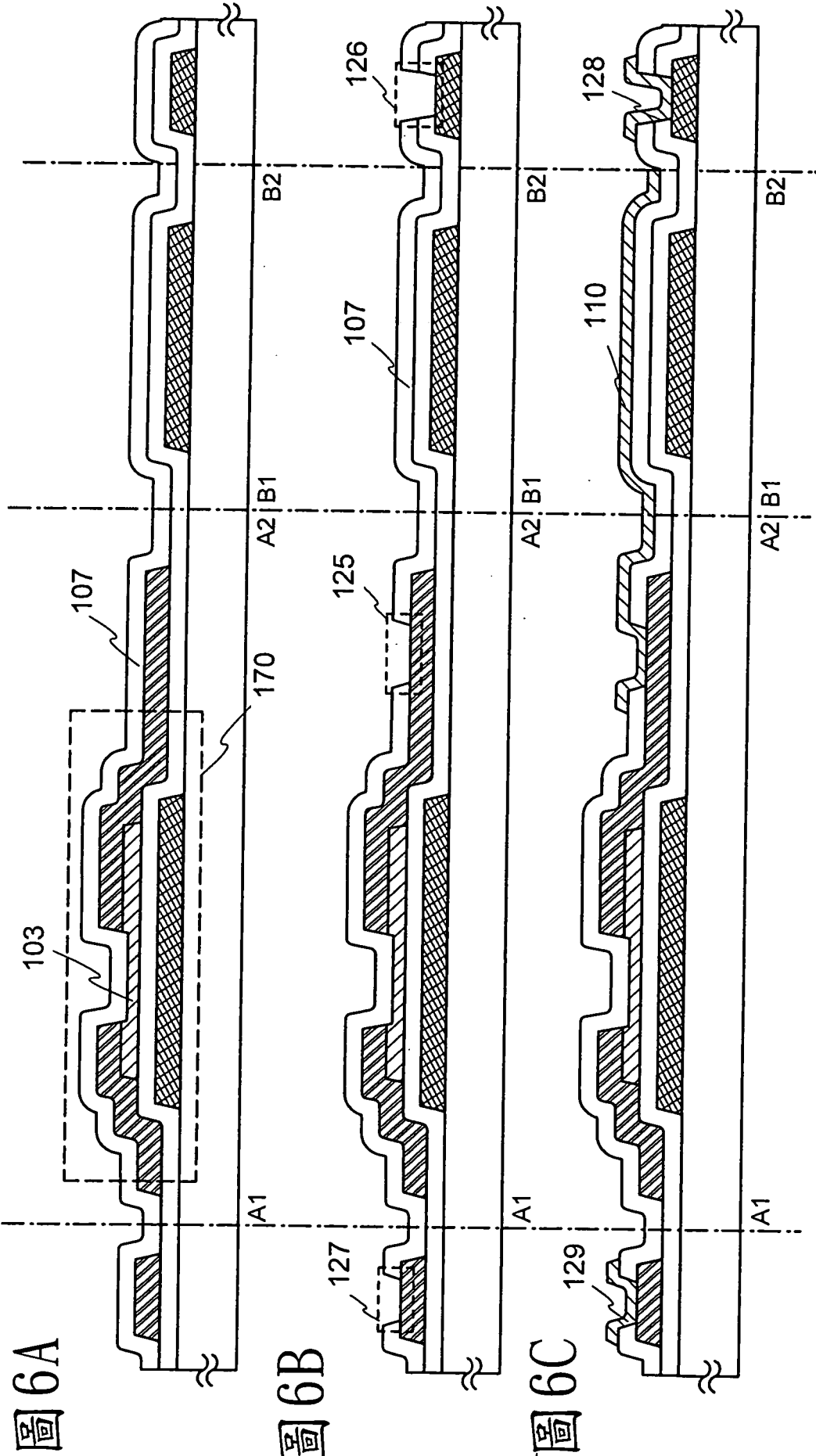


圖7

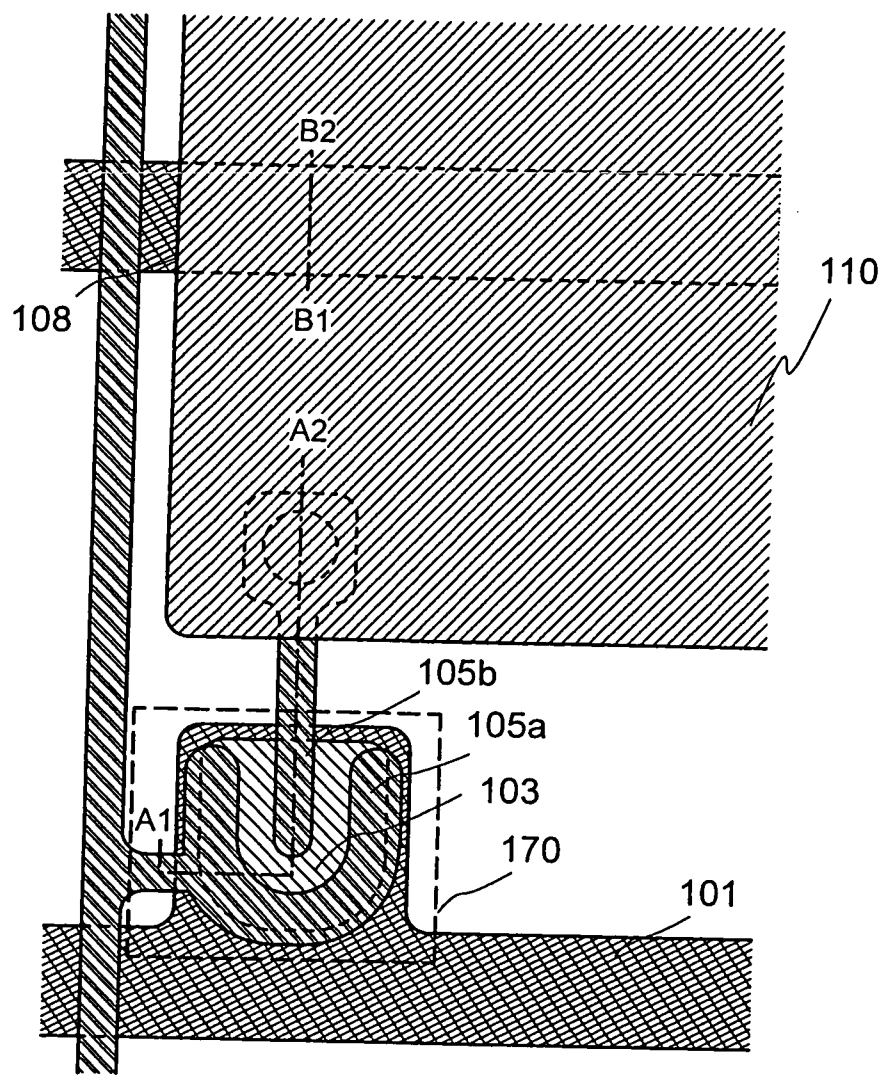


圖 8A-1

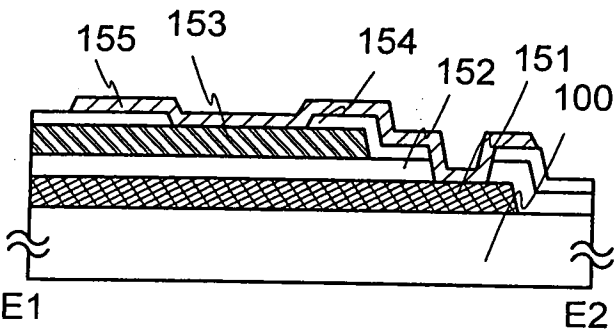


圖 8A-2

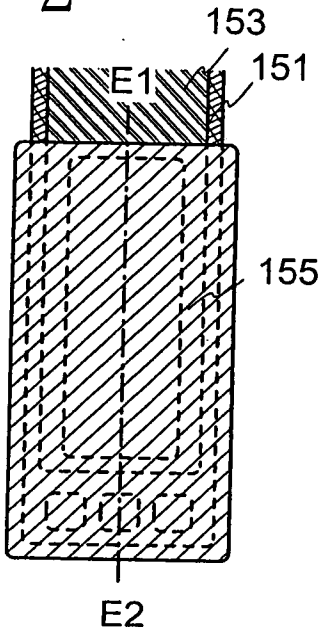


圖 8B-1

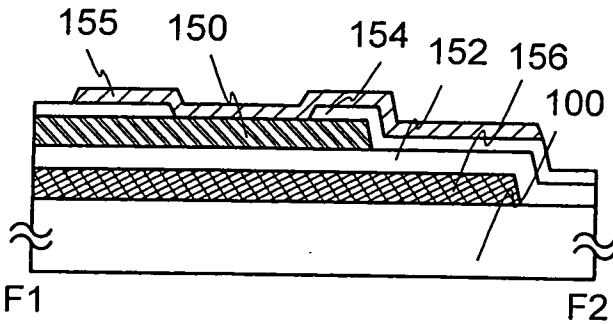


圖 8B-2

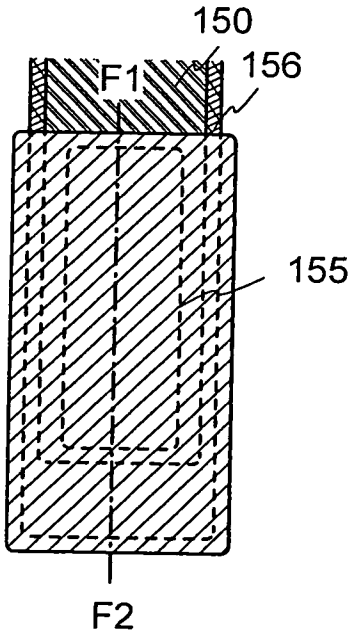




圖 9

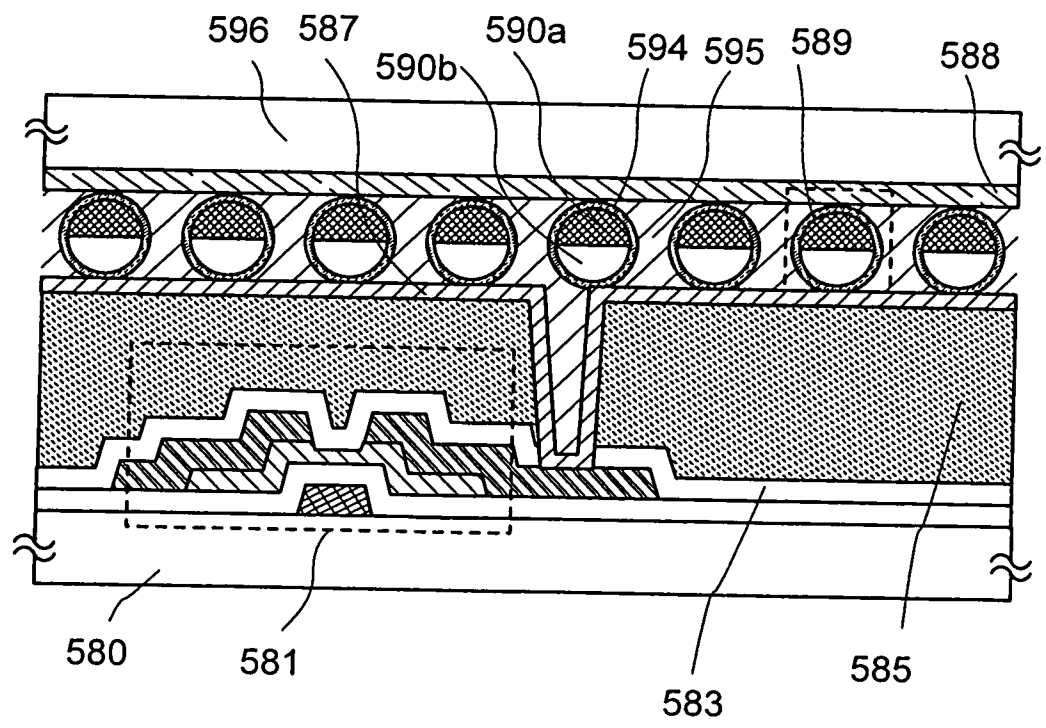


圖 10A-1

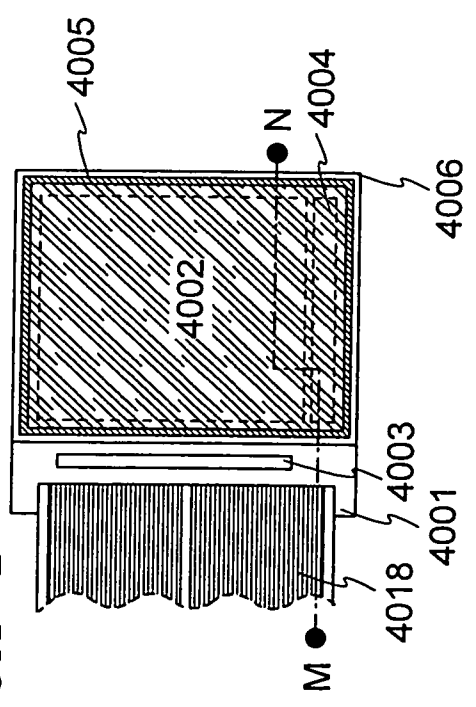


圖 10A-2

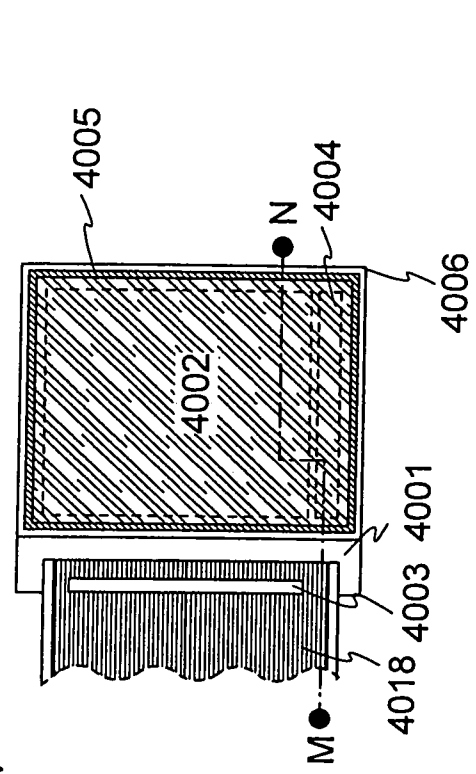


圖 10B

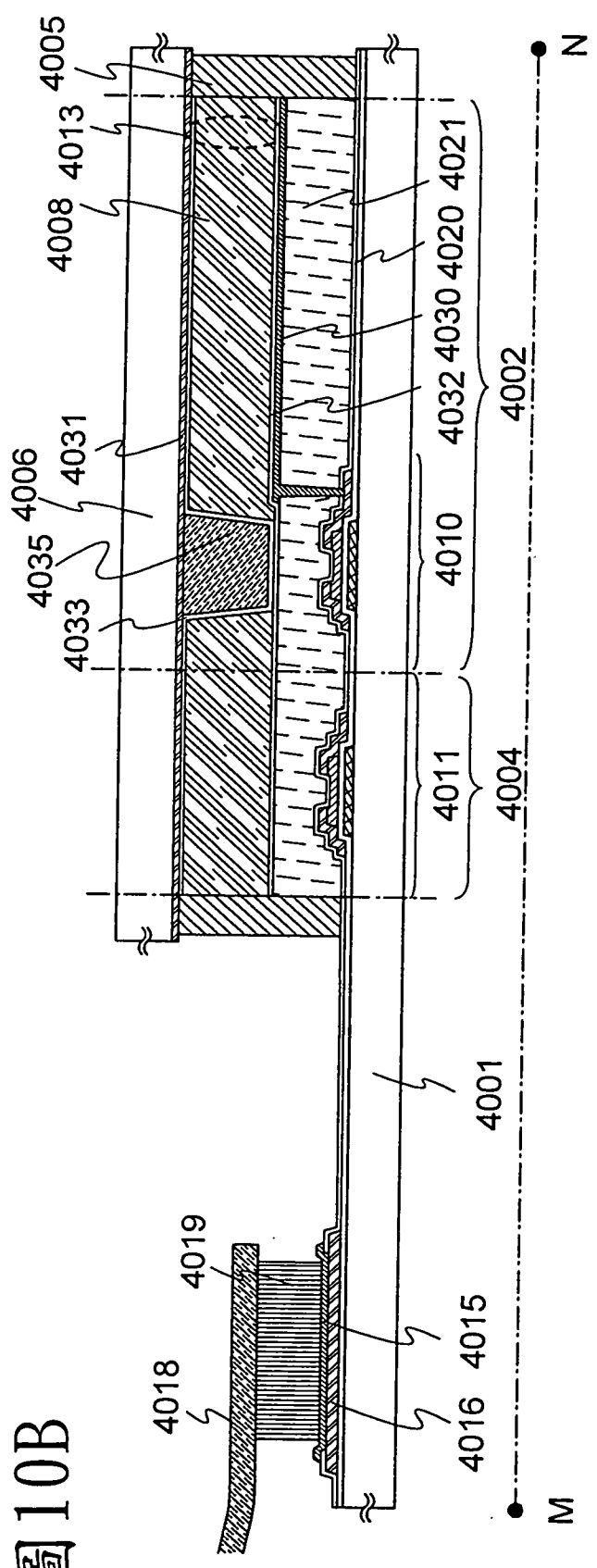


圖11A

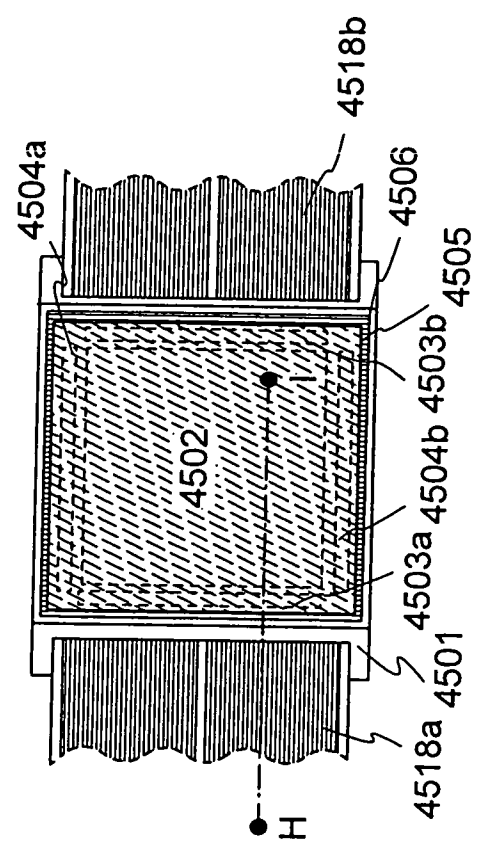


圖11B

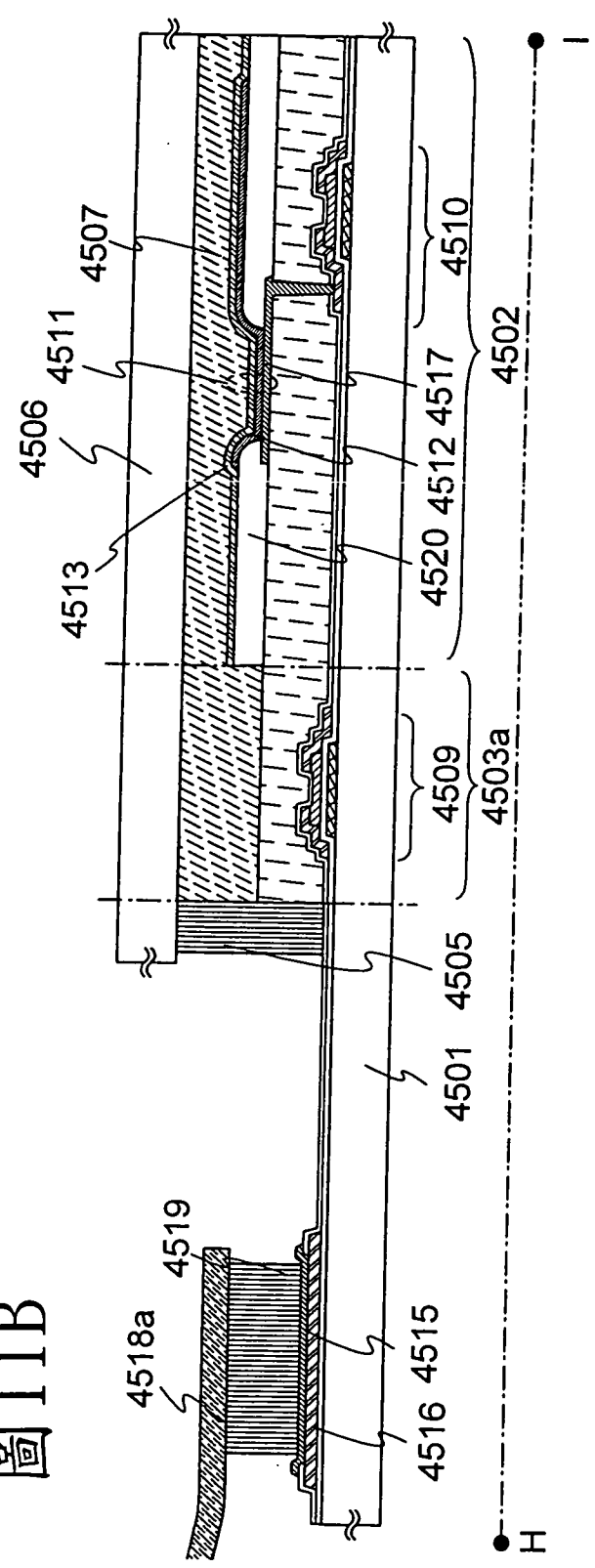


圖12

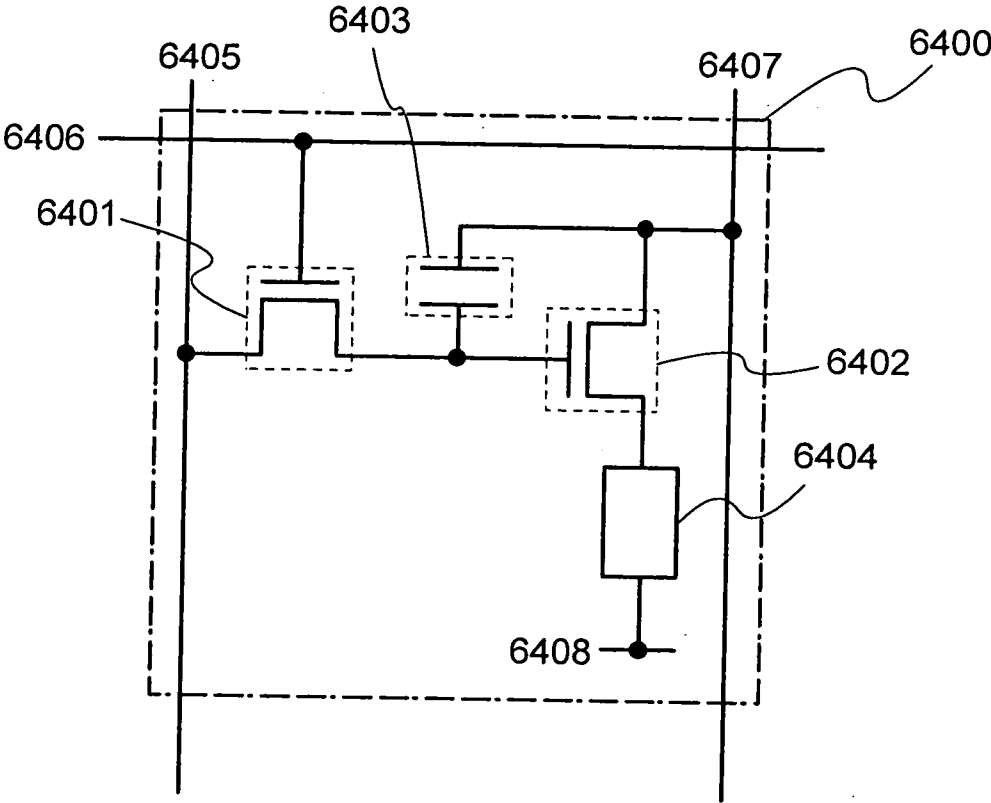


圖 13A

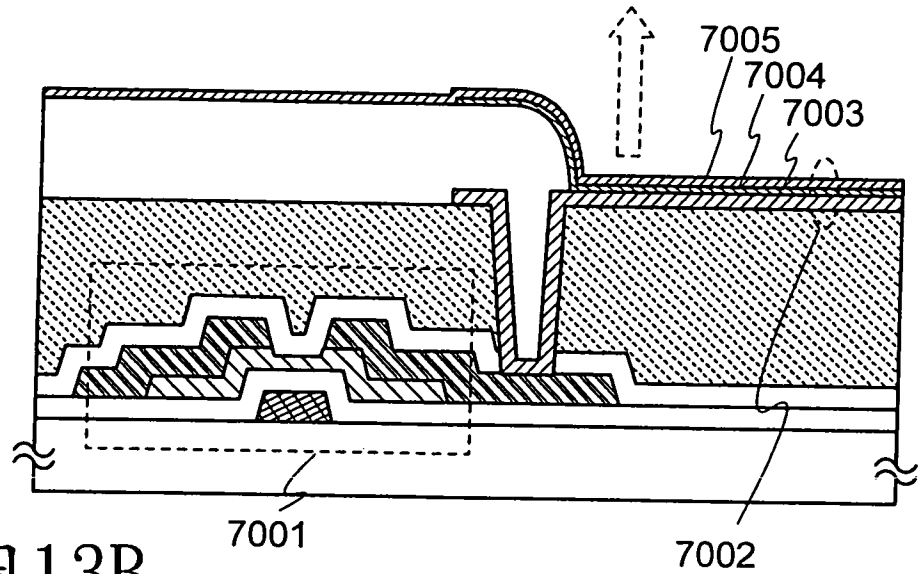


圖 13B

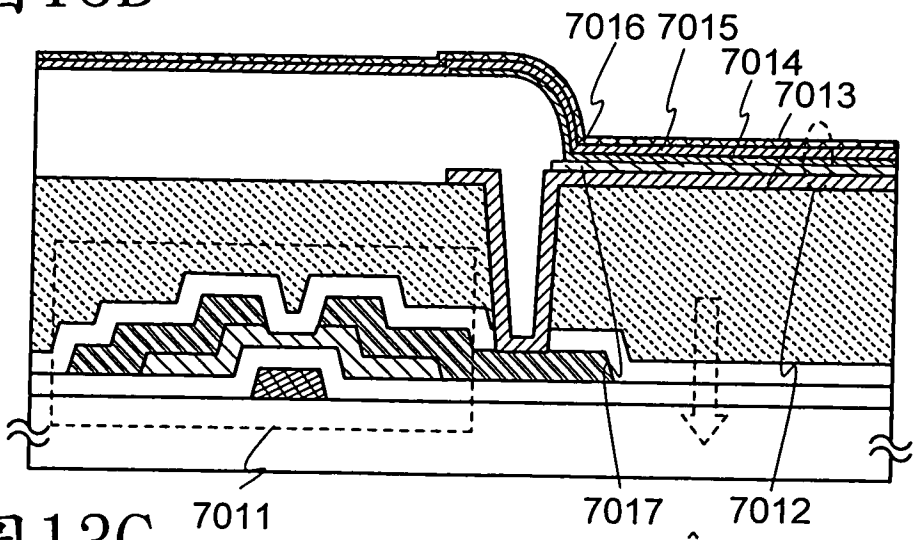


圖 13C

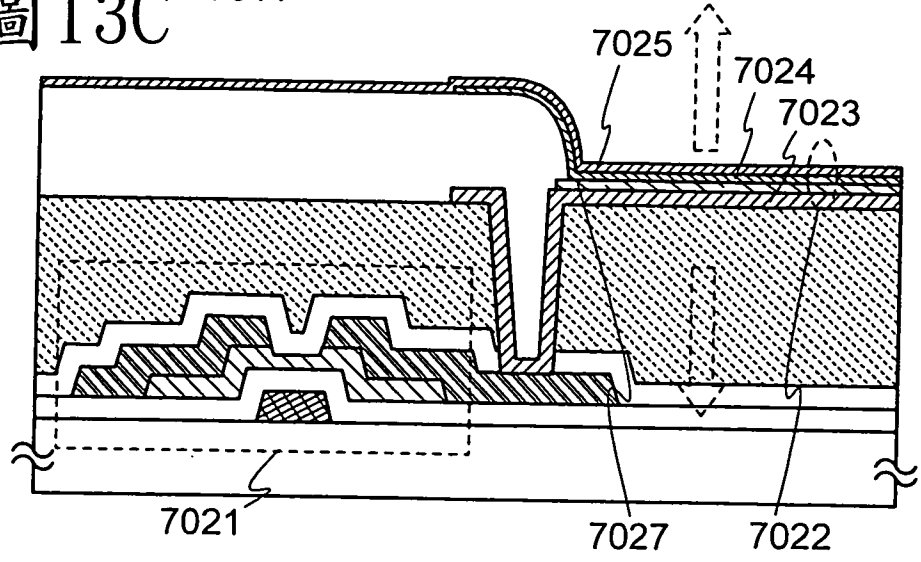


圖 14A

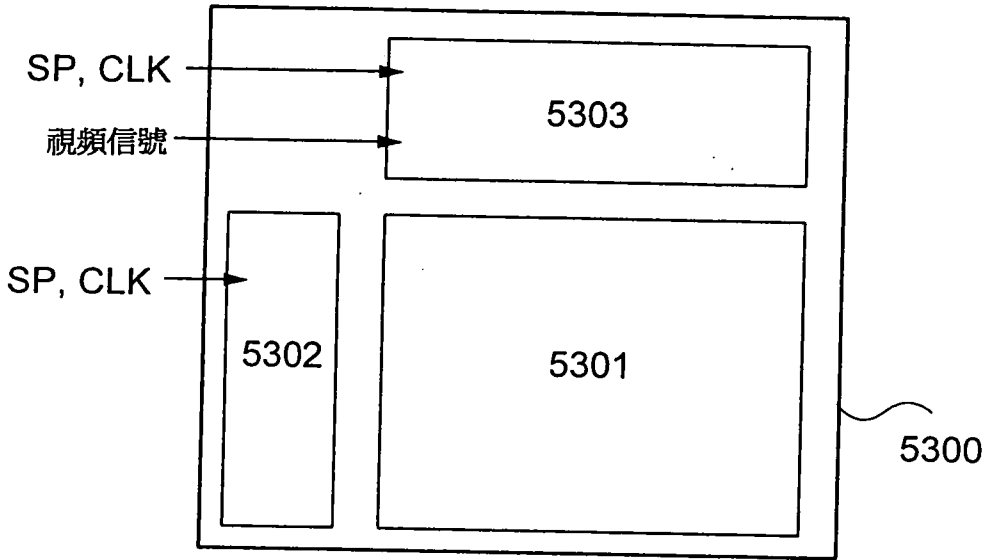


圖 14B

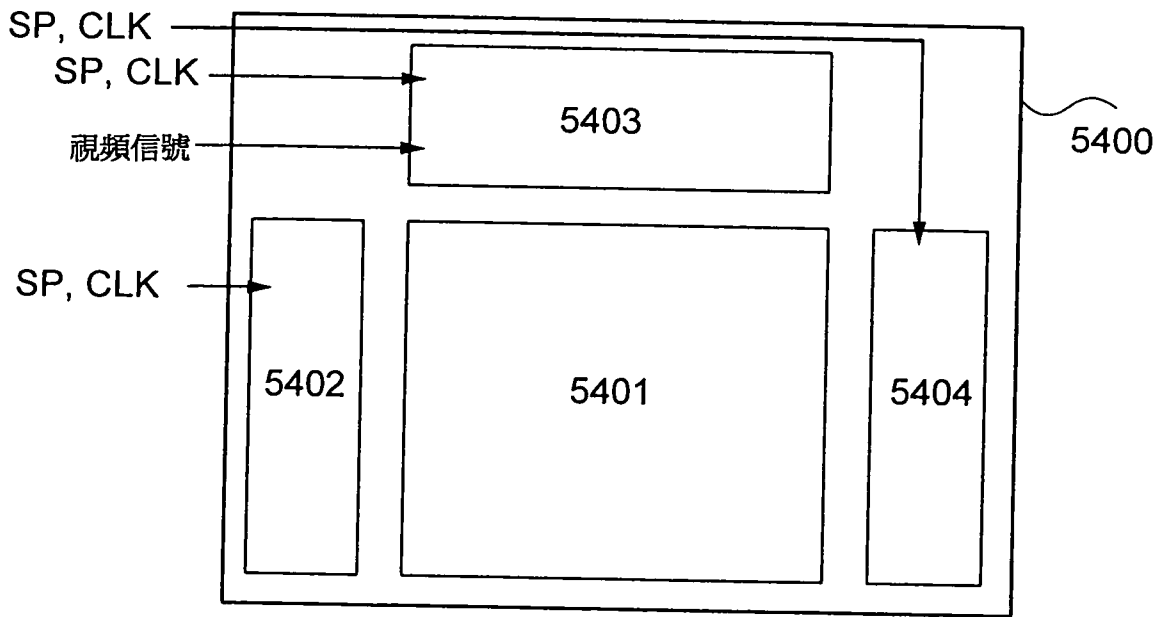


圖15

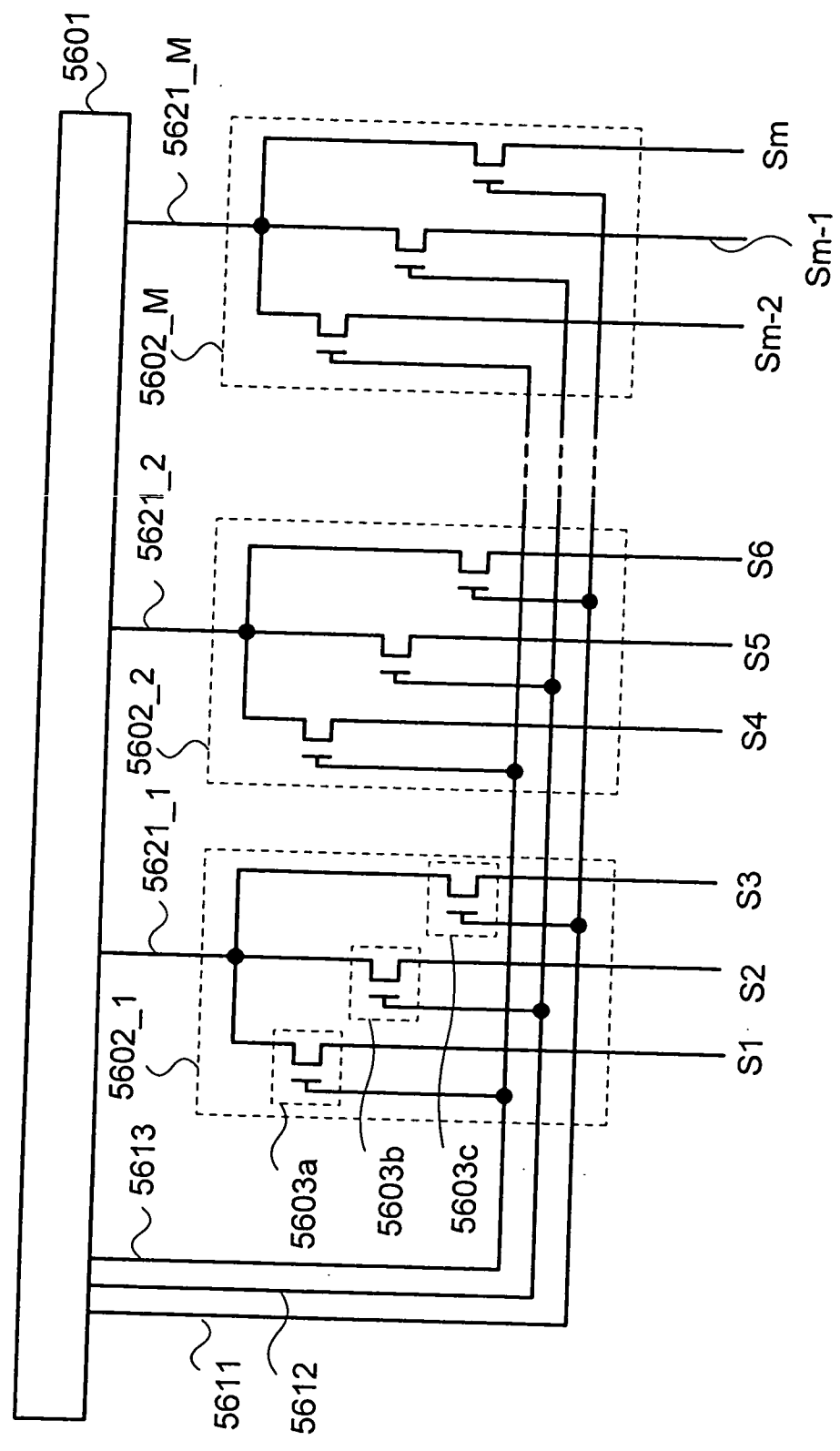


圖16

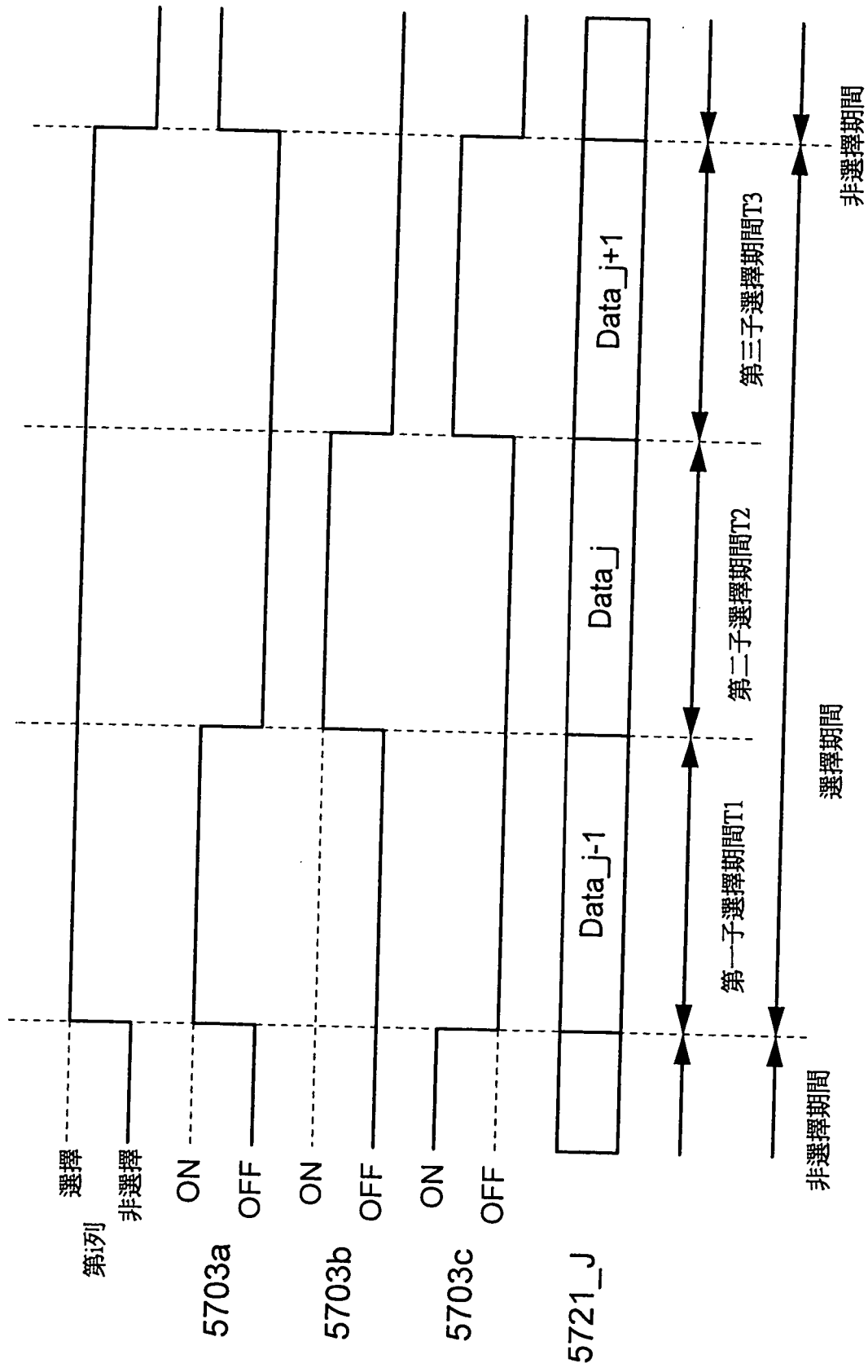




圖17

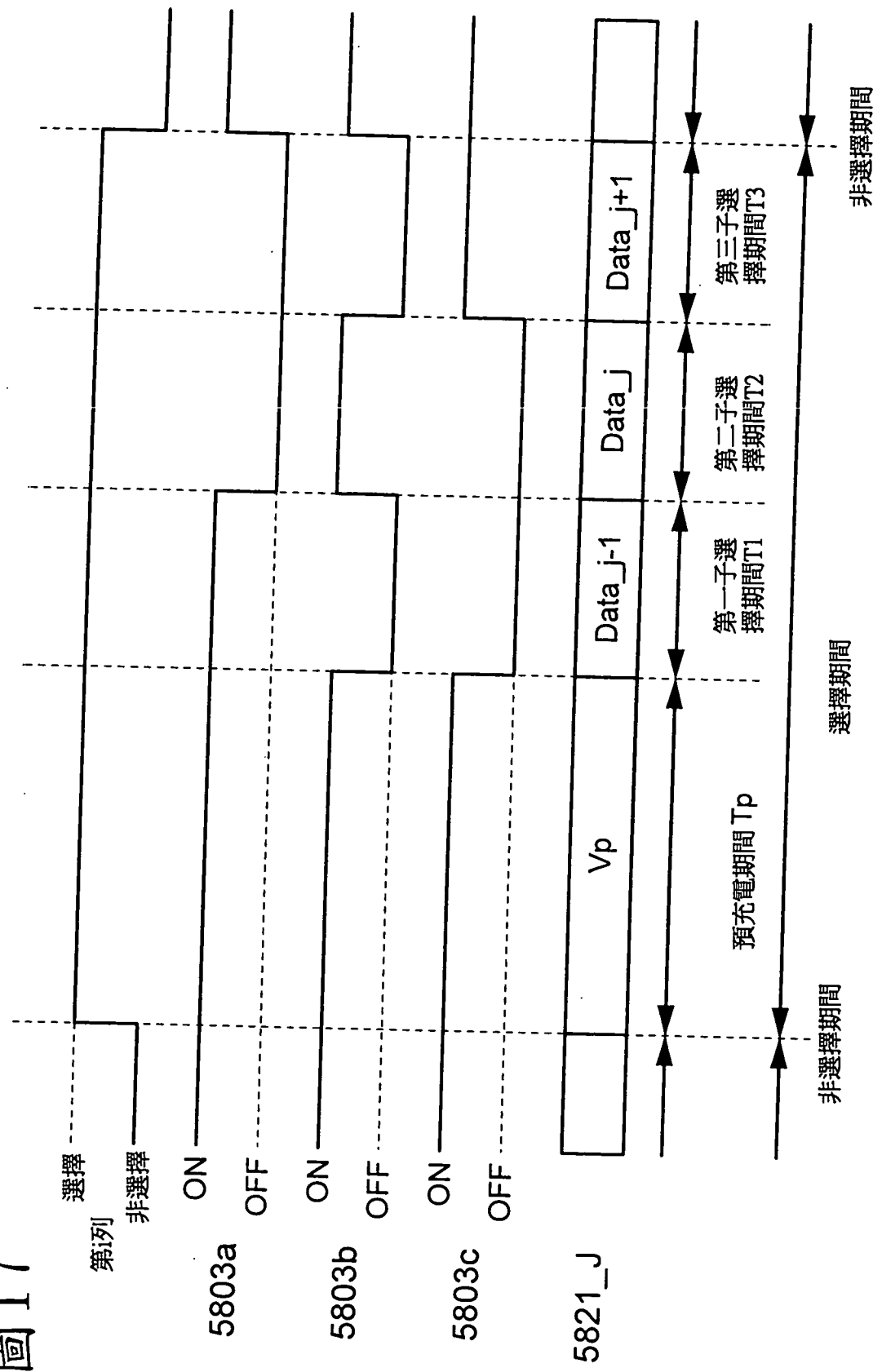


圖18

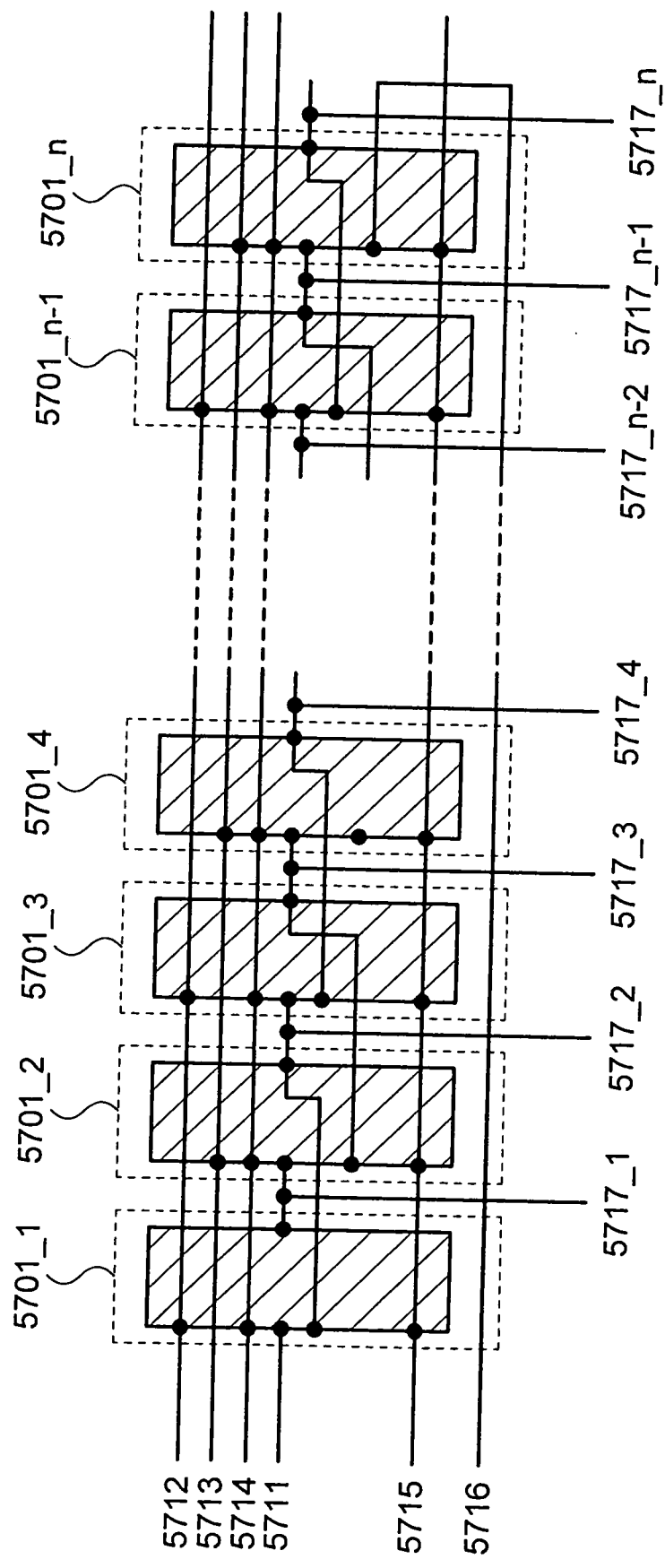
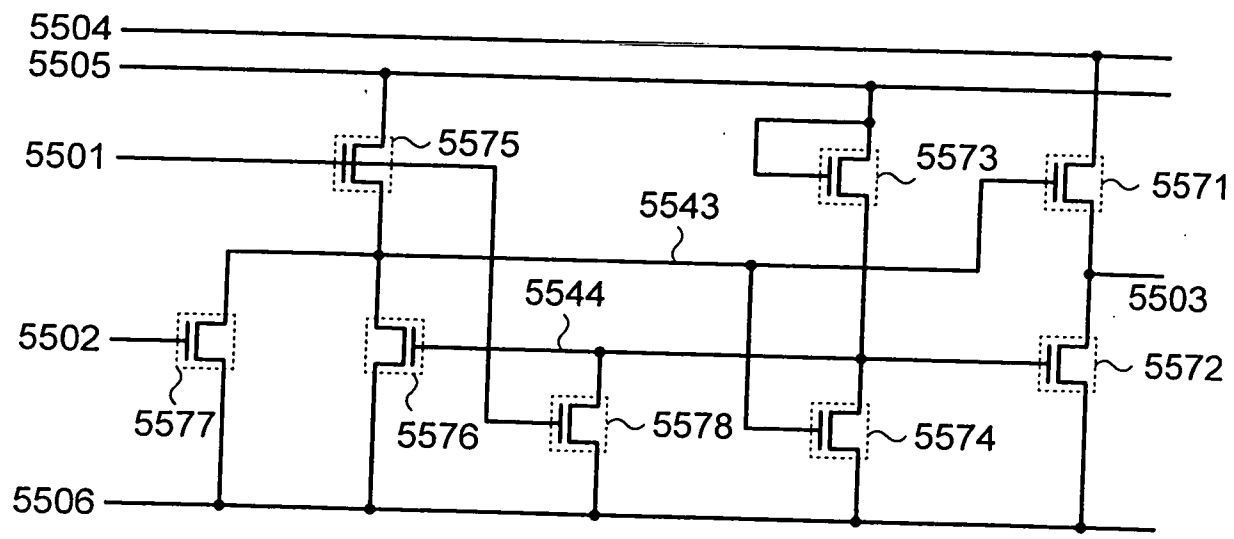


圖 19



20

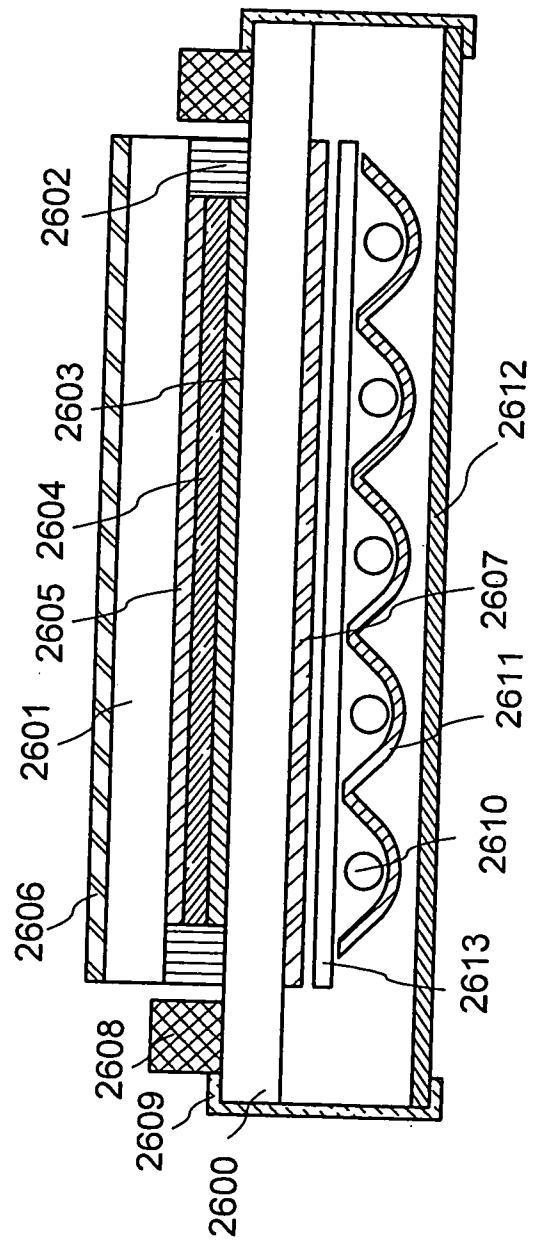


圖21A

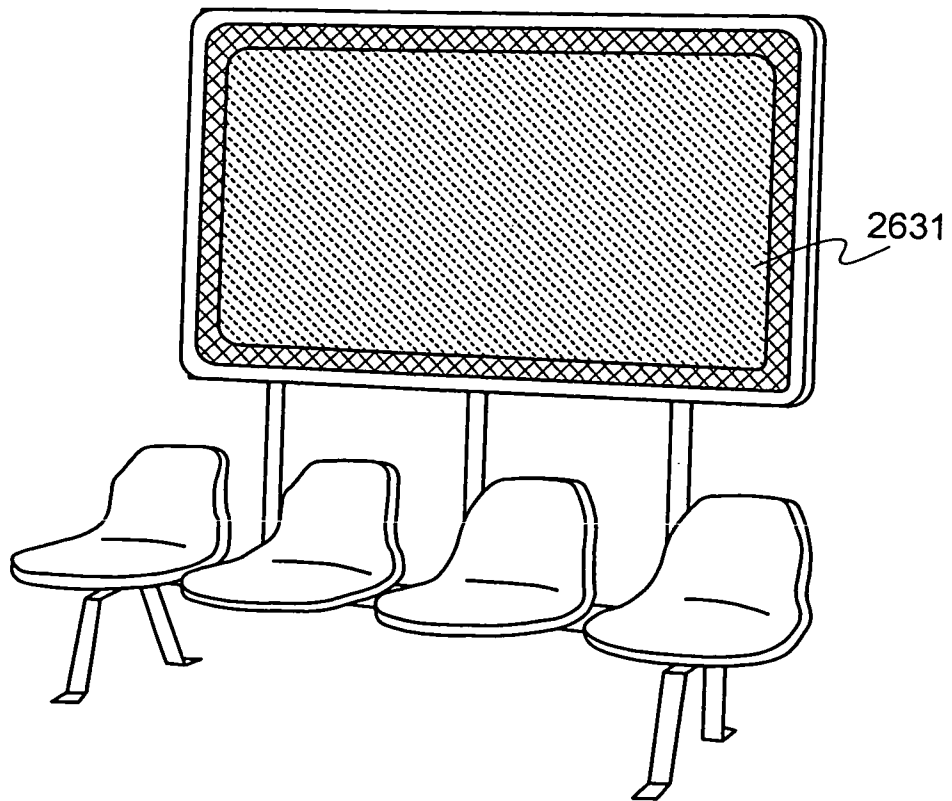


圖21B

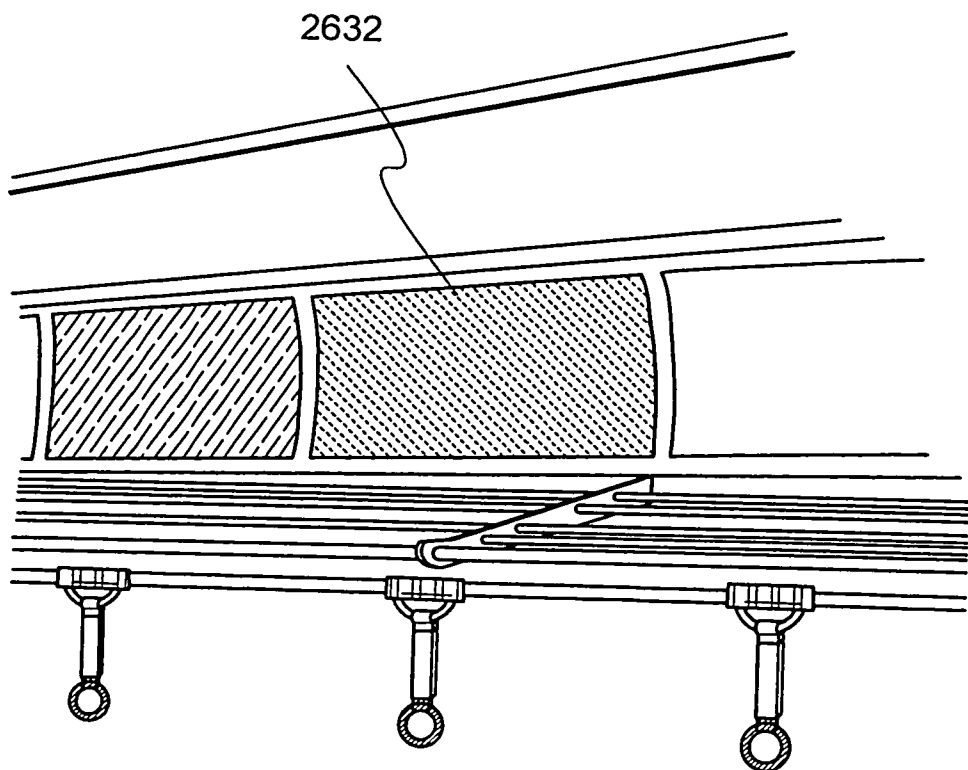


圖 22

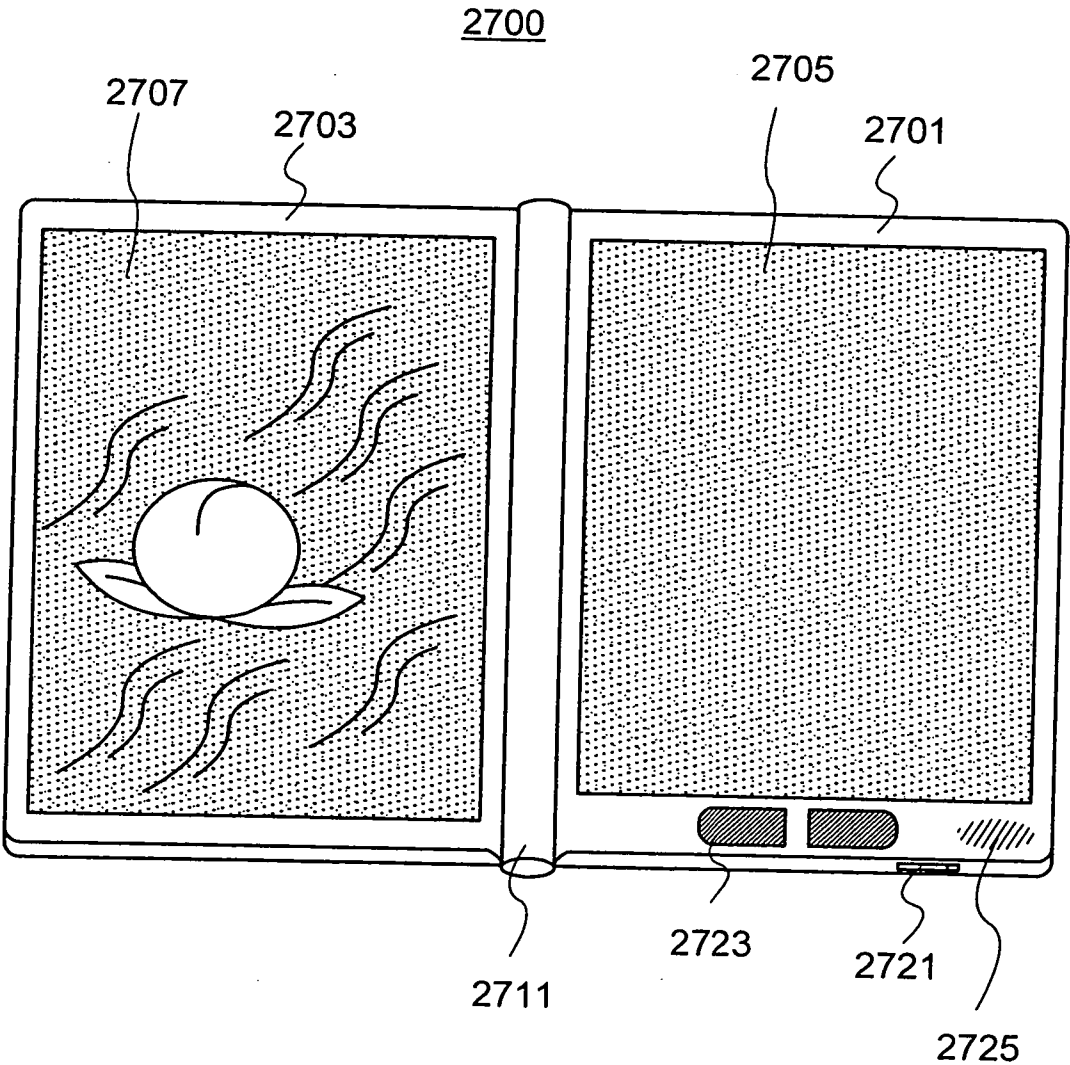


圖 23A

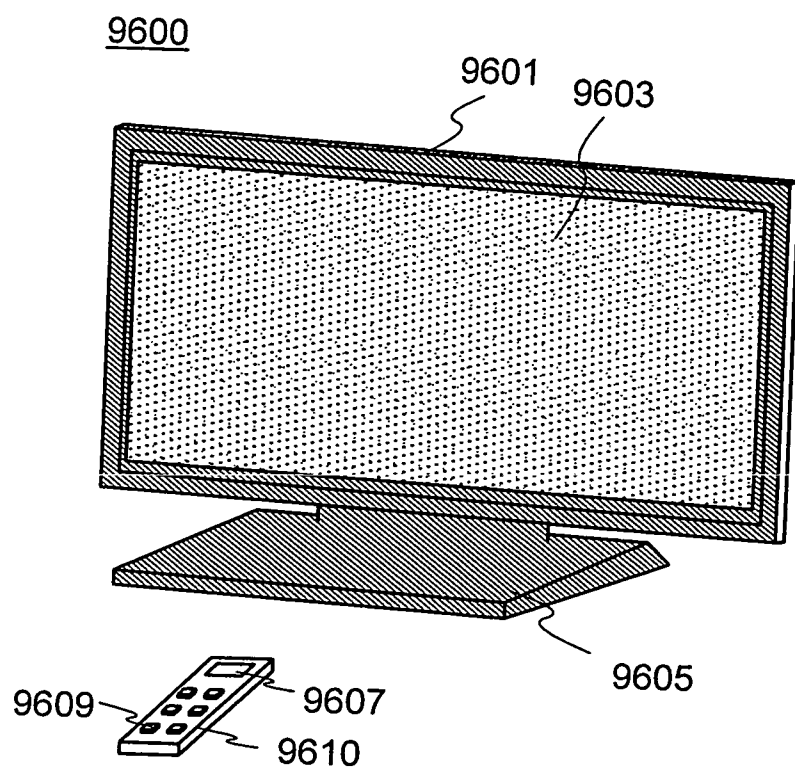


圖 23B

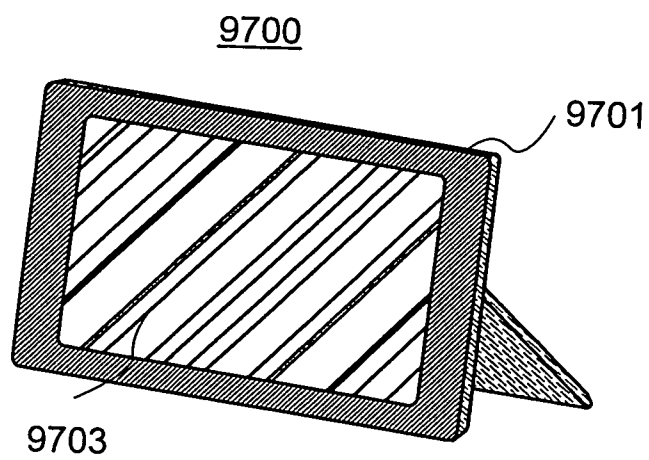


圖 24A

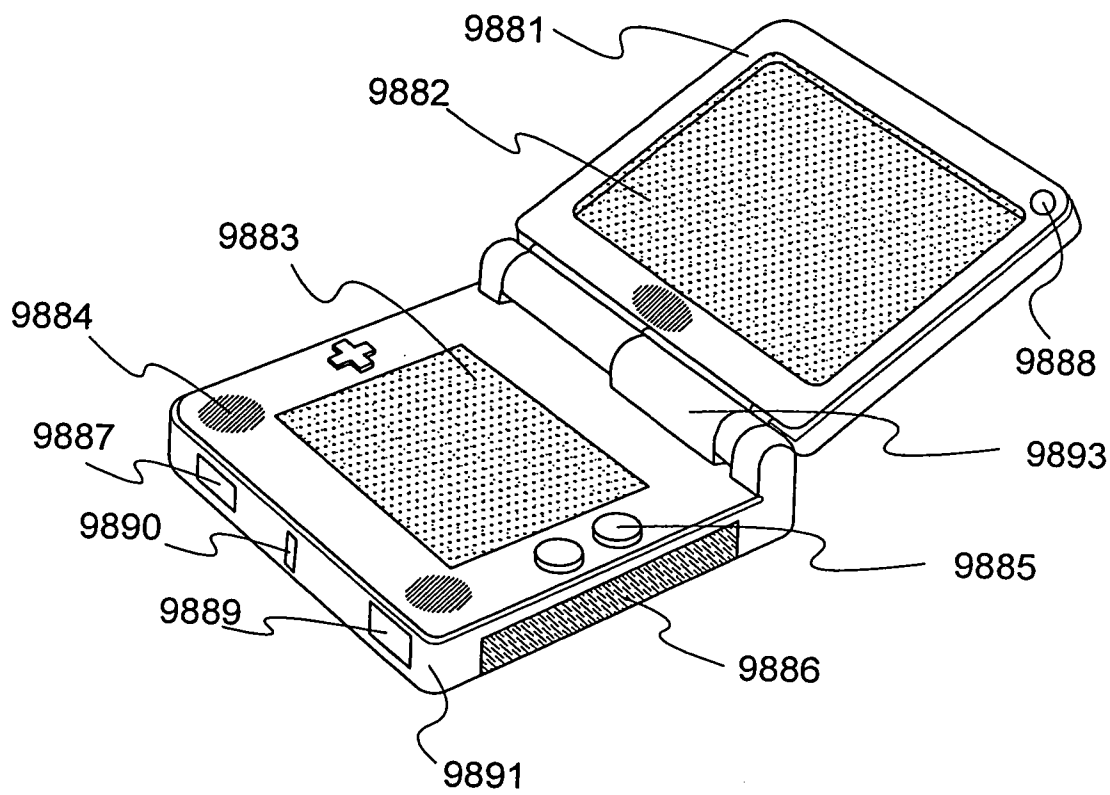


圖 24B

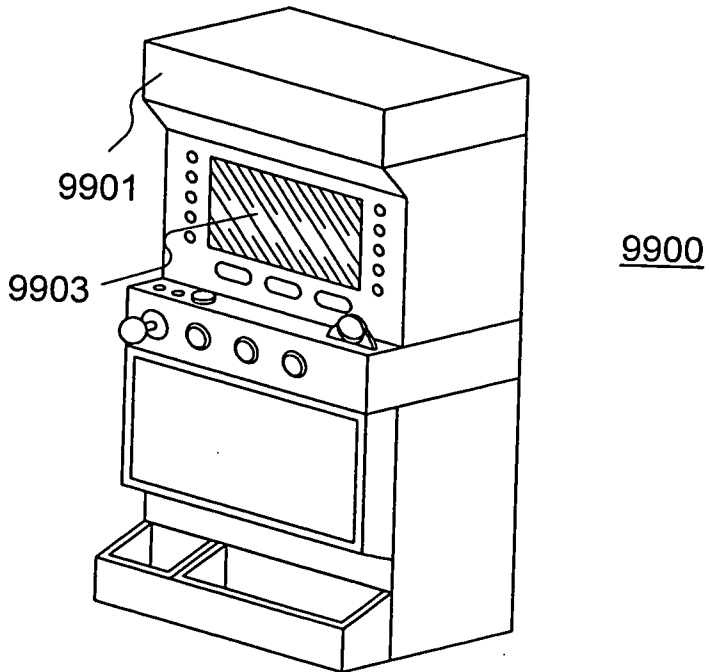




圖 25A

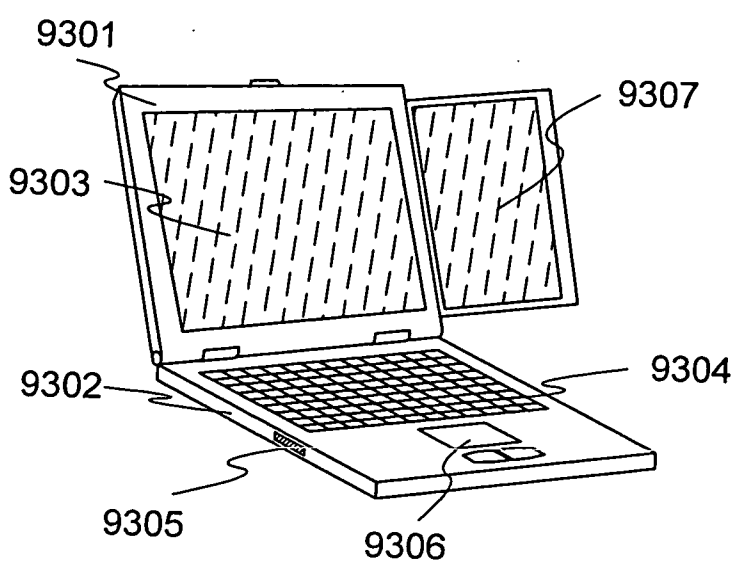


圖 25B

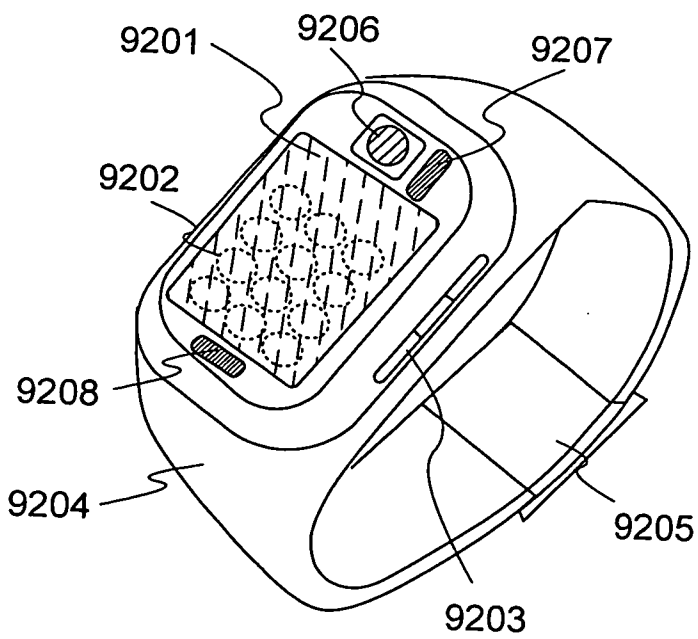


圖 26A

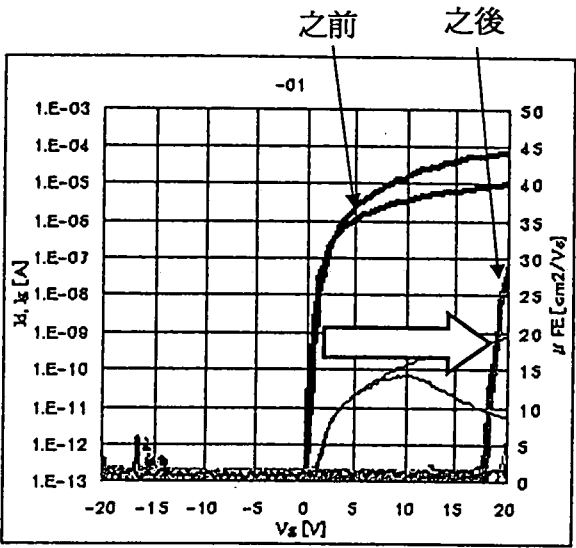


圖 26B

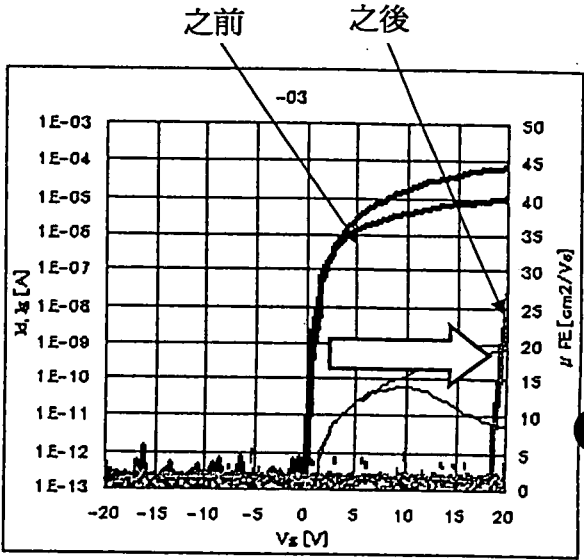


圖 26C

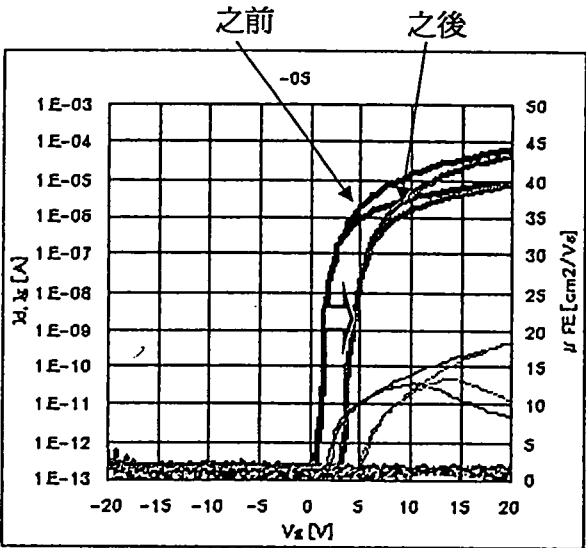


圖 26D

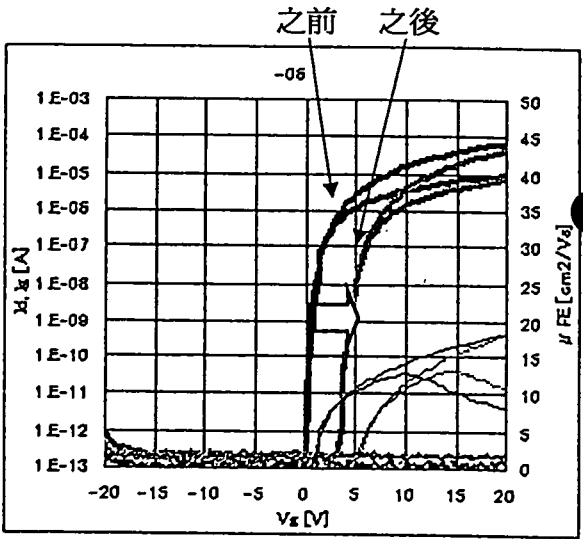


圖 27A

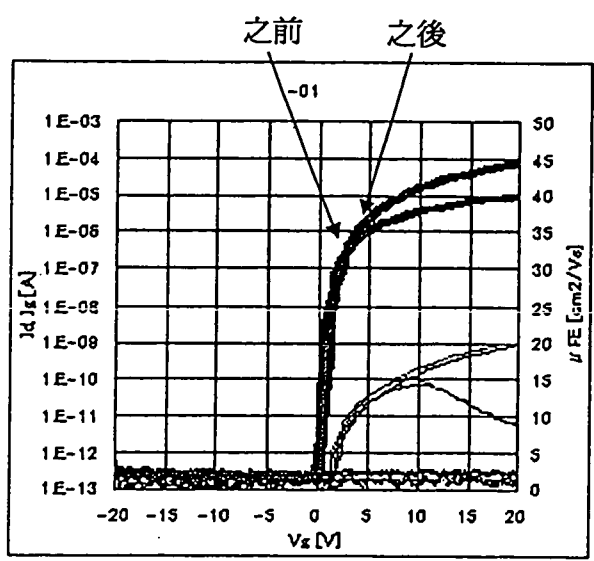


圖 27B

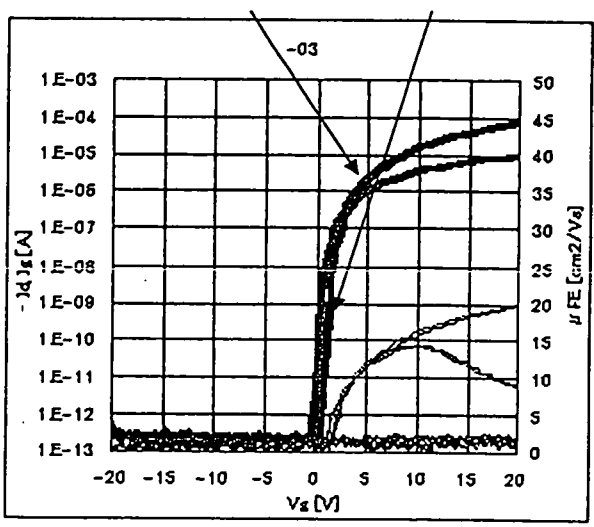


圖 27C

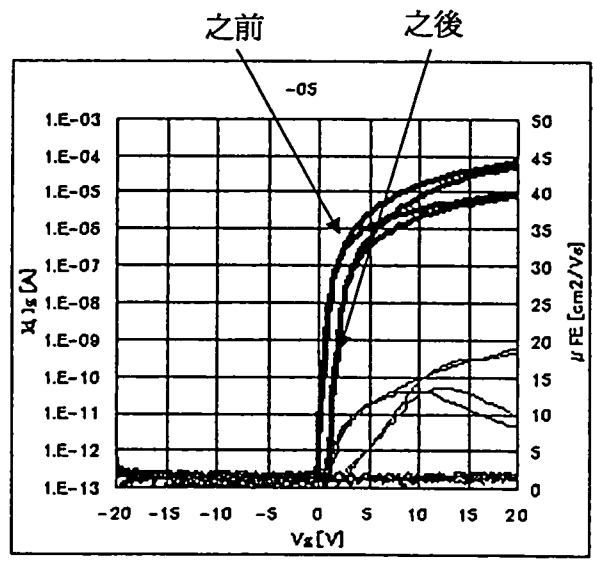


圖 27D

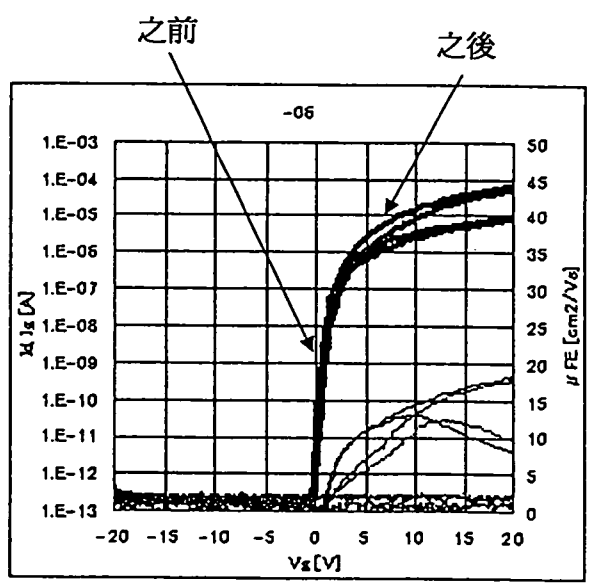


圖 28A

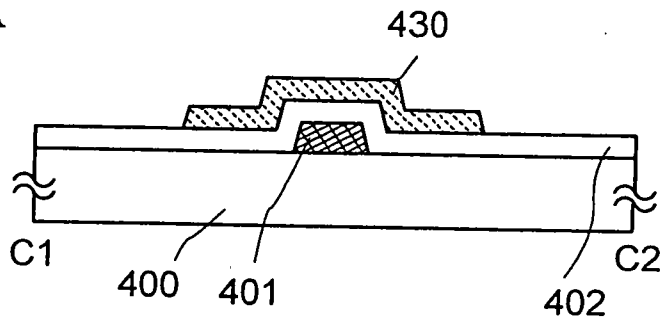


圖 28B

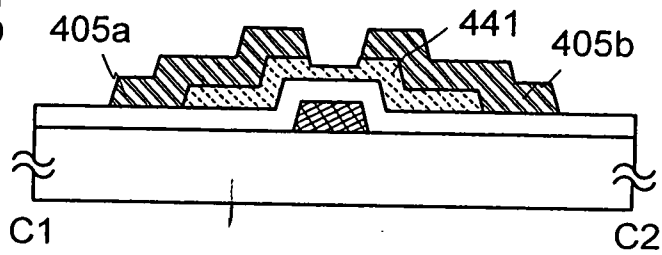


圖 28C

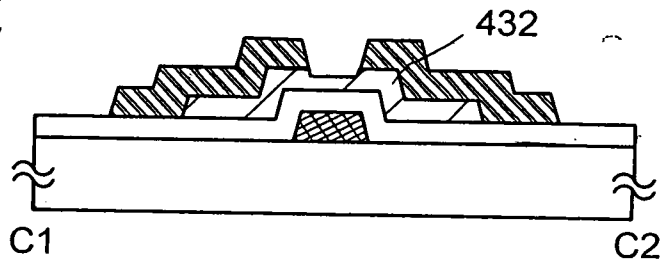


圖 28D

