



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0070096
(43) 공개일자 2015년06월24일

- (51) 국제특허분류(Int. Cl.)
H01L 27/12 (2006.01) *C30B 29/06* (2006.01)
C30B 31/22 (2006.01) *C30B 33/06* (2006.01)
H01L 21/265 (2006.01) *H01L 21/324* (2006.01)
- (52) CPC특허분류
H01L 27/1203 (2013.01)
C30B 29/06 (2013.01)
- (21) 출원번호 10-2015-7005883
- (22) 출원일자(국제) 2013년09월12일
심사청구일자 없음
- (85) 번역문제출일자 2015년03월05일
- (86) 국제출원번호 PCT/JP2013/005396
- (87) 국제공개번호 WO 2014/061196
국제공개일자 2014년04월24일
- (30) 우선권주장
JP-P-2012-229111 2012년10월16일 일본(JP)
- (71) 출원인
신에쓰 한도타이 가부시키가이샤
일본 도쿄도 치요다구 오테마찌 2쵸메 6-2
- (72) 발명자
쿠, 웨이 평
일본, 군마 3790196, 안나카-시, 이소베 2-쵸메, 13-1, 신에쓰 한도타이 가부시키가이샤, 이소베 연구개발센터 내
타하라, 후미오
일본, 군마 3790196, 안나카-시, 이소베 2-쵸메, 13-1, 신에쓰 한도타이 가부시키가이샤, 이소베 연구개발센터 내
오오이, 유우키
일본, 군마 3790196, 안나카-시, 이소베 2-쵸메, 13-1, 신에쓰 한도타이 가부시키가이샤, 이소베 연구개발센터 내
- (74) 대리인
특허법인씨엔에스

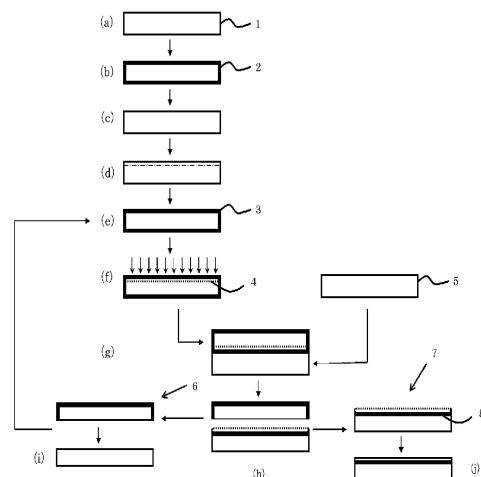
전체 청구항 수 : 총 5 항

(54) 발명의 명칭 SOI 웨이퍼의 제조방법

(57) 요 약

본 발명은, SOI 웨이퍼를 제조하는 방법으로서, 산화막 형성 공정 전에, 준비한 실리콘 웨이퍼에 산화성 분위기 하에서 1100°C~1250°C의 온도에서 30분~120분간의 열처리를 실시하는 공정, 및 이 열처리 후의 실리콘 웨이퍼의 접합면이 되는 표면을 연마하는 공정을 행하는 것을 특징으로 하는 SOI 웨이퍼의 제조방법이다. 이에 따라, SOI 웨이퍼의 제조에 있어서, 본드 웨이퍼의 결함을 충분히 소멸시켜, 결함 등의 불량이 거의 없는 SOI 웨이퍼를 제조할 수 있고, 또한, 이온주입 박리법에 있어서 부산물로서 생성되는 박리 웨이퍼를 본드 웨이퍼로서 여러 번 재 이용할 수 있는 SOI 웨이퍼의 제조방법이 제공된다.

대 표 도 - 도1



(52) CPC특허분류

C30B 31/22 (2013.01)

C30B 33/06 (2013.01)

H01L 21/265 (2013.01)

H01L 21/324 (2013.01)

명세서

청구범위

청구항 1

쇼크랄스키법에 의해 육성된 실리콘 단결정 잉곳으로부터 잘려진 실리콘 웨이퍼를 본드 웨이퍼로서 준비하는 공정과, 이 준비한 실리콘 웨이퍼에 산화막을 형성하는 공정과, 이 산화막을 형성한 실리콘 웨이퍼의 접합면이 되는 표면으로부터 상기 산화막을 통해 이온주입을 행하여, 상기 실리콘 웨이퍼 중에 이온주입층을 형성하는 공정과, 이 이온주입층을 형성한 실리콘 웨이퍼와 베이스 웨이퍼를 접합하여, 상기 실리콘 웨이퍼를 상기 이온주입층에서 박리하여 박리 웨이퍼와 SOI 웨이퍼로 분리시키는 공정을 포함하는 SOI 웨이퍼를 제조하는 방법으로서,

상기 산화막 형성 공정 전에, 상기 준비한 실리콘 웨이퍼에 산화성 분위기하에서 1100°C ~ 1250°C 의 온도에서 30분~120분간의 열처리를 실시하는 공정, 및 이 열처리 후의 실리콘 웨이퍼의 접합면이 되는 표면을 연마하는 공정을 행하는 것을 특징으로 하는 SOI 웨이퍼의 제조방법.

청구항 2

제1항에 있어서,

상기 연마공정에 있어서, 상기 열처리 후의 실리콘 웨이퍼에 형성된 산화막을 제거한 후, 접합면이 되는 표면을 $0.1\text{~}0.2 \mu\text{m}$ 연마하는 것을 특징으로 하는 SOI 웨이퍼의 제조방법.

청구항 3

제1항 또는 제2항에 있어서,

상기 박리 웨이퍼를, SOI 웨이퍼의 제조시에 본드 웨이퍼로서 재이용하는 것을 특징으로 하는 SOI 웨이퍼의 제조방법.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 준비하는 실리콘 웨이퍼로서, 초기 산소농도가 14ppma 이하인 N영역(NPC)의 웨이퍼 또는 초기 산소농도가 7ppma 이하인 질소도프 웨이퍼를 이용하는 것을 특징으로 하는 SOI 웨이퍼의 제조방법.

청구항 5

제4항에 있어서,

상기 질소도프 웨이퍼로서, 질소농도가 1×10^{13} ~ $1\times 10^{15} \text{ atoms/cm}^3$ 인 질소도프 웨이퍼를 이용하는 것을 특징으로 하는 SOI 웨이퍼의 제조방법.

발명의 설명

기술 분야

[0001] 본 발명은, 이온주입한 웨이퍼를 접합 후에 박리하여 SOI(Silicon on Insulator) 웨이퍼를 제조하는, 이를바 이온주입 박리법(스마트컷(등록상표)법이라고도 불림)에 의한 SOI 웨이퍼의 제조방법에 관한 것이다.

배경 기술

[0002] SOI 웨이퍼의 제조방법으로는, 대표적인 것으로 이온주입 박리법이 있다.

[0003] 이 이온주입 박리법을 간단히 설명하면, 우선, 본드 웨이퍼 및 베이스 웨이퍼로서, 2매의 실리콘 웨이퍼를 준비하고, 적어도 일방의 실리콘 웨이퍼, 예를 들어 본드 웨이퍼에 SOI 웨이퍼의 매립산화막이 되는 산화막을 형성한 후에, 이 산화막을 형성한 실리콘 웨이퍼의 접합면이 되는 표면으로부터 상기 산화막을 통해 이온주입을 행

하여, 상기 실리콘 웨이퍼 중에 이온주입층을 형성하고, 이 이온주입층을 형성한 실리콘 웨이퍼와 베이스 웨이퍼를 접합하여 열처리함으로써, 상기 실리콘 웨이퍼를 상기 이온주입층에서 박리하여 박리 웨이퍼와 SOI 웨이퍼로 분리시키고, 그 후 추가로 필요에 따라, 결합 열처리를 가해 강고하게 결합하여, SOI 웨이퍼를 제조하는 방법이다.

[0004] 디바이스 프로세스의 미세화에 수반하여, SOI 웨이퍼의 SOI층을 형성하는 본드 웨이퍼는 무결함화를 요구받고 있으며, 현 상황에서는 SOI의 본드 웨이퍼로서 저산소, 저결함의 N영역(NPC(Nearly Perfect Crystal)) 웨이퍼를 사용하고 있다(특허문현 1).

[0005] 그러나, 이와 같은 COP(Crystal Originated Particle) 프리의 NPC 웨이퍼를 사용하여도, SOI 웨이퍼의 매립산화막이 되는 산화막을 형성하기 때문에 예를 들어 900°C에서 6시간의 열처리를 실시하면, SOI층이 되는 표층에 산소 석출핵이나 산소 석출물(Bulk Micro Defect: BMD) 등의 산소 석출 관련 결함인 HF 결함이 발생하는 경우가 있었으며, 특히, 박리 웨이퍼를 본드 웨이퍼로서 재이용한 경우에, 이러한 결함의 발생이 현저하였다.

[0006] 이러한 결함을 발생시키지 않도록 하기 위하여, 박리한 N영역 웨이퍼에 RTA 처리를 행하고, 표층의 결함을 소멸시키고 나서 본드 웨이퍼로서 재이용하는 방법이 행해져 왔다(특허문현 2~4).

[0007] 그러나, 이러한 RTA 처리는 그때마다 행하지 않으면 안 되고, 또한 여러 번 RTA 처리를 반복하면 본드 웨이퍼가 파손되기 쉽다는 문제가 있었다.

[0008] 이러한 재생처리에 있어서의 본드 웨이퍼의 열처리 횟수를 줄이기 위하여, SOI 웨이퍼를 제작하기 전에, 비산화성 분위기하 등에서 본드 웨이퍼를 열처리하는 방법도 행해지고 있다(특허문현 5).

[0009] 그러나, 이러한 방법이더라도, 재이용하기 전의 검사에서 결함이 확인된 경우에는, 재차 열처리를 행할 필요가 있었다.

선행기술문헌

특허문헌

[0010] (특허문현 0001) 일본특허공개 2006-294737호 공보

(특허문현 0002) 일본특허공개 2011-238758호 공보

(특허문현 0003) 일본특허공개 2008-021892호 공보

(특허문현 0004) 일본특허공개 2007-149907호 공보

(특허문현 0005) 일본특허공개 2011-176293호 공보

발명의 내용

해결하려는 과제

[0011] 이 문제들을 해결하기 위해서는, LST(Laser Scattering Tomography(적외 산란 토모그래피))로 검출되는 BMD 밀도가 예를 들어 $1 \times 10^7 / \text{cm}^3$ 미만인 웨이퍼를 본드 웨이퍼로서 사용할 필요가 있다.

[0012] 또한, SOI 웨이퍼의 비용저감을 실현하기 위하여, 본드 웨이퍼의 재이용을 고려할 때, 별크까지 완전히 무결함이 되는 웨이퍼의 제작기술의 개발이 필요하다.

[0013] 본 발명은, 상기 문제를 감안하여 이루어진 것으로, SOI 웨이퍼의 제조에 있어서, 본드 웨이퍼의 결함을 충분히

소멸시켜, 결합 등의 불량이 거의 없는 SOI 웨이퍼를 제조할 수 있는 SOI 웨이퍼의 제조방법을 제공하는 것을 목적으로 한다. 또한, 이온주입 박리법에 있어서 부산물로서 생성되는 박리 웨이퍼를 본드 웨이퍼로서 여러 번 재이용할 수 있는 SOI 웨이퍼의 제조방법을 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0014] 상기 과제를 해결하기 위하여, 본 발명에서는, 죄크랄스키법에 의해 육성된 실리콘 단결정 잉곳으로부터 잘려진 실리콘 웨이퍼를 본드 웨이퍼로서 준비하는 공정과, 이 준비한 실리콘 웨이퍼에 산화막을 형성하는 공정과, 이 산화막을 형성한 실리콘 웨이퍼의 접합면이 되는 표면으로부터 상기 산화막을 통해 이온주입을 행하여, 상기 실리콘 웨이퍼 중에 이온주입층을 형성하는 공정과, 이 이온주입층을 형성한 실리콘 웨이퍼와 베이스 웨이퍼를 접합하여, 상기 실리콘 웨이퍼를 상기 이온주입층에서 박리하여 박리 웨이퍼와 SOI 웨이퍼로 분리시키는 공정을 포함하는 SOI 웨이퍼를 제조하는 방법으로서,

[0015] 상기 산화막 형성 공정 전에, 상기 준비한 실리콘 웨이퍼에 산화성 분위기하에서 1100°C~1250°C의 온도에서 30분~120분간의 열처리를 실시하는 공정, 및 이 열처리 후의 실리콘 웨이퍼의 접합면이 되는 표면을 연마하는 공정을 행하는 것을 특징으로 하는 SOI 웨이퍼의 제조방법을 제공한다.

[0016] 이러한 본 발명의 SOI 웨이퍼의 제조방법에 따르면, SOI 웨이퍼의 제조에 있어서, 본드 웨이퍼의 결함을 충분히 소멸시켜, 결합 등의 불량이 거의 없는 SOI 웨이퍼를 제조할 수 있다. 또한, 이온주입 박리법에 있어서 부산물로서 생성되는 박리 웨이퍼를 본드 웨이퍼로서 여러 번 재이용할 수 있다.

[0017] 여기서, 상기 연마공정에 있어서, 상기 열처리 후의 실리콘 웨이퍼에 형성된 산화막을 제거한 후, 접합면이 되는 표면을 0.1~0.2 μm 연마하는 것이 바람직하다.

[0018] 이와 같이, 산화막을 제거하고 나서 접합면이 되는 표면을 0.1~0.2 μm 연마한다면, 산화성 분위기하에서의 열처리로 형성되는 산화막 바로 아래의 결함을 확실하게 제거할 수 있다.

[0019] 또한, 상기 박리 웨이퍼를, SOI 웨이퍼의 제조시에 본드 웨이퍼로서 재이용하는 것이 바람직하다.

[0020] 본 발명의 제조방법에서 부생된 박리 웨이퍼는, 본 발명에 있어서의 산화성 분위기하에서의 열처리 및 표면연마에 의해 결함이 충분히 소멸되어 있으므로, 이것을 본드 웨이퍼로서 재이용한다면, 생산성 좋게, 저비용으로 고품질의 SOI 웨이퍼를 제조할 수 있다.

[0021] 또한, 상기 준비하는 실리콘 웨이퍼로서, 초기 산소농도가 14ppma 이하인 N형역(NPC)의 웨이퍼 또는 초기 산소농도가 7ppma 이하인 질소도프 웨이퍼를 이용하는 것이 바람직하다.

[0022] 이러한 웨이퍼를 이용한다면, SOI 웨이퍼의 제조공정의 산화열처리(SOI 웨이퍼의 매립산화막이 되는 산화막을 형성하기 위한 열처리)를 반복 행하여도, HF 결함이 형성되는 경우가 거의 없다.

[0023] 또한, 상기 질소도프 웨이퍼로서, 질소농도가 1×10^{13} ~ 1×10^{15} atoms/cm³인 질소도프 웨이퍼를 이용하는 것이 바람직하다.

[0024] 이러한 질소농도인 질소도프 웨이퍼를 이용한다면, 본 발명에 있어서의 산화성 분위기하에서의 열처리 및 표면연마에 의해, 벌크 깊숙까지 HF 결함의 원인이 되는 산소석출핵이나 산소석출물 등을 완전히 소멸시킬 수 있다.

발명의 효과

[0025] 이상 설명한 바와 같이, 본 발명에 따르면, 본드 웨이퍼의 산소석출 관련 결함을 충분히 소멸시킬 수 있으므로, HF 결합의 발생을 억제할 수 있다. 이에 따라, SOI 웨이퍼의 제조공정 중의 열처리(SOI 웨이퍼의 매립산화막이 되는 산화막을 형성하기 위한 열처리)를 행하여도, HF 결함이 발생, 성장하지 않는 본드 웨이퍼로 할 수 있으며, SOI층에 결함 등의 불량이 거의 없고, 전기특성(電氣特性)이 우수한 고품질의 SOI 웨이퍼를 효율적으로 제조할 수 있다. 또한, 이온주입 박리법에 있어서 부산물로서 생성되는 박리 웨이퍼를 본드 웨이퍼로서 여러 번 재이용할 수 있으므로, 비용을 삭감할 수 있어 경제적이다.

도면의 간단한 설명

[0026] 도 1은, 본 발명의 SOI 웨이퍼의 제조방법의 실시태양의 일 예를 나타내는 플로우도이다.

도 2는, 실시예 1, 비교예 1~3에서의 재생횟수별 HF 결함밀도를 나타내는 그래프이다.

도 3은, 실시예 2에서의 HF 결함밀도를 나타내는 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0027] 이하, 본 발명에 대하여 보다 상세하게 설명한다.

[0028] 상술한 바와 같이, 종래SOI 웨이퍼의 제조에 있어서는, SOI 웨이퍼 제조공정의 산화열처리에 의해 중심부에 HF 결함이 검출되는 경우가 있었다. 또한, 박리한 웨이퍼를 본드 웨이퍼로서 재이용할 때에는, 그때마다, 또는 적어도 결함이 확인된 경우에는 열처리를 행하여, 표층의 결함을 소멸시킬 필요가 있었다.

[0029] 이에, 본 발명자들은, 결함 등의 불량이 거의 없는 SOI 웨이퍼를 제조할 수 있고, 이온주입 박리법에 있어서 부산물로서 생성되는 박리 웨이퍼를 본드 웨이퍼로서 재이용할 때에, 박리 웨이퍼의 표층의 결함을 소멸시키는 열처리를 빈번히 행하지 않고서도, HF 결함이 형성되지 않는 조건을 검토하였다. 한편, HF 결함이란, SOI 웨이퍼를 HF 용액에 침지함으로써 검출되는 SOI층 중의 결정결함의 총칭으로, SOI층을 관통하는 결함부분을 통해 HF 용액이 매립산화막층을 에칭하여 생긴 공동(空洞)을 검출하는 것이다.

[0030] 그 결과, 매립산화막이 되는 산화막의 형성공정 전에, 본드 웨이퍼로서 준비한 실리콘 웨이퍼에 대하여, 전처리로서 산소분위기하, 1100°C~1250°C의 온도에서 30분~120분간 열처리를 실시하고, 표면연마를 행하면, 이 최초 1회의 열처리(이하, 편의상 「본 발명의 열처리」라고도 함)만으로 SOI 웨이퍼의 제조공정의 산화열처리를 반복하여도 HF 결함이 형성되지 않는 것을 지견(知見)하여, 본 발명을 완성시켰다.

[0031] 이하, 본 발명에 대하여, 실시태양의 일 예로서, 도면을 참조하면서 상세하게 설명하나, 본 발명은 이것들로 한정되는 것은 아니다.

[0032] 도 1은, 본 발명의 SOI 웨이퍼의 제조방법의 실시태양의 일 예를 나타내는 플로우도이다.

[0033] 우선, 본 발명의 제조방법에서는, 본드 웨이퍼(1)로서, 쇼크랄스키법에 의해 육성된 실리콘 단결정 잉곳으로부터 잘려진 실리콘 웨이퍼를 준비한다(도 1(a)).

[0034] 이 준비하는 실리콘 웨이퍼(본드 웨이퍼(1))로는, 적어도 일방의 표면이 경면연마된 실리콘 웨이퍼 등을 들 수 있는데, 본 발명에서는, 초기 산소농도가 14ppma(JEIDA(일본전자공업진흥협회)에 의한 환산계수를 사용한 값이다. 한편, JEIDA는 현재 JEITA(일본전자정보기술산업협회)로 개명됨) 이하인 N영역(NPC)의 웨이퍼 또는 초기 산소농도가 7ppma(JEIDA) 이하인 질소도프 웨이퍼를 이용하는 것이 특히 바람직하다.

[0035] 이와 같이, N영역(NPC)의 웨이퍼는 초기 산소농도가 14ppma(JEIDA) 이하, 질소도프 웨이퍼에서는 N영역 웨이퍼 이 아니어도 초기 산소농도가 7ppma(JEIDA) 이하이면, SOI 웨이퍼의 제조공정의 산화열처리를 반복 행하여도,

당초 본 발명의 열처리를 함으로써, HF 결합이 형성되는 경우가 거의 없다.

[0036] 특히, 질소도프하면 저산소농도의 웨이퍼에서는 결합사이즈가 작아지고, N영역의 웨이퍼가 아니어도 상기 열처리에 의해 별크 중까지 HF 결합의 원인이 되는 산소석출핵이나 산소석출물 등을 완전히 소멸시킬 수 있다.

[0037] 질소도프 웨이퍼를 이용하는 경우에는, 질소농도가 $1\times 10^{13}\sim 1\times 10^{15}$ atoms/cm³인 질소도프 웨이퍼를 이용하는 것이 보다 바람직하다.

[0038] 다음에, 상기 준비한 실리콘 웨이퍼에 산화성 분위기하에서 1100°C~1250°C의 온도에서 30분~120분간의 열처리를 실시한다(도 1(b)).

[0039] 산화성 분위기로는, 산소분위기나, 산소가스와 희가스 등의 혼합가스(이 경우, 산소가스의 함유율은 50%를 초과하는 것으로 한다)를 이용할 수 있다. 어떠한 분위기에서 열처리할 것인지는 사용하는 본드 웨이퍼의 특성에 따라 적당히 선택하면 되는데, 효율 좋게 결함을 소멸시킬 수 있다는 점에서, 산소분위기(산소가스 100%)가 특히 바람직하다.

[0040] 이러한 열처리는, 예를 들어 저항가열 열처리 로(爐)에서 행할 수 있다.

[0041] 열처리시 온도는 1100°C~1250°C, 시간은 30분~120분간이다.

[0042] 이와 같이, 1100°C 이상의 고온에서 30분 이상의 열처리를 행하면, 한 번의 열처리로 별크 중의 산소석출핵 및 산소석출물 등을 완전히 소멸시킬 수 있고, 그 후의 박리 웨이퍼를 본드 웨이퍼로서 재이용하는 공정에 있어서, 표층의 결함을 소멸시키기 위한 열처리를 그때마다 행할 필요는 없으므로, 공정의 간략화를 실현할 수 있다.

[0043] 한편, 1250°C를 초과하는 열처리는 본드 웨이퍼에 부담이 되어, 슬립전위의 발생이나 불순물 오염의 문제가 발생한다. 또한, 120분 정도 열처리를 행하면 별크 중의 결합까지 소멸시킬 수 있으므로, 열처리에 의한 효과나 효율 등의 관점으로부터, 열처리는 1250°C 이하에서 120분 이하로 한다.

[0044] 바람직하게는, 1170°C~1200°C, 60분~120분이다.

[0045] 이와 같이, 산화성 분위기하에서 1100°C~1250°C의 온도에서 30분~120분간의 열처리를 실시하면, 열처리에 의해 격자간 실리콘이 주입되어, 별크 중의 공공이 쌍소멸(對消滅)하여 HF 결합의 원인이 되는 산소석출핵이나 산소석출물 등을 감소시킬 수 있으므로 유효하다.

[0046] 한편, 이러한 산화성 분위기하에서의 열처리를 행하면, 산화에 의한 별크석출을 소멸함과 동시에, 산화막 바로 아래의 표층 부근(두께는 열처리온도 및 기판산소 고용도에 의존함)은 산소의 내방확산에 따라, 결정결함이 성장(COP 내면산화막이 두꺼워지고, 공동 내면에 산화막이 형성되어, BMD도 성장)하여, 결함이 현재화(顯在化)되는 경향이 있다. 그러므로, 상기 열처리 후에, 실리콘 웨이퍼의 접합면이 되는 표면을 연마하는 공정(도 1(d))을 행할 필요가 있다.

[0047] 이 실리콘 웨이퍼의 접합면이 되는 표면의 연마마진(研磨代)은, 적당히 결정할 수 있는데, 통상 표면으로부터 0.2 μm 정도 행하면 충분하고, 0.1~0.2 μm의 연마마진으로 하는 것이 보다 바람직하다.

[0048] 한편, 도 1(b)에 나타내는 바와 같이, 본 발명의 열처리에 의해, 산화막(2)이 형성되는 경우도 있으므로, 이러한 경우에는, 산화막(2)을 제거한 후(도 1(c)), 도 1(d)의 연마를 행해도 된다.

[0049] 산화막(2)의 제거는, 에칭 등에 의해 행할 수 있다. 또한, 상술한 연마시, 먼저 산화막을 연마에 의해 제거하고 나서, 실리콘 웨이퍼(본드 웨이퍼(1))의 접합면의 연마를 연속적으로 행해도 된다.

[0050] 다음에, 실리콘 웨이퍼(본드 웨이퍼(1))에 SOI 웨이퍼의 매립산화막(8)이 되는 산화막(3)을 형성한다(도 1(e)). 산화막(3)은, 예를 들어 900~1200°C 정도의 온도에서 5~6시간 열처리를 행함으로써, 형성할 수 있다. 도 1(e)의 경우에는, 실리콘 웨이퍼(본드 웨이퍼(1))의 표면 전체에 산화막(3)이 형성되어 있으나, 접합면에만 산화막(3)을 형성해도 된다.

[0051] 다음에, 이 산화막(3)을 형성한 실리콘 웨이퍼의 접합면이 되는 표면으로부터 상기 산화막(3)을 통해 이온주입을 행하여, 상기 실리콘 웨이퍼 중에 이온주입층(4)을 형성한다(도 1(f)).

[0052] 이온주입층(4)의 깊이는, 이온주입 에너지에 따라 결정된다. 따라서, 깊게 주입하기 위해서는 큰 주입 에너지가 필요하게 되나, 통상의 경우, 산화막(3) 표면으로부터 깊어도 2 μm 정도이고, 1 μm 이하의 깊이에 주입하는 경우가 많다.

[0053] 다음에, 이 이온주입층(4)을 형성한 실리콘 웨이퍼(본드 웨이퍼(1))와 베이스 웨이퍼(5)(베이스 웨이퍼(5)로는, 특별히 한정되지 않으며, 예를 들어 실리콘 웨이퍼 등을 준비할 수 있음)를, 산화막(3)을 개재하여, 상기 이온주입층(4) 측을 접합한다(도 1(g)). 그 후, 박리를 위한 열처리를 행함으로써, 상기 실리콘 웨이퍼(본드 웨이퍼(1))를 상기 이온주입층(4)에서 박리하여 박리 웨이퍼(6)와 SOI 웨이퍼(7)로 분리시킨다(도 1(h)). 또한, 본드 웨이퍼(1)와 베이스 웨이퍼(5)를 접합하기 전에, 어느 일방 또는 양방의 웨이퍼의 접합면에 플라즈마 처리를 실시하여 결합강도를 높임으로써, 박리 열처리를 생략하고, 기계적으로 박리시킬 수도 있다.

[0054] 그리고, 필요에 따라, 결합강도를 높이기 위한 결합 열처리나, 분리한 SOI 웨이퍼(7)의 표면을 연마 등을 통해, 결함이 없는 SOI층을 갖는 SOI 웨이퍼를 얻을 수 있다(도 1(j)).

[0055] 또한, 상기와 같이 본 발명의 제조방법에서 부생된 박리 웨이퍼(6)를, 다른 SOI 웨이퍼의 제조에 있어서, 본드 웨이퍼로서 재이용하는 것이 바람직하다.

[0056] 상술한 바와 같이, 본 발명의 열처리 및 표면연마를 행한 본드 웨이퍼는, 산소석출핵이나 산소석출물 등이 거의 존재하지 않고, 즉, 1 μm 정도의 SOI층이 박리된 후의 박리 웨이퍼여도, 산소석출핵, 산소석출물 등이 거의 존재하지 않는다. 따라서, 박리 웨이퍼(6)를 적은 연마마진으로 연마하는 하는 것(도 1(i))만으로, 재차 본드 웨이퍼로서 사용할 수 있으므로, 생산성 좋게 저비용으로 SOI 웨이퍼를 제조할 수 있다.

[0057] 박리면을 연마하는데 있어서, 박리면의 연마마진은 특별히 한정되지 않으나, 박리면 주변부에 형성되어 있는 단자와 이온주입층의 변형(歪)을 확실하게 제거하여, 결합불량의 발생을 충분히 억제하기 위해, 연마마진으로는 3 μm 이상, 바람직하게는 5 μm보다 많이 연마하는 것이 바람직하다.

[0058] 상기와 같이 재생처리로서의 박리면의 연마를 행한 박리 웨이퍼(6)를 본드 웨이퍼로서, 재차, 도 1(e)~(g)의 공정을 행한다. 이와 같이, 본 발명에 따르면, 박리 웨이퍼(6)를 본드 웨이퍼로서 재이용할 때에 재차 열처리공정(b)을 행하지 않고도, HF 결함이 발생하지 않는 SOI 웨이퍼를 제조할 수 있다. 또한, 이 SOI 웨이퍼 제조 후의 박리 웨이퍼를 재차 상기의 재생처리(연마 처리)를 실시하여 재이용하는 등, 복수회 재이용할 수도 있다. 이에 따라, 저비용으로 고품질의 SOI 웨이퍼를 제조할 수 있다.

[0059] 실시예

[0060] 이하, 실시예 및 비교예를 들어 본 발명을 보다 구체적으로 설명하나, 본 발명은 이것으로 한정되는 것은 아니다.

[0061] (실시예 1, 비교예 1~3)

[0062] 저항가열처리의 효과의 증명

[0063] 직경 200mm, N영역(NPC), 초기 산소농도 12ppma의 실리콘 웨이퍼에, 전처리 없음(조건 1), RTA(조건 2), 저항가열처리(조건 3), 또는 저항가열처리+연마(조건 4)를 행한 후, (1) 900°C/6hrs의 산화열처리를 행하고, (2) HF로 산화막을 제거(의사박리(擬似剝離))한 후에, (3) KLA-Tencor Corporation제 SP1로 65nm 이상의 표면의 HF 결함밀도를 측정하고, (4) 그 후 5μm 연마하여, 이것을 재생횟수 0회째로 하고, 다시 (1)~(4)를 반복함으로써 의사적으로 본드 웨이퍼의 재이용 공정을 행하여 재생횟수별 HF 결함밀도를 비교하였다. 결과를 도 2에 나타낸다.

[0064] 한편, (2)의 「의사박리」란, SOI 웨이퍼의 제조공정에서 행해지는 박리공정(베이스 웨이퍼와의 접합+이온주입층에서의 박리)을, (1)의 산화열처리 후에 본드 웨이퍼의 산화막을 HF로 제거하는 공정으로 대체한 것으로, 이와 같이 대체하여 평가하여도, 실제 SOI 웨이퍼의 HF 결함밀도를 측정한 결과와 동일한 경향이 얻어지는 것을 알 수 있다.

[0065] (비교예 1)

[0066] 조건 1: NPC+열처리 없음

[0067] (비교예 2)

[0068] 조건 2: NPC+RTA(Ar분위기, 승온속도 50°C/초, 최고온도 1250°C, 유지시간 10초)

[0069] (비교예 3)

[0070] 조건 3: NPC+저항가열(Ar분위기, 1200°C, 60분)

[0071] (실시예 1)

[0072] 조건 4: NPC+저항가열(산소분위기, 1200°C, 60분)+0.1μm 표면연마

[0073] 도 2에 나타내는 바와 같이, 조건 1인 NPC+열처리 없음(전처리로서 열처리를 전혀 행하지 않은 비교예 1)에서는, 재생횟수 0회째보다 HF 결함이 검출되었다. 재생횟수 2회째까지는 문제없는 정도였지만, 재생횟수를 늘림에 따라 HF 결함밀도가 증가하였다. 조건 2인 NPC+RTA(전처리로서 RTA 처리를 행한 비교예 2)에서는, 재생횟수 4회째보다 HF 결함이 검출되었고, 재생횟수 5회째까지는 문제없는 정도였지만, 그 후 재생횟수를 늘림에 따라 HF 결함밀도가 증가하였다. 조건 3인 NPC+저항가열(전처리로서 Ar분위기하에서의 열처리를 행한 비교예 3)에서는, 재생횟수 1회째보다 HF 결함이 검출되었다. 재생횟수 3회째까지는 문제없는 정도였지만, 재생횟수를 늘림에 따라 HF 결함밀도가 증가하였다.

[0074] 한편, 조건 4인 NPC+저항가열(전처리로서 산소분위기하에서의 열처리 및 0.1μm 표면연마를 행한 실시예 1)에서는, 재생횟수를 늘려도, HF 결함은 거의 검출되지 않았고, 낮은 상태 그대로를 유지하고 있었다.

[0075] (실시예 2)

[0076] 질소도프 웨이퍼 및 NPC 웨이퍼의 초기 산소농도의 차이에 따른 효과의 검증

[0077] 직경 200mm, 질소농도 5×10^{13} atoms/cm³, 초기 산소농도 3~17ppma의 웨이퍼, 및 직경 200mm, N영역(NPC), 초기 산소농도 3~17ppma의 웨이퍼에, 산소분위기하에서 1200°C, 60분간의 열처리를 행하고, 그 후, 실시예 1과 동일

하게 의사적인 재생방법을 5회 반복하여, HF 결함밀도를 측정하였다. 결과를 도 3에 나타낸다.

[0078] 그 결과, 어떠한 웨이퍼에 있어서도, HF 결함은 문제없는 정도였다. 이 중에서도, 질소도프 웨이퍼에서는 초기 산소농도가 7ppma 이하, NPC 웨이퍼에서는 초기 산소농도가 14ppma 이하에서는, HF 결함이 거의 검출되지 않았다.

[0079] (실시예 3)

[0080] SOI 웨이퍼의 제조 1

[0081] 본드 웨이퍼로서, 직경 200mm, N영역(NPC), 초기 산소농도 12ppma의 경면연마된 실리콘 웨이퍼를 준비하고, 본드 웨이퍼의 결함 소멸을 위한 열처리를, 산소분위기에서 1200°C, 60분 행한 후, HF로 에칭하여 산화막을 제거하고 나서 접합면이 되는 표면을 $0.1\mu\text{m}$ 연마하였다. 그리고, (i) 900°C/6hrs의 산화열처리를 행하여 산화막을 형성한 후, (ii) 이 산화막을 통해 수소이온을 주입(주입조건은, 가속에너지 70keV, 주입량 $6\times10^{16}/\text{cm}^2$ 임)하고, (iii) 이온주입한 본드 웨이퍼를, 베이스 웨이퍼(실리콘 웨이퍼)와 실온에서 접합한 후, 500°C, 30분의 박리 열처리를 가함으로써, 이온주입층에서 박리하고, SOI 웨이퍼를 제작하였다.

[0082] 이때, SOI 웨이퍼로부터 분리된 박리 웨이퍼가 부생되었다. 이 박리 웨이퍼를 이용하여, 상기 (i)~(iii)을 반복하였다.

[0083] 재생횟수 5회째의 HF 결함을 측정한 결과, HF 결함은 문제가 없는 레벨이었다.

[0084] 또한, 얻어진 SOI 웨이퍼도, SOI층에 결함 등의 불량이 없고, 전기특성이 우수한 고품질의 것이었다.

[0085] (실시예 4)

[0086] SOI 웨이퍼의 제조 2

[0087] 본드 웨이퍼로서, 직경 200mm, 질소도프(질소농도 $5\times10^{13}\text{ atoms/cm}^3$), 초기 산소농도 6ppma의 경면연마된 실리콘 웨이퍼를 준비한 것을 제외하고는, 실시예 3과 동일한 방법으로, SOI 웨이퍼를 제작하였다.

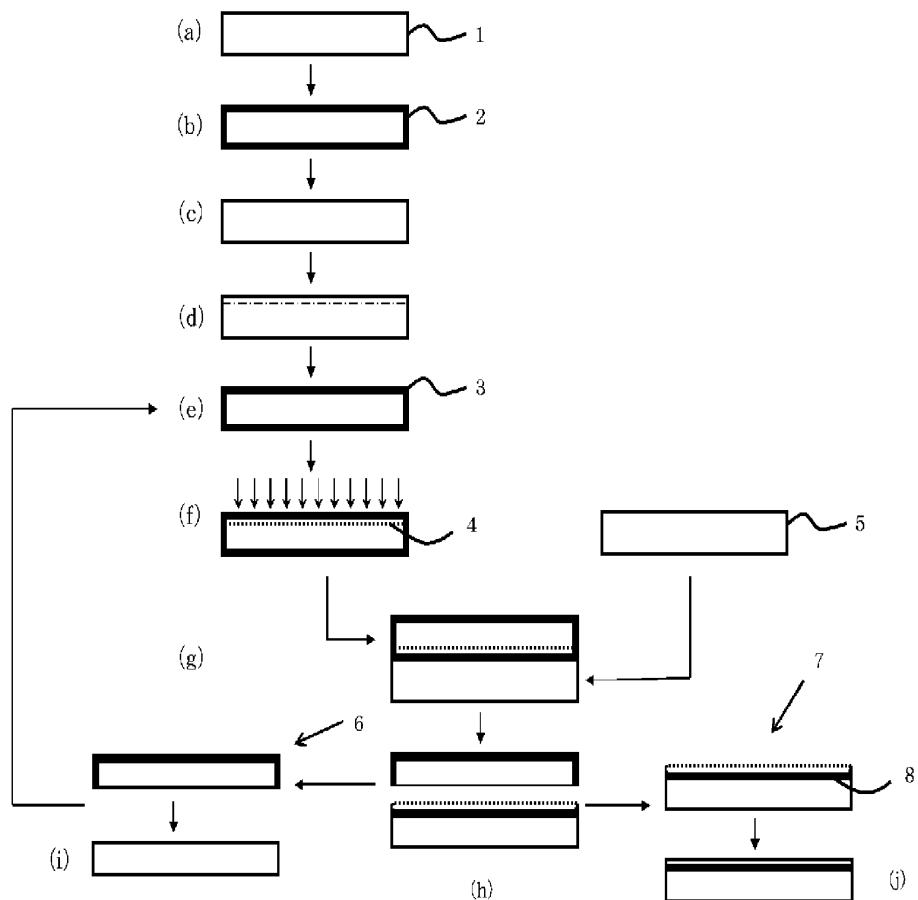
[0088] 재생횟수 5회째의 HF 결함을 측정한 결과, HF 결함은 문제가 없는 레벨이었다.

[0089] 또한, 얻어진 SOI 웨이퍼는, SOI층에 결함 등의 불량이 없고, 전기특성이 우수한 고품질의 것이었다.

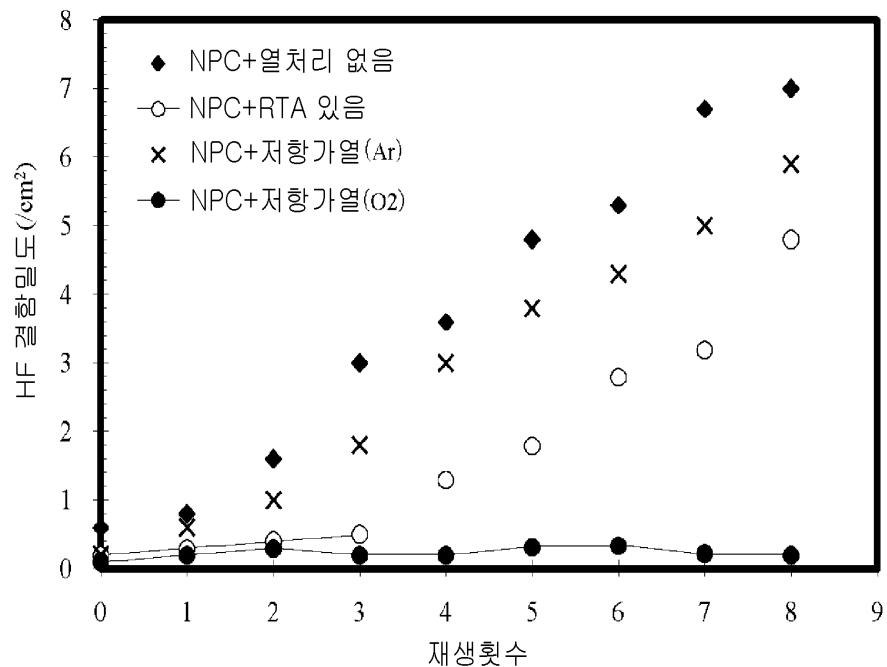
[0090] 한편, 본 발명은, 상기 실시형태에 한정되는 것은 아니다. 상기 실시형태는 예시이며, 본 발명의 특허청구의 범위에 기재된 기술적 사상과 실질적으로 동일한 구성을 가지며, 동일한 작용효과를 나타내는 것은 어떠한 것이라도 본 발명의 기술적 범위에 포함된다.

도면

도면1



도면2



도면3

