[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H01L 27/146
H01L 31/08
H04N 5/225
H04N 5/335

[12] 发明专利申请公开说明书

[21] 申请号 200410102341.6

[43] 公开日 2005 年 5 月 25 日

[11] 公开号 CN 1619829A

[22] 申请日 2004.10.29
[21] 申请号 200410102341.6
[30] 优先权
[32] 2003.10.30 [33] JP [31] 2003 - 370574
[32] 2004. 9.17 [33] JP [31] 2004 - 271378
[71] 申请人 广津总吉
地址 日本福冈县
[72] 发明人 广津总吉 广津寿一

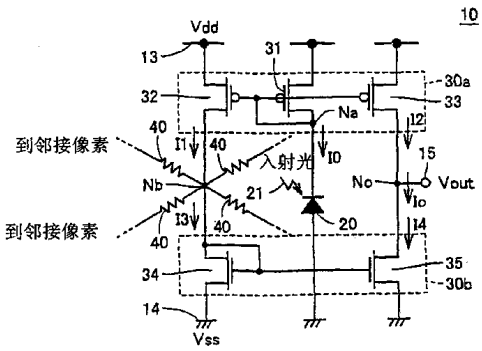
[74] 专利代理机构 上海专利商标事务所有限公司
代理人 包于俊

权利要求书 4 页 说明书 29 页 附图 17 页

[54] 发明名称 可感知的、光接收范围宽的半导体摄像器件

[57] 摘要

本发明揭示一种可感知的、光接收范围宽的半导体摄像器件。半导体摄像器件的像素电路各自具备光电检测器件和作为电流发生电路而设置的第 1 和第 2 的电流镜像电路。光电检测器件在结点 Na 产生与受光量对应的光电流。第 1 电流镜像电路使与光电流对应的第 1 和第 2 的电流各自流向内部结点和输出结点。第 2 电流镜像电路被连接为，使其发生与内部结点的通过电流的第 3 电流对应的第 4 电流，同时使第 2 电流与第 4 电流的差电流流到输出结点。各像素电路的内部结点通过构成像素间连接部分的电阻分量，和相邻的像素电路中的至少一个内部结点电连接。输出电流成为和自身的光电流与外围像素上的平均受光量对应的第 3 电流的相对之差对应的电流。



ISSN1008-4274

1. 一种半导体摄像器件，其特征在于，

包括多个象素电路，

各所述象素电路包括：

在第 1 节点产生和受光量相对应的光电流的光电检测器件；

与所述第 1 和第 2 节点以及所述输出节点连接的第 1 电流发生电路，使得在发生和流过所述第 1 节点的所述光电流相对应的第 1 电流和第 2 电流的同时，使所述第 1 电流和所述第 2 电流各自流向第 2 节点和输出节点；以及

与所述第 2 节点与所述输出节点连接的第 2 电流发生电路，使得在发生和作为所述第 2 节点的通过电流的第 3 电流相对应的第 4 电流的同时，使所述第 2 电流与所述第 4 电流的差电流流过所述输出节点，

所述半导体摄像器件还具备：用于电连接各所述象素电路的所述第 2 节点和相邻的所述象素电路的至少 1 个中的所述第 2 节点的象素间连接部。

2. 按照权利要求 1 所述的半导体摄像器件，其特征在于，

所述象素间连接部，包括在不同的所述象素电路中的所述第 2 节点之间连接的电阻分量。

3. 按照权利要求 1 所述的半导体摄像器件，其特征在于，

将所述第 1 电流发生电路设计为，使得所述第 1 和第 2 电流大于所述光电流。

4. 按照权利要求 1 所述的半导体摄像器件，其特征在于，

各所述象素电路还包括

用于得到所述输出节点的通过电流的积分值的积分电路，以及

用于复原所述积分值的复位电路。

5. 按照权利要求 1 所述的半导体摄像器件，其特征在于，

所述第 1 电流发生电路具有

电连接到供给第 1 规定电压的第 1 电源节点与所述第 1 节点之间的第 1 晶体管，

电连接到所述第 1 电源节点与所述第 2 节点之间的第 2 晶体管，和

电连接到所述第 1 电源节点与所述输出节点之间的第 3 晶体管；

所述第 2 电流发生电路具有

电连接到和供给所述第 1 规定电压不同的第 2 规定电压的第 2 电源节点与所述第 2 节点之间的第 4 晶体管，

电连接到所述输出节点与所述第 2 电源节点之间的第 5 晶体管；

从所述第 1 到第 3 晶体管的各控制电极，和所述第 1 节点电连接，

所述第 4 和第 5 晶体管的各控制电极，和所述第 2 节点电连接。

6. 按照权利要求 5 所述的半导体摄像器件，其特征在于，

各所述象素电路还包括

和所述输出节点电连接的电容器，以及

电连接到供给规定的复位电压的节点和所述输出节点之间的、复位时接通的第 6 晶体管。

7. 按照权利要求 1 所述的半导体摄像器件，其特征在于，

所述光电检测器件，由逆偏置那样电连接到供给第 1 规定电压的第 1 电源节点和所述第 1 节点之间的光电二极管构成；

所述第 1 电流发生电路包括

电连接到和供给所述第 1 规定电压不同的第 2 规定电压的第 2 电源节点与所述第 1 节点之间，使在所述第 1 节点发生和所述光电流相对应的电压的第 1 晶体管，

电连接到所述第 1 电源节点和所述第 2 节点之间，而且其控制电极和所述第 1 节点电连接的第 2 晶体管，

电连接到所述第 1 电源节点和所述输出节点之间，而且其控制电极和所述第 1 节点电连接的第 3 晶体管；

所述第 2 电流发生电路包括

电连接到所述第 2 电源节点和所述第 2 节点之间，而且其控制电极和所述第 2 节点电连接的第 4 晶体管，

电连接到所述第 2 电源节点和所述输出节点之间，而且其控制电极和所述第 2 节点电连接的第 5 晶体管。

8. 按照权利要求 7 所述的半导体摄像器件，其特征在于，

所述第 1 规定电压高于所述第 2 规定电压，

所述第 1 晶体管是由栅极和漏极互相连接，而且源极和所述第 1 节点电连

接的p沟道型场效应晶体管构成，

所述光电二极管的阴极和所述第1电源节点电连接，同时其阳极和所述第1节点电连接。

9. 按照权利要求7所述的半导体摄像器件，其特征在于，

所述第1规定电压低于所述第2规定电压，

所述第1晶体管是由栅极和漏极互相连接，而且源极和所述第1节点电连接的n沟道型场效应晶体管构成，

所述光电二极管的阴极和所述第1节点电连接，其阳极和所述第1电源节点电连接。

10. 按照权利要求8或9所述的半导体摄像器件，其特征在于，

所述场效应晶体管多个串联连接到所述第2电源节点和所述第1节点之间。

11. 按照权利要求7所述的半导体摄像器件，其特征在于，

各所述像素电路还具备

设于供给规定复位电压的电压节点和所述第1节点间的，用于以规定周期工作把所述第1节点和所述电压节点电连接的复位电路，

所述复位电压决定于所述复位电压与所述第2规定电压的电压差，成为与所述第1晶体管的弱反型区相对应的栅极一源极间电压范围内的电压。

12. 按照权利要求7所述的半导体摄像器件，其特征在于，

还包括设于供给规定复位电压的复位电压节点和所述第1节点间，以规定周期工作的复位电路，

所述复位电路，在各工作时，按照在该时刻的所述第1节点的电压与所述复位电压的电压差，决定实行或不实行把所述第1节点电压设定到所述复位电压的复位动作。

13. 按照权利要求12所述的半导体摄像器件，其特征在于，

在所述象素电路中，

所述第1规定电压高于所述第2规定电压，

所述光电二极管的阴极和所述第1电源节点电连接，其阳极和所述第1节点电连接，

所述复位电路包括，连接到所述复位电压节点和所述第1节点之间，随控制栅极的电位上升而其增益系数模拟地增大的n沟道可变增益晶体管，

所述 n 沟道可变增益晶体管的正常栅极，接收按照所述规定周期以固定期间激活到逻辑高电平的复位信号，而且其所述控制栅极和所述第 1 节点电连接。

14. 按照权利要求 12 所述的半导体摄像器件，其特征在于，

所述第 1 规定电压低于所述第 2 规定电压，

所述光电二极管的阴极和所述第 1 节点电连接，同时其阳极和所述第 1 电源节点电连接，

所述复位电路包括，连接到所述复位电压节点和所述第 1 节点之间，随控制栅极的电位下降而其增益系数模拟地增大的 p 沟道可变增益晶体管，

所述 p 沟道可变增益晶体管的正常栅极，接收按照所述规定周期以固定期间激活到逻辑高电平的复位信号，而且其所述控制栅极和所述第 1 节点电连接。

15. 按照权利要求 12 至 14 任一项所述的半导体摄像器件，其特征在于，

所述复位电压决定于所述复位电压与所述第 2 规定电压的电压差成为和所述第 1 晶体管的弱反型区相对应的栅极－源极间电压范围内的电压。

可感知的、光接收范围宽的半导体摄像器件

发明领域

本发明涉及半导体摄像器件，更确定地说，涉及即使视野内辉度差很大的区域混合一起，也能以宽动态范围的摄像、而且在全区域能检测充分的对比度的半导体摄像器件。

背景技术

CCD（charge—coupled device）和 CMOS（complementary Mental—oxide semiconductor）成像器等的固体摄像器件，所谓，半导体图像传感器（以下，也称为"半导体摄像器件"），从摄像机和数字摄像机开始，现在就连手机等内也装入，作为廉价的电力消耗少的摄像器件而广泛地普及。

但是，半导体摄像器件的传感能力，和人类的视觉传感相比，差得多。在人类的视觉方面，一视野内，尽管有 4～5 位数左右的辉度分布，也可能充分地检测明亮的地方和暗的地方的对比度。这种优越的对比度传感能力在于视网膜内的受光细胞，由能对每个各自细胞调整其光感应特性的功能来实现。

对此，在现有的半导体摄像器件中，因为全部的象素是相同受光特性的，在视野内明亮地方和暗地方难以同时得到充分的对比度。

图 29 和图 30 是表示根据现有半导体摄像器件的摄像例子的图。这些摄像例子，从晴朗白天点亮了萤光灯的室内摄影包括窗外的风景。这样的风景，在日常生活中，是用肉眼，常见到的情景。在这样的平常风景方面，对人类的眼睛而言，室内和窗外的风景都能不费力地以充分的对比度看得见，经验上是清楚的。

但是，在现有的半导体摄像器件中，全部的象素都是相同的受光特性，而且动态范围本身非常小，所以要对相同视野内的某特定区域摄像的话，就发生其他的区域从可摄像区域脱落的现象。

例如，在图 29 所示的摄像例子中，因为调节了各象素的受光灵敏度特性以便在适合暗区室内的摄影，室外变明亮太多之后，就会引起所谓发白的状态，

不能检测明亮部分的对比度。

相反，在图30所示的摄像例子中，因为调节了各象素的受光灵敏度特性以便在适合明亮室外摄影，这次是室内变暗太多，就会引起所谓发黑的状态，难以检测黑暗部分的对比度。

这样，就现有的图像传感器来说，都知道视野内同时混杂明亮区域和暗区域的情况下，全体区域检测充分的对比度能力，和人类的视觉检测相比差得很多。

而且在高田谦二等、CCD/CMOS 图像传感器技术：第3节「ミノルタ/ローム的对数变换型CMOS图像传感器技术和应用，p.107－117，トリケップス股份公司等中，就处理起因于动态范围狭小的泛白和发黑等测定临界的技术来说，也提倡用对数放大器等的宽动态范围摄像机的办法。

在图31表示用上述对数放大器的宽动态范围摄像机的摄像例子。对用了对数放大器的结构而言，因为成为各象素的动态范围宽广、全体象素的受光灵敏度特性共同不变的压缩图像方式，因此发生对比度降低整个图像不清楚了的问题。

作为与这个问题对应的技术，在特开2000－340779号公报（专利文献1）中公开了为实现广阔的受光灵敏度范围和高的对比度检测功能，与周边像素的入射光量对应，具备使各像素电路中的受光灵敏度范围可移动的机构的半导体摄像器件结构。

但是，在上述专利文献中所公开的结构，在各象素电路中，需要配置用于检测自身受光量的第1光电检测器件和在与用于检测附近象素平均受光光量的其他象素电路之间经过电阻器互相连接的第2光电检测器件的2个光电检测器件。因此，担心为对与近年来高分辨率化的要求相对应的不可缺少的象素尺寸缩小带来困难。

而且因为需要在单一的象素电路内配置2个光电检测器件，原本应该是同一的两者的受光量依赖于各自的配置地点而不同。即，在横向配置了2个光电检测器件的情况下，入射光本身不能相同，在纵向配置了两者的情况下，入射光即使是同样的也因为发生依赖于波长，所以难以检测用2个光电检测器件的相同的受光量。因此，受光量和输出电压的关系不正确，有降低检测精度的危险。

而且因为该第1和第2的光电检测器件是在各象素电路内串联连接起来的，流入和外围的象素电路电连接的节点的噪声有可能叠加到上述第 1 光电检测器件的光电流上，因此，有容易捡拾噪声降低检测精度的危险。

发明内容

本发明就是为解决这个问题而发明的，本发明的目的是提供一种即使一视野内的辉度分布很大的情况下也能以充分的对比度测定明亮的部分和黑暗的部分，高精度而且小型的半导体摄像器件。

按照本发明的半导体摄像器件，包括多个象素电路和象素间连接部。各象素电路包括：在第 1 节点产生和受光量相对应的光电流的光电检测器件；为了使发生和流过第 1 节点的光电流相对应的第 1 电流和第 2 电流，同时将第 1 电流和第 2 电流各自流到第 2 节点和输出节点那样，把第 1 和第 2 节点一起连接到输出节点的第 1 电流发生电路;为了使发生和作为第 2 节点的通过电流的第 3 电流相对应的第 4 电流，同时使第 2 电流与第 4 电流的电流差流入输出节点那样，连接第 2 节点和输出节点的第 2 电流发生电路。象素间连接部，把各象素电路的第 2 节点和相邻象素电路的至少 1 个之中的第 2 节点电连接。

上述半导体摄像器件，在各象素电路中在作为配置了单一光电检测器件的结构上，在第 2 节点产生和外围象素上的平均受光量相对应的平均电流，同时借助于第 1 和第 2 电流发生电路，不直接运算光电流，而能得到和自身光电流与平均电流的相对差对应的输出。

所以，可以不配置多个光电检测器件，而如人类视网膜那样根据周围亮度校正各象素电路中的受光灵敏度范围。因此，根据灵敏度曲线的移动扩大有效的动态范围，实现宽广的受光灵敏度范围和高对比度的检测，同时能谋求象素电路的小型化，因而容易向通过多象素化的高分辨化对应 。而且因为各象素电路中如多个光电检测器件是必要的结构那样，不担心因各个配置地点的差别而使检测精度降低，所以能够提高检测精度。进而，因为光电流流过的节点（第 1 节点）没有和其他电流流动的节点（第 2 节点、输出结）连接，所以噪声的影响很少输出精度很高。

最好是，在按照本发明的半导体摄像器件中，象素间连接部包括在不同的象素电路中的第 2 节点间连接的电阻分量。

在上述半导体摄像器件中，采用以电阻分量构成象素间连接部的办法，根据电阻分量的电阻值，能调整摄像灵敏度和受光量平均值范围。

另外最好是，在按照本发明的半导体摄像器件中，设计第1电流发生电路，使得第1和第2电流大于光电流。

在上述半导体摄像器件中，因为求出用第1电流发生电路放大光电流而得到的电流与上述平均电流的电流差，因此可使运算的电流成为很大的值，能进而提高抗噪声能力。

或者最好是，在按照本发明的半导体摄像器件中，各象素电路还包括，为了得到输出节点的通过电流的积分值的积分电路和为了复原积分数值的复位电路。

在上述半导体摄像器件中，进而具备积分电路和复位电路，在摄影萤光灯等不断地变化亮度的物体时，也不会发生画面闪烁等问题。进而，与只输出瞬时值的结构相比较，实质上提高灵敏度，可以在更低照度下摄像。

最好是，在按照本发明的半导体摄像器件中，第1电流发生电路具有，供给第1电压的第1电源节点和与第1节点之间电连接的第1晶体管；第1电源节点和第2节点之间电连接的第2晶体管；第1电源节点和输出节点之间电连接的第3晶体管，第2电流发生电路具有，供给与第1电压不同的第2电压的第2电源节点和与第2节点之间电连接的第4晶体管；输出节点和第2电源节点之间电连接的第5晶体管，从第1到第3晶体管的各控制电极和第1节点电连接，第4和第5晶体管的各控制电极和第2节点电连接。

在上述半导体摄像器件中，作为第1和第2电流发生电路，因为采用由晶体管构成的电流镜像电路，所以可使电路结构简化。

进而最好是，各象素电路还包括，与输出节点电连接的电容器和供给规定复位电压的节点和输出节点之间电连接的、复位时接通的第6晶体管。

在上述半导体摄像器件中，在积分电路和复位电路中，也用单个电容器和晶体管，能简易地构成。

最好是，在按照本发明的半导体摄像器件中，光电检测器件由在供给第1规定电压的第1电源节点和第1节点之间反偏压电连接的光电二极管构成。进而，第1电流发生电路包括，在供给与第1规定电压不同的第2规定电压的第2电源节点和第1节点之间电连接使得在第1节点发生与光电流相应的电压的第1

晶体管；在第 1 电源节点和第 2 节点之间电连接的，而且其控制电极和第 1 节点电连接的第 2 晶体管；和在第 1 电源节点和输出节点之间电连接的，而且其控制电极和第 1 节点电连接的第 3 晶体管，第 2 电流发生电路包括，在第 2 电源节点和第 2 节点之间电连接的，而且其控制电极和第 2 节点电连接的第 4 晶体管；和在第 2 电源结和输出节点之间电连接的，而且其控制电极和第 2 节点电连接的第 5 晶体管。

在上述半导体摄像器件中，能通过由第 1～第 5 晶体管构成的简单结构的电流发生电路实现得到按照各象素电路中的自身受光量和外围象素的平均受光量之差的输出的光电转换。

更好是，在按照本发明的半导体摄像器件中，第 1 规定电压高于第 2 规定电压，第 1 晶体管是由栅极和漏极互连的，而且源极和第 1 节点电连接的 p 沟道型的场效应晶体管构成，光电二极管的阴极和第 1 电源节点电连接，同时其阳极和第 1 节点电连接。

在上述半导体摄像器件中，通过使第 1 晶体管作为对数晶体管工作，可以把对 Vds（栅极一漏极间电压）的变化的 Ids（栅极一漏极间电流）的变化设定为对数函数状。因此，可以对广阔范围的照度抑制饱和，同时能进行使低照度范围的灵敏度提高的电流电压变换。所以，可进一步实现确保宽广的摄像范围和提高低照度区域的摄像灵敏度。进而，因为受光时在作为光电检测器件的光电二极管的固定偏压电极（即阴极）上发生的少数载流子是寿命相对短的空穴，因而在抗图像散乱方面优越。

而且更好是，在按照本发明的半导体摄像器件中，第 1 规定电压低于第 2 规定电压，第 1 晶体管由栅极和漏极互连的，而且源极和第 1 节点电连接的 n 沟道型的场效应晶体管构成，光电二极管的阴极和第 1 节点电连接，同时其阳极和第 1 电源节点电连接。

在上述半导体摄像器件中，通过使第 1 晶体管作为对数晶体管工作，在对对广阔范围的照度抑制饱和的同时，能进行使低照度范围的灵敏度提高的电流电压变换。

特别是在这样的结构中，多个场效应晶体管串联连接在第 2 电源节点和第 1 节点之间。

在这样的构成的半导体摄像器件中，可以根据场效应晶体管配置个数的增

加而增加把光电流经过第 1 节点电压的电压转换为输出的光电转换率（输出变化量/光电流变化量）。其结果，只以场效应晶体管的增加数额增大布局面积，实质上因为提高摄像灵敏度而能在更低照度下摄像。

更好是，按照本发明的半导体摄像器件，还具备在供给规定的复位电压的电压节点和第 1 节点之间设置的，以规定周期工作用于把第 1 节点和电压节点电连接的复位电路。复位电压由复位电压和第 2 规定电压的电压差成为与第 1 晶体管的弱反型区相对应的栅极一源极间电压范围内的电压决定。

在上述半导体摄像器件中，通过进行对光电检测器件（光电二极管）直接地复位操作，既抑制余像构成又能构成响应快的象素电路。特别是，采用刚复位操作之后第 1 晶体管在弱反型区工作的范围内设置复位电压的办法，能够在第 1 晶体管的电流一电压特性上，增大对电流变化（即光电流变化）的电压变化（即第 1 节点的电压变化）。由此，可以进一步提高光电转换的快速响应特性，进一步提高象素电路的响应。

而且更好是，按照本发明的半导体摄像器件，还具备在供给规定的复位电压的复位电压节点和第 1 节点之间设置的、以规定周期工作的复位电路。复位电路，在每次工作时，根据其时刻的第 1 节点的电压和复位电压的电压差，决定是否执行设定第 1 节点的电压到复位电压。

在上述半导体摄像器件中，在各复位定时，根据复位电压和第 1 节点的电压差，即，根据从上次的复位操作到各象素电路的入射光的照度的积分值是否超过规定值，就能控制是否执行复位操作。所以，能够延长低照度象素电路的复位周期，等效降低帧速率。其结果，即使低照度区也能确保充分的光量，降低半导体摄像器件的摄像临界照度。

特别在这种结构中，第 1 规定电压高于第 2 规定电压，光电二极管的阴极和第 1 电源节点电连接，同时其阳极和第 1 节点电连接，复位电路包括连接到复位电压节点和第 1 节点之间的、按照控制栅极的电位上升其增益系数模拟地增大的 n 沟道可变增益晶体管，n 沟道可变增益晶体管的正常栅极，按照规定周期接收激活到固定期间逻辑高电平的复位信号，而且其控制栅极和第 1 节点电连接。

在上述半导体摄像器件中，因为用单个半导体器件（可变增益晶体管）就能构成上述复位电路，所以能谋求象素电路的小型化。进而，受光时在作为光

电检测器件的光电二极管的固定偏压电极（就是阴极）发生的少数载流子是寿命相对短的空穴，所以在抗图像散乱方面优越。

或者，特别是在这种结构中，第1规定电压，低于第2规定电压，光电二极管的阴极和第1节点电连接，同时其阳极和第1电源节点电连接，复位电路包括，连接到复位电压节点和第1节点之间的、按照控制栅极的电位降低其增益系数模拟地增大的p沟道可变增益晶体管，p沟道可变增益晶体管的正常栅极，按照规定周期接收固定期间激活逻辑到低电平的复位信号，而且其控制栅极和第1节点电连接。

在上述半导体摄像器件中，因为用单个半导体器件（可变增益晶体管）就能构成上述复位电路，所以能谋求象素电路的小型化。

进而，复位电压决定于复位电压和第2规定电压的电压差成为与第1晶体管的弱反型区相对应的栅极一源极间电压范围内的电压。

在上述半导体摄像器件中，采用刚复位工作之后第1晶体管在弱反型区工作范围内设置复位电压的办法，能在第1晶体管的电流一电压特性上，增大对电流变化（即光电流变化）的电压变化（即第1节点的电压变化）。由此，可以提高光电转换的快速响应特性，进一步提高象素电路的响应。

本发明的主要优点在于，半导体摄像器件的各像素电路中在成为配置了单一光电检测器件的结构上，能够象人类视网膜那样按照周围亮度校正移动各象素电路的受光灵敏度范围。因此，根据灵敏度曲线的移动扩大有效的动态范围，实现宽广的受光灵敏度范围和高对比度的检测，同时因为能谋求象素电路的小型化，所以容易对应随着象素化而相应的高分辨率化。而且因为各象素电路中多个光电检测器件是必要的结构，不担心由于各自配置地点的差别而使检测精度的降低，所以能够提高检测精度。

本发明的上述和其他的目的、特征、局面和优点，从关联附图对本发明下面的详细说明将变得清楚起来。

附图说明

图1是表示构成按照本发明实施例1的半导体摄像器件的多个象素电路的各自结构的电路图。

图2是表示在图1示出的电阻分量的一结构例图。

图 3 是表示按照实施例 1 的象素电路中的受光量和输出电压的关系的概念图。

图 4 是按照实施例 1 表示半导体摄像器件的全体结构图。

图 5 是说明图 4 示出的象素电路的结构的电路图。

图 6 是表示按照本发明实施例 2 的象素电路的结构电路图。

图 7 是说明按照实施例 2 的象素电路的操作的概念图。

图 8 是表示按照发明的半导体摄像器件的第 1 摄像例图。

图 9 是表示按照发明的半导体摄像器件的第 2 摄像例图。

图 10 是表示按照本发明实施例 3 的象素电路的结构电路图。

图 11 是表示对数晶体管的 Vds—Ids 特性的模拟结果图。

图 12 是表示按照实施例 3 的象素电路的其他的结构例图。

图 13 是表示按照本发明实施例 3 的变形例的象素电路的结构的电路图。

图 14 是表示按照实施例 3 的变形例的象素电路的其他结构例图。

图 15 是表示按照实施例 4 的象素电路的结构电路图。

图 16A、16B 是说明可变增益晶体管的第 1 结构例的图。

图 17A、17B 是表示在图 16A、B 示出的可变增益晶体管的 β 调制原理图。

图 18 是说明可变增益晶体管的第 2 结构例图。

图 19 是说明图 18 中正常栅极的形状参数的图。

图 20 是说明图 18 中正常栅极的形状参数的图。

图 21 是表示在图 18 中示出的可变增益晶体管的 β 调制的原理图。

图 22 是说明可变增益晶体管的第 3 结构例图。

图 23 是说明可变增益晶体管的第 4 结构例图。

图 24 是说明可变增益晶体管的第 5 结构例图。

图 25 是表示按照实施例 4 的象素电路的工作的波形图。

图 26 是表示按照实施例 4 的第 1 变形例的象素电路的结构的电路图。

图 27 是表示按照实施例 4 的第 2 变形例的象素电路的结构的电路图。

图 28 是表示按照实施例 4 的第 3 变形例的象素电路的结构的电路图。

图 29 是表示按照现有半导体摄像器件的第 1 摄像例图。

图 30 是表示按照现有半导体摄像器件的第 2 摄像例图。

图 31 是表示按照用了现有对数放大器的半导体摄像器件的摄像例图。

具体实施方式

下面，参照附图详细地说明有关本发明的实施例。还有，以下的说明中对同一或相当部分附加相同的参照符号。

实施例 1

图 1 是表示构成按照本发明实施例 1 的半导体摄像器件的多个象素电路的各自结构的电路图。

参照图 1，按照实施例 1 的象素电路 10，具备光电检测器件（代表性地说是光电二极管）20 和作为「电流发生电路」而设置的电流镜像电路 30a、30b。

电流镜像电路 30a 有 p 沟道 MOS 晶体管 31～33。还有，在以下的本发明实施例中，p 沟道 MOS 晶体管和 n 沟道 MOS 晶体管都是作为晶体管（特别是，场效应晶体管）的代表例而进行表示的。

p 沟道 MOS 晶体管 31 电连接到供给电源电压 Vdd 的电源节点 13 和节点 Na 之间。p 沟道 MOS 晶体管 32 电连接到电源节点 13 和节点 Nb 之间。p 沟道 MOS 晶体管 33 电连接到电源节点 13 和输出节点 No 之间。进而，通过 p 沟道 MOS 晶体管 31～33 的各栅极（控制电极）和节点 Na 连接起来，构成电流镜像电路。

作为光电检测器件的光电二极管 20 的阴极和节点 Na 连接，阳极和接地节点 14 连接。由此，对节点 Na 而言，与向光电二极管 20 的入射光 21 的光量（受光量）对应的光电流 I0 就从电源节点 13 往接地节点 14 的方向流动。

进而，借助于电流镜像电路 30a，与光电流 I0 成正比的电流 I1 向节点 Nb 发生，同时与光电流 I0 成正比的电流 I2 在输出节点 No 发生。电流比 I0:I1 由 p 沟道 MOS 晶体管 31 和 32 的电流驱动能力比决定，电流比 I0:I2 由 p 沟道 MOS 晶体管 31 和 33 的电流驱动能力比来决定。

MOS 晶体管的电流驱动能力，因与用栅极宽度/栅极长度表示的晶体管尺寸成正比，具体的说，根据 p 沟道 MOS 晶体管 31～33 的栅极长度和栅极宽度的尺寸设计，在电流镜像电路 30a 中，能够设定电流比 I0:I1 和 I0:I2 可以取要求值。最好是，借助于电流镜像电路 30a，设计 I1/I0>1 和 I2/I0>1 以便放大光电流 I0。

还有，如果在节点 Nb 和输出节点 No 能发生和光电流 I0 相应的同样的电

流 I1、I2 的话，就可以应用任意结构的电流发生电路代替电流镜像电路 30a，然而通过电流镜像电路的应用，能简易地构成該电流发生电路。

电流镜像电路 30b 有电连接节点 Nb 和接地节点 14 之间的 n 沟道 MOS 晶体管 34 和电连接输出节点 No 和接地节点 14 之间的 n 沟道 MOS 晶体管 35。采用 n 沟道 MOS 晶体管 34 和 35 的各栅极（控制电极）和节点 Nb 连接的办法，构成电流镜像电路。

借助于电流镜像电路 30b，发生与通过节点 Nb 的电流 I3 成正比的电流 I4。发生后的电流 I4 是从输出节点 No 抽出的方式流动。即，这样配置电流镜像电路 30b，使得电流镜像电路 30a 的电流 I2 和与电流 I3 成正比的电流 I4 的差电流流入输出节点 No。还有，电流镜像电路 30b 中的电流比 I3:I4，根据 n 沟道 MOS 晶体管 34 和 35 的电流驱动能力比（晶体管尺寸比）来设计。

还有，只要在输出节点 No 能发生和上述同样的差电流的话，就能应用任意结构的电流发生电路来代替电流镜像电路 30b，然而通过电流镜像电路的应用，能简易地构成該电流发生电路。

进而，各象素电路 10 中，节点 Nb 经过作为「象素间连接部」设置的电阻分量 40，和至少 1 个相邻象素电路 10 中的节点 Nb 电连接。由此，与各象素电路的光电流 I0 相应的电流 I1，被多个电阻分量 40 分流，也流过相邻象素电路 10 中的节点 Nb，而且由自身和相邻的象素电路分流后的电流 I1 和电流 I3 流过各象素电路 10 的节点 Nb。其结果，电流 I3 就成为和包括自身的外围区域中的平均受光量相应的电流。

电阻分量 40，例如可由基板上所形成的电阻器构成。或者，如图 2 所示，由连接不同的象素电路 10a、10b 中的节点 Nb 间的，而且能调整栅极电压 Vc 的场效应晶体管 41 构成电阻分量 40。

因为能根据连接到象素电路 10 间的电阻分量 40 的电阻值，调整摄像灵敏度和受光量平均化的范围，所以如图 2 所示那样构成电阻分量 40 的话，就能减轻设计时设定电阻值的负载，即使装配时也能容易地进行和摄像对象相应的调整。

再参照图 1，输出节点 No 的输出电流 Io 就是与象素电路 10 自身的光电流 I0 对应的电流 I2 和与外围象素电路的平均受光量对应的和电流 I4 的差电流，以 Io=I2－I4 表示。和输出端子 15 连接的输出节点 No，经过 p 沟道 MOS 晶体管

33 和 n 沟道 MOS 晶体管 35，连接到电源节点 13 和接地节点 14 之间。

所以，向输出端子 15 所输出的输出电压 Vout，就是与输出电流 Io 对应的值。即，输出电压 Vout，按照与象素电路 10 自身受光量对应的光电流 I0 和与外围象素的平均受光量对应的电流 I3 的相对之差来决定。

如果说明图 1 所示的象素电路 10 的结构和本发明结构的对应关系的话，电流镜像电路 30a 和本发明的「第 1 电流发生电路」相对应，电流镜像电路 30b 则和本发明的「第 2 电流发生电路」相对应。而且 p 沟道 MOS 晶体管 31～33 和本发明（特别是权利要求 5）中的「第 1 晶体管」～「第 3 晶体管」相对应，n 沟道 MOS 晶体管 34 和 35 则和本发明（特别是权利要求 5）中的「第 4 晶体管」和「第 5 晶体管」各自相对应。

图 3 是表示按照实施例 1 的象素电路的受光量与输出电压 Vout 的关系的概念图。

图 3 的横轴表示象素电路 10 的受光量（照度），纵轴表示各象素电路 10 的输出端子 15 上的输出电压 Vout。

输出电压 Vout 是随受光量而变化，然而受光量和输出电压之间的特性，就如特性曲线 51～57 所示，随外围象素的平均受光量而变化。

即，在外围象素的平均受光量很小时，在图 1 中从输出节点 No 抽出的电流 I4 将相对地减少，所以受光量小的区域，输出电流 Io 变化就大。其结果，与外围象素的平均受光量对应的相对受光量小的区域，能确保良好的灵敏度。

相反，在外围象素的平均受光量很大时，因为图 1 的电流 I4 相对地增大，所以在受光量大的区域，输出电流 Io 变化就大。其结果，在与外围象素的平均受光量相对应的相对受光量大的区域，能确保良好的灵敏度。

其结果，在按照实施例 1 的象素电路 10 中，因为象人类视网膜那样能按照周围的亮度校正移动各象素电路的受光灵敏度范围，扩大有效的动态范围，能实现宽广的受光灵敏度范围和高对比度的检测。

进而，再参照图 1，在按照实施例 1 的象素电路 10 的结构中，可用单个光电二极管（光电检测器件），使各象素电路的受光灵敏度范围随外围象素的平均受光量而变化。所以，与专利文献 1 上公开的象素电路的结构比较，能减少光电检测器件的配置个数。

特别是，因为光电检测器件的尺寸，和取决于处理极限值可缩小的晶体管

尺寸不同，需要确保能够测定入射光，所以对其缩小化有限度。因此，按照配置光电检测器件个数少的本发明的象素电路，与专利文献 1 上公开的象素电路比较，对晶体管的个数增加而尺寸缩小化有利。其结果，容易对应通过多象素化而得到的高分辨率化。

而且象已经说明了的那样，在专利文献 1 中公开的结构中，因为需要在单个象素电路内配置 2 个光电检测器件，因此原本应该相同的两者的受光量依赖于各自配置地点而不同。对此，在按照本发明的半导体摄像器件中，因为各象素电路 10 用单个光电检测器件检测受光量，所以输出电压和受光量的关系将更正确，输出精度很高。

进而，与专利文献 1 上公开的结构不同，和其他象素电路等连接、容易叠加噪声的节点 Nb（图 1），不和光电检测器件 20 直接连接，所以发生噪声少，输出精度高。

特别是，采用通过电流镜像电路 30a 放大光电流 I0 方式发生电流 I1、I2 的办法，因为为求得输出电流 Io 可使加减运算的电流 I1～I4 变成很大的值，所以能进一步提高防噪声性能。

图 4 是表示按照行列状配置按照实施例 1 的象素电路而构成的实施例 1 的半导体摄像器件的全体结构图。

参照图 4，按照实施例 1 的半导体摄像器件 100 有：呈行列状排列的多个象素电路 10#、垂直移位寄存器 110、多条行选择线 115、水平移位寄存器 120，和多条列选择线 125。

行选择线 115 对象素电路 10#的每行（以下， 称为“象素行”），沿着 X 方向配置，传输表示对应的象素行是选择状态/非选择状态何者的行选择信号 RS。列选择线 125 对象素电路 10#的每列（以下，称为“象素列”）沿着 Y 方向配置，传输表示对应的象素列是选择状态/非选择状态何者的列选选信号 CS。

垂直移位寄存器 110，以规定周期顺序选择多个象素行，同时设定选定的象素行对应的行选择信号 RS 为激活状态，设定非选择的象素行对应的行选择信号 RS 为非激活状态。同样，水平移位寄存器 120，以规定周期顺序选择多个象素列，同时设定选定的象素列对应的列选择信号 CS 为激活状态，设定非选择的象素列对应的列选择信号 CS 为非激活状态。以下，各信号的激活状态是逻辑高电平（简单地表记为“H 电平”），非激活状态是逻辑低电平（简单地表

记为“L 电平 "）。

象素电路 10#的结构，虽和图 1 示出的象素电路 10 基本相同，但还有行选择端子 16 和列选择端子 17。在行选择端子 16，输入对应的象素行的行选择信号 RS，在列选择端子 17 输入对应的象素列的列选择信号 CS。从输出端子 15，和象素电路 10 同样将输出电压 Vout 输出。

参照图 5，在图 4 所示的象素电路 10#除按照图 1 所示实施例 1 的基本象素电路 10 的结构外，还具备输出选择电路 60。

输出选择电路 60 有 n 沟道 MOS 晶体管 61～63。

n 沟道 MOS 晶体管 61 和 62，被串联连接到接地节点 14 和输出端子 15 之间。n 沟道 MOS 晶体管 61 的栅极（控制电极）和输出节点 No 连接，n 沟道 MOS 晶体管 62 的栅极（控制电极），经过 n 沟道 MOS 晶体管 63 和列选择端子 17 连接。n 沟道 MOS 晶体管 63 连接到 n 沟道 MOS 晶体管 62 的栅极与列选择端子 17 之间，其栅极和行选择端子 16 连接。

n 沟道 MOS 晶体管 61 构成源跟随放大器，在相当于漏极的节点 Nc 产生与输出节点 No 的电压对应的输出电压 Vout。输出电压 Vout，和象素电路 10 同样，由与象素电路 10#自身的光电流 I0 和外围象素的平均受光量对应的电流 I3 的相对值决定。

n 沟道 MOS 晶体管 62，在对应的行选择信号 RS 和列选择信号 CS 的双方都是激活状态（H 电平）时进行接通，连接节点 Nc 和输出端子 15。其结果，象素电路 10#，在对应的象素行和象素列的双方被选定的选择时，从输出端子 15 输出输出电压 Vout。

这样一来，就能构成连续配置了按照实施例 1 的象素电路的半导体摄像器件。该半导体摄像器件，因为能象人类视网膜一样根据周围亮度校正移动各象素电路的受光灵敏度范围，所以能够实现宽广的受光灵敏度范围和高对比度的检测。进而，因为能让各象素电路小型化，对随象素化而实现高分辨率化是有利的，而且能得到噪声影响小的高精度输出电压。

实施例 2

参照图 6，按照实施例 2 的象素电路 11，除图 4 所示象素电路 10#的结构外，还有作为「积分电路」而设置的 电容器 70 和作为「复位电路」而设置的 n 沟道 MOS 晶体管 72。

电容器70的一端和输出节点No连接，另一端例如和接地节点14连接。n沟道MOS晶体管72电连接到供给复位电压Vr的复位电压节点73和输出节点No之间。n沟道MOS晶体管72的栅极和供给复位脉冲RST的复位端子74连接。由此，每次在复位端子74上所供给的复位脉冲RST为激活状态（H电平）时，输出节点No就和复位电压节点连接起来，并设定为复位电压Vr。

复位脉冲RST，周期性地设定为脉冲状激活状态。在复位脉冲RST的非激活状态（L电平）期间，因为输出节点No与复位电压节点73断开，输出节点No通过按照与受光量对应的输出电流Io充放电，输出电压Vout，按照输出电流Io的时间积分值变化。

按照实施例1的象素电路10、10#中，输出电流Io是与瞬间受光量对应的值，因为只进行止瞬间值的摄像，在摄影萤光灯等不断地变化亮度的物体时，就有可能产生画面闪烁等问题，然而在按照实施例2的象素电路11中，因为输出输出电流Io的时间积分值，能解决这个问题。

图7是说明按照实施例2的象素电路的工作概念图。

参照图7，复位脉冲RST按规定间隔，在一定期间（时间t0～t0#之间和时间t2～t2#之间），激活为激活状态（H电平）。

在复位脉冲RST的激活状态期间，输出节点No向复位电压Vr充电。在复位脉冲RST的非激活状态（L电平）期间，因为按照自身的象素电路的受光量和外围象素电路的受光量的差电流，对输出节点No充放电，所以由此电压Vo也随时间变化。

进而，在自身象素的选择定时（时刻t1～t1#），行选择信号RS和列选择信号CS的两者都被激活为H电平。该定时的电压Vo，通过由晶体管61构成的源跟随放大器放大，然后作为输出电压Vout从输出端子15输出。

由于作成这样的结构，通过添加积分电路和源跟随放大器，比按照实施例1的象素电路实质上提高灵敏度，能够在更低照度摄像。

还有，在图4所示的半导体摄像器件100中，配置象素电路11（图6)代替象素电路10#，能构成连续配置了按照实施例2的象素电路的半导体摄像器件。

在图8和图9，示出按照本发明的半导体摄像器件的摄像例模拟结果。

图8是对与图29和图30中所示的现有半导体摄像器件的摄像例子相同的被摄影体进行摄像的图。同样，图9是对和图31中所示的用现有对数放大器的

半导体摄像器件的摄像例相同的被摄影体进行摄像的图。如图 8 和图 9 所示，倘若采用本发明，因为能够象人类视网膜一样按照周围亮度校正移动各象素电路的受光灵敏度范围，所以能实现以充分的对比度检测同一视野内明亮部分和黑暗部分的半导体摄像器件。

实施例 3

在实施例 3 中，说明有关发生与光电流 I0 对应的电流 I1 和 I2 的电流发生电路（图 1 中的电流镜像电路 30a）的其他结构。

参照图 10，按照实施例 3 的象素电路 150，和图 1 示出的象素电路 10（实施例 1)相比较，在具备电流发生电路 30c 而不用电流镜像电路 30a（电流发生电路）这一点、将作为光电检测器件的光电二极管 20 连接到节点 Na 和电源节点 13 之间这一点、以及还具备作为「复位电路」起作用的复位晶体管 90 的这一点是不同的。

光电二极管 20，其阴极和电源节点 13 电连接，其阳极和节点 Na 电连接并加上反偏压。

电流发生电路 30c 包括，p 沟道 MOS 晶体管 32、33 和作为在节点 Na 发生与光电流 I0 对应的电压 Va 的电流电压转换器起作用的 p 沟道 MOS 晶体管 80。

p 沟道 MOS 晶体管 80 其源极与节点 Na 连接，其漏极和接地节点 14 连接。p 沟道 MOS 晶体管 80，其栅极和漏极同样地和接地节点 14 连接，并且因为将栅极电压固定于接地电压 Vss，所以能增大电流驱动力。

n 沟道 MOS 晶体管 34、35 和图 1 所示的象素电路 10 同样，构成电流镜像电路 30b。

复位晶体管 90 由 n 沟道 MOS 晶体管构成，并连接到复位电压节点 18 和节点 Na 之间。在复位晶体管 90 的栅极上，和供给复位脉冲 RST 的复位端子 74 连接。复位脉冲 RST，和图 7 所示的同样，以规定周期设定为固定期间激活状态（这里为 H 电平）。将由复位电压节点 18 供给的复位电压 VRL，设定为接近接地节点 14 的电压 Vss 的正电压。就是 Vss VRL<Vdd，而且是 VRVss 。

象素电路 150 的其他部分的结构，因为和图 1 所示的象素电路 10 一样，所以不再重复详细地说明。

在这里，说明图 10 所示的象素电路 150 的结构和本发明结构的对应关系，

电流发生电路 30c 对应于本发明的「第 1 电流发生电路」，电流镜像电路 30b 对应于本发明的「第 2 电流发生电路」。而且在图 10 的结构中，电源节点 13 对应于「第 1 电源节点」，接地节点 14 对应于「第 2 电源节点」。即，p 沟道 MOS 晶体管 80 对应于本发明（特别是权利要求 7）的「第 1 晶体管」，p 沟道 MOS 晶体管 32 和 33 分别对应于本发明（特别是权利要求 7）的「第 2 晶体管」和「第 3 的晶体管」，n 沟道 MOS 晶体管 34 和 35 分别对应于本发明（特别是权利要求 7）的「第 4 晶体管」和「第 5 晶体管」。

其次说明电流发生电路 30c 的工作。在 p 沟道 MOS 晶体管 80 上，由串联连接的光电二极管 20 产生的光电流 I0 作为 Ids（源极一漏极间电流）流动。因此，p 沟道 MOS 晶体管 80，根据其 Vds（源极一漏极间电压）一Ids 特性，在节点 Na 生成与光电流 I0 相对应的电压 Va。如以下说明那样， 因为 MOS 晶体管的 Vds一Ids 特性呈现对数性地响应，所以在以下，也把这种晶体管称作“对数晶体管”。

图 11 是表示对数晶体管 80 的 Vds一Ids 特性的模拟结果图。还有，模拟条件设为，Vdd=3.3(V))，Vss=0(V))，Vt=0.5(V)，β=2.5。在这里，Vt 和 β 是对数晶体管 80 的阈值电压（绝对值）和增益系数。

参照图 11，对数晶体管的工作特性，随源极一漏极间电压 Vds 而变化。随着源极一漏极间电压 Vds 从低的区域到高的区域变化，对数晶体管，进行在弱反型区（Vds<0.5V），强反型区（Vds:0.5～1.0V)和对数区域（Vds>1.0V)的工作。弱反型区，大概相当于 Vds 比阈值电压低的区域。

特别是，Vds 在弱反型区和强反型区，源极一漏极间电流 Ids 虽然随 Vds 急遽地增加，但是 Vds 提高进入强反型区时，因为不能忽略 MOS 晶体管的 n 层和 p 层的电阻值，使 Ids 增加的斜率减小。这个现象被称为二极管的拐点(knee)特性。这样，如提高 Vds 的话，因为 Ids 的斜率减小，所以对 10 位数以上的宽广光强度分布，能抑制节点 Na 的电压 Va 的饱和。

复位晶体管 90 在复位脉冲 RST 的激活期间导通，然后到复位电压 VRL 驱动节点 Na。节点 Na 的电压 Va，借助该复位动作从设为接地电压 Vss 附近的状态，通过使用对数晶体管 80 的电流一电压变换而上升到与光电流 I0 对应的电平。即，电压 Va 以相当于光电流 I0 的 Ids 流过对数晶体管 80 时的 Vds 表示。

特别是，通过把复位电压 VRL，按照复位动作时对数晶体管 80 在弱反型

区动作那样的范围，即按照图11表示的特性，使VRL－Vss .5(V）以下那样设定，即使在低照度区的摄像也能得到灵敏度良好的响应。

再参照图10，p沟道MOS晶体管32和33的栅极和各自与节点Na连接。因此，借助于p沟道MOS晶体管32，与光电流I0对应的电流I1流到节点Nb。同样，借助于p沟道MOS晶体管33，与光电流I0对应的电流I2流到输出节点No。

在象素电路150中，节点Nb也经过作为「象素间连接部」而设置的电阻分量40，与至少1个相邻象素电路150中的节点Nb电连接。由此，在节点Nb上，通过分流和合成经由电阻分量40连接的象素电路间的电流I1，通过与互相连接的外围象素电路中的平均受光量对应的电流I3。

节点Nb的通过电流I3，借助于电流镜像电路30b，转换为n沟道MOS晶体管35的通过电流I4。

其结果，输出节点No的输出电流Io，和图1所示的象素电路10同样，成为对应自身象素电路150中的光电流I0的电流I2和对应包含自身的外围象素电路中的平均受光量的电流I4的差电流。因此，在输出端子15产生的输出电压Vout，成为对应于输出电流Io的值，即是对应象素电路150自身的受光量和包括自身的外围象素的平均受光量之差的值。

所以，在按照实施例3的象素电路150，也能获得和实施例1的象素电路10同样的效果。即，象素电路150中的受光量和输出电压Vout的关系成为和图3同样，通过在各象素电路中配置单个光电二极管（光电检测器件）的结构，能实现宽广的受光灵敏度范围和高对比度的检测。

进而，在电流发生电路30c中，通过使用对数晶体管80，确保宽广的摄像范围，同时即使低照度区的摄像也能进行灵敏度好的光电转换。还有，因为对数晶体管80的电流驱动力，和构成电流镜像电路30a(图1）的p沟道MOS晶体管31比较也大，所以能缩短到节点Na得到与光电流I0对应的电压Va的时间。即，也能相对改善从光电流到输出电压的光电转换动作的快速响应性能。

进而，通过决定复位电压VRL，以使复位工作之后对数晶体管80立即在弱反型区进行工作，这使该光电转换工作进一步高速化。因为是，在把通过对光电二极管20的光照射而产生的光电流I0转换成电压的时候，在共有和光电二极管20的阳极连接的节点Na的对数晶体管80上，也如图11的电流－电压

特性（Ids－Vds)所示，比其他区域上工作时更大地保证由于在弱反型区工作而引起的电压对电流变化的变化。这样，由于配置复位晶体管 90，通过对节点 Na 的直接复位动作，就能构成既抑制余像又响应快速的象素电路。

还有，即使在象素电路 150 中，通过适当地设计 p 沟道 MOS 晶体管 32、33 和 n 沟道 M0S 晶体管 34、35 的电流驱动能力（晶体管尺寸），使放大光电流 I0 那样发生电流 I1～I4，就能提高防噪声性能。

参照图 12，按照实施例 3 的其他结构例的象素电路 155，与图 10 所示的象素电路 150 的结构比较，在节点 Na 和接地节点 14 之间，串联连接多个对数晶体管 80 和 82 这点不同。

对数晶体管 82 由 p 沟道 MOS 晶体管构成，连接到也在图 10 表示的对数晶体管 80 和节点 Na 之间。即，对数晶体管 82 的源极和节点 Na 连接，栅极和漏极都和对数晶体管 80（pMOS）的源极连接。这样，对数晶体管 80 的源极，经过对数晶体管 82 和节点 Na 电连接，对数晶体管 82 的漏极，经过对数晶体管 80 之后和接地节点 14 电连接。对数晶体管 82 有和图 11 所示的对数晶体管 80 一样的 Vds－Ids 特性。

通过作成这样的结构，在象素电路 155 中，能把光电流 I0 转换为电压 Va 的光电转换率（ΔVa/ΔI0），与象素电路 150 比较成为大约 2 倍。所以，象素电路 155，只增大添加对数晶体管 82 的布局面积，比象素电路 150 实质上提高灵敏度，能在更低照度下摄像。

还有，在图 12 中所示的象素电路 155 中，虽然说明了在节点 Na 和接地节点 14 之间串联连接 2 个对数晶体管的结构，但是串联连接 3 个或 3 个以上任意多个对数晶体管的结构也行。

实施例 3 的变形例

在按照实施例 3 的象素电路 150 和 155 中，采用阴极和电源节点 13 连接的办法使光电二极管 20 反偏压。相对于此，在实施例 3 的变形例中，说明采用阳极和接地节点 14 连接的办法使光电二极管 20 反偏压的结构。

参照图 13，按照实施例 3 的变形例的象素电路 150#，与图 10 所示的象素电路 150 比较，在具备对数晶体管 80#和复位晶体管 90#而不用对数晶体管 80 和复位晶体管 90 的这一点上不同。进而，将光电二极管 20 配置在节点 Na 和接地节点 14 之间，其阴极和节点 Na，其阳极和接地节点 14 各自电连接。

对数晶体管 80#由 n 沟道 MOS 晶体管构成，其漏极和栅极和电源节点 13 连接，其源极和节点 Na 连接。即，对数晶体管 80#的栅极电压固定在电源电压 Vdd。

复位晶体管 90#由 p 沟道 MOS 晶体管构成，电连接到复位电压节点 18#和节点 Na 之间。复位晶体管 90#的栅极，和供给复位脉冲/RST 的复位端子 74#连接。复位脉冲/RST 是和复位脉冲 RST 有相反极性的信号，是每隔规定周期在固定期间激活到 L 电平的信号。

复位电压节点 18#供给的复位电压 VRH 设为电源电压 Vdd 以下，而且为电源电压 Vdd 附近。即，Vss<VRH≦Vdd，而且是 VRHdd 。与实施例 3 说过的同样，复位电压 VRH 最好使在刚复位工作之后对数晶体管 80#在弱反型区工作那样决定。

在象素电路 150#中，n 沟道 MOS 晶体管 34 和 35 的各栅极和节点 Na 连接。所以，借助于包括 n 沟道 MOS 晶体管 34、35 和对数晶体管 80#构成的电流发生电路 30c#，在节点 Nb 和输出节点 No 各自发生与光电流 I0 对应的电流 I1 和 I2。

即使在象素电路 150#中，因为节点 Nb 也经过电阻分量 40，和至少 1 个相邻的象素电路中的节点 Nb 电连接，所以通过经由电阻分量 40 连接的象素电路间的电流 I1 的分流和合成，在节点 Nb，通过与互相被连接的外围象素电路的平均受光量对应的电流 I3。

在象素电路 150#中，p 沟道 MOS 晶体管 32 和 33 的各栅极和节点 Nb 连接。所以，借助于由 p 沟道 MOS 晶体管 32 和 33 构成的电流镜像电路 30b#，在输出节点 No 发生与节点 Nb 的通过电流 I3 对应的电流 I4。

在这里，说明图 13 中所示的象素电路 150#的构成和本发明结构的对应关系，电流发生电路 30c#和本发明中的「第 1 电流发生电路」相对应，电流镜像电路 30b#和本发明的「第 2 电流发生电路」相对应。而且在图 10 的结构中，接地节点 14 和「第 1 电源节点」相对应，电源节点 13 和「第 2 电源节点」相对应。即，p 沟道 MOS 晶体管 80#和本发明（特别是权利要求 7）的「第 1 晶体管」相对应，n 沟道 MOS 晶体管 34 和 35 分别和本发明（特别是权利要求 7）的「第 2 晶体管」和「第 3 晶体管」相对应，p 沟道 MOS 晶体管 32 和 33 分别和本发明（特别是权利要求 7）的「第 4 晶体管」和「第 5 晶体管」相对应。

其结果，在输出端子 15 产生的输出电压 Vout，和图 10 中所示的象素电路 150 同样，是与成为与自身象素电路 150 中的光电流 I0 对应的电流 I2 和与包括自身的外围象素电路的平均受光量对应的电流 I4 的差电流的输出电流 Io 对应的值，即与在象素电路 150 自身中的受光量和在包括自身的外围象素的平均受光量之差对应的值。

所以，即使在按照实施例 3 的变形例的象素电路 150#中，也能享受和按照实施例 3 的象素电路 150 同样的效果。即，按照在各象素电路中配置单个光电二极管（光电检测器件）的结构，在实现宽广的受光灵敏度范围和高对比度的检测的同时，通过配置对数晶体管 80#和复位晶体管 90#，就能一面确保宽广的摄像范围一面提高低照度区的摄像灵敏度，同时既抑制余像又构成响应快的象素电路。还有，即使在象素电路 150#中，通过适当地设计 p 沟道 MOS 晶体管 32、33 和 n 沟道 MOS 晶体管 34、35 的电流驱动能力（晶体管尺寸），使放大光电流 I0 那样发生电流 I1～I4，就能提高防噪声性能。

在这里，关于在图 10 和图 13 中各自表示的象素电路 150 和 150#，比较其防模糊性能。

众所周知，所谓模糊，就是在非常强烈的光入射到光电二极管的情况下，由于在固定偏压侧电极发生的少数载流子和多数载流子复合并消失之前流到相邻象素，发生假信号的现象。因此，固定偏压侧电极少数载流子的寿命短就是防模糊性能方面优良的结构。

在象素电路 150（图 10）中，因为将阴极（n 极）固定偏压到电源电压 Vdd，所以固定偏压侧电极的少数载流子是空穴。相反，在画素电路 150#（图 13）中，因为将阳极（p 极）固定偏压到接地电压 Vcc，所以固定偏压侧电极的少数载流子是电子。注意载流子迁移率的话，因为空穴比电子的迁移率小，所以有效的寿命空穴也较短。因此，把寿命相对较短的空穴设为固定偏压侧电极的少数载流子的象素电路 150，就该在防模糊性能方面更优越。即，实施例 3 及其变形例各自的象素电路 150 和 150#，对于光电流一输出电压的光电转换方面有同样的功能和效果，至于防模糊性能，实施例 3 的象素电路 150 方面则更优越。

参照图 14，按照实施例 3 的变形例的其他结构例的象素电路 155#，和图 13 中所示的象素电路 155 的结构比较，在节点 Na 和电源节点 13 之间串联连接多个对数晶体管 80#和 82 这一点不同。

对数晶体管 82#由 n 沟道 MOS 晶体管构成，并连接到也在图 13 示出的对数晶体管 80#和节点 Na 之间。对数晶体管 82#的源极和节点 Na 连接，栅极和漏极则和对数晶体管 80#（nMOS）的源极连接。即，对数晶体管 80#的源极经过对数晶体管 82#和节点 Na 电连接，对数晶体管 82#的漏极经过对数晶体管 80#和电源节点 13 电连接。对数晶体管 82#，有和对数晶体管 80#一样的 Vds－Ids 特性。

通过作成这样的结构，在象素电路 155#中，能比较象素电路 155 大约 2 倍把光电流 I0 转换为电压 Va 的光电转换率（ΔVa/ΔI0）。所以，象素电路 155#，只增大添加对数晶体管 82#的布局面积，就能比象素电路 155 实质上提高灵敏度，可在更低照度下摄像。

还有，图 14 中所示的象素电路 155#中，虽然说明了在节点 Na 和电源节点 13 之间串联连接 2 个对数晶体管的结构，但是串联连接 3 个或 3 个以上任意多个对数晶体管的结构也行。

实施例 4

在实施例 4 中，作为按照实施例 3 及其变形例的象素电路所示的复位晶体管，说明有关应用可调制增益系数 β 的场效应晶体管（以下，称为可变增益晶体管）的结构。

参照图 15，按照实施例 4 的象素电路 160，和按照实施例 3 的象素电路 150（图 10）比较，以具备复位晶体管 95 来替代复位晶体管 90 的这一点不同。

复位晶体管 95 由 p 沟道型的可变增益晶体管构成。如以下说明的那样，可变增益晶体管除和正常场效应晶体管一样的栅极（以下，称为“正常栅极”）、源极和漏极外，还有控制栅极 CG，其增益系数 β 随控制栅极 CG 的电压（向以下，简单称“控制栅极电压”）而变化这一点为特征。

（关于可变增益晶体管的说明）

首先，详细地说明可变增益晶体管的原理和工作。

图 16A 是表示可变增益晶体管（n 沟道型）的第 1 结构例图，图 16B 是图 16A 的 XVIB－XVIB 线剖面图。

在图 16A、B 所示的、n 沟道型可变增益晶体管 200 中，在 p 型硅衬底 PB 的表面上通过绝缘膜形成带状的正常栅极 GR，进而像覆盖正常栅极 GR 那样通过绝缘层形成控制栅极 CG。倾斜配置控制栅极 CG，使其对正常栅极 GR 成角

度θ。

其长边中央部在和正常栅极GR垂直的矩形区域注入n型杂质，在栅极GR、CG 的一侧形成源区 SR，在栅极 GR、CG 的另一侧形成漏区 DR。正常栅极GR、控制栅极CG、源区SR和漏区DR各自通过接触孔CH和其他节点连接。可变增益晶体管200具有正常栅极GR的栅极长度Lr和栅极宽度Wr和正常栅极GR和控制栅极CG的角度θ作为参数。

图17A、B是表示可变增益晶体管的β调制的原理图。在设定控制栅极电压使得控制栅极 CG 下的沟道的电导和正常栅极 GR 相同或其以下的场合，图17A画有斜线的部分是有效的栅极区。即，因为有效栅极长度L将比正常栅极GR的栅极长度Lr还长，有效的栅极宽度W将比正常栅极GR的栅极宽度Wr还狭，所以增益系数β∝W/L降低。

另一方面，在设定控制栅极电压，使控制栅极CG下的沟道电导比正常栅极GR充分大的场合，图17B画有斜线的部分是有效栅极区。即，有效的栅极长度L和栅极宽度W成为和正常栅极GR的栅极长度Lr和栅极宽度Wr相同，使增益系数β上升。

这样，采用根据控制栅极电压控制控制栅极CG下沟道的电阻值（电导）的办法，调制正常栅极 GR 下沟道受到的沟道方向的电场方向，改变有效的栅极长度和栅极宽度。由此，可变增益晶体管 200 的增益系数β，随控制栅极电压连续变化。还有，增益系数β的调制范围，可由上述器件形状参数 Wr、Lr、θ来进行设定。

还有，在图16A、B中，虽像覆盖正常栅极GR那样倾斜地设置控制栅极CG，但也可以除去控制栅极CG当中正常栅极GR上方的一部分，也可以设置带状的控制栅极CG使之覆盖斜设置的正常栅极GR，也可以设置带状的控制栅极CG使之覆盖＜字型的正常栅极GR（参照国际专利公开WO02/059979号公报）

或者，如以下说明那样，对于控制栅极 CG，不是和正常栅极 GR 交叉的斜线形状，而也可以以矩形状设置。

从图18到图20是说明可变增益晶体管的第2结构例图。

参照图18，把沿矩形的正常栅极GR的栅极长度方向和沿着栅极宽度方向分别定义为X方向和Y方向。即，正常栅极GR，有只由沿着 X 方向和Y方

向垂直的直线组包围的平面形状（矩形形状）。如图19所示，正常栅极GR的平面形状，作为形状参数表现栅极长度L和栅极宽度W。

在可变增益晶体管210中，控制栅极CG也有只以沿着X方向和Y方向的直线组包围的平面形状（矩形形状）。在正常栅极GR、漏区DR、源区SR和控制栅极CG上设置用于引出电极的接触孔CH。

在漏区DR和源区SR之间的区域，由正常栅极GR形成沟道区201，由控制栅极CG形成沟道区202。要这样配置正常栅极GR和控制栅极CG，使沟道区201和沟道区202有几何学上的连续性。

控制栅极CG的栅极长度不是一样的，但是控制栅极CG沿栅极宽度方向（Y方向）的至少一部分有栅极长度成为不连续的形状。而且要将控制栅极CG设置为，使在漏区DR和源区SR之间的区域，以平面来看和正常栅极GR至少部分地重叠。

作为一个例子，控制栅极CG具有像有2种沟道长的I型平面形状。将I型形状的控制栅极CG设置为，使在漏区DR和源区SR之间的区域，以平面来看覆盖矩形状的正常栅极GR。如图20所示，控制栅极CG的I型形状，以局部的栅极宽度W1、W2、W3和局部的栅极长度L、L2、L3（在可变增益晶体管210中L3=L1）的形状参数来表达。

其次，说明对可变增益晶体管210的增益系数β的调制。

参照图21，在可变增益晶体管210中，在正常栅极GR和漏区DR及源区SR之间，控制栅极CG下的沟道区202实质上形成凹型。使由正常栅极GR形成的沟道区201和由控制栅极CG形成的沟道区202合并后的全体沟道区220，实质上现在形成I型。

因为存在正常栅极GR和控制栅极CG的双方，所以全体沟道区220上产生的电场，随控制闪极CG下的沟道电导而改变。即，该电场严密地按控制栅极电压和给正常栅极GR的施加电压（以下，称为“正常栅极电压”）之比，实质上随控制栅极电压而改变。

在控制栅极CG的沟道电导足够高的情况下，在全体沟道区220上产生的电场矢量，如图21虚线270所示，沿着X方向成为一样。其结果，全体沟道区220的等效沟道宽度和沟道长度，是跟正常栅极GR的栅极长度L和栅极宽度W相同。

相反，在控制栅极 CG 下的沟道电导足够低的情况下，在全体沟道区 220 上产生的电场矢量，如图 21 实线 271 所示，按控制栅极 CG 栅极长度的非一致性分割后的区域 261、262 和 263 之间变成非一致。具体说，在栅极长度相对地短的区域 262，和虚线 271 同样沿着 X 方向产生电场矢量，另一方面，在栅极长度相对长的区域 261、263 中，随着电场的部分的、局部的变化而产生电场的蔓延。

因此，在区域 261、263，因为栅极长度相对地变长，所以在栅极长度相对地短的区域 262 的电场，比区域 261、263 要大。即，在全体沟道区 220 中，形成由相对强的电场区 262 和弱电场区 261、263 构成的非一致效电场。在可变增益晶体管 210 中，这样的部分的、局部的电场变化产生，使沟道电阻部分地变化，就会在沟道区内发生电场强度差。

其结果，弱电场区 261、263 的电导 g1、g3，比强电场区 262 的电导 g2 相对地减小。因为沟道区 202 的电导由并联连接的、区域 261、262 和 263 的各自电导 g1、g2 和 g3 之和来表示，所以在这种情况下，全体沟道区 220 的电导，比在全体形成同样电场的情况，即比控制栅极下的沟道电导足够高的情况要小。

所以，在控制栅极 CG 下的沟道电导足够低的情况下，全体沟道区 220 的电导，即可变增益晶体管 210 的增益系数成为最小值 βmin。这种场合的、全体沟道区 220 的有效栅极长度 Lgc 与栅极宽度 Wgc 之比（Wgc/Lgc），比正常栅极 GR 的栅极长度和栅极宽度之比（W/L）要小。即，就是由沟道区内产生的电场强度差引起，对全体沟道区 220 的有效栅极长度和栅极宽度被调制。

另一方面，在控制栅极 CG 下 的沟道电导足够高的情况下，全体沟道区 220 成为一样强的电场区，全体沟道区 220 的电导，即可变增益晶体管 210 的增益系数就成为最大值 βmax。这样，在全体沟道区 220 内，按正常栅极电压和控制栅极电压之比产生以虚线 170 表示的与最小增益系数 βmin 相对应的电场（包括蔓延在内最大）、以实线 171 表示的与最大增益系数 β 向 Max 相对应的电场（与 X 方向一致）或者两者中间状态的电场。特别是，这种中间状态的电场，随正常栅极电压和控制栅极电压之比，模拟变化。

还有，在 n 沟道型的可变增益晶体管 210 中，随控制栅极电压 Vgc 低而沟道区 202 的电导变低。另一方面，在 p 沟道型的可变增益晶体管 210 中，随控制栅极电压 Vgc 高而沟道区 202 的电导变低。

这样，对于可变增益晶体管 210，也能按照控制栅极电压连续地调制增益系数。还有，增益系数β的调制范围可根据上述形状参数 W1～W3、L1～L3 等来设定。

或者，派生图 18 所示的可变增益晶体管 210，也能把控制栅极 CG 制成如图 22～图 24 表示的形状。

在图 22 所示的可变增益晶体管 250 中，控制栅极 CG 是在沿 Y 方向的中央部分具有间断部分那样的非连续形状，而且在正常栅极 GR 和平面上来看，形成重叠区的一部分。控制栅极 CG 因为在该欠缺部分其栅极长度和其他部分不同，所以按照和图 18 所示的可变增益晶体管 210 的同样机理，能按照控制栅极电压调制可变增益晶体管 250 的增益系数β。

在图 23 所示的可变增益晶体管 260 中，控制极 CG 被形成为具有 T 型平面形状，而且 T 型形状的控制栅极 CG 在漏区 DR 和源区 SR 之间的区域，平面上来看，设计成覆盖正常栅极 GR 那样。而且在图 24 所示的可变增益晶体管 280 中，控制栅极 CG，只在正常栅极 GR 和平面上来看，重叠区的中央部分沿着 X 方向形成桥状，在其他部分具有作为非形成那样的平面形状。这样，控制栅极 CG 即使是矩形形状，通过设计成和正常栅极 GR 在平面上来看至少部分地重叠，而且沿着栅极宽度方向栅极长度部分地不同的形状，可按照控制栅极电压构成能调制增益系数β的可变增益晶体管。

从以上的说明可以理解，在 n 沟道型可变增益晶体管中，增益系数β随控制栅极电压的上升而增大，随控制栅极电压的降低而减小。另一方面，在 p 沟道型可变增益晶体管中，增益系数β随控制栅极电压的降低而增大，随控制栅极电压的上升而减小。

（按照实施例 4 的象素电路的动作）

再参照图 15，在按照实施例 4 的象素电路 160 中，作为复位晶体管 95 而用上述的可变增益晶体管（n 沟道型），而且其控制栅极 CG 和节点 Na 连接。由此，复位晶体管 95 的增益系数β，即电流驱动力随着节点 Na 的电压 Va 变化。具体说，复位晶体管 95 的电流驱动力，随电压 Va 降低（接地电压 Vss 一侧）减小，随电压 Va 升高（电源电压 Vdd 一侧）增大。

由此，在复位脉冲 RST 的激活定时，节点 Na 在借助于对数晶体管 80 生成对应光电流 I0 的电压 Va 的状态下，借助于复位晶体管 95 驱动到复位电压 VRL

（VRL Vcc）。所以，节点 Na 的电压 Va 是否复原到复位电压 VRL，由对数晶体管 80 和复位晶体管 95 之一的电流驱动力相对地哪个大来决定。因此，是否响应复位脉冲 RST 执行复位操作，由节点 Na 的电压决定。

图 25 是表示象素电路 160 的工作波形图。

图 25 中，示出高照度情况下即对象素电路 160 的入射光强度很高情况下节点 Na 的电压 Va 随时间变化（一点划线）和低照度的情况下即对象素电路 160 的入射光强度很低情况下电压 Va 随时间变化（实线）。复位脉冲 RST，设定为在一定周期（图 25 中时刻 t0、t1、t2）在固定期间是激活状态（H 电平）。在初始状态下电压 Va，设定为复原为复位电压 VRL。

在电压 Va 高于临界电压 Va0 的情况下，复位晶体管 95 的电流驱动力比对数晶体管 80 的电流驱动力大。在这种情况下，如响应复位脉冲 RST 的激活而使复位晶体管 95 导通的话，电压 Va 就复原为复位电压 VRL。

另一方面，在电压 Va 低于临界电压 Va0 的情况下复位晶体管 95 的电流驱动力比对数晶体管 80 的电流驱动力小。在这种情况，即使响应复位脉冲 RST 的激活而使复位晶体管 95 导通的话，电压 Va 也不会复原为复位电压 VRL。

临界电压 Va0 可以通过设计对数晶体管 80 的晶体管尺寸和可变增益晶体管的形状参数，设定为复位电压 VRL 与电源电压 Vdd 之间的规定电压。

高照度的情况（点划线波形）下，因为光电二极管 20 中相对大的光电流 I0 流动，电压 Va 迅速地上升，然而进入对数晶体管 80 的对数工作区时，电压 Vp 的上升速度（斜率）变小。在即将到下一个复位定时之前，即在时刻 t1 之前进行读出来自象素电路 160 的输出电压。

关于通过生成与电压 Va 对应的电流 I1、I2 的输出电压 Vout 的生成，即对于从电压 Va 到输出电压 Vout 的变换工作，因为与实施例 3 的象素电路 150 同样，所以不再重复详细说明。

读出输出电压以后，在时刻 t1，因为电压 Va 升高到比临界电压 VaO 还高，复位晶体管 95 的增益系数 β 提高，因而响应复位脉冲 RST 的激活使复位晶体管 95 以高的电流驱动力导通，电压 Va 复原为复位电压 VRL。在入射光照度水平同样的情况下，在时间 t1～t2 也执行和时间 t0～t1 一样的动工。

相反，在低照度的情况（实线波形）下，光电二极管 20 中相对地小的光电流 I0 流动，电压 Va 缓慢地上升。因为没有进入对数晶体管 80 的对数工作区，

所以电压 Va 大致以一定斜率上升。

就在时刻 t1 之前执行的输出电压的读出以后，在时刻 t1，因为电压 Va 低于临界电压 VaO，复位晶体管 95 的增益系数 β 低，所以尽管响应复位脉冲 RST 的激活复位晶体管 95 导通，但是电压 Va 也不会复原到复位电压 VRL，电压 Va 还是以一定斜率缓慢地上升。

输出电压的读出，就在相当于下一个复位定时的时刻 t2 之前再次进行。在时刻 t2，因为电压 Va 高于临界电压 VaO，复位晶体管 95 的增益系数 β 提高，所以响应复位脉冲 RST 的激活，复位晶体管 95 以高的电流驱动力导通，电压 Va 复原为复位电压 VRL。

如以上那样，在复位脉冲 RST 被激活的各复位定时，根据节点 Na 的电压 Va，即根据向象素电路 160 自身的入射光的照度，控制复位动作的实行。所以，在按照实施例 4 的象素电路 160 中，除实施例 3 的象素电路 150 起作用的效果外，可以在低照度时延长复位周期，等效地降低帧速率。

在一般的半导体摄像器件中，因为全部象素电路的帧速率设定为相同值，所以即使以某一帧速率（例如 30 帧/秒）在被摄影体的低照度区和高照度区两处都能得到良好的图像，但在提高帧速率的情况下摄像极限照度降低，低照度区的图像暗黑无用。也就是，尽管使用广阔动态范围的半导体摄像器件能确保摄像可能照度带宽，但不能确保摄像极限照度。这不只是高速摄像机等特定的应用中产生的问题，随着近年来像素数增大的趋势，也是所有半导体摄像器件的应用中产生的问题。

因此，在按照实施例 4 的象素电路 160 中，在入射光强度低的情况下通过等效地降低帧速率，即使在低照度区也能确保充分的光量得到降低摄像极限照度的新效果。

实施例 4 的变形例

参照图 26，按照实施例 4 的第 1 变形例的象素电路 165，在图 12 所示的象素电路 155 中，是用由 n 沟道型可变增益晶体管构成的复位晶体管 95 置换由正常的 n 沟道 MOS 晶体管构成的复位晶体管 90 的结构。

这样，即使在串联连接多个对数晶体管的结构中，和象素电路 160 同样，采用由 n 沟道型可变增益晶体管构成复位晶体管的办法，可使各象素电路的帧速率随入射光强度变化。其结果，在图 26 所示的象素电路 165 中，除象素电路

155 起作用的效果外，因为即使低照度区也能得到充分的光量，所以能降低摄像极限照度。

参照图 27，按照实施例 4 的变形例 2 的象素电路 160#，在图 13 所示的象素电路 150#中，是把由正常的 p 沟道 MOS 晶体管构成的复位晶体管 90#换成 p 沟道型可变增益晶体管构成的复位晶体管 95#的结构。

在象素电路 150#、160#中光电二极管 20 的连接状态下，节点 Na 的电压 Va 因为以电源电压 Vdd 附近的复位电压 VRH 进行复位，所以复位动作后的电压 Va，在入射光照度高就降低（接地电压 Vss 一侧），入射光的照度低则提高（电源电压 Vdd 一侧）。因此，采用将构成复位晶体管 95#的 p 沟道型可变增益晶体管的控制栅极 CG 和节点 Na 连接的办法，复位晶体管 95#的电流驱动力，电压 Va 高（即低照度）就驱动力小，电压 Va 低（即高照度）则大。

所以，即使在象素电路 1660#的结构中，和象素电路 160 同样，通过按照入射光照度控制复位动作的执行，就可在低照度的象素电路中延长复位周期，等效降低帧速率。由此，在图 27 所示的象素电路 160#中，除象素电路 160 起作用的效果外，即使低照度区也能得到充分的光量，能降低摄像极限照度。

参照图 28，按照实施例 4 的变形例 3 的象素电路 165#，是在图 14 所示的象素电路 155#中，把由正常的 p 沟道 MOS 晶体管构成的复位晶体管 90#换成由 p 沟道型可变增益晶体管构成的复位晶体管 95#的结构。

这样，即使在串联连接多个对数晶体管的结构中，也和象素电路 160#同样，采用由 p 沟道型可变增益晶体管构成复位晶体管的办法，可使各象素电路中的帧速率随入射光强度变化。其结果，在图 28 所示的象素电路 165#中，除象素电路 155#起作用的效果外，因为即使低照度区也能得到充分的光量，所以能降低摄像极限照度。

还有，在实施例 3 以后说明的象素电路 150、155、150#、155#、160、165、160#、165#中，都在输出端子 15 的后级附加图 5 所示的输出选择电路 60，成为可按照行选择和列选择，能读出输出电压 Vout 的结构。例如，行列状配置由这些象素电路和输出选择电路 60 的组合所构成的各象素，可以构成与图 4 所示同样的半导体摄像器件。

还有，关于从象素电路读出输出电压 Vout 的结构和通过象素阵列排列的半导体摄像器件的结构办法，不限于如上述那样的机构，也可以应用任意结构。

而且关于由电源节点13和接地节点14所供给的电源电压Vdd和接地电压Vss，也能应用任意电压。特别是，只要是可反偏置光电二极管的范围，也可以是以供给接地电压Vss以外的规定电压的电源节点置换接地节点14的结构。

如以上那样，本发明的半导体摄像器件，作为有高视觉检测能力的摄像器件可在各种各样的状况下使用，能用于包括屋外的监视用摄像机和车载用摄像机等。并且，因为能缩小像素电路的尺寸，所以适合多像素化，同时也适合于装入便携式机器。

虽详细地说明并示出本发明，但仅仅是为了举例，而不是限定，显然可以理解本发明的构思和范围只由附加的权利要求范围来限定。

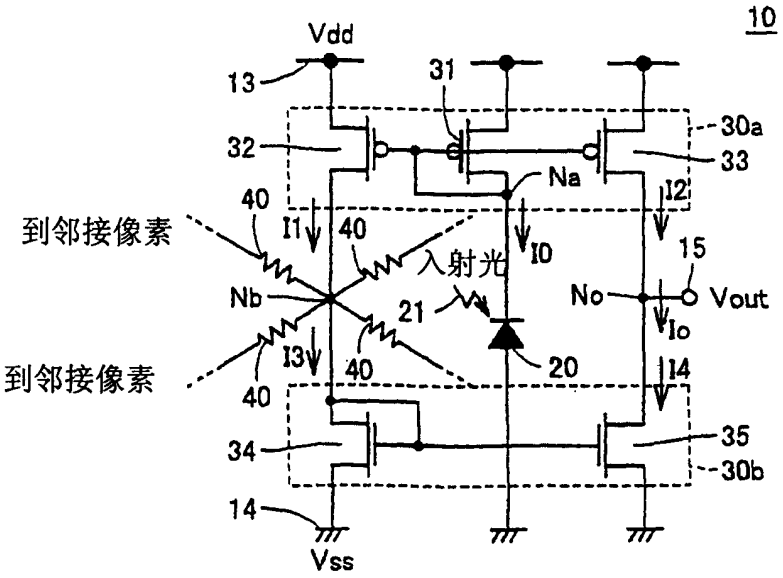

10
Vdd
13
31
30a
32
33
Na
I2
40
I1
40
I0
15
到邻接像素
入射光
Nb
21
No
Vout
Io
I3
40
20
14
到邻接像素
40
34
35
30b
14
Vss

图 1

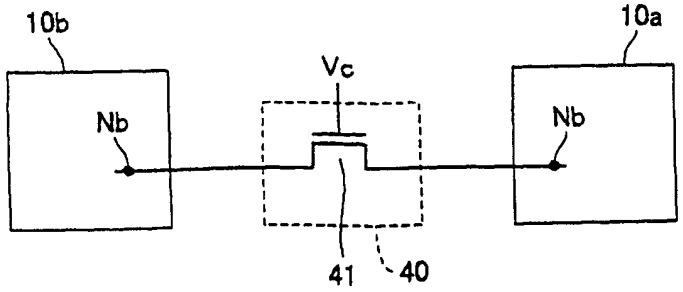

10b
10a
Vc
Nb
Nb
41
40

图 2

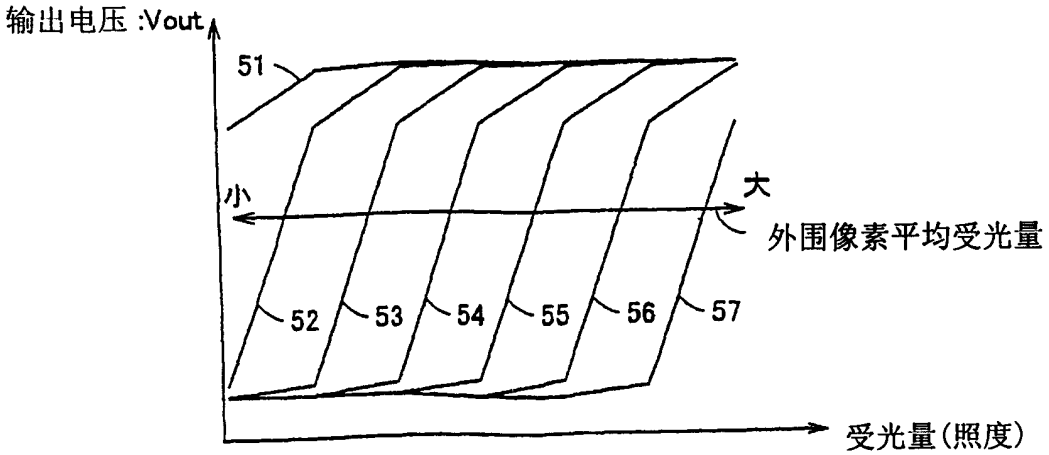

输出电压 :Vout
51
小
大
外围像素平均受光量
52
53
54
55
56
57
受光量(照度)

图 3

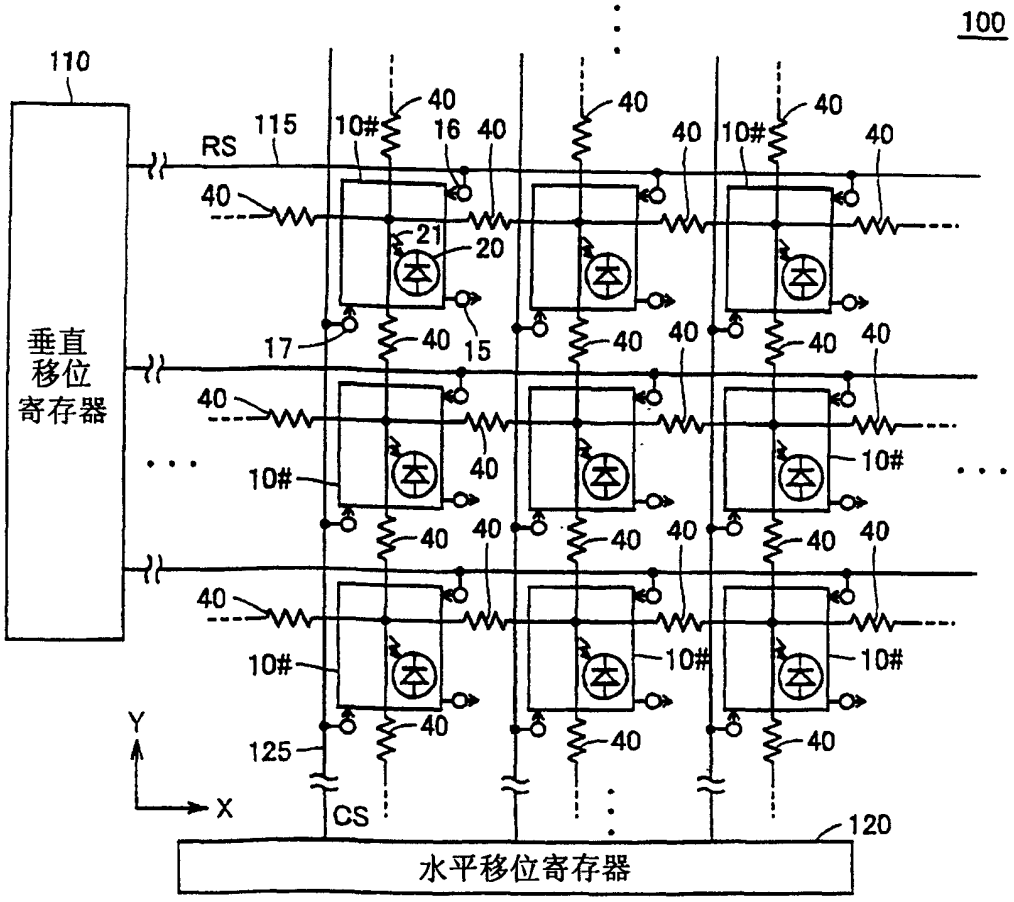

100
110
垂直
移位
寄存器
RS
115
10#
40
16
21
20
17
15
125
CS
X
Y
120
水平移位寄存器

图 4

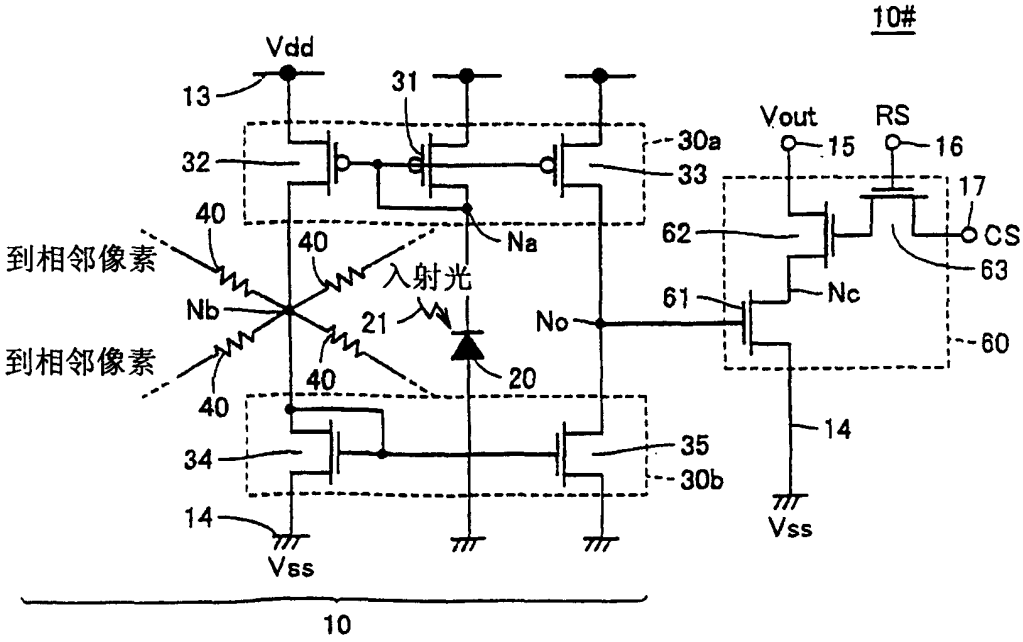

10#
Vdd
13
31
32
30a
33
40
到相邻像素
Nb
Na
入射光
21
20
34
35
30b
14
Vss
10
Vout
RS
15
16
17
62
CS
63
61
Nc
No
60

图 5

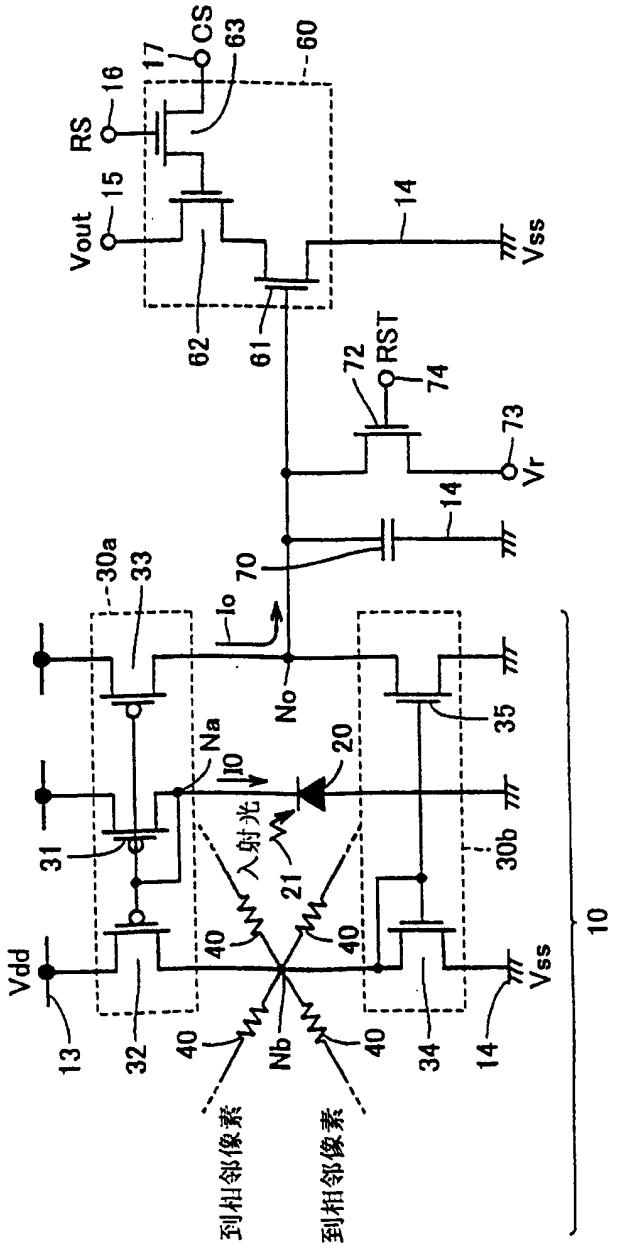

11
Vout
15
RS
16
17
CS
63
60
62
61
14
Vss
72
RST
74
73
Vr
14
70
30a
33
Io
No
Na
I0
20
入射光
21
31
35
30b
Vdd
13
32
40
Nb
34
14
Vss
10
到相邻像素
到相邻像素

图 6

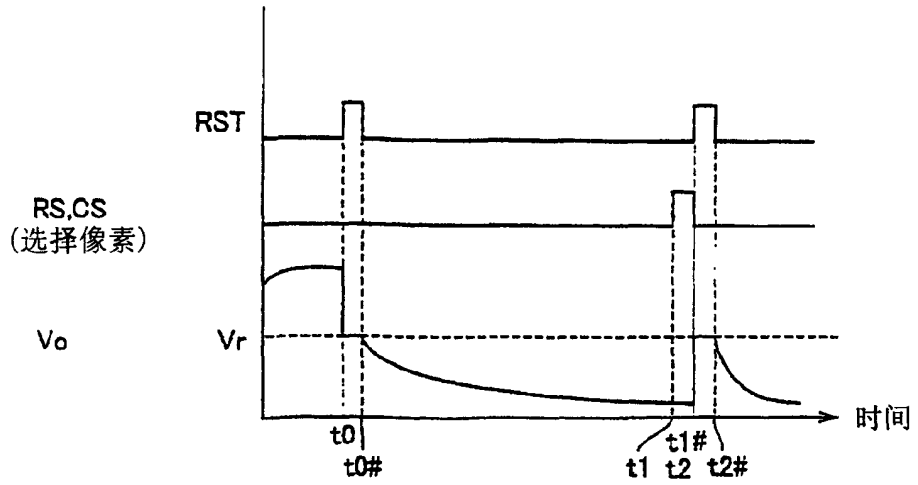


图 7

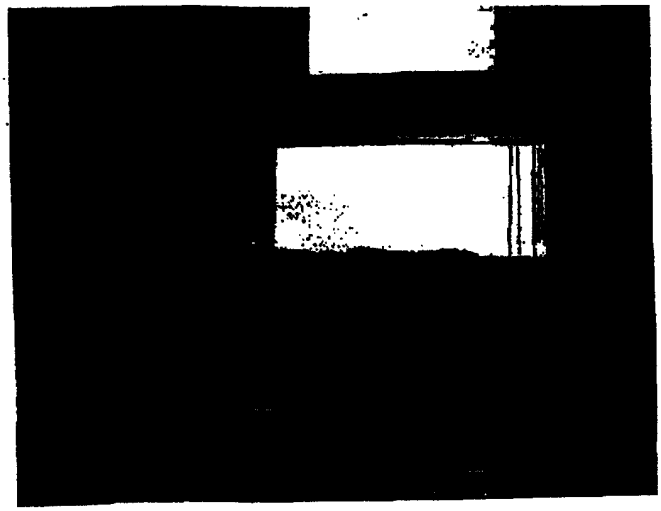


图 8



图 9

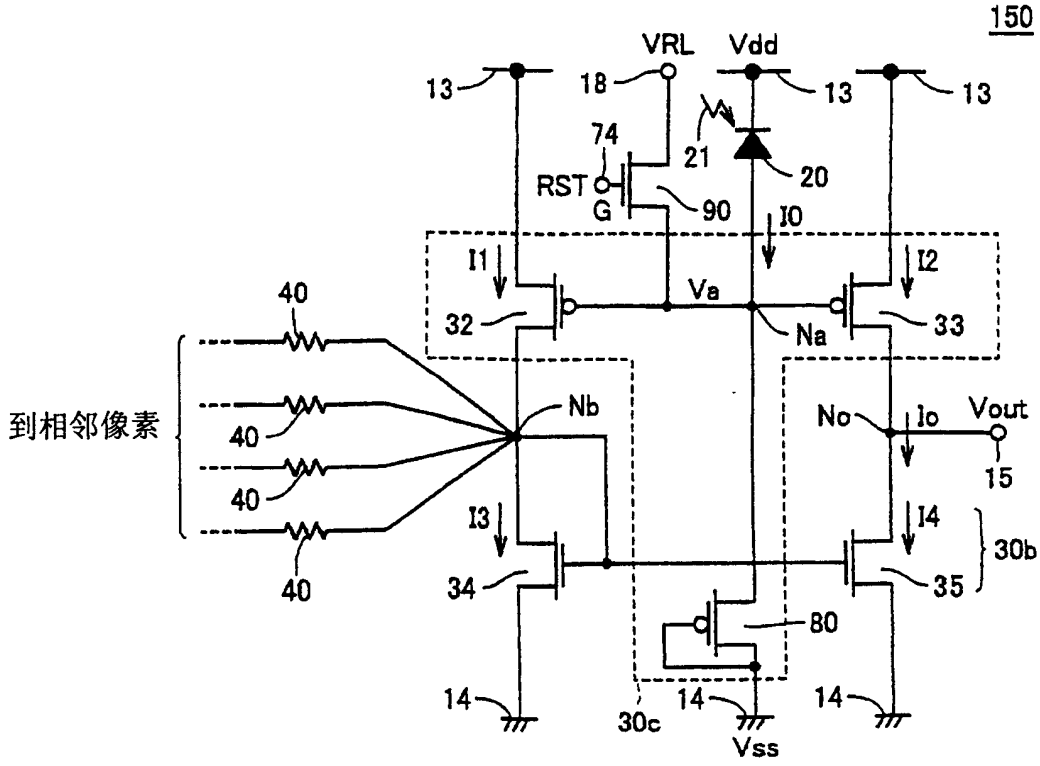

150
VRL
Vdd
13
18
13
13
74
21
20
RST
G
90
I0
I1
I2
40
Va
32
Na
33
到相邻像素
40
Nb
No
Io
Vout
40
15
40
I3
I4
30b
34
35
80
14
14
14
30c
Vss

图 10

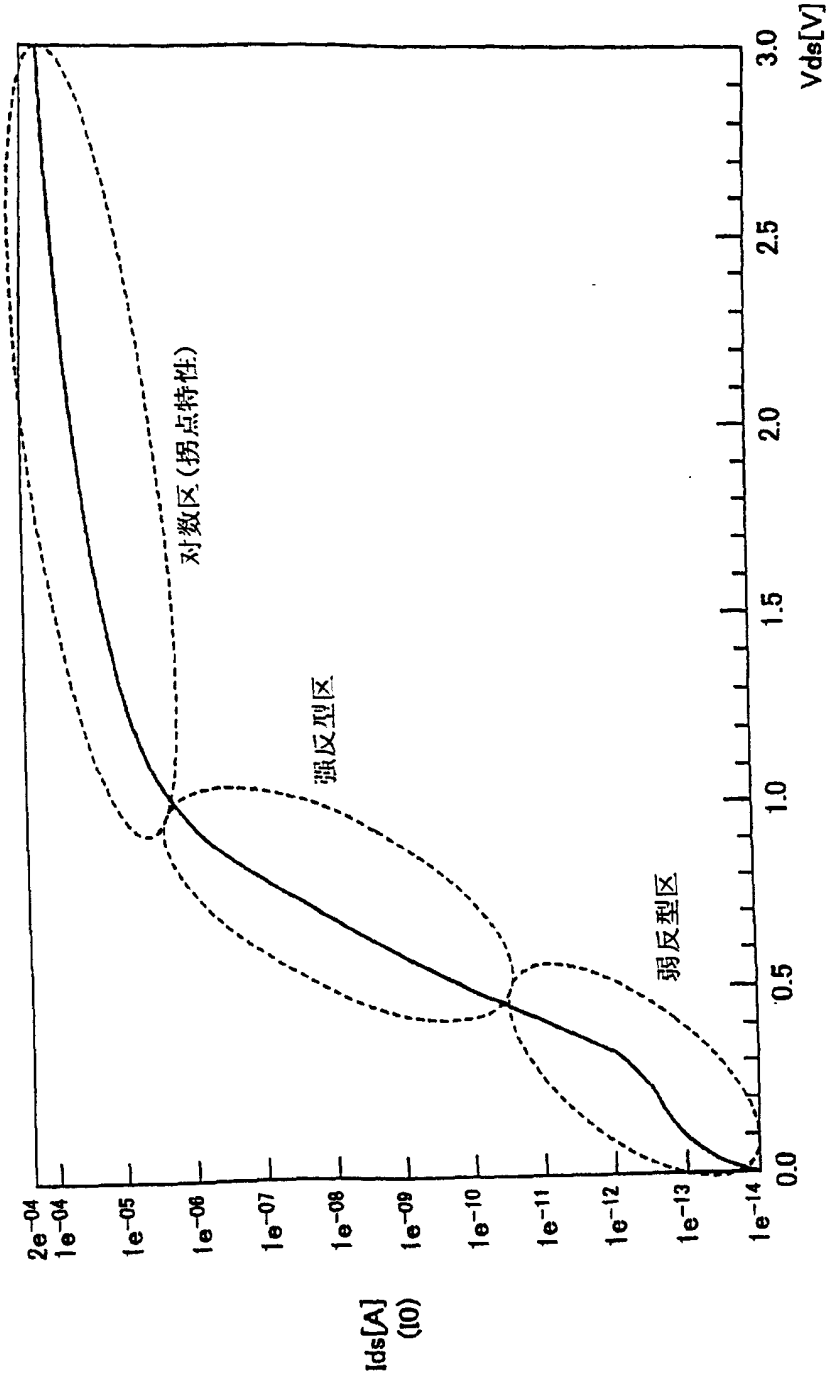

Ids[A]
(I0)
2e-04
1e-04
1e-05
1e-06
1e-07
1e-08
1e-09
1e-10
1e-11
1e-12
1e-13
1e-14
0.0
0.5
1.0
1.5
2.0
2.5
3.0
Vds[V]
对数区(拐点特性)
强反型区
弱反型区

图 11

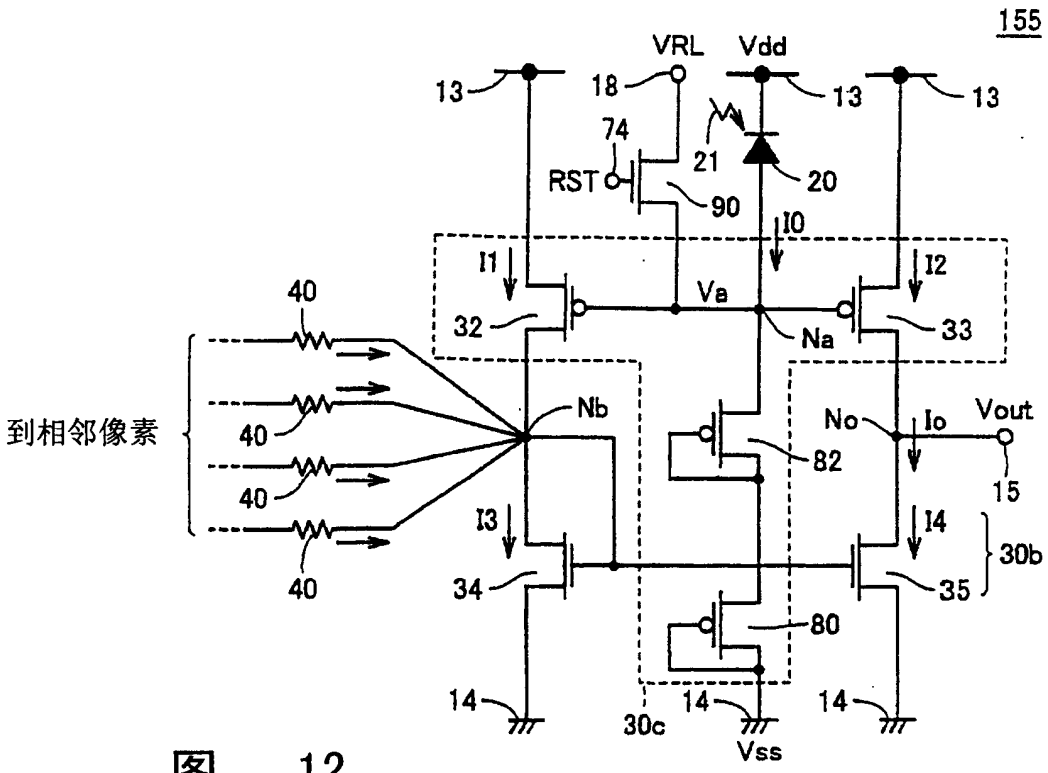

155
VRL
Vdd
13
18
13
13
74
21
RST
20
90
I0
I1
I2
40
Va
32
Na
33
到相邻像素
Nb
No
Io
Vout
40
82
15
40
I3
I4
30b
40
34
35
80
14
30c
14
14
Vss

图 12

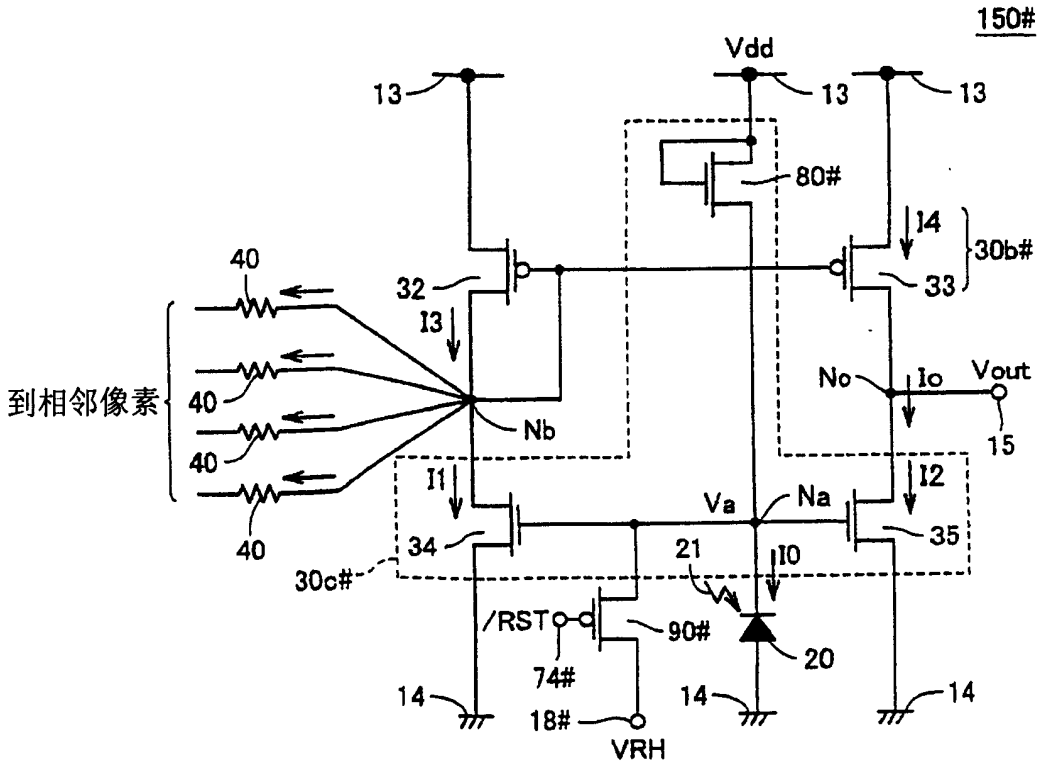

150#
Vdd
13
13
13
80#
14
30b#
40
32
33
I3
到相邻像素
No
Io
Vout
40
Nb
15
40
I1
I2
Va
Na
40
34
35
21
I0
30c#
/RST
90#
20
74#
14
14
14
18#
VRH

图 13

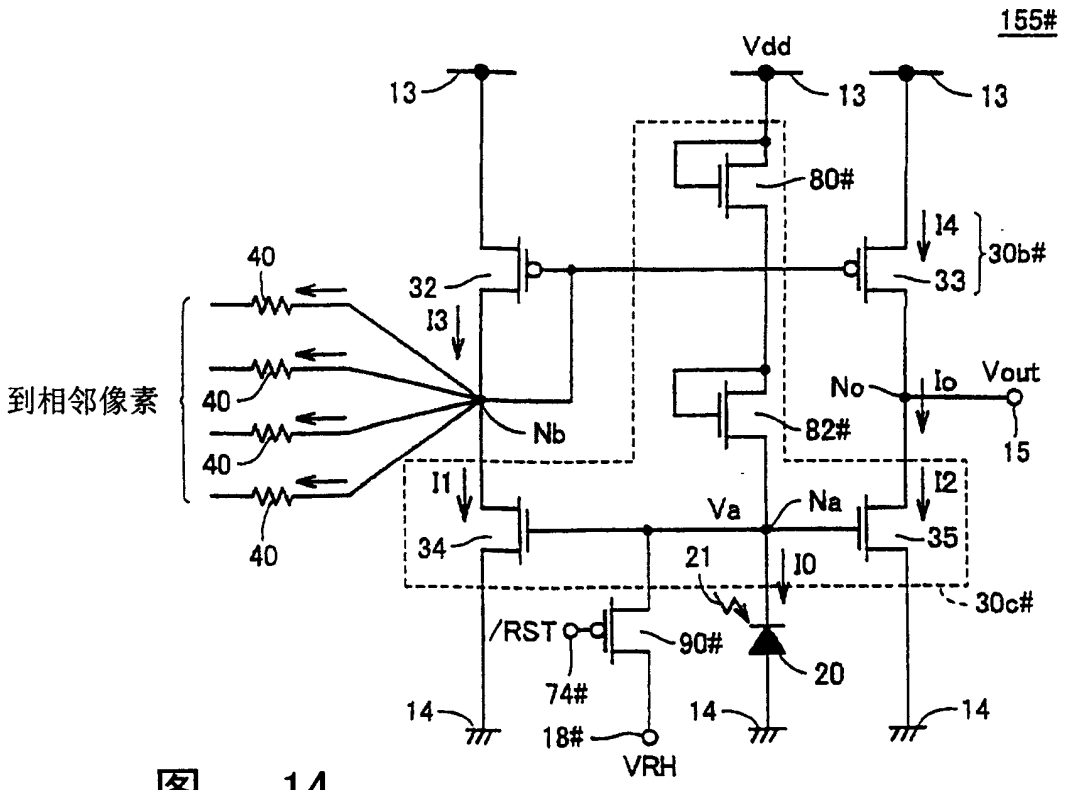

155#
Vdd
13
13
13
80#
14
30b#
33
40
32
I3
到相邻像素
40
40
40
Nb
No
Io
Vout
82#
15
I1
I2
Va
Na
34
35
21
I0
30c#
/RST
90#
20
74#
14
14
14
18#
VRH

图 14

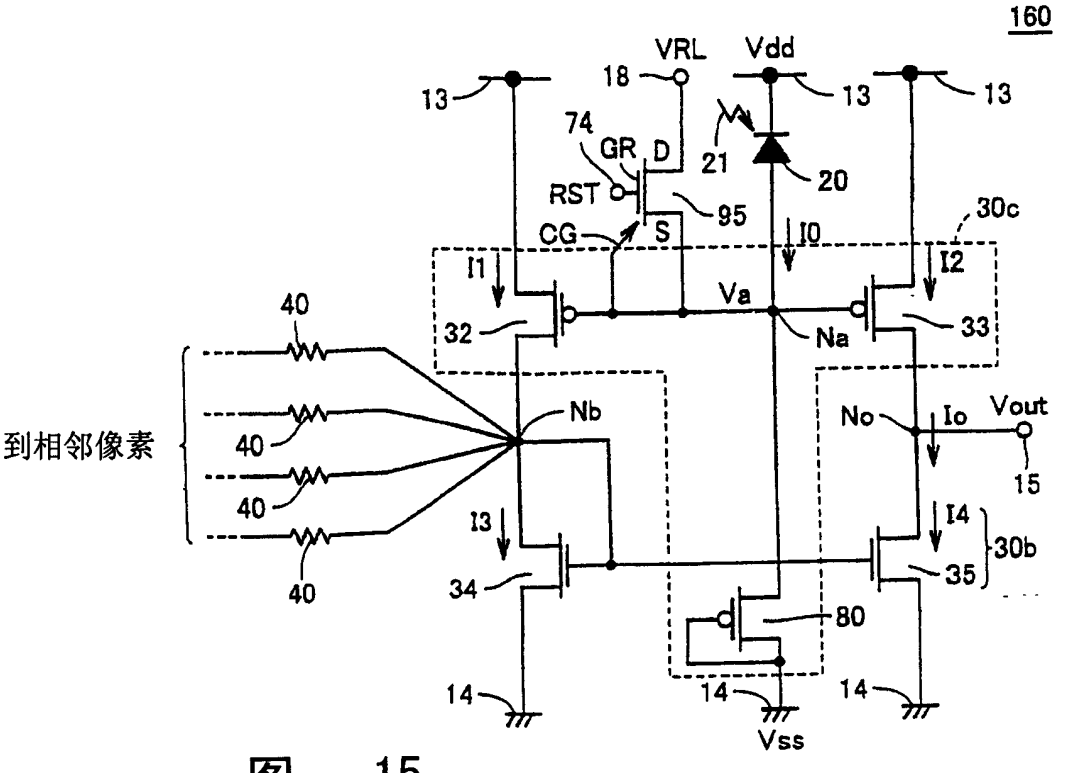

160
VRL
Vdd
18
13
13
13
74
GR
D
21
20
RST
95
30c
CG
S
I0
I1
I2
Va
40
32
Na
33
到相邻像素
Nb
No
Io
Vout
40
40
15
I3
I4
30b
34
35
80
14
14
14
Vss

图 15

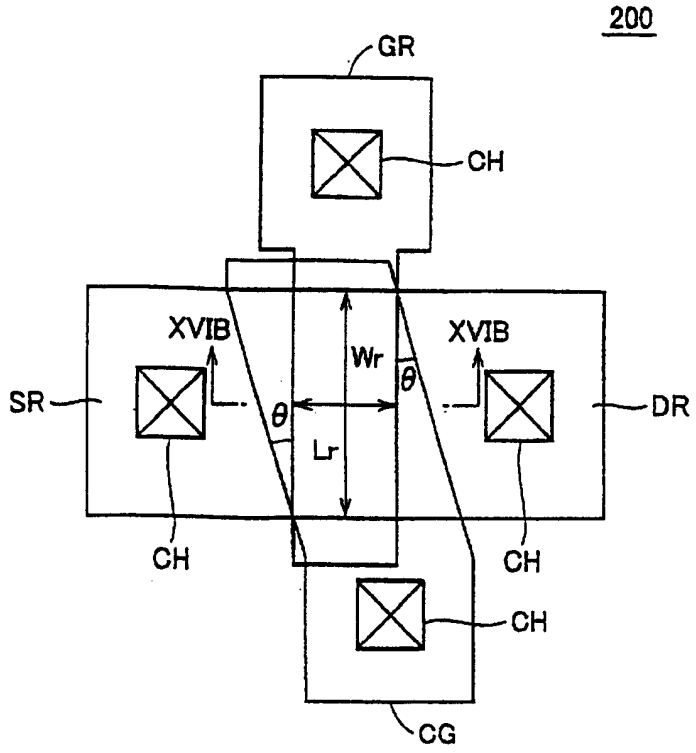


图 16A

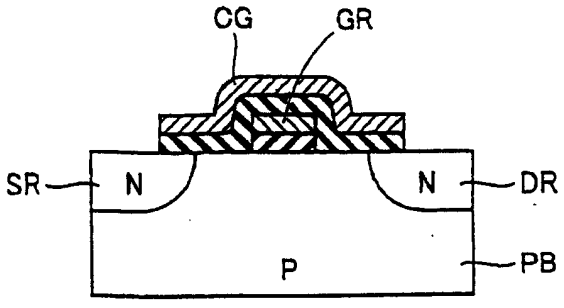


图 16B

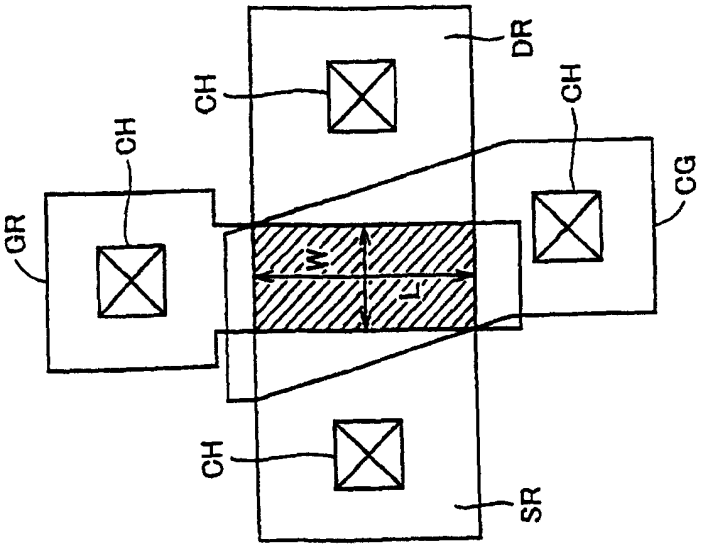


图 17B

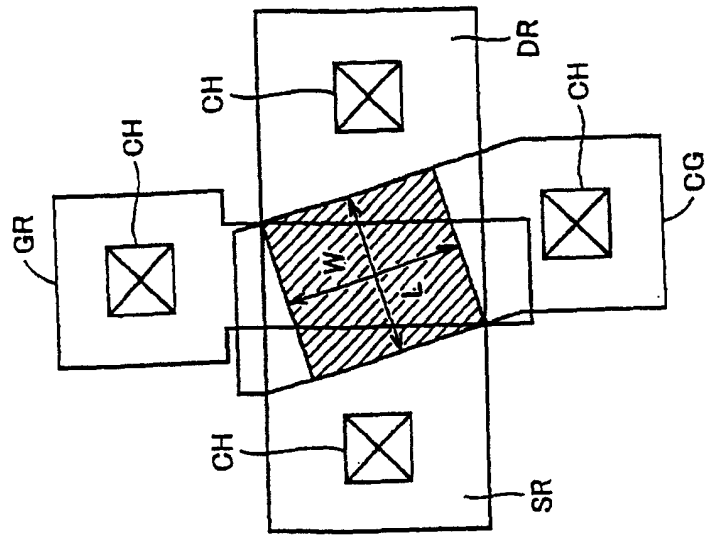


图 17A

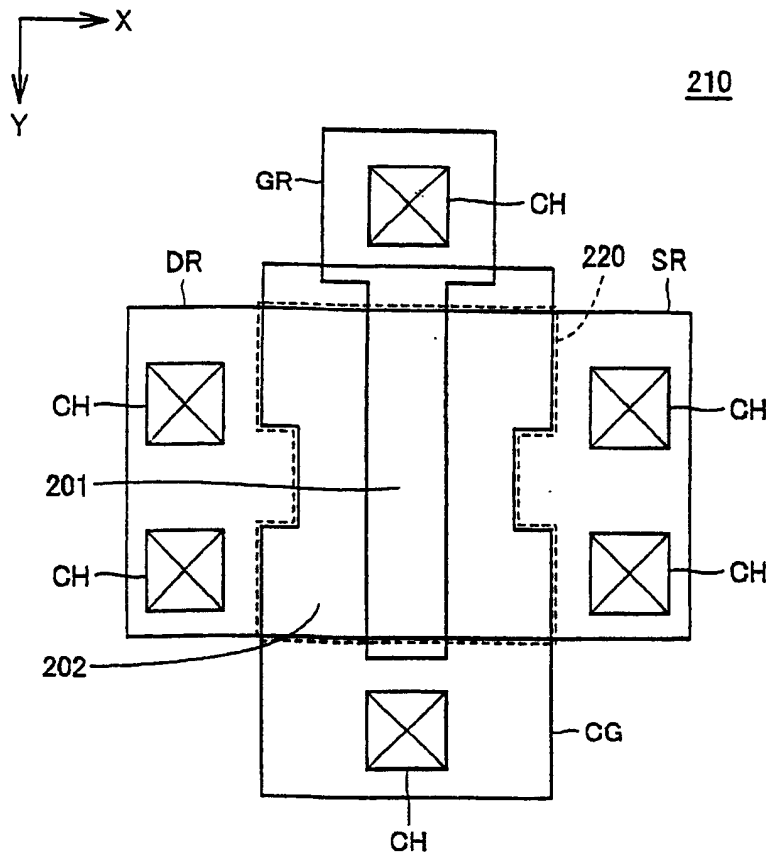


图 18

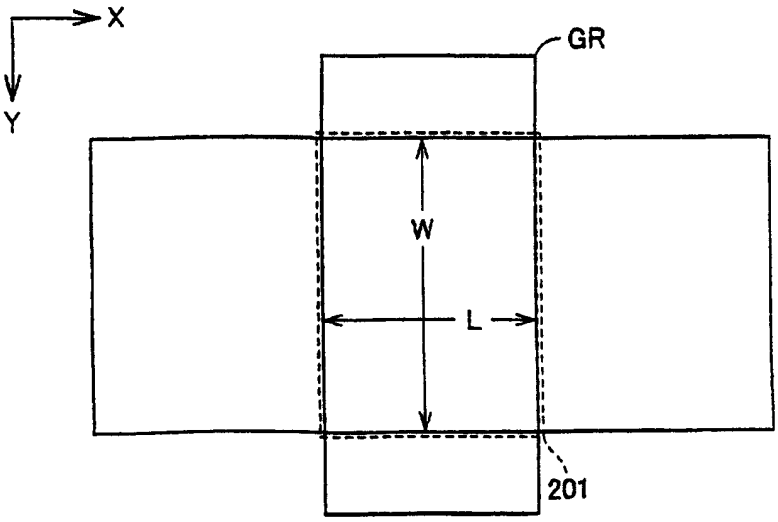


图 19

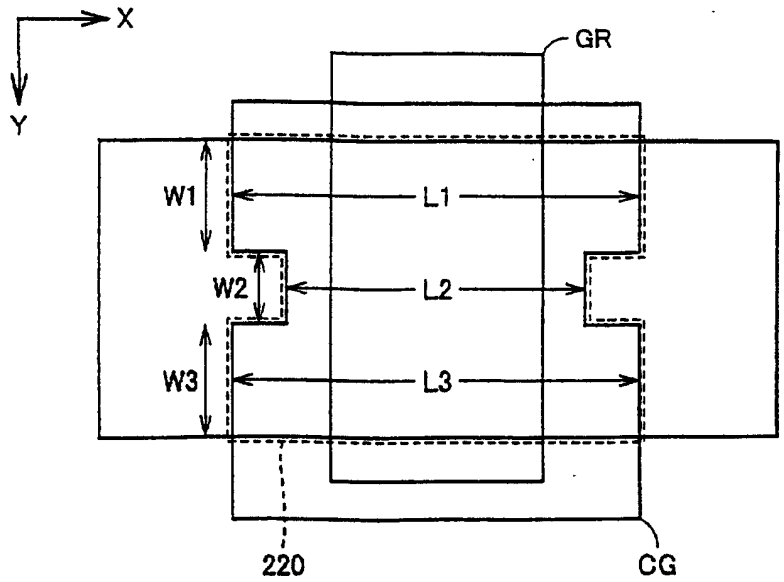

X
Y
GR
W1
L1
W2
L2
W3
L3
220
CG

图 20

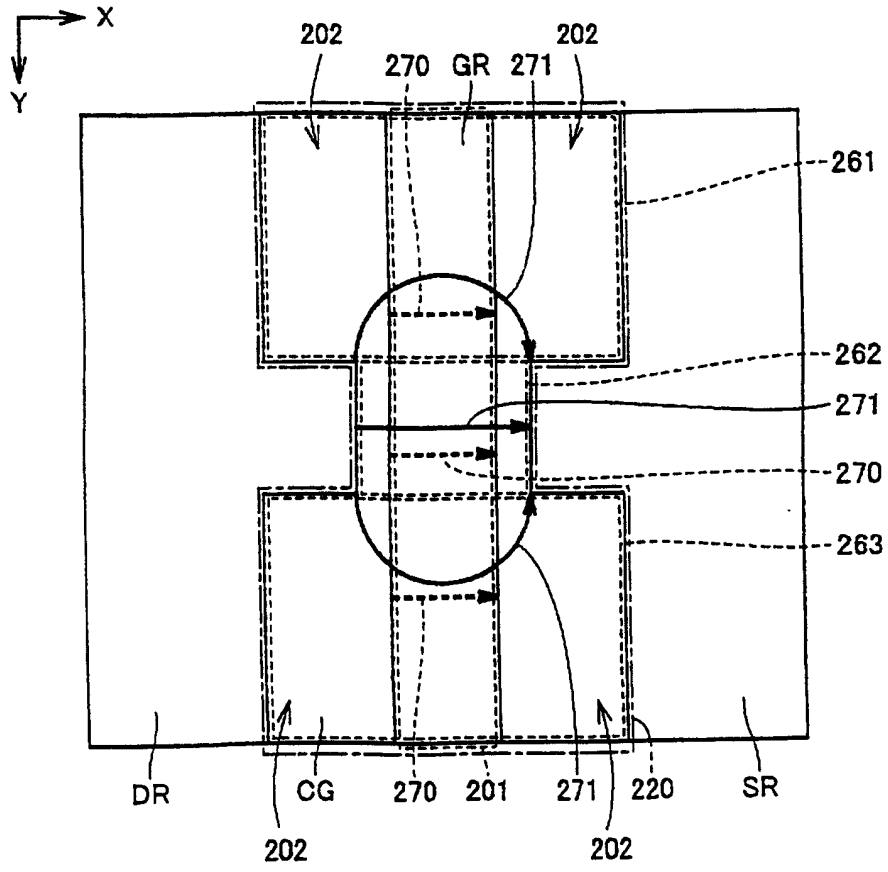

X
Y
202
270
GR
271
202
261
262
271
270
263
DR
CG
270
201
271
220
SR
202
202

图 21

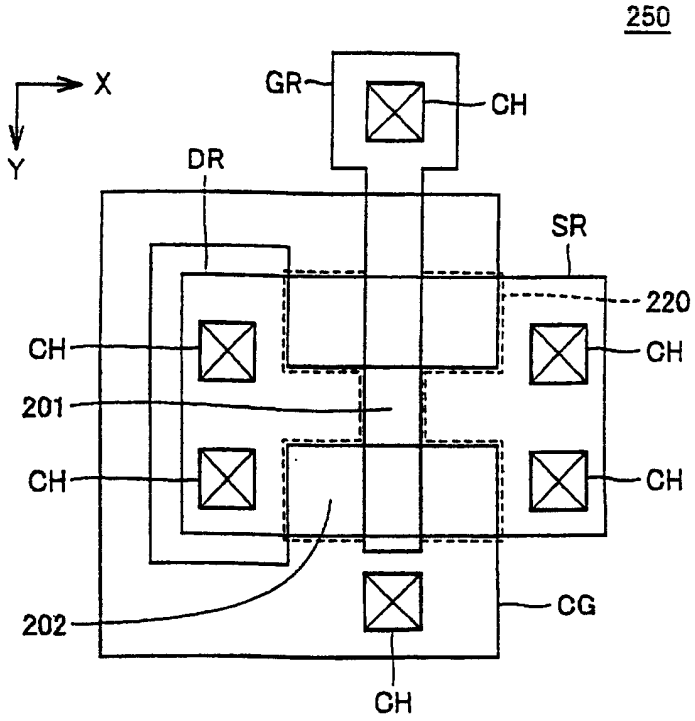

250
X
Y
GR
CH
DR
SR
220
CH
CH
201
CH
CH
202
CG
CH

图 22

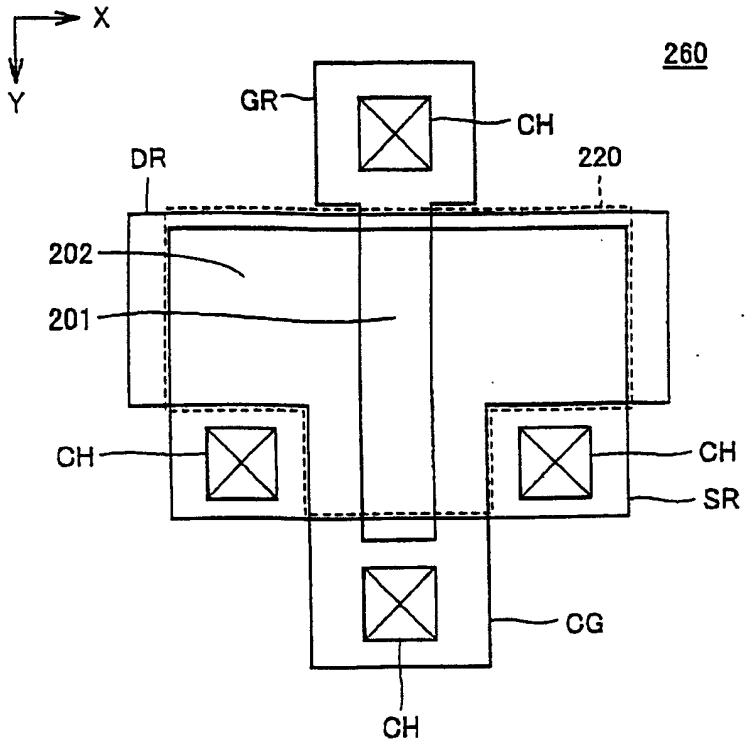

X
Y
260
GR
CH
DR
220
202
201
CH
CH
SR
CG
CH

图 23

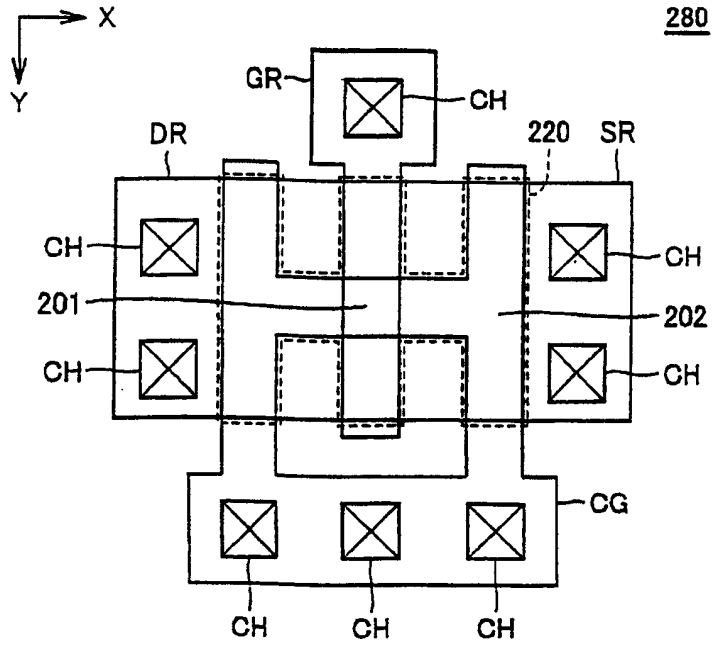

X
Y
280
GR
CH
DR
220
SR
CH
CH
201
202
CH
CH
CG
CH
CH
CH

图 24

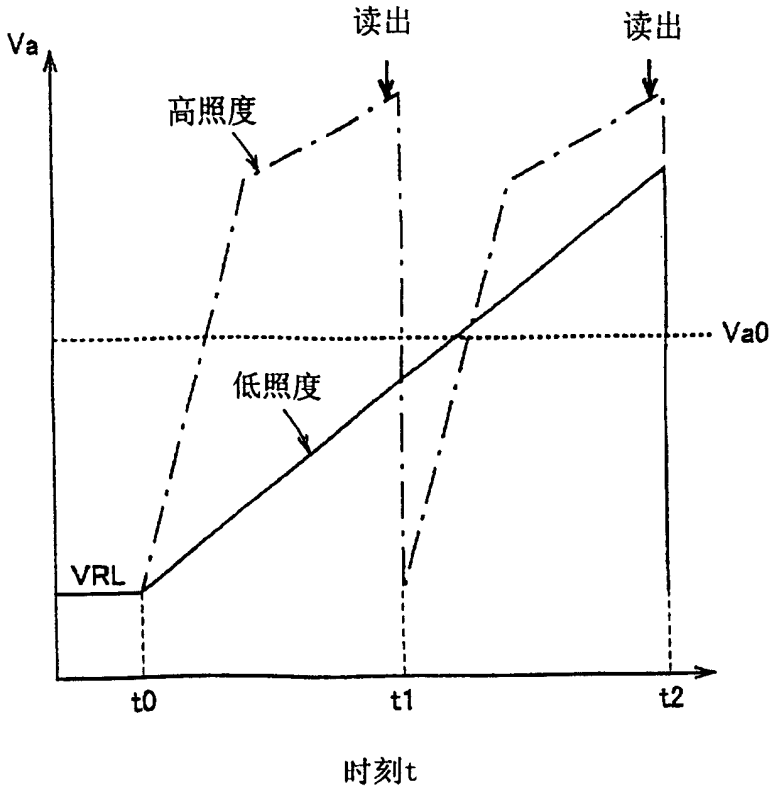

Va
读出
读出
高照度
Va0
低照度
VRL
t0
t1
t2
时刻t

图 25

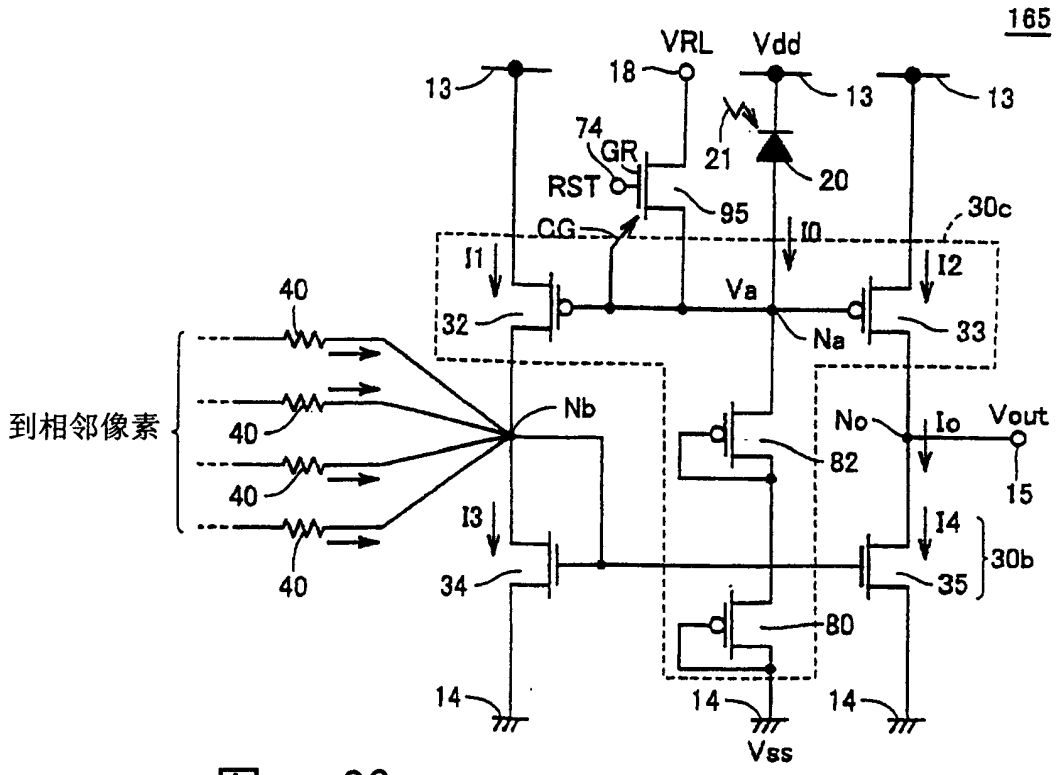

165
VRL
Vdd
18
13
74
GR
RST
95
21
20
CG
I0
30c
I1
I2
Va
32
Na
33
40
到相邻像素
Nb
No
Io
Vout
82
15
I3
I4
30b
34
35
80
14
Vss

图 26

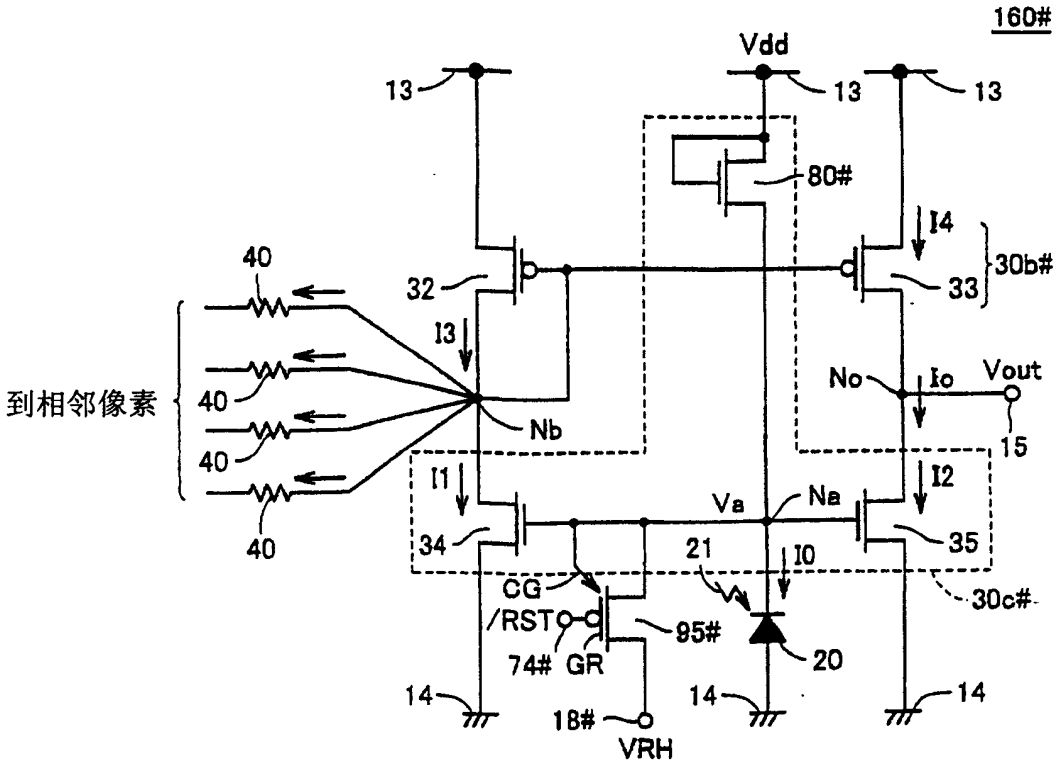

160#
Vdd
13
80#
I4
30b#
40
32
33
I3
到相邻像素
No
Io
Vout
Nb
15
I1
I2
Va
Na
34
21
I0
35
CG
/RST
95#
30c#
74#
GR
20
14
18#
VRH

图 27

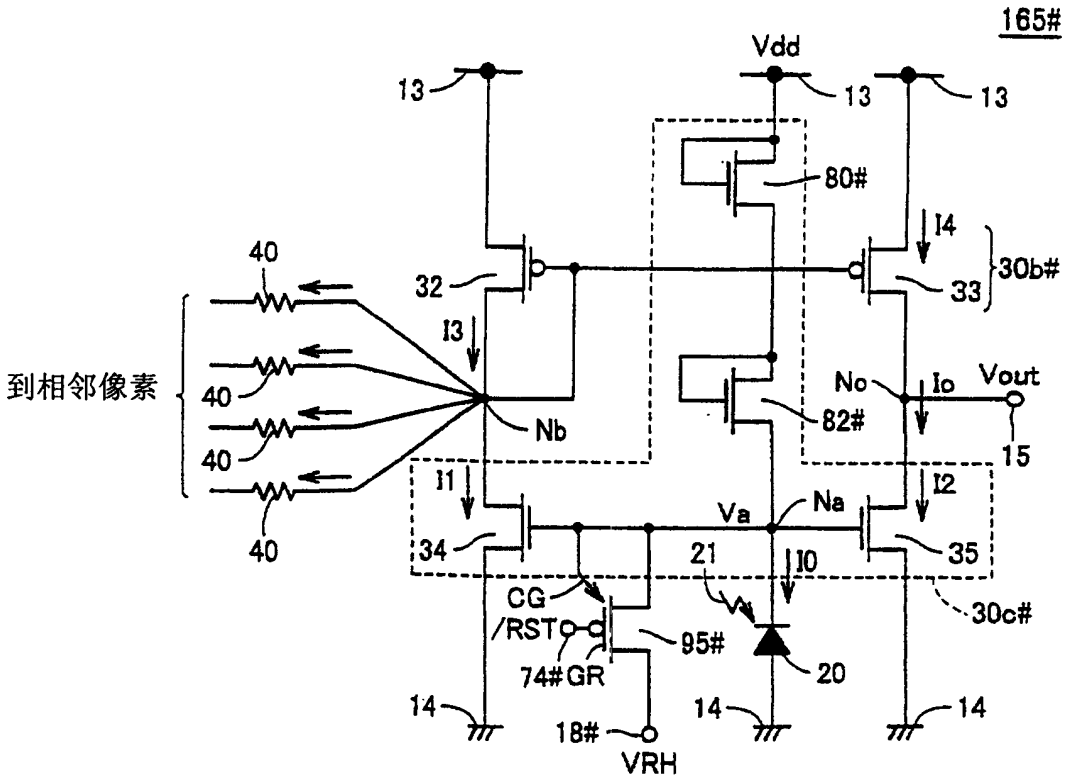

165#
Vdd
13
13
13
80#
I4
30b#
40
32
33
I3
到相邻像素
40
Nb
No
Io
Vout
82#
15
40
I1
I2
Va
Na
34
21
I0
35
40
CG
/RST
30c#
95#
74#GR
20
14
14
14
18#
VRH

图 28



图 29

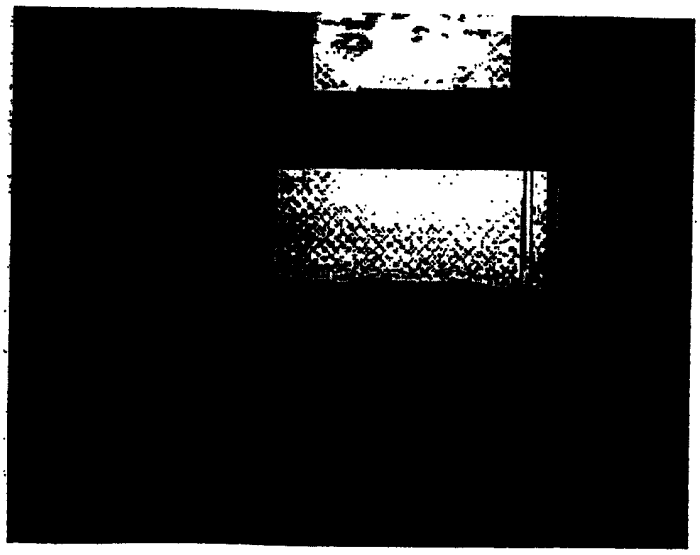


图 30



图 31