



(12)发明专利

(10)授权公告号 CN 106233367 B

(45)授权公告日 2019.03.26

(21)申请号 201580021138.2

(22)申请日 2015.04.21

(65)同一申请的已公布的文献号  
申请公布号 CN 106233367 A

(43)申请公布日 2016.12.14

(30)优先权数据  
2014-088427 2014.04.22 JP

(85)PCT国际申请进入国家阶段日  
2016.10.21

(86)PCT国际申请的申请数据  
PCT/JP2015/062060 2015.04.21

(87)PCT国际申请的公布数据  
W02015/163306 JA 2015.10.29

(73)专利权人 夏普株式会社  
地址 日本大阪府

(72)发明人 田中耕平 西山隆之 野间健史  
米林谅

(74)专利代理机构 北京市隆安律师事务所  
11323

代理人 权鲜枝 刘宁军

(51)Int.Cl.  
G09G 3/36(2006.01)  
G02F 1/133(2006.01)  
G02F 1/1368(2006.01)  
G09F 9/30(2006.01)  
G09G 3/20(2006.01)

(56)对比文件  
CN 102402933 A,2012.04.04,说明书第  
0002,0092-0095,0107-0132段及图4,46.  
JP 特开2008-276849 A,2008.11.13,说明  
书第0025-0090,0189-0191,图1-4,17.  
CN 102097074 A,2011.06.15,全文.  
US 2002/0089483 A1,2002.07.11,摘要及  
摘要附图.

审查员 金浩

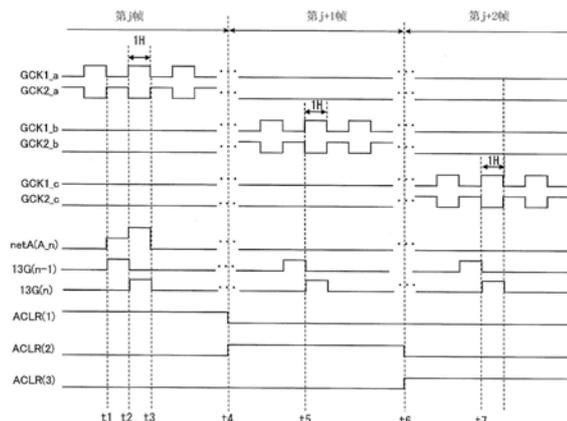
权利要求书2页 说明书32页 附图59页

(54)发明名称

有源矩阵基板和具备其的显示装置

(57)摘要

提供在按每一规定时间切换进行将一个栅极线切换为选择状态的驱动的驱动电路的情况下,防止使动作停止的驱动电路的误动作的技术。设于有源矩阵基板的各栅极线的多个驱动电路各自具有:选择电路部,其包括输出用开关元件,上述输出用开关元件根据控制信号切换为导通的状态,对栅极线施加电压;内部配线,其连接到输出用开关元件的栅极端子和栅极线;以及电位控制电路部,其连接到内部配线,根据控制信号控制内部配线的电位。信号供应部按每一规定时间对多个驱动电路中的至少1个驱动电路供应电位控制信号,通过电位控制电路部将内部配线控制为比输出用开关元件的阈值电压低的电位,对其它驱动电路供应驱动信号,通过选择电路部对栅极线施加选择电压。



CN 106233367 B

1. 一种有源矩阵基板,具有多个源极线以及与上述多个源极线交叉的多个栅极线,上述有源矩阵基板的特征在于,具备:

驱动部,其按每一栅极线具有多个驱动电路,根据被供应的控制信号,通过上述多个驱动电路中的任意一个驱动电路将上述栅极线切换为选择状态;

信号供应部,其对上述驱动部供应上述控制信号;以及

多个配线,其将来自上述信号供应部的上述控制信号供应到上述多个驱动电路,

设于一个栅极线的上述多个驱动电路各自具有:

选择电路部,其包括输出用开关元件,上述输出用开关元件根据上述控制信号切换为导通的状态,对上述一个栅极线施加电压;

内部配线,其连接到上述输出用开关元件的栅极端子和上述一个栅极线;以及

电位控制电路部,其连接到上述内部配线,根据被供应的上述控制信号控制上述内部配线的电位,

上述信号供应部按每一规定时间对上述多个驱动电路中的至少1个驱动电路的上述电位控制电路部供应用于将上述内部配线控制为比上述输出用开关元件的阈值电压低的电位的电位控制信号作为上述控制信号,对其它驱动电路的上述选择电路部供应使上述输出用开关元件进行切换为导通的状态的动作而施加将上述一个栅极线切换为选择状态的选择电压的驱动信号作为上述控制信号,

上述多个驱动电路分散配置于包含由上述多个栅极线和上述多个源极线规定的多个像素的显示区域中的一部分的多个像素,

上述信号供应部配置于上述显示区域的外侧,

上述多个配线各自与源极线并行地从上述显示区域的外侧延伸到上述显示区域中的上述一部分的多个像素,将上述多个驱动电路与上述信号供应部之间连接。

2. 根据权利要求1所述的有源矩阵基板,

上述信号供应部切换设于上述一个栅极线的多个驱动电路中的、供应上述电位控制信号的驱动电路。

3. 根据权利要求1所述的有源矩阵基板,

按每一上述栅极线设置有N个驱动电路,其中,N为自然数且 $N \geq 3$ ,

上述信号供应部按每一上述规定时间对上述N个驱动电路中的n个驱动电路各自的上述选择电路部供应上述驱动信号,其中,n为自然数且 $2 \leq n < N$ 。

4. 根据权利要求2或3所述的有源矩阵基板,

上述电位控制电路部包括第1开关元件,上述第1开关元件的漏极端子连接到上述内部配线,

上述信号供应部还对上述其它驱动电路的上述第1开关元件的栅极端子供应使该第1开关元件成为截止的第1电压信号,对被供应上述电位控制信号的上述驱动电路的上述第1开关元件的栅极端子供应使该第1开关元件成为导通的第2电压信号,并且对该第1开关元件的源极端子供应上述第1电压信号。

5. 根据权利要求4所述的有源矩阵基板,

上述选择电路部包括第2开关元件,上述第2开关元件的漏极端子连接到上述一个栅极线,上述第2开关元件根据上述控制信号而对上述一个栅极线施加使上述一个栅极线成为

非选择状态的非选择电压，

上述第1电压信号的电压是上述栅极线成为非选择状态的电压，

上述信号供应部还对上述其它驱动电路的上述第2开关元件的栅极端子供应使该第2开关元件成为导通的电压信号，对该第2开关元件的源极端子供应上述第1电压信号，并且对被供应上述电位控制信号的上述驱动电路的上述第2开关元件的栅极端子供应使该第2开关元件成为截止的电压信号。

6. 一种显示装置，其特征在于，具有：

权利要求1至5中的任一项所述的有源矩阵基板；

相对基板，其具有彩色滤光片；以及

液晶层，其被夹持在上述有源矩阵基板和上述相对基板之间。

## 有源矩阵基板和具备其的显示装置

### 技术领域

[0001] 本发明涉及有源矩阵基板和具备其的显示装置。

### 背景技术

[0002] 在特开2010-193434号公报中公开了对每一作为栅极线发挥功能的配线连接有多个驱动电路的显示装置,上述驱动电路包括多个开关元件。该显示装置通过按每一规定期间切换进行动作的驱动电路的开关元件来抑制开关元件的劣化。

### 发明内容

[0003] 在如特开2010-193434号公报那样按每一规定期间使一部分驱动电路动作而使其它驱动电路的动作停止的情况下,当通过一部分驱动电路使栅极线切换为选择状态时,有时栅极线的电位会作为噪声进入其它驱动电路,而导致其它驱动电路发生误动作。

[0004] 本发明的目的在于提供在通过设于一个栅极线的多个驱动电路中的任意一个驱动电路使一个栅极线切换为选择状态时防止其它驱动电路的误动作的技术。

[0005] 本发明的有源矩阵基板具有多个源极线以及与上述多个源极线交叉的多个栅极线,上述有源矩阵基板具备:驱动部,其按每一栅极线具有多个驱动电路,根据被供应的控制信号,通过上述多个驱动电路中的任意一个驱动电路将上述栅极线切换为选择状态;以及信号供应部,其对上述驱动部供应上述控制信号,设于一个栅极线的上述多个驱动电路各自具有:选择电路部,其包括输出用开关元件,上述输出用开关元件根据上述控制信号切换为导通的状态,对上述一个栅极线施加电压;内部配线,其连接到上述输出用开关元件的栅极端子和上述一个栅极线;以及电位控制电路部,其连接到上述内部配线,根据被供应的上述控制信号控制上述内部配线的电位,上述信号供应部按每一规定时间对上述多个驱动电路中的至少1个驱动电路的上述电位控制电路部供应用于将上述内部配线控制为比上述输出用开关元件的阈值电压低的电位的电位控制信号作为上述控制信号,对其它驱动电路的上述选择电路部供应使上述输出用开关元件进行切换为导通的状态的动作而施加将上述一个栅极线切换为选择状态的选择电压的驱动信号作为上述控制信号。

[0006] 根据本发明的构成,能够在通过设于一个栅极线的多个驱动电路中的任意一个驱动电路使一个栅极线切换为选择状态时防止其它驱动电路的误动作。

### 附图说明

[0007] 图1是表示第1实施方式的液晶显示装置的概略构成的示意图。

[0008] 图2是表示图1所示的有源矩阵基板的概略构成的示意图。

[0009] 图3是表示图1所示的有源矩阵基板的概略构成的示意图。

[0010] 图4是表示图3所示的有源矩阵基板的端子部的构成例的示意图。

[0011] 图5是表示第1实施方式的时钟信号的波形例的示意图。

[0012] 图6是表示第1实施方式的栅极驱动器的等价电路的一例的图。

- [0013] 图7是表示图6所示的栅极驱动器的显示区域内的配置和配线例的示意图。
- [0014] 图8是表示图6所示的栅极驱动器的栅极线的驱动定时的时序图。
- [0015] 图9是说明第1实施方式的栅极驱动器群的驱动方法的图。
- [0016] 图10是使用图9所示的驱动方法驱动栅极线时的时序图。
- [0017] 图11是说明栅极驱动器的开关元件的特性变动的图。
- [0018] 图12是表示现有的栅极驱动器的配置例和输出波形例的示意图。
- [0019] 图13是表示第2实施方式的时钟信号的波形例的示意图。
- [0020] 图14是表示第2实施方式的栅极驱动器的等价电路的一例的图。
- [0021] 图15A是表示图14所示的栅极驱动器的显示区域内的配置和配线例的示意图。
- [0022] 图15B是表示图14所示的栅极驱动器的显示区域内的配置和配线例的示意图。
- [0023] 图15C是表示图14所示的栅极驱动器的显示区域内的配置和配线例的示意图。
- [0024] 图15D是表示图14所示的栅极驱动器的显示区域内的配置和配线例的示意图。
- [0025] 图16A是表示第2实施方式的栅极驱动器的栅极线的驱动定时的时序图。
- [0026] 图16B是表示第2实施方式的栅极驱动器的栅极线的驱动定时的时序图。
- [0027] 图17是表示第3实施方式的有源矩阵基板的概略构成的示意图。
- [0028] 图18是表示图17所示的有源矩阵基板的端子部的构成例的图。
- [0029] 图19是说明第3实施方式的栅极驱动器群的驱动方法的图。
- [0030] 图20是使用图19所示的驱动方法驱动栅极线时的时序图。
- [0031] 图21是表示第4实施方式的栅极驱动器的等价电路的一例的图。
- [0032] 图22A是表示图21所示的栅极驱动器的显示区域内的配置和配线例的示意图。
- [0033] 图22B是表示图21所示的栅极驱动器的配置和配线例的示意图。
- [0034] 图23A是表示第4实施方式的栅极驱动器的栅极线的驱动定时的时序图。
- [0035] 图23B是表示第4实施方式的栅极驱动器的栅极线的驱动定时的时序图。
- [0036] 图24A是表示第5实施方式的栅极驱动器的显示区域内的配置例和配线例的示意图。
- [0037] 图24B是表示第5实施方式的栅极驱动器的显示区域内的配置和配线例的示意图。
- [0038] 图25A是表示第5实施方式的栅极驱动器的栅极线的驱动定时的时序图。
- [0039] 图25B是表示第5实施方式的栅极驱动器的栅极线的驱动定时的时序图。
- [0040] 图25C是表示第5实施方式的栅极驱动器的栅极线的驱动定时的时序图。
- [0041] 图25D是表示第5实施方式的栅极驱动器的栅极线的驱动定时的时序图。
- [0042] 图26是表示第6实施方式的有源矩阵基板的概略构成的示意图。
- [0043] 图27是表示图26所示的有源矩阵基板的端子部的构成例的示意图。
- [0044] 图28是表示第6实施方式的栅极驱动器的等价电路的一例的图。
- [0045] 图29A是表示图28所示的栅极驱动器的显示区域内的配置例和配线例的示意图。
- [0046] 图29B是表示图28所示的栅极驱动器的显示区域内的配置例和配线例的示意图。
- [0047] 图30是表示第6实施方式的栅极驱动器的栅极线的驱动定时的时序图。
- [0048] 图31是表示第6实施方式的应用例1的栅极驱动器的等价电路的一例的图。
- [0049] 图32A是表示图31所示的栅极驱动器的显示区域内的配置例和配线例的示意图。
- [0050] 图32B是表示图31所示的栅极驱动器的显示区域内的配置例和配线例的示意图。

- [0051] 图33是表示图31所示的栅极驱动器的栅极线的驱动定时的时序图。
- [0052] 图34是表示应用例1的变形例的栅极驱动器的栅极线的驱动定时的时序图。
- [0053] 图35是表示第6实施方式的应用例2的栅极驱动器的等价电路的一例的图。
- [0054] 图36A是表示图35所示的栅极驱动器的显示区域内的配置例和配线例的示意图。
- [0055] 图36B是表示图35所示的栅极驱动器的显示区域内的配置例和配线例的示意图。
- [0056] 图36C是表示图35所示的栅极驱动器的显示区域内的配置例和配线例的示意图。
- [0057] 图36D是表示图35所示的栅极驱动器的显示区域内的配置例和配线例的示意图。
- [0058] 图37是表示图35所示的栅极驱动器的栅极线的驱动定时的时序图。
- [0059] 图38A是表示第7实施方式的有源矩阵基板的端子部的构成例的示意图。
- [0060] 图38B是表示图8所示的开关部的构成例的示意图。
- [0061] 图39是表示变形例(5)的端子部的概略构成的图。
- [0062] 图40A是表示变形例(5)的栅极驱动器的等价电路的图。
- [0063] 图40B是表示图40A所示的栅极驱动器的显示区域内的配置例和配线例的示意图。
- [0064] 图41A是表示变形例(6)的栅极驱动器的等价电路的图。
- [0065] 图41B是表示图41A所示的栅极驱动器的显示区域内的配置例和配线例的示意图。
- [0066] 图42是表示变形例(7)的有源矩阵基板的端子部的构成例的图。
- [0067] 图43A是表示变形例(8)的栅极驱动器的显示区域内的配置例和配线例的示意图。
- [0068] 图43B是表示变形例(8)的栅极驱动器的显示区域内的配置例和配线例的示意图。
- [0069] 图44A是表示变形例(9)的栅极驱动器的等价电路的图。
- [0070] 图44B是表示变形例(9)的栅极驱动器的显示区域内的配置例和配线例的示意图。
- [0071] 图44C是表示变形例(9)的栅极驱动器的显示区域内的配置例和配线例的示意图。

### 具体实施方式

[0072] 本发明的一实施方式的有源矩阵基板具有多个源极线以及与上述多个源极线交叉的多个栅极线,上述有源矩阵基板具备:驱动部,其按每一栅极线具有多个驱动电路,根据被供应的控制信号,通过上述多个驱动电路中的任意一个驱动电路将上述栅极线切换为选择状态;以及信号供应部,其对上述驱动部供应上述控制信号,设于一个栅极线的上述多个驱动电路各自具有:选择电路部,其包括输出用开关元件,上述输出用开关元件根据上述控制信号切换为导通的状态,对上述一个栅极线施加电压;内部配线,其连接到上述输出用开关元件的栅极端子和上述一个栅极线;以及电位控制电路部,其连接到上述内部配线,根据被供应的上述控制信号控制上述内部配线的电位,上述信号供应部按每一规定时间对上述多个驱动电路中的至少1个驱动电路的上述电位控制电路部供应用于将上述内部配线控制为比上述输出用开关元件的阈值电压低的电位的电位控制信号作为上述控制信号,对其它驱动电路的上述选择电路部供应使上述输出用开关元件进行切换为导通的状态的动作而施加将上述一个栅极线切换为选择状态的选择电压的驱动信号作为上述控制信号(第1构成)。

[0073] 根据第1构成,有源矩阵基板具备:驱动部,其对每一栅极线设有多个驱动电路;以及信号供应部,其对驱动部供应控制信号。驱动电路具有:选择电路部,其包括输出用开关元件,上述输出用开关元件根据控制信号切换为导通的状态,对栅极线施加电压;内部配

线,其连接到该输出用开关元件的栅极端子和该栅极线;以及电位控制电路,其连接到内部配线,根据控制信号控制内部配线的电位。信号供应部按每一规定时间对设于栅极线中的任意一个驱动电路的电位控制电路供应电位控制信号,对其它驱动电路的选择电路部供应驱动信号。被供应了电位控制信号的驱动电路的电位控制电路将该驱动电路的内部配线控制为比输出用开关元件的阈值电压低的电位。另一方面,被供应了驱动信号的其它驱动电路的选择电路部的输出用开关元件切换为导通,对栅极线输出选择电压。因而,即使从被供应了驱动信号的其它驱动电路对栅极线施加了选择电压,并对未被供应驱动信号的驱动电路的内部配线输入了该栅极线的电位,该驱动电路的输出用开关元件也不会切换为导通,能够防止该驱动电路误动作。

[0074] 第2构成可以是,在第1构成中,上述信号供应部切换设于上述一个栅极线的多个驱动电路中的、供应上述电位控制信号的驱动电路。根据第2构成,能够使对一个栅极线施加选择电压的驱动电路不集中于特定的驱动电路。

[0075] 第3构成可以是,在第1构成中,按每一上述栅极线设置有 $N$ 个( $N \geq 3$ 、 $N$ 为自然数)驱动电路,上述信号供应部按每一上述规定时间对上述 $N$ 个驱动电路中的 $n$ 个( $n$ 为自然数、 $2 \leq n < N$ )驱动电路各自的上述选择电路部供应上述驱动信号。

[0076] 根据第3构成,各栅极线通过 $n$ 个驱动电路的选择电路部切换为选择状态,因此与通过1个驱动电路的选择电路部将一个栅极线切换为选择状态的情况相比,能够减轻用于将栅极线切换为选择状态的选择电路部的负荷。

[0077] 第4构成可以是,在第2或者第3构成中,上述电位控制电路部包括第1开关元件,上述第1开关元件的漏极端子连接到上述内部配线,上述信号供应部还对上述其它驱动电路的上述第1开关元件的栅极端子供应使该第1开关元件成为截止的第1电压信号,对被供应上述电位控制信号的上述驱动电路的上述第1开关元件的栅极端子供应使该第1开关元件成为导通的第2电压信号,并且对该第1开关元件的源极端子供应上述第1电压信号。

[0078] 根据第4构成,在其它驱动电路、即被供应了驱动信号的驱动电路中,连接到内部配线的第1开关元件成为截止。另外,在被供应了电位控制信号的驱动电路中,连接到内部配线的第1开关元件成为导通,对第1开关元件的源极端子供应的第1电压信号的电压被施加到内部配线。因此,与对被供应电位控制信号的驱动电路的第1开关元件的源极端子另外供应电压信号的情况相比,能够削减用于对第1开关元件供应电压信号的配线。

[0079] 第5构成可以是,在第4构成中,上述选择电路部包括第2开关元件,上述第2开关元件的漏极端子连接到上述一个栅极线,上述第2开关元件根据上述控制信号而对上述一个栅极线施加使上述一个栅极线成为非选择状态的非选择电压,上述第1电压信号的电压是上述栅极线成为非选择状态的电压,上述信号供应部还对上述其它驱动电路的上述第2开关元件的栅极端子供应使该第2开关元件成为导通的电压信号,对该第2开关元件的源极端子供应上述第1电压信号,并且对被供应上述电位控制信号的上述驱动电路的上述第2开关元件的栅极端子供应使该第2开关元件成为截止的电压信号。

[0080] 根据第5构成,在其它驱动电路、即被供应了驱动信号的驱动电路中,连接到栅极线的第2开关元件成为导通,对第2开关元件的源极端子供应的第1电压信号的电压被施加到栅极线。第1电压信号的电压是栅极线成为非选择状态的电压,栅极线经由其它驱动电路的第2开关元件成为非选择状态。另外,被供应了停止信号的驱动电路的第2开关元件成为

截止。因此,与对被供应了驱动信号的驱动电路的第2开关元件的源极端子另外供应栅极线成为非选择状态的电压信号的情况相比,能够削减用于对第2开关元件供应电压信号的配线。

[0081] 第6构成可以是,在第1至第5中的任一构成中,上述驱动部配置于由上述多个源极线和上述多个栅极线规定的显示区域内。

[0082] 根据第6构成,由于驱动部配置于显示区域内,因此与在显示区域的外侧配置驱动部的情况相比,能够缩小边框区域。

[0083] 本发明的一实施方式的显示装置具有:第1至第6中的任一构成的有源矩阵基板;相对基板,其具有彩色滤光片;以及液晶层,其被夹持在上述有源矩阵基板和上述相对基板之间(第7构成)。

[0084] 以下,参照附图详细地说明本发明的实施方式。对图中相同或者相当的部分附上同一附图标记而不重复其说明。

[0085] <第1实施方式>

[0086] (液晶显示装置的构成)

[0087] 图1是表示本实施方式的液晶显示装置的概略构成的示意图。液晶显示装置1具有显示面板2、源极驱动器3、显示控制电路4和电源5。显示面板2具有有源矩阵基板20a、相对基板20b和被这些基板夹持的液晶层(省略图示)。在图1中虽然省略图示,但是以夹着有源矩阵基板20a和相对基板20b的方式设有一对偏振板。黑矩阵、红(R)、绿(G)、蓝(B)的3色彩色滤光片以及共用电极(均省略图示)形成于相对基板20b。

[0088] 如图1所示,有源矩阵基板20a与形成于柔性基板的源极驱动器3电连接。显示控制电路4与显示面板2、源极驱动器3及电源5电连接。显示控制电路4对源极驱动器3和设于有源矩阵基板20a的后述的驱动电路(以下称为栅极驱动器)输出控制信号。电源5与显示面板2、源极驱动器3及显示控制电路4电连接,对它们供应电源电压信号。

[0089] (有源矩阵基板的构成)

[0090] 图2是表示有源矩阵基板20a的概略构成的示意图。在有源矩阵基板20a中,从X轴方向的一端到另一端,按一定的间隔大致平行地形成有M(M:自然数)个栅极线13G(1)~13G(M)。以下,在不区分栅极线时,称为栅极线13G。多个源极线15S以与各栅极线13G交叉的方式形成于有源矩阵基板20a。由栅极线13G和源极线15S包围的区域形成1个像素,各像素与彩色滤光片中的任意一色对应。

[0091] 图3是表示省略了源极线15S的图示的有源矩阵基板20a以及与有源矩阵基板20a连接的各部的概略构成的示意图。如图3的例子所示,栅极驱动器11配置在显示区域201的栅极线13G与栅极线13G之间。在该例中,按每一栅极线13G设有2个栅极驱动器11。2个栅极驱动器11中的一方配置于显示区域201的区域201a,另一方配置于区域201b。以下,将包括配置于区域201a的栅极驱动器11的栅极驱动器群称为栅极驱动器群11A,将包括配置于区域201b的栅极驱动器11的栅极驱动器群称为栅极驱动器群11B。

[0092] 在图3所示的有源矩阵基板20a中,端子部12g设于设有源极驱动器3的边的边框区域202。端子部12g与显示控制电路4及电源5连接。端子部12g接收从显示控制电路4和电源5输出的控制信号、电源电压信号等信号。输入到端子部12g的控制信号和电源电压信号等信号经由配线15L供应到各栅极驱动器11。栅极驱动器11根据被供应的信号对所连接的栅极

线13G输出表示选择状态和非选择状态中的一方的电压信号(选择电压)。在以下的说明中,将栅极线13G处于被选择的状态称为栅极线13G的驱动。

[0093] 另外,连接源极驱动器3与源极线15S(参照图2)的端子部12s设于源矩阵基板20a的边框区域202。源极驱动器3根据从显示控制电路4输入的控制信号对各源极线15S输出数据信号。

[0094] 在此,说明端子部12g。图4是示意性地表示端子部12g的构成的图。如图4所示,端子部12g与显示控制电路4连接,具有分别被输入控制信号GCK1\_a、GCK2\_a、GCK1\_b、GCK2\_b、CLR的配线121a、122a、121b、122b、123。另外,端子部12g与电源5连接,具有被输入电源电压信号(VSS)的配线124。

[0095] 栅极驱动器群11A经由配线15L与配线121a、122a、123、124连接。另外,栅极驱动器群11B经由配线15L与配线121b、122b、123、124连接。此外,在该例中,区域201a和区域201b是沿着源极线15S的延伸方向分割显示区域200而得到的区域。

[0096] 显示控制电路4对配线121a、122a、121b、122b供应按每一水平期间重复高电平和低电平的驱动信号(以下称为时钟信号)CKA和CKB、或者与时钟信号的低电平为相同电位的信号(以下称为动作停止信号)作为控制信号GCK1\_a和GCK2\_a以及控制信号GCK1\_b和GCK2\_b。另外,显示控制电路4对配线123供应与时钟信号的高电平为相同电位的控制信号(以下称为复位信号)作为控制信号CLR。

[0097] 图5是示例出时钟信号CKA和时钟信号CKB的波形的图。如图5所示,时钟信号CKA和时钟信号CKB是相位按每一水平扫描期间(1H)反转的2相的时钟信号。

[0098] 接着,说明本实施方式的栅极驱动器11的构成。图6是表示配置在栅极线13G(n-1)与栅极线13G(n)之间而驱动栅极线13G(n)的栅极驱动器11(以下称为栅极驱动器11(n))的等价电路的一例的图。栅极驱动器群11A和栅极驱动器群11B的栅极驱动器11是相同的构成,因此,在以下的说明中,以栅极驱动器群11A的栅极驱动器11(n)为例进行说明。

[0099] 如图6所示,栅极驱动器11(n)具有:作为开关元件的用字母A~E表示的薄膜晶体管(TFT:Thin Film Transistor)(以下称为TFT-A~TFT-E);以及电容器Cbst。在图6中,netA是栅极驱动器11(n)的内部配线。netA将TFT-B的源极端子、TFT-A的漏极端子、TFT-E的栅极端子以及电容器Cbst中的一方电极连接。

[0100] TFT-A的栅极端子被供应复位信号CLR,漏极端子与netA连接,源极端子被供应电源电压信号VSS。

[0101] TFT-B的栅极端子被供应控制信号GCK2\_a,漏极端子与前级的栅极线13G(n-1)连接,源极端子与netA连接。TFT-B从栅极线13G(n-1)接收置位信号S。此外,驱动栅极线13G(1)的栅极驱动器11的TFT-B接收从显示控制电路4输出的栅极起始脉冲信号作为置位信号S。

[0102] 电容器Cbst的一方电极与netA连接,另一方电极与栅极线13G(n)连接。即,栅极驱动器11的内部配线(netA)经由电容器Cbst连接到一个栅极线13G。

[0103] TFT-C的栅极端子被供应控制信号GCK2\_a,漏极端子与栅极线13G(n)连接,源极端子被供应电源电压信号VSS。

[0104] TFT-D的栅极端子被供应复位信号CLR,漏极端子与栅极线13G(n)连接,源极端子被供应电源电压信号VSS。

[0105] TFT-E的栅极端子与netA连接,漏极端子被供应控制信号GCK1\_a,源极端子与栅极线13G(n)连接。

[0106] (栅极驱动器的整体布局)

[0107] 接着,说明栅极驱动器11的各元件的配置。图7是表示配置于区域201a的栅极驱动器群11A的一部分栅极驱动器11的示意图。此外,在图7中,为了方便,仅记载字母A~E,省略“TFT-”的标记,但A~E与图6所示的TFT-A~TFT-E对应。

[0108] 如图7所示,在相邻的栅极线13G之间,分散配置有构成1个栅极驱动器11的各元件。在该图中,配置在栅极线13G(n-3)与栅极线13G(n-2)之间的栅极驱动器11(以下称为栅极驱动器11(n-2))的各元件和配置在栅极线13G(n-1)与栅极线13G(n)之间的栅极驱动器11(n)的各元件配置于相同列的像素PIX。

[0109] 栅极驱动器11(n)与栅极驱动器11(n-2)的TFT-A~TFT-E经由配线15L连接。这些栅极驱动器11的TFT-B及TFT-C经由配线15L与端子部12g的配线122a连接,被供应控制信号GCK2\_a。另外,栅极驱动器11(n)和栅极驱动器11(n-2)的TFT-E经由配线15L与端子部12g的配线121a连接,被供应控制信号GCK1\_a。

[0110] 此外,在有源矩阵基板20a的形成有源极线15S的源极层中,与源极线15S大致平行地形成有配线15L。另外,在形成有栅极线13G的栅极层中,与栅极线13G大致平行地形成有栅极驱动器11的netA的配线。

[0111] 栅极驱动器11(n-2)根据控制信号GCK1\_a、GCK2\_a来驱动栅极线13G(n-2)。栅极驱动器11(n)根据控制信号GCK1\_a、GCK2\_a来驱动栅极线13G(n)。

[0112] 另外,配置在栅极线13G(n-2)与栅极线13G(n-1)之间的栅极驱动器11(以下称为栅极驱动器11(n-1))的各元件和分别配置在栅极线13G(n)与栅极线13G(n+1)之间的栅极驱动器11(以下称为栅极驱动器11(n+1))的各元件配置于相同列的像素PIX。

[0113] 栅极驱动器11(n-1)与栅极驱动器11(n+1)的TFT-A~TFT-E经由配线15L连接。栅极驱动器11(n-1)与栅极驱动器11(n+1)的TFT-B及TFT-C经由配线15L与端子部12g的配线121a连接,被供应控制信号GCK1\_a。栅极驱动器11(n-1)和栅极驱动器11(n+1)的TFT-E经由配线15L与端子部12g的配线122a连接,被供应控制信号GCK2\_a。

[0114] 栅极驱动器11(n-1)根据控制信号GCK1\_a和GCK2\_a来驱动栅极线13G(n-1),栅极驱动器11(n+1)根据控制信号GCK1\_a和GCK2\_a来驱动栅极线13G(n+1)。

[0115] 如上所述,栅极驱动器11(n)及栅极驱动器11(n-2)与栅极驱动器11(n-1)及栅极驱动器11(n+1)在动作期间内被供应相位相互相反的时钟信号。即,配置于相同的区域201a且配置于相邻的行的栅极驱动器11在动作期间内被供应相位相互相反的时钟信号。

[0116] 此外,栅极驱动器群11B的栅极驱动器11在被供应控制信号GCK1\_b、GCK2\_b来代替控制信号GCK1\_a、GCK2\_a这一点上与栅极驱动器群11A的栅极驱动器11不同,但元件的配置与图7相同。

[0117] (栅极驱动器11的动作)

[0118] 接着,一边参照图6和图8,一边说明1个栅极驱动器11的动作。图8是栅极驱动器11(n)驱动栅极线13G(n)时的时序图。在以下的例子中,说明栅极驱动器群11A的栅极驱动器11(n)的动作。

[0119] 从显示控制电路4供应的、相位按每一水平扫描期间(1H)反转的时钟信号CKA、CKB

输入到栅极驱动器11(n)。另外,在图8中虽然省略图示,但是按每一垂直扫描期间在一定期间内成为高(High)电平的复位信号CLR从显示控制电路4输入到各栅极驱动器11。当输入复位信号CLR时,各栅极驱动器11的netA和栅极线13G的电位转变为低(Low)电平。

[0120] 图8的时刻 $t_1 \sim t_2$ 的期间是栅极线13G(n-1)处于被选择的期间。从时刻 $t_1$ 到 $t_2$ ,对栅极驱动器11(n)的TFT-B的漏极端子输入栅极线13G(n-1)已被切换为选择状态时的高电位的电位作为置位信号S。

[0121] 此时,对栅极驱动器11(n)的TFT-B的栅极端子输入时钟信号CKB的高电位的电位。由此,该TFT-B切换为导通,栅极驱动器11(n)的netA(以下称为netA(n))被预充电为(高电位的电位-TFT-B的阈值电压)的电位。此时,对栅极驱动器11(n)的TFT-E的漏极端子输入时钟信号CKA的低电位的电位。因此,该TFT-E成为导通状态,时钟信号CKA的低电位的电位输出到栅极线13G(n)。另外,对栅极驱动器11(n)的TFT-C的漏极端子输入时钟信号CKB的高电位的电位。由此,该TFT-C切换为导通。因此,电源电压VSS的电位(低电平)输出到栅极线13G(n)。

[0122] 接着,在时刻 $t_2$ ,对栅极驱动器11(n)的TFT-B的漏极端子输入栅极线13G(n-1)的低电位的电位。另外,对TFT-B的栅极端子输入时钟信号CKB的低电位的电位,TFT-B成为截止状态。另外,对栅极驱动器11(n)的TFT-E的漏极端子输入时钟信号CKA的高电位的电位。随着经由该TFT-E的栅极线13G(n)的电位的上升,通过连接到netA(n)与栅极线13G(n)之间的电容器Cbst,使netA(n)充电到比时钟信号CKA的高电位的电位高的电位。

[0123] 此时,对栅极驱动器11(n)的TFT-C的栅极端子输入时钟信号CKB的低电位的电位,TFT-C成为截止状态。由此,对栅极线13G(n)输出时钟信号CKA的高电位的电位(选择电压),栅极线13G(n)切换为选择状态。并且,栅极线13G(n)的电位作为置位信号S输入到栅极驱动器11(n+1)。

[0124] 接着,在时刻 $t_3$ ,对栅极驱动器11(n)的TFT-B的栅极端子输入时钟信号CKB的高电位的电位,对该TFT-B的漏极端子输入栅极线13G(n-1)的低电位的电位。由此,netA(n)被充电为低电位的电位。

[0125] 另外,此时,对栅极驱动器11(n)的TFT-E的漏极端子输入时钟信号CKA的低电位的电位。另外,对栅极驱动器11(n)的TFT-C的栅极端子输入时钟信号CKB的高电位的电位。由此,栅极线13G(n)被充电为低电位的电位,切换为非选择的状态。

[0126] 接着,说明本实施方式的栅极线13G的驱动方法。在本实施方式中,使用与栅极线13G(1)~13G(M)各自连接的栅极驱动器群11A和栅极驱动器群11B中的任意一方栅极驱动器群来驱动栅极线13G。即,按每一规定期间使栅极驱动器群11A和栅极驱动器群11B交替地动作。由此,通过一方栅极驱动器群的栅极驱动器11使栅极线13G切换为选择状态。

[0127] 具体地说,例如,如图9所示,显示控制电路4在第1动作期间对栅极驱动器群11A供应时钟信号CKA和CKB作为控制信号GCK1\_a和GCK2\_a。另一方面,显示控制电路4在第1动作期间的期间对栅极驱动器群11B分别供应电位为低电位的动作停止信号作为控制信号GCK1\_b和GCK2\_b。

[0128] 接着,在第2动作期间中,显示控制电路4对栅极驱动器群11A分别供应电位为低电位的动作停止信号作为控制信号GCK1\_a和GCK2\_a,对栅极驱动器群11B供应时钟信号CKA和CKB作为控制信号GCK1\_b和GCK2\_b。虽然对第3动作期间以后省略说明,但是关于第3动作期

间以后,也与第1动作期间、第2动作期间相同。即,以使栅极驱动器群11A和栅极驱动器群11B交替地动作的方式对栅极驱动器群11A和栅极驱动器群11B供应控制信号。

[0129] 这样,显示控制电路4按每一动作期间对进行动作的栅极驱动器群供应时钟信号,对使动作停止的栅极驱动器群供应动作停止信号。即,按每一动作期间对进行动作的栅极驱动器供应进行将TFT切换为导通的状态的动的控制信号,对其它栅极驱动器供应将TFT维持为截止的状态而使动作停止的控制信号。

[0130] 此外,动作期间既可以是1帧或者多个帧的期间,也可以是任意确定的时间。另外,也可以是液晶显示装置1的电源为导通状态的期间。

[0131] 图10表示以1帧为动作期间并按每1帧使栅极驱动器群11A和栅极驱动器群11B交替地切换而动作时的时序图。在该例中,在第j帧中通过栅极驱动器群11A驱动栅极线13G(1)~13G(M)。并且,说明在第j+1帧中通过栅极驱动器群11B驱动栅极线13G(1)~13G(M)的情况。

[0132] 此外,在该例中,驱动栅极线13G(M)的栅极驱动器11(以下称为栅极驱动器11(M))的TFT-B及TFT-C与图4所示的配线122a或者122b连接,被供应控制信号GCK2\_a或者GCK2\_b。栅极驱动器11(M)的TFT-E与配线121a或者121b连接,被供应控制信号GCK1\_a或者GCK1\_b。另外,驱动栅极线13G(1)的栅极驱动器11(以下称为栅极驱动器11(1))的TFT-B及TFT-C与图4所示的配线121a或者121b连接,被供应控制信号GCK1\_a或者GCK1\_b。栅极驱动器11(1)的TFT-E与图4所示的配线122a或者122b连接,被供应控制信号GCK2\_a或者GCK2\_b。

[0133] 在第j帧中,显示控制电路4对栅极驱动器群11A分别供应时钟信号CKA和CKB作为控制信号GCK1\_a和GCK2\_a。另外,对栅极驱动器群11B分别供应电位为低电平的动作停止信号作为控制信号GCK1\_b和GCK2\_b。

[0134] 由此,通过栅极驱动器群11A使各栅极线13G从栅极线13G(1)起按顺序切换为选择状态。当从时刻t1到t2,栅极线13G(M-1)切换为选择状态时,对栅极驱动器群11A的栅极驱动器11(M)(以下称为栅极驱动器11(A\_M))的TFT-B输入栅极线13G(M-1)的高电位的电位作为置位信号S。由此,栅极驱动器11(A\_M)的netA(以下称为netA(A\_M))被预充电为(高电位的电位-TFT-B的阈值电压)的电位。

[0135] 接着,在时刻t2,栅极线13G(M-1)切换为非选择状态。并且,对栅极驱动器11(A\_M)的TFT-B的栅极端子输入控制信号GCK2\_a(CKB)的低电位的电位,对漏极端子输入栅极线13G(M-1)的低电位的电位。由此,TFT-B成为截止状态。另外,对栅极驱动器11(A\_M)的TFT-E的漏极端子输入控制信号GCK1\_a(CKA)的高电位的电位。并且,通过连接到netA(A\_M)与栅极线13G(M)之间的电容器Cbst,使netA(A\_M)充电到比时钟信号CKA的高电位的电位高的电位。此时,由于对栅极驱动器11(A\_M)的TFT-C的栅极端子输入控制信号GCK2(1)(CKB)的低电位的电位,因此TFT-C成为截止状态。由此,栅极线13G(M)切换为被选择的状态。

[0136] 显示控制电路4在时刻t3的定时对栅极驱动器群11A和栅极驱动器群11B经由配线123供应高电位的复位信号CLR。由此,对各栅极驱动器11的TFT-A和TFT-D的栅极端子输入复位信号CLR。并且,各栅极驱动器11的netA和栅极线13G(1)~13G(M)的电位转变为电源电压VSS(低电平)。

[0137] 显示控制电路4在第j+1帧的开始时刻t4的定时对栅极驱动器群11A开始供应电位为低电平的动作停止信号作为控制信号GCK1\_a和GCK2\_a。另一方面,显示控制电路4在时刻

t4的定时对栅极驱动器群11B开始供应时钟信号CKA和CKB作为控制信号GCK1\_b、GCK2\_b。另外,显示控制电路4在时刻t4对栅极驱动器群11B的栅极驱动器11(1)(以下称为栅极驱动器11(B\_1))供应栅极起始脉冲信号GSP作为置位信号S。

[0138] 由此,分别对栅极驱动器11(B\_1)的TFT-B的栅极端子供应高电平的GCK1\_b(CKA),对漏极端子输入栅极起始脉冲信号GSP。栅极驱动器11(B\_1)的netA(以下称为netA(B\_1))被预充电为(高电位的电位-TFT-B的阈值电压)的电位。

[0139] 接着,在时刻t5,分别对栅极驱动器11(B\_1)的TFT-B的漏极端子输入低电平的栅极起始脉冲信号GSP,对栅极端子输入时钟信号CKA的低电位的电位,TFT-B成为截止状态。另外,对栅极驱动器11(B\_1)的TFT-E的漏极端子输入控制信号GCK2\_b的高电位的电位,通过电容器Cbst使netA(B\_1)充电到比时钟信号CKB的高电位的电位高的电位。

[0140] 此时,由于对栅极驱动器11(B\_1)的TFT-C的栅极端子输入时钟信号CKA的低电位的电位,因此TFT-C成为截止状态。由此,栅极线13G(1)切换为被选择的状态,栅极线13G(1)的电位作为置位信号S输入到驱动栅极线13G(2)的栅极驱动器群11B的栅极驱动器11。在第j+1帧中,在驱动栅极线13G(1)后,关于栅极线13G(2)~13G(M)也是与上述同样,由栅极驱动器群11B依次驱动。

[0141] 这样,液晶显示装置1按每一规定期间通过连接到栅极线13G(1)~13G(M)的栅极驱动器群11A或者栅极驱动器群11B依次驱动栅极线13G(1)~13G(M)。并且,在栅极线13G(1)~13G(M)被选择的期间,通过源极驱动器3对各源极线15S供应数据信号,由此在显示面板2中显示图像。

[0142] 图11是表示栅极驱动器11的TFT的栅极-源极间电压 $V_{gs}$ 与漏极电流 $I_d$ 的关系的图。例如,对具有图11所示的(a)的特性的TFT的栅极-源极间施加超过阈值电压 $V_{th}$ 的电压的时间越长,则越向图11所示的(b)的特性变化。即,TFT的阈值电压 $V_{th}$ 向正方向侧移位,TFT劣化。在上述栅极驱动器11的情况下,特别是时钟信号输入到栅极端子的TFT-B和TFT-C由于按占空比50%被施加正偏压,因此TFT易于劣化。

[0143] 在上述第1实施方式中,按每一规定期间使连接到栅极线13G的多个栅极驱动器11中的任意一个动作来驱动栅极线13,并使其它栅极驱动器11的动作停止。通过这样构成,与使所有栅极驱动器11动作来驱动栅极线13的情况相比,栅极驱动器11的TFT被导通的期间变短,能够抑制TFT的劣化。

[0144] 另外,如图12的(a)所示,在将栅极驱动器配置于有源矩阵基板20a'的边框区域202'的以往的情况下,当将栅极驱动器配置于区域S1、S2、S3时,越是配置于离设置将相对基板(省略图示)与有源矩阵基板20a'贴合的密封材料的密封区域203近的位置的栅极驱动器,越易于受到外部气体等的影响。其结果是,栅极驱动器的劣化根据配置栅极驱动器的位置而产生不均。

[0145] 图12的(b)是示意性地表示配置于区域S1、S2、S3的各栅极驱动器的栅极线的驱动波形的图。图12的(b)的各驱动波形的高电位的期间是栅极线被选择的期间。如图12的(b)所示,配置于区域S3的栅极驱动器的栅极线的驱动波形为较钝的波形。当按每一规定期间使配置于区域S1、S2、S3的栅极驱动器交替地动作时,按每一栅极驱动器对栅极线施加的选择电压会产生差,显示区域内的亮度会按每一规定期间变化。

[0146] 在上述第1实施方式中,在显示区域201内设有栅极驱动器11,栅极驱动器11是远

离将相对基板20b与有源矩阵基板20a贴合的密封区域(省略图示)的。因此,栅极驱动器11的TFT不易发生由外部气体等的影响导致的劣化。其结果是,如上所述,即使按每一规定期间使连接到栅极线13G的任意一个栅极驱动器11动作,并使其它栅极驱动器11的动作停止,各栅极驱动器11的TFT的特性的变动也会大致均匀,能够降低由TFT的特性变动导致的显示性能的下降。

[0147] <第2实施方式>

[0148] 在上述第1实施方式中,说明了对2个栅极驱动器群各自供应2相的时钟信号(CKA、CKB)的例子。在本实施方式中,说明对2个栅极驱动器群各自供应4相的时钟信号的例子。此外,在以下的说明中,针对与第1实施方式相同的构成,使用与第1实施方式相同的附图标记来说明。

[0149] 在本实施方式中,由显示控制电路4对栅极驱动器群11A和栅极驱动器群11B各自供应按每2个水平期间(2H)重复高电平和低电平的时钟信号CKA[1]、CKA[2]、CKB[1]及CKB[2]、或者电位为低电平的动作停止信号作为控制信号GCK1、GCK2、GCK3和GCK4。

[0150] 图13是表示时钟信号CKA[1]、CKA[2]、CKB[1]、CKB[2]的波形的图。时钟信号CKA[1]与CKB[1]、时钟信号CKA[2]与CKB[2]成为相互相反的相位,但时钟信号CKA[1]与CKA[2]、时钟信号CKB[1]与CKB[2]的相位错开1/4周期。

[0151] 在本实施方式中,在端子部12g中,用于对栅极驱动器群11A和栅极驱动器群11B各自供应控制信号GCK1、GCK2、GCK3、GCK4的配线是各设有4个。

[0152] 在以下的说明中,在区分对栅极驱动器群11A和栅极驱动器群11B供应的控制信号的情况下,将针对栅极驱动器群11A的控制信号设为控制信号GCK1\_a、GCK2\_a、GCK3\_a、GCK4\_a,将针对栅极驱动器群11B的控制信号表示为控制信号GCK1\_b、GCK2\_b、GCK3\_b、GCK4\_b。另外,在区分对栅极驱动器群11A和栅极驱动器群11B供应的时钟信号的情况下,将针对栅极驱动器群11A的时钟信号设为时钟信号CKA[1]\_a、CKA[2]\_a、CKB[1]\_a、CKB[2]\_a,将针对栅极驱动器群11B的时钟信号表示为时钟信号CKA[1]\_b、CKA[2]\_b、CKB[1]\_b、CKB[2]\_b。

[0153] 图14是表示本实施方式的栅极驱动器11(n)的等价电路的图。在上述第1实施方式中,对TFT-B的漏极端子输入栅极线13G(n-1)的电位作为置位信号S,但在本实施方式中,在输入栅极线13G(n-2)的电位这一点上与第1实施方式不同。

[0154] 接着,说明本实施方式的栅极驱动器群11A和栅极驱动器群11B的显示区域内的配置例。图15A和图15B是表示本实施方式的栅极驱动器群11A的配置例的示意图。栅极驱动器群11A具有2个子栅极驱动器群111a和112a。子栅极驱动器群111a的各栅极驱动器11分别驱动栅极线13G(n)和栅极线13G(n+2)。子栅极驱动器群112a的各栅极驱动器11分别驱动栅极线13G(n+1)和栅极线13G(n+3)。

[0155] 具体地说,在图15A中,驱动栅极线13G(n)的栅极驱动器11(n)的TFT-B的漏极端子连接到未图示的栅极线13G(n-2),从栅极线13G(n-2)接收置位信号S。另外,驱动栅极线13G(n+2)的栅极驱动器11(n+2)的TFT-B的漏极端子连接到栅极线13G(n),从栅极线13G(n)接收置位信号S。对栅极驱动器11(n)的TFT-B和TFT-C的栅极端子供应控制信号GCK3\_a(CKB[1])。对栅极驱动器11(n+2)的TFT-B的栅极端子和TFT-C的栅极端子供应控制信号GCK1\_a(CKA[1])。时钟信号CKA[1]和CKB[1]是相互为相反相位的时钟信号。

[0156] 另外,在图15B中,驱动栅极线13G (n+1)的栅极驱动器11 (n+1)的TFT-B的漏极端子连接到栅极线13G (n-1),从栅极线13G (n-1)接收置位信号S。另外,驱动栅极线13G (n+3)的栅极驱动器11 (n+3)的TFT-B的漏极端子连接到栅极线13G (n+1),从栅极线13G (n+1)接收置位信号S。对栅极驱动器11 (n+1)的TFT-B和TFT-C的栅极端子供应控制信号GCK4\_a (CKB [2])。对栅极驱动器11 (n+3)的TFT-B的栅极端子和TFT-C的栅极端子供应控制信号GCK2\_a (CKA [2])。时钟信号CKA [2]和CKB [2]是相互为相反相位的时钟信号。

[0157] 在本实施方式中,配置于相邻的行的栅极驱动器被供应相位错开1/4周期的时钟信号。子栅极驱动器群111a和子栅极驱动器群112a在动作期间中从2级前的栅极线13G接收置位信号S,根据被供应的时钟信号CKA [1]\_a和CKB [1]\_a将栅极线13G切换为选择状态。

[0158] 图15C和图15D是表示本实施方式的栅极驱动器群11B的配置例的示意图。在本实施方式中,栅极驱动器群11B具有2个子栅极驱动器群111b和112b。子栅极驱动器群111b与上述子栅极驱动器群111a同样分别驱动栅极线13G (n)和栅极线13G (n+2)。子栅极驱动器群112b与上述子栅极驱动器群112a同样分别驱动栅极线13G (n+1)和栅极线13G (n+3)。以下说明与栅极驱动器群11A不同之处。

[0159] 图15C所示的子栅极驱动器群111b经由与子栅极驱动器群111a不同的配线而被供应与子栅极驱动器群111a同样的控制信号GCK1\_b和GCK3\_b (CKA [1]和CKB [1])。另外,图15D所示的子栅极驱动器群112b经由与子栅极驱动器群112a不同的配线而被供应与子栅极驱动器群112a同样的控制信号GCK2\_b和GCK4\_b (CKA [2]和CKB [2])。

[0160] 此外,栅极驱动器群11A和栅极驱动器群11B的各栅极驱动器11 (1)的TFT-B的栅极端子与第1实施方式同样被供应栅极起始脉冲信号GSP (以下称为GSP (1))作为置位信号S。另外,在本实施方式中,从显示控制电路4对驱动栅极线13G (2)的栅极驱动器11 (2)的TFT-B的栅极端子供应栅极起始脉冲信号GSP (2)。

[0161] 接着,说明栅极线13G的驱动方法。在本实施方式中,与第1实施方式同样,按每一规定期间使栅极驱动器群11A和栅极驱动器群11B交替地切换而动作,驱动各栅极线13。

[0162] 图16A和图16B表示按每1帧使栅极驱动器群11A和栅极驱动器群11B交替地动作来驱动栅极线13G (1)~栅极线13 (M)的时序图。

[0163] 此外,在该例中,对栅极驱动器群11A和栅极驱动器群11B的栅极驱动器11 (1)的TFT-B和TFT-C的各栅极端子在动作期间中供应时钟信号CKB [1],对TFT-E的漏极端子供应时钟信号CKA [1]。另外,对栅极驱动器群11A和栅极驱动器群11B的驱动栅极线13G (M)的栅极驱动器11 (M)的TFT-B和TFT-C的各栅极端子在动作期间中供应时钟信号CKA [2],对TFT-E的漏极端子供应时钟信号CKB [2]。

[0164] 在第j帧的开始时刻t1之前,从显示控制电路4对栅极驱动器群11A和栅极驱动器群11B供应高电平的复位信号CLR,各栅极驱动器11的netA和各栅极线13G的电位转变为低电平。然后,显示控制电路4在时刻t1的定时对栅极驱动器群11A的各栅极驱动器11的TFT-B、TFT-C和TFT-E开始供应时钟信号CKA [1]\_a、CKA [2]\_a、CKB [1]\_a、CKB [2]\_a作为控制信号。另外,从显示控制电路4对栅极驱动器群11A的栅极驱动器11 (1)的TFT-B的栅极端子供应栅极起始脉冲信号GSP (1)。

[0165] 栅极驱动器群11A的栅极驱动器11 (1)通过栅极起始脉冲信号GSP (1)、高电平的控制信号GCK3\_a (CKB [1]\_a)的输入,在时刻t2对栅极驱动器11 (1)的netA (A\_1)预充电。另外,

在时刻 $t_2$ ,从显示控制电路4对栅极驱动器群11A的栅极驱动器11(2)的TFT-B的栅极端子供应栅极起始脉冲信号GSP(2)。对栅极驱动器群11A的栅极驱动器11(2)输入栅极起始脉冲信号GSP(2)、高电平的控制信号GCK4\_a(CKB[2]\_a),栅极驱动器11(2)的netA(A\_2)被预充电。

[0166] 接着,当在时刻 $t_3$ 对栅极驱动器群11A的栅极驱动器11(1)的TFT-E的栅极端子输入时钟信号CKA[1]\_a的高电位的电位时,netA(A\_1)被充电到比控制信号GCK1\_a(CKA[1]\_a)高的电位。此时,由于控制信号GCK3\_a(CKB[1]\_a)是低电平,因此栅极驱动器11(1)的TFT-C成为截止状态,栅极线13G(1)切换为选择状态。并且,对驱动栅极线13G(3)的栅极驱动器11(省略图示)的TFT-B的栅极端子输入栅极线13G(1)的高电位的电位作为置位信号S。

[0167] 然后,当在时刻 $t_4$ 对栅极驱动器11(2)的TFT-E的漏极端子输入控制信号GCK2\_a(CKA[2]\_a)的高电位的电位时,栅极驱动器11(2)的netA(A\_2)被充电到比时钟信号CKA[2]\_a高的电位。此时,由于控制信号GCK4\_a(CKB[2]\_a)是低电平,因此栅极驱动器11(2)的TFT-C成为截止状态,栅极线13G(2)切换为选择状态。并且,对驱动栅极线13G(4)的栅极驱动器11(省略图示)的TFT-B的栅极端子输入栅极线13G(2)的高电位的电位作为置位信号S。

[0168] 接着,在时刻 $t_5$ ,控制信号GCK1\_a(CKA[1]\_a)转变为低电平,控制信号GCK3\_a(CKB[1]\_a)转变为高电平。对栅极驱动器群11A的栅极驱动器11(1)的TFT-B的漏极端子输入低电位的置位信号S,netA(A\_1)被充电为低电位的电位。另外,栅极驱动器11(1)的TFT-C成为导通状态,栅极线13G(1)切换为非选择状态。

[0169] 然后,在时刻 $t_6$ ,控制信号GCK2\_a(CKA[2]\_a)转变为高电平,控制信号GCK4\_a(CKB[2]\_a)转变为低电平。对栅极驱动器群11A的栅极驱动器11(2)的TFT-B的漏极端子输入低电位的置位信号S,netA(A\_2)被充电为低电位的电位。另外,栅极驱动器11(2)的TFT-C成为导通状态,栅极线13G(2)切换为非选择状态。

[0170] 这样,关于栅极线13G(3)~13G(M-1),也按2级前的栅极线13G的驱动定时被预充电,从前级的栅极线13G的驱动定时延迟1/4周期而被依次驱动。

[0171] 并且,在栅极线13G(M-2)切换为选择状态的时刻 $t_7$ 的定时,对栅极驱动器群11A的栅极驱动器11(M)的TFT-B输入栅极线13G(M-2)的高电位的电位和高电平的控制信号GCK2\_a(CKA[2]\_a)。由此,栅极驱动器11(M)的netA(A\_M)被预充电。

[0172] 接着,当在时刻 $t_8$ 对栅极驱动器11(M)的TFT-E的漏极端子输入控制信号GCK4\_a(CKB[2]\_a)的高电位的电位时,栅极驱动器11(M)的netA(A\_M)被充电到比时钟信号CKB[2]\_a高的电位。此时,由于控制信号GCK2\_a(CKA[2]\_a)是低电平,因此栅极线13G(M)切换为选择状态。

[0173] 然后,在时刻 $t_9$ ,控制信号GCK2\_a(CKA[2]\_a)转变为高电平,控制信号GCK4\_a(CKB[2]\_a)转变为低电平。此时,栅极线13G(M-2)是非选择状态。因此,对栅极驱动器11(M)的TFT-B的漏极端子输入低电位的置位信号S,netA(A\_M)被充电为低电位的电位。另外,栅极驱动器11(M)的TFT-C成为导通状态,栅极线13G(M)切换为非选择状态。

[0174] 显示控制电路4在栅极线13G(M)切换为非选择状态后,在时刻 $t_{10}$ ,对栅极驱动器群11A和栅极驱动器群11B供应复位信号CLR,开始第j+1帧的处理。

[0175] 图16B表示驱动第j+1帧的栅极线13G时的时序图。在第j+1帧的时刻 $t_{11}$ ,显示控制电路4对栅极驱动器群11A(参照图15A、15B)供应电位为低电平的动作停止信号作为控制信号。另一方面,显示控制电路4对栅极驱动器群11B(参照图15C、15D)开始供应时钟信号CKA

[1]\_b、CKA[2]\_b、CKB[1]\_b、CKB[2]\_b作为控制信号。

[0176] 如图16B所示,第j+1帧与上述第j帧同样在时刻t11对栅极驱动器群11B的栅极驱动器11(1)输入栅极起始脉冲信号GSP(1),该栅极驱动器11(1)的netA(B\_1)被预充电。并且,在时刻t12,对栅极驱动器群11B的栅极驱动器11(2)输入栅极起始脉冲信号GSP(2),该栅极驱动器11(2)的netA(B\_2)被预充电。

[0177] 时刻t13以后的栅极驱动器群11B的栅极线13G的驱动定时与图16A所示的时刻t3以后的栅极驱动器11A的栅极线13G的驱动定时相同。即,如图16B所示,栅极线13G(1)~栅极线13G(M)与图16A同样按2级前的栅极线13G的驱动定时被预充电,从前级的栅极线13G的驱动定时延迟1/4周期而被驱动。

[0178] 在上述第2实施方式中,按每一规定期间对栅极驱动器群11A和栅极驱动器群11B中的一方供应按每2个水平期间重复高电平和低电平的4相的时钟信号。并且,按从前级的栅极线13G的驱动开始错开1/4周期的定时依次驱动栅极线13G。在第2实施方式中,与第1实施方式相比,能够降低时钟信号的频率。因此,能够延长各动作期间的栅极线13G的充放电时间,能够提高栅极驱动器11的动作裕度。

[0179] <第3实施方式>

[0180] 在上述第1实施方式和第2实施方式中,说明了使连接到一个栅极线13G的2个栅极驱动器11中的任意1个栅极驱动器11动作来驱动栅极线13G的例子。在本实施方式中,说明对一个栅极线13G连接3个以上的栅极驱动器11,并使至少2个以上的栅极驱动器11同步动作来驱动一个栅极线13G的例子。

[0181] 图17是表示配置于本实施方式的有源矩阵基板20a的栅极驱动器11的示意图。在该图的例子中,省略源极线15S和端子部12s的图示。以下说明与第1实施方式不同的构成。

[0182] 如图17所示,在本实施方式中,与第1实施方式同样,栅极驱动器群11A、11B(参照图18)分别配置于显示区域201的区域201a、201b,而且,驱动栅极线13G(1)~13G(M)的栅极驱动器群11C(参照图18)配置于区域201c。即,在图17的例子中,设有3个用于驱动一个栅极线13G的栅极驱动器11。

[0183] 图18是表示图17所示的端子部12g的构成例的示意图。如图18所示,在端子部12g中,除设有配线121a~122b以外,还设有供应控制信号GCK1\_c、GCK2\_c的配线121c、122c。栅极驱动器群11C经由配线15L与配线121c、122c连接。另外,栅极驱动器群11C在端子部12g中经由配线15L与被供应复位信号CLR的配线123以及被供应电源电压信号VSS的配线124各自连接。

[0184] 配线121c被供应图5所示的时钟信号CKA或者电位为低电平的动作停止信号作为控制信号GCK1\_c。配线122c被供应图5所示的时钟信号CKB或者电位为低电平的动作停止信号作为控制信号GCK2\_c。

[0185] 此外,在以下的说明中,在不区分供应到栅极驱动器群11A~11C的控制信号GCK1\_a和GCK2\_a、GCK1\_b和GCK2\_b、以及GCK1\_c和GCK2\_c时,称为控制信号GCK1和GCK2。

[0186] 接着,说明本实施方式的栅极线13G的驱动方法。在本实施方式中,按每一规定期间使栅极驱动器群11A~11C中的2个栅极驱动器群动作来驱动栅极线13G,使1个栅极驱动器群的动作停止。

[0187] 具体地说,例如,如图19所示,显示控制电路4在第1动作期间中对栅极驱动器群

11A和栅极驱动器群11C供应时钟信号CKA和CKB作为控制信号。另外,显示控制电路4在第1动作期间的期间对栅极驱动器群11B供应电位为低电平的动作停止信号作为控制信号。接着,在第2动作期间中,显示控制电路4对栅极驱动器群11A和栅极驱动器群11B供应时钟信号CKA和CKB作为控制信号。另外,显示控制电路4在第2动作期间对栅极驱动器群11C供应电位为低电平的动作停止信号作为控制信号。接着,在第3动作期间中,显示控制电路4对栅极驱动器群11A供应电位为低电平的动作停止信号作为控制信号。另外,显示控制电路4对栅极驱动器群11B和栅极驱动器群11C供应时钟信号CKA和CKB作为控制信号。这样,在本实施方式中,在1动作期间使2个栅极驱动器群同步动作,各栅极驱动器群按每2个动作期间停止动作。

[0188] 图20表示作为动作期间而按每1帧使2个栅极驱动器群动作来驱动栅极线13G时的时序图。在该例中,在第j帧中,通过栅极驱动器群11A和11B驱动栅极线13G(1)~13G(M),使栅极驱动器群11C的动作停止。在接下来的第j+1帧中,通过栅极驱动器群11B和11C驱动栅极线13G(1)~13G(M),使栅极驱动器群11A的动作停止。

[0189] 此外,在该例中,栅极驱动器群11A~11C的栅极驱动器11(M)的TFT-B和TFT-C在动作期间中被供应时钟信号CKB作为控制信号GCK2。并且,该栅极驱动器11(M)的TFT-E被供应时钟信号CKA作为控制信号GCK1。另外,栅极驱动器群11A~11C的栅极驱动器11(1)的TFT-B和TFT-C在动作期间中被供应时钟信号CKA作为控制信号GCK1。并且,该栅极驱动器11(1)的TFT-E被供应时钟信号CKB作为控制信号GCK2。

[0190] 在第j帧中,显示控制电路4对栅极驱动器群11A和11B供应时钟信号CKA和CKB作为控制信号。另外,显示控制电路4对栅极驱动器群11C供应电位为低电平的动作停止信号。

[0191] 由此,通过栅极驱动器群11A和11B使各栅极线13G从栅极线13G(1)起按顺序切换为选择状态。当从时刻t<sub>1</sub>到t<sub>2</sub>,栅极线13G(M-1)切换为选择状态时,对栅极驱动器群11A和11B的栅极驱动器11(M)(以下称为栅极驱动器11(A<sub>M</sub>)、栅极驱动器11(B<sub>M</sub>))的TFT-B输入栅极线13G(M-1)的高电位的电位作为置位信号S。由此,栅极驱动器11(A<sub>M</sub>)的netA(A<sub>M</sub>)和栅极驱动器11(B<sub>M</sub>)的netA(B<sub>M</sub>)被预充电为(高电位的电位-TFT-B的阈值电压)的电位。

[0192] 接着,在时刻t<sub>2</sub>,栅极线13G(M-1)切换为非选择状态,对栅极驱动器11(A<sub>M</sub>)和栅极驱动器11(B<sub>M</sub>)的TFT-B的栅极端子输入时钟信号CKB的低电位的电位,对漏极端子输入栅极线13G(M-1)的低电位的电位。由此,各栅极驱动器的TFT-B成为截止状态。另外,对栅极驱动器11(A<sub>M</sub>)和栅极驱动器11(B<sub>M</sub>)的TFT-E的漏极端子输入时钟信号CKA的高电位的电位,通过栅极驱动器11(A<sub>M</sub>)和栅极驱动器11(B<sub>M</sub>)的各电容器C<sub>bst</sub>使netA(A<sub>M</sub>)和netA(B<sub>M</sub>)充电到比时钟信号CKA的高电位的电位高的电位。此时,对栅极驱动器11(A<sub>M</sub>)和栅极驱动器11(B<sub>M</sub>)的TFT-C的栅极端子输入时钟信号CKB的低电位的电位,栅极线13G(M)切换为选择状态。

[0193] 显示控制电路4在时刻t<sub>3</sub>的定时对栅极驱动器群11A~11C供应高电位的复位信号CLR。由此,栅极驱动器群11A~11C的各栅极驱动器11的netA和栅极线13G(1)~13G(M)的电位转变为电源电压VSS(低电平)。

[0194] 然后,显示控制电路4在第j+1帧的开始时刻t<sub>4</sub>的定时对栅极驱动器群11A开始供应电位为低电平的动作停止信号,并且对栅极驱动器群11B和11C供应时钟信号CKA、CKB。另外,显示控制电路4在时刻t<sub>4</sub>对栅极驱动器群11B和栅极驱动器群11C的栅极驱动器11(1)

(以下称为栅极驱动器11 (B<sub>1</sub>)、栅极驱动器11 (C<sub>1</sub>)) 供应栅极起始脉冲信号GSP作为置位信号S。

[0195] 由此,分别对栅极驱动器11 (B<sub>1</sub>) 和栅极驱动器11 (C<sub>1</sub>) 的TFT-B的栅极端子输入时钟信号CKA的高电位的电位,对漏极端子输入栅极起始脉冲信号GSP。由此,栅极驱动器11 (B<sub>1</sub>) 和栅极驱动器11 (C<sub>1</sub>) 的netA (以下称为netA (B<sub>1</sub>)、netA (C<sub>1</sub>)) 被预充电到(高电位的电位-TFT-B的阈值电压)的电位。

[0196] 接着,在时刻t<sub>5</sub>,对栅极驱动器11 (B<sub>1</sub>) 和栅极驱动器11 (C<sub>1</sub>) 的TFT-B的漏极端子输入低电位的栅极起始脉冲信号GSP。而且,对其栅极端子输入时钟信号CKA的低电位的电位,TFT-B成为截止状态。另外,对栅极驱动器11 (B<sub>1</sub>) 和栅极驱动器11 (C<sub>1</sub>) 的TFT-E的漏极端子输入时钟信号CKB的高电位的电位。并且,通过电容器C<sub>bst</sub>使netA (B<sub>1</sub>) 和netA (C<sub>1</sub>) 充电到比时钟信号CKB (2) 的高电位的电位高的电位。

[0197] 此时,由于对栅极驱动器11 (B<sub>1</sub>) 和栅极驱动器11 (C<sub>1</sub>) 的TFT-C的栅极端子输入时钟信号CKA的低电位的电位,因此TFT-C成为截止状态。由此,栅极线13G (1) 切换为选择状态,栅极线13G (1) 的电位作为置位信号S被输入到栅极驱动器群11B和栅极驱动器群11C的驱动栅极线13G (2) 的栅极驱动器11。

[0198] 在第j+1帧中,在驱动栅极线13G (1) 后,关于栅极线13G (2) ~13G (M) 也是与上述同样,由栅极驱动器群11B和栅极驱动器群11C依次驱动。

[0199] 在上述第3实施方式中,使连接到一个栅极线13G的N (N:自然数、N≥3) 个栅极驱动器11中的2个以上且小于N个的栅极驱动器11同步动作来驱动一个栅极线13G,使其它栅极驱动器11的TFT的动作停止。栅极驱动器11的TFT中的特别是TFT-E作为对栅极线13G输出选择电压的输出缓冲器发挥功能。特别是,输出缓冲器与其它TFT相比需要增大沟道宽度,优选其包括多个TFT。在上述第3实施方式中,能将驱动一个栅极线13G的输出缓冲器的负荷分散。因此,与通过1个栅极驱动器11驱动栅极线13G的情况相比,能够减少作为输出缓冲器发挥功能的TFT的数量。

[0200] <第4实施方式>

[0201] 在上述第1实施方式~第3实施方式中,说明了栅极驱动器11的各TFT包括1个TFT的例子。在本实施方式中,说明栅极驱动器11的一部分TFT包括多个TFT的情况。

[0202] 图21是示例出本实施方式的栅极驱动器的等价电路的图。如图21所示,本实施方式的栅极驱动器110与栅极驱动器11的TFT-B的不同之处在于:将用B1和B2表示的TFT (以下称为TFT-B1、TFT-B2) 并联连接而构成。以下说明与第1实施方式不同的构成。

[0203] 对栅极驱动器110的TFT-B1和TFT-B2的各栅极端子供应控制信号GCK2或者GCK1。以下,在区分对TFT-B1和TFT-B2供应的控制信号GCK1、GCK2的情况下,将TFT-B1的控制信号设为GCK1 (1)、GCK2 (1),将TFT-B2的控制信号表示为GCK1 (2)、GCK2 (2)。

[0204] 图22A和图22B是表示栅极驱动器110的显示区域内的配置例的示意图。此外,在图22A和图22B中,为了方便,省略“TFT-”的标记,但A~E与图21所示的TFT-A~TFT-E对应。

[0205] 图22A表示分别驱动栅极线13G (n)、13G (n+2) 的栅极驱动器110 (以下称为栅极驱动器110 (n)、栅极驱动器110 (n+2)) 的配置例。另外,图22B表示分别驱动栅极线13G (n+1)、13G (n+3) 的栅极驱动器110 (以下称为栅极驱动器110 (n+1)、栅极驱动器110 (n+3)) 的配置例。在本实施方式中,如图22A和图22B所示,只要至少设有1个用于驱动一个栅极线13G的栅

极驱动器110即可。

[0206] 如图22A和图22B所示,在端子部12g中,除设有被供应电源电压信号VSS的配线123和被供应复位信号CLR的配线123以外,还设有配线221~226。

[0207] 配线221、222从显示控制电路4(参照图3)被供应图5所示的时钟信号CKA和CKB。另外,配线223~226从显示控制电路4(参照图3)分别被供应控制信号GCK1(1)、GCK1(2)、GCK2(1)、GCK2(2)。具体地说,对配线223、224供应图5所示的时钟信号CKA、或者电位为低电平的动作停止信号。对配线225、226供应图5所示的时钟信号CKB或者电位为低电平的动作停止信号。

[0208] 如图22A和图22B所示,构成栅极驱动器110的各元件分散配置于相邻的栅极线13G之间。在图22A中,对栅极驱动器110(n)和栅极驱动器110(n+2)的TFT-B1、B2的栅极端子经由配线15L分别供应控制信号GCK2(1)、GCK2(2)。另外,对栅极驱动器110(n)和栅极驱动器110(n+2)的TFT-C的栅极端子经由配线15L供应时钟信号CKB。另外,对这些栅极驱动器的TFT-E的漏极端子经由配线15L供应时钟信号CKA。

[0209] 另一方面,在图22B中,对栅极驱动器110(n+1)和栅极驱动器110(n+3)的TFT-B1、B2的栅极端子经由配线15L供应控制信号GCK1(1)和GCK1(2)。另外,对栅极驱动器110(n+1)和栅极驱动器110(n+3)的TFT-C的栅极端子经由配线15L供应时钟信号CKA。另外,对这些栅极驱动器的TFT-E的漏极端子经由配线15L供应时钟信号CKB。这样,各栅极驱动器110被供应与配置有栅极驱动器11的各元件的行相邻的行所配置的栅极驱动器11为相反相位的时钟信号。

[0210] 接着,说明本实施方式的栅极线13G的驱动方法。图23A和23B表示通过栅极驱动器110驱动栅极线13G时的时序图。在本实施方式中,按每1帧使分别驱动栅极线13G(1)~13G(M)的栅极驱动器110的TFT-B1和TFT-B2中的任意一方与其它TFT动作来驱动一个栅极线13G。即,在本实施方式中,通过使栅极驱动器110的TFT-B1和TFT-B2按每一帧交替地动作来抑制TFT-B1和TFT-B2的劣化。

[0211] 如图23A所示,显示控制电路4(参照图3)在第j帧的开始时刻 $t_1$ ,供应时钟信号CKA、CKB作为控制信号GCK1(1)和GCK2(1)。并且,显示控制电路4(参照图3)供应电位为低电平的动作停止信号作为控制信号GCK1(2)和GCK2(2)。

[0212] 由此,对驱动各栅极线13G(1)~13G(M)的栅极驱动器110的TFT-C和TFT-E分别供应时钟信号CKA和CKB,对TFT-B1供应时钟信号CKB或者CKA。

[0213] 并且,当从显示控制电路4对驱动栅极线13G(1)的栅极驱动器110(以下称为栅极驱动器110(1))的TFT-B1的漏极端子供应栅极起始脉冲信号GSP时,栅极驱动器110(1)的TFT-B1成为导通状态。并且,栅极驱动器110(1)的netA(1)被预充电。

[0214] 接着,当在时刻 $t_2$ ,控制信号GCK2(1)(CKB)转变为低电平、控制信号GCK1(1)(CKA)转变为高电平时,栅极驱动器110(1)的TFT-B1成为截止状态。另外,对栅极驱动器11(1)的TFT-E的漏极端子输入时钟信号CKA的高电位的电位,netA(1)被充电到比时钟信号CKA的高电位的电位高的电位。此时,栅极驱动器110(1)的TFT-C成为截止状态,栅极线13G(1)切换为被选择的状态。并且,对驱动栅极线13G(2)的栅极驱动器110(以下称为栅极驱动器110(2))的TFT-B1的漏极端子输入栅极线13G(1)的高电位的电位作为置位信号S。在时刻 $t_2$ ,对栅极驱动器110(2)的TFT-B1的栅极端子输入控制信号GCK1(1)(CKA)的高电位的电位。并

且,栅极驱动器110(2)的netA(2)被预充电。

[0215] 然后,在时刻 $t_3$ ,控制信号GCK2(1)(CKB)转变为高电平,时钟信号CKA转变为低电平。由此,对栅极驱动器110(1)的TFT-B1的栅极端子和漏极端子分别输入控制信号GCK2(1)(CKB)的高电位的电位和栅极起始脉冲信号GSP的低电位的电位,netA(1)被充电到低电位的电位。另外,栅极驱动器110(1)的TFT-C成为导通状态,栅极线13G(1)被充电到低电位的电位而切换为非选择的状态。在时刻 $t_3$ ,对栅极驱动器110(2)的TFT-E的漏极端子输入时钟信号CKB的高电位的电位。另外,对栅极驱动器110(2)的TFT-C的栅极端子输入时钟信号CKA的低电位的电位。由此,栅极驱动器110(2)的netA(2)被充电到比时钟信号CKB的高电位的电位高的电位,栅极线13G(2)切换为选择状态。并且,对驱动栅极线13G(3)的栅极驱动器110(以下称为栅极驱动器110(3))的TFT-B1的漏极端子输入栅极线13G(2)的高电位的电位作为置位信号S。这样,在时刻 $t_4 \sim t_8$ ,栅极线13G(3)~13G(M)与上述同样被依次驱动。

[0216] 在栅极线13G(M)切换为选择状态后,显示控制电路4(参照图3)从时刻 $t_9$ 到图23B所示的第 $j+1$ 帧的开始时刻 $t_{10}$ 对配线123供应复位信号CLR。由此,各栅极驱动器110的netA和栅极线13G(1)~13G(M)的电位转变为低电平。另外,在时刻 $t_{10}$ ,显示控制电路4供应电位为低电平的动作停止信号作为控制信号GCK1(1)和GCK2(1)。另外,显示控制电路4供应时钟信号CKA、CKB作为控制信号GCK1(2)和GCK2(2)。并且,显示控制电路4对栅极驱动器110(1)的TFT-B2的漏极端子供应栅极起始脉冲信号GSP。由此,栅极驱动器11(1)的TFT-B2成为导通状态,netA(1)被预充电。

[0217] 在时刻 $t_{10}$ 以后,由于除代替各栅极驱动器110的TFT-B1而使TFT-B2动作这一点以外与上述第 $j$ 帧相同,因此省略时刻 $t_{10}$ 以后的详细的动作的说明。在第 $j+1$ 帧中,对各栅极驱动器110的TFT-B2供应时钟信号CKA、CKB,对TFT-B1供应电位为低电平的动作停止信号。因而,在第 $j+1$ 帧,各栅极驱动器110的TFT-B2动作,在时刻 $t_{10} \sim t_{16}$ ,栅极线13G(1)~13G(M)被依次驱动。

[0218] 在上述第4实施方式中,说明了在各栅极驱动器110中将TFT-B1、TFT-B2并联连接、按每1帧使各栅极驱动器110的TFT-B1和TFT-B2交替地动作的例子,但也可以使TFT-C包括多个TFT。第1实施方式的栅极驱动器11的TFT-B和TFT-C在1帧中切换为导通的占空比为50%,由于大于其它TFT,因此易于劣化。因此,将多个TFT并联化来构成上述占空比为规定值以上的TFT,按每一规定期间使并联化的TFT交替地动作。其结果是,能够调整一个栅极驱动器的各TFT的占空比,降低TFT的劣化的不均。

[0219] <第5实施方式>

[0220] 在上述第4实施方式中,也可以设置多个用于驱动一个栅极线13G的栅极驱动器110,按每一规定期间切换用于驱动一个栅极线13G的栅极驱动器110。以下,关于该情况下的例子,主要说明与第4实施方式不同的构成。

[0221] 在本实施方式中,用于分别驱动栅极线13G(1)~13G(M)的栅极驱动器110在图3所示的有源矩阵基板20a中按区域201a和区域201b分别设有各1个。以下将配置于区域201a的栅极驱动器群称为栅极驱动器群110A,将配置于区域201b的栅极驱动器群称为栅极驱动器群110B。

[0222] 图24A表示驱动各栅极线13G( $n-1$ )~13G( $n+3$ )的栅极驱动器群110A的配置例和端子部12g的构成例。另外,图24B表示驱动各栅极线13G( $n-1$ )~13G( $n+3$ )的栅极驱动器群

110B的配置例和端子部12g的构成例。此外,为了方便,将栅极驱动器群110A的栅极驱动器110的TFT-D和栅极驱动器群110B的栅极驱动器110的TFT-D一并记载于图24B,但实际上TFT-D配置于各个栅极驱动器群所配置的区域。

[0223] 如图24A和图24B所示,在端子部12g中,除设有配线123、124以外还设有配线221a~226a和配线221b~226b。配线221a~226a经由配线15L与栅极驱动器群110A连接。配线221b~226b经由配线15L与栅极驱动器群110B连接。

[0224] 配线221a、221b从显示控制电路4(参照图3)被供应图5所示的时钟信号CKA或者电位为低电平的动作停止信号作为控制信号GCK1\_a、GCK1\_b。配线222a、222b从显示控制电路4被供应图5所示的时钟信号CKB或者电位为低电平的动作停止信号作为控制信号GCK2\_a、GCK2\_b。以下,将供应到配线221a、222a的时钟CKA、CKB称为时钟信号CKA\_a、CKB\_a,将供应到配线221b、222b的时钟信号CKA、CKB称为时钟信号CKA\_b、CKB\_b。

[0225] 配线223a~226a和配线223b~226b各自从显示控制电路4被供应控制信号GCK1(1)、GCK1(2)、GCK2(1)、GCK2(2)。具体地说,配线223a、224a、223b、224b被供应图5所示的时钟信号CKA或者电位为低电平的动作停止信号。另外,配线225a、226a、225b、226b被供应图5所示的时钟信号CKB或者电位为低电平的动作停止信号。以下,将供应到配线223a~226a的控制信号设为GCK1(1)\_a、GCK1(2)\_a、GCK2(1)\_a、GCK2(2)\_a,将供应到配线223b~226b的控制信号表示为控制信号GCK1(1)\_b、GCK1(2)\_b、GCK2(1)\_b、GCK2(2)\_b。

[0226] 从而,对栅极驱动器群110A的各栅极驱动器110的TFT-B1的栅极端子供应控制信号GCK1(1)\_a和GCK2(1)\_a中的一方。对TFT-B2的栅极端子供应控制信号GCK1(2)\_a和GCK2(2)\_a中的一方。另外,对栅极驱动器群110A的各栅极驱动器110的TFT-E的漏极端子和TFT-C的栅极端子供应控制信号GCK1\_a或者GCK2\_a。

[0227] 对栅极驱动器群110B的各栅极驱动器110的TFT-B1的栅极端子供应控制信号GCK1(1)\_b和GCK2(1)\_b中的一方。对TFT-B2的栅极端子供应控制信号GCK1(2)\_b和GCK2(2)\_b中的一方。另外,对栅极驱动器群110B的各栅极驱动器110的TFT-E的漏极端子和TFT-C的栅极端子供应控制信号GCK1\_b或者GCK2\_b。

[0228] 接着,说明本实施方式的栅极线13G的驱动方法。图25A~图25D是驱动栅极线13G(1)~13G(M)时的时序图。如图25A所示,显示控制电路4(参照图3)在第j帧的开始时刻t1供应时钟信号CKA、CKB作为控制信号GCK1\_a和GCK2\_a、控制信号GCK1(1)\_a和GCK2(1)\_a。另外,显示控制电路4在时刻t1供应电位为低电平的动作停止信号作为控制信号GCK1\_b、GCK2\_b、GCK1(2)\_a、GCK2(2)\_a、GCK1(1)\_b、GCK2(1)\_b、GCK1(2)\_b、GCK2(2)\_b。而且,显示控制电路4在时刻t1对栅极驱动器群110A的栅极驱动器110(1)(以下称为栅极驱动器110(A\_1))的TFT-B1的漏极端子供应栅极起始脉冲信号GSP。

[0229] 由此,在第j帧中,栅极驱动器群110B的各栅极驱动器110、栅极驱动器群110A的各栅极驱动器110的TFT-B2停止动作。对栅极驱动器群110A的各栅极驱动器110供应时钟信号CKA、CKB,对栅极驱动器110(A\_1)的TFT-B1的漏极端子输入栅极起始脉冲信号GSP。由此,栅极驱动器110(A\_1)的netA(A\_1)被预充电。在时刻t2以后到时刻t8,与上述第4实施方式同样,根据栅极驱动器群110A的各栅极驱动器110的TFT-B1、TFT-E、TFT-C的动作而依次驱动栅极线13G(1)~13G(M)。

[0230] 在第j帧中,在栅极线13G(M)切换为选择状态后,显示控制电路4(参照图3)在时刻

t9的定时对栅极驱动器群110A和栅极驱动器群110B供应复位信号CLR。由此,栅极驱动器群110A和栅极驱动器群110B各自的栅极驱动器110的netA和栅极线13G(1)~13G(M)被充电为低电平。

[0231] 然后,如图25B所示,在第j+1帧的开始时刻t10,显示控制电路4(参照图3)分别供应时钟信号CKA、CKB作为控制信号GCK1\_a和GCK2\_a、控制信号GCK1(2)\_a和GCK2(2)\_a。另外,显示控制电路4在时刻t10供应电位为低电平的动作停止信号作为控制信号GCK1\_b、GCK2\_b、GCK1(1)\_a、GCK2(1)\_a、GCK1(1)\_b、GCK2(1)\_b、GCK1(2)\_b、GCK2(2)\_b。而且,显示控制电路4在时刻t10对栅极驱动器110(A\_1)的TFT-B2的漏极端子供应栅极起始脉冲信号GSP。

[0232] 由此,在第j+1帧中,栅极驱动器群110B的各栅极驱动器110、栅极驱动器群110A的各栅极驱动器110的TFT-B1停止动作。对栅极驱动器群110A的各栅极驱动器110供应时钟信号CKA、CKB。并且,当对栅极驱动器110(A\_1)的TFT-B2的漏极端子输入栅极起始脉冲信号GSP时,栅极驱动器110(A\_1)的netA(A\_1)被预充电。

[0233] 在时刻t11以后到时刻t17,与上述第4实施方式同样,根据栅极驱动器群110A的各栅极驱动器110的TFT-B2、TFT-E、TFT-C的动作而依次驱动栅极线13G(1)~13G(M)。

[0234] 在第j+1帧中,在栅极线13G(M)切换为选择状态后,显示控制电路4(参照图3)在时刻t18的定时对栅极驱动器群110A和栅极驱动器群110B供应复位信号CLR。由此,栅极驱动器群110A和栅极驱动器群110B各自的栅极驱动器110的netA和栅极线13G(1)~13G(M)被充电为低电平。

[0235] 然后,如图25C所示,在第j+2帧的开始时刻t19,显示控制电路4(参照图3)供应电位为低电平的动作停止信号作为控制信号GCK1\_a和GCK2\_a。并且,显示控制电路4(参照图3)供应时钟信号CKA、CKB作为控制信号GCK1\_b和GCK2\_b。另外,显示控制电路4供应时钟信号CKA、CKB作为控制信号GCK1(1)\_b和GCK2(1)\_b。并且,显示控制电路4(参照图3)供应电位为低电平的动作停止信号作为控制信号GCK1(1)\_a、GCK2(1)\_a、GCK1(2)\_a、GCK2(2)\_a、GCK1(2)\_b、GCK2(2)\_b。而且,显示控制电路4在时刻t19对栅极驱动器群110B的栅极驱动器110(1)(以下称为栅极驱动器110(B\_1))的TFT-B1的漏极端子供应栅极起始脉冲信号GSP。

[0236] 由此,在第j+2帧中,栅极驱动器群110A与栅极驱动器群110B的各栅极驱动器110的TFT-B2停止动作。当对栅极驱动器群110B的各栅极驱动器110供应时钟信号CKA、CKB,并对栅极驱动器110(B\_1)的TFT-B1的漏极端子输入栅极起始脉冲信号GSP时,栅极驱动器110(B\_1)的netA(B\_1)被预充电。在时刻t19以后到时刻t26,与上述第4实施方式同样,根据栅极驱动器群110B的各栅极驱动器110的TFT-B1、TFT-E、TFT-C的动作而依次驱动栅极线13G(1)~13G(M)。

[0237] 在第j+2帧中,在栅极线13G(M)切换为选择状态后,显示控制电路4(参照图3)在时刻t27的定时对栅极驱动器群110A和栅极驱动器群110B供应复位信号CLR。由此,栅极驱动器群110A和栅极驱动器群110B各自的栅极驱动器110的netA和栅极线13G(1)~13G(M)被充电到低电平。

[0238] 然后,如图25D所示,在第j+3帧的开始时刻t28,显示控制电路4(参照图3)供应电位为低电平的动作停止信号作为控制信号GCK1\_a和GCK2\_a。并且,显示控制电路4(参照图3)供应时钟信号CKA和CKB作为控制信号GCK1\_b和GCK2\_b。另外,显示控制电路4供应时钟信

号CKA和CKB作为控制信号GCK1(2)\_b和GCK2(2)\_b。并且,显示控制电路4(参照图3)供应电位为低电平的动作停止信号作为控制信号GCK1(1)\_a、GCK2(1)\_a、GCK1(2)\_a、GCK2(2)\_a、GCK1(1)\_b、GCK2(1)\_b。而且,显示控制电路4在时刻t28对栅极驱动器110(B\_1)的TFT-B2的漏极端子供应栅极起始脉冲信号GSP。

[0239] 由此,在第j+3帧中,栅极驱动器群110A与栅极驱动器群110B的各栅极驱动器110的TFT-B1停止动作。当对栅极驱动器群110B的各栅极驱动器110供应时钟信号CKA和CKB、并对栅极驱动器110(B\_1)的TFT-B2的漏极端子输入栅极起始脉冲信号GSP时,栅极驱动器110(B\_1)的netA(B\_1)被预充电。在时刻t28以后到时刻t35,与上述第4实施方式同样,根据栅极驱动器群110B的各栅极驱动器110的TFT-B2、TFT-E和TFT-C的动作而依次驱动栅极线13G(1)~13G(M)。

[0240] 这样,在上述第5实施方式中,按每一规定期间使驱动一个栅极线13G中的任意一个栅极驱动器110动作,并且使在进行动作的栅极驱动器110中并联化的TFT-B1和TFT-B2交替地动作。因此,与第4实施方式相比,各栅极驱动器110的TFT的占空比变小,能够降低TFT的劣化。

[0241] <第6实施方式>

[0242] 在上述第1实施方式中,在驱动栅极线13G时,有时会对已停止动作的栅极驱动器输入成为噪声的栅极线13G的电位,而导致该栅极驱动器发生误动作。在本实施方式中,防止由于驱动栅极线13G所致的噪声而使已停止动作的栅极驱动器发生误动作。

[0243] 图26是表示配置有本实施方式的栅极驱动器的有源矩阵基板20a的示意图。在该图的例子中,省略源极线15S和端子部12s的图示。以下说明与第1实施方式不同的构成。

[0244] 如图26所示,在本实施方式中,分别驱动栅极线13G(1)~13G(M)的栅极驱动器120配置于区域201a、201b、201c。以下,将包括配置于区域201a的栅极驱动器120的栅极驱动器群称为栅极驱动器群120A,将包括配置于区域201b的栅极驱动器120的栅极驱动器群称为栅极驱动器群120B,将包括配置于区域201c的栅极驱动器120的栅极驱动器群称为栅极驱动器群120C。

[0245] 图27是表示图26所示的端子部12g的构成例的示意图。在图27中,虽省略图示,但端子部12g与第1实施方式同样与显示控制电路4及电源5(参照图3)连接。如图27所示,在端子部12g在,除设有配线123、124以外,还设有分别供应控制信号GCK1\_a、GCK2\_a的配线121a、122a、分别供应控制信号GCK1\_b、GCK2\_b的配线121b、122b、分别供应控制信号GCK1\_c、GCK2\_c的配线121c、122c。另外,在端子部12g在设有分别供应控制信号ACLR(1)~ACLR(3)的配线331~333。

[0246] 控制信号GCK1\_a、GCK2\_a、GCK1\_b、GCK2\_b、GCK1\_c和GCK2\_c与控制信号ACLR(1)~ACLR(3)通过显示控制电路4(参照图3)输入到各配线。以下,在不区分控制信号ACLR(1)~ACLR(3)时,称为控制信号ACLR。

[0247] 栅极驱动器群120A经由配线15L连接到配线121a和122a以及配线332和333。栅极驱动器群120B经由配线15L连接到配线121b和122b以及配线331和333。栅极驱动器群120C经由配线15L连接到配线121c和122c以及配线331和332。

[0248] 对配线121c和122c,与上述控制信号GCK1和GCK2同样,供应图5所示的时钟信号CKA和CKB或者电位为低电平的动作停止信号作为控制信号GCK1\_c和GCK2\_c。

[0249] 控制信号ACLR (1) ~ACLR (3) 是表示低电平或者高电位的控制信号。具体地说,控制信号ACLR (1) 是在栅极驱动器群120A的动作期间成为高电位的电位而在栅极驱动器群120A的非动作期间成为低电位的电位的信号。另外,控制信号ACLR (2) 是在栅极驱动器群120B的动作期间成为高电位的电位而在栅极驱动器群120B的非动作期间成为低电位的电位的信号。控制信号ACLR (3) 是在栅极驱动器群120C的动作期间成为高电位的电位而在栅极驱动器群120C的非动作期间成为低电位的电位的信号。

[0250] 接着,说明栅极驱动器120的构成。图28是表示栅极驱动器群120A的栅极驱动器120的等价电路的图。在该例中,表示出驱动栅极驱动器群120A的栅极线13G (n) 的栅极驱动器120 (以下称为栅极驱动器120 (A<sub>n</sub>))。

[0251] 如图28所示,栅极驱动器120 (A<sub>n</sub>) 除具有上述图6所示的栅极驱动器11的各元件以外,还具有连接到栅极驱动器120的netA (以下、netA (A<sub>n</sub>)) 的电路部1201。

[0252] 电路部1201包括用F和G表示的TFT (以下称为TFT-F、TFT-G)。TFT-F的漏极端子连接到netA (A<sub>n</sub>)。TFT-F的栅极端子被供应控制信号ACLR (2),源极端子被供应电源电压信号VSS。另外,TFT-G的漏极端子连接到netA (A<sub>n</sub>)。TFT-G的栅极端子被供应控制信号ACLR (3),源极端子被供应电源电压信号VSS。

[0253] 在第1实施方式的栅极驱动器11的情况下,当通过其它栅极驱动器11使栅极线13G (n) 切换为选择状态时,由于栅极线13G (n) 的电位上升,会经由电容器Cbst使netA (A<sub>n</sub>) 的电位推高。并且,输入到TFT-E的漏极端子的时钟信号的低电位的电位被输出到栅极线13G (n)。在本实施方式中,netA (A<sub>n</sub>) 与电路部1201连接,在栅极驱动器120 (A<sub>n</sub>) 的非动作期间中,高电平的控制信号ACLR供应到电路部1201。在栅极驱动器120 (A<sub>n</sub>) 的非动作期间中,电路部1201的TFT-F和TFT-G中的一方成为导通状态,netA (A<sub>n</sub>) 被控制为电源电压VSS (低电平)。其结果是,在栅极驱动器120 (A<sub>n</sub>) 的非动作期间中,输入到栅极驱动器120 (A<sub>n</sub>) 的TFT-E的漏极端子的时钟信号的低电位的电位未被输出到栅极线13G (n),能够防止栅极驱动器120 (A<sub>n</sub>) 的误动作。

[0254] 图29A和图29B是表示栅极驱动器群120A的显示区域内的配置例的示意图。在图29A和图29B中,为了方便,仅记载字母A~G,省略“TFT-”的标记,但A~G与图28所示的TFT-A~TFT-G对应。图29A表示分别驱动栅极线13G (n-2) 和栅极线13G (n) 的栅极驱动器120的配置例。图29B表示分别驱动栅极线13G (n-1) 和栅极线13G (n+3) 的栅极驱动器120的配置例。

[0255] 如图29A所示,分别驱动栅极线13G (n-2) 和栅极线13G (n) 的栅极驱动器120的TFT-B和TFT-C的栅极端子被供应控制信号GCK2<sub>a</sub>。并且,对该栅极驱动器120的TFT-E的漏极端子供应控制信号GCK1<sub>a</sub>。另外,如图29B所示,分别驱动栅极线13G (n-1) 和栅极线13G (n+3) 的栅极驱动器120的TFT-B和TFT-C的栅极端子被供应控制信号GCK1<sub>a</sub>。并且,对该栅极驱动器120的TFT-E的漏极端子供应控制信号GCK2<sub>a</sub>。图29A和图29B所示的栅极驱动器群120A的各栅极驱动器120的TFT-F和TFT-G的栅极端子分别被供应控制信号ACLR (2) 和ACLR (3)。

[0256] 此外,栅极驱动器群120B和栅极驱动器群120C的配置例与栅极驱动器群120A相同,但供应到电路部1201的控制信号不同。即,分别对栅极驱动器群120B的栅极驱动器120的TFT-F、TFT-G的栅极端子供应控制信号ACLR (1)、ACLR (3),分别对栅极驱动器群120C的栅极驱动器120的TFT-F、TFT-G的栅极端子供应控制信号ACLR (1)、ACLR (2)。

[0257] 接着,说明栅极线13G的驱动方法。图30是表示本实施方式的栅极线13G (n) 的驱动

定时的时序图。在该例中,使栅极驱动器群120A~120C按每1帧以栅极驱动器群120A、120B、120C的顺序动作,依次驱动栅极线13G(1)~栅极线13G(M)。以下说明栅极驱动器120(A<sub>n</sub>)的动作例。

[0258] 在图30中,显示控制电路4(参照图3)在第j帧的期间供应时钟信号CKA和CKB作为控制信号GCK1\_a和GCK2\_a。并且,显示控制电路4(参照图3)供应电位为低电平的动作停止信号作为控制信号GCK1\_b和GCK2\_b、控制信号GCK1\_c和GCK2\_c。另外,显示控制电路4供应高电平的控制信号ACLR(1)、低电平的控制信号ACLR(2)和控制信号ACLR(3)。

[0259] 由此,栅极驱动器群120B和120C的各栅极驱动器120停止动作。栅极驱动器群120A的各栅极驱动器120的TFT-B、TFT-C和TFT-E根据被供应的时钟信号CKA和CKB动作,TFT-F和TFT-G根据控制信号ACLR(2)和控制信号ACLR(3)动作。

[0260] 在第j帧的时刻t<sub>1</sub>,对栅极驱动器120(A<sub>n</sub>)的TFT-B的漏极端子输入栅极线13G(n-1)的高电平的电位,对栅极端子输入控制信号GCK2\_a(CKB)的高电平的电位。另外,对栅极驱动器120(A<sub>n</sub>)的TFT-E的漏极端子输入控制信号GCK1\_a(CKA)的低电平的电位,对TFT-C的栅极端子输入控制信号GCK2\_a(CKB)的高电平的电位。对栅极驱动器120(A<sub>n</sub>)的TFT-F和TFT-G的栅极端子输入控制信号ACLR(2)和控制信号ACLR(3)的低电平的电位。由此,TFT-B和TFT-C成为导通状态,TFT-F和TFT-G成为截止状态,栅极驱动器120(A<sub>n</sub>)的netA(A<sub>n</sub>)被预充电。

[0261] 在时刻t<sub>2</sub>,对栅极驱动器120(A<sub>n</sub>)的TFT-B和TFT-C的栅极端子输入控制信号GCK2\_a(CKB)的低电平的电位。另外,对栅极驱动器120(A<sub>n</sub>)的TFT-E的漏极端子输入控制信号GCK1\_a(CKA)的高电平的电位。对栅极驱动器120(A<sub>n</sub>)的TFT-F和TFT-G的栅极端子输入控制信号ACLR(2)和控制信号ACLR(3)的低电平的电位。由此,TFT-B和TFT-C成为截止状态,TFT-F和TFT-G成为截止状态。并且,netA(A<sub>n</sub>)上升到比控制信号GCK1\_a(CKA)的高电平的电位高的电位,栅极线13G(n)切换为选择状态。

[0262] 时刻t<sub>3</sub>以后也与上述同样,通过栅极驱动器群120A的栅极驱动器120依次驱动栅极线13G。

[0263] 在第j帧之后且第j+1帧的开始时刻t<sub>4</sub>,显示控制电路4(参照图3)供应电位为低电平的动作停止信号作为控制信号GCK1\_a和GCK2\_a、控制信号GCK1\_c和GCK2\_c。并且,显示控制电路4(参照图3)供应时钟信号CKA和CKB作为控制信号GCK1\_b和GCK2\_b。另外,显示控制电路4供应低电平的控制信号ACLR(1)及控制信号ACLR(3)、高电平的控制信号ACLR(2)。

[0264] 由此,栅极驱动器群120A和120C的各栅极驱动器120停止动作,栅极驱动器群120B的各栅极驱动器120动作来驱动栅极线13G。如图30所示,在第j+1帧的期间对栅极驱动器120(A<sub>n</sub>)的TFT-F输入高电平的控制信号ACLR(2),因此TFT-F成为导通状态。因此,当栅极线13G(n)在第j+1帧的时刻t<sub>5</sub>切换为选择状态时,netA(A<sub>n</sub>)的电位被控制为电源电压VSS(低电平)。

[0265] 接着,在第j+1帧之后且第j+2帧的开始时刻t<sub>6</sub>,显示控制电路4(参照图3)供应电位为低电平的动作停止信号作为控制信号GCK1\_a和GCK2\_a、控制信号GCK1\_b和GCK2\_b。并且,显示控制电路4(参照图3)供应时钟信号CKA和CKB作为控制信号GCK1\_c和GCK2\_c。另外,显示控制电路4供应低电平的控制信号ACLR(1)及控制信号ACLR(2)、高电平的控制信号ACLR(3)。

[0266] 由此,栅极驱动器群120A和120B的各栅极驱动器120停止动作,栅极驱动器群120C的各栅极驱动器120动作来驱动栅极线13G。如图30所示,在第j+2帧的期间,对栅极驱动器120(A<sub>n</sub>)的TFT-F输入高电平的控制信号ACLR(3),因此TFT-G成为导通状态。因此,当栅极线13G(n)在第j+2帧的时刻t7切换为选择状态时,netA(A<sub>n</sub>)的电位被控制为电源电压VSS(低电平)。

[0267] 在上述第6实施方式中,在栅极驱动器120的动作期间中,栅极驱动器120的TFT-F和TFT-G均成为截止状态。并且,在栅极驱动器120的非动作期间中,以使TFT-F和TFT-G中的任意一方成为导通状态的方式对TFT-F和TFT-G供应控制信号ACLR。因此,在栅极驱动器120的非动作期间中,netA被控制为低电平,能够防止供应到TFT-E的漏极端子的时钟信号的低电位的电位被输出到栅极线13G。

[0268] <第6实施方式的应用例1>

[0269] 虽然说明了在上述第6实施方式的栅极驱动器120中设置源极端子以电源电压VSS接地的TFT-F和TFT-G作为将netA的电位控制为低电平的电路部1201的例子,但也可以如下构成电路部1201。

[0270] 图31是表示本实施方式的栅极驱动器120(A<sub>n</sub>)的等价电路的图。如图31所示,栅极驱动器120(A<sub>n</sub>)的电路部1201仅包括用H表示的TFT(以下称为TFT-H)。TFT-H的栅极端子连接到栅极线13G(n),源极端子连接到netA(A<sub>n</sub>)。另外,TFT-H的漏极端子与TFT-E的漏极端子连接,被供应控制信号GCK1。

[0271] 图32A和图32B是表示本实施方式的栅极驱动器120的显示区域内的配置例的示意图。在图32A和图32B中,为了方便,仅记载字母A~E、H,省略“TFT-”的标记,但A~E、H与图31所示的TFT-A~TFT-E、TFT-H对应。

[0272] 图32A表示分别驱动栅极线13G(n-2)和栅极线13G(n)的栅极驱动器120的配置例,图32B表示分别驱动栅极线13G(n-1)和栅极线13G(n+3)的栅极驱动器120的配置例。如图32A所示,分别驱动栅极线13G(n-2)和栅极线13G(n)的栅极驱动器120的TFT-B和TFT-C的栅极端子被供应控制信号GCK2<sub>a</sub>。并且,对该栅极驱动器120的TFT-E和TFT-H的漏极端子供应控制信号GCK1<sub>a</sub>。另外,如图32B所示,分别驱动栅极线13G(n-1)和栅极线13G(n+3)的栅极驱动器120的TFT-B和TFT-C的栅极端子被供应控制信号GCK1<sub>a</sub>。并且,对该栅极驱动器120的TFT-E和TFT-H的漏极端子供应控制信号GCK2<sub>a</sub>。

[0273] 接着,说明栅极线13G的驱动方法。图33是表示本实施方式的栅极线13G(n)的驱动定时的时序图。在该例中,使栅极驱动器群120A~120C按每1帧以栅极驱动器群120A、120B、120C的顺序动作来驱动栅极线13G。以下,说明与上述第6实施方式不同的栅极驱动器120(A<sub>n</sub>)的动作。

[0274] 如图33所示,在栅极驱动器群120A的动作期间即第j帧中,在时刻t1的定时,栅极驱动器120(A<sub>n</sub>)的netA(A<sub>n</sub>)被预充电。接着,在时刻t2的定时对栅极驱动器120(A<sub>n</sub>)的TFT-E和TFT-H的漏极端子输入控制信号GCK1<sub>a</sub>的高电位的电位。对栅极驱动器120(A<sub>n</sub>)的TFT-H的栅极端子输入栅极线13G(n)的电位。

[0275] 在时刻t2的定时对栅极线13G(n)输出控制信号GCK1<sub>a</sub>(CKA)的高电位的电位,对TFT-H的源极端子输入netA(A<sub>n</sub>)的电位。由于netA(A<sub>n</sub>)的电位比对TFT-H的栅极端子和漏极端子输入的栅极线13G(n)和控制信号GCK1<sub>a</sub>的高电位的电位高,因此TFT-H成为截止状

态。

[0276] 接着,在作为栅极驱动器群120A的非动作期间的第j+1帧中,在时刻t3的定时,栅极线13G(n)切换为选择状态。并且,与第j帧同样,对栅极驱动器120(A<sub>n</sub>)TFT-H的栅极端子输入栅极线13G(n)的电位,TFT-H成为导通状态。在第j+1帧的期间,对TFT-H的漏极端子输入电位为低电平的动作停止信号。因此,在栅极线13G(n)切换为选择状态的时刻t3,netA(A<sub>n</sub>)被输入低电位的电位。

[0277] 在第j+2帧中,也与第j+1帧同样,在时刻t4的定时,栅极线13G(n)切换为选择状态,TFT-H成为导通状态。在第j+2帧的期间,对TFT-H的漏极端子输入电位为低电平的动作停止信号。因此,在时刻t4,netA(A<sub>n</sub>)被输入低电位的电位。

[0278] 在上述第6实施方式中,在3帧中的2帧的期间,电路部1201的TFT-F和TFT-G切换为导通状态。在上述应用例1的情况下,TFT-H在3帧中仅2次切换为导通状态。因此,与上述第6实施方式相比,能够抑制电路部1201的TFT的劣化,以更大的动作裕度使电路部1201动作。

[0279] <应用例1的变形例>

[0280] 在上述应用例1中,也可以与上述第3实施方式同样按每1帧使多个栅极驱动器群同步动作。

[0281] 图34是表示本实施方式的栅极线13G(n)的驱动定时的时序图。在图34中,表示出按每1帧使栅极驱动器群120A和120B、栅极驱动器群120B和120C、栅极驱动器群120A和120C的各组的栅极驱动器同步动作的例子。以下,将驱动栅极驱动器群120B和120C的栅极线13G(n)的栅极驱动器120称为栅极驱动器120(B<sub>n</sub>)和栅极驱动器120(C<sub>n</sub>)。

[0282] 如图34所示,在第j帧中,供应时钟信号CKA和CKB作为控制信号GCK1<sub>a</sub>和GCK2<sub>a</sub>、以及控制信号GCK1<sub>b</sub>和GCK2<sub>b</sub>。并且,供应电位为低电平的动作停止信号作为控制信号GCK1<sub>c</sub>和GCK2<sub>c</sub>。与上述应用例1同样,在时刻t1的定时,对栅极线13G(n)输出控制信号GCK1(CKA)的高电位的电位。并且,分别对栅极驱动器120(A<sub>n</sub>)和栅极驱动器120(B<sub>n</sub>)的TFT-H的源极端子输入netA(A<sub>n</sub>)和栅极驱动器120(B<sub>n</sub>)的netA(n)(以下称为netA(B<sub>n</sub>))的电位。netA(A<sub>n</sub>)和netA(B<sub>n</sub>)的电位比输入到该TFT-H的栅极端子和漏极端子的栅极线13G(n)和时钟信号CKA的高电位的电位高。因此,该TFT-H成为截止状态。

[0283] 在第j+1帧中,供应时钟信号作为控制信号GCK1<sub>b</sub>和GCK2<sub>b</sub>、控制信号GCK1<sub>c</sub>和GCK2<sub>c</sub>。并且,供应电位为低电平的动作停止信号作为控制信号GCK1<sub>a</sub>和GCK2<sub>a</sub>。在时刻t3的定时,与第j帧同样,对栅极驱动器120(A<sub>n</sub>)的TFT-H的栅极端子输入栅极线13G(n)的高电位的电位。并且,对该TFT-H的漏极端子输入电位为低电平的动作停止信号。因此,在时刻t2,netA(A<sub>n</sub>)被输入低电位的电位。

[0284] 在第j+2帧中,供应时钟信号CKA和CKB作为控制信号GCK1<sub>a</sub>、GCK2<sub>a</sub>、GCK1<sub>c</sub>、GCK2<sub>c</sub>。并且,供应电位为低电平的动作停止信号作为控制信号GCK1<sub>b</sub>、GCK2<sub>b</sub>。与第j帧同样,在时刻t3的定时分别对栅极驱动器120(A<sub>n</sub>)和栅极驱动器120(C<sub>n</sub>)的TFT-H的源极端子输入netA(A<sub>n</sub>)和栅极驱动器120(C<sub>n</sub>)的netA(n)(以下称为netA(C<sub>n</sub>))的电位。netA(A<sub>n</sub>)和netA(C<sub>n</sub>)的电位比输入到TFT-H的栅极端子和漏极端子的栅极线13G(n)和控制信号GCK1<sub>a</sub>(CKA)的高电位的电位高。由此,netA(A<sub>n</sub>)和栅极驱动器120(C<sub>n</sub>)的TFT-H成为截止状态。

[0285] 在上述应用例1中,通过1个栅极驱动器120驱动一个栅极线13G。在本变形例中,通

过2个栅极驱动器120驱动一个栅极线13G。因此,在本变形例中,与应用例1相比,能够将驱动栅极线13G的负荷分散。其结果是,能够缩小作为输出缓冲器发挥功能的TFT-E的沟道宽度。

[0286] <第6实施方式的应用例2>

[0287] 说明了上述第6实施方式的栅极驱动器120被供应2相的时钟信号CKA、CKB的例子。在如上述第2实施方式那样被供应4相的时钟信号(参照图13)的情况下,也可以如下构成栅极驱动器120的电路部1201。

[0288] 图35是表示本实施方式的栅极驱动器群120A的栅极驱动器120的等价电路的图。如图35所示,栅极驱动器120除在netA(A<sub>n</sub>)设有电路部1201以外,是与上述图14所示的栅极驱动器11同样的构成。电路部1201包括用I表示的TFT(以下称为TFT-I)。TFT-I的栅极端子连接到栅极线13G(n-1),源极端子连接到netA(A<sub>n</sub>),漏极端子被供应控制信号GCK4<sub>a</sub>(CKB[2])。

[0289] 图36A~36D是表示本实施方式的栅极驱动器120的显示区域内的配置例的示意图。图36A表示分别驱动栅极线13G(n)和栅极线13G(n+4)的栅极驱动器120(以下称为栅极驱动器120(n)、栅极驱动器120(n+4))的配置例。如图36A所示,对栅极驱动器120(n)和栅极驱动器120(n+4)的TFT-B、TFT-C的栅极端子供应控制信号GCK3<sub>a</sub>。并且,对这些栅极驱动器的TFT-E的漏极端子供应控制信号GCK1<sub>a</sub>。另外,对这些栅极驱动器的TFT-I的漏极端子供应控制信号GCK4<sub>a</sub>。

[0290] 图36B表示分别驱动栅极线13G(n+1)和栅极线13G(n+5)的栅极驱动器120(以下称为栅极驱动器120(n+1)、栅极驱动器120(n+5))的配置例。如图36B所示,对栅极驱动器120(n+1)和栅极驱动器120(n+5)的TFT-B、TFT-C的栅极端子供应控制信号GCK4<sub>a</sub>。并且,对这些栅极驱动器的TFT-E的漏极端子供应控制信号GCK2<sub>a</sub>。另外,对这些栅极驱动器的TFT-I的漏极端子供应控制信号GCK1<sub>a</sub>。

[0291] 图36C表示驱动栅极线13G(n+2)的栅极驱动器120(以下称为栅极驱动器120(n+2))的配置例。如图36C所示,对栅极驱动器120(n+2)的TFT-B、TFT-C的栅极端子供应控制信号GCK1<sub>a</sub>。并且,对该栅极驱动器的TFT-E的漏极端子供应控制信号GCK3<sub>a</sub>。另外,对该栅极驱动器的TFT-I的漏极端子供应控制信号GCK2<sub>a</sub>。

[0292] 图36D表示驱动栅极线13G(n+3)的栅极驱动器120(以下称为栅极驱动器120(n+3))的配置例。如图36D所示,对栅极驱动器120(n+3)的TFT-B、TFT-C的栅极端子供应控制信号GCK2<sub>a</sub>。并且,对该栅极驱动器的TFT-E的漏极端子供应控制信号GCK4<sub>a</sub>。另外,对该栅极驱动器的TFT-I的漏极端子供应控制信号GCK3<sub>a</sub>。

[0293] 接着,说明栅极线13G的驱动方法。图37是表示本实施方式的栅极线13G(n)的驱动定时的时序图。在该例中,与第2实施方式同样,按每1帧使栅极驱动器群120A和栅极驱动器群120B交替地动作来驱动栅极线13G。以下,说明与上述第6实施方式不同的栅极驱动器120(A<sub>n</sub>) (参照图35)的动作。

[0294] 在使栅极驱动器群120A动作的第j帧中,在时刻t<sub>1</sub>的定时,栅极线13G(n-2)切换为选择状态。并且,对栅极驱动器120(A<sub>n</sub>)的TFT-B的漏极端子输入栅极线13G(n-2)的高电位的电位,对栅极端子输入控制信号GCK3<sub>a</sub>(CKB[1])的高电位的电位。此时,控制信号GCK1<sub>a</sub>(CKA[1])的电位为低电平,控制信号GCK3<sub>a</sub>(CKB[1])的电位为高电平。因此,netA(A<sub>n</sub>)被

预充电为(高电位的电位-TFT-B的阈值电压)的电位。

[0295] 接着,在时刻 $t_2$ ,栅极线13G(n-1)切换为选择状态。并且,对栅极驱动器120(A<sub>n</sub>)的TFT-I的栅极端子输入栅极线13G(n-1)的高电位的电位。另外,对栅极驱动器120(A<sub>n</sub>)的TFT-I的漏极端子输入控制信号GCK4<sub>a</sub>(CKB[2])的高电位的电位。并且,对该TFT-I的源极端子输入netA(A<sub>n</sub>)的电位。此时,控制信号GCK1<sub>a</sub>的电位为低电平,控制信号GCK3<sub>a</sub>(CKB[1])的电位为高电平。因此,netA(A<sub>n</sub>)维持(高电位的电位-TFT-B的阈值电压)的电位。

[0296] 然后,在时刻 $t_3$ ,控制信号GCK1<sub>a</sub>(CKA[1])转变为高电平,控制信号GCK3<sub>a</sub>(CKB[1])转变为低电平。并且,对栅极驱动器120(A<sub>n</sub>)的TFT-E的漏极端子输入控制信号GCK1<sub>a</sub>的高电位的电位。由此,netA(A<sub>n</sub>)被充电为比控制信号GCK1<sub>a</sub>的高电平高的电位。该栅极驱动器的TFT-I的源极端子被输入比高电平高的netA(A<sub>n</sub>)的电位,因此成为截止状态。并且,由于该栅极驱动器的TFT-C为截止状态,因此对栅极线13G(n)输出控制信号GCK1<sub>a</sub>的高电位的电位。

[0297] 在时刻 $t_4 \sim t_5$ ,TFT-I成为截止状态,控制信号GCK1<sub>a</sub>(CKA[1])的电位维持高电平,控制信号GCK3<sub>a</sub>(CKB[1])的电位维持低电平。因此,栅极线13G(n)维持高电位的电位。

[0298] 在栅极驱动器群120A为非动作期间的第j+1帧的时刻 $t_6$ ,栅极线13G(n-2)切换为选择状态。并且,对栅极驱动器120(A<sub>n</sub>)供应电位为低电平的动作停止信号作为控制信号GCK1<sub>a</sub>~GCK4<sub>a</sub>。因此,netA(A<sub>n</sub>)维持低电平。

[0299] 在时刻 $t_7$ ,栅极线13G(n-1)切换为选择状态。并且,对TFT-I的栅极端子输入高电位的栅极线13G(n-1),TFT-I切换为导通状态。对TFT-I的漏极端子输入控制信号GCK4<sub>a</sub>(CKB[2])的低电位的电位。并且,该低电位的电位被输入到netA(A<sub>n</sub>)。

[0300] 在时刻 $t_7 \sim t_9$ ,TFT-I维持导通状态。在第j+1帧的期间,对TFT-I的漏极端子输入控制信号GCK4<sub>a</sub>(CKB[2])的低电位的电位。因此,在栅极线13G(n)的驱动期间中,能够将netA(A<sub>n</sub>)维持为低电位的电位。

[0301] 在上述应用例2中,按每1帧将4相的时钟信号交替地供应到栅极驱动器群120A和栅极驱动器群120B。因此,与第6实施方式相比,能够降低时钟信号的频率。另外,能够通过电路部1201将非动作期间的栅极驱动器120的netA的电位维持为低电平。其结果是,能够防止栅极线13G被驱动时的栅极驱动器120的误动作。

[0302] <第7实施方式>

[0303] 在上述第1实施方式~第6实施方式中,说明了将用于供应对各栅极驱动器输入的控制信号的配线按每一栅极驱动器群设于端子部12g的例子。例如,在图4示例出的端子部12g中,对栅极驱动器群11A和11B各自供应控制信号GCK1、GCK2的配线是各设有2个。即,需要将每一栅极驱动器群的控制信号的配线数量H(H为自然数: $H \geq 2$ )乘以栅极驱动器群的数量K个(K为自然数: $K \geq 1$ )而得到的 $H \times K$ 个配线。配线数量越多,配置端子部12g的边框区域越大。因此,在本实施方式中,通过用开关使配线分支而实现窄边框化。

[0304] 在此,将上述例子在图38A中示出。如图38A所示,在端子部22g中设有供应控制信号GCK1、GCK2、复位信号CLR、电源电压信号VSS的配线121~124以及分别供应开关信号SW1、SW2的配线311、312。

[0305] 图38B是表示图38A所示的开关部31、32的构成例的示意图。如图38B所示,开关部31与栅极驱动器群11A及配线311、312连接。开关部32与栅极驱动器群11B及配线311、312连

接。开关部31具有用于将栅极驱动器群11A与配线121、122、124连接的开关元件。开关部32具有用于将栅极驱动器群11B与配线121、122、124连接的开关元件T1~T8、R1~R8。

[0306] 开关部31在被输入了高电平的开关信号SW1的情况下,经由开关元件T1~T4将对栅极驱动器群11A供应控制信号GCK1、GCK2的配线15L与配线121、122之间切换为导通状态。另外,在被输入了低电平的开关信号SW1的情况下,经由开关元件T1~T4将它们之间切换为非导通状态。另外,开关部31在被输入了高电平的开关信号SW2的情况下,经由开关元件T5~T8将对栅极驱动器群11A供应控制信号VSS的配线15L与配线124之间切换为导通状态。另外,在被输入了低电平的开关信号SW2的情况下,经由开关元件T5~T8将它们之间切换为非导通状态。

[0307] 另一方面,开关部32在被输入了高电平的开关信号SW1的情况下,经由开关元件R1~R4将对栅极驱动器群11B供应控制信号VSS的配线15L与配线124之间切换为导通状态。另外,开关部32在被输入了低电平的开关信号SW1的情况下,经由开关元件R1~R4将配线15L与配线124之间切换为非导通状态。而且,开关部32在被输入了高电平的开关信号SW2的情况下,经由开关元件R5~R8将对栅极驱动器群11B供应控制信号GCK1、GCK2的配线15L与配线121、122之间切换为导通状态。另外,开关部32在被输入了低电平的开关信号SW2的情况下,经由开关元件R5~R8将配线15L与配线121、122之间切换为非导通状态。

[0308] 显示控制电路24在栅极驱动器群11A的动作期间中,将高电平的开关信号SW1输入到配线311,将低电平的开关信号SW2输入配线312。另外,在栅极驱动器群11B的动作期间中,将低电平的开关信号SW1输入到配线311,将高电平的开关信号SW2输入到配线312。

[0309] 在图38A和38B的例子中,由于是供应2相的时钟信号的例子,因此配线数量与图4的例子相同。在如第2实施方式那样对各栅极驱动器供应4相的时钟信号的情况下,每一栅极驱动器群需要供应4相的时钟信号的4个配线。在栅极驱动器群为2个的情况下,需要总共8个用于供应时钟信号的配线,但在如上述第7实施方式那样构成的情况下,仅设置供应时钟信号的4个配线和供应开关信号的2个配线即可。其结果是,在有源矩阵基板20a中能够将设置端子部22g的边框区域缩小。

[0310] 以上说明了本发明的实施方式,但上述实施方式不过是用于实施本发明的示例。因而,本发明不限于上述实施方式,能够在不脱离其宗旨的范围内将上述实施方式适当变形或者组合来实施。以下说明本发明的变形例。

[0311] <变形例>

[0312] (1) 在上述第1实施方式和第2实施方式、第5实施方式中,说明了用于驱动各栅极线13G的栅极驱动器均是设置2个的例子,但用于驱动一个栅极线13G的栅极驱动器也可以是3个以上。在设有3个以上的栅极驱动器的情况下,按每一规定期间在3个栅极驱动器中的任意一个栅极驱动器中进行将开关元件切换为导通的状态的动作。并且,只要以将其它栅极驱动器的开关元件维持为截止的状态的方式进行控制即可。

[0313] (2) 在上述第2实施方式中,说明了将4相的时钟信号供应到各栅极驱动器群的例子,但也可以例如将相位相互不同的8相的时钟信号供应到各栅极驱动器群。在该情况下,作为对驱动相邻的栅极线13G的栅极驱动器各自供应的时钟信号,供应的是与针对驱动前级或者后级的栅极线13G的栅极驱动器的时钟信号相比相位错开1/8周期的时钟信号。

[0314] (3) 在上述第6实施方式中,说明了设有3个栅极驱动器群120A、120B、120C的例子,

但在设有2个栅极驱动器群的情况下,电路部1201只要具备TFT-F或者TFT-G即可。例如在设置栅极驱动器群120A、120B并设置作为电路部1201的TFT-F的情况下,只要对栅极驱动器120(A<sub>n</sub>)的TFT-F的栅极端子供应控制信号ACLR(2)即可。另一方面,只要对栅极驱动器群120B的栅极驱动器120(B<sub>n</sub>)的TFT-F的栅极端子供应控制信号ACLR(1)即可。

[0315] (4)在上述第6实施方式等(第6实施方式、应用例1及其变形例、应用例2)中,栅极驱动器120也可以设于显示区域的外侧。无论栅极驱动器120是否设于显示区域内,当通过栅极线13G的驱动而对已停止动作的栅极驱动器120的netA输入成为噪声的栅极线13G的电位时,栅极驱动器120均会发生误动作。例如,在栅极线13G的一端侧的边框区域中按每一栅极线13G设置多个栅极驱动器120的情况下,与上述第6实施方式等相比,边框区域变大,TFT易于受到外部气体等的影响。然而,能够通过电路部1201防止由栅极线13G的驱动导致的栅极驱动器120的误动作。

[0316] (5)在上述第1实施方式中,如图4所示,说明了经由配线124对端子部12g供应电源电压信号VSS,并从端子部12g经由配线15L对栅极驱动器11供应电源电压信号VSS的例子,但也可以如下构成。

[0317] 图39是表示本变形例的端子部12g的概略构成的图。如图39所示,在本变形例中,栅极驱动器群11A的栅极驱动器11不是与配线124(参照图4)连接,而是与配线121b连接。另外,栅极驱动器群11B的栅极驱动器11不是与配线124连接,而是与配线121a连接。即,栅极驱动器群11A的栅极驱动器11被供应控制信号GCK1<sub>b</sub>来代替电源电压信号VSS。栅极驱动器群11B的栅极驱动器11被供应控制信号GCK1<sub>a</sub>来代替电源电压信号VSS。以下,具体进行说明。

[0318] 图40A表示栅极驱动器群11A的栅极驱动器11(n)的等价电路。另外,图40B是表示栅极驱动器群11A的一部分栅极驱动器11的配置例的示意图。如图40A、图40B所示,栅极驱动器群11A的栅极驱动器11除对TFT-A、TFT-D和TFT-C的源极端子供应控制信号GCK1<sub>b</sub>的信号以外,与上述图6和图7所示的栅极驱动器群11A的栅极驱动器11相同。

[0319] 如上述图9所示,在供应时钟信号作为控制信号GCK1<sub>a</sub>、GCK2<sub>a</sub>的期间(第1动作期间、第3动作期间),供应电位为低电平的动作停止信号作为控制信号GCK1<sub>b</sub>、GCK2<sub>b</sub>。因而,通过对栅极驱动器群11A的TFT-A、TFT-D和TFT-C的源极端子供应控制信号GCK1<sub>b</sub>,能够在栅极驱动器群11A的动作期间内,对这些TFT供应与电源电压信号VSS为相同电位的信号。

[0320] 此外,在供应动作停止信号作为控制信号GCK1<sub>a</sub>、GCK2<sub>a</sub>的期间(第2动作期间、第4动作期间),供应时钟信号作为控制信号GCK1<sub>b</sub>、GCK2<sub>b</sub>。然而,在该期间,栅极驱动器群11A不动作,因此其不会受到控制信号GCK1<sub>b</sub>、GCK2<sub>b</sub>的电位变动的的影响。

[0321] 另外,对栅极驱动器群11B的栅极驱动器11的TFT-A、TFT-D和TFT-C的源极端子,与栅极驱动器群11A相反地供应控制信号GCK1<sub>a</sub>。由此,在栅极驱动器群11B的动作期间内,能够将与电源电压信号VSS为相同电位的信号供应到这些TFT。

[0322] 在该例中,说明了对栅极驱动器群11A的栅极驱动器11的TFT-A、TFT-D和TFT-C的源极端子供应控制信号GCK1<sub>b</sub>的例子。不过,基于与上述控制信号GCK1<sub>b</sub>同样的原因,也可以将控制信号GCK2<sub>b</sub>供应到这些TFT的源极端子。另外,说明了对栅极驱动器群11B的栅极驱动器11的TFT-A、TFT-D和TFT-C的源极端子供应控制信号GCK1<sub>a</sub>的例子。不过,基于与上述控制信号GCK1<sub>a</sub>同样的原因,也可以将控制信号GCK2<sub>a</sub>供应到这些TFT的源极端子。

[0323] 即,只要栅极驱动器11的TFT-A、TFT-D和TFT-C的源极端子连接有在该栅极驱动器11的动作期间中被供应成为低电位的电位的控制信号的配线即可。通过这样构成,能够利用动作中的栅极驱动器11在规定的定时使栅极线13G成为非选择的状态。并且,能够削减端子部12g的配线,能够实现配置端子部12g的边框区域的窄边框化。

[0324] 此外,在本变形例中,说明了对栅极驱动器11的TFT-A、TFT-D和TFT-C的所有源极端子在该栅极驱动器11的动作期间中供应成为低电位的电位的控制信号的例子,但不限于该构成。即,只要对这些TFT中的至少1个TFT的源极端子在该栅极驱动器11的动作期间中供应成为低电位的电位的控制信号即可。

[0325] (6)在上述第2实施方式中,也可以与上述变形例(5)同样,将栅极驱动器11的TFT-A的源极端子、TFT-D的漏极端子和TFT-C的漏极端子与在该栅极驱动器11的动作期间中被供应成为低电位的电位的控制信号的配线连接。

[0326] 具体地说,如图41A和图41B所示,例如也可以构成为:对栅极驱动器群11A的栅极驱动器11的TFT-A、TFT-D和TFT-C的源极端子供应控制信号GCK1\_b。如上述图16A所示,在栅极驱动器群11A的动作期间(第j帧)供应动作停止信号作为控制信号GCK1\_b~GCK4\_b。因而,能够对栅极驱动器群11A的栅极驱动器11的TFT-A、TFT-D和TFT-C的源极端子供应与电源电压信号VSS为相同电位的信号。

[0327] 另一方面,也可以构成为:对栅极驱动器群11B的栅极驱动器11的TFT-A、TFT-D和TFT-C的源极端子,与栅极驱动器群11A相反地供应控制信号GCK1\_a。如上述图16B所示,在栅极驱动器群11B的动作期间(第j+1帧)供应动作停止信号作为控制信号GCK1\_a~GCK4\_a。因此,通过这样构成,能够在栅极驱动器群11B的动作期间内对这些TFT供应与电源电压信号VSS为相同电位的信号。

[0328] 此外,只要对栅极驱动器群11A的栅极驱动器11的TFT-A、TFT-D和TFT-C的源极端子供应控制信号GCK1\_b~GCK4\_b中的任意一个即可。另外,只要对栅极驱动器群11B的栅极驱动器11的TFT-A、TFT-D和TFT-C的源极端子供应控制信号GCK1\_a~GCK4\_a中的任意一个即可。

[0329] (7)在上述第3实施方式中,也可以与上述变形例(5)同样,将栅极驱动器11的TFT-A、TFT-D和TFT-C的源极端子与在该栅极驱动器11的动作期间中被供应成为低电位的电位的控制信号的配线连接。

[0330] 具体地说,栅极驱动器群11A的栅极驱动器11如图42所示,与被供应控制信号GCK1\_b或者GCK2\_b的配线121b或者122b连接,来代替与被供应电源电压信号VSS的配线124(参照图18)连接。

[0331] 另外,栅极驱动器群11B的栅极驱动器11如图42所示,与被供应控制信号GCK1\_c或者GCK2\_c的配线121c或者122c连接,来代替与被供应电源电压信号VSS的配线124(参照图18)连接。

[0332] 另外,栅极驱动器群11C的栅极驱动器11如图42所示,与被供应控制信号GCK1\_a或者GCK2\_a的配线121a或者122a连接,来代替与被供应电源电压信号VSS的配线124(参照图18)连接。

[0333] 如上述图19所示,在栅极驱动器群11A和栅极驱动器群11C的动作期间(第1动作期间),对配线121b和122b供应动作停止信号作为控制信号GCK1\_b和GCK2\_b。另外,在栅极驱

驱动器群11A和栅极驱动器群11B的动作期间(第2动作期间),对配线121c和122c供应动作停止信号作为控制信号GCK1\_c和GCK2\_c。另外,在栅极驱动器群11B和栅极驱动器群11C的动作期间(第3动作期间),对配线121a和122a供应动作停止信号作为控制信号GCK1\_a和GCK2\_a。

[0334] 因而,通过如图42所示的这样构成,能够在各栅极驱动器群的动作期间内对栅极驱动器群的栅极驱动器11的TFT-A、TFT-D和TFT-C的源极端子供应与电源电压信号VSS为相同电位的信号。

[0335] (8)在上述第5实施方式中,也可以与上述变形例(5)同样,将栅极驱动器110A、110B的各栅极驱动器110的TFT-A、TFT-D和TFT-C的源极端子与在该栅极驱动器110的动作期间中被供应成为低电位的电位的控制信号的配线连接。

[0336] 具体地说,如图43A所示,例如也可以将供应控制信号GCK1(1)\_b的配线223b连接到栅极驱动器群110A的栅极驱动器110的TFT-A、TFT-D和TFT-C的源极端子。另外,如图43B所示,例如也可以将供应控制信号GCK1(1)\_a的配线223a连接到栅极驱动器群110B的栅极驱动器110的TFT-A、TFT-D和TFT-C的源极端子。

[0337] 如上述图25A、图25B所示,在栅极驱动器群110A的动作期间(j帧和j+1帧)中,控制信号GCK1(1)\_b成为低电位的电位。因而,在栅极驱动器群110A的动作期间内,能够对栅极驱动器群110A的栅极驱动器110的TFT-A、TFT-D和TFT-C的源极端子供应与电源电压信号VSS为相同电位的信号。

[0338] 此外,如上述图25A、图25B所示,与控制信号GCK1(1)\_b同样,控制信号GCK1(2)\_b、GCK2(1)\_b、GCK2(2)\_b也在栅极驱动器群110A的动作期间内成为低电位的电位。从而,只要对栅极驱动器群110A的栅极驱动器110的TFT-A、TFT-D和TFT-C的源极端子供应控制信号GCK1(1)\_b、GCK1(2)\_b、GCK2(1)\_b、GCK2(2)\_b中的任意一个即可。

[0339] 另外,如上述图25C、图25D所示,在栅极驱动器群110B的动作期间(j+2帧和j+3帧)中,控制信号GCK1(1)\_a、GCK1(2)\_a、GCK2(1)\_a、GCK2(2)\_a成为低电位的电位。因而,在栅极驱动器群110B的动作期间内,能够对栅极驱动器群110B的栅极驱动器110的TFT-A、TFT-D和TFT-C的源极端子供应与电源电压信号VSS为相同电位的信号。

[0340] 此外,如上述图25C、图25D所示,与控制信号GCK1(1)\_a同样,控制信号GCK1(2)\_a、GCK2(1)\_a、GCK2(2)\_a也在栅极驱动器群110B的动作期间内成为低电位的电位。从而,只要对栅极驱动器群110B的栅极驱动器110的TFT-A、TFT-D和TFT-C的源极端子供应控制信号GCK1(1)\_a、GCK1(2)\_a、GCK2(1)\_a、GCK2(2)\_a中的任意一个即可。

[0341] (9)在上述第6实施方式中,也可以与变形例(5)同样,将栅极驱动器120的被供应电源电压信号VSS的TFT的端子与在该栅极驱动器120的动作期间中被供应成为低电位的电位的控制信号的配线连接。

[0342] 具体地说,如图44A~图44C所示,例如也可以构成为:对栅极驱动器群120A的栅极驱动器120的TFT-A、TFT-D和TFT-C的源极端子供应控制信号ACLR(2)。另外,也可以构成为:对TFT-F的漏极端子供应控制信号ACLR(3),对TFT-G的漏极端子供应控制信号ACLR(1)。

[0343] 如上述图30所示,在栅极驱动器群120A的动作期间(第j帧)中,控制信号ACLR(1)成为高电位的电位,控制信号ACLR(2)和ACLR(3)成为低电位的电位。另外,在栅极驱动器群120B的动作期间(第j+1帧)中,控制信号ACLR(2)成为高电位的电位,控制信号ACLR(1)和

ACLR (3) 成为低电位的电位。另外,在栅极驱动器群120C的动作期间(第j+2帧)中,控制信号ACLR (3) 成为高电位的电位,控制信号ACLR (1) 和ACLR (2) 成为低电位的电位。

[0344] 因而,在栅极驱动器群120A的动作期间(第j帧)中,能够对栅极驱动器群120A的栅极驱动器120的TFT-A、TFT-D和TFT-C的源极端子供应与电源电压信号VSS为相同电位的信号。

[0345] 另外,如上述图30所示,在栅极驱动器群120B的动作期间内,栅极驱动器群120A的栅极驱动器120的TFT-F通过控制信号ACLR (2) 成为导通。在栅极驱动器群120C的动作期间内,栅极驱动器群120A的栅极驱动器120的TFT-G通过控制信号ACLR (3) 成为导通。在这些动作期间中,控制信号ACLR (3) 或者控制信号ACLR (1) 成为低电位的电位。因此,在栅极驱动器群120B和栅极驱动器群120C的动作期间中,能够对栅极驱动器群120A的栅极驱动器120的TFT-F和TFT-G的源极端子供应与电源电压信号VSS为相同电位的信号。

[0346] 此外,如上述图30所示,在栅极驱动器群120A的动作期间中,控制信号ACLR (2) 也成为低电位的电位。因此,也可以设为对栅极驱动器群120A的栅极驱动器120的TFT-A、TFT-D和TFT-C的源极端子供应控制信号ACLR (3)。另外,如图30所示,在栅极驱动器群120B的动作期间即控制信号ACLR (2) 成为高电位的电位的期间,控制信号ACLR (1) 也成为低电位的电位。因此,也可以设为对栅极驱动器群120A的栅极驱动器120的TFT-F的漏极端子供应控制信号ACLR (1)。另外,如上述图30所示,在栅极驱动器群120C的动作期间即控制信号ACLR (3) 成为高电位的电位的期间,控制信号ACLR (2) 也成为低电位的电位。因此,也可以设为对栅极驱动器群120A的栅极驱动器120的TFT-G的源极端子供应控制信号ACLR (2)。

[0347] 另外,如上述图30所示,在栅极驱动器群120A的动作期间中,控制信号GCK1\_b、GCK2\_b、GCK1\_c、GCK2\_c均成为低电位的电位。从而,也可以设为对栅极驱动器群120A的栅极驱动器120的TFT-A、TFT-D、TFT-C、TFT-F和TFT-G的源极端子供应这些控制信号中的任意一个。

[0348] 此外,虽省略栅极驱动器群120B、120C的栅极驱动器120的图示,但只要与栅极驱动器群120A同样地如下构成即可:对栅极驱动器群120B、120C的栅极驱动器120的TFT-A、TFT-D、TFT-C、TFT-F和TFT-G的源极端子在该栅极驱动器120的动作期间中供应成为低电位的电位的控制信号。

[0349] 另外,在本变形例中,示出了对栅极驱动器120的TFT-A、TFT-D、TFT-C、TFT-F和TFT-G的所有源极端子在该栅极驱动器120的动作期间中供应成为低电位的电位的控制信号的例子,但只要对至少1个TFT的源极端子供应这种控制信号即可。

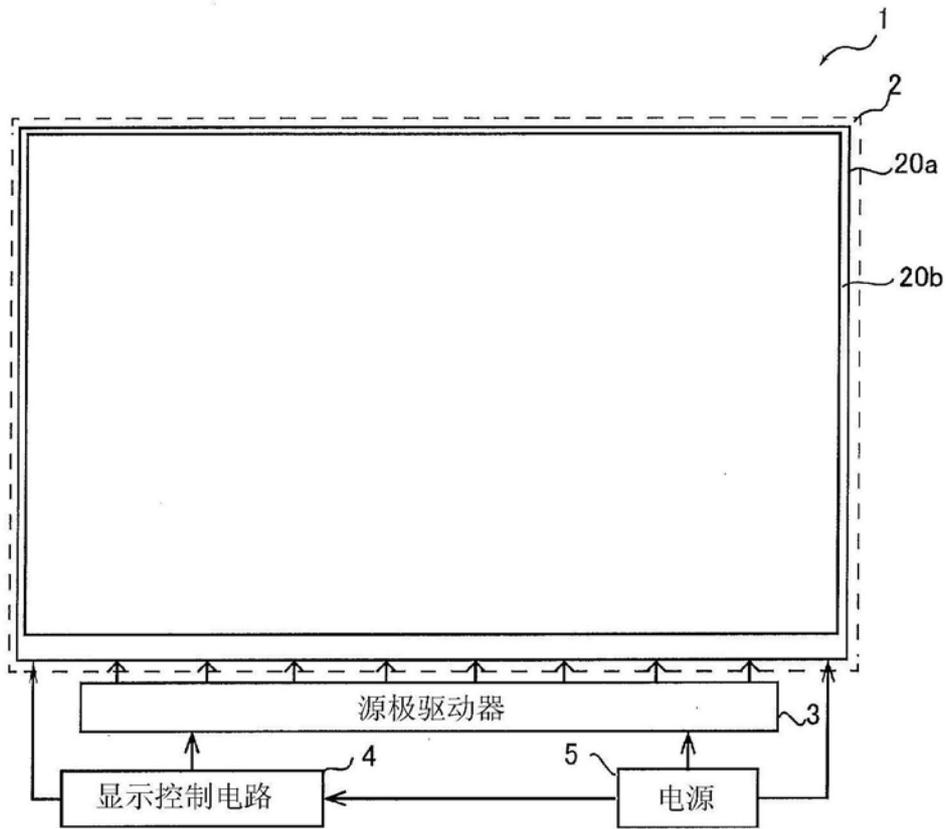


图1

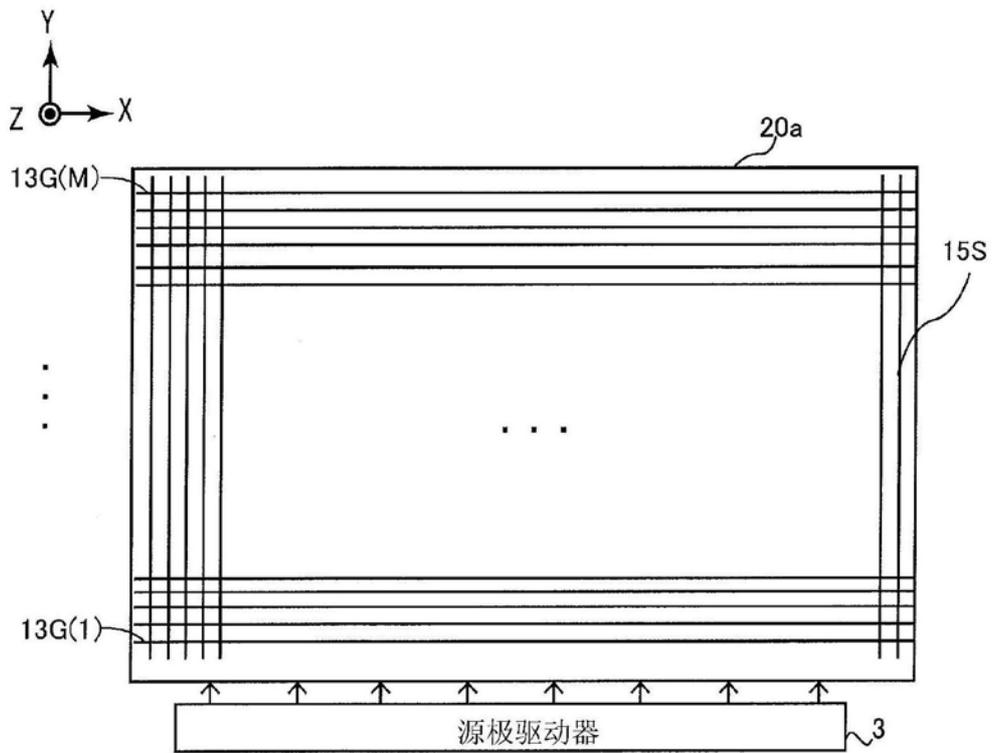


图2

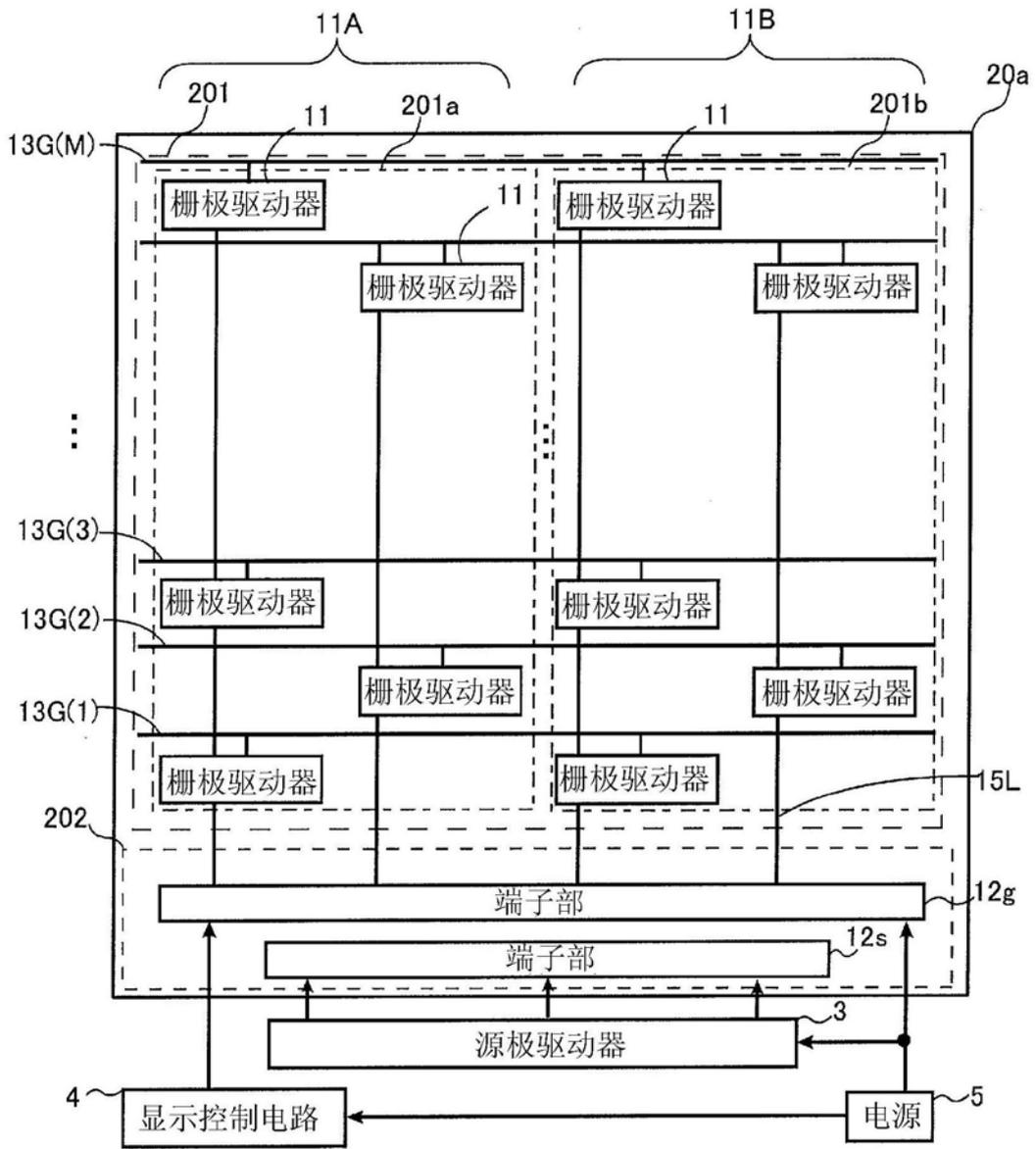


图3

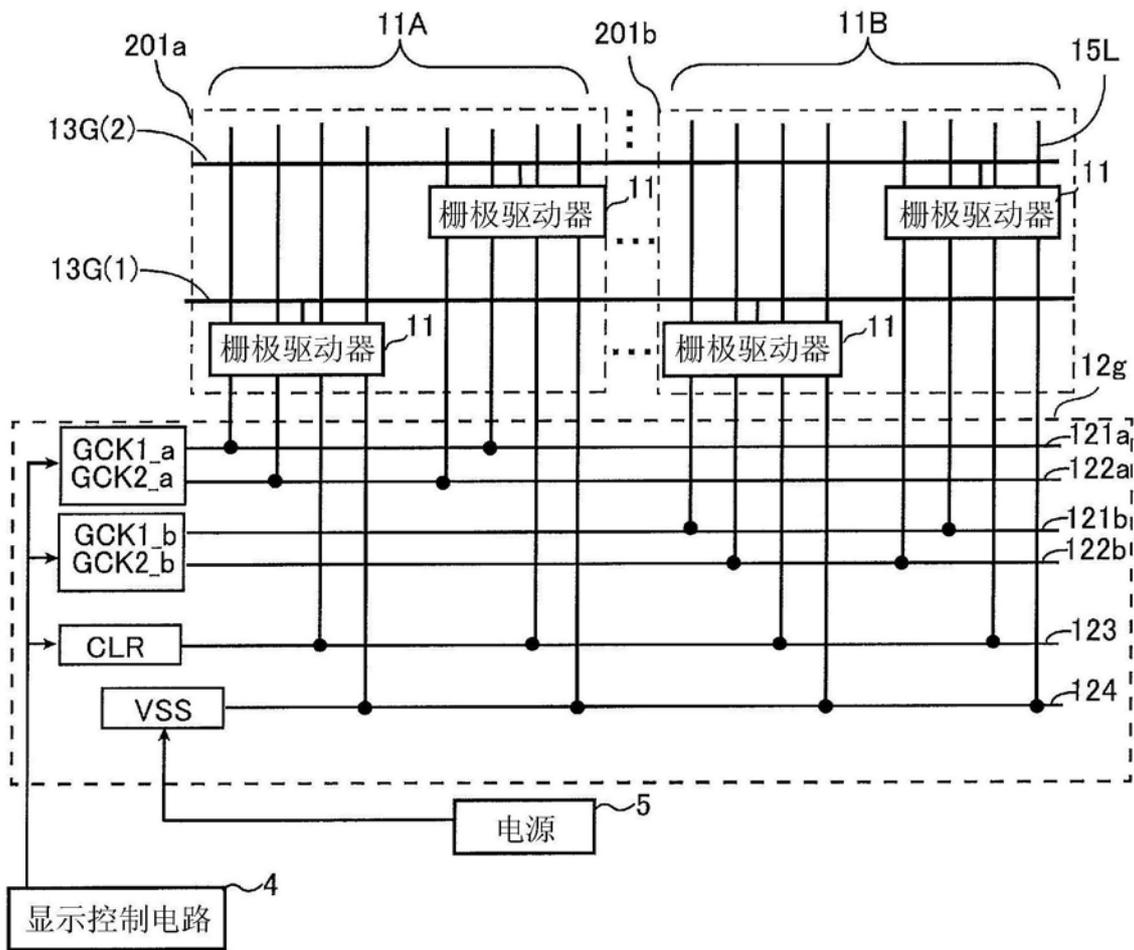


图4

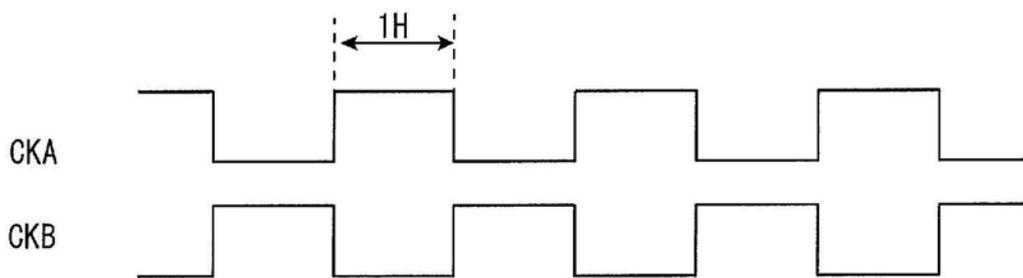


图5

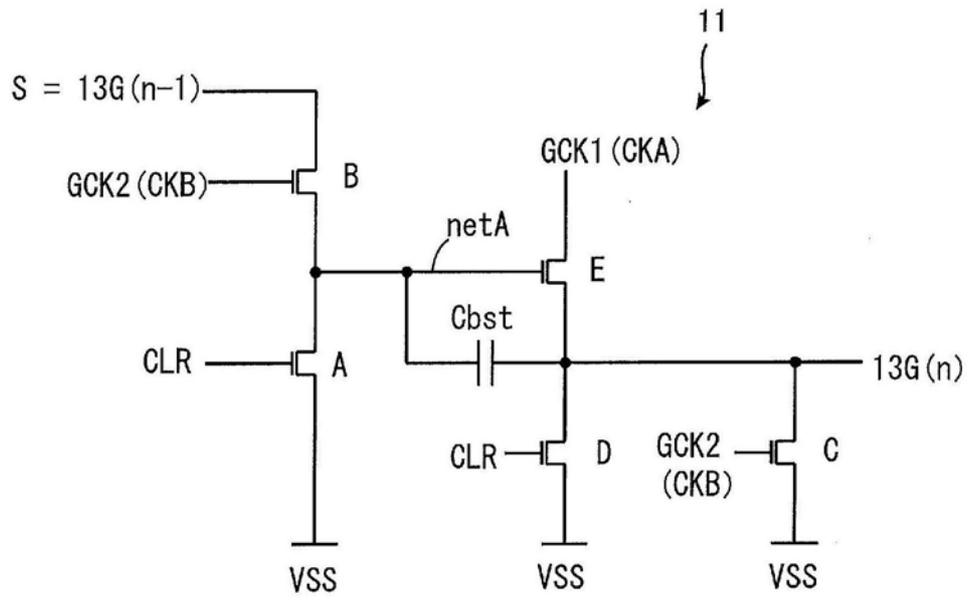


图6



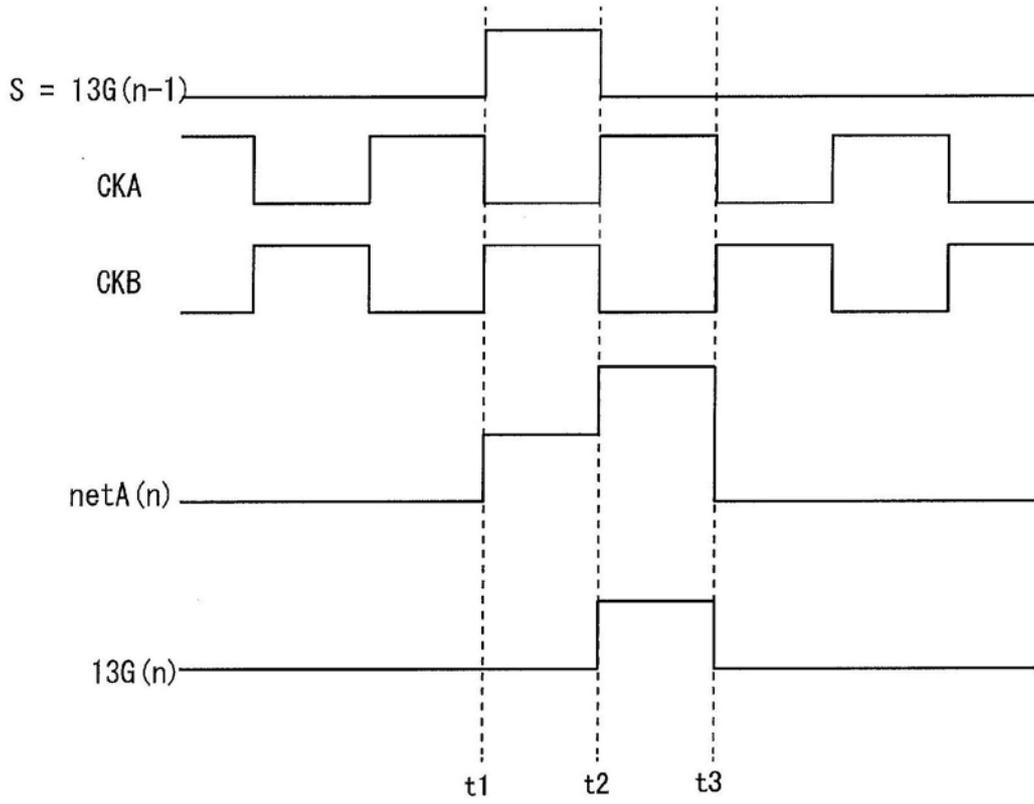


图8

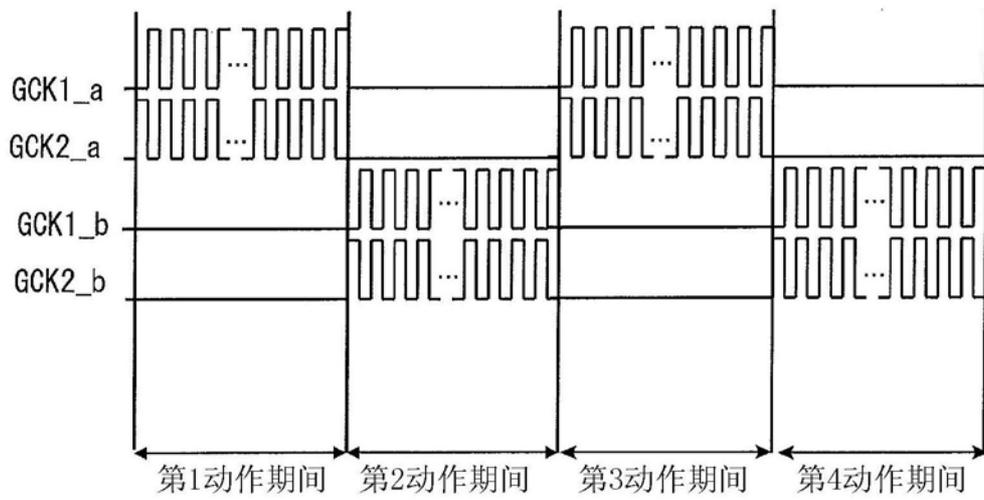


图9

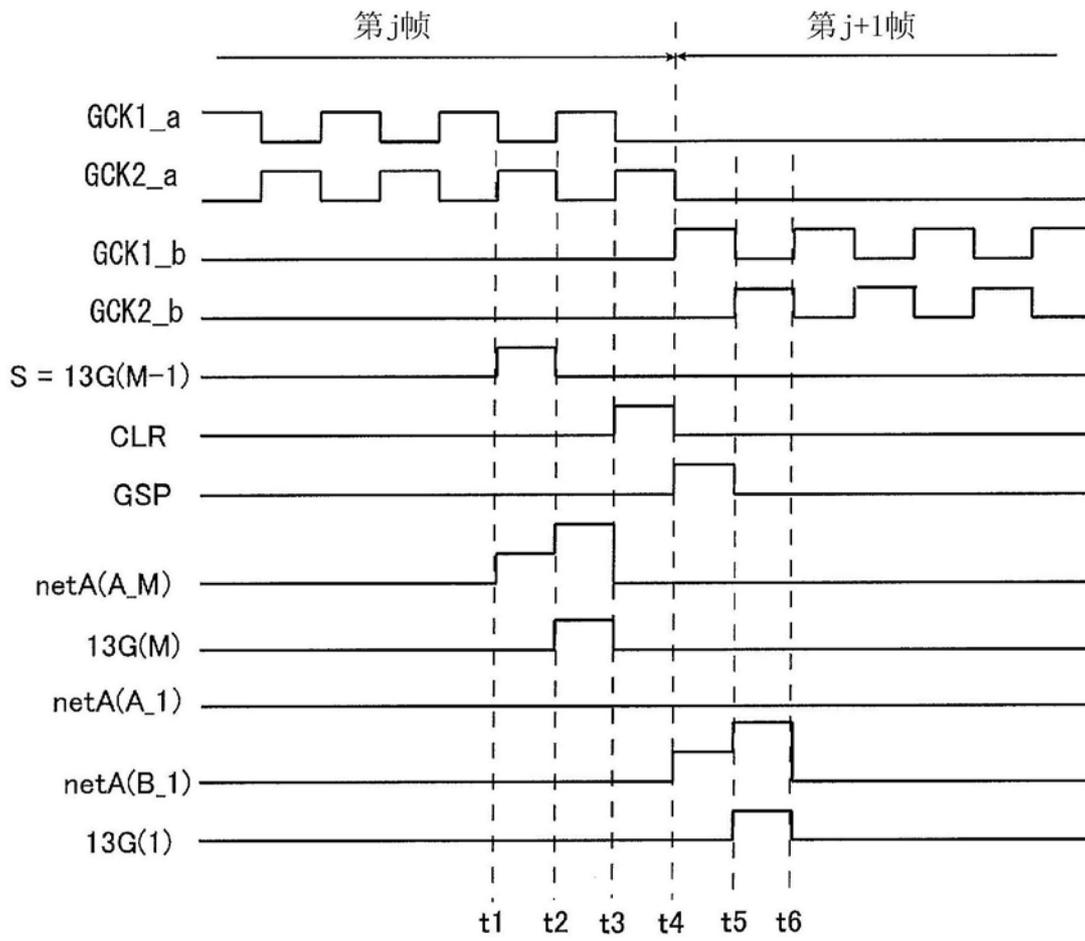


图10

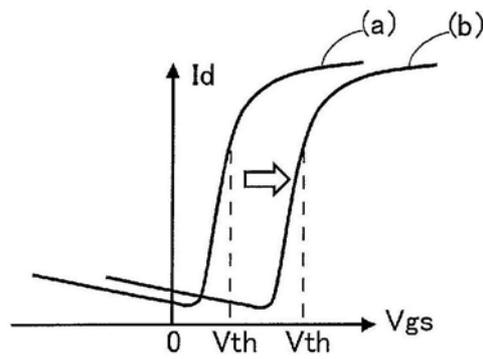


图11

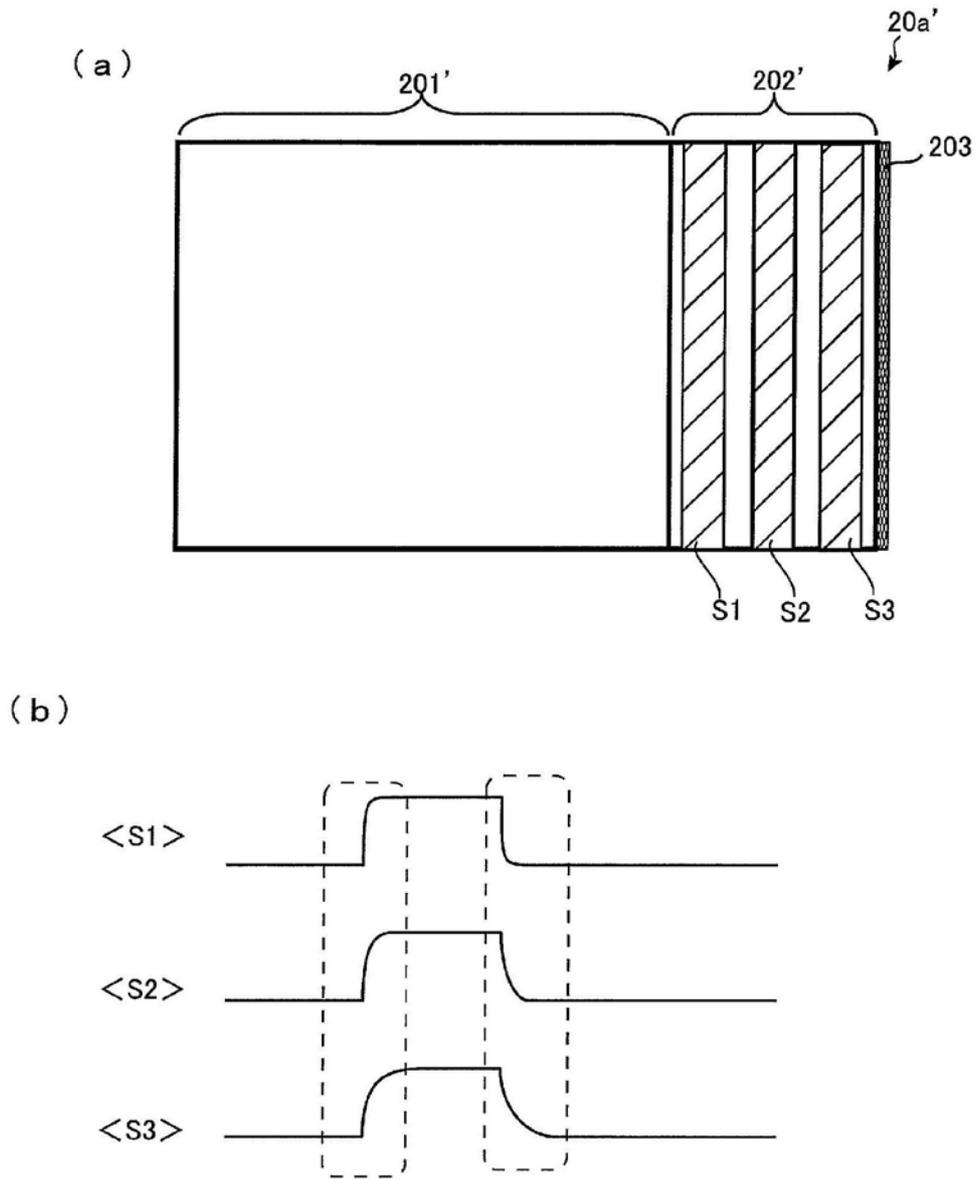


图12

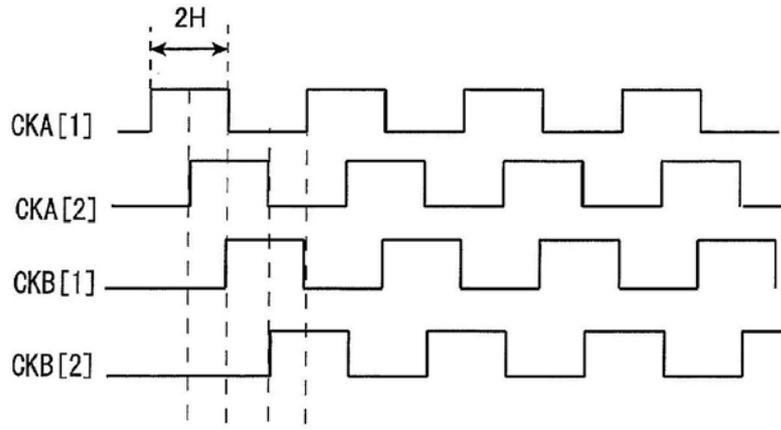


图13

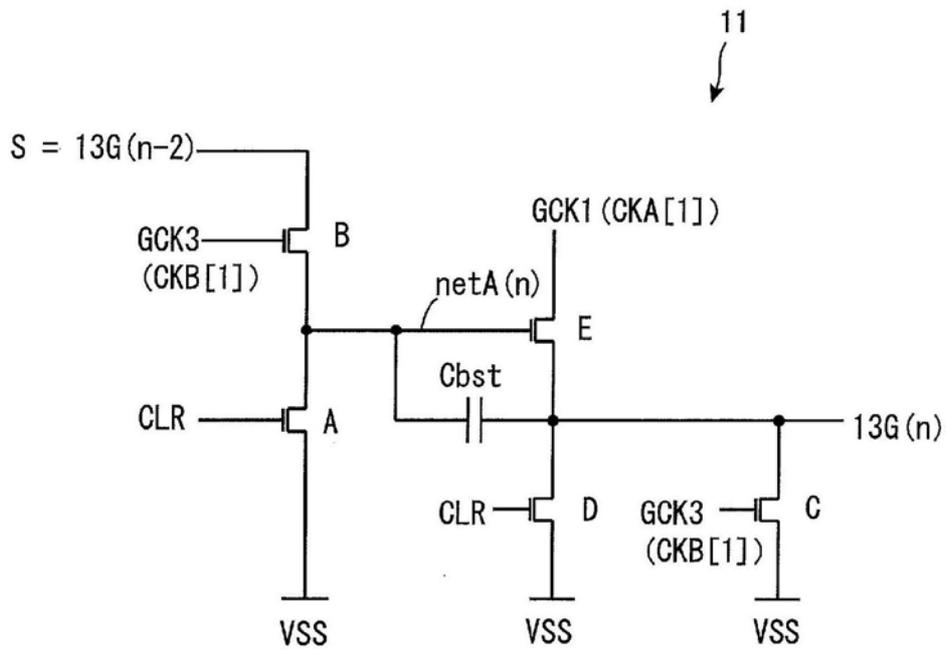


图14

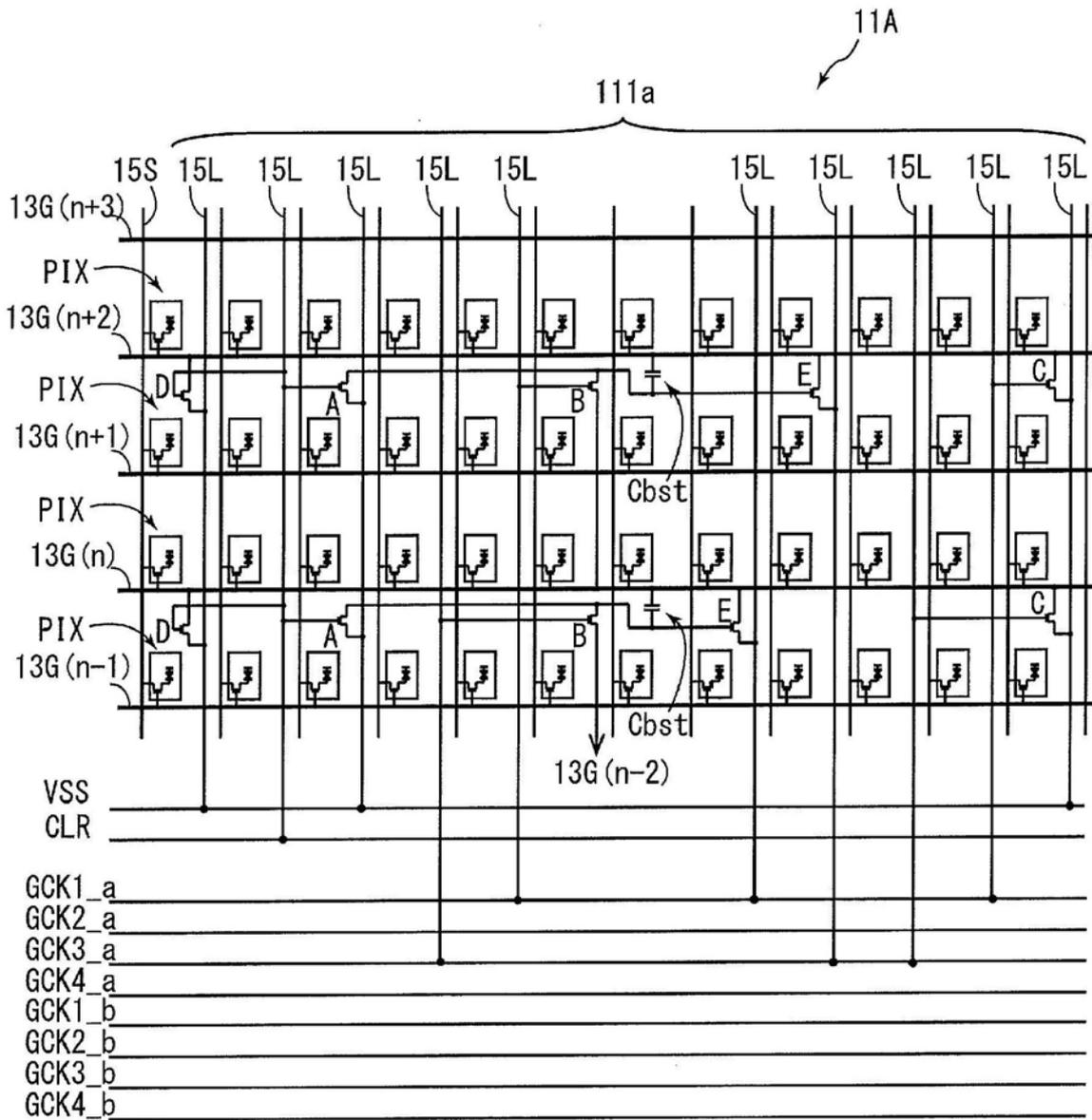


图15A

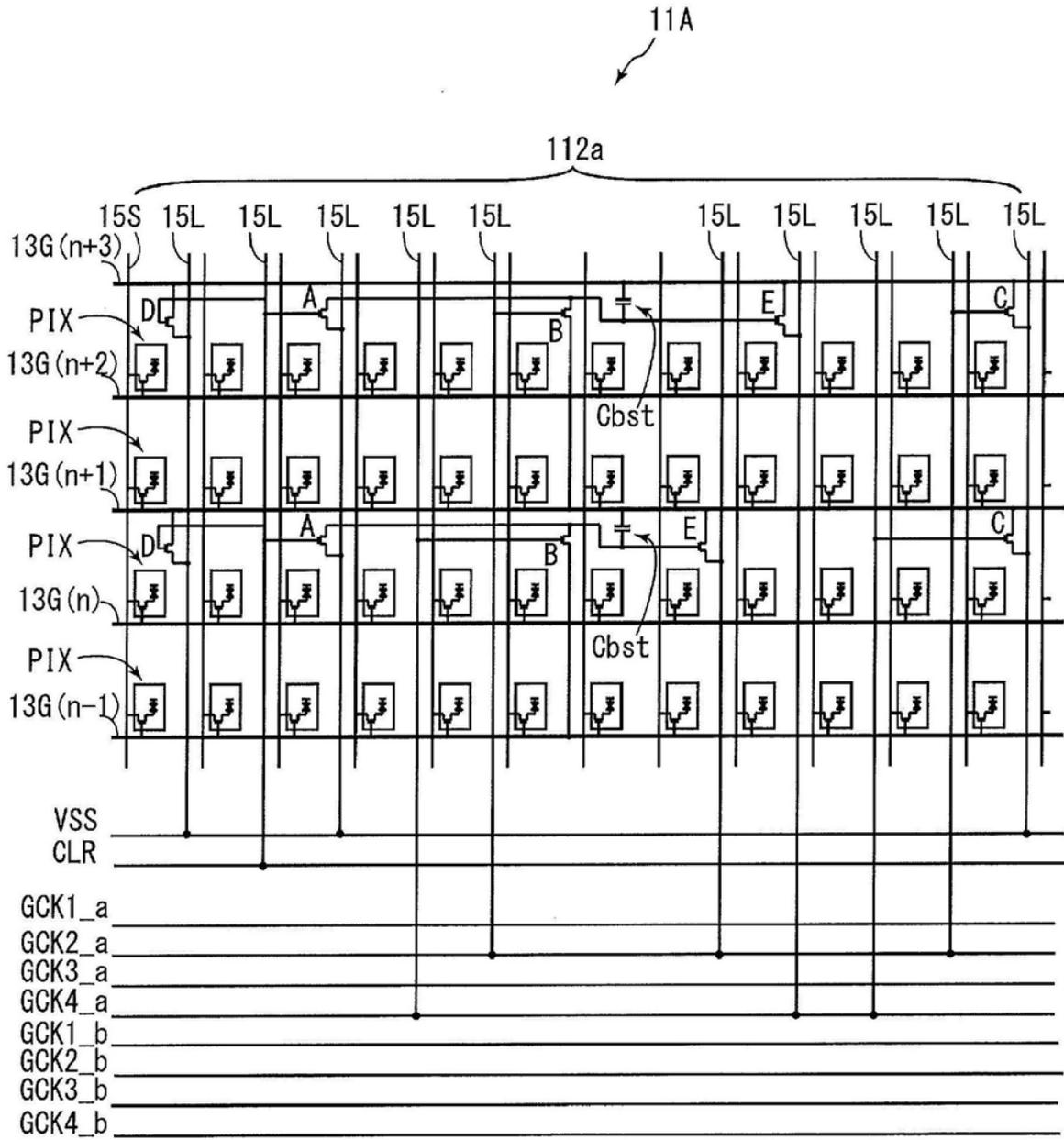


图15B

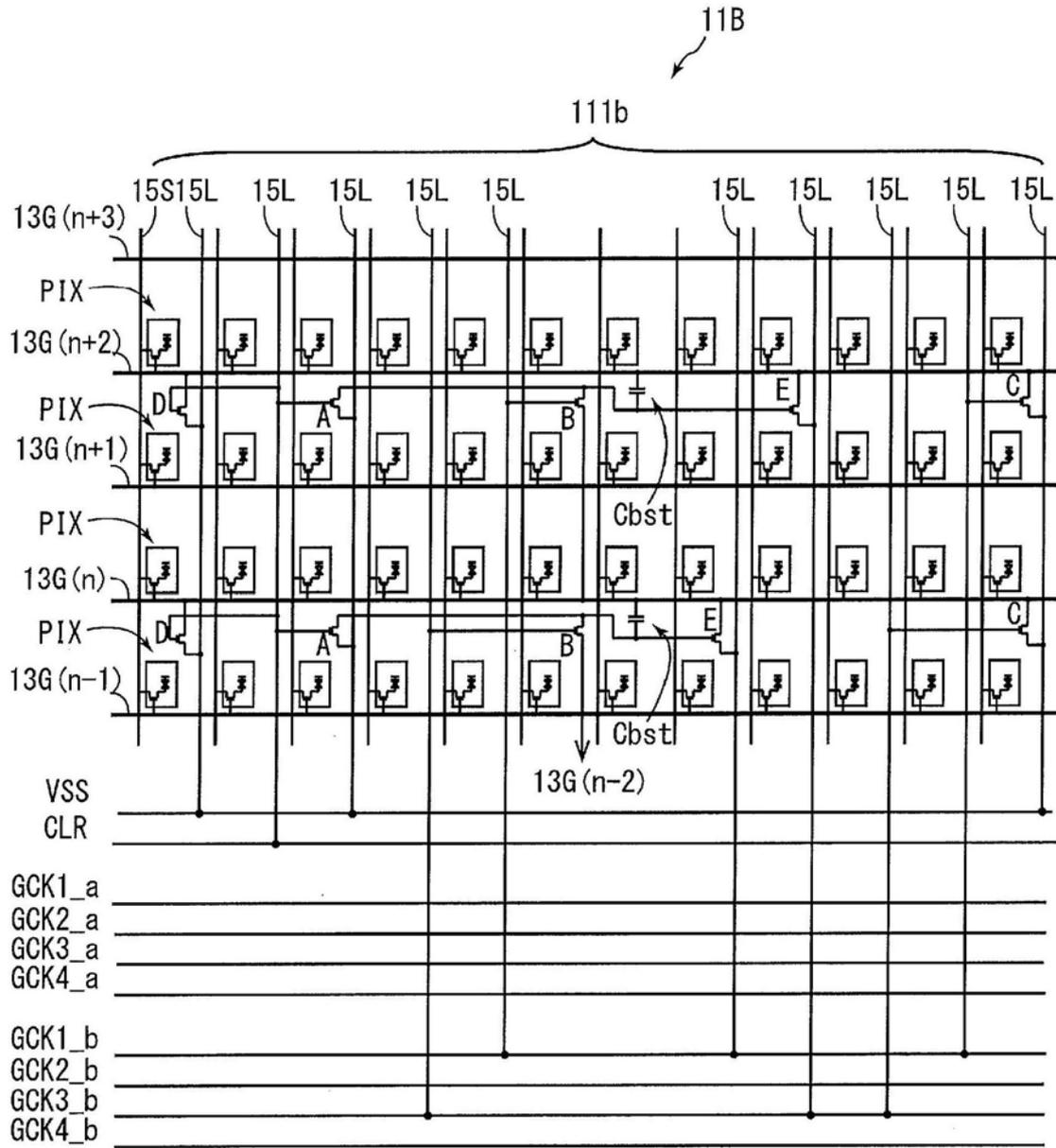


图15C



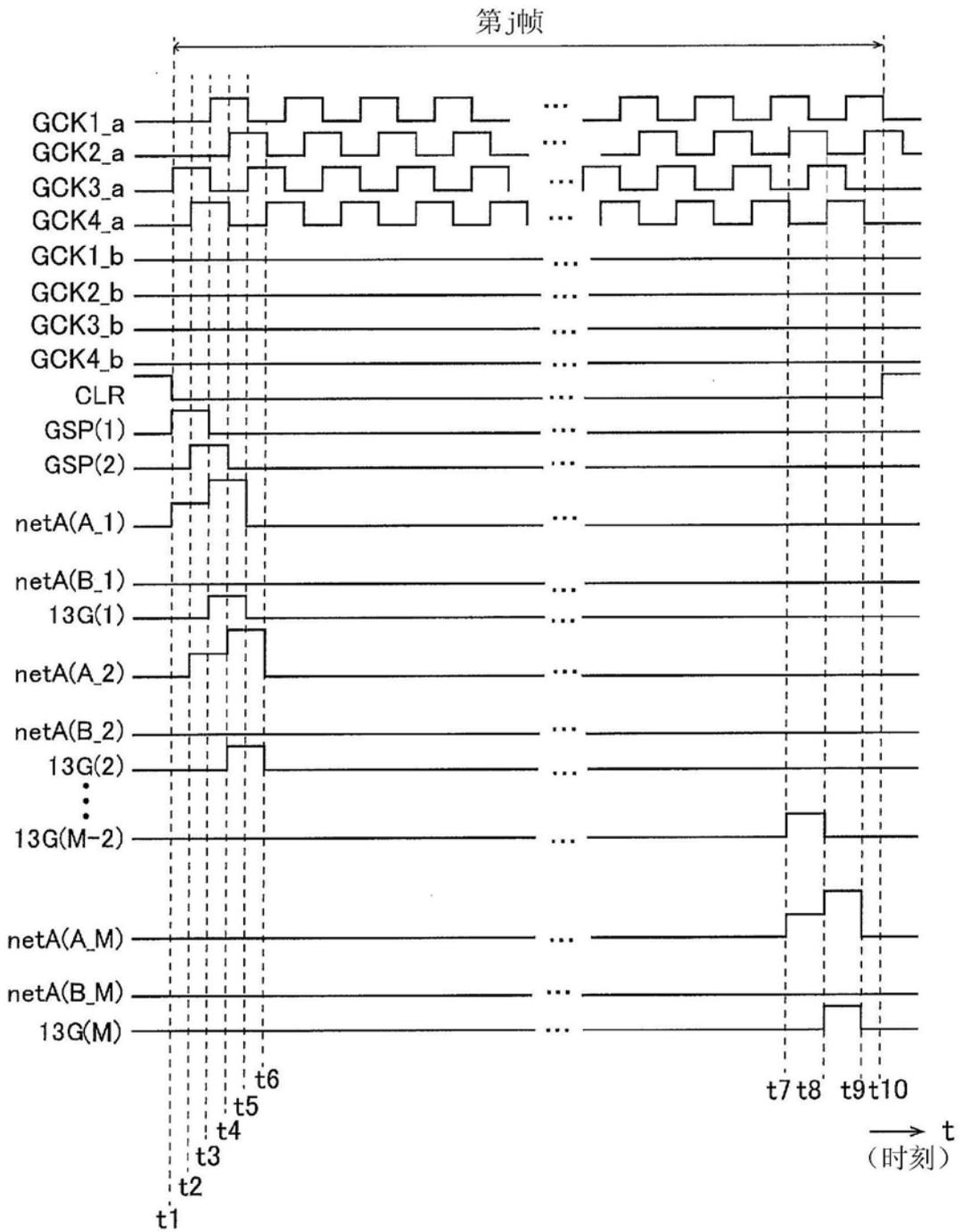


图16A

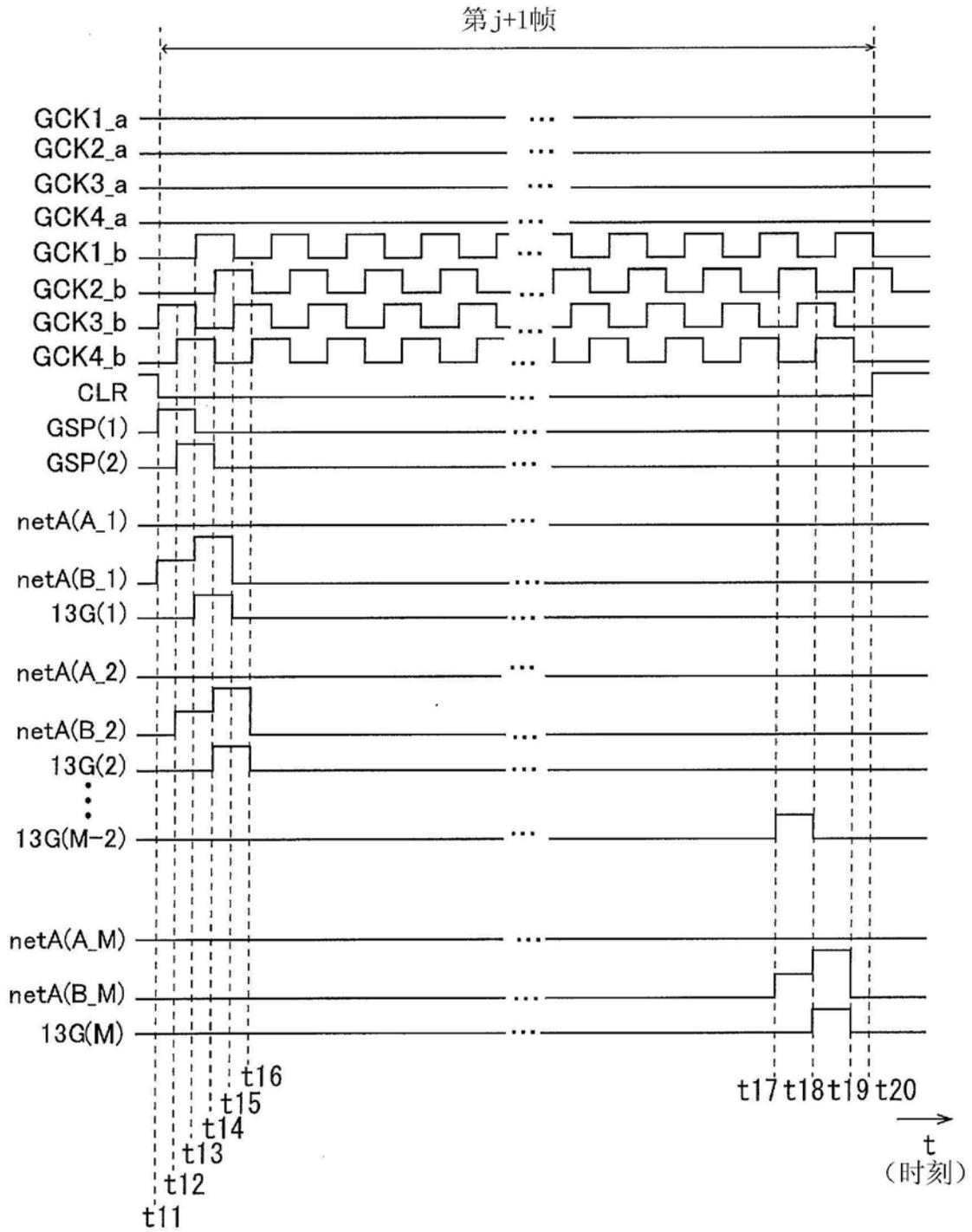


图16B

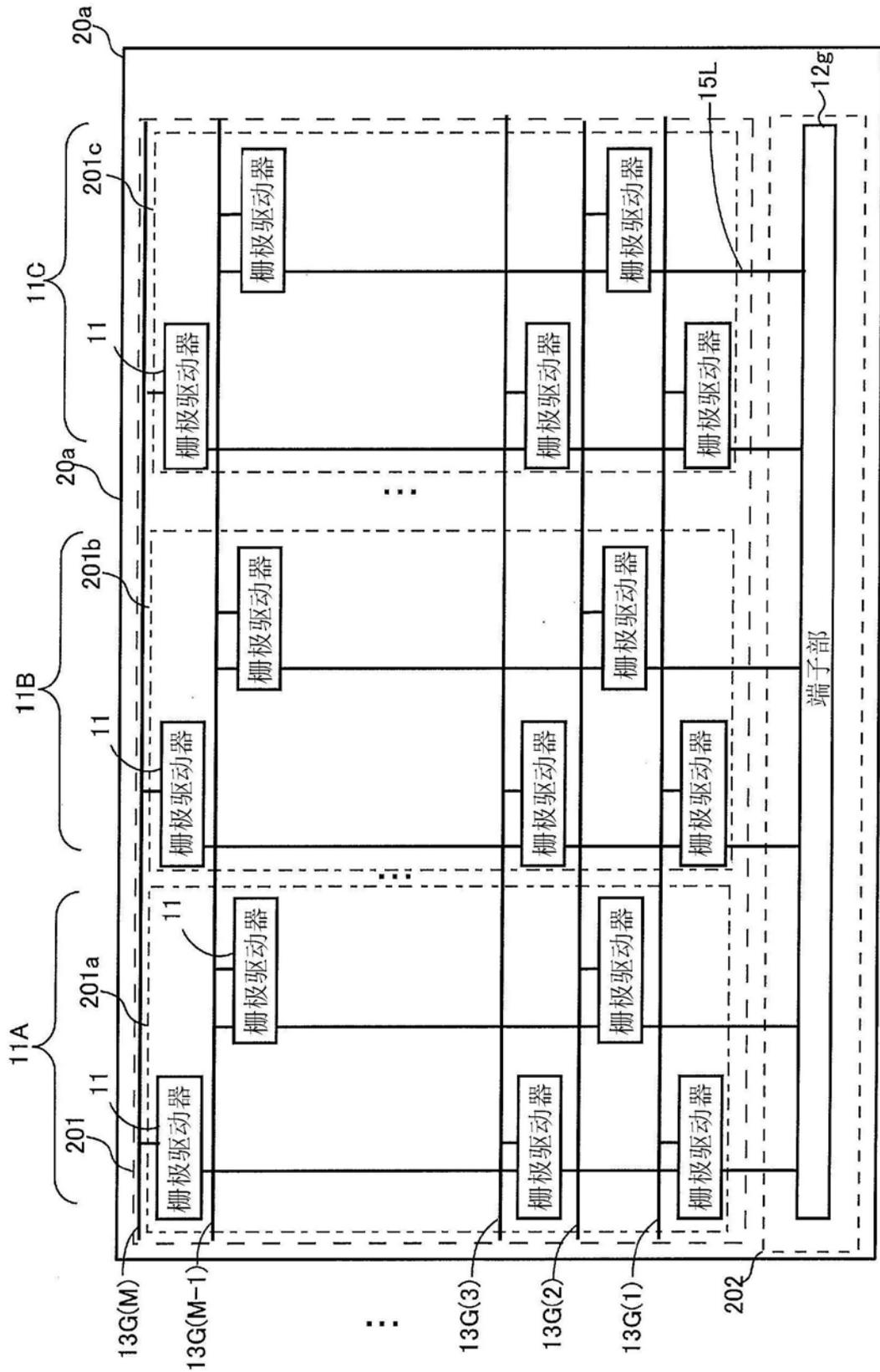


图17

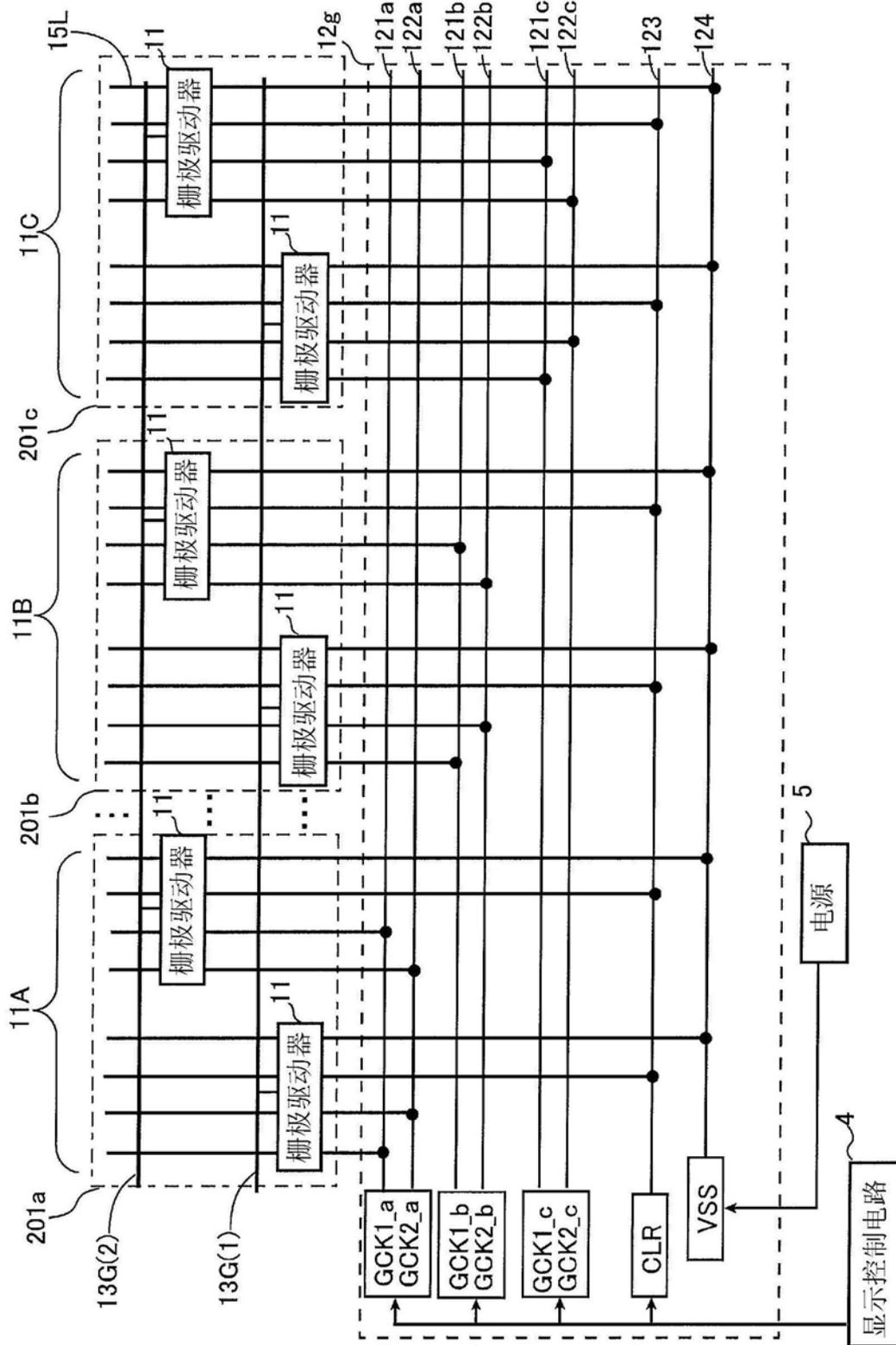


图18

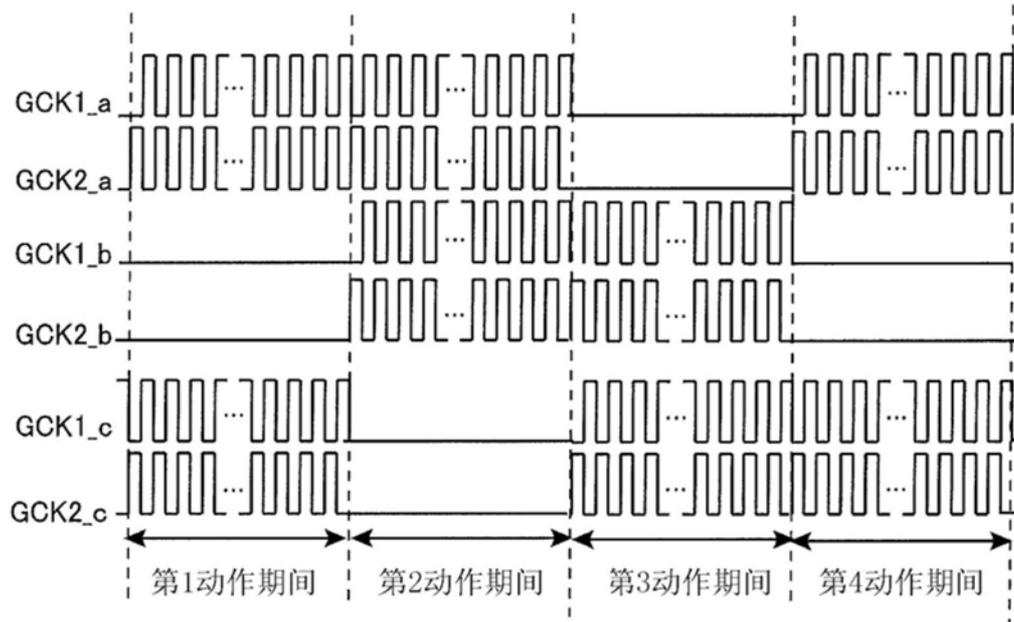


图19

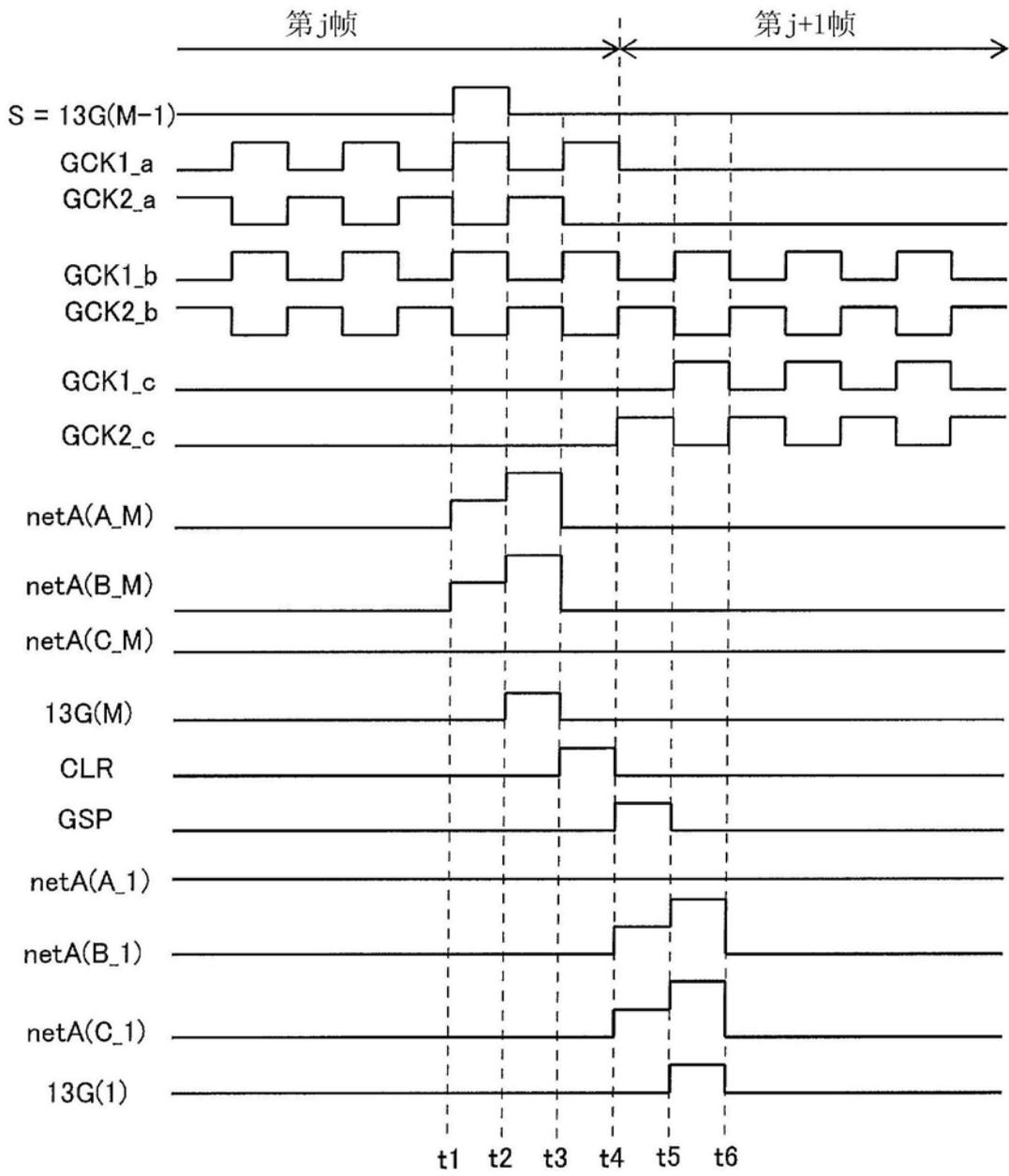


图20







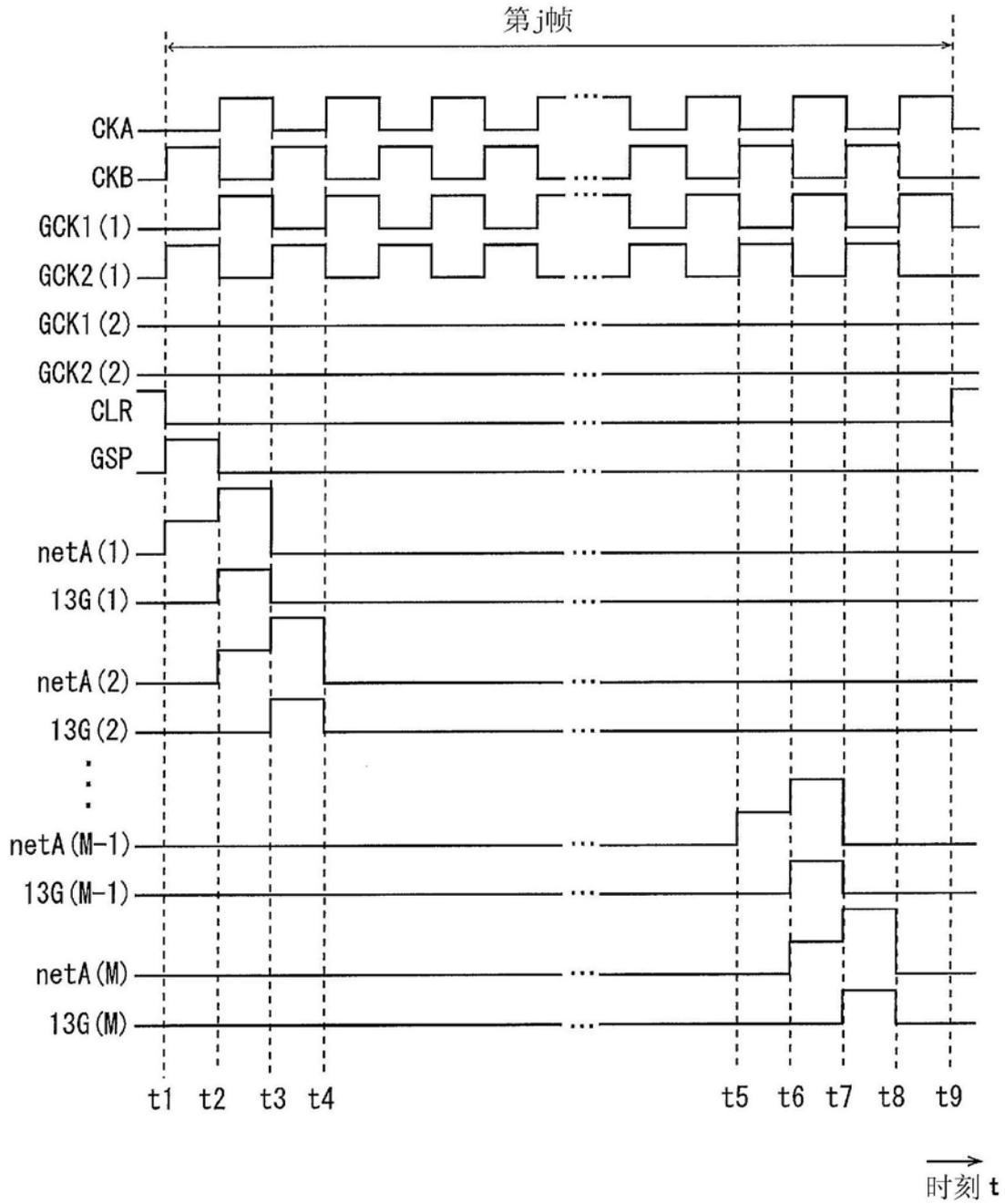


图23A

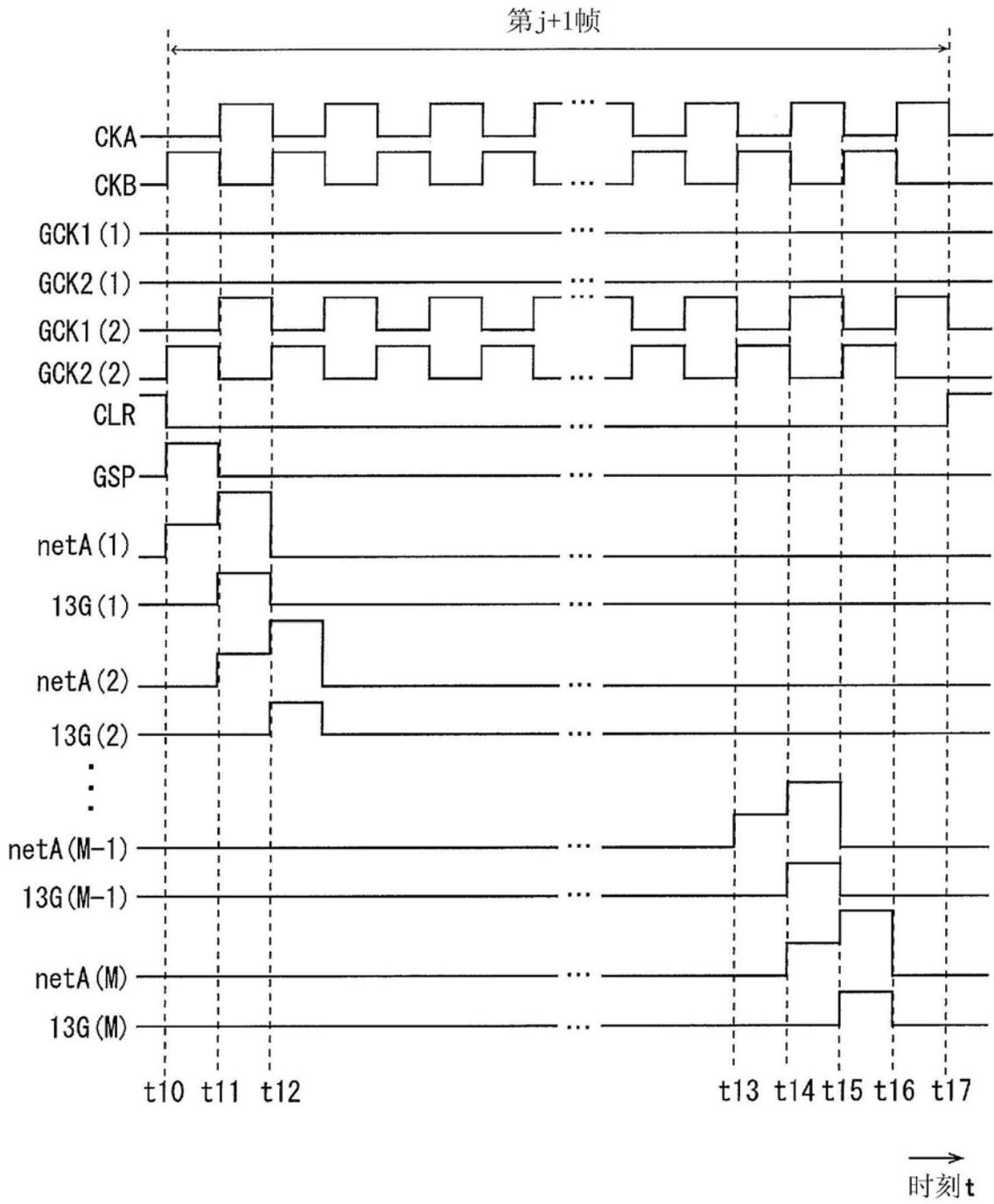


图23B





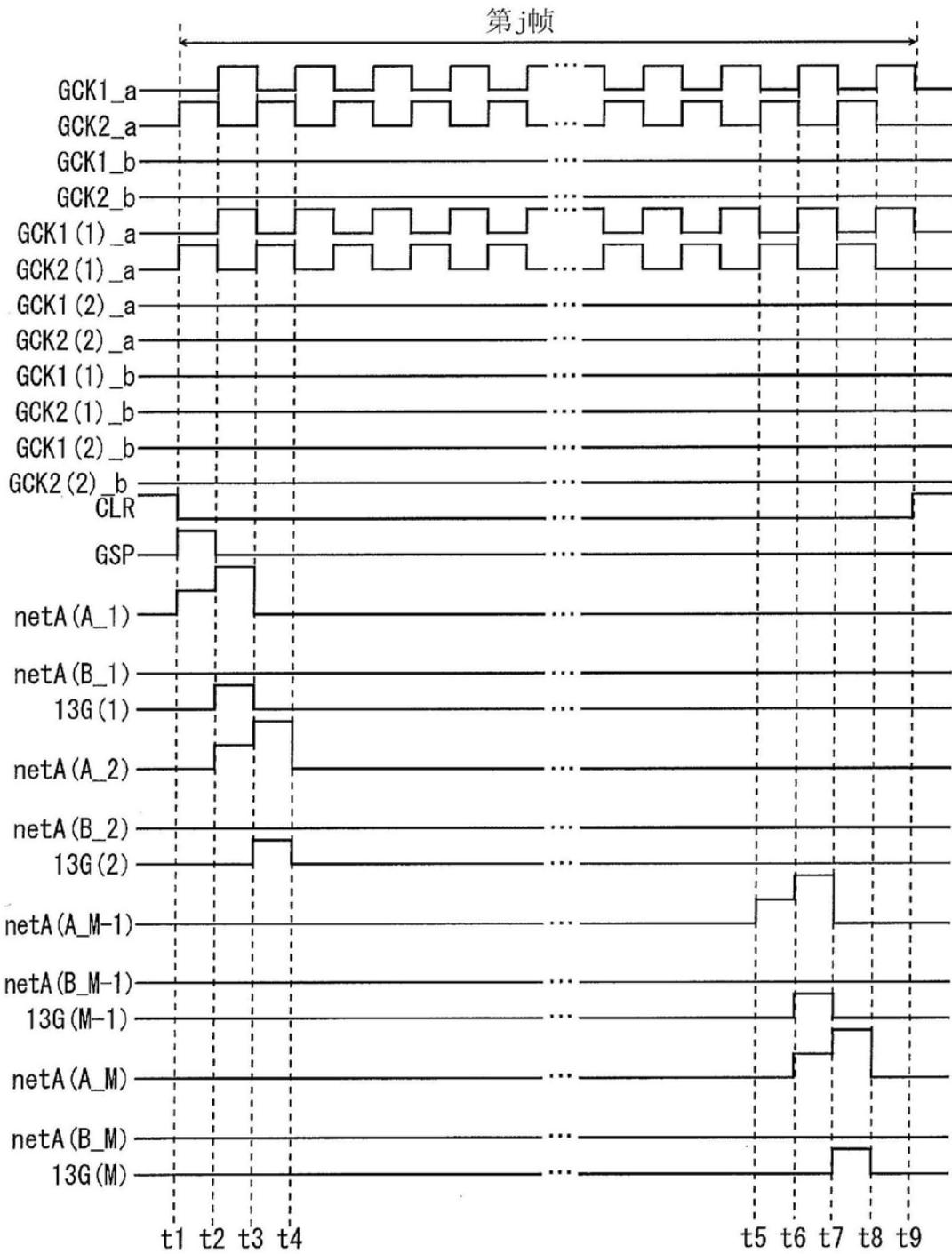


图25A

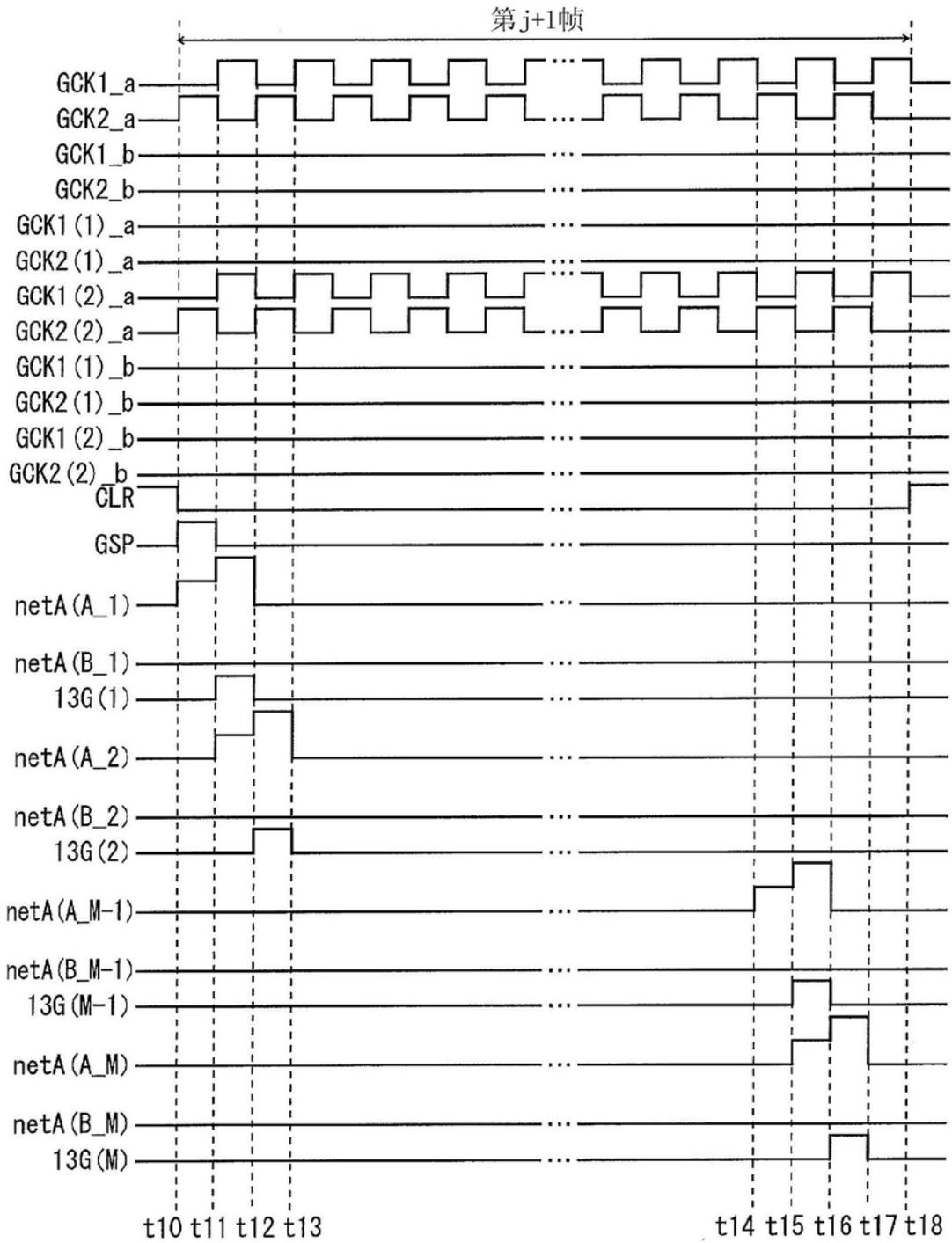


图25B

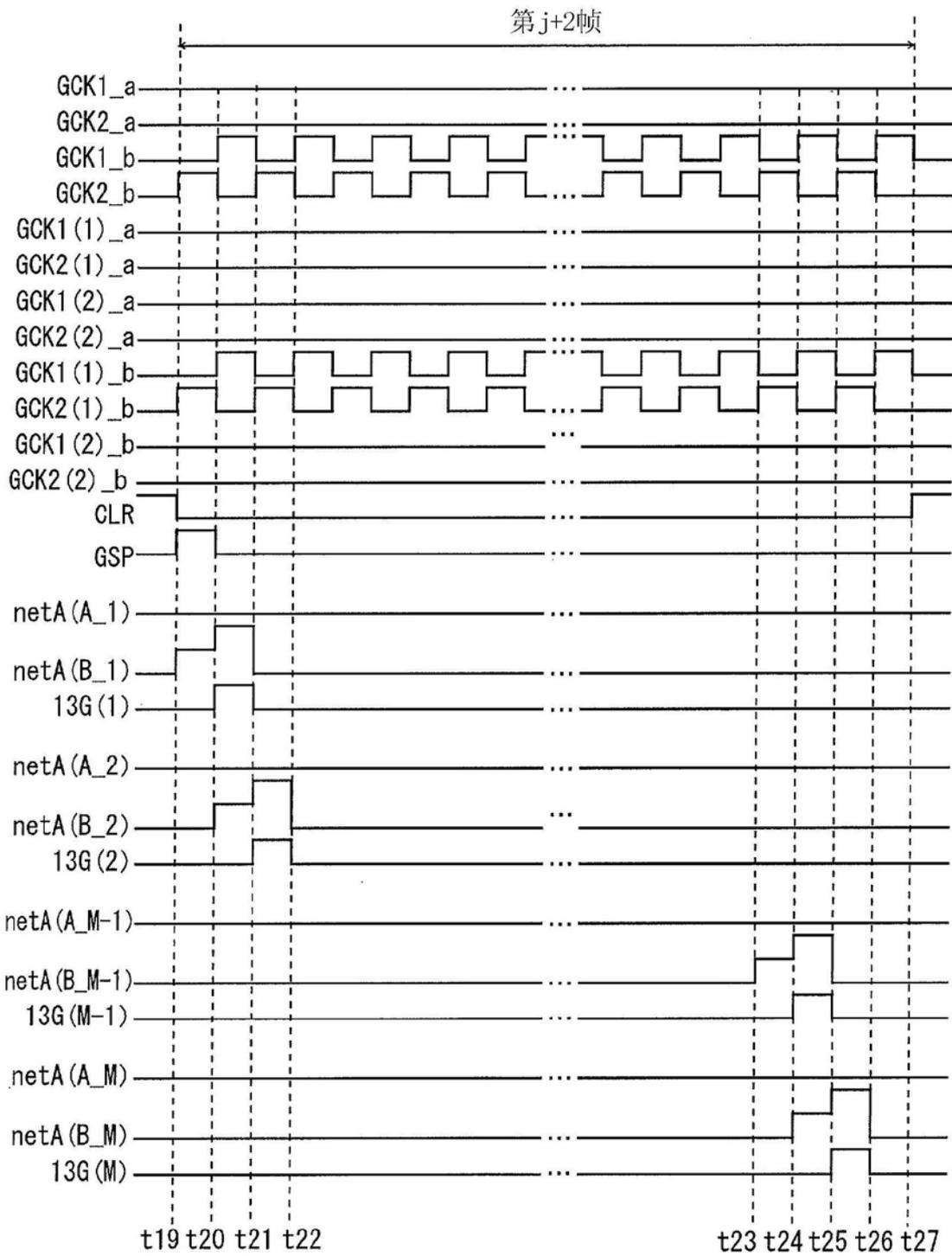


图25C

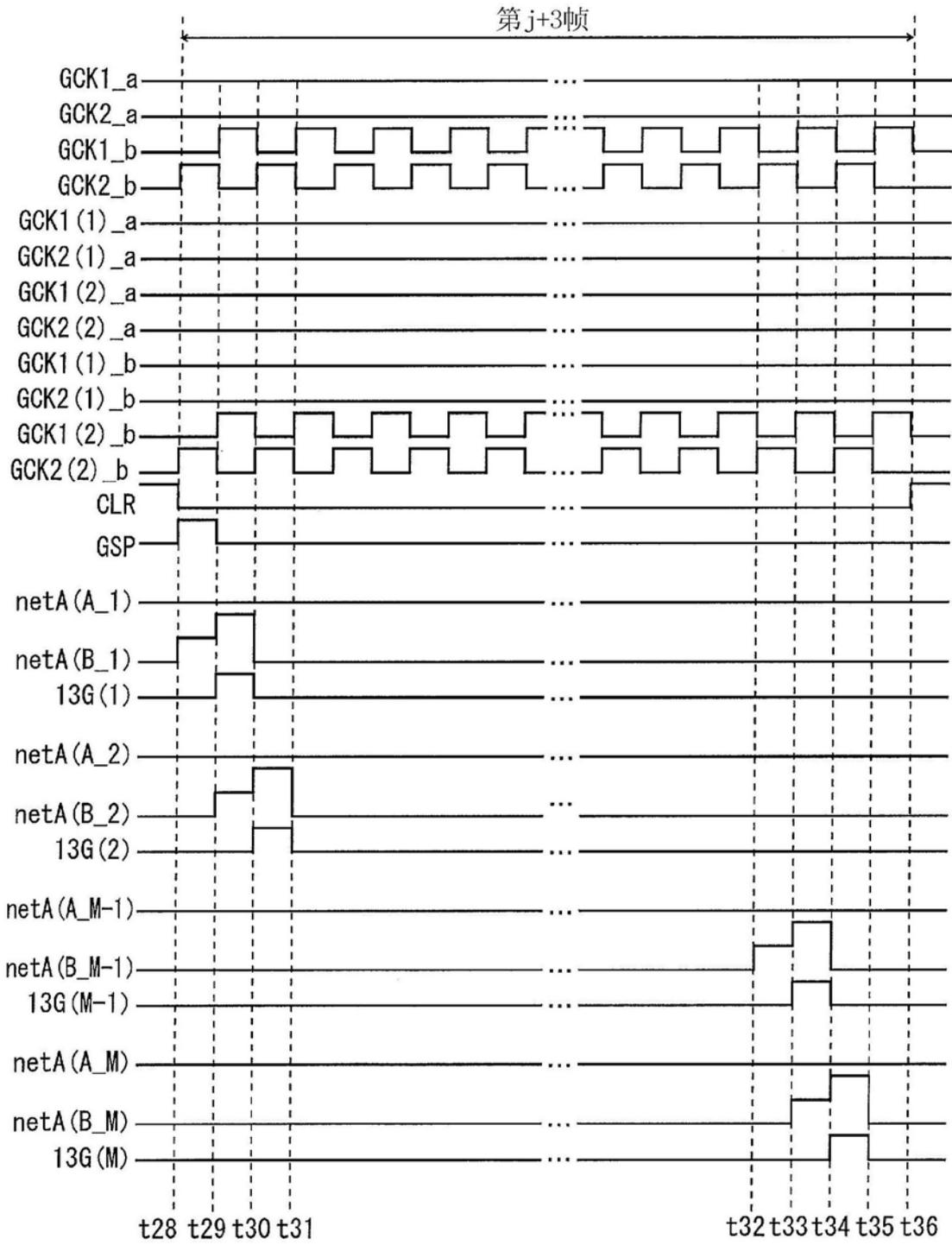


图25D

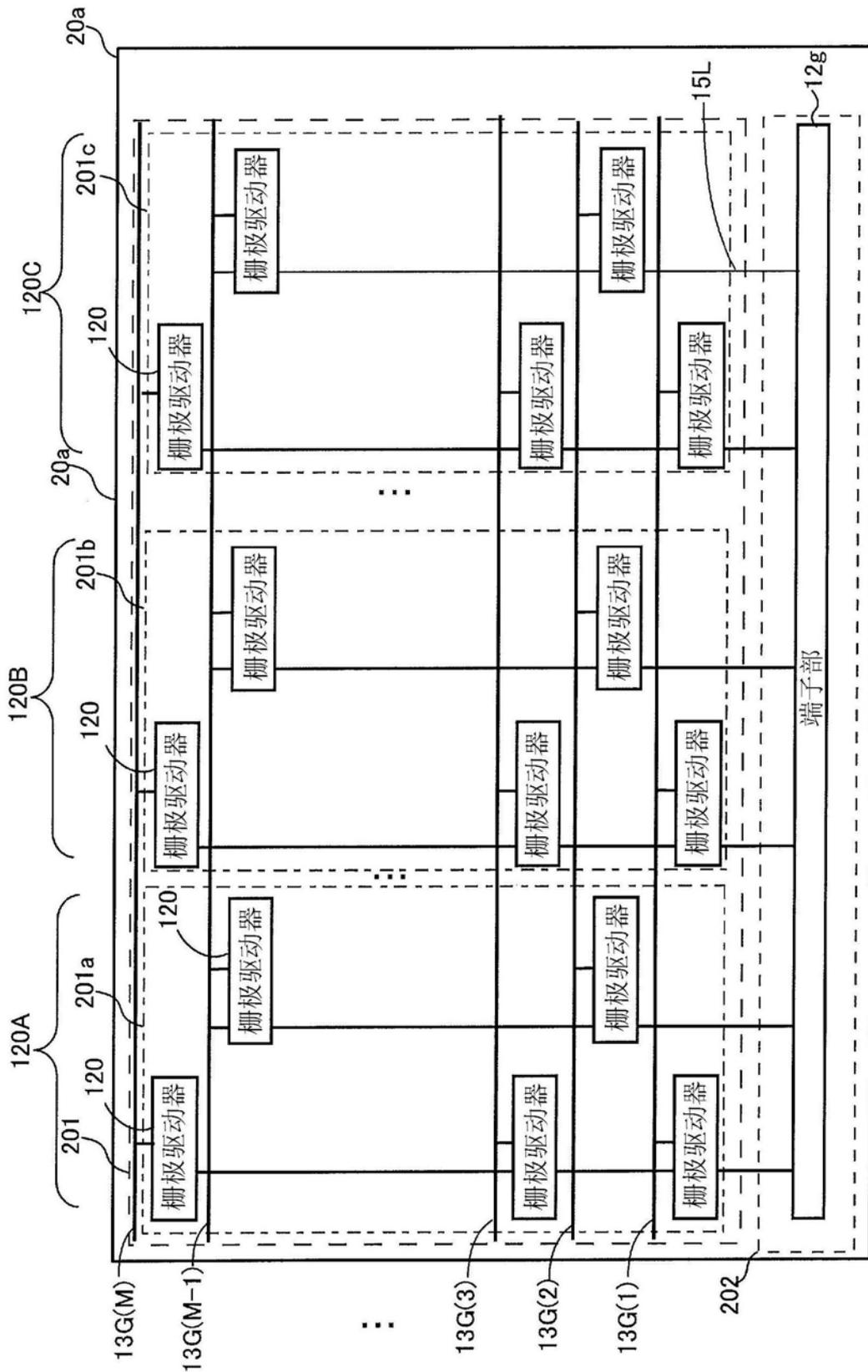


图26

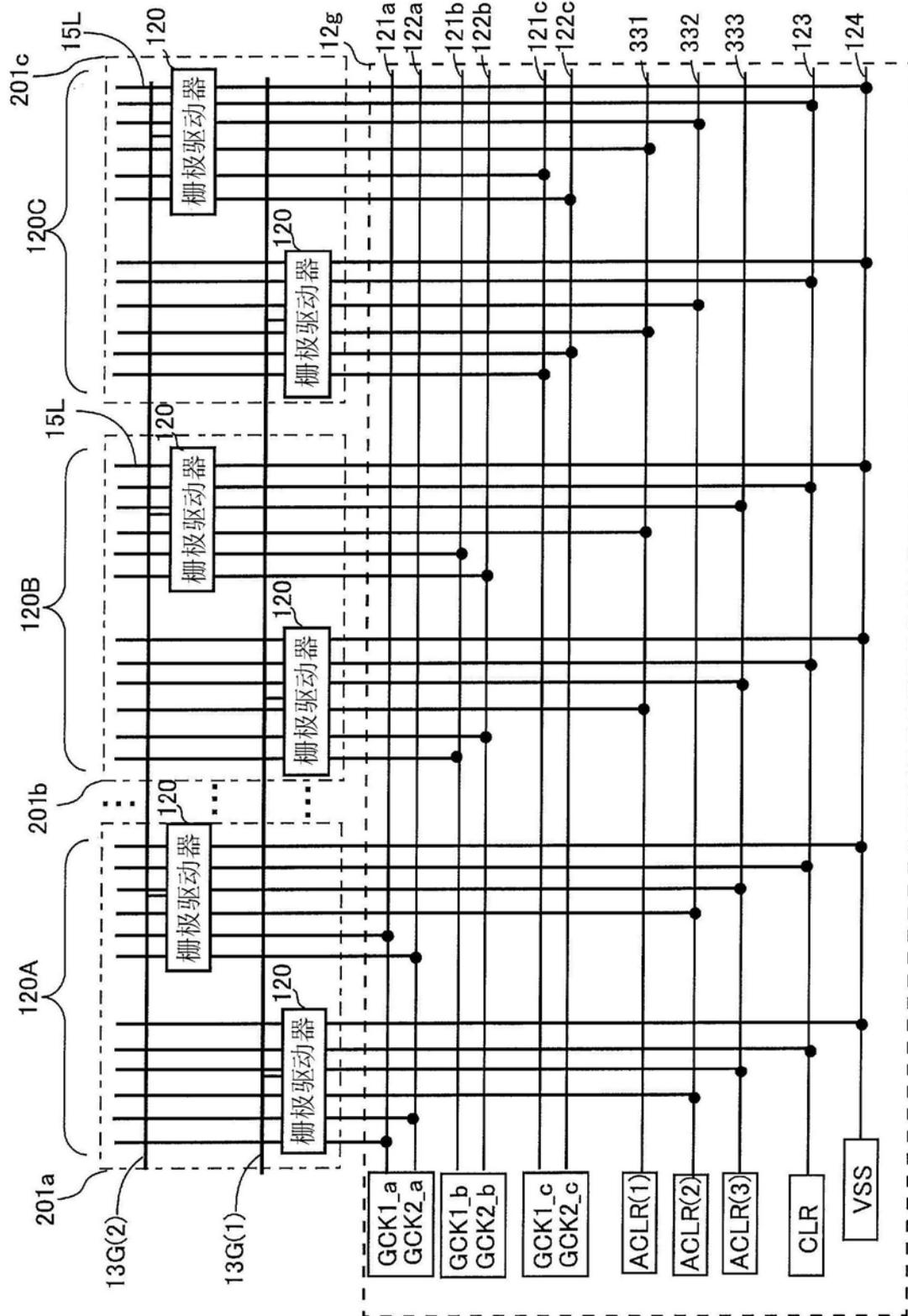


图27

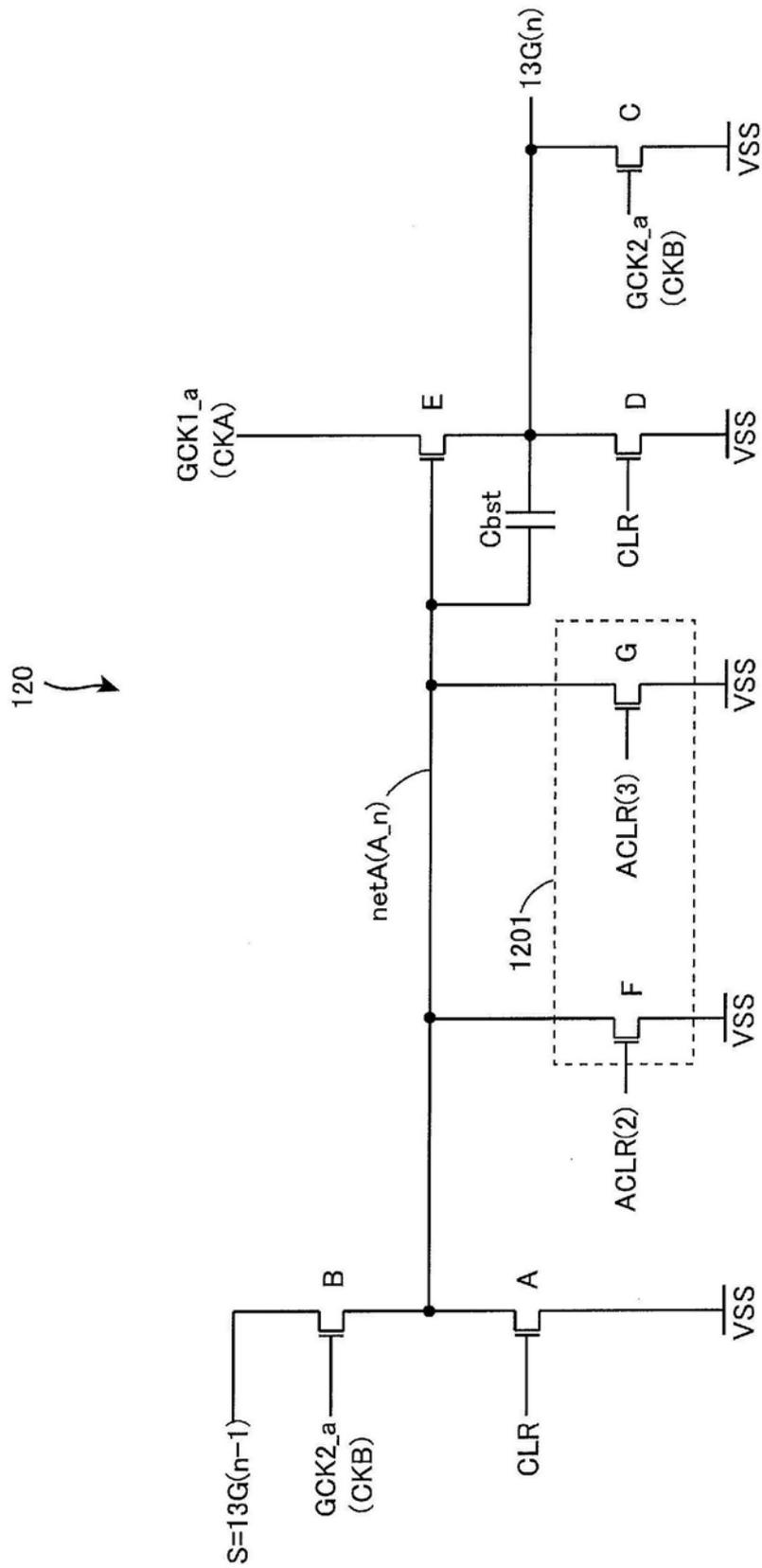


图28

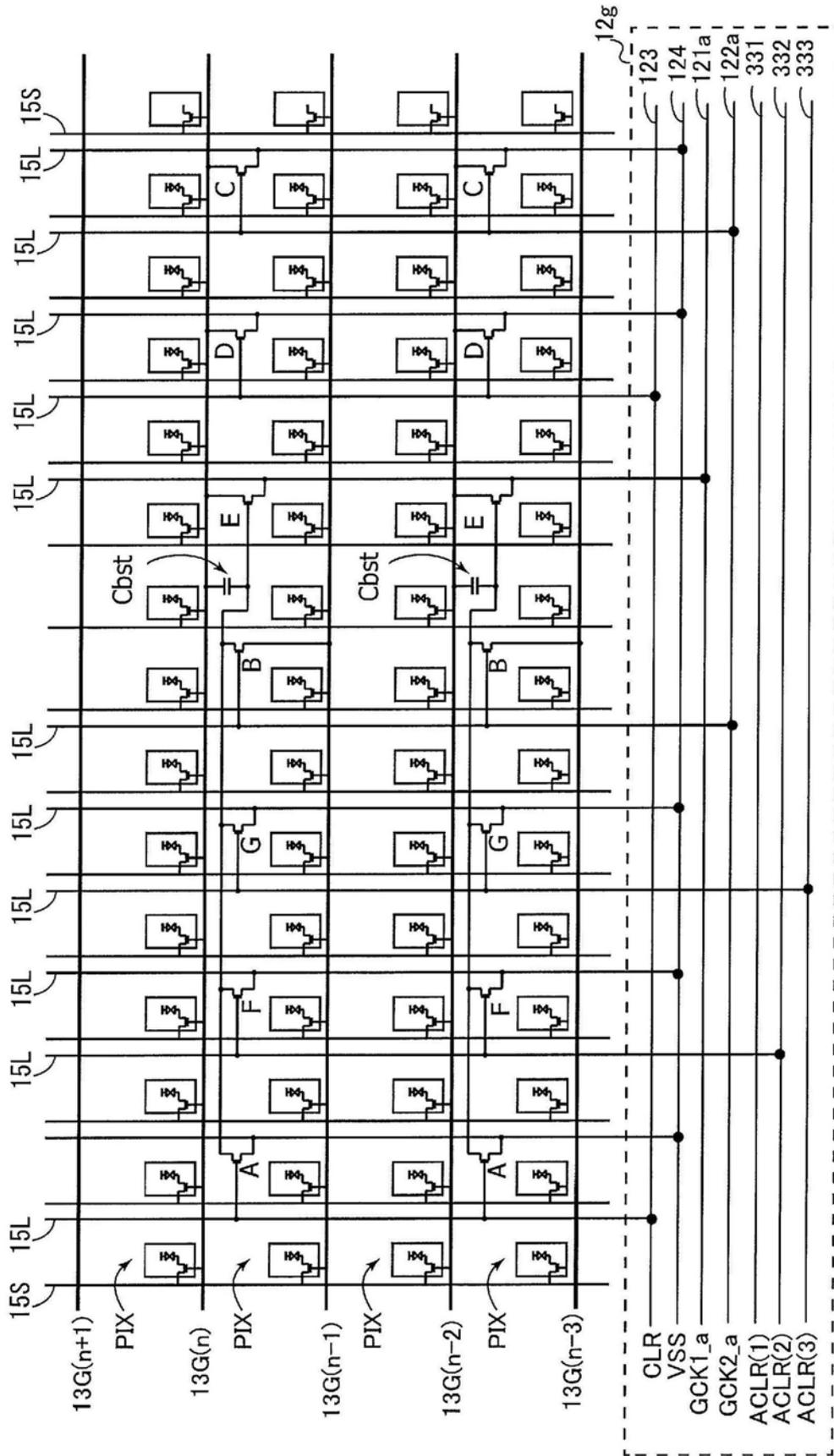


图29A

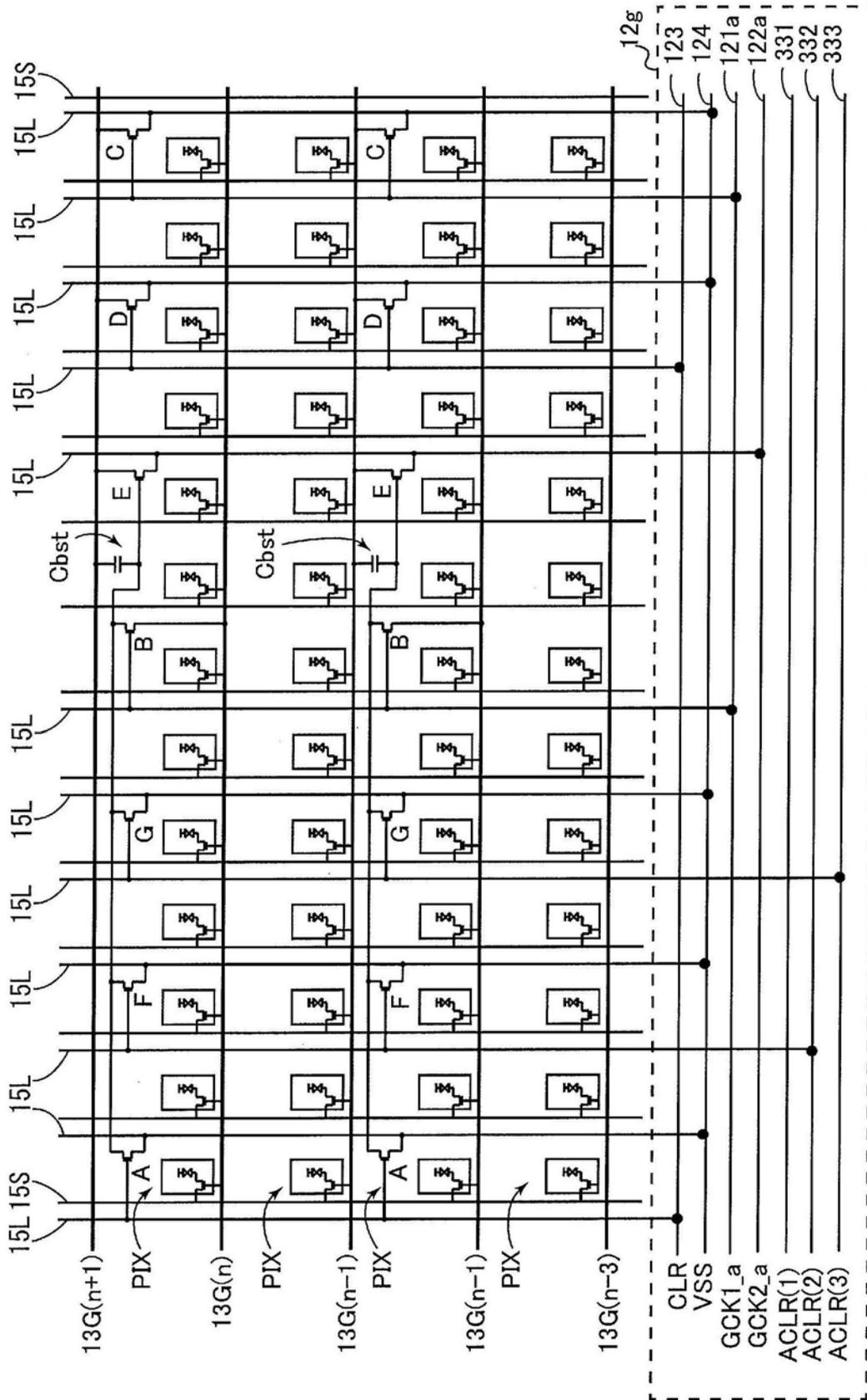


图29B

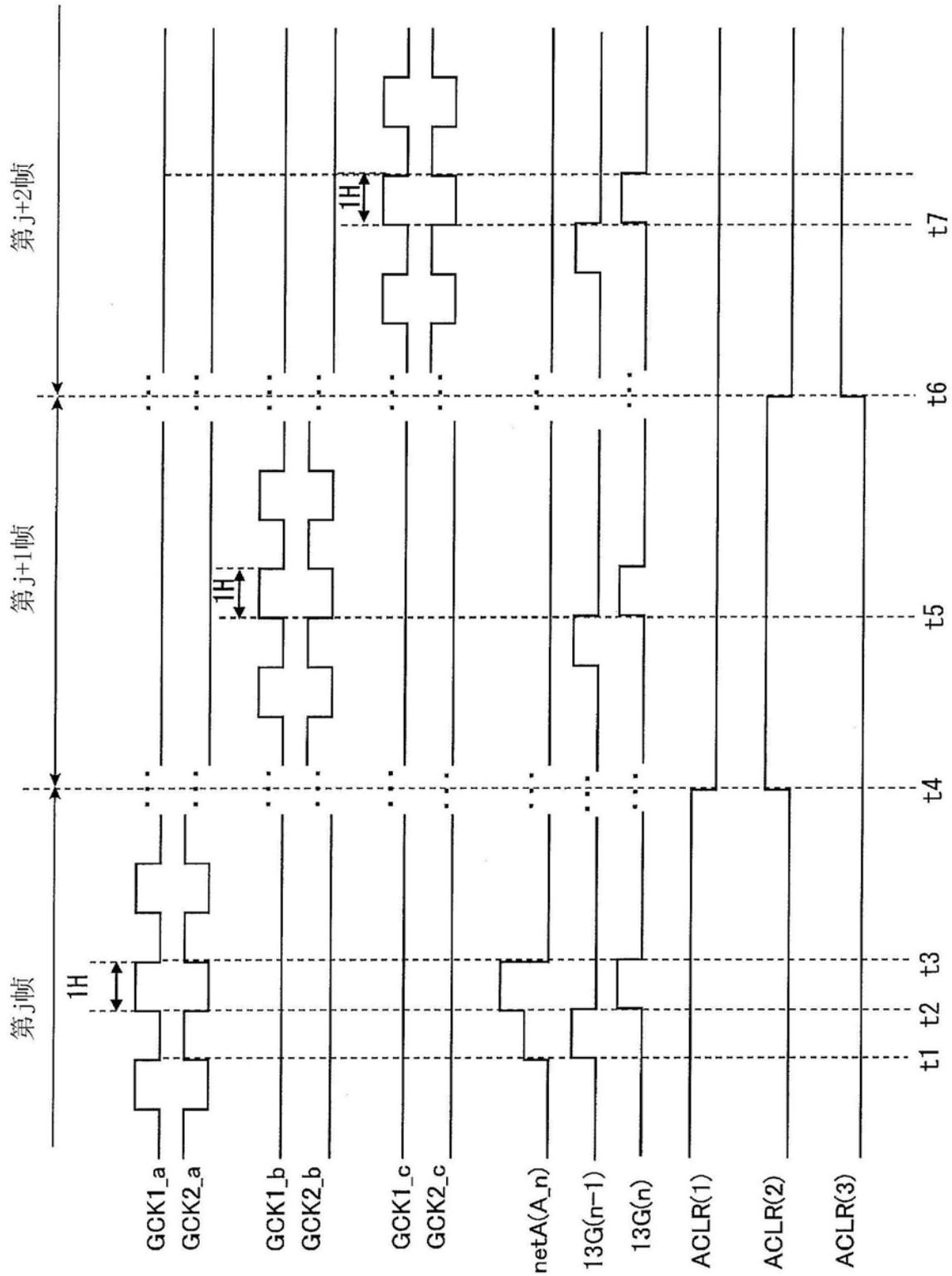


图30

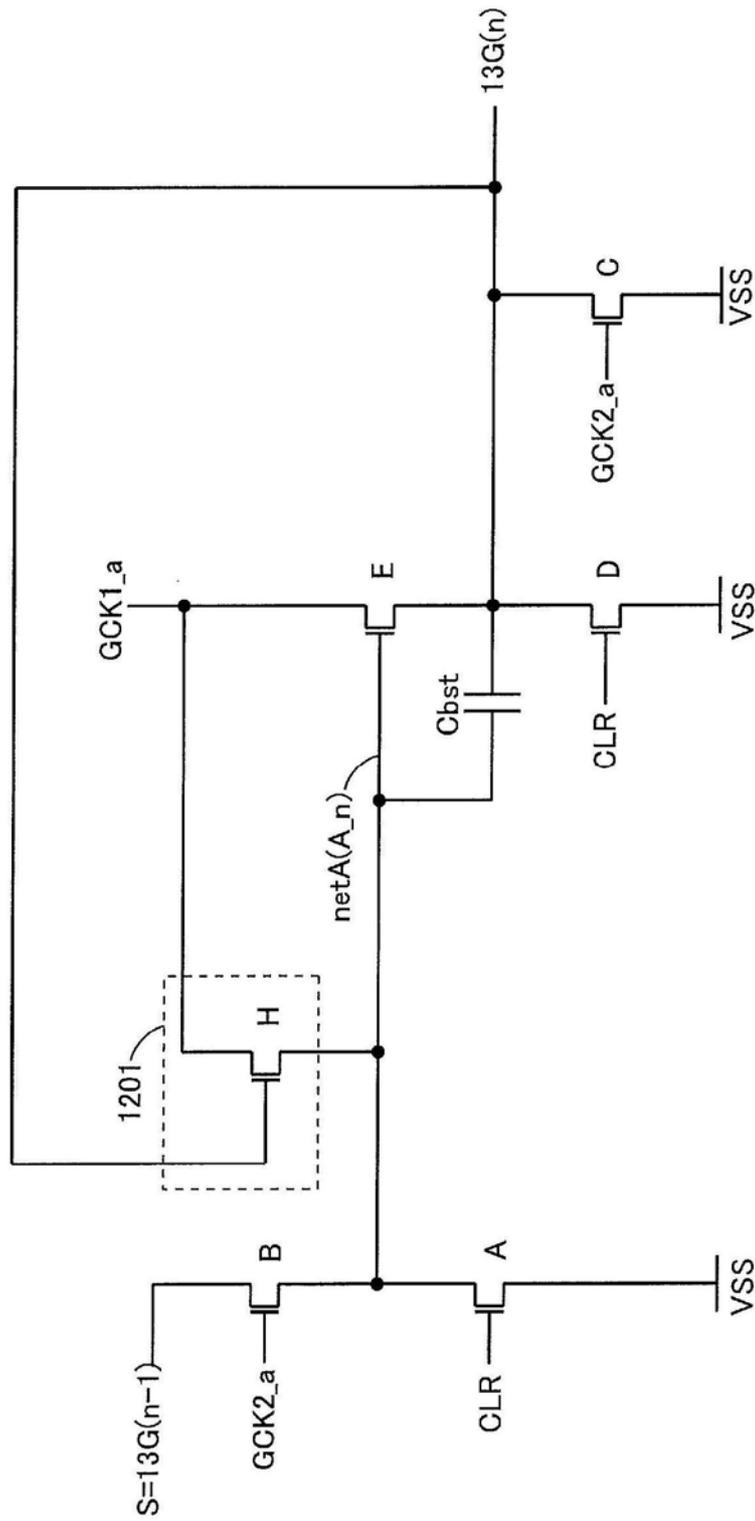


图31





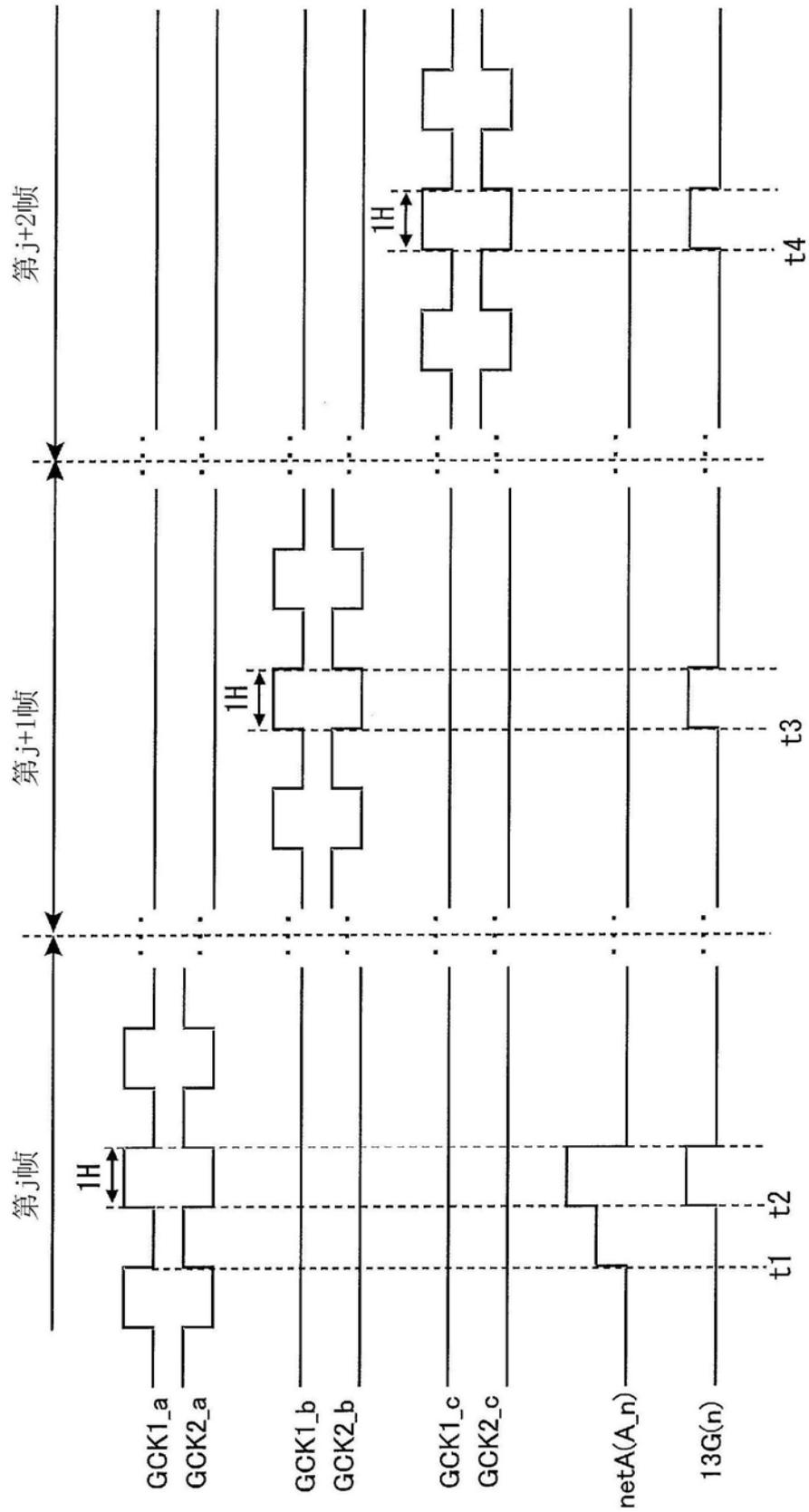


图33

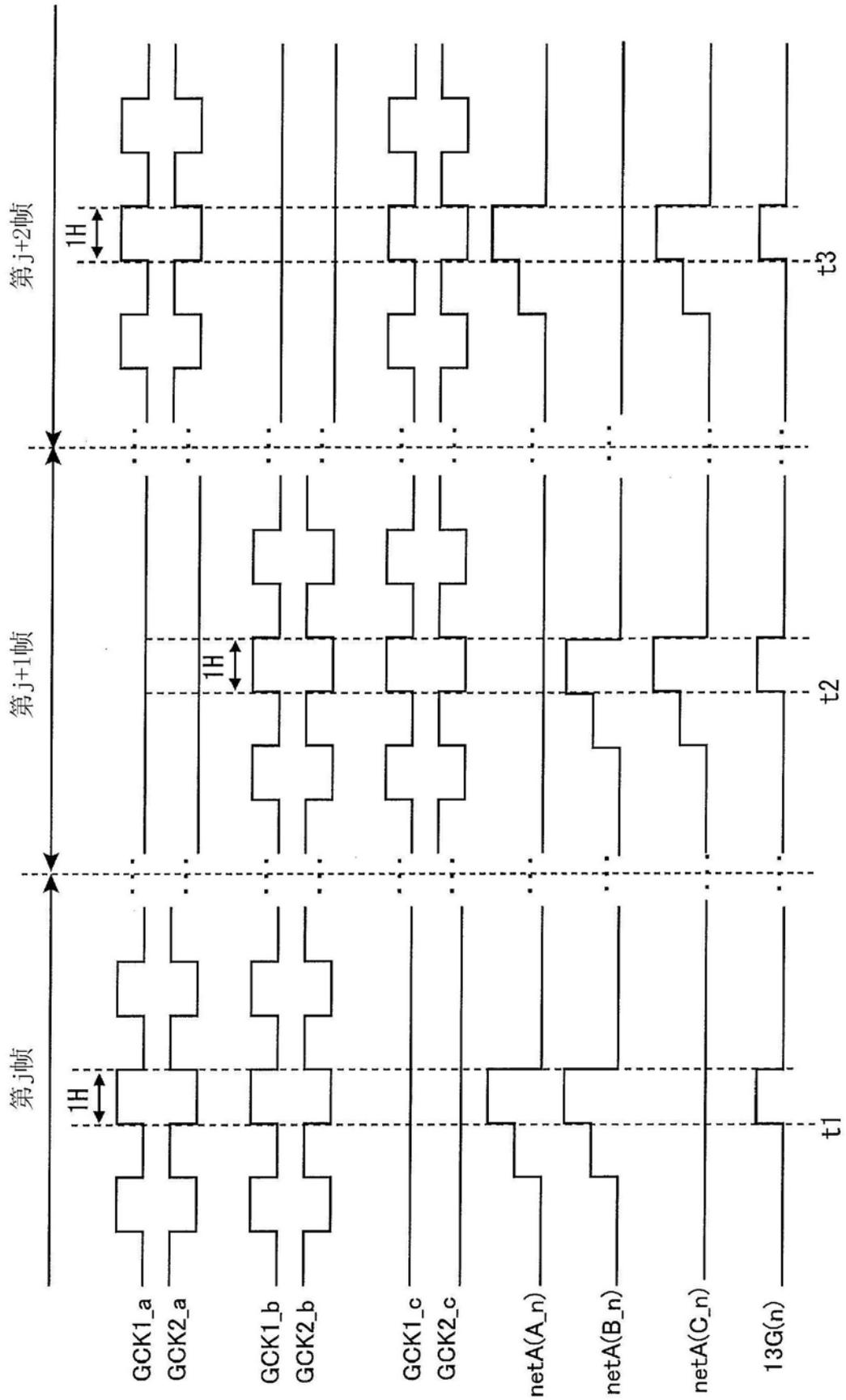


图34

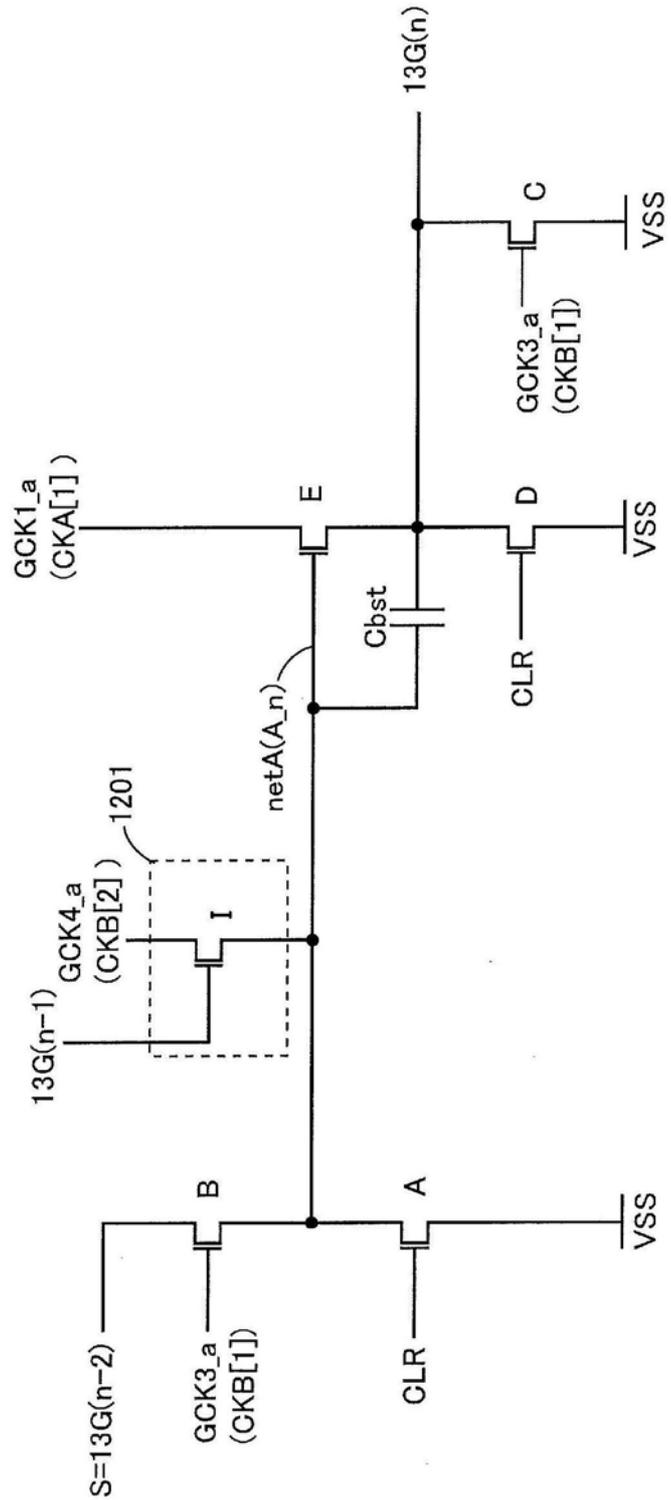


图35



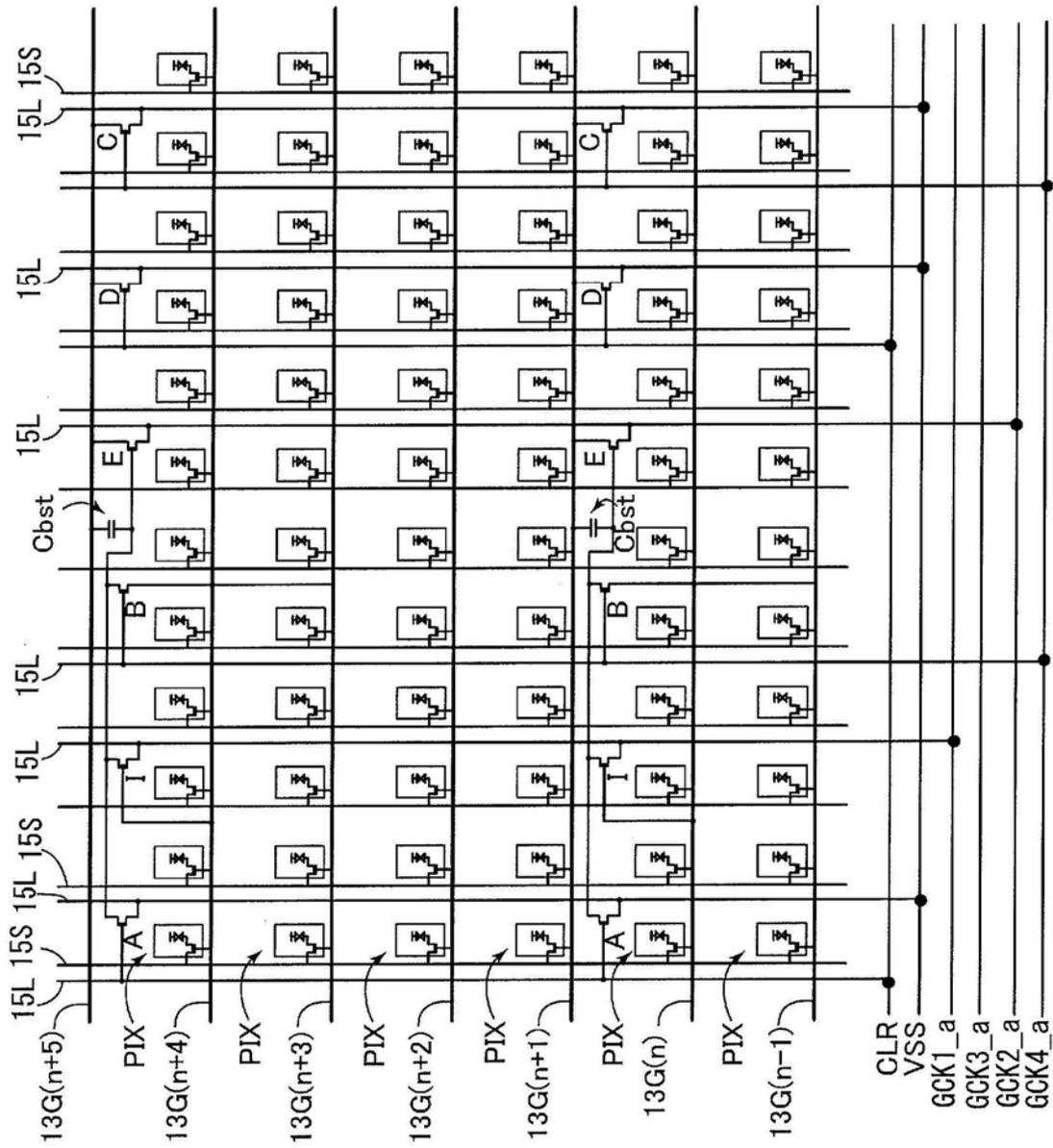


图36B

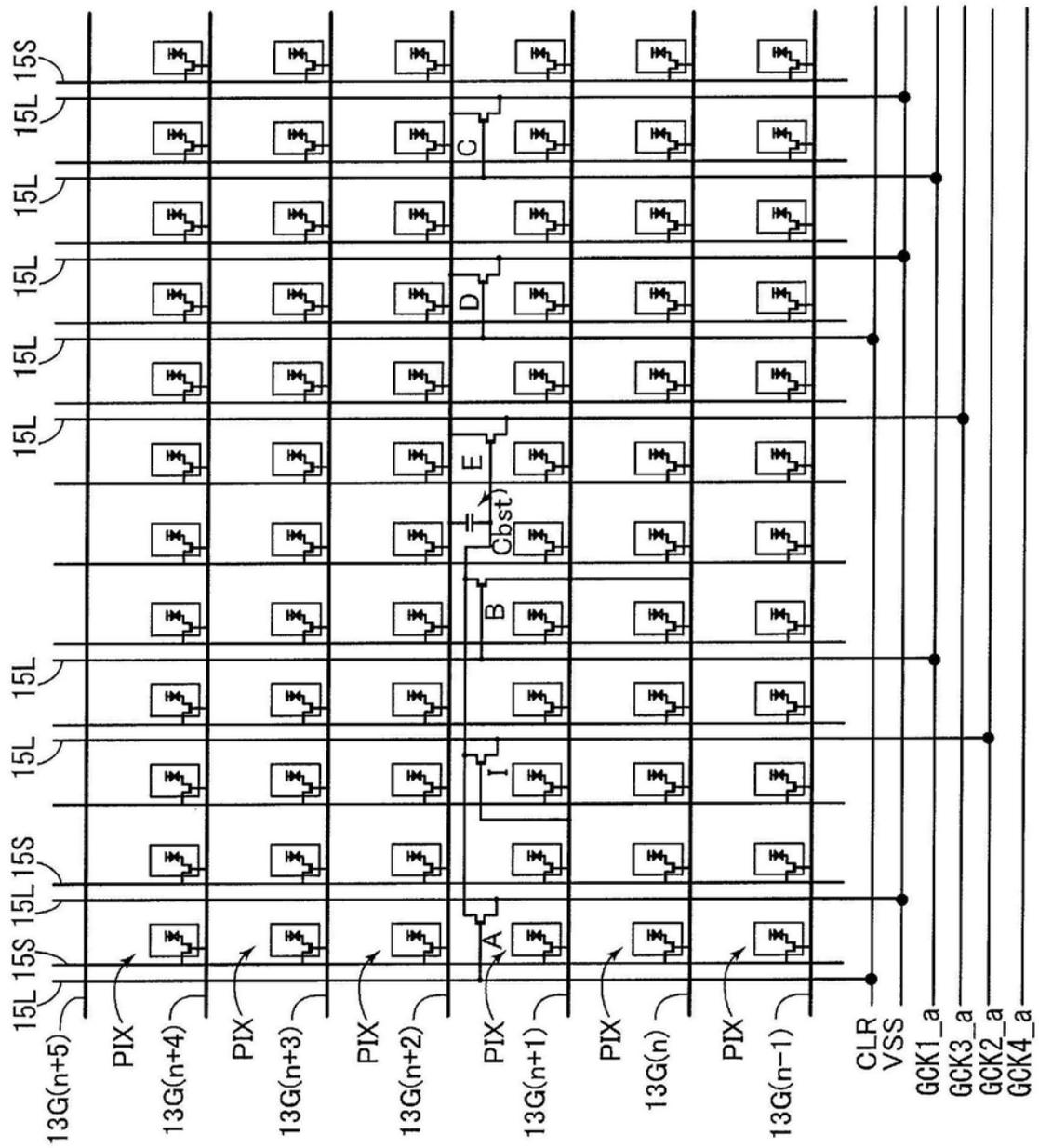


图36C

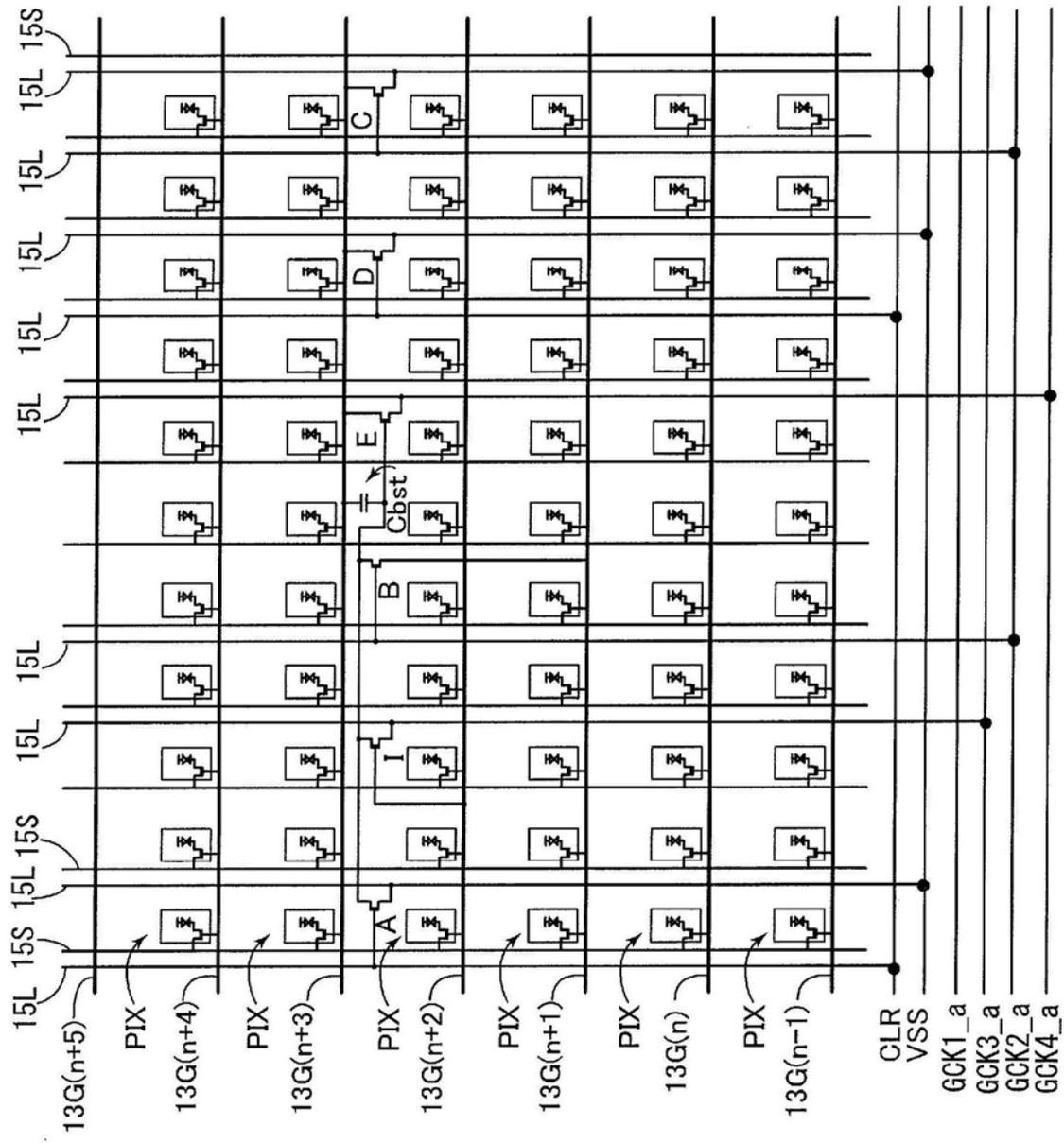


图36D

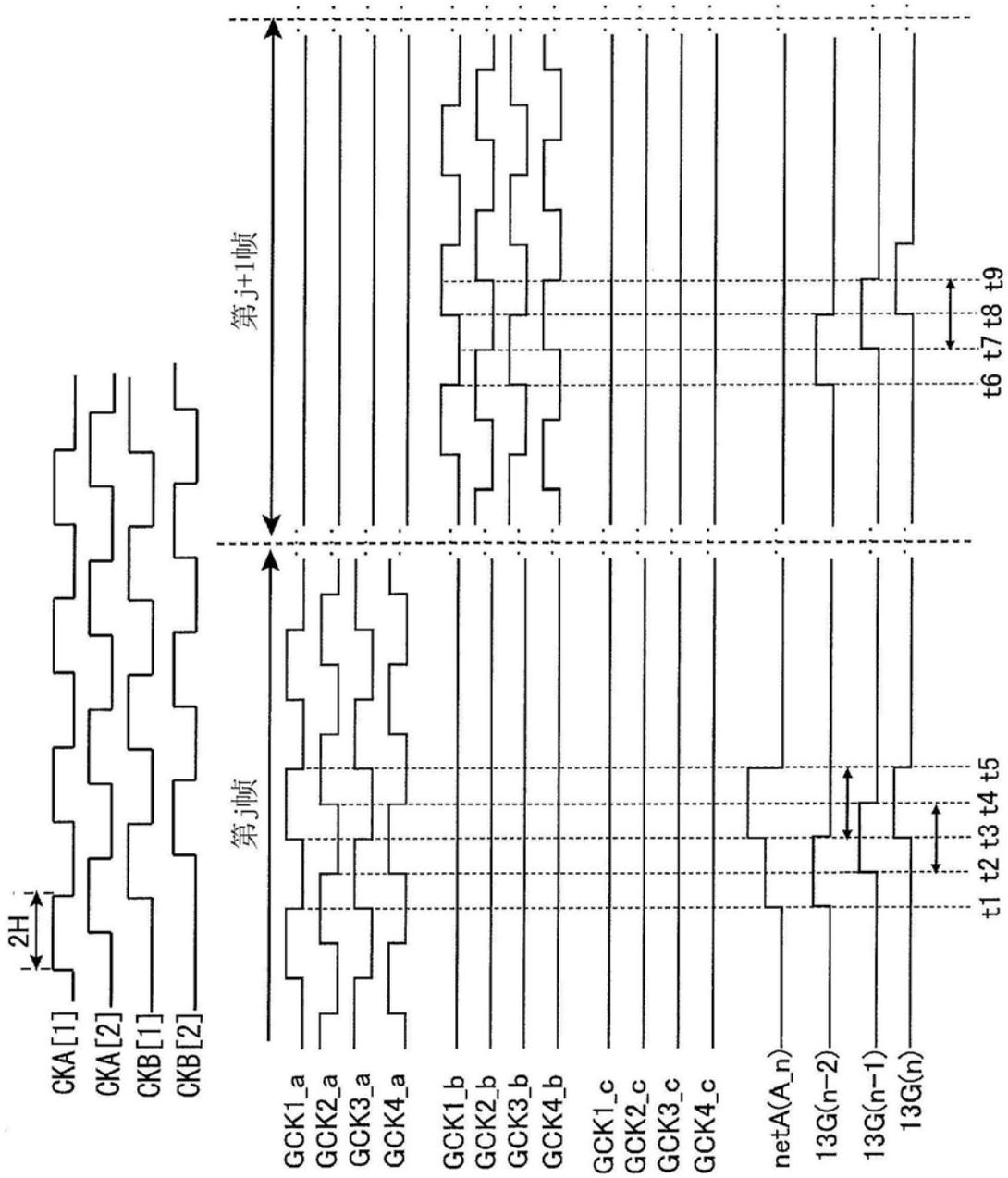


图37

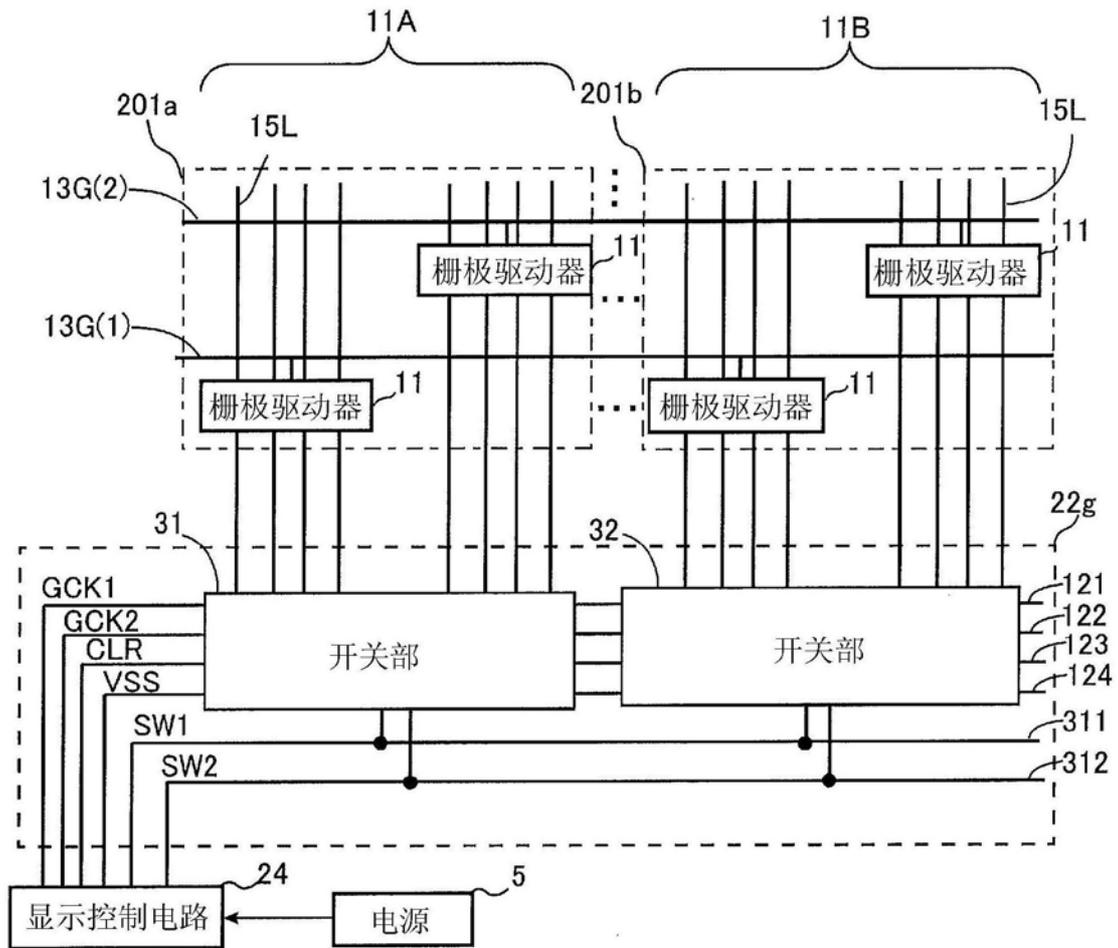


图38A

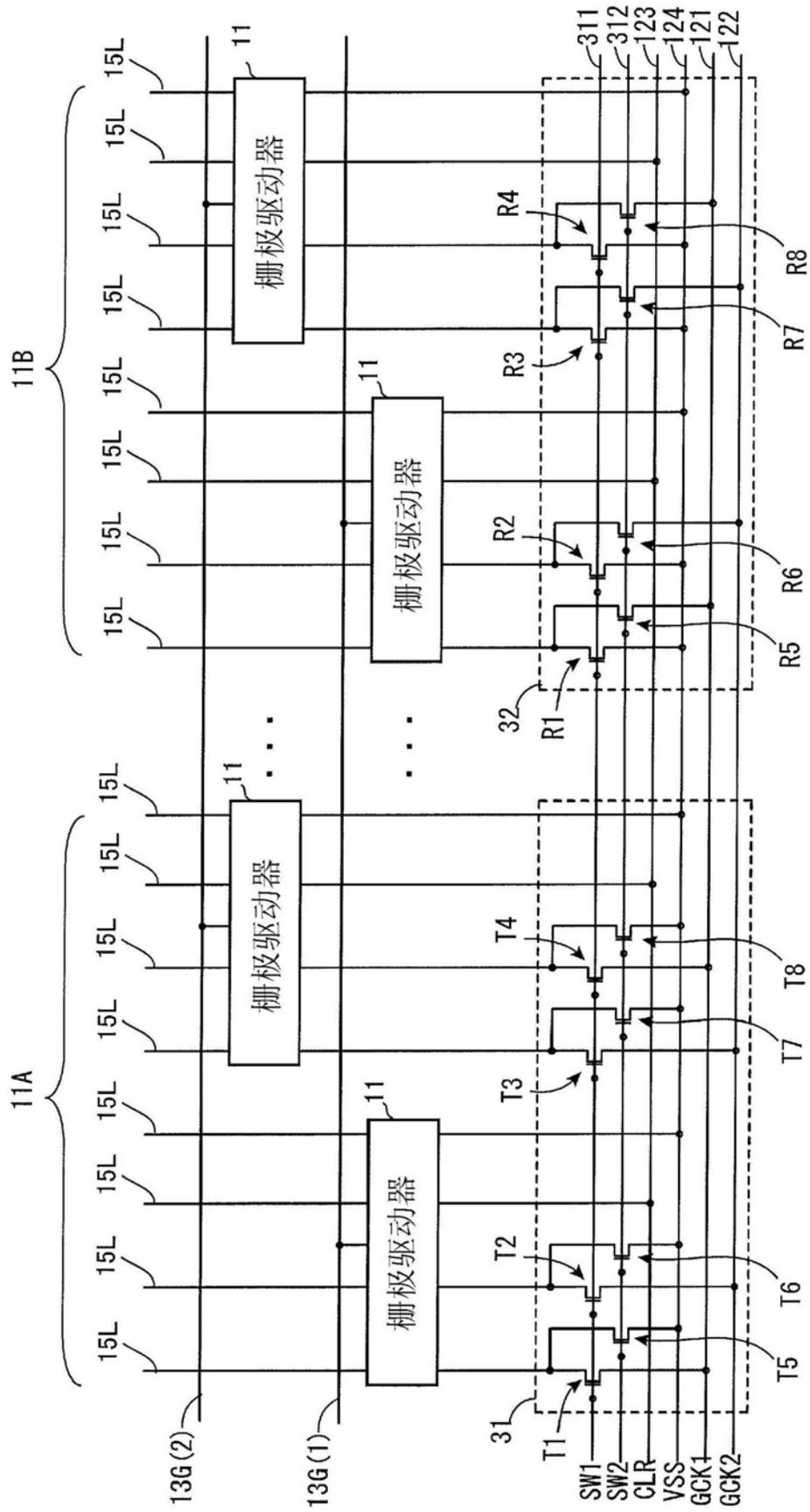


图38B

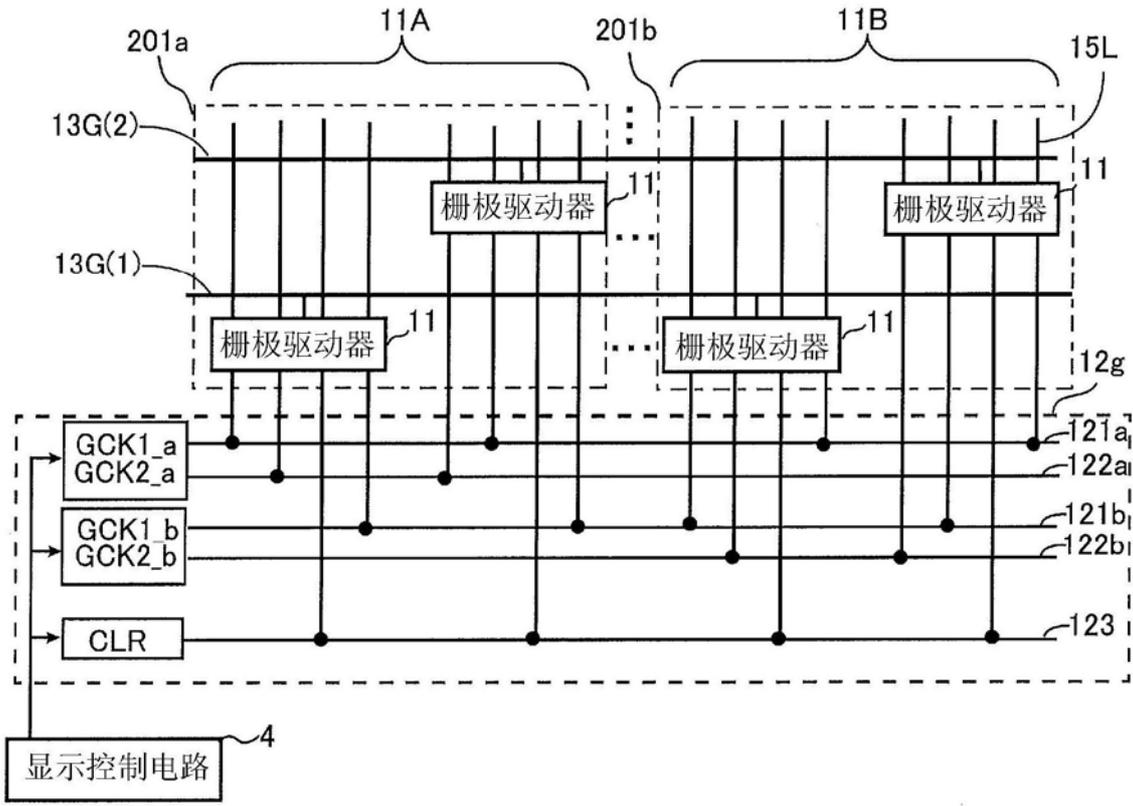


图39

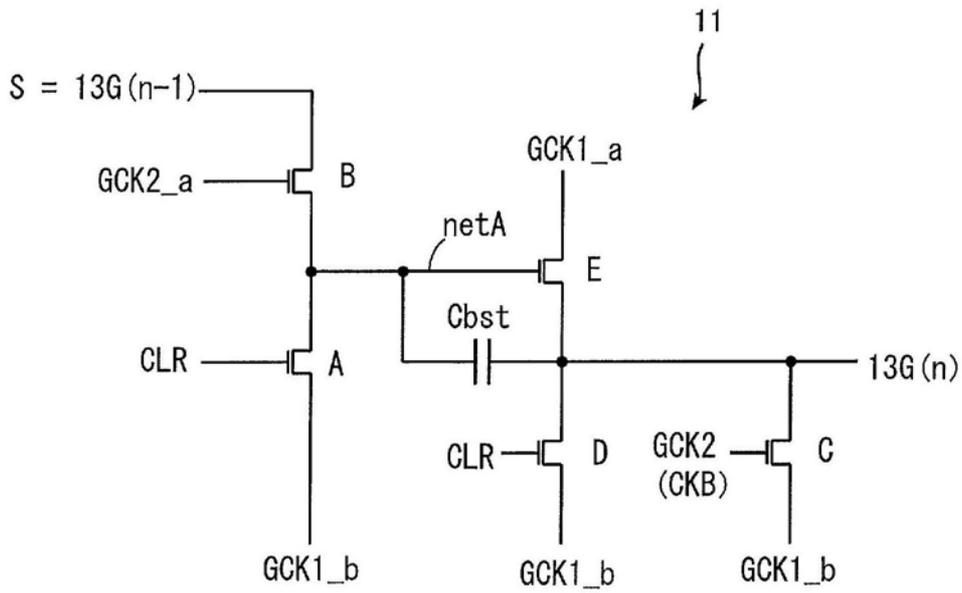


图40A



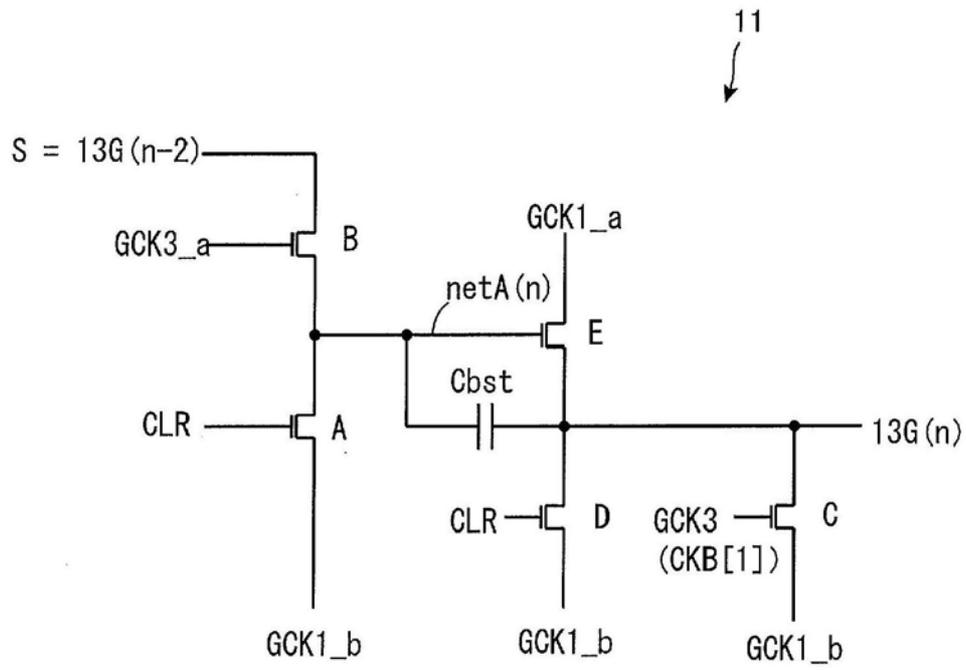


图41A

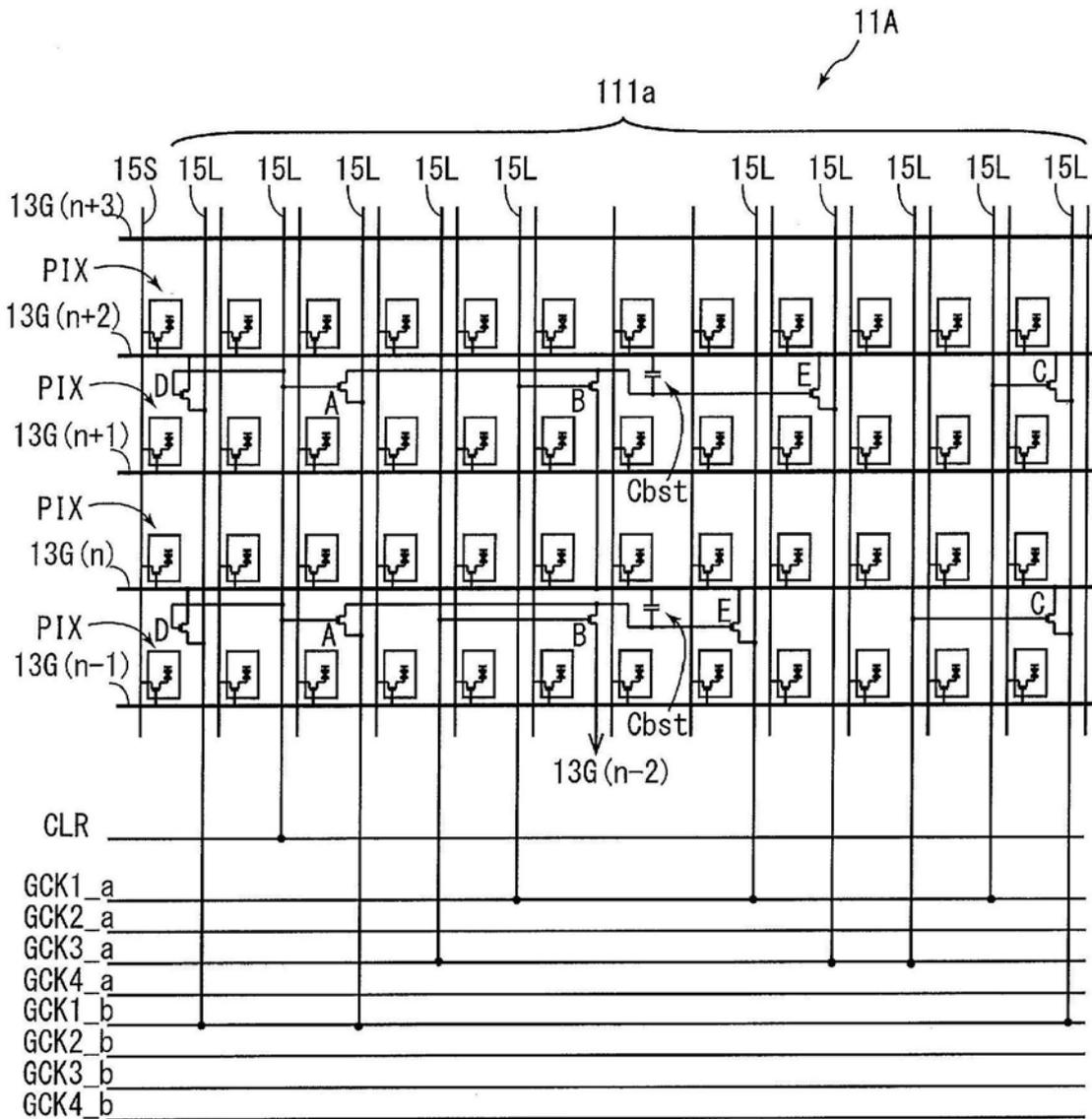


图41B

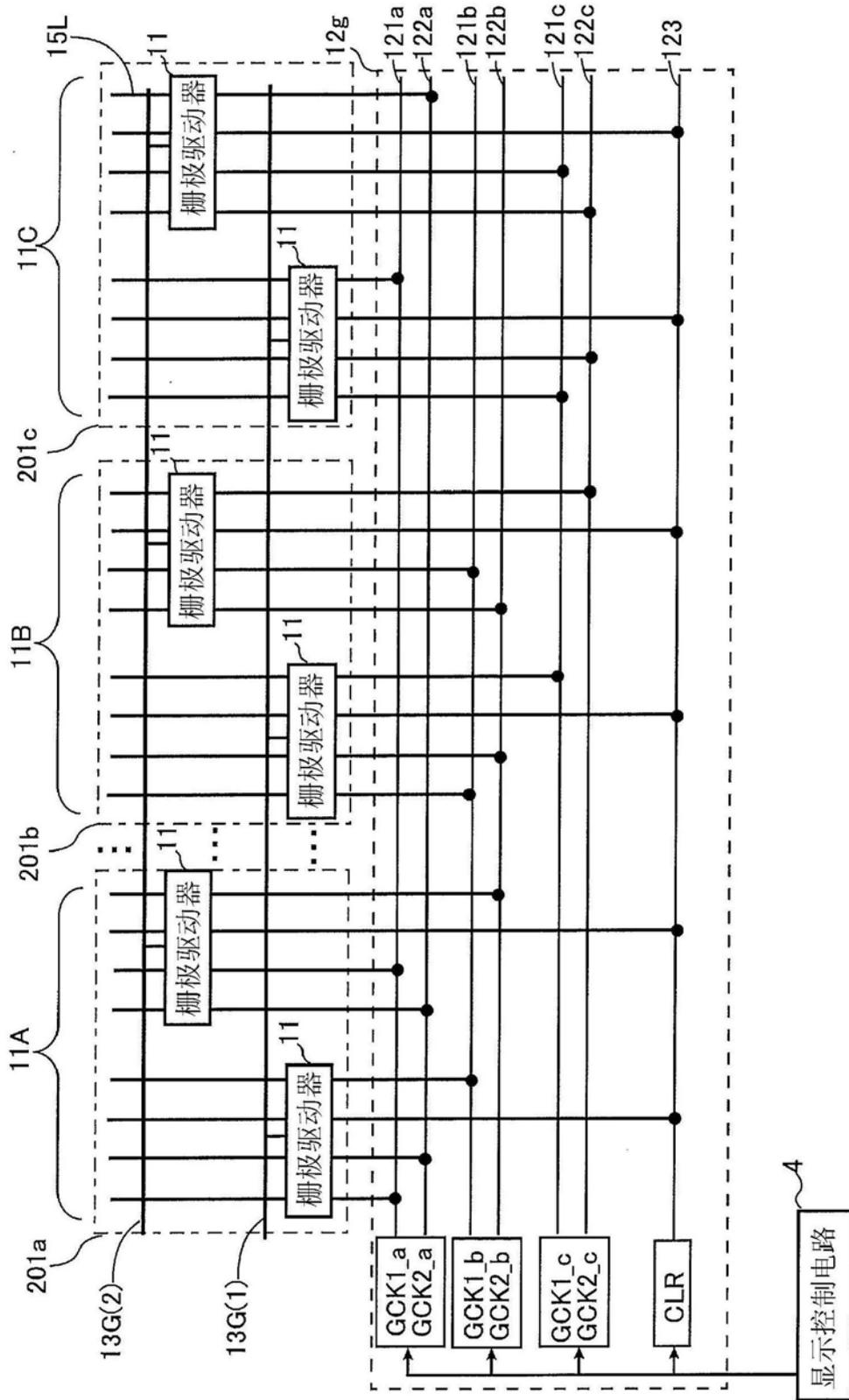


图42

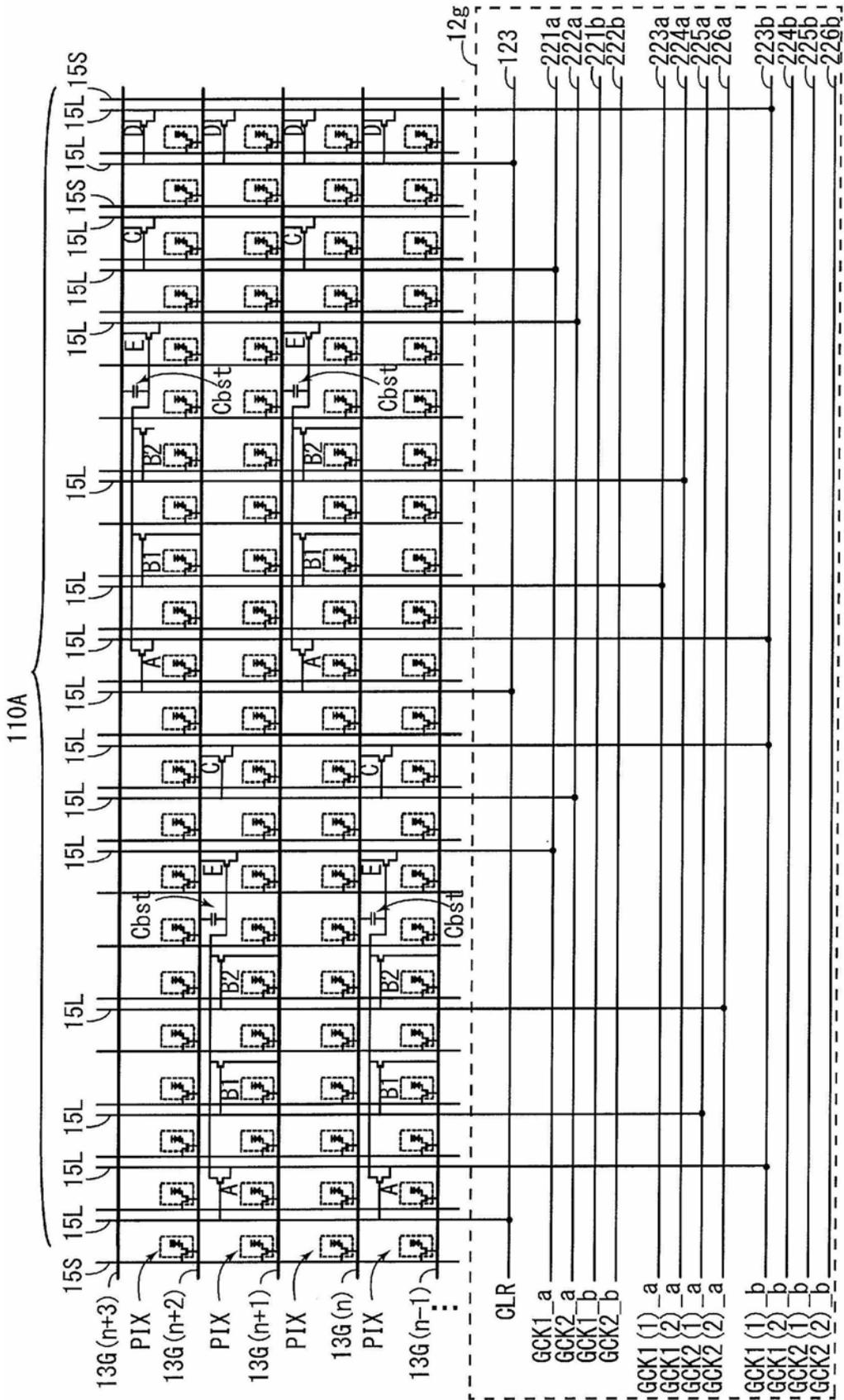


图43A



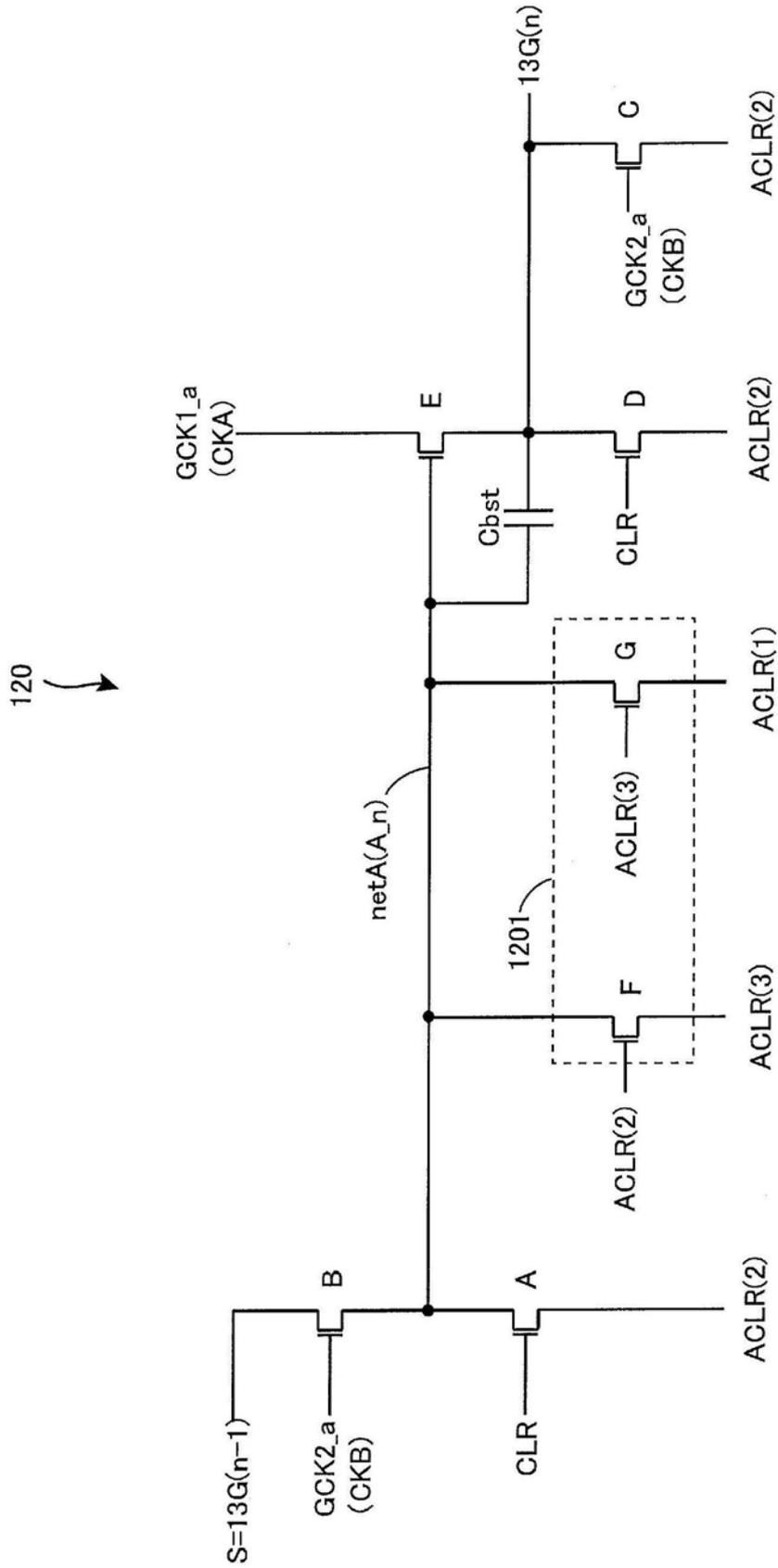


图44A

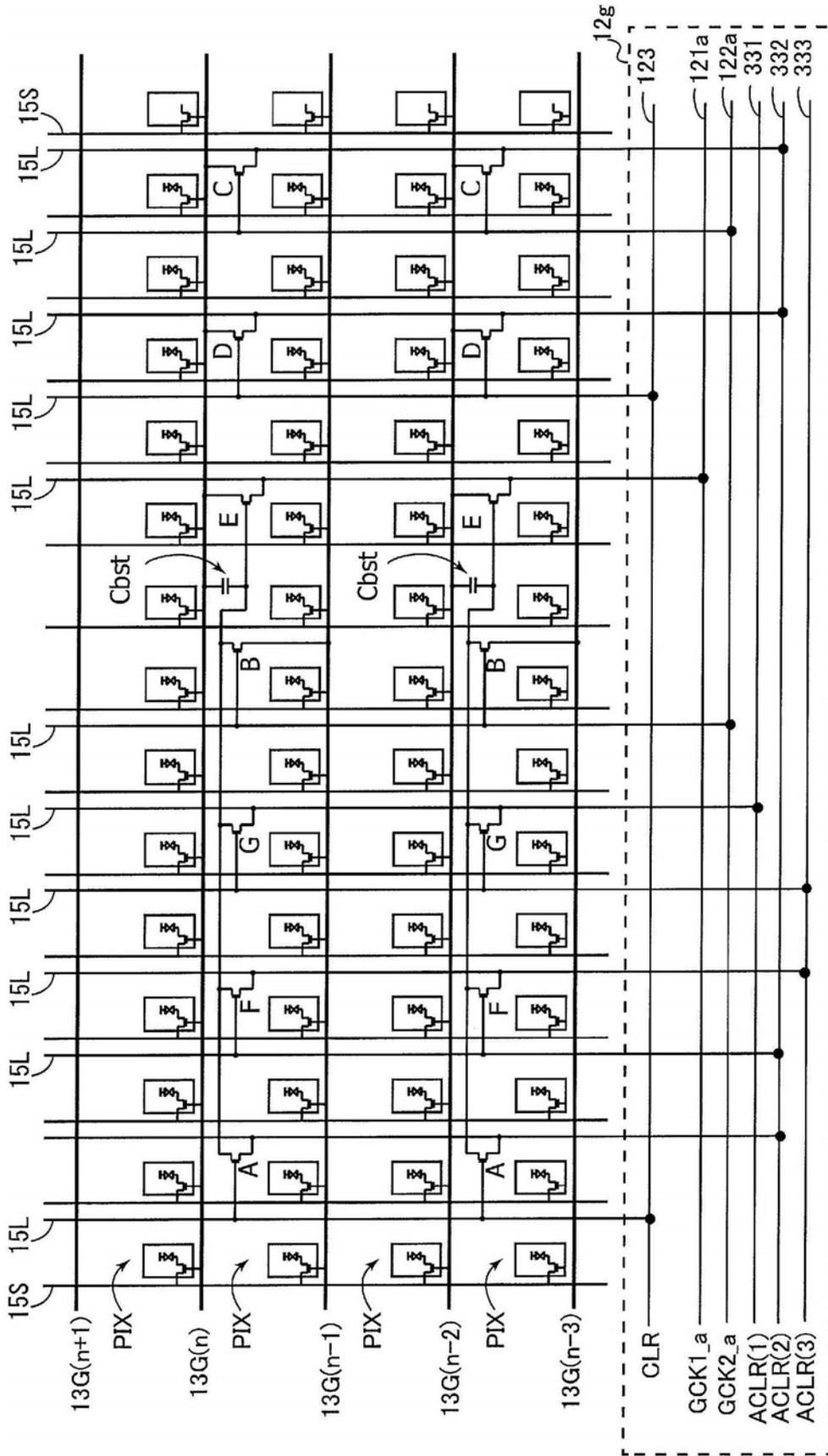


图44B

