

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

G09G 3/30 (2006.01)

H05B 33/08 (2006.01)



[12] 发明专利说明书

专利号 ZL 02142144.7

[45] 授权公告日 2006年8月2日

[11] 授权公告号 CN 1267875C

[22] 申请日 2002.8.28 [21] 申请号 02142144.7

[30] 优先权

[32] 2001. 8. 29 [33] JP [31] 2001 - 260115

[32] 2002. 7. 31 [33] JP [31] 2002 - 223164

[71] 专利权人 精工爱普生株式会社

地址 日本东京

[72] 发明人 河西利幸

审查员 陈荣华

[74] 专利代理机构 中科专利商标代理有限责任公司

司

代理人 汪惠民

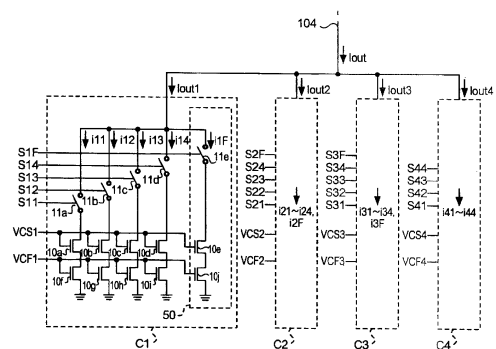
权利要求书 3 页 说明书 18 页 附图 20 页

[54] 发明名称

电流产生电路、半导体集成电路、电光学装置以及电子设备

[57] 摘要

一种构成简单经久耐用并且消耗电能少的电流产生电路。电路块 C1 通过根据数据(比特) S11 ~ S14、S1F 适当选择要素电流 i11 ~ i14、i1F 产生副电流 Iout1。同样,电路块 C2 通过根据比特 S21 ~ S24、S2F 适当选择要素电流 i21 ~ i24、i2F 产生副电流 Iout2,电路块 C3 通过根据比特 S31 ~ S34、S3F 适当选择要素电流 i31 ~ i34、i3F 产生副电流 Iout3,电路块 C4 通过根据比特 S41 ~ S44 适当选择要素电流 i41 ~ i44 产生副电流 Iout4。然后,将这些副电流 Iout1、Iout2、Iout3、Iout4 合成产生主电流 Iout。



1.一种电流产生电路,其特征是,包括产生副电流的多个电路块、和
5 通过将各电路块产生的副电流合成而输出主电流的合成电路,

给电路块的每一个分配将所输入数字数据取值的范围分割后的一个
范围,

其中一个电路块,当数字数据的值在分配给该电路块的范围以下时
产生为零的副电流,当数字数据的值在分配给该电路块的范围时产生
10 与该数字数据对应的呈直线特性的副电流,当数字数据的值在分配给该
电路块的范围以上时产生分配给相对于该电路块上位侧的块的数字数据
范围的最低值的副电流,

该电路块中晶体管包含放大系数的比成为二进制加权的组合的部
分。

15 2.根据权利要求1所述的电流产生电路,其特征是,所述晶体管,
在一个电路块中的晶体管的门极上施加共同的基准电压。

3.根据权利要求1所述的电流产生电路,其特征是,针对各电路块,
分别设定电路块中的直线特性。

4.根据权利要求1所述的电流产生电路,其特征是,包括确定所述
20 主电流的下限值的偏置电流路径。

5.一种半导体集成电路,集成了电流生成电路,其特征是,所述电
流生成电路,包括产生副电流的多个电路块、和通过将各电路块产生的
副电流合成而输出主电流的合成电路,

给电路块的每一个分配将所输入数字数据取值的范围分割后的一个
25 范围,

其中一个电路块,当数字数据的值在分配给该电路块的范围以下时
产生为零的副电流,当数字数据的值在分配给该电路块的范围时产生
与该数字数据对应的呈直线特性的副电流,当数字数据的值在分配给该
电路块的范围以上时产生分配给相对于该电路块上位侧的块的数字数据
30 范围的最低值的副电流,

该电路块中晶体管包含放大系数的比成为二进制加权的组合的部分，
将以上所述的电流生成电路集成化。

6. 一种电光学装置，包括多条扫描线、多条数据线、驱动所述各个扫描线的扫描线驱动电路、驱动所述各个数据线的数据线驱动电路、配置在所述各个扫描线和所述各个数据线的交叉部位上的电光学元件，其特征是：所述各个数据线驱动电路包括产生副电流的多个电路块、和通过将各电路块产生的副电流合成而输出主电流的合成电路，

所述数据线驱动电路包含电流生成电路，所述电流生成电路包括产生副电流的多个电路块、和通过将各电路块产生的副电流合成而输出主电流的合成电路，

给电路块的每一个分配将所输入数字数据取值的范围分割后的一个范围，

其中一个电路块，当数字数据的值在分配给该电路块的范围以下时产生为零的副电流，当数字数据的值在分配给该电路块的范围时产生与该数字数据对应的呈直线特性的副电流，当数字数据的值在分配给该电路块的范围以上时产生分配给相对于该电路块上位侧的块的数字数据范围的最低值的副电流，

该电路块中晶体管包含放大系数的比成为二进制加权的组合的部分，

将所述电流生成电路生成的主电流提供给所述多个数据线中的一个数据线。

7. 根据权利要求6所述的电光学装置，其特征是：所述电光学元件是由电流驱动的被驱动元件。

8. 根据权利要求7所述的电光学装置，其特征是：所述被驱动元件是有机电致发光元件。

9. 根据权利要求8所述的电光学装置，其特征是：包括保存确定所述有机电致发光元件的辉度等级的数据的存储器、和

从所述存储器中读出数据并提供给所述数据线驱动电路的控制电路。

10. 根据权利要求9所述的电光学装置，其特征是：具有提供成为

动作基准的基准动作信号的振荡电路。

11.一种安装有电光学装置的电子设备，其特征是，所述电光学装置，包括多条扫描线、多条数据线、驱动所述各个扫描线的扫描线驱动电路、驱动所述各个数据线的数据线驱动电路、配置在所述各个扫描线和所述
5 各个数据线的交叉部位上的电光学元件，所述各个数据线驱动电路包括产生副电流的多个电路块、和通过将各电路块产生的副电流合成而输出主电流的合成电路，

所述数据线驱动电路包含电流生成电路，所述电流生成电路包括产生副电流的多个电路块、和通过将各电路块产生的副电流合成而输出主
10 电流的合成电路，

给电路块的每一个分配将所输入数字数据取值的范围分割后的一个范围，

其中一个电路块，当数字数据的值在分配给该电路块的范围以下时产生为零的副电流，当数字数据的值在分配给该电路块的范围时产生
15 与该数字数据对应的呈直线特性的副电流，当数字数据的值在分配给该电路块的范围以上时产生分配给相对于该电路块上位侧的块的数字数据范围的最低值的副电流，

该电路块中晶体管包含放大系数的比成为二进制加权的组合的部分，

20 将所述电流生成电路生成的主电流提供给所述多个数据线中的一个数据线。

电流产生电路、半导体集成电路、电光学装置以及电子设备

5 技术领域

本发明涉及一种例如有机 EL(Electronic Luminescence, 电子荧光)面板等显示板驱动用的电流产生电路, 特别涉及对在显示板中指示辉度的数字数据产生非线性电流的电流产生电路。

10 背景技术

一般, 在液晶显示板中, 像素中辉度等级的变化并没有与施加像素的电压成比例的关系。为此, 在液晶显示板中, 进行驱动时, 相对于线性指示像素的等级(一般由数字数据确定)输出非线性特性的电压。这样, 从视觉上等级变化为线性构成。

15 另一方面, 众所周知, 人的视觉特性具有对数或者指数的性质, 即使作为等级的辉度线性变化, 人的眼睛并不感觉到线性变化。这样, 常常在电光学装置中通过让其具有对数或者指数的等级特性, 获得人的视觉上的线性特性。这样的一系列处理称为 γ 校正。

近年, 有机 EL 板作为下一代显示板受到瞩目。这是因为在有机 EL
20 板中作为电光学元件使用的有机 EL 元件与仅仅让透光量变化的液晶元件不同, 是本身就发光的自发光元件。为此, 有机 EL 板比液晶板的视角广、对比度高, 并且具有响应速度快的优异特性。

在此, 有机 EL 元件与电压驱动型液晶元件不同, 是所谓的电流驱动型元件, 驱动时, 根据像素的等级不是产生电压, 而是产生电流。作为产生这样的电流的电流产生电路的现有例, 例如可以举出图 24 所示的
25 构成。

在该图中, 电流产生电路是这样一种电流相加型 D/A 转换器: 其根据表示像素等级的 6 比特数字数据(D0~D5)的每一位、分别开关晶体管 20a~20f、选择要素电流 $i_1 \sim i_6$ 、同时将所选择的要素电流合成后获得与等级对应的电流 I_{out} 。
30

但是，对于有机 EL 元件，也和液晶相同，需要进行是其具有对数或者指数等级特性的所谓 γ 校正，在图 24 所示的电流产生电路中，通过表示像素等级的 6 比特数字数据所获得的输出电流由于是线性特性，就这样使用，不能充分地作 γ 校正。

5 要利用这种电流产生电路产生非线性特性的电流，比如就需要预备多个电压源，采用分别控制晶体管 20a~20f 的门电流的结构，在这样的结构中，随着等级数的增加，所需要的电压源数也增加，使得电路构成复杂化。

一般讲，如果增减电压源数，伴随电压产生所消耗的电能也增大，
10 对于有望在移动型个人计算机、手机等强烈要求低耗电的电子设备中应用的有机 EL 板而言，上述结构当然不是所希望的。

发明内容

本发明正是针对这种情况而提出的，其目的在于提供一种电路构成
15 简单并且消耗电能少的电流产生电路、半导体集成电路、电光学装置以及电子设备。

为了达到上述目的，本发明的特征是包括产生副电流的多个电路块、和通过将各电路块产生的副电流合成而输出主电流的合成电路，

给电路块的每一个分配将所输入数字数据取值的范围分割后的一个
20 范围，

一个电路块，当数字数据的值在分配给该电路块的范围以下时产生为零的副电流，当数字数据的值在分配给该电路块的范围内时产生与该数字数据对应的呈直线特性的副电流，当数字数据的值在分配给该电路块的范围以上时产生相当于分配给该电路块上位侧的块的数字数据范围的最低值的副电流，
25

电路块中晶体管包含放大系数的比成为二进制加权的组合的部分。

进一步，希望上述晶体管的每一个是场效应晶体管，在 1 个电路块中的晶体管的门极上施加共同的基准电压。

在此，优选针对各电路块，分别设定电路块中的直线特性。

30 又，优选包括确定上述主电流的下限值的偏置电流路径。优选将电

流产生电路集成化。

进一步，本发明为一种电光学装置，包括多条扫描线、多条数据线、驱动所述各个扫描线的扫描线驱动电路、驱动所述各个数据线的数据线驱动电路、配置在所述各个扫描线和所述各个数据线的交叉部位上的电光学元件，其特征是：所述各个数据线驱动电路包括产生副电流的多个

5 电路块、和通过将各电路块产生的副电流合成而输出主电流的合成电路，给电路块的每一个分配将所输入数字数据取值的范围分割后的一个范围，

10 一个电路块，当数字数据的值在分配给该电路块的范围以下时产生为零的副电流，当数字数据的值在分配给该电路块的范围时产生与该数字数据对应的呈直线特性的副电流，当数字数据的值在分配给该电路块的范围以上时产生相当于分配给该电路块上位侧的块的数字数据范围的最低值的副电流，

15 电路块中晶体管包含放大系数的比成为二进制加权的组合的部分，以上所述的电流产生电路，由该电流产生电路所产生的主电流提供给各个数据线。在这样的电光学装置中，优选上述电光学元件是由电流驱动的被驱动元件。

此外，作为上述被驱动元件的一例，是有机电致发光元件。

20 在电光学装置中，优选包括保存确定上述有机电致发光元件的辉度等级的数据的存储器、和从上述存储器中读出数据、提供给上述数据线驱动电路的控制电路。

又，在上述电光学装置中，优选具有提供成为动作基准的基准动作信号的振荡电路。

25 进一步，在电子设备中装载有包括保存确定所述有机电致发光元件的辉度等级的数据的存储器、和

从所述存储器中读出数据并提供给所述数据线驱动电路的控制电路为特征的电光学装置。

一种电流产生电路，其特征是，包括产生副电流的多个电路块、和通过将各电路块产生的副电流合成而输出主电流的合成电路，

30 给电路块的每一个分配将所输入数字数据取值的范围分割后的一个

范围，

5 其中一个电路块，当数字数据的值在分配给该电路块的范围以下时产生为零的副电流，当数字数据的值在分配给该电路块的范围时产生与该数字数据对应的呈直线特性的副电流，当数字数据的值在分配给该电路块的范围以上时产生分配给相对于该电路块上位侧的块的数字数据范围的最低值的副电流，

该电路块中晶体管包含放大系数的比成为二进制加权的组合的部分。

10 一种半导体集成电路，集成了电流生成电路，其特征是，所述电流生成电路，包括产生副电流的多个电路块、和通过将各电路块产生的副电流合成而输出主电流的合成电路，

给电路块的每一个分配将所输入数字数据取值的范围分割后的一个范围，

15 其中一个电路块，当数字数据的值在分配给该电路块的范围以下时产生为零的副电流，当数字数据的值在分配给该电路块的范围时产生与该数字数据对应的呈直线特性的副电流，当数字数据的值在分配给该电路块的范围以上时产生分配给相对于该电路块上位侧的块的数字数据范围的最低值的副电流，

20 该电路块中晶体管包含放大系数的比成为二进制加权的组合的部分，将以上所述的电流生成电路集成化。

25 一种电光学装置，包括多条扫描线、多条数据线、驱动所述各个扫描线的扫描线驱动电路、驱动所述各个数据线的数据线驱动电路、配置在所述各个扫描线和所述各个数据线的交叉部位上的电光学元件，其特征是：所述各个数据线驱动电路包括产生副电流的多个电路块、和通过将各电路块产生的副电流合成而输出主电流的合成电路，

所述数据线驱动电路包含电流生成电路，所述电流生成电路包括产生副电流的多个电路块、和通过将各电路块产生的副电流合成而输出主电流的合成电路，

30 给电路块的每一个分配将所输入数字数据取值的范围分割后的一个范围，

其中一个电路块，当数字数据的值在分配给该电路块的范围以下时产生为零的副电流，当数字数据的值在分配给该电路块的范围内时产生与该数字数据对应的呈直线特性的副电流，当数字数据的值在分配给该电路块的范围以上时产生分配给相对于该电路块上位侧的块的数字数据范围的最低值的副电流，

该电路块中晶体管包含放大系数的比成为二进制加权的组合的部分，

将所述电流生成电路生成的主电流提供给所述多个数据线中的一个数据线。

10 一种安装有电光学装置的电子设备，其特征是，所述电光学装置，包括多条扫描线、多条数据线、驱动所述各个扫描线的扫描线驱动电路、驱动所述各个数据线的数据线驱动电路、配置在所述各个扫描线和所述各个数据线的交叉部位上的电光学元件，所述各个数据线驱动电路包括产生副电流的多个电路块、和通过将各电路块产生的副电流合成而输出主电流的合成电路，

15 所述数据线驱动电路包含电流生成电路，所述电流生成电路包括产生副电流的多个电路块、和通过将各电路块产生的副电流合成而输出主电流的合成电路，

20 给电路块的每一个分配将所输入数字数据取值的范围分割后的一个范围，

其中一个电路块，当数字数据的值在分配给该电路块的范围以下时产生为零的副电流，当数字数据的值在分配给该电路块的范围内时产生与该数字数据对应的呈直线特性的副电流，当数字数据的值在分配给该电路块的范围以上时产生分配给相对于该电路块上位侧的块的数字数据范围的最低值的副电流，

25 该电路块中晶体管包含放大系数的比成为二进制加权的组合的部分，

将所述电流生成电路生成的主电流提供给所述多个数据线中的一个数据线。

30 附图说明

图 1 为表示依据本发明的实施方案电光学装置的构成的方框图。

图 2 为表示在同电光学装置中像素电路的构成图。

图 3 为表示说明同像素电路等的动作的时序图。

图 4 为表示在同电光学装置的数据线驱动电路中的电流产生电路的
5 构成方框图。

图 5 为表示同电流产生电路中的变换电路的变换内容的图。

图 6 为表示同电流产生电路中的变换电路的变换内容的图。

图 7 为表示同电流产生电路中的变换电路的变换内容的图。

图 8 为表示同电流产生电路中的变换电路的变换内容的图。

10 图 9 为表示同变换电路的一例的图。

图 10 为表示同电流产生电路中的基准电压产生电路的电路图。

图 11 为表示同电流产生电路中的电流选择电路的构成图。

图 12 为表示依据同电流产生电路的要素电流的一例的图。

图 13 为表示依据同电流产生电路的主电流的一例的图。

15 图 14 为表示同电流产生电路中等级与主电流之间关系特性曲线图。

图 15 为表示同电流产生电路中等级与主电流之间关系特性曲线图。

图 16 为表示同电流产生电路中等级与主电流之间关系特性曲线图。

图 17 为表示同电流产生电路中等级与主电流之间关系特性曲线图。

图 18 为表示同电源电路中为产生电压 V1 的一例的图。

20 图 19 为表示同电源电路的应用例的图。

图 20 为表示同电源电路的应用例的图。

图 21 为表示适用同电光学装置的移动型个人计算机的构成的立体
图。

图 22 为表示适用同电光学装置的手机的构成的立体图。

25 图 23 为表示适用同电光学装置的数码相机的构成的立体图。

图 24 为表示现有电流产生电路的构成图。

关于图中符号：

$i_{11} \sim i_{14}$ 、 i_{1F} 、 $i_{21} \sim i_{24}$ 、 i_{2F} 、 $i_{31} \sim i_{34}$ 、 i_{3F} 、 $i_{41} \sim i_{44}$ —要素电流、

$I_{out1} \sim I_{out2}$ —副电流、 I_{out} —主电流、

30 $S_{11} \sim S_{14}$ 、 S_{1F} 、 $S_{21} \sim S_{24}$ 、 S_{2F} 、 $S_{31} \sim S_{34}$ 、 S_{3F} 、 $S_{41} \sim S_{44}$ —比

特。

具体实施方式

以下参照附图说明本发明的实施方案。

5 图 1 为表示有关实施方案的电光学装置的概略构成的方框图。

如该图所示，有关实施方案的电光学装置 100 的构成包括： m 条扫描线 102 和 n 条数据线 104 相互垂直（但电绝缘）延伸设置同时在其交叉部位上包括像素电路的显示板 1、分别驱动 m 条扫描线 102 的每一条的扫描线驱动电路 2、分别驱动 n 条数据线 104 的每一条的数据线驱动电路
10 3、保存确定应显示图像的像素辉度等级的数字数据 D_{pix} 的存储器 4、控制各部的控制电路 5、产生让各部同步动作的基准信号和控制信号等的振荡电路 6、向各部供给电源的电源电路 7。

其中，在存储器 4 中保存的数字数据 D_{pix} 由计算机等外部设备提供，同时针对每个像素电路 110 确定包含在像素电路 110 中的有机 EL 元件的
15 辉度。在此，在本实施方案中为了说明上的方便，假定数字数据 D_{pix} 为 6 比特，每一像素由[0]到[63]共计 64（2 的 6 次幂）等级所表现。

另一方面，扫描线驱动电路 2 产生顺序地一条一条选择扫描线 102 的扫描信号 Y_1 、 Y_2 、 Y_3 、 \dots 、 Y_m ，详细如图 3 所示，从 1 垂直扫描期间（1F）最初的时刻开始，以相当于 1 水平扫描期间（1H）的宽度的脉冲作为扫描信号 Y_1 提供给第 1 条扫描线 102，以后，该脉冲依次移位，
20 作为扫描信号 Y_2 、 Y_3 、 \dots 、 Y_m 提供给第 2、第 3、 \dots 、第 m 条扫描线 102。在此，一般向第 i （ i 为满足 $1 \leq i \leq m$ 的整数）条扫描线 102 提供的扫描信号 Y_i 为高电平时，表示该扫描线 102 被选择。

又，扫描线驱动电路 2，在扫描信号 Y_1 、 Y_2 、 Y_3 、 \dots 、 Y_m 的基础上，
25 将其逻辑反相后的信号分别作为发光控制信号 V_{g1} 、 V_{g2} 、 V_{g3} 、 \dots 、 V_{gm} 产生，并提供给显示板 1，在图 1 中未画出。

数据线驱动电路 3，对于每一条数据线 104 具有是本发明特征部分的电流产生电路，通过数据线 104 向位于被选择的扫描线 102 上的像素电路 110 提供示意等级辉度的电流。详细讲，数据线驱动电路 3，例如由电
30 流产生电路产生与从存储器 4 中读出的数字数据对应的电流，该电流通

过数据线 104 向位于被选择的扫描线 102 上的像素电路 110 提供。电流产生电路将在后面详细说明。

控制电路 5 控制由扫描线驱动电路 2 对扫描线 102 的选择，同时与该选择同步，从存储器 4 中读出数字数据，向数据线驱动电路 3 提供。

5 因此，通过数据线 104 向位于被选择的扫描线 102 上的像素电路 110 提供与其有机 EL 元件辉度对应的电流。

此外，在电光学装置 100 中符号 1~7 的各要素，分别由独立的元件构成时，或者一部分或者全部成一体构成时（例如扫描线驱动电路 2 和数据线驱动电路 3 成一体集成化时，或者除显示板 1 以外的要素的一部分或者全部由可编程 IC 芯片构成而这些要素的功能由写入该 IC 芯片的程序在软件上实现时）等，实际上可以以各种各样的形式进行商品化。

接着说明一下电光学装置 100 中的像素电路 110。图 2 是表示其构成的电路图。须指出的是，所有的像素电路 110 均为相同的构成，在此，为了一般化说明扫描信号，对在第 i 行扫描线 102 和某一列数据线 104 之间的交叉部分上设置的像素电路 110 进行说明。

如该图所示，设置在该扫描线 102 和该数据线 104 之间的交叉部分上的像素电路 110，包括 4 个薄膜晶体管（Thin Film Transistor,以下简称“TFT”）1102、1104、1106、1108、电容元件 1120 和有机 EL 元件 1130。

其中，p 沟道的 TFT1102 的源极与电源中施加高电位电压 V_{dd} 的电源线 109 连接，而漏极分别与 n 沟道 TFT1104 的漏极、n 沟道 TFT1106 的漏极以及 n 沟道 TFT1108 的源极连接。

电容元件 1120 的一端与上述电源线 109 连接，而另一端分别与 TFT1102 的门极以及 TFT1108 的漏极连接。TFT1104 的门极与扫描线 102 连接，其源极与数据线 104 连接。又，TFT1108 的门极与扫描线 102 连接。

25 另一方面，TFT1106 的门极与发光控制线 108 连接，其源极与有机 EL 元件 1130 的阳极连接。在此，对于发光控制线 108，由扫描线驱动电路 2 提供发光控制信号 V_{gi} 。又，对于有机 EL 元件 1130，在阳极和阴极之间夹持有机 EL 层，以与顺方向的电流对应的辉度进行发光。此外，有机 EL 元件 1130 的阴极，对于所有像素电路 110 连接在一起成为共同的
30 阴极，与电源中的低（基准）电位连接。

在这样的构成中，提供给扫描线 102 的扫描信号 Y_i 为 H 电平时，由于 n 沟道 TFT1108 的源极和漏极之间处于导通(on)状态，TFT1102 起到使门极和漏极相互连接的二极管的作用。当提供给扫描线 102 的扫描信号 Y_i 为 H 电平时，由于 n 沟道 TFT1104 也和 TFT1108 相同处于导通状态，其结果，由电流产生电路 30 所产生的电流 I_{out} 经过电源线 109→TFT1102→TFT1104→数据线 104 的路径流动，这时与 TFT1102 的门极电位对应的电荷积蓄在电容元件 1120 上。

扫描信号 Y_i 为 L 电平时，TFT1104、TFT1108 均处于非导通(OFF)状态，在电容元件 1120 上电荷的积蓄状态没有变化，故在 TFT1102 的门极上保持流过电流 I_{out} 时的电压。

又，当扫描信号 Y_i 为 L 电平时，发光控制信号 V_{gi} 为 H 电平。为此，n 沟道 TFT1106 导通，在 TFT1102 的源极与漏极之间，流过与该门极电压对应的电流。详细讲，该电流经过电源线 109→TFT1102→TFT1106→有机 EL 元件 1130 的路径流动。为此，有机 EL 元件 1130 按照与该电流值对应的辉度发光。

在此，流过有机 EL 元件 1130 的电流值，由 TFT1102 的门极电压确定，该门极电压是在由于 H 电平扫描信号让电流 I_{out} 在数据线 104 中流过时由电容元件 1120 所保持的电压。为此，发光控制信号 V_{gi} 为 H 电平时，流过有机 EL 元件 1130 的电流与此前流过的电流 I_{out} 一致。

因此，假定即使所有像素电路 110 中的 TFT1102 的特性参差不齐，也能给包含在各像素电路 110 中的有机 EL 元件 1130 提供相同大小的电流，所以可以抑制由于该参差不齐所引起的显示不均匀的情况发生。

在此，虽然只是对 1 个像素电路 110 进行了说明，但是由于第 i 行扫描线 102 由 m 个像素电路 110 共用，当扫描信号 Y_i 为 H 电平时，共用的 m 个像素线路 110 均同样动作。

进一步，扫描信号 Y_1 、 Y_2 、 Y_3 、 \dots 、 Y_m ，如图 3 所示，由于依次唯一地变成 H 电平，这样，在所有像素电路 110 中，在其 TFT1102 的门极上由电容元件 1120 保持与其有机 EL 元件 1130 的辉度对应的电流 I_{out} 流过时的电压。

此外，各晶体管 1102、1104、1106、1108 的沟道类型，并不一定如

上述那样，实际上可以适当选择 p 沟道或者 n 沟道。

以下说明称为本发明特征部分的电流产生电路。图 4 为表示包含在数据线驱动电路 3 中的电流产生电路 30 的一列的构成的方框图。

在该图中，变换电路 310 将从存储器 4（参见图 1）读出的 6 比特数字数据（D0~D5）变换成 19 比特数字数据。对于该 19 比特数字数据可以分为以下 4 组，第 1 组为 S11~S14、S1F 的 5 比特，第 2 组为 S21~S24、S2F 的 5 比特，第 3 组为 S31~S34、S3F 的 5 比特，第 4 组为 S41~S44 的 4 比特，其中，第 1 组提供给电路块 C1，第 2 组提供给电路块 C2，第 3 组提供给电路块 C3，第 4 组提供给电路块 C4。

10 对于变换电路 310 的变换内容进行说明，6 比特数字数据（D0~D5）所示的十进制（D5 为最高位）的等级范围为[0]~[63]的 64 等级，当十进制的等级在[0]~[15]时，变换电路 310 将其变换输出成图 5 所示的 19 比特数字数据。详细讲，等级从[0]到[15]递增，比特 S11~S14（S14 为最高位）所表示的十进制值也从[0]到[15]依次递增，而其他所有比特均变换成二进制的“0”。

15 当十进制的等级在[16]~[31]时，变换电路 310 将其变换输出成图 6 所示的 19 比特数字数据。详细讲，随着等级从[16]递增到[31]，比特 S21~S24（S24 为最高位）所表示的十进制值也从[0]到[15]依次递增，比特 S11~S14、S1F 均变换成二进制的“1”，而其他所有比特均变换成二进制的“0”。

20 当十进制的等级在[32]~[47]时，变换电路 310 将其变换输出成图 7 所示的 19 比特数字数据。详细讲，随着等级从[32]递增到[47]，比特 S31~S34（S34 为最高位）所表示的十进制值也从[0]到[15]依次递增，比特 S11~S14、S1F、S21~S24、S2F 均变换成二进制的“1”，而其他所有比特均变换成二进制的“0”。

25 当十进制的等级在[48]~[63]时，变换电路 310 将其变换输出成图 8 所示的 19 比特数字数据。详细讲，随着等级从[48]递增到[63]，比特 S41~S44（S44 为最高位）所表示的十进制值也从[0]到[15]依次递增，比特 S11~S14、S1F、S21~S24、S2F、S31~S34、S3F 均变换成二进制的“1”。

30 图 9 为表示采用逻辑电路实现这样的变换电路 310 时的一例。当然，对于这样的变换电路 310，也可以不采用逻辑电路，而采用预先将变换内

容保存的表的形式实现。

说明返回到图 4，基准电压产生电路 320 根据电源电路 7 所产生的电压 V1~V4 分别产生基准电压 VCS1~VCS4 以及 VCF1~VCF4。

在此，基准电压产生电路 320，通过图 10 所示的电流镜（Current Mirror）电路譬如从电压 V1 产生基准电压 VCS1、VCF1。在该图中，在电流镜电路的输入侧输入从图 1 中的电源电路 7 输出的电压 V1，而从输出侧输出基准电压 VCS1 和 VCF1。根据同样的电流镜电路，分别从电压 V2 产生基准电压 VCS2 和 VCF2，从电压 V3 产生基准电压 VCS3 和 VCF3，从电压 V4 产生基准电压 VCF4。

10 电路块 C1 是 6 比特数字数据 (D0~D5) 所示的十进制等级 [0]~[63] 中分配给 [0]~[15] 的电路，其详细如图 11 所示，由变换电路 310 变换的 19 比特数据中，根据比特 S11~S14、S1F 对开关 11a~11d、11e 进行开关控制，将 FET（Field-Effect Transistor，场效应晶体管）10a~10e、10f~10j 所输出的要素电流 i_{11} ~ i_{14} 、 i_{1F} 合成产生副电流 I_{out1} 。

15 在此，当 FET 的门极和源极之间施加一定电压时流过 FET 的电流定义放大系数 β ，FET10f~10j 之间的放大系数 β 的比设定为 $10f:10g:10h:10i:10j=1:2:4:8:1$ 。

又，在 FET10a~10e 的门极上施加基准电压 VCS1，在 FET10f~10j 的门极上施加基准电压 VCF1，这样要素电流 i_1 ~ i_4 、 i_{1F} 之间的比成为 $i_1:i_2:i_3:i_4:i_{1F}=1:2:4:8:1$ 。

此外，在电路块 C1 中，FET 构成采用 FET10a~10e 和 FET10f~10j 的 2 段构成，其目的是为了输出电流 I_{out} 的特性稳定。

因此，在原理上，仅仅由 FET10f~10j 构成，也可以构成具有同样功能的电路。

25 电路块 C2 是数字数据 (D0~D5) 所示的十进制等级 [0]~[63] 中分配给 [16]~[31] 的电路，等同于电路块 C1。即，电路块 C2 由变换电路 310 变换的 19 比特数据中，根据比特 S21~S24、S2F 适当选择要素电流 i_{21} ~ i_{24} 、 i_{2F} ，同时将所选择的这些要素电流合成产生副电流 I_{out2} 。

30 电路块 C3 是数字数据 (D0~D5) 所示的十进制等级 [0]~[63] 中分配给 [32]~[47] 的电路，等同于电路块 C1、C2。即，电路块 C3 由变换电

路 310 变换的 19 比特数据中, 根据比特 S31~S34、S3F 适当选择要素电流 $i_{31} \sim i_{34}$ 、 i_{3F} , 同时将所选择的这些要素电流合成产生副电流 I_{out3} 。

5 电路块 C4 是数字数据 (D0~D5) 所示的十进制等级 [0]~[63]中分配给[48]~[63]的电路, 除了相当于电路块 C1 中的开关 11f、FET10e、10j 的部分 (虚线 50 所围的电路) 没有以外, 其余和电路块 C1 是相同的, 根据比特 S41~S44 适当选择要素电流 $i_{41} \sim i_{44}$, 同时将所选择的这些要素电流合成产生副电流 I_{out4} 。

10 在此, 在电路块 C1 中虚线 50 所围的电路是为了选择要素电流 i_{1F} 的电路。该要素电流 i_{1F} 是在产生相当于数字数据 (D0~D5) 所示的十进制等级 [16] (分配给与该电路块 C1 的上位侧临近的电路块者中的最低值) 的副电流 I_{out1} 时在将要素电流 $i_{11} \sim i_{14}$ 相加时使用。

15 对于在电路块 C2、C3 中相当于虚线 50 中的电路也相同, 是为了选择要素电流 i_{2F} 、 i_{3F} 的电路, 其中要素电流 i_{2F} 是在产生相当于等级 [32] 的副电流 I_{out2} 时在将要素电流 $i_{21} \sim i_{24}$ 相加时使用, 要素电流 i_{3F} 是在产生相当于等级 [48]的副电流 I_{out3} 时在将要素电流 $i_{31} \sim i_{34}$ 相加时使用。

因此, 在不存在等级 [64]的本实施方案中, 不需要大于要素电流 $i_{41} \sim i_{44}$ 之和的副电流 I_{out4} , 所以相当于虚线 50 中的电路在电路块 C4 中不存在。

20 由电路块 C1~电路块 C4 产生的副电流 $I_{out1} \sim I_{out4}$ 经过合成电流线 32 合成为主电流 I_{out} , 将该主电流 I_{out} 输出给对应的数据线 104。

然后说明怎样用 6 比特数字数据 (D0~D5) 控制主电流 I_{out} 的值。

25 首先, 当数字数据 (D0~D5) 在等级[0]~[15]的范围内时, 如图 5 所示, 对于比特 S11~S14 变换成由该 4 比特表示的十进制值 (S14 为最高位) 依次从[0]递增到[15]。为此, 在电路块 C1 中让开关 11a~11d 开关, 据此, 适当选择要素电流 $i_{11} \sim i_{14}$, 产生副电流 I_{out1} 。

在等级为[0]~[15]时, 由于比特 S11~S14 以外的比特均变换成二进制的“0”, 电路块 C2、C3、C4 中的开关均为关, 其结果, 副电流 I_{out2} 、 I_{out3} 、 I_{out4} 均为 0。

30 因此, 等级为[0]~[15]时的主电流 I_{out} 只是由在电路块 C1 中通过适

当选择的要素电流 $i_{11} \sim i_{14}$ 所合成的副电流 I_{out1} 所表现。

当数字数据 (D0~D5) 在等级[16]~[31]的范围内时, 如图 6 所示, 由于比特 S11~S14、S1F 均变换成二进制的“1”, 在电路块 C1 中开关 11a~11d、11e 均导通, 副电流 I_{out1} 为由要素电流 $i_{11} \sim i_{14}$ 、 i_{1F} 之和所表示的最大值。

在等级为[16]~[31]时, 对于比特 S21~S24 变换成由该 4 比特表示的十进制值 (S24 为最高位) 依次从[0]递增到[15]。为此, 在电路块 C2 中适当选择要素电流 $i_{21} \sim i_{24}$, 产生副电流 I_{out2} 。

又, 在等级为[16]~[31]时, 比特 S31~S34、S3F、S41~S44 均变换成二进制的“0”, 电路块 C3 中的副电流 I_{out3} 以及电路块 C4 中的副电流 I_{out4} 均为 0。

因此, 等级为[16]~[31]时的主电流 I_{out} 是在由在电路块 C2 中通过适当选择的要素电流 $i_{21} \sim i_{24}$ 所合成的副电流 I_{out2} 的基础上进一步加上成为最大值的副电流 I_{out1} 后的电流。但是, 当等级为[16] (分配给电路块 C2 的范围的最低值) 时, 严格讲, 由于副电流 I_{out2} 为 0, 主电流 I_{out} 由成为最大值的副电流 I_{out1} 所表示。

当数字数据 (D0~D5) 在等级[32]~[47]的范围内时, 如图 7 所示, 由于比特 S11~S14、S1F、S21~S24、S2F 均变换成二进制的“1”, 在电路块 C1 中的副电流 I_{out1} 为由要素电流 $i_{11} \sim i_{14}$ 、 i_{1F} 之和, 在电路块 C2 中的副电流 I_{out2} 为由要素电流 $i_{21} \sim i_{24}$ 、 i_{2F} 之和。

在等级为[32]~[47]时, 对于比特 S31~S34 变换成由该 4 比特表示的十进制值 (S34 为最高位) 依次从[0]递增到[15]。为此, 在电路块 C3 中适当选择要素电流 $i_{31} \sim i_{34}$, 产生副电流 I_{out3} 。

此外, 在等级为[32]~[47]时, 比特 S41~S44 均变换成二进制的“0”, 电路块 C4 中的副电流 I_{out4} 为 0。

因此, 等级为[32]~[47]时的主电流 I_{out} 是在由在电路块 C3 中通过适当选择的要素电流 $i_{31} \sim i_{34}$ 所合成的副电流 I_{out3} 的基础上进一步加上成为最大值的副电流 I_{out1} 、 I_{out2} 之和后的电流。但是, 当等级为[32] (分配给电路块 C3 的范围的最低值) 时, 严格讲, 由于副电流 I_{out3} 为 0, 主电流 I_{out} 由成为最大值的副电流 I_{out1} 、 I_{out2} 之和所表示。

当数字数据 (D0~D5) 在等级[48]~[63]的范围内时, 如图 8 所示, 由于比特 S11~S14、S1F、S21~S24、S2F、S31~S34、S3F 均变换成二进制的“1”, 在电路块 C1 中的副电流 Iout1 为由要素电流 i11~i14、i1F 之和, 在电路块 C2 中的副电流 Iout2 为由要素电流 i21~i24、i2F 之和, 在电路块 C3 中的副电流 Iout3 为由要素电流 i31~i34、i3F 相加和。

在等级为[48]~[63]时, 对于比特 S41~S44 变换成由该 4 比特表示的十进制值 (S44 为最高位) 依次从[0]递增到[15]。为此, 在电路块 C4 中适当选择要素电流 i41~i44, 产生副电流 Iout4。

因此, 等级为[48]~[63]时的主电流 Iout 是在由在电路块 C4 中通过适当选择的要素电流 i41~i44 所合成的副电流 Iout4 的基础上进一步加上成为最大值的副电流 Iout1、Iout2、Iout3 之和后的电流。但是, 当等级为[48] (分配给电路块 C4 的范围的最低值) 时, 严格讲, 由于副电流 Iout4 为 0, 主电流 Iout 只由成为最大值的副电流 Iout1、Iout2、Iout3 之和所表示。

当电源电路 7 按照 $V1 < V2 < V3 < V4$ 的大小关系产生电压 V1~V4 时, 由基准电压产生电路 320 所产生的基准电压 VCS1~VCS4 (VCF1~VCF4) 具有 $VCS1 < VCS2 < VCS3 < VCS4$ ($VCF1 < VCF2 < VCF3 < VCF4$) 大小关系。

在该关系中, 电路块 C1~C4 中的要素电流 i11~i14、i1F、i21~i24、i2F、i31~i34、i3F、i41~i44 分别成为图 12 所示的值时, 对应于数字数据 (D0~D5) 的等级[0]~[63]的主电流 Iout 分别为图 13 所示的值。又, 该等级与主电流之间的特性, 如图 14 所示, 是由 4 条直线模拟的 γ 曲线。

详细说明一下这样的特性的。首先, 等级为[0]~[16]时的主电流 Iout 由于只有由在电路块 C1 中通过适当选择的要素电流 i11~i14、i1F 所合成的副电流 Iout1, 该范围内的主电流 Iout 在该范围内大致呈直线特性, 其斜率由基准电压 VCS1 (VCF1) 的大小确定。此外, 由于要素电流 i11、i1F 的加权均为[1], 等级为[16]时的主电流 Iout 在等级为[0]~[15]时的特性的延长线上。

等级为[16]~[32]时的主电流 Iout 由于是在电路块 C1 中成为最大值的副电流 Iout1 的基础上将在电路块 C2 中通过适当选择的要素电流 i21~

i24、i2F 所合成的副电流 I_{out2} 相加后的值，该范围内的主电流 I_{out} 在该范围内大致呈直线特性，并且与等级为[0]~[16]时的直线特性具有连续性。等级为[16]~[32]时的主电流 I_{out} 的斜率由基准电压 $VCS2$ ($VCF2$) 的大小确定。此外，由于要素电流 $i21$ 、 $i2F$ 的加权均为[1]，等级为[32] 5 时的主电流 I_{out} 在等级为[16]~[31]时的特性的延长线上。

然后，等级为[32]~[48]时的主电流 I_{out} 由于是在成为最大值的副电流 I_{out1} 、 I_{out2} 的基础上将在电路块 C3 中通过适当选择的要素电流 $i31$ ~ $i34$ 、 $i3F$ 所合成的副电流 I_{out3} 相加后的值，该范围内的主电流 I_{out} 在该范围内大致呈直线特性，并且与等级为[16]~[32]时的直线特性具有连续 10 性。进一步，等级为[32]~[48]时的主电流 I_{out} 的斜率由基准电压 $VCS3$ ($VCF3$) 的大小确定。

然后，等级为[48]~[63]时的主电流 I_{out} 由于是在成为最大值的副电流 I_{out1} 、 I_{out2} 、 I_{out3} 的基础上将在电路块 C4 中通过适当选择的要素电流 $i41$ ~ $i44$ 所合成的副电流 I_{out4} 相加后的值，该范围内的主电流 I_{out} 在 15 该范围内大致呈直线特性，并且与等级为[42]~[48]时的直线特性具有连续性。进一步，等级为[48]~[63]时的主电流 I_{out} 的斜率由基准电压 $VCS4$ ($VCF4$) 的大小确定。

因此，如果根据电压 $V1$ ~ $V4$ ，操作由基准电压产生电路 320 所产生的基准电压 $VCS1$ ~ $VCS4$ ($VCF1$ ~ $VCF4$) 的大小关系，可以设定各种 20 各样的等级与主电流 I_{out} 的特性。

例如，当 $VCS1=VCS2=VCS3=VCS4$ 时，主电流 I_{out} ，如图 15 所示，在[0]~[63]的整个等级范围大致呈直线特性。这时的斜率，根据 $VCS1$ ($=VCS2=VCS3=VCS4$) 变化。

又，当 $VCS1>VCS2>VCS3>VCS4$ 时，主电流 I_{out} 的特性如图 16 所 25 示。进一步，如果让 $VCS1(=VCS2)>VCS3(=VCS4)$ ，主电流 I_{out} 的特性如图 17 所示。

此外，要操作由基准电压产生电路 320 所产生的基准电压 $VCS1$ ~ $VCS4$ ($VCF1$ ~ $VCF4$) 的大小关系，只要分别设定由电源电路 7 所产生的电压 $V1$ ~ $V4$ 即可，例如，作为个别设定电压 $V1$ 的结构，可以举出图 30 18 所示的例子。即，举例来说，可采用这样的结构：将运算放大器 71 的

输出采用可变电阻 73 和电阻 75 而作负反馈输入。对其他电压 V1、V2、V3 来说也同样。在该结构中，可变电阻 73 的电阻值可以采用手动调整，也可以采用模拟开关调整。

依据这样的电流产生电路 30，等级与主电流的特性采用 4 条连续的大致直线表现，根据不同目的和用途可以以各种各样的形式模拟显示板 1 中的 γ 特性。

进一步，依据该电流产生电路，由于可采用 V1~V4 的共计 4 种基准电压和逻辑电源电压可以产生 64 种主电流 I_{out} ，故所需要的电压源数很少就足够了。为此，在简化结构，降低消耗电能的同时，也提高了耐

10 力性。

此外，该电流产生电路，虽然采用的是由电路块 C1~C4 所产生 4 个副电流 $I_{out1} \sim I_{out4}$ 合成为与 64 等级对应的主电流 I_{out} 的结构，但是也可以通过增加电路块的数量（减少每个电路块中 FET10f~10j 等的数量），实现更加平滑的非线性特性，相反，也可以减少电路块的数量（增加每个电路块中 FET10f~10j 等的数量），减少变换电路 310 中的变换负

15 担（减少确定电路块的开关的导通截止的数据线数）。

又，在上述电路块中，虽然是使用 FET 来产生要素电流，但是毫无疑问也可以采用双极型晶体管。

本发明，并不限于上述实施方案，可以进行各种应用与变形。

在上述实施方案中，主电流 I_{out} 在等级为[0]时虽然将其最低值设定为 0（参见图 13），但也可以如图 19 所示，另外设置偏置电流电路 51、由电压 V0 确定主电流 I_{out} 的下限值。在这样的结构下，流入偏置电流电路 51 的电流对副电流 $I_{out1} \sim I_{out4}$ 的和进行偏置后，合成为主电流 I_{out} 。为此，主电流 I_{out} 的最低值可以不是零，而是该下限值。

20

在实施方案中，当选择扫描线 102 时，位于该扫描线 102 上的象素电路 110 的有机 EL 元件 1130 中应流入的电流通过数据线 104 提供。

25

在此，当显示板 1 的尺寸增大，数据线 104 上的寄生电容增大，这样，就不可能直接提供所需要的主电流 I_{out} ，因而难以高速驱动。为了消除这样的不利因素，例如，如图 20 所示，在每条数据线 104 上也可以

30 设置预充电电路 53。该预充电电路 53 包括流入与门极电压 V_{pre} 对应的

预充电电流 I_p 的 FET532、在数据线 104 中流入主电流 I_{out} 之前由信号 D_p 使其导通并让预充电电流 I_p 流入数据线 104 而预先对数据线 104 预充电的开关 534。

5 这样，如果在流入主电流 I_{out} 之前对数据线 104 预充电，与这样的预充电电路 53 不存在的情况相比较，数据线 104 中流入的电流到达目标电流即主电流 I_{out} 所需要的时间可以缩短，因此，可以进行更高速驱动。

又，在实施方案中，对于发光控制信号 V_{g1} 、 V_{g2} 、 V_{g3} 、 \dots 、 V_{gm} ，虽然采用的是由扫描线驱动电路 2 将扫描信号 Y_1 、 Y_2 、 Y_3 、 \dots 、 Y_m 反相后提供这样的结构，但是也可以采用由另外的电路提供的结构，而且
10 还可以采用如下结构：将成为发光控制信号 V_{g1} 、 V_{g2} 、 V_{g3} 、 \dots 、 V_{gm} 的有效电平（H 电平）的期间一并朝窄方向控制。

有关以上说明的实施方案的电光学装置 100 虽然是通过将本发明的特征部分的电流产生电路 30 适用于有机 EL 板的数据线驱动电路中而构成的，但是该电流产生电路也可以适用于除了有机 EL 板以外的其他显示
15 板，例如 FED(Field Emission Display, 场致发射显示)等其他各种各样的显示板中。

以下对适用了有关实施方案的电光学装置 100 的电子设备的几个事例进行说明。

图 21 为表示适用该电光学装置 100 的移动型个人计算机的构成的立体图。
20 在该图中，个人计算机 2100 包括具有键盘 102 的机体 2104 和作为显示装置的电光学装置 100。

又，图 22 为表示适用上述电光学装置 100 的手机的构成的立体图。在该图中，手机 2200 包括多个操作按键 2202、受话口 2204、送话口 2206 以及上述电光学装置 100。

25 图 23 为表示将上述电光学装置 100 用作为取景器的数码相机的构成的立体图。银盐照相机是将被摄体的光像在胶片上感光，而数码相机 2300 是将被摄体的光像采用 CCD (Charge Coupled Device, 电荷耦合器件) 等摄像元件进行光电变换，生成并保存摄像信号。在此，在数码相机 2300 中的机体 2302 的背面上，设置了上述电光学装置 100。该电光学装置 100，
30 由于是根据摄像信号进行显示，故可以起到显示被摄体的取景器的作用。

又,在本体 2302 的前面侧(图 23 中背面侧),设置有包含光学镜头和 CCD 等的受光装置 2304。

摄影者在确认显示在电光学装置 100 上的被摄体像之后,按下快门 2306,将该时刻的 CCD 摄像信号传送并保存在电路板 2308 的存储器中。

5 又,在该数码相机 2300 中、即在外壳 2302 的侧面上设置有为进行外部显示的视频信号输出端子 2312 和数据通信用输入输出端子 2314。

此外,作为适用电光学装置 100 的电子设备,除了图 21 所示的个人计算机、图 22 所示的手机、图 23 所示的数码相机以外,还可以举出液晶电视、观察取景型和监视直视型的摄像机、导航装置、寻呼机、电子记事本、电子计算器、文字处理器、工作站、可视电话、POS 终端、具有触摸屏的设备等。作为这样各式各样的电子设备的显示部,不用讲,可以适用上述电光学装置 100。

依据以上说明的有关本发明的电流产生电路,其电路构成简单、并且消耗电能少。

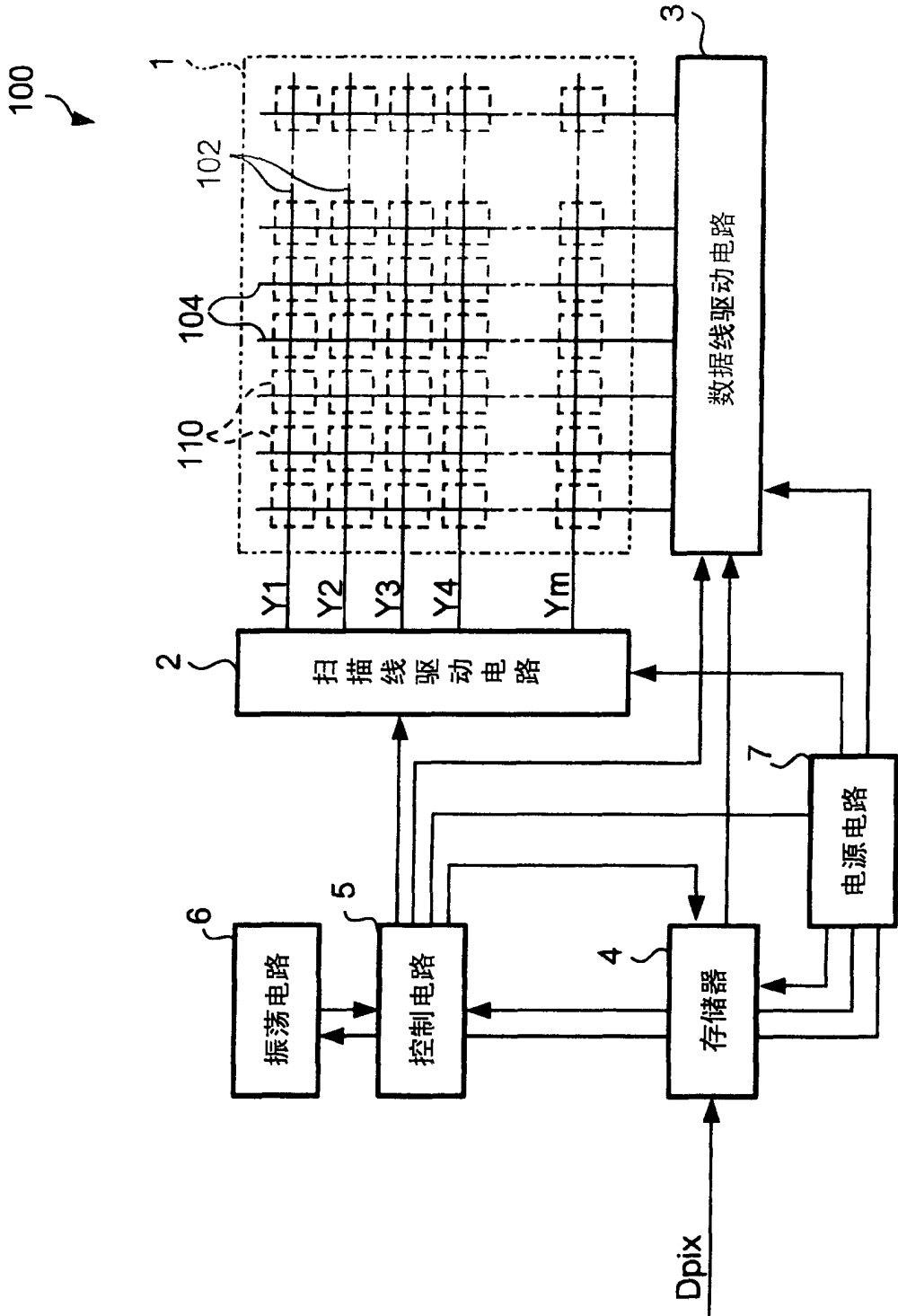


图1

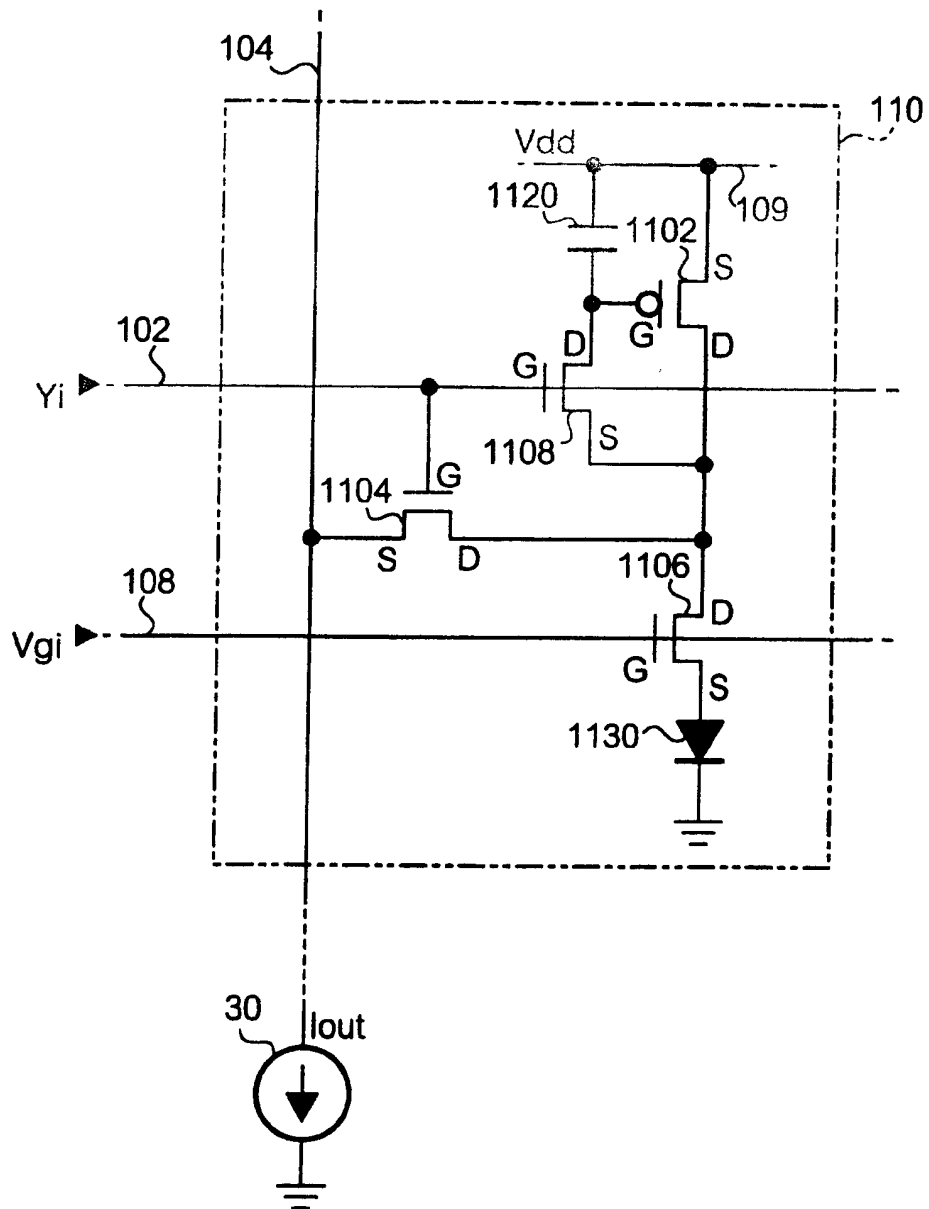


图 2

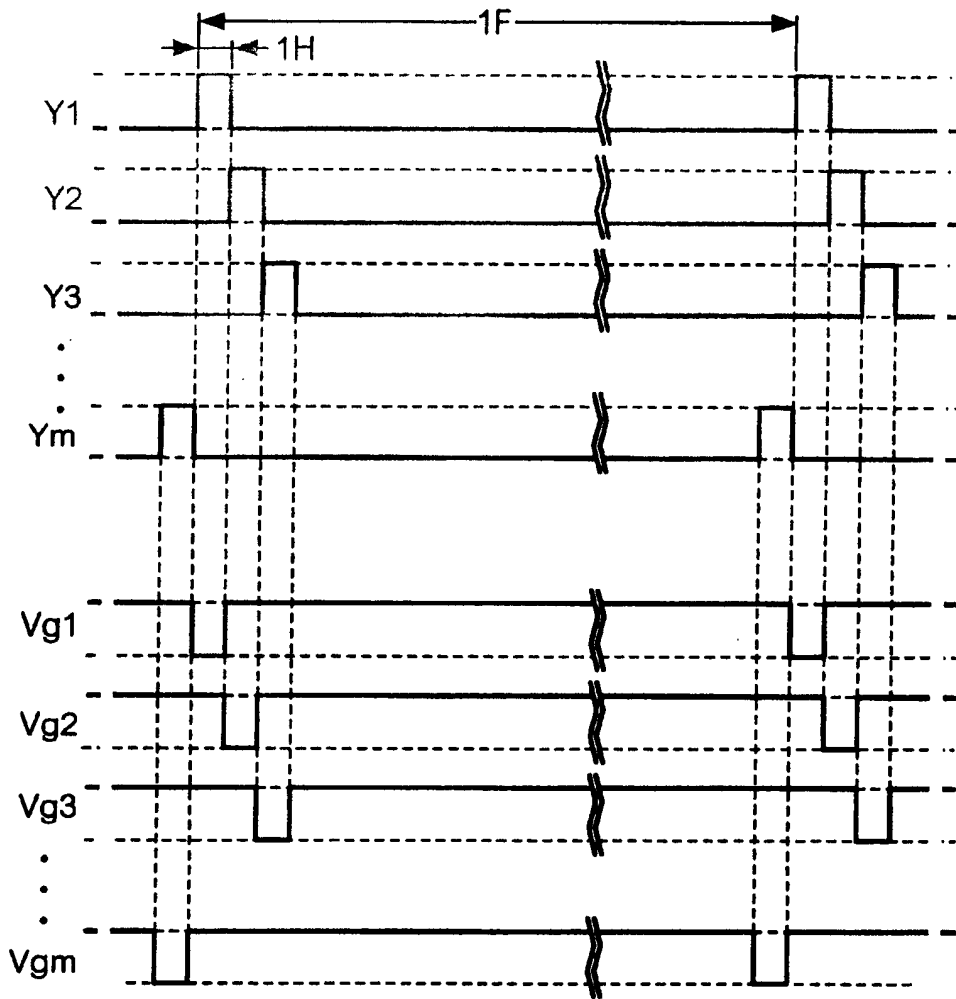


图 3

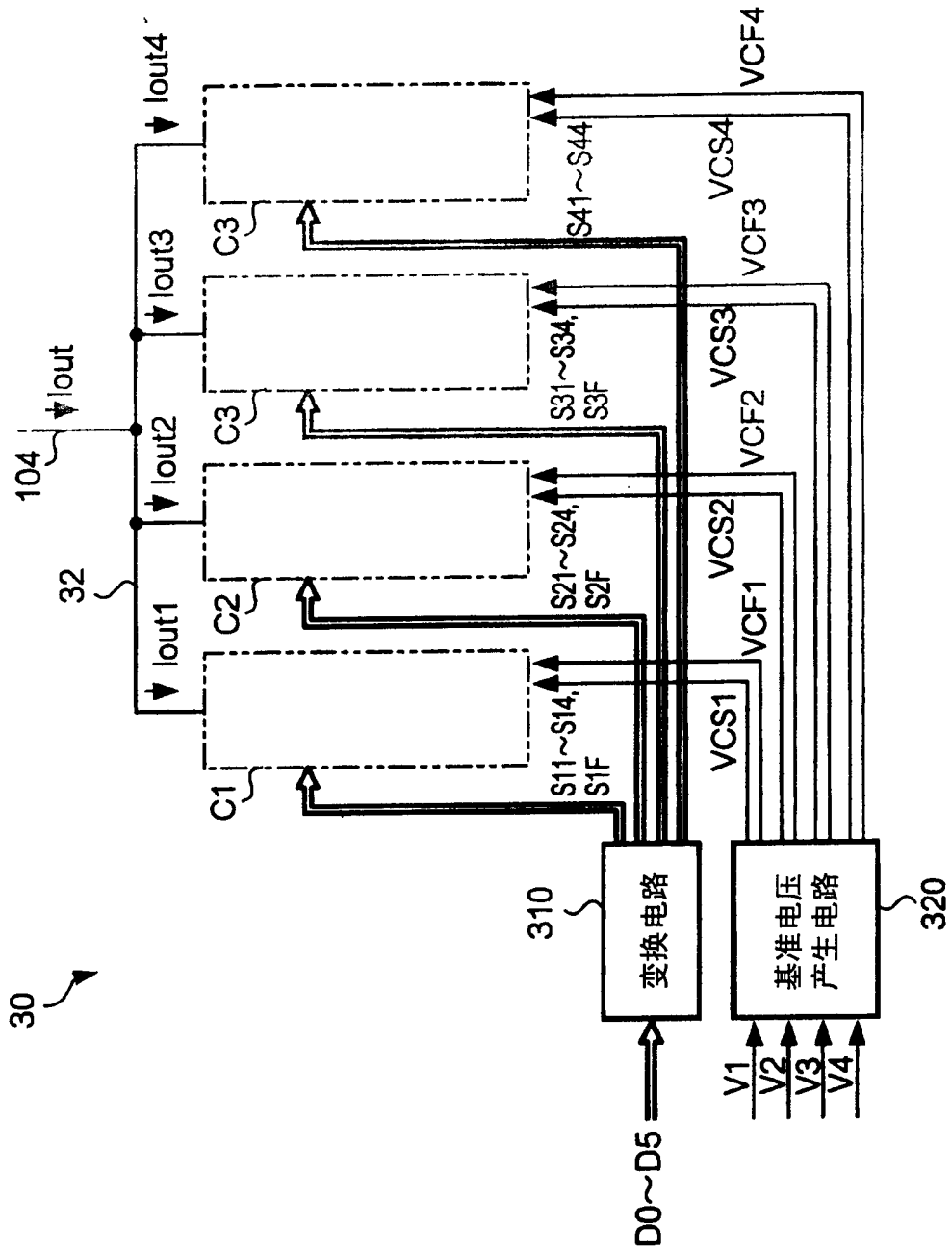


图 4

等级	D5	D4	D3	D2	D1	D0	S44	S43	S42	S41	S3F	S34	S33	S32	S31	S2F	S24	S23	S22	S21	S1F	S14	S13	S12	S11
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
2	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
3	0	0	0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1
4	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0
5	0	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1
6	0	0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0
7	0	0	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1
8	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0
9	0	0	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1
10	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0
11	0	0	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1
12	0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0
13	0	0	1	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	1
14	0	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	0
15	0	0	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1

图 5

等级	D5	D4	D3	D2	D1	D0	S44	S43	S42	S41	S3F	S34	S33	S32	S31	S2F	S24	S23	S22	S21	S1F	S14	S13	S12	S11
16	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1
17	0	1	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1
18	0	1	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	1	1	1
19	0	1	0	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1
20	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	1	1	1	1
21	0	1	0	1	0	1	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	1	1	1	1
22	0	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	1	1	1	1	1
23	0	1	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1
24	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	1	1	1	1	1
25	0	1	1	0	0	1	0	0	0	0	0	0	0	0	0	0	1	0	0	1	1	1	1	1	1
26	0	1	1	0	1	0	0	0	0	0	0	0	0	0	0	0	1	0	1	0	1	1	1	1	1
27	0	1	1	0	1	1	0	0	0	0	0	0	0	0	0	0	1	0	1	1	1	1	1	1	1
28	0	1	1	1	0	0	0	0	0	0	0	0	0	0	0	0	1	1	0	0	1	1	1	1	1
29	0	1	1	1	0	1	0	0	0	0	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1
30	0	1	1	1	1	0	0	0	0	0	0	0	0	0	0	0	1	1	1	0	1	1	1	1	1
31	0	1	1	1	1	1	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1

图 6

等级	D5	D4	D3	D2	D1	D0	S44	S43	S42	S41	S3F	S34	S33	S32	S31	S2F	S24	S23	S22	S21	S1F	S14	S13	S12	S11
32	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1
33	1	0	0	0	0	1	0	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1
34	1	0	0	0	1	0	0	0	0	0	0	0	0	1	0	1	1	1	1	1	1	1	1	1	1
35	1	0	0	0	1	1	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1
36	1	0	0	1	0	0	0	0	0	0	0	0	1	0	0	1	1	1	1	1	1	1	1	1	1
37	1	0	0	1	0	1	0	0	0	0	0	0	1	0	1	1	1	1	1	1	1	1	1	1	1
38	1	0	0	1	1	0	0	0	0	0	0	0	1	1	0	1	1	1	1	1	1	1	1	1	1
39	1	0	0	1	1	1	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1
40	1	0	1	0	0	0	0	0	0	0	0	1	0	0	0	1	1	1	1	1	1	1	1	1	1
41	1	0	1	0	0	1	0	0	0	0	0	1	0	0	1	1	1	1	1	1	1	1	1	1	1
42	1	0	1	0	1	0	0	0	0	0	0	1	0	1	0	1	1	1	1	1	1	1	1	1	1
43	1	0	1	0	1	1	0	0	0	0	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1
44	1	0	1	1	0	0	0	0	0	0	0	1	1	0	0	1	1	1	1	1	1	1	1	1	1
45	1	0	1	1	0	1	0	0	0	0	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1
46	1	0	1	1	1	1	0	0	0	0	0	1	1	1	0	1	1	1	1	1	1	1	1	1	1
47	1	0	1	1	1	1	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1

图7

等级	D5	D4	D3	D2	D1	D0	S44	S43	S42	S41	S3F	S34	S33	S32	S31	S2F	S24	S23	S22	S21	S1F	S14	S13	S12	S11
48	1	1	0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
49	1	1	0	0	0	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
50	1	1	0	0	1	0	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
51	1	1	0	0	1	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
52	1	1	0	1	0	0	0	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
53	1	1	0	1	0	1	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
54	1	1	0	1	1	0	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
55	1	1	0	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
56	1	1	1	0	0	0	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
57	1	1	1	0	0	1	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
58	1	1	1	0	1	0	1	0	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
59	1	1	1	0	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
60	1	1	1	1	0	0	1	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
61	1	1	1	1	0	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
62	1	1	1	1	1	0	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
63	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1

图 8

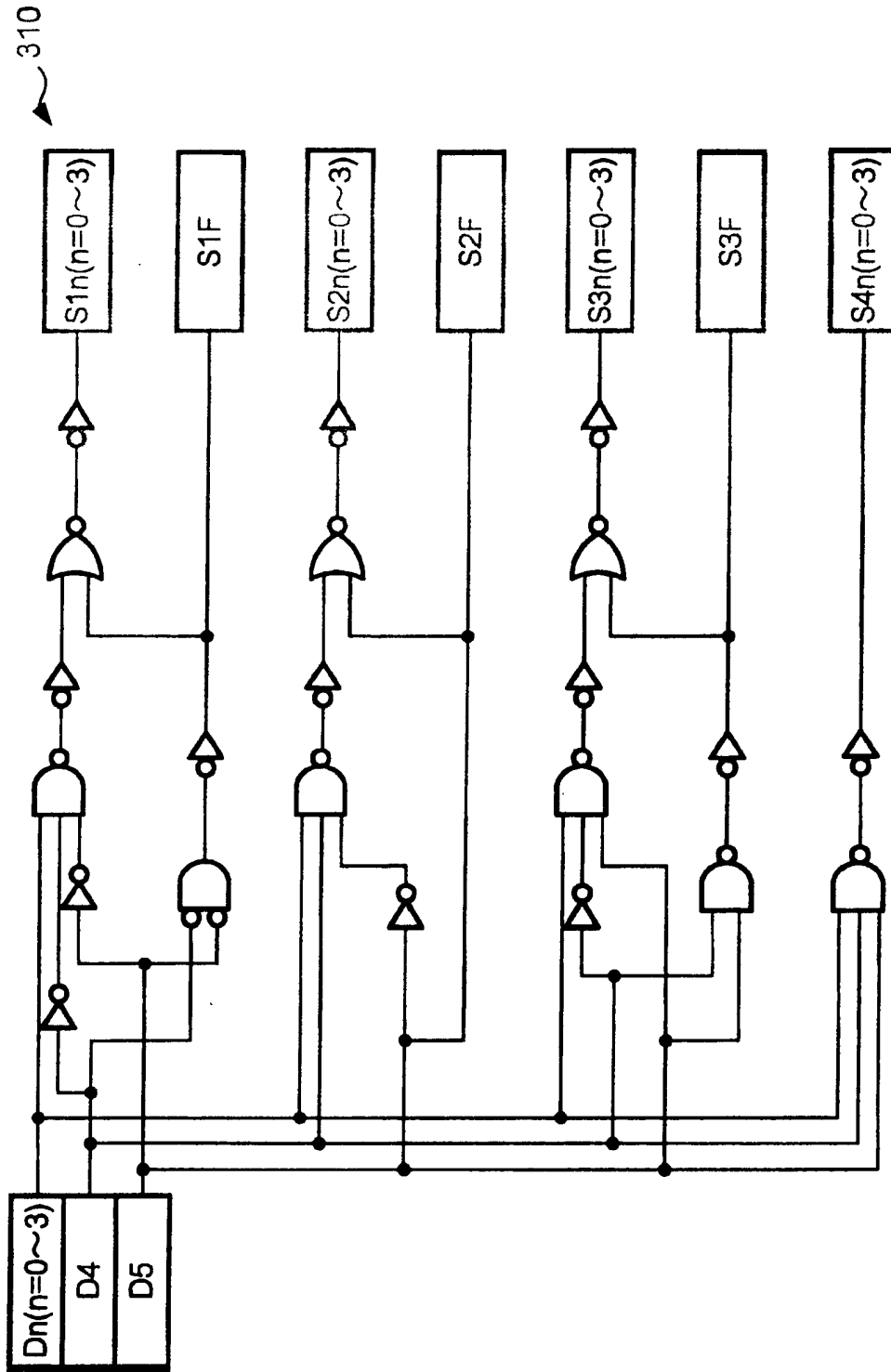


图 9

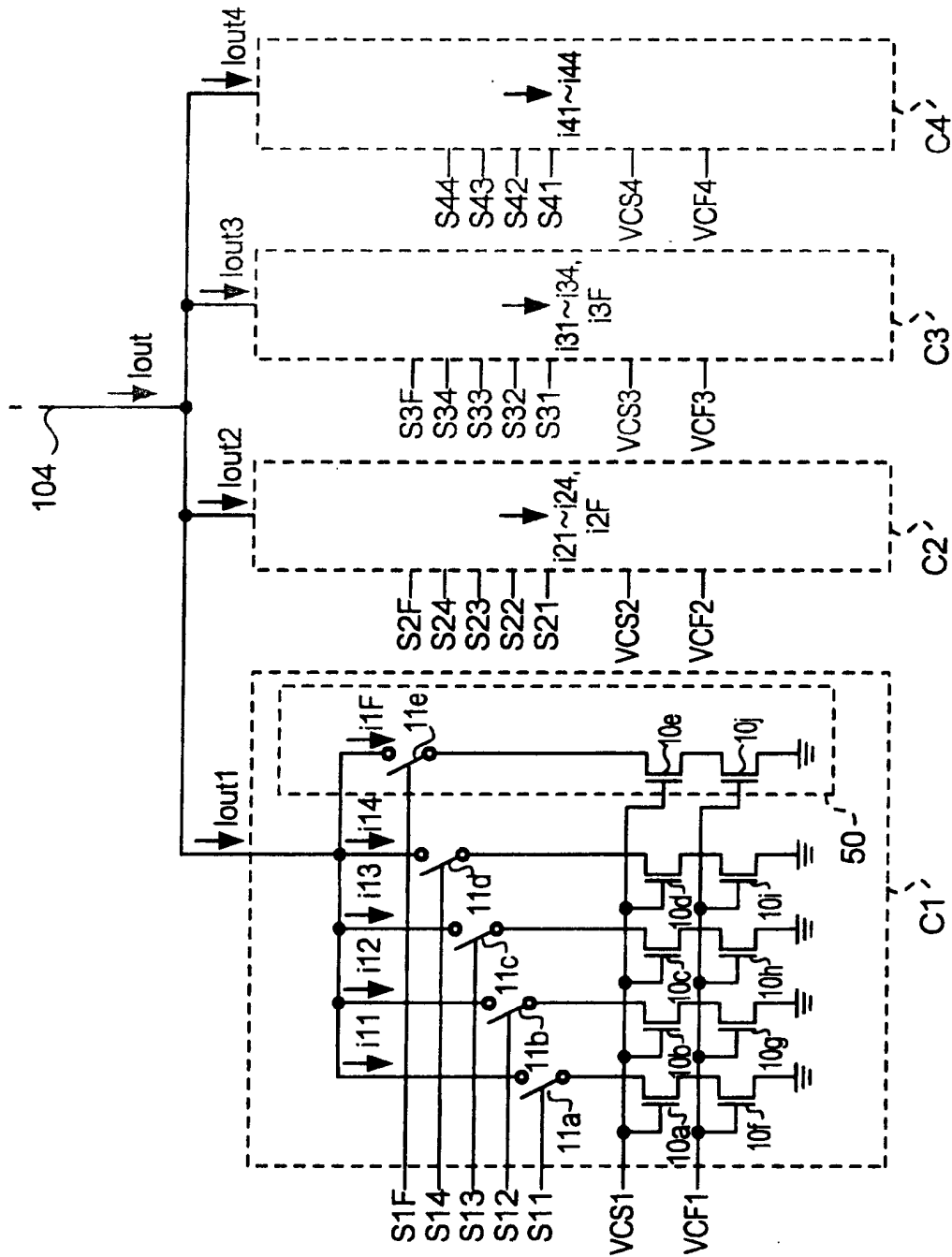


图 11

要素电流	电流值
i11	1.5
i12	3.0
i13	6.0
i14	12.0
i1F	1.5
i21	4.75
i22	9.5
i23	19.0
i24	38.0
i2F	4.75
i31	24.13
i32	48.25
i33	96.5
i34	193.0
i3F	24.13
i41	61.68
i42	123.4
i43	246.7
i44	493.4

图 12

等级	主电流	等级	主电流
0	0	32	100.0
1	1.5	33	124.1
2	3.0	34	148.3
3	4.5	35	172.4
4	6.0	36	196.5
5	7.5	37	220.6
6	9.0	38	244.8
7	10.5	39	268.9
8	12.0	40	293.0
9	13.5	41	317.1
10	15.0	42	341.3
11	16.5	43	365.4
12	18.0	44	389.5
13	19.5	45	413.6
14	21.0	46	437.8
15	22.5	47	461.9
16	24.0	48	486.0
17	28.8	49	547.7
18	33.5	50	609.4
19	38.3	51	671.0
20	43.0	52	732.7
21	47.8	53	794.4
22	52.5	54	856.1
23	57.3	55	917.8
24	62.0	56	979.4
25	66.8	57	1041.1
26	71.5	58	1102.8
27	76.3	59	1164.5
28	81.0	60	1226.2
29	85.8	61	1287.8
30	90.5	62	1349.5
31	95.3	63	1411.2

图 13

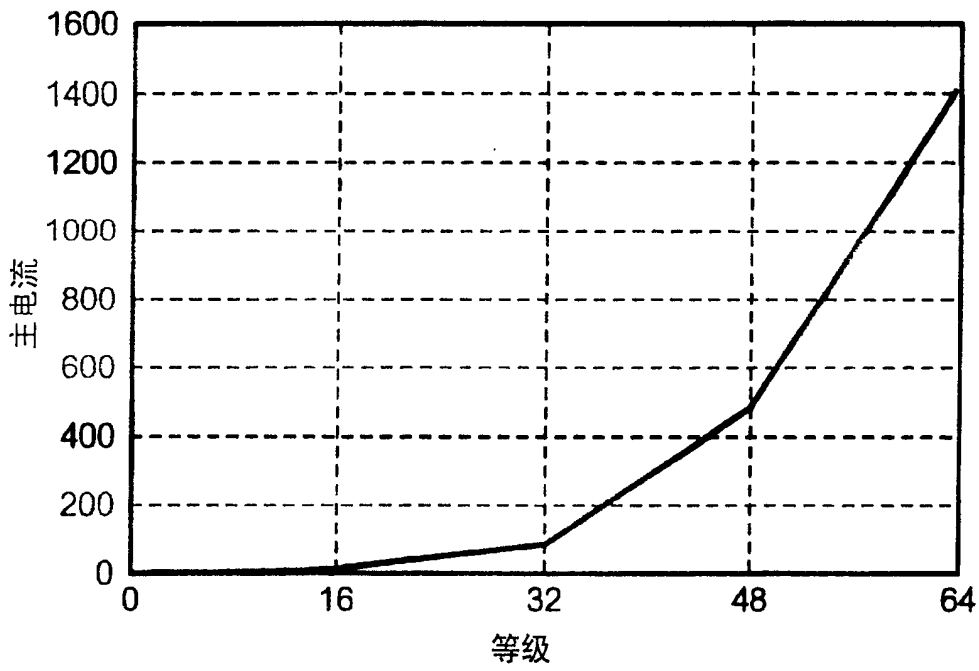


图 14

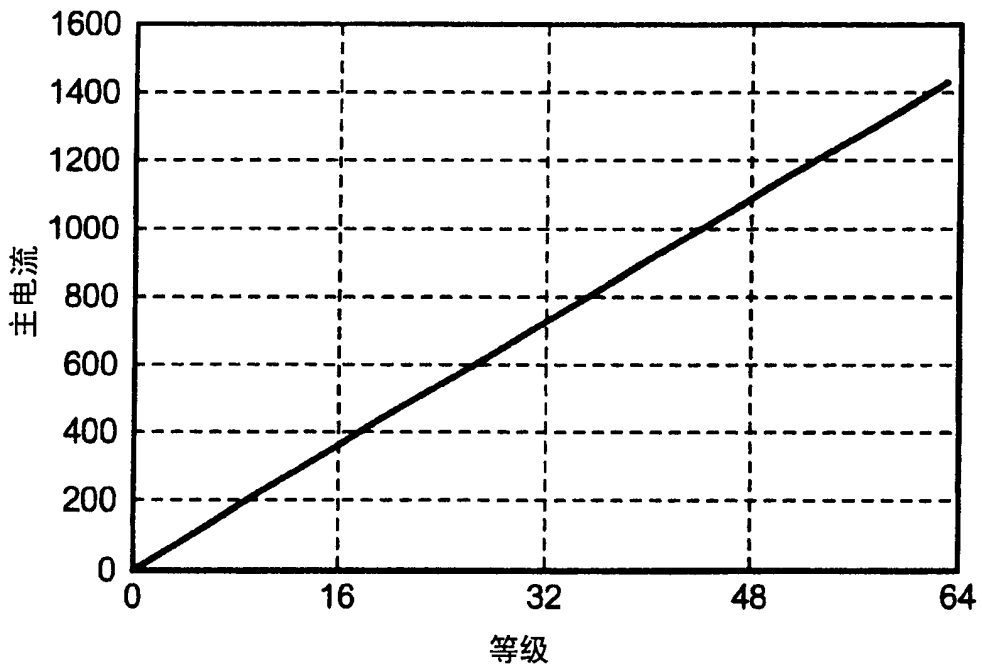


图 15

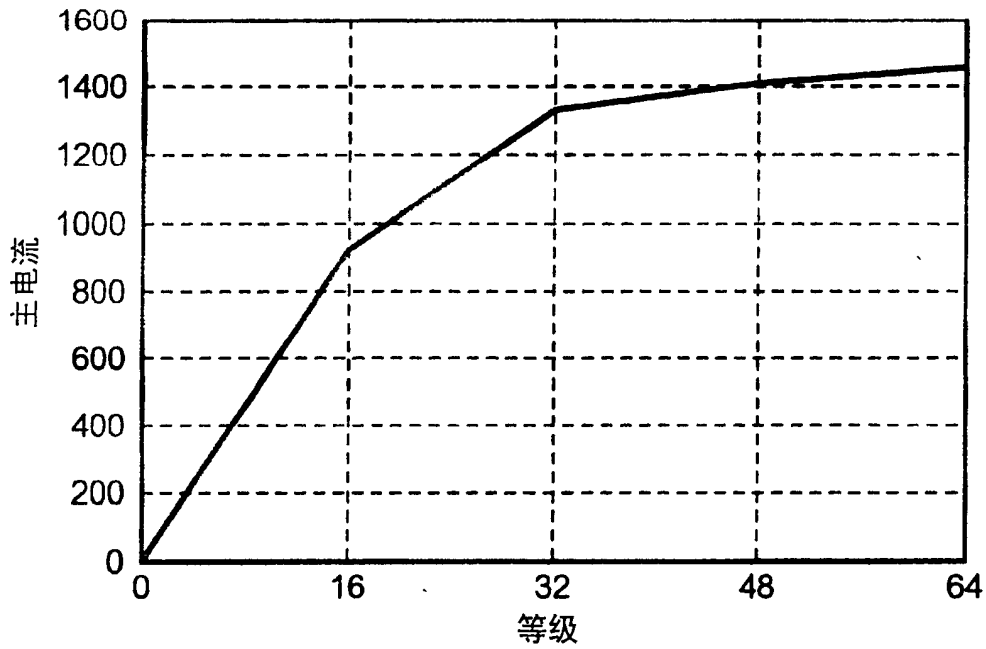


图 16

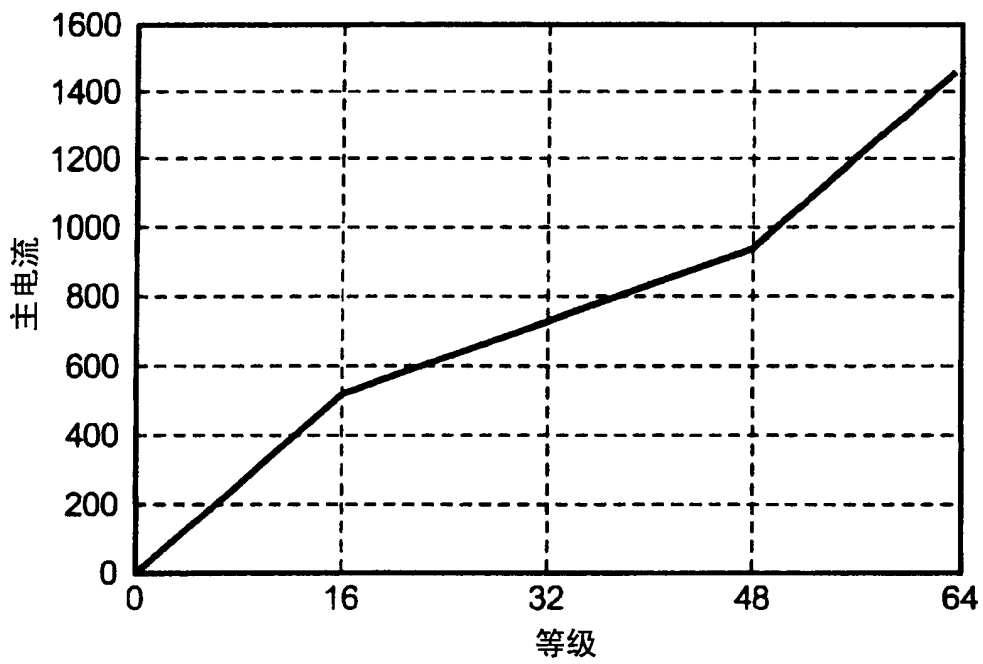


图 17

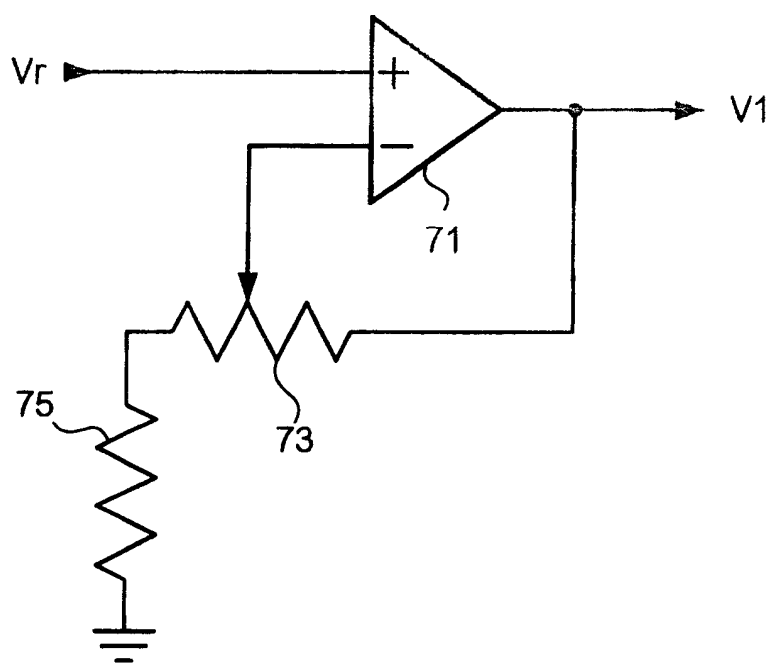


图 18

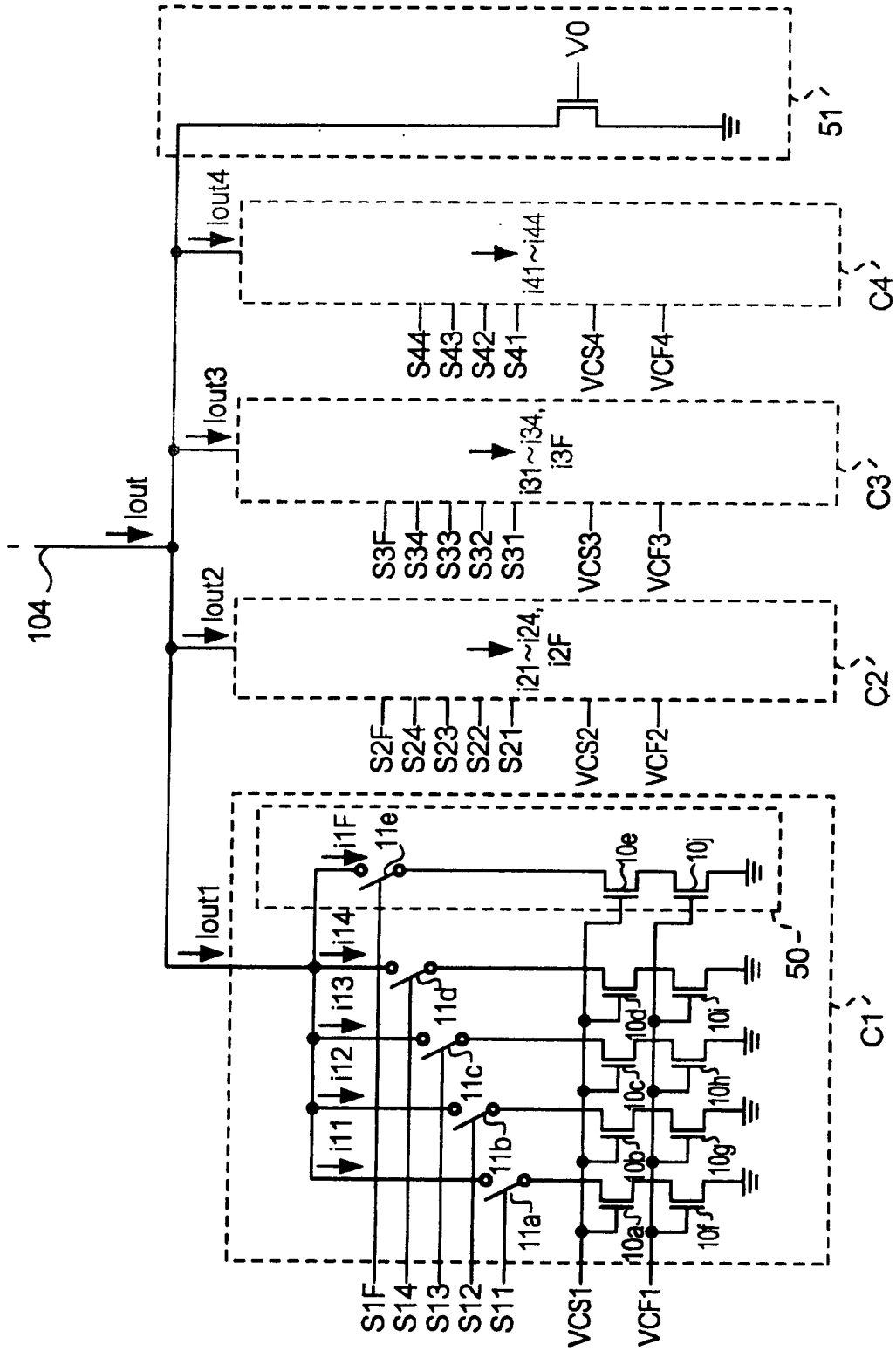


图 19

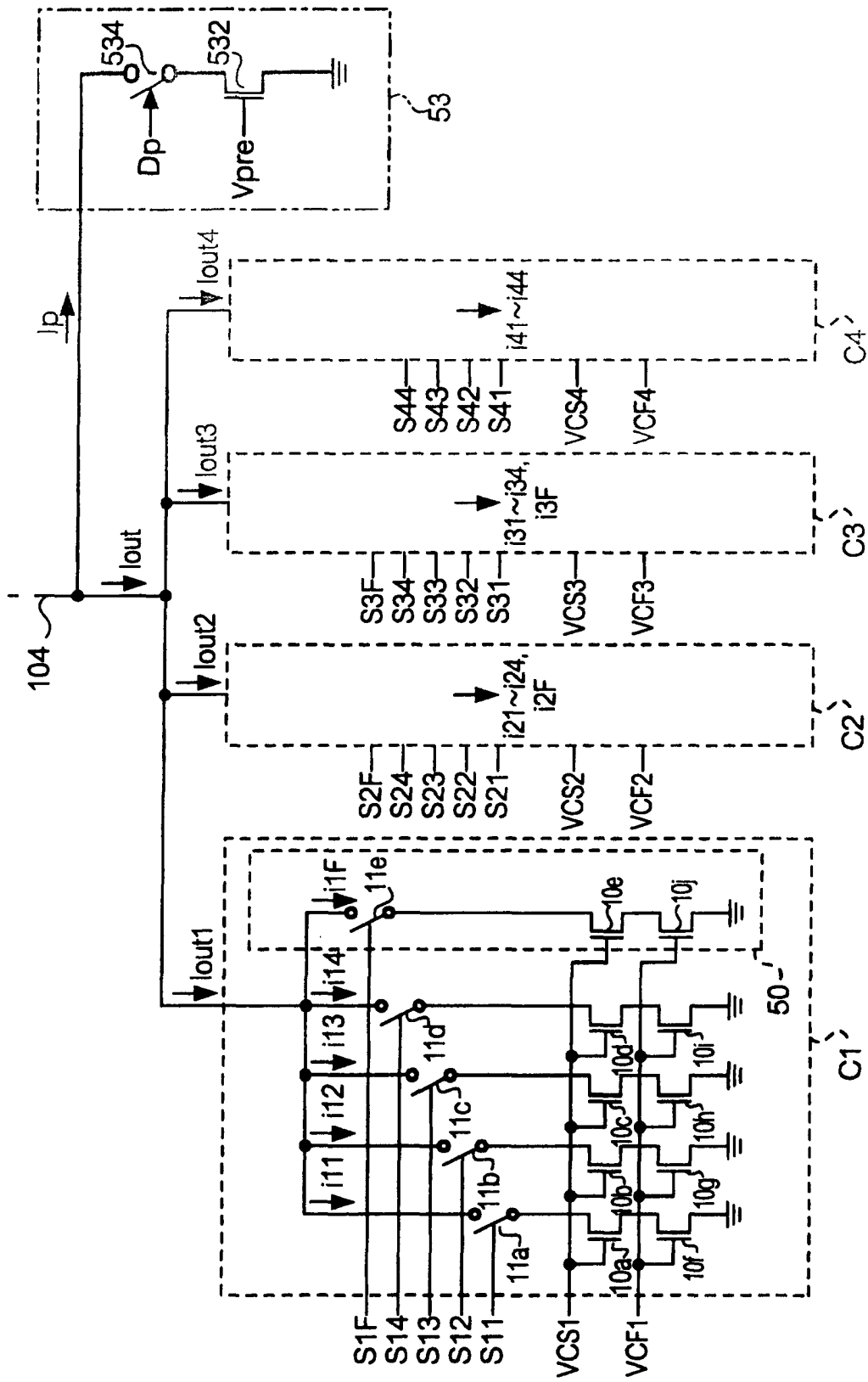


图 20

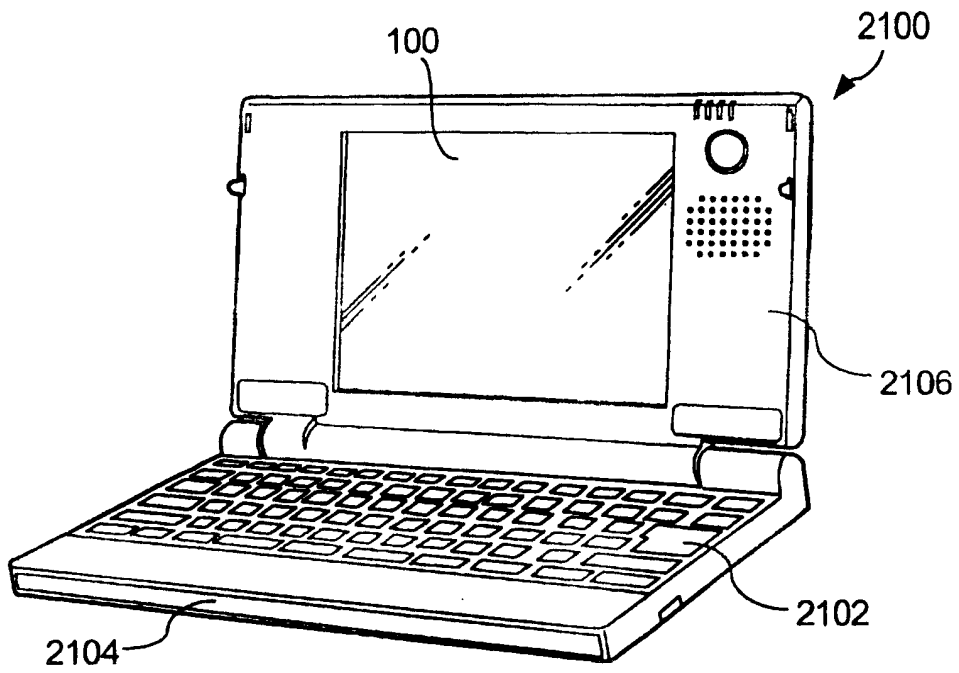


图 21

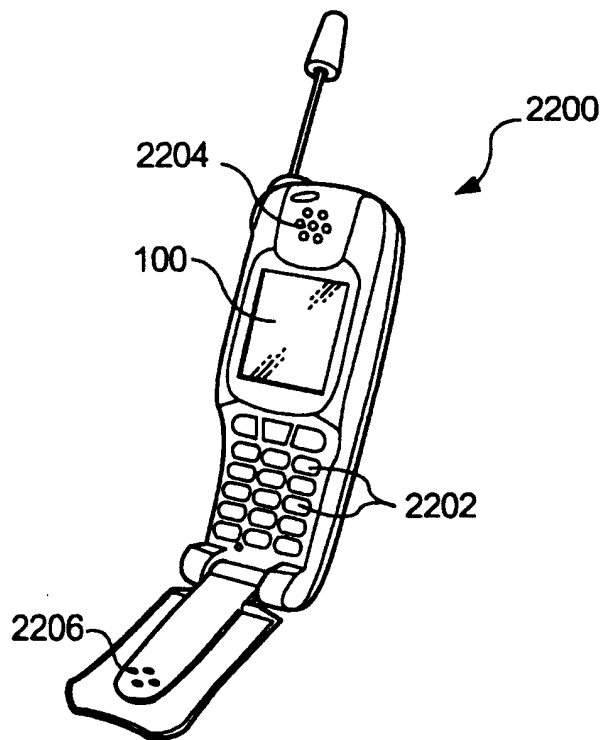


图 22

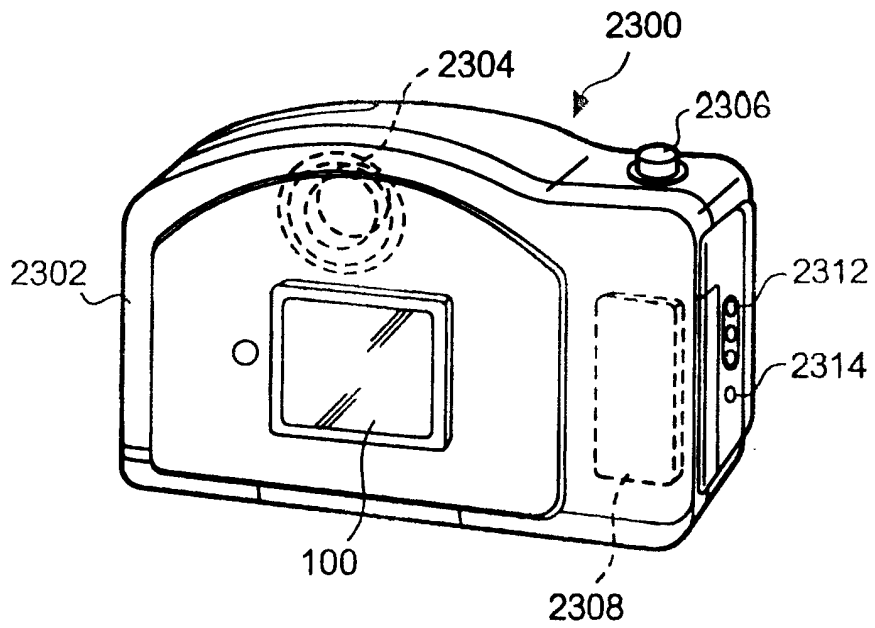


图 23

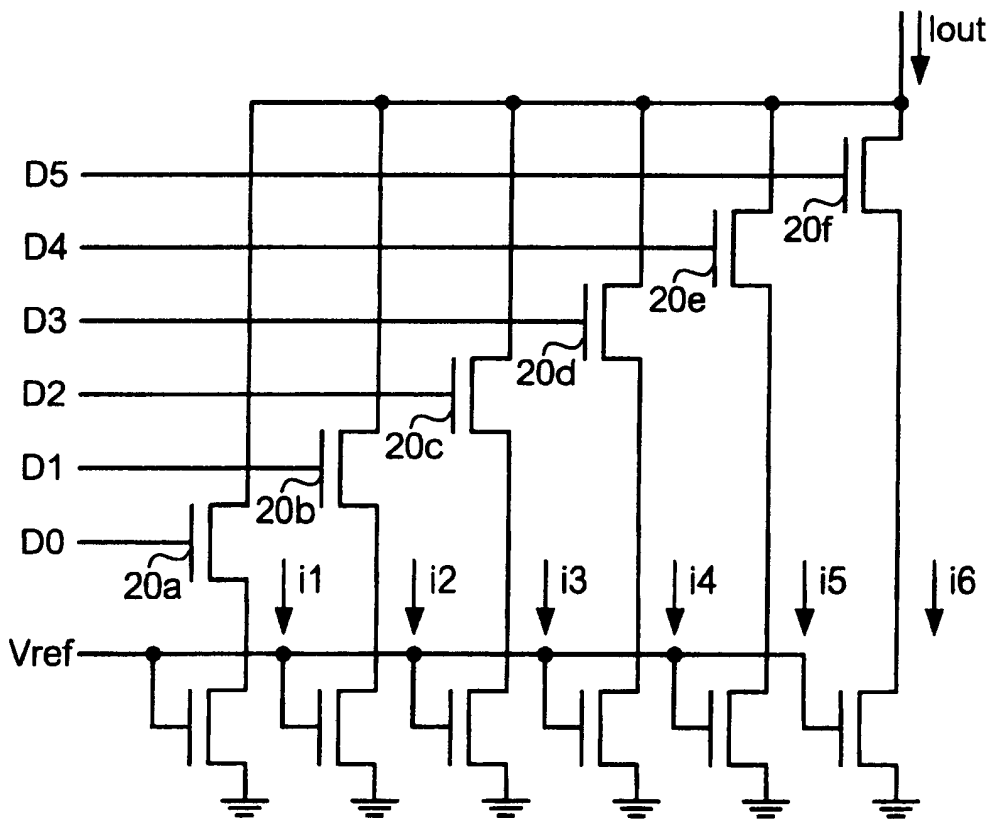


图 24