

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(10) 国際公開番号

WO 2011/065192 A1

PCT

(43) 国際公開日
2011年6月3日(03.06.2011)

- (51) 国際特許分類:
H01H 57/00 (2006.01) H01G 7/06 (2006.01)
B81B 3/00 (2006.01)
- (21) 国際出願番号: PCT/JP2010/069460
- (22) 国際出願日: 2010年11月2日(02.11.2010)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2009-268944 2009年11月26日(26.11.2009) JP
- (71) 出願人 (米国を除く全ての指定国について): 太陽誘電株式会社 (TAIYO YUDEN CO., LTD.) [JP/JP]; 〒1100005 東京都台東区上野6丁目16番20号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてののみ): 中村 健太郎 (NAKAMURA, Kentaro) [JP/JP]; 〒1100005 東京都台東区上野6丁目16番20号 太陽誘電

株式会社内 Tokyo (JP). 藤井 知徳 (FUJII, Tomonori) [JP/JP]; 〒1100005 東京都台東区上野6丁目16番20号 太陽誘電株式会社内 Tokyo (JP).

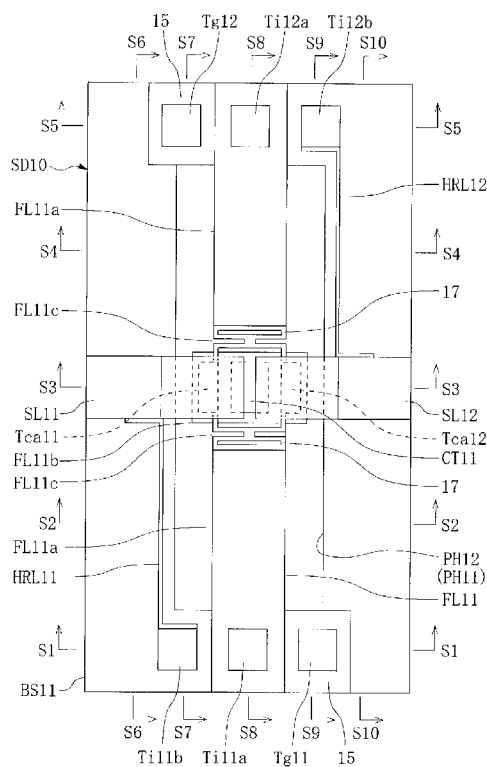
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR,

[続葉有]

(54) Title: MEMS SWITCH

(54) 発明の名称: MEMSスイッチ

[図1]



(57) Abstract: Disclosed is a MEMS switch capable of adjusting characteristic impedance to offset characteristic impedance disruption that may arise when in use. An MEMS switch (SD10) comprises a first tunable capacitor (CA11) disposed corresponding to a first signal line (SL11), a second tunable capacitor (CA12) disposed corresponding to a second signal line (SL12), a bias voltage input terminal (Ti11b) for applying bias voltage to a dielectric layer (24) of the first tunable capacitor (CA11) via the first signal line (SL11) and one electrode layer (25) of the first tunable capacitor (CA11), and a bias voltage input terminal (Ti12b) for applying bias voltage to a dielectric layer (27) of the second tunable capacitor (CA12) via the second signal line (SL12) and one electrode layer (28) of the second tunable capacitor (CA12).

(57) 要約: 【課題】使用時に生じ得る特性インピーダンスの乱れを相殺するように該特性インピーダンスを調整できるMEMSスイッチを提供する。【解決手段】MEMSスイッチSD10は、第1信号線路SL11に対応して設けられた第1チューナブルキャパシタCA11と、第2信号線路SL12に対応して設けられた第2チューナブルキャパシタCA12と、第1信号線路SL11及び第1チューナブルキャパシタCA11の一方の電極層25側を通じて該第1チューナブルキャパシタCA11の誘電体層24にバイアス電圧を印加するためのバイアス電圧入力端子Ti11bと、第2信号線路SL12及び第2チューナブルキャパシタCA12の一方の電極層28側を通じて該第2チューナブルキャパシタCA12の誘電体層27にバイアス電

圧を印加するためのバイアス電圧入力端子Ti12bと、を備える。



GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT,
NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI
(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,
NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第 21 条(3))

明 細 書

発明の名称：MEMSスイッチ

技術分野

[0001] 本発明は、MEMS (Micro Electro Mechanical Systems) スイッチに関する。

背景技術

[0002] ダイオードやFET等を用いた半導体スイッチは周波数が高くなるに従って伝送損失増加やアイソレーション低下等の特性悪化を生じるが、MEMSスイッチはこのような特性悪化を生じ難いことから、高周波回路、例えば数GHz～数百GHzの高周波信号が流れる回路に用いるのに好適なスイッチングデバイスとして着目されている。

[0003] 一般に、MEMSスイッチは、公知の薄膜形成手法を用いて作成された多層構造を有している。一般のMEMSスイッチは、非導通の第1信号線路及び第2信号線路に接点電極を接触させることで両信号線路を接点電極を介して導通状態とし、また、両信号線路に対する接点電極の接触を解くことで両信号線路を非導通状態とする機能を有している。

[0004] MEMSスイッチは、例えば50Ωや75Ω等の所定の特性インピーダンスを有するように設計されるが、特に高周波回路に用いるとその特性インピーダンスが外的影響によって乱れてしまうことがある。

[0005] この特性インピーダンスの乱れはMEMSスイッチの用途に応じてある程度推測することは可能であるが、信号線路構造（線路幅や線路長や線路厚さ等）を調整する等して推測結果に基づいて特性インピーダンスを予め調整しておいても、実際には不測の外的影響も生じ得るため、最適な特性インピーダンスを確保することは難しい。また、用途毎に信号線路構造が異なるMEMSスイッチを製造することは、汎用性の面やコスト低減の面からして好ましいとは言えない。

[0006] 換言すれば、使用時に生じ得る特性インピーダンスの乱れを相殺するよう

に該特性インピーダンスを調整できるようにすれば、如何様な用途であってもMEMSスイッチに最適な特性インピーダンスを確保することができ、これにより特性インピーダンスの乱れを原因とした伝送損失増加やアイソレーション低下等の特性悪化を回避することができる。

先行技術文献

特許文献

[0007] 特許文献1：特願2008-277743号公報

発明の概要

発明が解決しようとする課題

[0008] 本発明の目的は、使用時に生じ得る特性インピーダンスの乱れを相殺するように該特性インピーダンスを調整できるMEMSスイッチを提供することにある。

課題を解決するための手段

[0009] 前記目的を達成するため、本発明は、非導通の第1信号線路及び第2信号線路に接点電極を接触させることで両信号線路を接点電極を介して導通状態とし、また、両信号線路に対する接点電極の接触を解くことで両信号線路を非導通状態とするMEMSスイッチであって、該MEMSスイッチは、第1信号線路に対応して設けられた第1チューナブルキャパシタと、第2信号線路に対応して設けられた第2チューナブルキャパシタと、第1信号線路及び第1チューナブルキャパシタの一方の電極層側を通じて該第1チューナブルキャパシタの誘電体層にバイアス電圧を印加するための第1バイアス電圧入力端子と、第2信号線路及び第2チューナブルキャパシタの一方の電極層側を通じて該第2チューナブルキャパシタの誘電体層にバイアス電圧を印加するための第1バイアス電圧入力端子と、を備える。

[0010] このMEMSスイッチによれば、第1チューナブルキャパシタの誘電体層と第2チューナブルキャパシタの誘電体層にバイアス電圧を印加することによって、両チューナブルキャパシタの誘電体層の比誘電率を変化させ、該変

化によって両チューナブルキャパシタのキャパシタンスを変化させ、該変化によってMEMSスイッチの特性インピーダンスを変化させることができる。

- [0011] つまり、回路基板等に搭載されたMEMSスイッチの特性インピーダンス（例えば50Ωや75Ω等）が外的影響によって乱れてしまう場合でも、該乱れを相殺するように両チューナブルキャパシタのキャパシタンスをバイアス電圧により変化させれば、該特性インピーダンスを最適な値に調整することができる。

発明の効果

- [0012] 本発明の様々な実施形態によれば、使用時に生じる特性インピーダンスの乱れを相殺するように該特性インピーダンスを調整できるので、MEMSスイッチに最適な特性インピーダンスを確保することができ、これにより特性インピーダンスの乱れを原因とした伝送損失増加やアイソレーション低下等の特性悪化を回避することができる。
- [0013] 本発明の上述した目的とそれ以外の目的と、構成特徴と、作用効果は、以下の説明と添付図面によって明らかとなる。

図面の簡単な説明

- [0014] [図1] 図1は本発明の第1実施形態に係るMEMSスイッチの上面図である。
- [図2] 図2（S1）は図1のS1-S1線に沿う断面図、図2（S2）は図1のS2-S2線に沿う断面図、図2（S3）は図1のS3-S3線に沿う断面図、図2（S4）は図1のS4-S4線に沿う断面図、図2（S5）は図1のS5-S5線に沿う断面図である。
- [図3] 図3（S6）は図1のS6-S6線に沿う断面図、図3（S7）は図1のS7-S7線に沿う断面図、図3（S8）は図1のS8-S8線に沿う断面図、図3（S9）は図1のS9-S9線に沿う断面図、図3（S10）は図1のS10-S10線に沿う断面図である。
- [図4] 図4は図1に示したMEMSスイッチの使用方法及び機能等の説明図である。

[図5] 図5は図1に示したMEMSスイッチの使用方法及び機能等の説明図である。

[図6] 図6は本発明の第2実施形態に係るMEMSスイッチの上面図である。

[図7] 図7は図6に示したMEMSスイッチの使用方法及び機能等の説明図である。

[図8] 図8は本発明の第3実施形態に係るMEMSスイッチの上面図である。

[図9] 図9 (S 1 1) は図8のS 1 1－S 1 1線に沿う断面図、図9 (S 1 2) は図8のS 1 2－S 1 2線に沿う断面図、図9 (S 1 3) は図8のS 1 3－S 1 3線に沿う断面図である。

[図10] 図10 (S 1 4) は図8のS 1 4－S 1 4線に沿う断面図、図10 (S 1 5) は図8のS 1 5－S 1 5線に沿う断面図、図10 (S 1 6) は図8のS 1 6－S 1 6線に沿う断面図、図10 (S 1 7) は図8のS 1 7－S 1 7線に沿う断面図、図10 (S 1 8) は図8のS 1 8－S 1 8線に沿う断面図である。

[図11] 図11は図8に示したMEMSスイッチの使用方法及び機能等の説明図である。

[図12] 図12は図8に示したMEMSスイッチの使用方法及び機能等の説明図である。

発明を実施するための形態

[0015] [第1実施形態]

図1～図5は本発明(MEMSスイッチ)の第1実施形態を示す。ここでの説明では、説明の便宜上、図1の左、右、下、上、手前及び奥と他の図のこれらに相当する方向をそれぞれ前、後、左、右、上及び下と表記する。

[0016] 先ず、図1～図3を参照して、MEMSスイッチSD10の構成について説明する。

[0017] 図1～図3に示したMEMSスイッチSD10は、公知の薄膜形成手法を用いて作成された多層構造を有している。一実施形態において、このMEMSスイッチSD10は、前後寸法が約1.0mm、左右寸法が約2.0mm

、上下寸法が約0.5mmに構成される。

[0018] このMEMSスイッチSD10は、ベースBS11と、レバーFL11と、接点電極CT11と、第1チューナブルキャパシタCA11と、接続端子Tca11と、第2チューナブルキャパシタCA12と、接続端子Tca12と、第1信号線路SL11と、第2信号線路SL12と、グランド端子Tg11及びTg12と、駆動電圧入力端子Ti11a及びTi12aと、バイアス電圧入力端子Ti11b及びTi12bと、を備えている。

[0019] ベースBS11は、Si等から成る第1ベース層11と、SiO₂等から成り、且つ、第1ベース層11上に形成された第1絶縁体層12と、Si等から成り、且つ、第1絶縁体層11上に形成された第2ベース層13と、SiO₂等から成り、且つ、第2ベース層13上に形成された第2絶縁体層14と、を有している。

[0020] 第1ベース層11及び第1絶縁体層12には、上面視輪郭が略矩形の第1貫通孔PH11が形成されている。また、第2ベース層13及び第2絶縁体層14には、上面視輪郭が略矩形で、且つ、第1貫通孔PH11よりも前後寸法が小さな2つの第2貫通孔PH12が平行に形成されている。この2つの第2貫通孔PH12の間にはレバーFL11の母材となる帯状ベース層13a及び帯状絶縁体層14aが存する。一実施形態においては、第1ベース層11に第1貫通孔PH11を形成せずに第1絶縁体層12のみ除去することで、レバーFL11を動作可能にしてもよい。

[0021] さらに、ベースBS11の左側上面と右側上面には、Ti層とPt層とを積層したTi/Ptから成り、且つ、上面視輪郭が略矩形の一組の第1電極層15が形成されている。さらに、ベースBS11の前側上面と後側上面には、Ti/Ptから成り、且つ、上面視輪郭が略矩形の一組の第2電極層16が第1電極層15と同じ厚さで形成されている。

[0022] レバーFL11は、2つの駆動部FL11aと、両駆動部FL11aの間に位置する変位部FL11bと、各駆動部FL11aと変位部FL11bと

を結ぶヒンジ部 F L 1 1 c と、を有している。

[0023] 各駆動部 F L 1 1 a は、先に述べた帯状ベース層 1 3 a 及び帯状絶縁体層 1 4 a の左右部分をその母材とする。この左右部分上には、T i / P t から成り、且つ、上面視輪郭が略矩形の第 3 電極層 1 7 が第 1 電極層 1 5 と同じ厚さで該第 1 電極層 1 5 と連続して形成されている。また、第 3 電極層 1 7 上には、P Z T 等から成り、上面視輪郭が第 3 電極層 1 7 と同じ圧電体層 1 8 が形成されている。さらに、圧電体層 1 8 上には、T i / P t から成り、且つ、上面視輪郭が圧電体層 1 8 と同じ第 4 電極層 1 9 が形成されている。

[0024] 変位部 F L 1 1 b は、先に述べた帯状ベース層 1 3 a 及び帯状絶縁体層 1 4 a の中央部分をその母材とする。この帯状ベース層 1 3 a 及び帯状絶縁体層 1 4 a の中央部分の前後方向の中央には、T i / P t から成り、且つ、上面視輪郭が略矩形のダミー電極層 2 0 が第 3 電極層 1 7 と同じ厚さで形成されている。また、ダミー電極層 2 0 上には、P Z T 等から成り、且つ、上面視輪郭がダミー電極層 2 0 と同じダミー圧電体層 2 1 が圧電体層 1 8 と同じ厚さで形成されている。さらに、ダミー圧電体層 2 1 上には、T i 層と A u 層とを積層した T i / A u から成り、且つ、上面視輪郭がダミー圧電体層 2 1 と同じダミー電極層 2 2 が第 4 電極層 1 9 と同じ厚さで形成されている。さらに、ダミー電極層 2 2 上には、T i / A u から成り、且つ、上面視輪郭がダミー電極層 2 2 と同じ接点電極 C T 1 1 が形成されている。

[0025] また、変位部 F L 1 1 b を構成する帯状ベース層 1 3 a 及び帯状絶縁体層 1 4 a の中央部分の前側には、T i / P t から成り、且つ、上面視輪郭が略矩形の下部電極層 2 3 がダミー電極層 2 0 と同じ厚さで形成されている。また、下部電極層 2 3 上には、P Z T 等から成り、且つ、上面視輪郭が下部電極層 2 3 と同じ誘電体層 2 4 がダミー圧電体層 2 1 と同じ厚さで形成されている。さらに、誘電体層 2 4 上には、T i / P t から成り、且つ、上面視輪郭が誘電体層 2 4 と同じ上部電極層 2 5 がダミー電極層 2 2 と同じ厚さか、又はダミー電極層 2 2 よりも 0. 0 1 μ m ~ 0. 5 μ m 程度わずかに薄く形成されている。ここでの下部電極層 2 3、誘電体層 2 4 及び上部電極層 2 5

は、第1チューナブルキャパシタCA11を構成しており、該第1チューナブルキャパシタCA11は変位部FL11b上に配置されている。さらに、第1チューナブルキャパシタCA11の上部電極層25上には、Ti/Auから成り、且つ、上面視輪郭が上部電極層25と同じ接続端子Tca11が形成されている。この上部電極層接続端子Tca11は、接点電極CT11と同じ厚さか、又は接点電極CT11よりも $0.01\mu\text{m}\sim 0.5\mu\text{m}$ 程度わずかに薄く形成されている。図2(S3)から分かるように、この接続端子Tca11の上面高さは接点電極CT11の上面高さと一致しているか、又は $0.01\mu\text{m}\sim 0.5\mu\text{m}$ 程度わずかに低くなっている。

[0026] また、変位部FL11bを構成する帯状ベース層13a及び帯状絶縁体層14aの中央部分の後側には、Ti/Ptから成り、且つ、上面視輪郭が略矩形の下部電極層26がダミー電極層20と同じ厚さで形成されている。また、下部電極層26上には、PZT等から成り、且つ、上面視輪郭が下部電極層26と同じ誘電体層27がダミー圧電体層21と同じ厚さで形成されている。さらに、誘電体層27上には、Ti/Ptから成り、且つ、上面視輪郭が誘電体層27と同じ上部電極層28がダミー電極層22と同じ厚さか、又はダミー電極層22よりも $0.01\mu\text{m}\sim 0.5\mu\text{m}$ 程度わずかに薄く形成されている。ここでの下部電極層26、誘電体層27及び上部電極層28は、第2チューナブルキャパシタCA12を構成しており、該第2チューナブルキャパシタCA12は変位部FL11b上に配置されている。さらに、第2チューナブルキャパシタCA12の上部電極層28上には、Ti/Auから成り、且つ、上面視輪郭が上部電極層28と同じ接続端子Tca12が形成されている。この接続端子Tca12は、接点電極CT11と同じ厚さか、又は $0.01\mu\text{m}\sim 0.5\mu\text{m}$ 程度わずかに薄く形成されている。図2(S3)から分かるように、この接続端子Tca12の上面高さは接点電極CT11の上面高さと一致しているか、又は $0.01\mu\text{m}\sim 0.5\mu\text{m}$ 程度わずかに低くなっている。

[0027] 各ヒンジ部FL11cは、先に述べた帯状ベース層13a及び帯状絶縁体

層 1 4 a の前後部分と中央部分とに挟まれる部分をその母材とする。これらの母材に貫通孔（符号無し）を形成することで、各ヒンジ部 F L 1 1 c に、ヒンジの役割を為す可撓性が付与されている。図 1 及び図 3（S 8）から分かるように、各駆動部 F L 1 1 a 上の第 3 電極層 1 7 は各ヒンジ部 F L 1 1 c 上を経由して変位部 F L 1 1 b に及ぶように形成されていて、各第 3 電極層 1 7 の端は第 1 チューナブルキャパシタ C A 1 1 の下部電極層 2 3 と第 2 チューナブルキャパシタ C A 1 2 の下部電極層 2 6 の両方に達している。

[0028] 第 1 信号線路 S L 1 1 及び第 2 信号線路 S L 1 2 は、T i / A u から成り、平坦な母材料を 90 度屈曲させ、さらに逆方向に 90 度屈曲させた断面形状をそれぞれ有している。第 1 信号線路 S L 1 1 の前側部分の下面は前側の第 2 電極層 1 6 の上面に接続され、第 2 信号線路 S L 1 2 の後側部分の下面は後側の第 2 電極層 1 6 の上面に接続されている。第 1 信号線路 S L 1 1 と第 2 信号線路 S L 1 2 とが S 8 - S 8 線に対して線対称になるように形成されているため、第 1 信号線路 S L 1 1 の後側部分の上下面と第 2 信号線路 S L 1 2 の前側部分の上下面は面一になっている。

[0029] また、図 1 から分かるように、第 1 信号線路 S L 1 1 及び第 2 信号線路 S L 1 2 の左右寸法は、接点電極 C T 1 1 と両接続端子 T c a 1 1 及び T c a 1 2 の左右寸法よりも大きい。さらに、第 1 信号線路 S L 1 1 の後側部分と第 2 信号線路 S L 1 2 の前側部分は接点電極 C T 1 1 の上方まで延びていて、該後側部分と該前側部分との間には第 1 信号線路 S L 1 1 と第 2 信号線路 S L 1 2 とを非導通とするための隙間 G A が設けられている。

[0030] さらに、接点電極 C T 1 1、接続端子 T c a 1 1、及び接続端子 T c a 1 2 の上面高さは互いにほぼ同じか、又は接点電極 C T 1 1 が接続端子 T c a 1 1 又は接続端子 T c a 1 2 よりも 0.01 μ m ~ 0.5 μ m 程度わずかに高くなっていることから、第 1 信号線路 S L 1 1 の後側部分の下面及び第 2 信号線路 S L 1 2 の前側部分の下面と接点電極 C T 1 1 との間と、第 1 信号線路 S L 1 1 の後側部分の下面と接続端子 T c a 1 1 の上面との間と、第 2 信号線路 S L 1 2 の前側部分の下面と接続端子 T c a 1 2 の上面との間には

、ほぼ同一上下寸法の間隙（符号無し）が形成されている。

[0031] グランド端子 T_{g11} は、 T_i/A_u から成り、左側の第1電極層15上に上面視輪郭が略矩形となるように形成されている。また、グラウンド端子 T_{g12} は、 T_i/A_u から成り、右側の第1電極層15上に上面視輪郭が略矩形となるように形成されている。

[0032] 駆動電圧入力端子 T_{i11a} は、 T_i/A_u から成り、左側の駆動部 FL_{11a} の第4電極層19上の左端に上面視輪郭が略矩形となるように形成されている。また、駆動電圧入力端子 T_{i12a} は、 T_i/A_u から成り、右側の駆動部 FL_{11a} の第4電極層19上の右端に上面視輪郭が略矩形となるように形成されている。

[0033] バイアス電圧入力端子 T_{i11b} は、 T_i/A_u から成り、ベース BS_{11} の左側上面に上面視輪郭が略矩形となるように、且つ、駆動電圧入力端子 T_{i11a} と間隔をおいて並ぶように形成されている。また、バイアス電圧入力端子 T_{i12b} は、 T_i/A_u から成り、ベース BS_{11} の右側上面に上面視輪郭が略矩形となるように、且つ、駆動電圧入力端子 T_{i12a} と間隔をおいて並ぶように形成されている。

[0034] また、バイアス電圧入力端子 T_{i11b} と前側の第2電極層16とは高抵抗線路 HRL_{11} によって接続されており、バイアス電圧入力端子 T_{i12b} と後側の第2電極層16とは高抵抗線路 HRL_{12} によって接続されている。これら高抵抗線路 HRL_{11} 及び HRL_{12} は、 TaN 等の高抵抗材料から成り、第1信号線路 SL_{11} 及び第2信号線路 SL_{12} に比べて抵抗率が高い。

[0035] 次に、図4及び図5を参照して、本発明の一実施形態に係るMEMSスイッチ SD_{10} の使用方法及び機能について説明する。

[0036] 使用に際しては、図4に示したように、MEMSスイッチ SD_{10} を回路基板等に搭載する。また、第1可変直流電源 DC_{11a} の正極側を駆動電圧入力端子 T_{i11a} に接続し、第2可変直流電源 DC_{11b} の正極側をバイアス電圧入力端子 T_{i11b} に接続し、両可変直流電源 DC_{11a} 及び DC

1 1 b の負極側をグランド端子 T g 1 1 に接続する。また、第 3 可変直流電源 D C 1 2 a の正極側を駆動電圧入力端子 T i 1 2 a に接続し、第 4 可変直流電源 D C 1 1 b の正極側をバイアス電圧入力端子 T i 1 2 b に接続し、両可変直流電源 D C 1 2 a 及び D C 1 2 b の負極側をグランド端子 T g 1 1 に接続する。

[0037] 後述するように、駆動電圧入力端子 T i 1 1 a 及び T i 1 2 a に印加される駆動電圧は同一値であるため、一実施態様においては、1 つの可変直流電源を駆動電圧印加用として共用することができる。また、バイアス電圧入力端子 T i 1 1 b 及び T i 1 2 b に印加されるバイアス電圧は同一値であるため、一実施態様においては、駆動電圧印加用電源とは別の 1 つの可変直流電源をバイアス電圧印加用として共用しても良い。また、一実施態様においては、後述する電圧印加が同様に行える限り、該可変直流電源を回路基板等に設けられた直流電圧入力線路で代用するようにしてもよい。

[0038] 回路基板等に設けられた高周波信号路線（入力側）を第 1 信号線路 S L 1 1 に接続し、高周波信号路線（出力側）を第 2 信号線路 S L 1 2 に接続する。逆に、高周波信号路線（入力側）を第 2 信号線路 S L 1 2 に接続し、高周波信号路線（出力側）を第 1 信号線路 S L 1 1 に接続しても良い。

[0039] 使用時には、第 1 可変直流電源 D C 1 1 a から駆動電圧入力端子 T i 1 1 a に所定値の直流電圧（以下、駆動電圧と言う）が印加され、且つ、第 3 可変直流電源 D C 1 2 a から駆動電圧入力端子 T i 1 2 a にこれと同一値の駆動電圧が印加される。また、第 2 可変直流電源 D C 1 1 b からバイアス電圧入力端子 T i 1 1 b に所定値の直流電圧（以下、バイアス電圧と言う）が印加され、且つ、第 4 可変直流電源 D C 1 2 b からバイアス電圧入力端子 T i 1 2 b にこれと同一値のバイアス電圧が印加される。

[0040] 駆動電圧入力端子 T i 1 1 a に印加された駆動電圧は、レバー F L 1 1 の左側の駆動部 F L 1 1 a を構成する第 4 電極層 1 9 を通じて該駆動部 F L 1 1 a の圧電体層 1 8 に印加される。また、駆動電圧入力端子 T i 1 2 a に印加された駆動電圧は、レバー F L 1 1 の右側の駆動部 F L 1 1 a を構成する

第4電極層19を通じて該駆動部FL11aの圧電体層18に印加される。

[0041] これにより、図5に示したように、両駆動部FL11aの構成する圧電体層18に圧電効果による縮みが生じる。この圧電体層18の縮みによって両駆動部FL11aのヒンジ部FL11c側が上方に反り上がるため、該反り上がりによってレバーFL11の変位部FL11bが上方に変位し、該上方変位によって接点電極CT11の上面が第1信号線路SL11の後側部分の下面及び第2信号線路SL12の前側部分の下面に接触する。この接触によって両信号線路SL11及びSL12が接点電極CT11を介して導通状態となる。つまり、第1信号線路SL11に入力された高周波信号は該第1信号線路SL11、接点電極CT11及び第2信号線路SL12を経由して該第2信号線路SL12から出力される。

[0042] また、第1チューナブルキャパシタCA11及び第2チューナブルキャパシタCA12がレバーFL11の変位部FL11b上に配置されており、第1信号線路SL11の後側部分の下面及び第2信号線路SL12の前側部分の下面と接点電極CT11との隙間と、第1信号線路SL11の後側部分の下面と接続端子Tca11の上面との隙間と、第2信号線路SL12の前側部分の下面と接続端子Tca12の上面との隙間とが、ほぼ同じであることから、接点電極CT11の上面が第1信号線路SL11の後側部分の下面及び第2信号線路SL12の前側部分の下面に接触するとほぼ同時に、第1チューナブルキャパシタCA11の接続端子Tca11の上面が第1信号線路SL11の後側部分の下面に接触して電氣的に接続され、且つ、第2チューナブルキャパシタCA12の接続端子Tca12の上面が第2信号線路SL12の前側部分の下面に接触して電氣的に接続する。

[0043] 一方、バイアス電圧入力端子Ti11bに印加されたバイアス電圧は、高抵抗線路HRL11、前側の第2電極層16、第1信号線路SL11、接続端子Tca11及び第1チューナブルキャパシタCA11の上部電極層25を通じて該第1チューナブルキャパシタCA11の誘電体層24に印加される。また、バイアス電圧入力端子Ti12bに印加されたバイアス電圧は、

高抵抗線路HRL12、後側の第2電極層16、第2信号線路SL12、接続端子Tca12及び第2チューナブルキャパシタCA12の上部電極層28を通じて該第2チューナブルキャパシタCA12の誘電体層27に印加される。

[0044] これにより、両チューナブルキャパシタCA11及びCA12の誘電体層24及び27の比誘電率が変化し、該変化によって両チューナブルキャパシタCA11及びCA11のキャパシタンスが変化し、該変化によってMEMSスイッチSD10の特性インピーダンスが変化する。

[0045] つまり、回路基板等に搭載されたMEMSスイッチSD10の特性インピーダンス（例えば50Ωや75Ω等）が外的影響によって乱れてしまう場合でも、該乱れを相殺するように両チューナブルキャパシタCA11及びCA11のキャパシタンスをバイアス電圧により変化させれば、該特性インピーダンスを最適な値に調整することができる。

[0046] 次に、本発明の一実施形態に係るMEMSスイッチSD10によって得られる効果について説明する。

[0047] （1）本発明の一実施形態に係るMEMSスイッチSD10にあつては、両チューナブルキャパシタCA11及びCA11のキャパシタンスをバイアス電圧によって変化させることによって、使用時に生じる特性インピーダンスの乱れを相殺するように該特性インピーダンスを調整できるので、MEMSスイッチSD10に最適な特性インピーダンスを確保することができる。これにより、特性インピーダンスの乱れを原因とした伝送損失増加やアイソレーション低下等の特性悪化を回避することができる。

[0048] （2）本発明の一実施形態に係るMEMSスイッチSD10にあつては、第1信号線路SL11に対応して第1チューナブルキャパシタCA11が設けられ、且つ、第2信号線路SL12に対応して第2チューナブルキャパシタCA12が設けられているので、高周波信号が流れる線路全体（第1信号線路SL11、接点電極CT11及び第2信号線路SL12）に対して所期の特性インピーダンス調整を効果的に行うことができる。

- [0049] (3) 本発明の一実施形態に係るMEMSスイッチSD10にあっては、第1チューナブルキャパシタCA11及び第2チューナブルキャパシタCA12をレバーFL11の変位部FL11b上に配置し、しかも、第1信号線路SL11の後側部分の下面及び第2信号線路SL12の前側部分の下面と接点電極CT11との隙間と、第1信号線路SL11の後側部分の下面と接続端子Tca11の上面との隙間と、第2信号線路SL12の前側部分の下面と接続端子Tca12の上面との隙間とを、ほぼ同じにしてあるので、レバーFL11の変位部FL11bの上方変位によって、接点電極CT11の上面を第1信号線路SL11の後側部分の下面及び第2信号線路SL12の前側部分の下面に接触させるとほぼ同時に、第1チューナブルキャパシタCA11の接続端子Tca11の上面を第1信号線路SL11の後側部分の下面に接触させて電氣的に接続し、且つ、第2チューナブルキャパシタCA12の接続端子Tca12の上面を第2信号線路SL12の前側部分の下面に接触させて電氣的に接続させることができる。
- [0050] このようにして、第1信号線路SL11及び第2信号線路SL12が接点電極CT11を介して導通状態となったときのみ、第1信号線路SL11に第1チューナブルキャパシタCA11を接続し、且つ、第2信号線路SL12に第2チューナブルキャパシタCA12を接続して所期の特性インピーダンス調整を行うことができる。
- [0051] 一実施形態においては、接点電極CT11の上面高さが接続端子Tca11の上面高さ及び接続端子Tca12の上面高さよりも $0.01\mu\text{m}\sim 0.5\mu\text{m}$ 程度わずかに高くすることにより、第1信号線路SL11の後側部分の下面及び第2信号線路SL12の前側部分の下面と接点電極CT11との接触圧を、第1信号線路SL11の後側部分の下面と接続端子Tca11の上面との接触圧及び第2信号線路SL12の前側部分の下面と接続端子Tca12の上面との接触圧よりも高めることができるため、スイッチの導通状態の安定性が向上する。
- [0052] (4) 本発明の一実施形態に係るMEMSスイッチSD10にあっては、

バイアス電圧入力端子 T_{i11b} に印加されたバイアス電圧を高抵抗線路 HRL_{11} を介して第1チューナブルキャパシタ CA_{11} の誘電体層24に印加し、また、バイアス電圧入力端子 T_{i12b} に印加されたバイアス電圧を高抵抗線路 HRL_{12} を介して第2チューナブルキャパシタ CA_{12} の誘電体層27に印加しているため、第1信号線路 SL_{11} から高抵抗線路 HRL_{11} 側に高周波信号が漏れること、並びに、第2信号線路 SL_{12} から高抵抗線路 HRL_{12} 側に高周波信号が漏れることを抑制することができる。これにより、第1信号線路 SL_{11} 、接点電極 CT_{11} 及び第2信号線路 SL_{12} を経由して流れる高周波信号の特性劣化を防止することができる。

[0053] (5) 本発明の一実施形態に係るMEMSスイッチSD10にあっては、接点電極 CT_{11} が第1信号線路 SL_{11} 及び第2信号線路 SL_{12} に接触し、且つ、第1チューナブルキャパシタ CA_{11} の接続端子 Tca_{11} が第1信号線路 SL_{11} に接触又は近接し第2チューナブルキャパシタ CA_{12} の接続端子 Tca_{12} が第2信号線路 SL_{12} に接触又は近接している状態にあるときに、各接続端子 Tca_{11} 及び Tca_{12} から各チューナブルキャパシタ CA_{11} 及び CA_{12} にバイアス電圧を印加することで、第1信号線路 SL_{11} と第1チューナブルキャパシタ CA_{11} の下部電極層23との間に静電引力が生じ、且つ、第2信号線路 SL_{12} と第2チューナブルキャパシタ CA_{12} の下部電極層26との間に静電引力が生じる。このため、接点電極 CT_{11} と両信号線路 SL_{11} 及び SL_{12} とを、レバー FL_{11} の圧電力（変位部 FL_{11b} の上方変位力）に加えて該静電引力によって強く接触させることができるので、スイッチの導通状態の安定性が向上する。また、静電引力のみでも接触が継続するラッチング状態となることを利用して、スイッチの導通状態においてレバー FL_{11} の圧電力を用いない態様で、発明の一実施形態に係るMEMSスイッチSD10を使用することもできる。

[0054] (6) 本発明の一実施形態に係るMEMSスイッチSD10はフィルタ機能を有するデバイスという見方もできる。特性インピーダンスを可変にでき

ることは、フィルタ機能を可変にできることを意味する。接点電極CT11の両脇に備えた2つのチューナブルキャパシタCA11及びCA12がグラウンドに接続されているので、これらのチューナブルキャパシタCA11及びCA12を高周波信号が通過する第1信号線路SL11及び第2信号線路SL12のインダクタンス成分と組み合わせることによってローパスフィルタを構成することができる。各チューナブルキャパシタCA11及びCA12の容量を変化させれば、カットオフ周波数を調整することが可能となる。

[0055] 本発明の一実施形態に係るMEMSスイッチSD10として、各駆動部FL11aを構成する圧電体層18、ダミー圧電体層21、第1チューナブルキャパシタCA11を構成する誘電体層24、及び、第2チューナブルキャパシタCA12を構成する誘電体層27を、それぞれPZTで形成したものを示したが、PZTに代えて、ジルコン酸鉛、チタン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、チタン酸バリウム、チタン酸ナトリウムビスマス、ニオブ酸カリウムナトリウム、タンタル酸ストロンチウムビスマス等を用いることができる。

[0056] 本発明の一実施形態に係るMEMSスイッチSD10において、第1電極層15、第2電極層16、各駆動部FL11aを構成する第3電極層17、第4電極層19、ダミー電極層20及び22、接点電極CT11、第1チューナブルキャパシタCA11を構成する下部電極層23及び上部電極層25、接続端子Tca11、第2チューナブルキャパシタCA12を構成する下部電極層26及び上部電極層28、接続端子Tca12、第1信号線路SL11、第2信号線路SL12、グランド端子Tg11及びTg12、駆動電圧入力端子Ti11a及びTi12a、及び、バイアス電圧入力端子Ti11b及びTi12bは、それぞれ、Ti層とPt層とを積層したTi/Pt又はTi層とAu層とを積層したTi/Auの何れかからなる。本発明の他の実施形態においては、Ti/Pt及び/又はTi/AuのTi層に代えて、Cr層、Zr層、TiN層又はTiO₂層のいずれかを用いることができる。また、Ti/PtのPt層に代えて、Au合金層、Cu層又はAg層のい

ずれかを用いることができる。さらに、Ti/AuのAu層に代えて、Au合金層、Cu層、又はAg層のいずれかを用いることができる。また、本発明の他の実施形態においては、Ti/Pt又はTi/Auに代えて、Pt層、Au層、Au合金層、Cu層又はAg層からなる単一の層を用いてもよい。また、本発明の一実施形態において、Ti層、Cr層、Zr層、TiN層又はTiO₂層の膜厚を、1nm～100nmにすることができ、Pt層、Au層、Au合金層、Cu層又はAg層の膜厚を、0.1μm～30μmにすることができる。当業者に明らかなように、本発明の様々な実施形態に係るMEMSスイッチSD30に含まれる各要素を構成する材料は、本明細書において明示的に述べられたものに限られず、本発明の範囲を逸脱しない範囲で、適宜変更することができる。

[0057] 本発明の一実施形態に係るMEMSスイッチSD10においては、上述したように、接点電極CT11の上面高さを接続端子Tca11及びTca12の上面高さと揃えるために、変位部FL11b上にダミー電極層20とダミー圧電体層21とダミー電極層22とが形成され、その上に接点電極CT11が形成される。他の実施形態においては、このダミー圧電体層21及びダミー電極層22に代えて、このダミー圧電体層21及びダミー電極層22の厚さを加算した厚さか、又はこのダミー圧電体層21及びダミー電極層22の厚さを加算した厚さに更に0.01μm～0.5μm程度を加算した厚さを有する接点電極CT11をダミー電極層20上に形成してもよい。また、一実施形態においては、ダミー電極層20、ダミー圧電体層21及びダミー電極層22に代えて、ダミー電極層20、ダミー圧電体層21及びダミー電極層22の厚さを加算した厚さを有する接点電極CT11を帯状絶縁体層14a上に形成することができる。

[0058] 本発明の一実施形態に係るMEMSスイッチSD10においては、上述したように、1つのグランド端子Tg11が左側の駆動部FL11a及び第1チューナブルキャパシタCA11のグランド端子として共用され、且つ、他の1つのグランド端子Tg12を右側の駆動部FL11a及び第2チューナ

ブルキャパシタCA12のグランド端子として共用される。他の実施形態においては、第1チューナブルキャパシタCA11専用のグランド端子を別に設けてこれと第1チューナブルキャパシタCA11の下部電極層23とを専用線路で接続し、第2チューナブルキャパシタCA12専用のグランド端子を別に設けてこれと第2チューナブルキャパシタCA12の下部電極層26とを専用線路で接続するようにしても良い。

[0059] このようにすれば、第1チューナブルキャパシタCA11の誘電体層24に印加されるバイアス電圧と、第2チューナブルキャパシタCA12の誘電体層27に印加されるバイアス電圧とを異ならせることができる。つまり、第1信号線路SL11側を対象とした特性インピーダンス調整と第2信号線路SL12側を対象とした特性インピーダンス調整を個別に行えるので、全体としてより微細な特性インピーダンス調整を行うことができる。

[0060] [第2実施形態]

図6及び図7は本発明(MEMSスイッチ)の第2実施形態を示す。ここでの説明では、説明の便宜上、図1に関する説明と同様に、図6の左、右、下、上、手前及び奥と他の図のこれらに相当する方向をそれぞれ前、後、左、右、上及び下と表記する。

[0061] 先ず、図6を引用してMEMSスイッチSD20の構成について説明する。

[0062] 図6に示したMEMSスイッチSD20は、公知の薄膜形成手法を用いて作成された多層構造を有している。一実施形態において、このMEMSスイッチSD20は、前後寸法が約1.0mm、左右寸法が約1.2mm、上下寸法が約0.5mmになるように構成される。

[0063] このMEMSスイッチSD20は、前記MEMSスイッチSD10と、
・ベースBS11よりも左右寸法が小さなベースBS11'を用いた点
・第1貫通孔PH11及び第2貫通孔PH12よりも左右寸法が小さな第1貫通孔PH1

1'及び第2貫通孔PH12'を用いて、第2貫通孔PH12'の上面視

輪郭を略コ字

形とした点

- ・レバー F L 1 1 の右側の駆動部 F L 1 1 a 及びヒンジ部 F L 1 1 c を無くしたもの

バー F L 1 1 ' として用いた点

- ・ベース B S 1 1 の右側に設けられていた第 1 電極層 1 5 と駆動電圧入力端子 T i 1 2 a

とバイアス電圧入力端子 1 2 b とグランド端子 T g 1 2 と高抵抗線路 H R L 1 2 を無く

して、バイアス電圧入力端子 1 2 b の代わりとなるバイアス電圧入力端子 T i 1 1 c を

ベース B S 1 1 ' の左側に設け、高抵抗線路 H R L 1 2 の代わりとなる高抵抗線路 H R

L 1 2 ' を第 2 信号線路 S L 1 2 の左側に設けた点

で構成を異にする。MEMS スイッチ S D 2 0 の他の構成は、前記 MEMS スイッチ S D 1 0 と同じであるためその説明を省略する。

[0064] 次に、図 7 を参照して、本発明の一実施形態に係る MEMS スイッチ S D 2 0 の使用方法及び機能について説明する。

[0065] 使用に際しては、図 7 に示したように、MEMS スイッチ S D 2 0 を回路基板等に搭載する。また、第 1 可変直流電源 D C 1 1 a の正極側を駆動電圧入力端子 T i 1 1 a に接続し、第 2 可変直流電源 D C 1 1 b の正極側をバイアス電圧入力端子 T i 1 1 b に接続し、第 3 可変直流電源 D C 1 1 c の正極側をバイアス電圧入力端子 T i 1 1 c に接続し、これら可変直流電源 D C 1 1 a, D C 1 1 b 及び D C 1 1 c の負極側をグランド端子 T g 1 1 に接続する。

[0066] 後述するように、バイアス電圧入力端子 T i 1 1 b 及び T i 1 1 c に印加されるバイアス電圧は同一値であるため、一実施態様においては、1 つの可変直流電源をバイアス電圧印加用として共用することができる。また、一実

施態様においては、後述する電圧印加が同様に行える限り、該可変直流電源を回路基板等に設けられた直流電圧入力線路で代用するようにしてもよい。

[0067] また、回路基板等に設けられた高周波信号路線（入力側）を第1信号線路S L 1 1に接続し、高周波信号路線（出力側）を第2信号線路S L 1 2に接続する。高周波信号路線（入力側）を第2信号線路S L 1 2に接続し、高周波信号路線（出力側）を第1信号線路S L 1 1に接続しても良い。

[0068] 使用時には、第1可変直流電源D C 1 1 aから駆動電圧入力端子T i 1 1 aに所定値の直流電圧（以下、駆動電圧と言う）が印加される。また、第2可変直流電源D C 1 1 bからバイアス電圧入力端子T i 1 1 bに所定値の直流電圧（以下、バイアス電圧と言う）が印加され、且つ、第3可変直流電源D C 1 1 cからバイアス電圧入力端子T i 1 1 cにこれと同一値のバイアス電圧が印加される。

[0069] M E M SスイッチS D 2 0における動作及び作用効果は、M E M SスイッチS D 1 0における動作及び作用効果と同様である。

[0070] [第3実施形態]

図8～図12は本発明の第3実施形態を示す。ここでの説明では、説明の便宜上、図1に関する説明と同様に、図8の左、右、下、上、手前及び奥と他の図のこれらに相当する方向をそれぞれ前、後、左、右、上及び下と表記する。

[0071] 先ず、図8～図10を参照して、M E M SスイッチS D 3 0の構成について説明する。

[0072] 図8～図10に示したM E M SスイッチS D 3 0は、公知の薄膜形成手法を用いて作成された多層構造を有している。一実施形態において、このM E M SスイッチS D 3 0は、前後寸法が約1.0mm、左右寸法が約1.20mm、上下寸法が約0.5mmになるように構成される。

[0073] このM E M SスイッチS D 3 0は、ベースB S 3 1と、レバーF L 3 1と、接点電極C T 3 1と、第1チューナブルキャパシタC A 3 1と、接続端子T c a 3 1と、第2チューナブルキャパシタC A 3 2と、接続端子T c a 3

2と、第1信号線路SL31と、第2信号線路SL32と、グランド端子Tg31と、駆動電圧入力端子Ti31aと、バイアス電圧入力端子Ti31b及びTi31cと、を備えている。

[0074] ベースBS31は、Si等から成る第1ベース層31と、SiO₂等から成り、且つ、第1ベース層31上に形成された第1絶縁体層32と、Si等から成り、且つ、第3絶縁体層31上に形成された第2ベース層33と、SiO₂等から成り、且つ、第2ベース層33上に形成された第2絶縁体層34と、を有している。

[0075] 第1ベース層31及び第1絶縁体層32には、上面視輪郭が略矩形の第1貫通孔PH31が形成されている。また、第2ベース層33及び第2絶縁体層34には、上面視輪郭が略コ字形の第2貫通孔PH32が形成されており、該第2貫通孔PH32の内側にはレバーFL31の母材となる帯状ベース層33a及び帯状絶縁体層34aが存する。

[0076] ベースBS31の左側上面には、Ti/Ptから成り、且つ、上面視輪郭が略矩形の第1電極層35が形成されている。また、ベースBS11の前側上面と後側上面には、Ti/Ptから成り、且つ、上面視輪郭が略矩形の第2電極層36が第1電極層35と同じ厚さで形成されている。

[0077] レバーFL31は、駆動部FL31aと、駆動部FL31aの自由端に位置する変位部FL31bと、駆動部FL31aと変位部FL31bとを結ぶヒンジ部FL31cと、を有している。

[0078] 駆動部FL31aは、先に述べた帯状ベース層33a及び帯状絶縁体層34aの左側部分をその母材とする。この左側部分上には、Ti/Ptから成り、且つ、上面視輪郭が略矩形の第3電極層37が第1電極層35と同じ厚さで該第1電極層35と連続して形成されている。また、第3電極層37上には、PZT等から成り、上面視輪郭が第3電極層37と同じ圧電体層38が形成されている。さらに、圧電体層38上には、Ti/Ptから成り、且つ、上面視輪郭が圧電体層38と同じ第4電極層39が形成されている。

- [0079] 変位部 F L 3 1 b は、先に述べた帯状ベース層 3 3 a 及び帯状絶縁体層 3 4 a の右端部分をその母材とする。この帯状ベース層 3 3 a 及び帯状絶縁体層 3 4 a の右端部分上には、T i / P t から成り、且つ、上面視輪郭が略矩形のダミー電極層 4 0 が第 3 電極層 3 7 と同じ厚さで形成されている。また、ダミー電極層 4 0 上には、T i / A u から成り、且つ、上面視輪郭がダミー電極層 4 0 と同じ接点電極 C T 3 1 が形成されている。
- [0080] ヒンジ部 F L 3 1 c は、先に述べた帯状ベース層 3 3 a 及び帯状絶縁体層 3 4 a の左側部分と右端部分とに挟まれる部分をその母材とする。これらの母材に貫通孔（符号無し）を形成することで、ヒンジ部 F L 3 1 c に、ヒンジの役割を為す可撓性が付与されている。
- [0081] ベース B S 3 1 上の第 2 貫通孔 P H 3 2 の前側には、T i / P t から成り、且つ、上面視輪郭が略矩形の下部電極層 4 1 が、第 3 電極層 3 7 と同じ厚さで形成されている。また、下部電極層 4 1 上には、P Z T 等から成り、且つ、上面視輪郭が下部電極層 4 1 と同じ誘電体層 4 2 が、圧電体層 3 8 と同じ厚さで形成されている。さらに、誘電体層 4 2 上には、T i / P t から成り、且つ、上面視輪郭が誘電体層 4 2 と同じ上部電極層 4 3 が、第 4 電極層 3 9 と同じ厚さで形成されている。ここでの、下部電極層 4 1、誘電体層 4 2 及び上部電極層 4 3 は第 1 チューナブルキャパシタ C A 3 1 を構成しており、該第 1 チューナブルキャパシタ C A 3 1 はベース B S 3 1 上に配置されている。さらに、第 1 チューナブルキャパシタ C A 3 1 の上部電極層 4 3 上には、T i / A u から成り、且つ、上面視輪郭が上部電極層 4 3 と同じ接続端子 T c a 3 1 が形成されている。図 9（S 1 3）から分かるように、この接続端子 T c a 3 1 の上面は第 1 信号線路 S L 3 1 の後側部分の下面に密着して電氣的に接続している。
- [0082] また、ベース B S 3 1 上の第 2 貫通孔 P H 3 2 の後側には、T i / P t から成り、且つ、上面視輪郭が略矩形の下部電極層 4 4 が第 3 電極層 3 7 と同じ厚さで形成されている。また、下部電極層 4 4 上には、P Z T 等から成り、且つ、上面視輪郭が下部電極層 4 4 と同じ誘電体層 4 5 が圧電体層 3 8 と

同じ厚さで形成されている。さらに、誘電体層 45 上には、 Ti/Pt から成り、且つ、上面視輪郭が誘電体層 45 と同じ上部電極層 46 が第 4 電極層 39 と同じ厚さで形成されている。ここでの、下部電極層 44、誘電体層 44 及び上部電極層 45 は第 2 チューナブルキャパシタ $CA32$ を構成しており、該第 2 チューナブルキャパシタ $CA32$ はベース $BS31$ 上に配置されている。さらに、第 2 チューナブルキャパシタ $CA32$ の上部電極層 446 上には、 Ti/Au から成り、且つ、上面視輪郭が上部電極層 46 と同じ接続端子 $Tca32$ が形成されている。図 9 (S13) から分かるように、この接続端子 $Tca31$ の上面は第 2 信号線路 $SL32$ の前側部分の下面に密着して電氣的に接続している。

[0083] 第 1 信号線路 $SL31$ 及び第 2 信号線路 $SL32$ は、 Ti/Au から成り、平坦な母材料を 90 度屈曲させ、さらに逆方向に 90 度屈曲させた断面形状をそれぞれ有している。第 1 信号線路 $SL31$ の前側部分の下面は前側の第 2 電極層 36 の上面に接続され、第 2 信号線路 $SL32$ の後側部分の下面は後側の第 2 電極層 36 の上面に接続されている。第 1 信号線路 $SL31$ と第 2 信号線路 $SL32$ とが $S16-S16$ 線に対して前後方向で線対称になるように形成されているため、第 1 信号線路 $SL31$ の後側部分の上下面と第 2 信号線路 $SL32$ の前側部分の上下面は面一になっている。

[0084] また、図 8 から分かるように、第 1 信号線路 $SL31$ 及び第 2 信号線路 $SL32$ の左右寸法は、接点電極 $CT31$ と両接続端子 $Tca31$ 及び $Tca32$ の左右寸法よりも大きい。さらに、第 1 信号線路 $SL31$ の後側部分と第 2 信号線路 $SL32$ の前側部分は接点電極 $CT31$ の上方まで延びていて、該後側部分と該前側部分との間には第 1 信号線路 $SL31$ と第 2 信号線路 $SL32$ とを非導通とするための隙間 GA が設けられている。さらに、第 1 信号線路 $SL31$ の後側部分の下面及び第 2 信号線路 $SL32$ の前側部分の下面と接点電極 $CT31$ との間には、所定の上下寸法を有する隙間（符号無し）が形成されている。

[0085] グランド端子 $Tg31$ は、 Ti/Au から成り、第 1 電極層 35 上に上面

視輪郭が略矩形となるように形成されている。また、駆動電圧入力端子 $T_i 31a$ は、 T_i / A_u から成り、駆動部 $FL 31a$ の第4電極層 39 上の左端に上面視輪郭が略矩形となるように形成されている。バイアス電圧入力端子 $T_i 31b$ は、 T_i / A_u から成り、ベース $BS 31$ の左前側上面に上面視輪郭が略矩形となるように、且つ、グランド端子 $T_g 31$ と間隔をおいて並ぶように形成されている。バイアス電圧入力端子 $T_i 31c$ は、 T_i / A_u から成り、ベース $BS 11$ の左後側上面に上面視輪郭が略矩形となるように、且つ、駆動電圧入力端子 $T_i 31a$ と間隔をおいて並ぶように形成されている。

[0086] また、バイアス電圧入力端子 $T_i 31b$ と前側の第2電極層 36 とは高抵抗線路 $HRL 31$ によって接続されており、バイアス電圧入力端子 $T_i 31c$ と後側の第2電極層 36 とは高抵抗線路 $HRL 32$ によって接続されている。これら高抵抗線路 $HRL 31$ 及び $HRL 32$ は、 TaN 等の高抵抗材料から成り、第1信号線路 $SL 31$ 及び第2信号線路 $SL 32$ に比べて抵抗率が高い。

[0087] 次に、図11及び図12を参照して、前記MEMSスイッチ $SD 30$ の使用方法及び機能等について説明する。

[0088] 使用に際しては、図11に示したように、MEMSスイッチ $SD 30$ を回路基板等に搭載する。また、第1可変直流電源 $DC 31a$ の正極側を駆動電圧入力端子 $T_i 31a$ に接続し、第2可変直流電源 $DC 31b$ の正極側をバイアス電圧入力端子 $T_i 31b$ に接続し、第3可変直流電源 $DC 31c$ の正極側をバイアス電圧入力端子 $T_i 31c$ に接続し、これら可変直流電源 $DC 31a$ 、 $DC 31b$ 及び $DC 31c$ の負極側をグランド端子 $T_g 31$ に接続する。

[0089] 図面には3つの可変直流電源 $DC 31a$ 、 $DC 31b$ 及び $DC 31c$ を示したが、後述するようにバイアス電圧入力端子 $T_i 31b$ 及び $T_i 31c$ に印加されるバイアス電圧は同一値であるため、一実施態様においては、1つの可変直流電源を駆動電圧印加用として共用することができる。また、一実

施態様においては、後述する電圧印加が同様に行える限り、該可変直流電源を回路基板等に設けられた直流電圧入力線路で代用するようにしてもよい。

[0090] また、回路基板等に設けられた高周波信号路線（入力側）を第1信号線路S L 3 1に接続し、高周波信号路線（出力側）を第2信号線路S L 3 2に接続する。高周波信号路線（入力側）を第2信号線路S L 3 2に接続し、高周波信号路線（出力側）を第1信号線路S L 3 1に接続しても良い。

[0091] 使用時には、第1可変直流電源D C 3 1 aから駆動電圧入力端子T i 3 1 aに所定値の直流電圧（以下、駆動電圧と言う）が印加される。また、第2可変直流電源D C 3 1 bからバイアス電圧入力端子T i 3 1 bに所定値の直流電圧（以下、バイアス電圧と言う）が印加され、且つ、第3可変直流電源D C 3 1 cからバイアス電圧入力端子T i 3 1 cにこれと同一値のバイアス電圧が印加される。

[0092] 駆動電圧入力端子T i 3 1 aに印加された駆動電圧は、レバーF L 3 1の駆動部F L 3 1 aを構成する第4電極層39を通じて該駆動部F L 3 1 aの圧電体層38に印加される。

[0093] これにより、図12に示したように、駆動部F L 3 1 aの構成する圧電体層38に圧電効果による縮みが生じる。この圧電体層38の縮みによって駆動部F L 3 1 aのヒンジ部F L 3 1 c側が上方に反り上がり、該反り上がりによってレバーF L 3 1の変位部F L 3 1 bが上方に変位し、該上方変位によって接点電極C T 3 1の上面が第1信号線路S L 3 1の後側部分の下面及び第2信号線路S L 3 2の前側部分の下面に接触し、該接触によって両信号線路S L 3 1及びS L 3 2が接点電極C T 3 1を介して導通状態となる。つまり、第1信号線路S L 3 1に入力された高周波信号は該第1信号線路S L 3 1、接点電極C T 3 1及び第2信号線路S L 3 2を経由して該第2信号線路S L 3 2から出力される。

[0094] 一方、バイアス電圧入力端子T i 3 1 bに印加されたバイアス電圧は、高抵抗線路H R L 3 1、前側の第2電極層36、第1信号線路S L 3 1、接続端子T c a 3 1及び第1チューナブルキャパシタC A 3 1の上部電極層43

を通じて該第1チューナブルキャパシタ

CA31の誘電体層42に印加される。また、バイアス電圧入力端子Ti31cに印加されたバイアス電圧は、高抵抗線路HRL32、後側の第2電極層36、第2信号線路SL32、接続端子Tca32及び第2チューナブルキャパシタCA32の上部電極層46を通じて該第2チューナブルキャパシタCA32の誘電体層45に印加される。

[0095] これにより、両チューナブルキャパシタCA31及びCA32の誘電体層42及び45の比誘電率が変化し、該変化によって両チューナブルキャパシタCA31及びCA31のキャパシタンスが変化し、該変化によってMEMSスイッチSD30の特性インピーダンスが変化する。

[0096] つまり、回路基板等に搭載されたMEMSスイッチSD30の特性インピーダンス（例えば50Ωや75Ω等）が外的影響によって乱れてしまう場合でも、該乱れを相殺するように両チューナブルキャパシタCA31及びCA31のキャパシタンスをバイアス電圧により変化させれば、該特性インピーダンスを最適な値に調整することができる。

[0097] 次に、本発明の一実施形態に係るMEMSスイッチSD30によって得られる効果について説明する。

[0098] （1）本発明の一実施形態に係るMEMSスイッチSD30にあつては、両チューナブルキャパシタCA31及びCA31のキャパシタンスをバイアス電圧によって変化させることによって、使用時に生じる特性インピーダンスの乱れを相殺するように該特性インピーダンスを調整できるので、MEMSスイッチSD30に最適な特性インピーダンスを確保することができ、これにより特性インピーダンスの乱れを原因とした伝送損失増加やアイソレーション低下等の特性悪化を回避することができる。

[0099] （2）本発明の一実施形態に係るMEMSスイッチSD30にあつては、第1信号線路SL31に対応して第1チューナブルキャパシタCA31が設けられ、且つ、第2信号線路SL32に対応して第2チューナブルキャパシタCA32が設けられているので、高周波信号が流れる線路全体（第1信号

線路SL31、接点電極CT31及び第2信号線路SL32)に対して所期の特性インピーダンス調整を効果的に行うことができる。

[0100] (3) 前記MEMSスイッチSD30にあっては、第1チューナブルキャパシタCA31及び第2チューナブルキャパシタCA32をベースBS31上に配置し、しかも、第1チューナブルキャパシタCA31上の接続端子Tca31の上面は第1信号線路SL31の後側部分の下面に接触して電氣的に接続し、且つ、第2チューナブルキャパシタCA32上の接続端子Tca32の上面は第2信号線路SL32の前側部分の下面に接触して電氣的に接続しているので、第1チューナブルキャパシタCA31及び接続端子Tca31に第1信号線路SL31の後側部分を支えて保持する支柱の役割を担わせることができ、また、第2チューナブルキャパシタCA32及び接続端子Tca32に第2信号線路SL32の前側部分を支えて保持する支柱の役割を担わせることができる。

[0101] このようにして、接点電極CT31が接触する第1信号線路SL31の後側部分及び第2信号線路SL32の前側部分を補強できるので、これら部分に対して接点電極CT31が接触及びその解除を繰り返しても該部分に変形を生じ難く、また、変形を原因として生じ得る接触不良を防止することができる。

[0102] (4) 本発明の一実施形態に係るMEMSスイッチSD30にあっては、バイアス電圧入力端子Ti31bに印加されたバイアス電圧を高抵抗線路HRL31を介して第1チューナブルキャパシタCA31の誘電体層42に印加し、また、バイアス電圧入力端子Ti31cに印加されたバイアス電圧を高抵抗線路HRL32を介して第2チューナブルキャパシタCA32の誘電体層45に印加しているので、第1信号線路SL31から高抵抗線路HRL31側に高周波信号が漏れること、並びに、第2信号線路SL32から高抵抗線路HRL32側に高周波信号が漏れることを抑制することができる。これにより、第1信号線路SL31、接点電極CT31及び第2信号線路SL32を経由して流れる高周波信号の特性劣化を防止することができる。

- [0103] (5) 本発明の一実施形態に係るMEMSスイッチSD30はフィルタ機能を有するデバイスという見方もできる。特性インピーダンスを可変にできることは、すなわちフィルタ機能を可変にできることを意味する。接点電極CT31の両脇に備えた2つのチューナブルキャパシタCA31及びCA32がグラウンドに接続されているので、チューナブルキャパシタCA31及びCA32を高周波信号が通過する第1信号線路SL31及び第2信号線路SL32のインダクタンス成分と組み合わせることによってローパスフィルタを構成することができる。各チューナブルキャパシタCA31及びCA32の容量を変化させれば、カットオフ周波数を調整することが可能となる。
- [0104] 本発明の一実施形態に係るMEMSスイッチSD30として、駆動部FL31aを構成する圧電体層38、第1チューナブルキャパシタCA31を構成する誘電体層42、及び、第2チューナブルキャパシタCA32を構成する誘電体層45を、それぞれPZTで形成したものを示したが、PZTに代えて、ジルコン酸鉛、チタン酸鉛、マグネシウムニオブ酸鉛、ニッケルニオブ酸鉛、チタン酸バリウム、チタン酸ナトリウムビスマス、ニオブ酸カリウムナトリウム、タンタル酸ストロンチウムビスマス等を用いることができる。
- [0105] また、本発明の一実施形態に係るMEMSスイッチSD30においては、第1電極層35、第2電極層36、駆動部FL11aを構成する第3電極層37及び第4電極層39、ダミー電極層40、接点電極CT31、第1チューナブルキャパシタCA31を構成する下部電極層41及び上部電極層43、接続端子Tca31、第2チューナブルキャパシタCA32を構成する下部電極層44及び上部電極層46、接続端子Tca32、第1信号線路SL31、第2信号線路SL32、グラウンド端子Tg31、駆動電圧入力端子Ti31a、及び、バイアス電圧入力端子Ti31b及びTi31cは、それぞれ、Ti層とPt層とを積層したTi/Pt又はTi層とAu層とを積層したTi/Auの何れかからなる。本発明の他の実施形態においては、Ti/Pt及び/又はTi/AuのTi層に代えて、Cr層、Zr層、TiN層

又はTiO₂層のいずれかを用いることができる。また、Ti/PtのPt層に代えて、Au合金層、Cu層又はAg層のいずれかを用いることができる。さらに、Ti/AuのAu層に代えて、Au合金層、Cu層、又はAg層のいずれかを用いることができる。また、本発明の他の実施形態においては、Ti/Pt又はTi/Auに代えて、Pt層、Au層、Au合金層、Cu層又はAg層からなる単一の層を用いてもよい。また、本発明の一実施形態において、Ti層、Cr層、Zr層、TiN層又はTiO₂層の膜厚を、1nm～100nmにすることができ、Pt層、Au層、Au合金層、Cu層又はAg層の膜厚を、0.1μm～30μmにすることができる。当業者に明らかのように、本発明の様々な実施形態に係るMEMSスイッチSD30に含まれる各要素を構成する材料は、本明細書において明示的に述べられたものに限られず、本発明の範囲を逸脱しない範囲で、適宜変更することができる。

[0106] 本発明の一実施形態に係るMEMSスイッチSD30として、1つのグラウンド端子Tg31を駆動部FL31a、第1チューナブルキャパシタCA31及び第2チューナブルキャパシタCA32のグラウンド端子として共用したものを示したが、第1チューナブルキャパシタCA31専用のグラウンド端子を別に設けてこれと第1チューナブルキャパシタCA31の下部電極層41とを専用線路で接続し、第2チューナブルキャパシタCA32専用のグラウンド端子を別に設けてこれと第2チューナブルキャパシタCA32の下部電極層44とを専用線路で接続するようにしても良い。

[0107] このようにして、第1チューナブルキャパシタCA31の誘電体層42に印加されるバイアス電圧と、第2チューナブルキャパシタCA32の誘電体層45に印加されるバイアス電圧とを異ならせることができる。つまり、第1信号線路SL31側を対象とした特性インピーダンス調整と第2信号線路SL32側を対象とした特性インピーダンス調整を個別に行えるので、全体としてより微細な特性インピーダンス調整を行うことができる。

符号の説明

[0108] SD 1 0…MEMSスイッチ、BS 1 1…ベース、FL 1 1…レバー、FL 1 1 a…駆動部、FL 1 1 b…変位部、FL 1 1 c…ヒンジ部、CT 1 1…接点電極、CA 1 1…第1チューナブルキャパシタ、T c a 1 1…接続電極、CA 1 2…第2チューナブルキャパシタ、T c a 1 2…接続電極、SL 1 1…第1信号線路、SL 1 2…第2信号線路、T g 1 1, T g 1 2…グランド端子、T i 1 1 a, T i 1 2 a…駆動電圧入力端子、T i 1 1 b, T i 1 2 b…バイアス電圧入力端子、HRL 1 1, HRL 1 2…高抵抗線路、SD 2 0…MEMSスイッチ、BS 1 1'…ベース、FL 1 1'…レバー、T i 1 1 c…バイアス電圧入力端子、HRL 1 2'…高抵抗線路、SD 3 0…MEMSスイッチ、BS 3 1…ベース、FL 3 1…レバー、FL 3 1 a…駆動部、FL 3 1 b…変位部、FL 3 1 c…ヒンジ部、CT 3 1…接点電極、CA 3 1…第1チューナブルキャパシタ、T c a 3 1…接続電極、CA 3 2…第2チューナブルキャパシタ、T c a 3 2…接続電極、SL 3 1…第1信号線路、SL 3 2…第2信号線路、T g 3 1…グランド端子、T i 3 1 a…駆動電圧入力端子、T i 3 1 b, T i 3 1 c…バイアス電圧入力端子、HRL 3 1, HRL 3 2…高抵抗線路。

請求の範囲

- [請求項1] 第1信号線路及び第2信号線路に接点電極を接触させることで前記第1信号線路及び前記第2信号線路を前記接点電極を介して導通状態とし、前記第1信号線路及び前記第2信号線路と前記接点電極を非接触とすることで前記第1信号線路及び前記第2信号線路を非導通状態とするMEMSスイッチであって、
- 前記第1信号線路に対応して設けられた第1チューナブルキャパシタと、
- 前記第2信号線路に対応して設けられた第2チューナブルキャパシタと、
- 前記第1信号線路及び前記第1チューナブルキャパシタの一方の電極層側を通じて前記第1チューナブルキャパシタの誘電体層にバイアス電圧を印加するための第1バイアス電圧入力端子と、
- 前記第2信号線路及び前記第2チューナブルキャパシタの一方の電極層側を通じて前記第2チューナブルキャパシタの誘電体層にバイアス電圧を印加するための第2バイアス電圧入力端子と、
- を備える。
- [請求項2] 前記第1チューナブルキャパシタと前記第2チューナブルキャパシタは前記接点電極が配置されたレバーの変位部上に配置され、
- 前記変位部の所定方向変位によって前記接点電極が前記第1信号線路及び前記第2信号線路に接触するときに、前記第1チューナブルキャパシタの一方の電極層側が前記第1信号線路に接触して電氣的に接続し、
- 前記第2チューナブルキャパシタの一方の電極層側が前記第2信号線路に接触し電氣的に接続することを特徴とする請求項1に記載のMEMSスイッチ。
- [請求項3] 前記第1チューナブルキャパシタと前記第2チューナブルキャパシタは前記第1信号線路及び前記第2信号線路が設けられたベース上に

配置され、

前記第 1 チューナブルキャパシタの一方の電極層側は前記第 1 信号線路に電氣的に接続し、

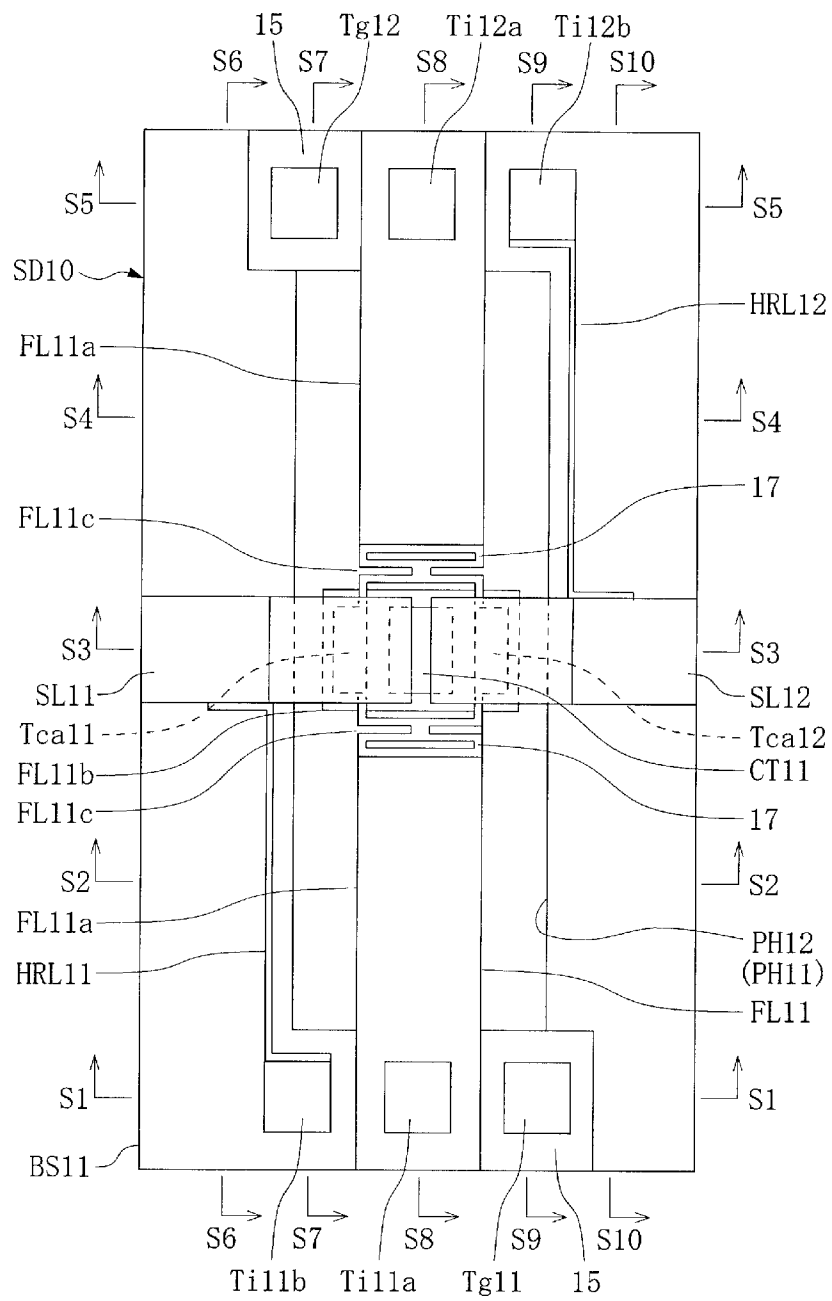
前記第 2 チューナブルキャパシタの一方の電極層側は前記第 2 信号線路に電氣的に接続することを特徴とする請求項 1 に記載の MEMS スイッチ。

[請求項 4]

前記第 1 チューナブルキャパシタ用の第 1 バイアス電圧入力端子は前記第 1 信号線路よりも抵抗率が高い高抵抗線路を介して前記第 1 信号線路に接続され、

前記第 2 チューナブルキャパシタ用の第 2 バイアス電圧入力端子は前記第 2 信号線路よりも抵抗率が高い高抵抗線路を介して前記第 2 信号線路に接続されていることを特徴とする請求項 1 ～ 3 の何れかに記載の MEMS スイッチ。

[図1]



[図2]

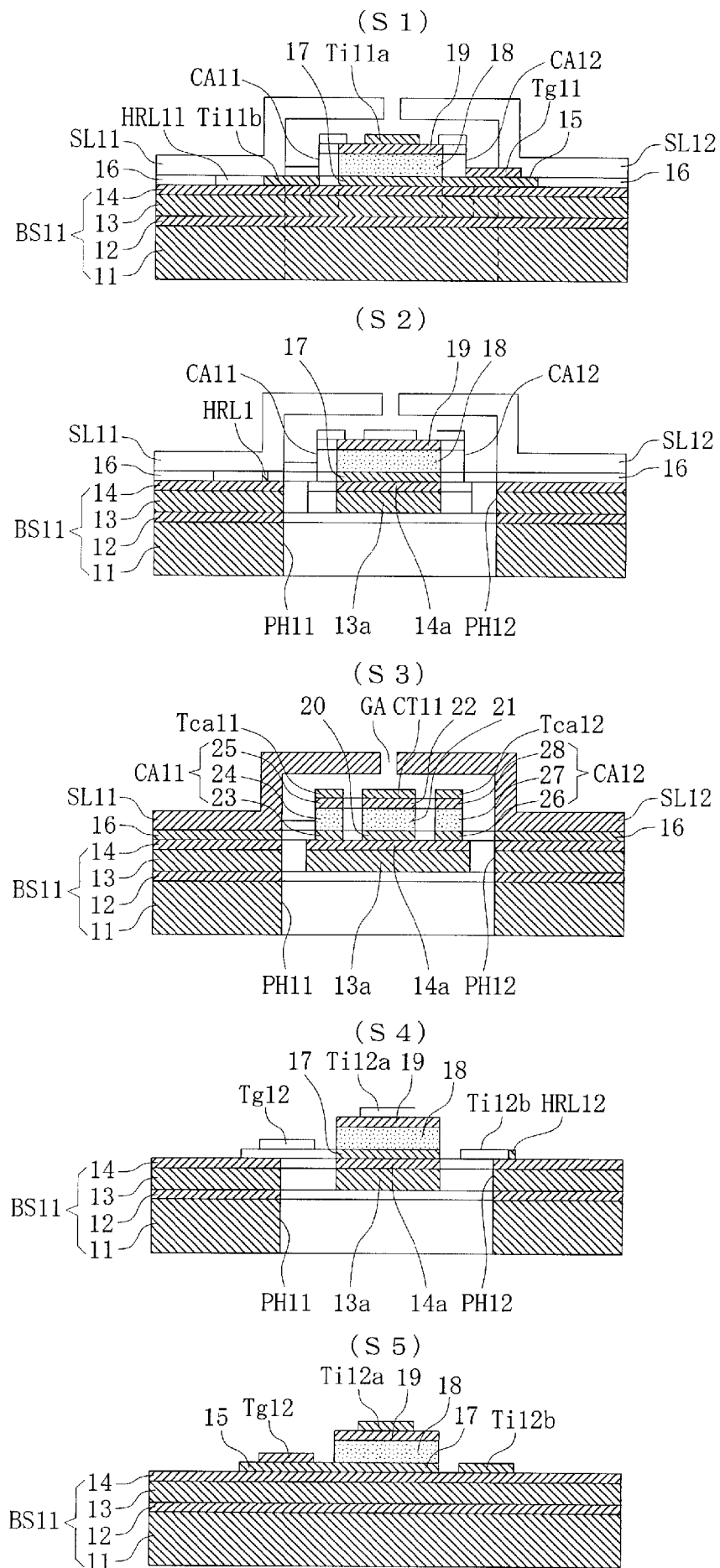
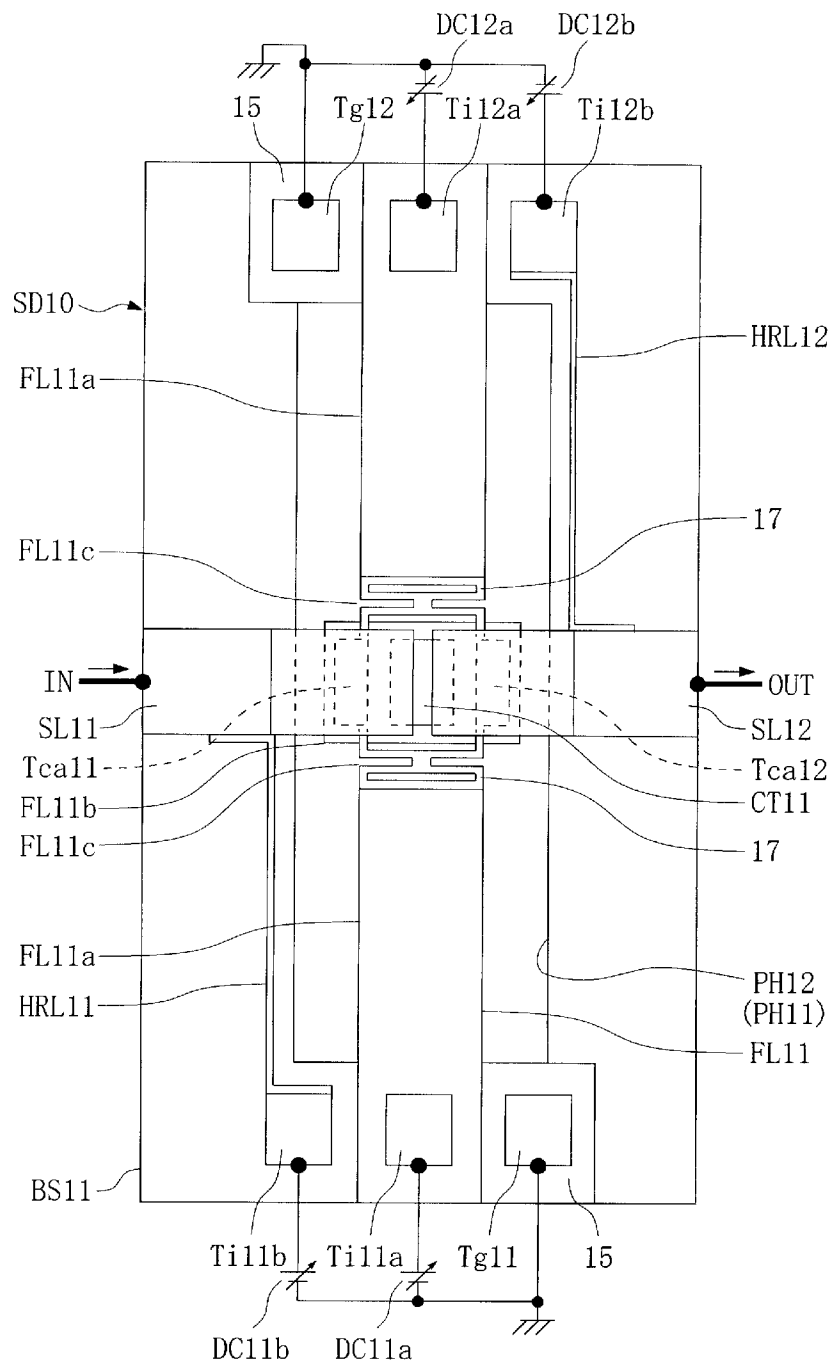


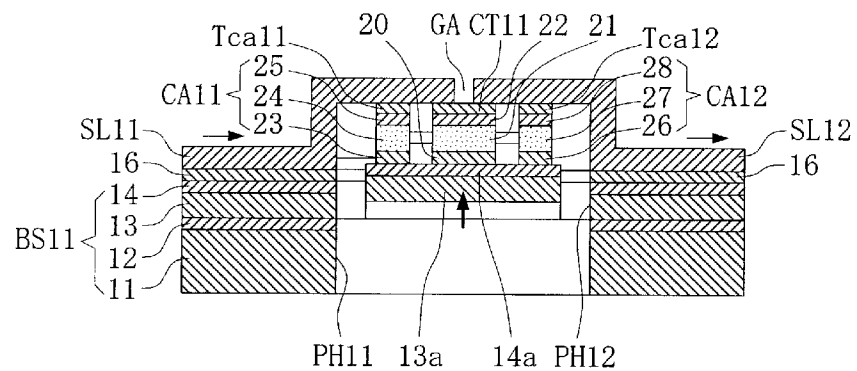
Figure 1 illustrates the cross-sectional views of a semiconductor device manufacturing process in ten stages (S6 to S10). The substrate consists of layers 11, 12, 13, and 14. The process steps are as follows:

- (S 6):** A photoresist layer 16 is patterned. Ti12a is deposited on the left, and Ti11a and Ti11b are deposited on the right. HRL11 is formed on the right.
- (S 7):** SL11 and CA11 are formed on the left, and SL12 and Tca11 are formed on the right. PH11 and PH12 are formed on the left and right respectively. FL11a, FL11b, and FL11c are formed in the center.
- (S 8):** Ti12a is deposited on the left, and Ti11a is deposited on the right. SL12 and CT11 are formed on the right. PH11 and PH12 are formed on the left and right respectively. FL11a, FL11b, and FL11c are formed in the center.
- (S 9):** Tg12 is deposited on the left, and Tg11 is deposited on the right. HRL12 is formed on the left. SL12 is formed on the right. PH11 and PH12 are formed on the left and right respectively. FL11a, FL11b, and FL11c are formed in the center.
- (S 10):** HRL12 is formed on the left, and SL12 is formed on the right. PH11 and PH12 are formed on the left and right respectively. FL11a, FL11b, and FL11c are formed in the center.

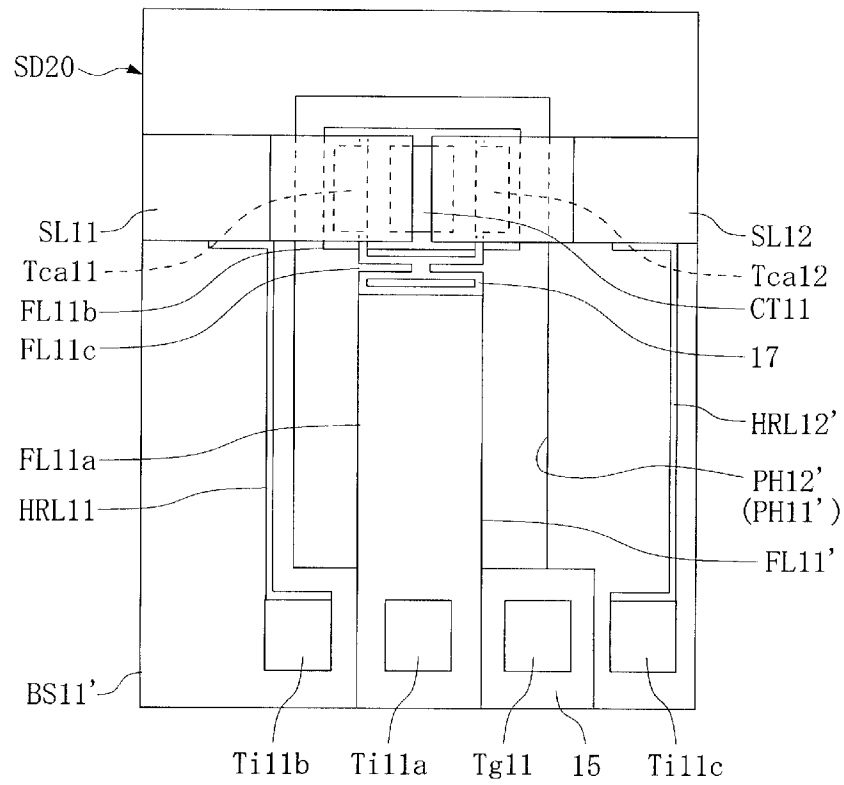
[図4]



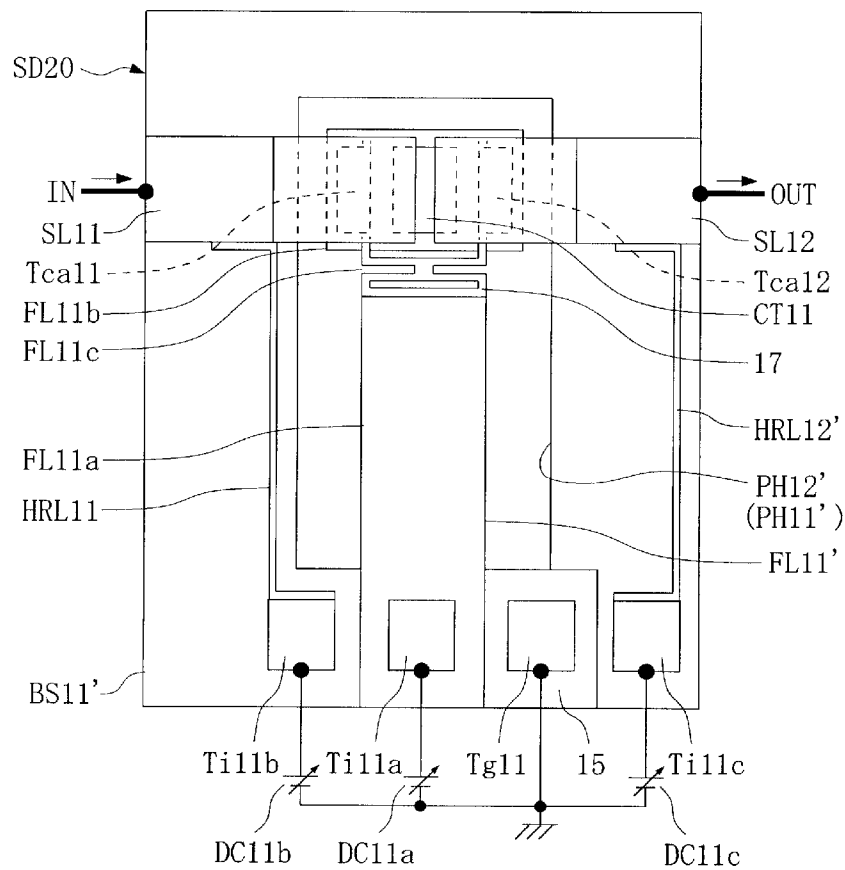
[図5]



[図6]

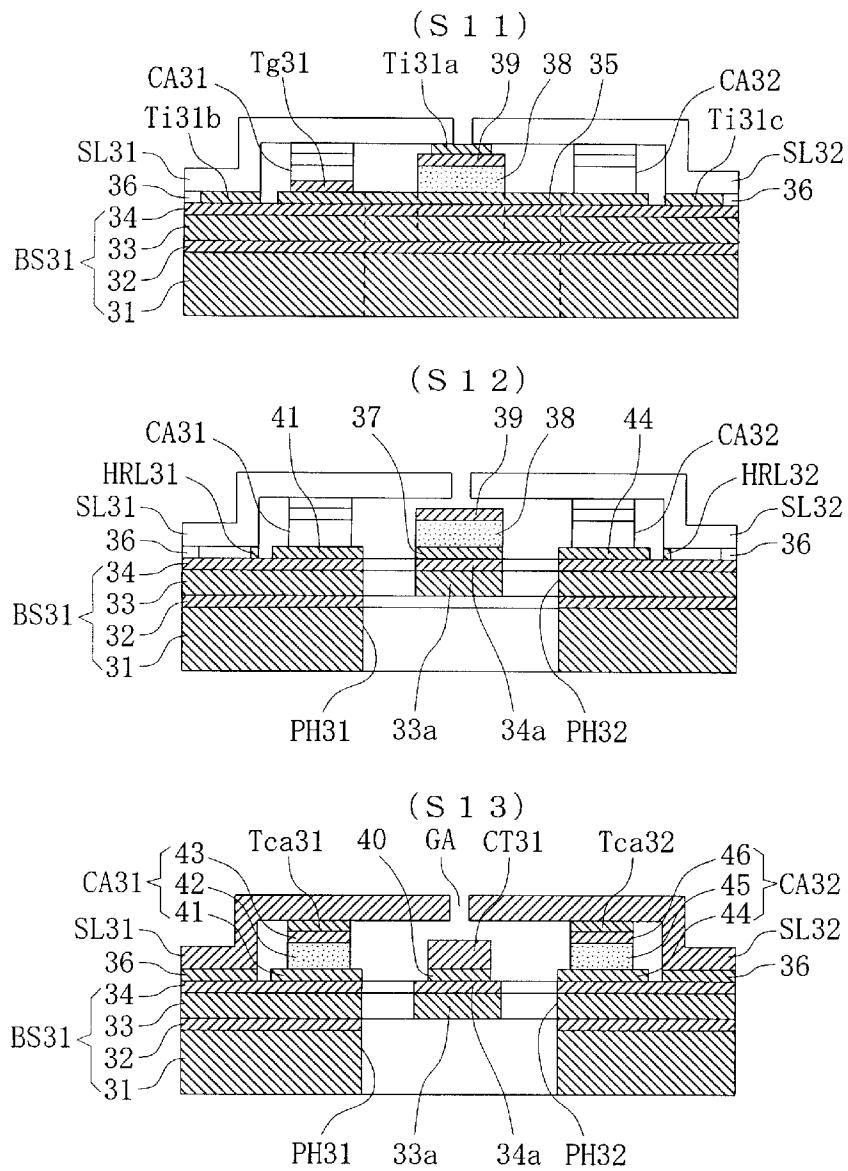


[図7]



A detailed cross-sectional view of a semiconductor device 35. The device features a base layer BS31 with a series of vertical pillars (Ti31b, Tg31, Ti31a, Ti31c) and horizontal layers (FL31a, HRL31, FL31c, SL31, FL31b, SD30). Signal lines S11, S12, S13, S14, S15, S16, S17, and S18 are shown entering and exiting the device. Various other components are labeled, including Tca31, CT31, PH32 (PH31), and HRL32. The diagram illustrates the complex internal structure and electrical connections of the device.

[図9]



(S 1 4)

SL31, 36, HRL31, 39, 38, Ti31a, Tg31, Ti31b, 35, 34, 33, 32, 31

(S 1 5)

SL31, Tca31, SL32, 41, 39, 38, Ti31a, Tg31, 35, 34, 33, 32, 31, 43, 42

(S 1 6)

SL32, CT31, 40, 39, 38, 37, Ti31a, 35, 34, 33, 32, 31, PH31, FL31b, FL31c, FL31a, 34a, 33a, PH32

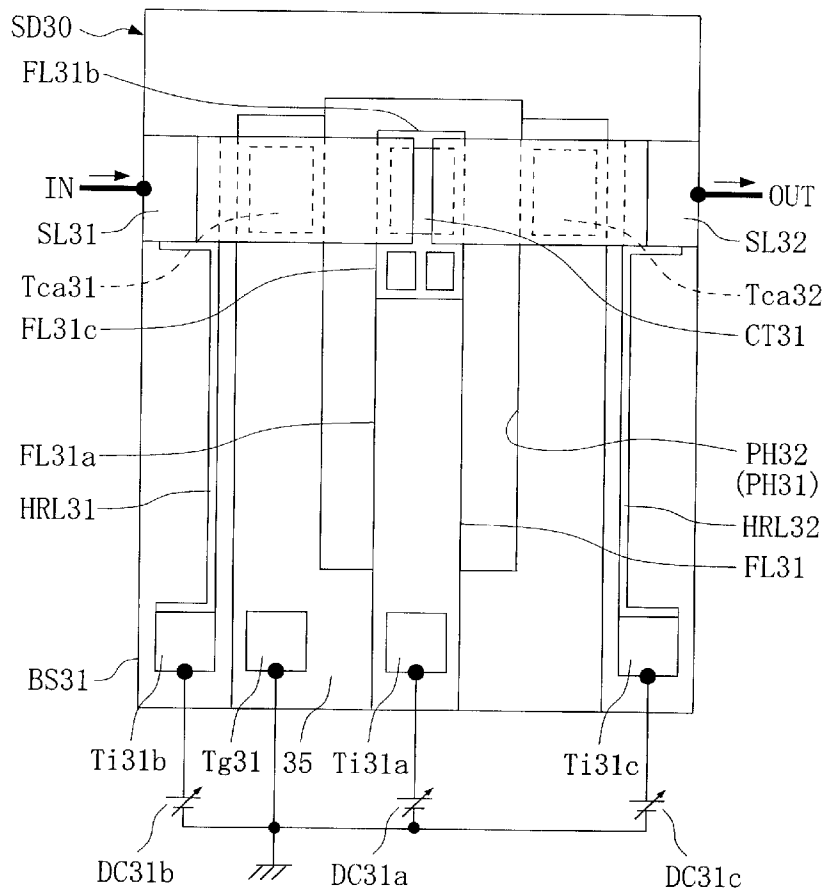
(S 1 7)

SL32, Tca32, 44, 35, 34, 33, 32, 31, 46, 45

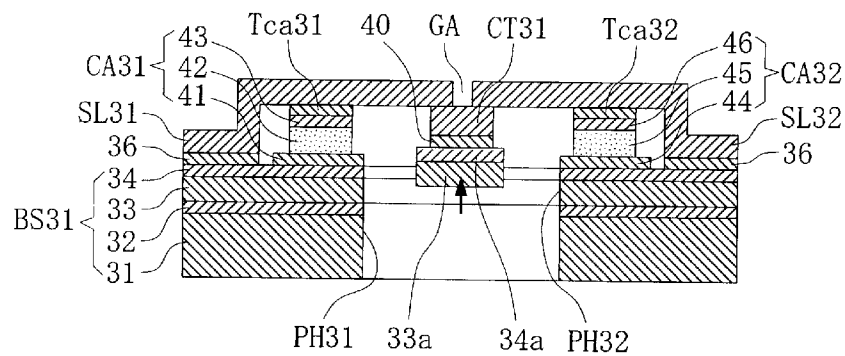
(S 1 8)

SL32, 36, HRL32, Ti31c

[図11]



[図12]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/069460

A. CLASSIFICATION OF SUBJECT MATTER

H01H57/00(2006.01)i, B81B3/00(2006.01)i, H01G7/06(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01H57/00, B81B3/00, H01G7/06

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2011

Kokai Jitsuyo Shinan Koho 1971-2011 Toroku Jitsuyo Shinan Koho 1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-513782 A (Koninklijke Philips Electronics N.V.), 31 May 2007 (31.05.2007), entire text; all drawings & US 2007/0222007 A1 & WO 2005/043573 A2 & KR 10-2006-0098379 A & CN 1874955 A	1-4
A	JP 2008-181725 A (Fujitsu Ltd.), 07 August 2008 (07.08.2008), entire text; all drawings & US 2008/0180872 A1 & EP 1950778 A2 & KR 10-2008-0069898 A & CN 101231921 A	1-4
A	JP 2008-277743 A (Mitsubishi Electric Corp.), 13 November 2008 (13.11.2008), entire text; all drawings & US 2008/0247115 A1	1-4

☐ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
26 January, 2011 (26.01.11)Date of mailing of the international search report
08 February, 2011 (08.02.11)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01H57/00(2006.01)i, B81B3/00(2006.01)i, H01G7/06(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01H57/00, B81B3/00, H01G7/06

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2007-513782 A（コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ）2007.05.31, 全文、全図 & US 2007/0222007 A1 & WO 2005/043573 A2 & KR 10-2006-0098379 A & CN 1874955 A	1 - 4
A	JP 2008-181725 A（富士通株式会社）2008.08.07, 全文、全図 & US 2008/0180872 A1 & EP 1950778 A2 & KR 10-2008-0069898 A & CN 101231921 A	1 - 4

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

2 6 . 0 1 . 2 0 1 1

国際調査報告の発送日

0 8 . 0 2 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

岡崎 克彦

3 X

9 7 2 6

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 3 7 2

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-277743 A (三菱電機株式会社) 2008. 11. 13, 全文、全図 & US 2008/0247115 A1	1 - 4