

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第6部門第4区分

【発行日】平成23年9月15日(2011.9.15)

【公開番号】特開2009-80922(P2009-80922A)

【公開日】平成21年4月16日(2009.4.16)

【年通号数】公開・登録公報2009-015

【出願番号】特願2008-219066(P2008-219066)

【国際特許分類】

G 1 1 C	13/00	(2006.01)
H 0 1 L	27/10	(2006.01)
H 0 1 L	27/105	(2006.01)
H 0 1 L	51/05	(2006.01)
H 0 1 L	27/28	(2006.01)
H 0 1 L	45/00	(2006.01)
G 0 6 K	19/07	(2006.01)

【F I】

G 1 1 C	13/00	A
H 0 1 L	27/10	4 5 1
H 0 1 L	27/10	4 4 8
H 0 1 L	27/10	4 4 9
H 0 1 L	27/10	4 6 1
H 0 1 L	45/00	A
H 0 1 L	29/28	1 0 0 B
G 0 6 K	19/00	H
G 0 6 K	19/00	N

【手続補正書】

【提出日】平成23年8月1日(2011.8.1)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1のトランジスタと、第2のトランジスタと、第3のトランジスタと、記憶素子と、電源線と、を有し、

前記記憶素子は、一対の電極と、前記一対の電極間に挟まれた有機化合物層と、を有し、

前記第1のトランジスタのソース端子又はドレイン端子の一方には、前記記憶素子が電気的に接続され、

前記第1のトランジスタのソース端子又はドレイン端子の他方には、前記第2のトランジスタのソース端子又はドレイン端子の一方が電気的に接続され、

前記第2のトランジスタのソース端子又はドレイン端子の他方には、前記第3のトランジスタのソース端子又はドレイン端子の一方が電気的に接続され、

前記第3のトランジスタのソース端子又はドレイン端子の他方には、前記電源線が電気的に接続され、

前記第2のトランジスタのゲート端子には、アドレス信号が入力され、

前記第3のトランジスタのゲート端子は、接地され、

前記第2のトランジスタは、前記記憶素子の抵抗値の変化に応じて、しきい値電圧を制御するための第4の端子を有することを特徴とする記憶装置。

【請求項2】

第1のトランジスタと、第2のトランジスタと、第3のトランジスタと、記憶素子と、電源線と、を有し、

前記記憶素子は、一対の電極と、前記一対の電極間に挿まれた有機化合物層と、を有し、

前記第1のトランジスタのソース端子又はドレイン端子の一方には、前記記憶素子が電気的に接続され、

前記第1のトランジスタのソース端子又はドレイン端子の他方には、前記第2のトランジスタのソース端子又はドレイン端子の一方が電気的に接続され、

前記第2のトランジスタのソース端子又はドレイン端子の他方には、前記第3のトランジスタのソース端子又はドレイン端子の一方が電気的に接続され、

前記第3のトランジスタのソース端子又はドレイン端子の他方には、前記電源線が電気的に接続され、

前記第2のトランジスタのゲート端子には、アドレス信号が入力され、

前記第3のトランジスタのゲート端子は、接地され、

前記第3のトランジスタは、前記記憶素子の抵抗値の変化に応じて、しきい値電圧を制御するための第4の端子を有することを特徴とする記憶装置。

【請求項3】

請求項1又は2において、

前記有機化合物層には、絶縁物が混合されていることを特徴とする記憶装置。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】記憶装置