

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6514910号
(P6514910)

(45) 発行日 令和1年5月15日 (2019.5.15)

(24) 登録日 平成31年4月19日 (2019.4.19)

(51) Int.Cl.	F I
H02M 3/28 (2006.01)	H02M 3/28 C
	H02M 3/28 B

請求項の数 23 (全 19 頁)

(21) 出願番号	特願2015-34282 (P2015-34282)	(73) 特許権者	000116024
(22) 出願日	平成27年2月24日 (2015.2.24)		ローム株式会社
(65) 公開番号	特開2016-158387 (P2016-158387A)		京都府京都市右京区西院溝崎町2 1 番地
(43) 公開日	平成28年9月1日 (2016.9.1)	(74) 代理人	100105924
審査請求日	平成30年1月29日 (2018.1.29)		弁理士 森下 賢樹
		(74) 代理人	100133215
			弁理士 真家 大樹
		(72) 発明者	菊池 弘基
			京都府京都市右京区西院溝崎町2 1 番地
			ローム株式会社内
		(72) 発明者	清水 亮
			京都府京都市右京区西院溝崎町2 1 番地
			ローム株式会社内
		審査官	佐藤 匡

最終頁に続く

(54) 【発明の名称】 絶縁同期整流型 DC/DC コンバータ、同期整流コントローラ、それを用いた電源装置、電源アダプタおよび電子機器

(57) 【特許請求の範囲】

【請求項 1】

絶縁同期整流型の DC/DC コンバータの 2 次側に配置され、同期整流トランジスタを制御する同期整流コントローラであって、

前記 DC/DC コンバータの 2 次側において生成される直流電圧を受ける電源端子と、
前記直流電圧を電源として動作し、前記同期整流トランジスタの両端間電圧にもとづいてパルス信号を生成するパルス発生器と、

前記直流電圧を電源として動作し、前記パルス信号に応じて前記同期整流トランジスタをスイッチングするドライバと、

前記同期整流トランジスタのドレイン電圧にもとづき、補助電源電圧を生成する補助電源回路と、

前記補助電源電圧を受けて動作し、前記同期整流トランジスタをオフに固定するオフ固定回路と、

を備え、

前記オフ固定回路は、前記直流電圧が所定電圧を超えると、前記同期整流トランジスタのオフでの固定を解除することを特徴とする同期整流コントローラ。

【請求項 2】

前記補助電源回路は、ピークホールド回路を含むことを特徴とする請求項 1 に記載の同期整流コントローラ。

【請求項 3】

10

20

前記ピークホールド回路は、
キャパシタと、

前記同期整流トランジスタのドレインと前記キャパシタの間に設けられ、カソードがキャパシタ側となる向きで設けられたダイオードと、
を含むことを特徴とする請求項 2 に記載の同期整流コントローラ。

【請求項 4】

前記補助電源回路は、フィルタ回路を含むことを特徴とする請求項 1 に記載の同期整流コントローラ。

【請求項 5】

前記オフ固定回路は、前記同期整流トランジスタのゲートソース間に設けられたオフ用トランジスタを含むことを特徴とする請求項 1 から 4 のいずれかに記載の同期整流コントローラ。

【請求項 6】

前記オフ用トランジスタの制御端子には、前記補助電源電圧が入力されることを特徴とする請求項 5 に記載の同期整流コントローラ。

【請求項 7】

前記補助電源回路は、前記オフ用トランジスタの制御端子と前記同期整流トランジスタのドレインの間に、カソードがオフ用トランジスタの制御端子側となる向きで設けられたダイオードを含むことを特徴とする請求項 5 に記載の同期整流コントローラ。

【請求項 8】

絶縁同期整流型の DC / DC コンバータの 2 次側に配置され、同期整流トランジスタを制御する同期整流コントローラであって、

前記 DC / DC コンバータの 2 次側において生成される直流電圧を受ける電源端子と、
前記直流電圧を電源として動作し、前記同期整流トランジスタの両端間電圧にもとづいてパルス信号を生成するパルス発生器と、

前記直流電圧を電源として動作し、前記パルス信号に応じて前記同期整流トランジスタをスイッチングするドライバと、

前記同期整流トランジスタのドレイン電圧にもとづき、補助電源電圧を生成する補助電源回路と、

前記補助電源電圧を受けて動作し、前記同期整流トランジスタをオフに固定するオフ固定回路と、

を備え、

前記オフ固定回路は、

前記同期整流トランジスタのゲートソース間に設けられたオフ用トランジスタと、

前記直流電圧が所定電圧を超えると、前記オフ用トランジスタをオフする解除回路と、
を含むことを特徴とする同期整流コントローラ。

【請求項 9】

前記解除回路は、前記オフ用トランジスタのゲートソース間に設けられ、その制御端子に、前記直流電圧が所定電圧を超えるとアサートされる解除信号が入力される解除用トランジスタを含むことを特徴とする請求項 8 に記載の同期整流コントローラ。

【請求項 10】

前記直流電圧に応じた電圧が所定のしきい値電圧を超えると、前記解除信号をアサートする低電圧ロックアウト回路をさらに備えることを特徴とする請求項 9 に記載の同期整流コントローラ。

【請求項 11】

前記オフ用トランジスタの制御端子には、前記補助電源電圧が入力されることを特徴とする請求項 8 から 10 のいずれかに記載の同期整流コントローラ。

【請求項 12】

前記補助電源回路は、前記オフ用トランジスタの制御端子と前記同期整流トランジスタのドレインの間に、カソードがオフ用トランジスタの制御端子側となる向きで設けられた

10

20

30

40

50

ダイオードを含むことを特徴とする請求項 8 から 10 のいずれかに記載の同期整流コントローラ。

【請求項 13】

絶縁同期整流型の DC/DC コンバータの 2 次側に配置され、同期整流トランジスタを制御する同期整流コントローラであって、

前記 DC/DC コンバータの 2 次側において生成される直流電圧を受ける電源端子と、
前記直流電圧を電源として動作し、前記同期整流トランジスタの両端間電圧にもとづいてパルス信号を生成するパルス発生器と、

前記直流電圧を電源として動作し、前記パルス信号に応じて前記同期整流トランジスタをスイッチングするドライバと、

前記同期整流トランジスタのドレイン電圧にもとづき、補助電源電圧を生成する補助電源回路と、

前記補助電源電圧を受けて動作し、前記同期整流トランジスタをオフに固定するオフ固定回路と、

を備え、

前記オフ固定回路は、前記ドライバの出力段のローサイドトランジスタを強制的にオンすることにより、前記同期整流トランジスタをオフに固定することを特徴とする同期整流コントローラ。

【請求項 14】

絶縁同期整流型の DC/DC コンバータの 2 次側に配置され、同期整流トランジスタを制御する同期整流コントローラであって、

前記 DC/DC コンバータの 2 次側において生成される直流電圧を受ける電源端子と、
前記直流電圧を電源として動作し、前記同期整流トランジスタの両端間電圧にもとづいてパルス信号を生成するパルス発生器と、

前記直流電圧を電源として動作し、前記パルス信号に応じて前記同期整流トランジスタをスイッチングするドライバと、

前記同期整流トランジスタのゲートソース間に設けられたオフ用トランジスタと、

前記オフ用トランジスタの制御端子と前記同期整流トランジスタのドレイン端子の間に、カソードが前記オフ用トランジスタの制御端子側となる向きで設けられたダイオードと、

前記オフ用トランジスタの前記制御端子と接地ラインの間に設けられ、前記直流電圧が所定電圧を超えるとオン状態となる解除用トランジスタと、

を備えることを特徴とする同期整流コントローラ。

【請求項 15】

前記オフ用トランジスタの前記制御端子と接続されたキャパシタをさらに備えることを特徴とする請求項 14 に記載の同期整流コントローラ。

【請求項 16】

前記オフ用トランジスタの前記制御端子と前記ドレイン端子の間に設けられた抵抗さらに備えることを特徴とする請求項 14 または 15 に記載の同期整流コントローラ。

【請求項 17】

前記直流電圧に応じた電圧を所定のしきい値電圧と比較し、前記直流電圧が前記しきい値を超えると、解除信号をアサートする低電圧ロックアウト回路をさらに備え、前記解除用トランジスタは、前記解除信号がアサートされるとターンオンすることを特徴とする請求項 14 から 16 のいずれかに記載の同期整流コントローラ。

【請求項 18】

前記電源端子の電圧にもとづき内部電源電圧を生成する内部電源回路をさらに備え、前記パルス発生器および前記ドライバは、前記内部電源電圧を電源として動作することを特徴とする請求項 1 から 17 のいずれかに記載の同期整流コントローラ。

【請求項 19】

ひとつの半導体基板に一体集積化されたことを特徴とする請求項 1 から 18 のいずれか

10

20

30

40

50

に記載の同期整流コントローラ。

【請求項 2 0】

絶縁同期整流型の D C / D C コンバータであって、

1 次巻線および 2 次巻線を有するトランスと、

前記トランスの 1 次巻線と接続されるスイッチングトランジスタと、

前記トランスの 2 次巻線と接続される同期整流トランジスタと、

フォトカプラと、

前記フォトカプラの出力側と接続され、前記フォトカプラからのフィードバック信号に応じて前記スイッチングトランジスタをスイッチングする 1 次側コントローラと、

前記同期整流トランジスタを制御する請求項 1 から 1 9 のいずれかに記載の同期整流コントローラと、

前記フォトカプラの入力側と接続され、前記 D C / D C コンバータの出力電圧に応じた誤差電流を発生するシャントレギュレータと、

を備えることを特徴とする D C / D C コンバータ。

【請求項 2 1】

商用交流電圧をフィルタリングするフィルタと、

前記フィルタの出力電圧を全波整流するダイオード整流回路と、

前記ダイオード整流回路の出力電圧を平滑化し、直流入力電圧を生成する平滑キャパシタと、

前記直流入力電圧を降圧し、負荷に供給する請求項 2 0 に記載の D C / D C コンバータと、

を備えることを特徴とする電源装置。

【請求項 2 2】

負荷と、

商用交流電圧をフィルタリングするフィルタと、

前記フィルタの出力電圧を全波整流するダイオード整流回路と、

前記ダイオード整流回路の出力電圧を平滑化し、直流入力電圧を生成する平滑キャパシタと、

前記直流入力電圧を降圧し、負荷に供給する請求項 2 0 に記載の D C / D C コンバータと、

を備えることを特徴とする電子機器。

【請求項 2 3】

商用交流電圧をフィルタリングするフィルタと、

前記フィルタの出力電圧を全波整流するダイオード整流回路と、

前記ダイオード整流回路の出力電圧を平滑化し、直流入力電圧を生成する平滑キャパシタと、

前記直流入力電圧を降圧し、負荷に供給する請求項 2 0 に記載の D C / D C コンバータと、

を備えることを特徴とする電源アダプタ。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、絶縁同期整流型 D C / D C コンバータに関する。

【背景技術】

【0 0 0 2】

テレビや冷蔵庫をはじめとするさまざまな家電製品は、外部からの商用交流電力を受けて動作する。ラップトップ型コンピュータ、携帯電話端末やタブレット端末をはじめとする電子機器も、商用交流電力によって動作可能であり、あるいは商用交流電力によって、機器に内蔵の電池を充電可能となっている。こうした家電製品や電子機器（以下、電子機器と総称する）には、商用交流電圧を A C / D C （交流 / 直流）変換する電源装置（A C

10

20

30

40

50

／DCコンバータ）が内蔵される。あるいはAC／DCコンバータが、電子機器の外部の電源アダプタ（ACアダプタ）に内蔵される場合もある。

【0003】

図1は、本発明者が検討したAC／DCコンバータ100rの基本構成を示すブロック図である。AC／DCコンバータ100rは主としてフィルタ102、整流回路104、平滑キャパシタ106およびDC／DCコンバータ200rを備える。

【0004】

商用交流電圧 V_{AC} は、ヒューズおよび入力キャパシタ（不図示）を介してフィルタ102に入力される。フィルタ102は、商用交流電圧 V_{AC} のノイズを除去する。整流回路104は、商用交流電圧 V_{AC} を全波整流するダイオードブリッジ回路である。整流回路104の出力電圧は、平滑キャパシタ106によって平滑化され、直流電圧 V_{IN} に変換される。

【0005】

絶縁型のDC／DCコンバータ200rは、入力端子P1に直流電圧 V_{IN} を受け、それを降圧して、目標値に安定化された出力電圧 V_{OUT} を生成し、出力端子P2と接地端子P3の間に接続される負荷（不図示）に供給する。

【0006】

DC／DCコンバータ200rは、1次側コントローラ202、フォトカプラ204、シャントレギュレータ206、出力回路210、同期整流コントローラ300r、およびその他の回路部品を備える。出力回路210は、トランスT1、ダイオードD1、出力キャパシタC1、スイッチングトランジスタM1、同期整流トランジスタM2を含む。出力回路210のトポロジーは、一般的な同期整流型のフライバックコンバータのそれであるため、説明を省略する。

【0007】

トランスT1の1次巻線W1と接続されるスイッチングトランジスタM1がスイッチングすることにより、入力電圧 V_{IN} が降圧され、出力電圧 V_{OUT} が生成される。そして1次側コントローラ202は、スイッチングトランジスタM1のスイッチングのデューティ比を調節する。

【0008】

DC／DCコンバータ200rの出力電圧 V_{OUT} は、抵抗R1、R2により分圧される。シャントレギュレータ206のカソード（K）端子は、フォトカプラ204の入力側の発光素子（発光ダイオード）と接続され、アノード（A）端子は接地される。シャントレギュレータ206の基準（REF）端子には、分圧された電圧（電圧検出信号） V_{OUT_S} が入力される。シャントレギュレータ206は誤差増幅器を含み、電圧検出信号 V_{OUT_S} と所定の基準電圧 V_{REF} （不図示）の誤差を増幅し、誤差に応じた誤差電流 I_{ERR} を生成し、フォトカプラ204の入力側の発光素子（発光ダイオード）から引き込む（シンク）。

【0009】

フォトカプラ204の出力側の受光素子（フォトトランジスタ）には、2次側の誤差電流 I_{ERR} に応じたフィードバック電流 I_{FB} が流れる。このフィードバック電流 I_{FB} が、抵抗およびキャパシタにより平滑化され、1次側コントローラ202のフィードバック（FB）端子に入力される。1次側コントローラ202は、FB端子の電圧（フィードバック電圧） V_{FB} にもとづいてスイッチングトランジスタM1のデューティ比を調節する。

【0010】

同期整流コントローラ300rは、スイッチングトランジスタM1のスイッチングと同期して、同期整流トランジスタM2をスイッチングする。同期整流コントローラ300rは、内部電源回路302、パルス発生器304、ドライバ306を備える。

【0011】

同期整流コントローラ300rは、DC／DCコンバータ200rの出力電圧 V_{OUT}

10

20

30

40

50

を電源として動作する。具体的には同期整流コントローラ 300r には、出力電圧 V_{OUT} もしくはそれに比例した直流電圧を受ける電源 (VCC) 端子が設けられる。内部電源回路 302 は、VCC 端子の電圧を降圧し、所定の電圧レベルに安定化された内部電源電圧 V_{REG} を生成する。内部電源電圧 V_{REG} は、パルス発生器 304、ドライバ 306 に供給される。

【0012】

パルス発生器 304 は、スイッチングトランジスタ M1 のスイッチングと同期したパルス信号 S1 を生成する。たとえばパルス発生器 304 は、スイッチングトランジスタ M1 がターンオフすると、パルス信号 S1 を、同期整流トランジスタ M2 のオンを指示する第 1 状態 (たとえばハイレベル) とする。またパルス発生器 304 は、同期整流トランジスタ M2 のオン期間に 2 次巻線 W2 に流れる 2 次電流 I_s が実質的にゼロになると、パルス信号 S1 を同期整流トランジスタ M2 のオフを指示する第 2 状態 (ローレベル) とする。

10

【0013】

ドライバ 306 はパルス信号 S1 に応じて同期整流トランジスタ M2 をスイッチングする。以上が AC/DC コンバータ 100r の全体構成である。

【先行技術文献】

【特許文献】

【0014】

【特許文献 1】特開 2010-074959 号公報

【発明の概要】

20

【発明が解決しようとする課題】

【0015】

本発明者らは、DC/DC コンバータ 200r の起動時の動作について検討した結果、以下の課題を認識するに至った。

【0016】

図 2 は、DC/DC コンバータ 200r の起動時の動作波形図である。 V_{G_P} はスイッチングトランジスタ M1 のゲート電圧、 V_{D_P} はスイッチングトランジスタ M1 のドレイン電圧、 V_{D_S} は同期整流トランジスタ M2 のドレイン電圧、 V_{G_S} は同期整流トランジスタ M2 のゲート電圧、 V_{OUT} は出力電圧を示す。

【0017】

30

時刻 t_0 にスタート信号 START がアサート (ハイレベル) され、DC/DC コンバータ 200r の起動が指示されると、1 次側コントローラ 202 は、スイッチングトランジスタ M1 のゲート電圧 V_{G_P} をスイッチングし始める。スイッチングトランジスタ M1 のスイッチングに応じて、そのドレイン電圧 V_{D_P} もスイッチングする。

【0018】

1 次巻線 W1 の電圧 V_{W1} は、 $V_{IN} - V_{D_P}$ である。1 次巻線 W1、2 次巻線 W2 の巻線を N_P 、 N_S とするとき、2 次巻線 W2 の電圧 V_{W2} は、 $-V_{W1} \times N_S / N_P$ である。したがって一次側ドレイン電圧 V_{D_P} のスイッチングに応じて、2 次側のドレイン電圧 V_{D_S} もスイッチングする。

【0019】

40

ここで、起動直後において出力電圧 V_{OUT} は実質的にゼロであり、したがって同期整流コントローラ 300r の VCC 端子の電圧もゼロとなり、内部電源回路 302 が生成する内部電源電圧 V_{REG} もゼロである。ここで内部電源電圧 V_{REG} が、ゼロもしくは規定電圧以下であると、ドライバ 306 の駆動能力が不足し、OUT 端子の電位を 0V (接地電位) に固定することができなくなる。起動直後において OUT 端子の電位は不定であるとも言える。

【0020】

同期整流トランジスタ M2 のゲートドレイン間には、無視できない寄生容量 (ドレイン容量) C_{DS} が存在する。スイッチングトランジスタ M1 がターンオンし、2 次側のドレイン電圧 V_{D_S} が立ち上がると、寄生容量 C_{DS} により、本来ローレベル (接地電圧)

50

に固定されるべき２次側のゲート電圧 V_{GS} が跳ね上がる。その結果、ゲート電圧 V_{GS} が同期整流トランジスタ $M2$ のしきい値電圧 $V_{GS(TH)}$ を超えると、意図せずに同期整流トランジスタ $M2$ がターンオンしてしまう。

【００２１】

２次側のドレイン電圧 V_{DS} がハイレベルの区間において、同期整流トランジスタ $M2$ がオンすると、同期整流トランジスタ $M2$ には、ドレイン電流 $I_{M2} = V_{DS} / R_{ON2}$ が流れる。 R_{ON2} は、同期整流トランジスタ $M2$ のオン抵抗である。 $V_{DS} = 50\text{ V}$ 、 $R_{ON2} = 10\text{ m}\Omega$ とすれば、ドレイン電流 I_{M2} は、同期整流トランジスタ $M2$ やトランス $T1$ の信頼性を低下させる程度の大電流となる。

【００２２】

なお以上の課題を当業者の共通の技術認識として捉えてはならず、本発明者らが独自に認識したものである。

【００２３】

本発明はかかる課題に鑑みてなされたものであり、そのある態様の例示的な目的のひとつは、 DC/DC コンバータの起動時において、スイッチングトランジスタのオン期間に、同期整流トランジスタが誤ってオンするのを防止可能な同期整流コントローラの提供にある。

【課題を解決するための手段】

【００２４】

本発明のある態様は、絶縁同期整流型の DC/DC コンバータの２次側に配置され、同期整流トランジスタを制御する同期整流コントローラに関する。同期整流コントローラは、 DC/DC コンバータの２次側において生成される直流電圧を受ける電源端子と、直流電圧を電源として動作し、同期整流トランジスタの両端間電圧にもとづいてパルス信号を生成するパルス発生器と、直流電圧を電源として動作し、パルス信号に応じて同期整流トランジスタをスイッチングするドライバと、同期整流トランジスタのドレイン電圧にもとづき、補助電源電圧を生成する補助電源回路と、補助電源電圧を受けて動作し、同期整流トランジスタをオフに固定するオフ固定回路と、を備える。

【００２５】

この態様では、起動直後において、 DC/DC コンバータの２次側に十分に高い直流電圧が生じていなくても、同期整流トランジスタのドレイン電圧にもとづいて補助電源電圧を生成し、補助電源電圧を受けて動作するオフ固定回路により同期整流トランジスタのゲート電圧をローレベルに固定することとした。これにより、同期整流トランジスタのドレイン電圧の変動にともないゲート電圧が跳ね上がるのを防止し、同期整流トランジスタが誤ってオンするのを防止できる。

【００２６】

補助電源回路は、ピークホールド回路を含んでもよい。ピークホールド回路は、キャパシタと、同期整流トランジスタのドレインとキャパシタの間に設けられ、カソードがキャパシタ側となる向きで設けられたダイオードと、を含んでもよい。

補助電源回路は、フィルタ回路を含んでもよい。フィルタ回路は、キャパシタと抵抗を含んでもよい。

【００２７】

オフ固定回路は、同期整流トランジスタのゲートソース間に設けられたオフ用トランジスタを含んでもよい。

【００２８】

オフ用トランジスタの制御端子には、補助電源電圧が入力されてもよい。

【００２９】

補助電源回路は、オフ用トランジスタの制御端子と同期整流トランジスタのドレインの間に、カソードがオフ用トランジスタの制御端子側となる向きで設けられたダイオードを含んでもよい。

この構成によれば、ダイオードおよびオフ用トランジスタのゲート容量がピークホールド

10

20

30

40

50

ド回路を構成し、したがって同期整流トランジスタのドレイン電圧が跳ね上がると、オフ用トランジスタのゲート電圧が高い電圧レベルに維持され、オフ用トランジスタをオンに固定できる。

【0030】

オフ固定回路は、直流電圧が所定電圧を超えると、同期整流トランジスタのオフでの固定を解除してもよい。

同期整流コントローラの電源端子に十分な直流電圧が供給されると、パルス発生器およびドライバが動作可能となるため、同期整流トランジスタのオフ固定を解除してパルス信号に応じて同期整流トランジスタをスイッチングすることで、DC/DCコンバータを同期整流モードで動作させることができる。

10

【0031】

オフ固定回路は、直流電圧が所定電圧を超えると、オフ用トランジスタをオフする解除回路をさらに含んでもよい。

オフ用トランジスタをオフすることで、同期整流トランジスタのゲート電圧の固定を解除できる。

【0032】

解除回路は、オフ用トランジスタのゲートソース間に設けられ、その制御端子に、直流電圧が所定電圧を超えるとアサートされる解除信号が入力される解除用トランジスタを含んでもよい。

20

【0033】

ある態様の同期整流コントローラは、直流電圧に応じた電圧が所定のしきい値電圧を超えると、解除信号をアサートする低電圧ロックアウト回路をさらに備えてもよい。

【0034】

オフ固定回路は、ドライバの出力段のローサイドトランジスタを強制的にオンすることにより、同期整流トランジスタをオフに固定してもよい。

【0035】

本発明の別の態様もまた、同期整流コントローラである。同期整流コントローラは、DC/DCコンバータの2次側において生成される直流電圧を受ける電源端子と、直流電圧を電源として動作し、同期整流トランジスタの両端間電圧にもとづいてパルス信号を生成するパルス発生器と、直流電圧を電源として動作し、パルス信号に応じて同期整流トランジスタをスイッチングするドライバと、同期整流トランジスタのゲートソース間に設けられたオフ用トランジスタと、オフ用トランジスタの制御端子と同期整流トランジスタのドレイン端子の間に、カソードがオフ用トランジスタの制御端子側となる向きで設けられたダイオードと、を備える。

30

【0036】

オフ用トランジスタのゲート容量とダイオードとは、ピークホールド回路を形成する。したがってスイッチングトランジスタのオフにตอบสนองして同期整流トランジスタのドレイン電圧が跳ね上がると、オフ用トランジスタのゲート電圧がハイレベルとなり、オフ用トランジスタがオンし、同期整流用トランジスタのゲートソース間電圧が実質的にゼロとなって同期整流トランジスタをオフに固定することができる。

40

【0037】

同期整流コントローラは、オフ用トランジスタの制御端子と接続されたキャパシタをさらに備えてもよい。

【0038】

同期整流コントローラは、オフ用トランジスタの制御端子とドレイン端子の間に設けられた抵抗さらに備えてもよい。

【0039】

同期整流コントローラは、オフ用トランジスタの制御端子と接地ラインの間に設けられ、直流電圧が所定電圧を超えるとオン状態となる解除用トランジスタをさらに備えてもよい。

50

【0040】

同期整流コントローラは、直流電圧に応じた電圧を所定のしきい値電圧と比較し、直流電圧がしきい値を超えると、解除信号をアサートする低電圧ロックアウト回路をさらに備え、解除用トランジスタは、解除信号がアサートされるとターンオンしてもよい。

【0041】

同期整流コントローラは、電源端子の電圧にもとづき内部電源電圧を生成する内部電源回路をさらに備え、パルス発生器およびドライバは、内部電源電圧を電源として動作してもよい。

【0042】

同期整流コントローラは、ひとつの半導体基板に一体集積化されてもよい。

10

「一体集積化」とは、回路の構成要素のすべてが半導体基板上に形成される場合や、回路の主要構成要素が一体集積化される場合が含まれ、回路定数の調節用に一部の抵抗やキャパシタなどが半導体基板の外部に設けられていてもよい。

回路を1つのチップ上に集積化することにより、回路面積を削減することができることに、回路素子の特性を均一に保つことができる。

【0043】

本発明の別の態様は、絶縁同期整流型のDC/DCコンバータに関する。DC/DCコンバータは、1次巻線および2次巻線を有するトランスと、トランスの1次巻線と接続されるスイッチングトランジスタと、トランスの2次巻線と接続される同期整流トランジスタと、フォトカプラと、フォトカプラの出力側と接続され、フォトカプラからのフィードバック信号に応じてスイッチングトランジスタをスイッチングする1次側コントローラと、同期整流トランジスタを制御する上述のいずれかの同期整流コントローラと、フォトカプラの入力側と接続され、DC/DCコンバータの出力電圧に応じた誤差電圧を発生するシャントレギュレータと、を備える。

20

【0044】

DC/DCコンバータは、フライバック型であってもよいし、フォワード型であってもよい。

【0045】

本発明の別の態様は、電源装置(AC/DCコンバータ)に関する。電源装置は、商用交流電圧をフィルタリングするフィルタと、フィルタの出力電圧を全波整流するダイオード整流回路と、ダイオード整流回路の出力電圧を平滑化し、直流入力電圧を生成する平滑キャパシタと、直流入力電圧を降圧し、負荷に供給する上述のDC/DCコンバータと、を備える。

30

【0046】

本発明の別の態様は、電子機器に関する。電子機器は、負荷と、商用交流電圧をフィルタリングするフィルタと、フィルタの出力電圧を全波整流するダイオード整流回路と、ダイオード整流回路の出力電圧を平滑化し、直流入力電圧を生成する平滑キャパシタと、直流入力電圧を降圧し、負荷に供給する上述のDC/DCコンバータと、を備える。

【0047】

本発明の別の態様は、ACアダプタに関する。ACアダプタは、商用交流電圧をフィルタリングするフィルタと、フィルタの出力電圧を全波整流するダイオード整流回路と、ダイオード整流回路の出力電圧を平滑化し、直流入力電圧を生成する平滑キャパシタと、直流入力電圧を降圧し、直流出力電圧を生成する上述のDC/DCコンバータと、を備える。

40

【0048】

なお、以上の構成要素の任意の組み合わせや本発明の構成要素や表現を、方法、装置、システムなどの間で相互に置換したものもまた、本発明の態様として有効である。

【発明の効果】

【0049】

本発明のある態様によれば、DC/DCコンバータの起動時において、スイッチングト

50

ランジスタのオン期間に、同期整流トランジスタが誤ってオンするのを防止できる。

【図面の簡単な説明】

【0050】

【図1】本発明者が検討したAC/DCコンバータの基本構成を示すブロック図である。

【図2】DC/DCコンバータの起動時の動作波形図である。

【図3】実施の形態に係る同期整流コントローラを備えるDC/DCコンバータの回路図である。

【図4】図3のDC/DCコンバータの動作波形図である。

【図5】同期整流コントローラの構成例を示す回路図である。

【図6】図5の同期整流コントローラの動作波形図である。

【図7】AC/DCコンバータを備えるACアダプタを示す図である。

【図8】図8(a)、(b)は、AC/DCコンバータを備える電子機器を示す図である。

。

【図9】第1変形例に係るDC/DCコンバータの回路図である。

【図10】図10(a)、(b)は、第3変形例に係る同期整流コントローラの回路図である。

【発明を実施するための形態】

【0051】

以下、本発明を好適な実施の形態をもとに図面を参照しながら説明する。各図面に示される同一または同等の構成要素、部材、処理には、同一の符号を付するものとし、適宜重複した説明は省略する。また、実施の形態は、発明を限定するものではなく例示であって、実施の形態に記述されるすべての特徴やその組み合わせは、必ずしも発明の本質的なものであるとは限らない。

【0052】

本明細書において、「部材Aが、部材Bと接続された状態」とは、部材Aと部材Bが物理的に直接的に接続される場合や、部材Aと部材Bが、電気的な接続状態に影響を及ぼさない他の部材を介して間接的に接続される場合も含む。

同様に、「部材Cが、部材Aと部材Bの間に設けられた状態」とは、部材Aと部材C、あるいは部材Bと部材Cが直接的に接続される場合のほか、電気的な接続状態に影響を及ぼさない他の部材を介して間接的に接続される場合も含む。

【0053】

図3は、実施の形態に係る同期整流コントローラ300を備えるDC/DCコンバータ200の回路図である。このDC/DCコンバータ200は、図1のDC/DCコンバータ200rと同様に、AC/DCコンバータに使用可能である。またDC/DCコンバータ200の基本構成は図1のDC/DCコンバータ200rの構成と同様である。

【0054】

同期整流コントローラ300は、電源(VCC)端子、スイッチング出力(OUT)端子、ドレイン電圧(VD)端子、接地(GND)端子を有し、ひとつの半導体基板に集積化された機能IC(Integrated Circuit)である。同期整流コントローラ300は、同期整流トランジスタM2と同一のパッケージに収容され、一体不可分な単一のモジュールを構成してもよい。

【0055】

同期整流コントローラ300のVCC端子には、DC/DCコンバータ200の2次側において生成される直流電圧(ここでは出力電圧 V_{OUT})が供給される。同期整流コントローラ300は、VCC端子の電圧を主たる電源として動作する。VD端子は、同期整流トランジスタM2のドレインと接続される。OUT端子は、同期整流トランジスタM2のゲートと接続される。GND端子は、同期整流コントローラ300が基準とすべき電位と接続され、図3のトポロジーでは、2次側の基準電位、すなわち接地電圧 V_{GND} が供給される。

【0056】

10

20

30

40

50

同期整流コントローラ 300 は、内部電源回路 302、パルス発生器 304、ドライバ 306、補助電源回路 310、オフ固定回路 320 を備える。

【0057】

内部電源回路 302 は、VCC 端子の直流電圧 V_{OUT} を降圧し、所定の電圧レベルに安定化された内部電源電圧 V_{REG} を生成する。パルス発生器 304、ドライバ 306 それぞれの電源端子には内部電源電圧 V_{REG} が供給され、したがってパルス発生器 304、ドライバ 306 は、VCC 端子の直流電圧 V_{OUT} を電源として動作すると言える。

【0058】

パルス発生器 304 は、同期整流トランジスタ M2 のドレイン電圧 V_{D_S} にもとづいてパルス信号 S1 を生成する。同期整流コントローラ 300 は、その GND 端子が同期整流トランジスタ M2 のソースと共通の接地ラインに接続され、ソース電圧 V_{GND} を基準として動作することから、VD 端子のドレイン電圧 V_{D_S} は、同期整流トランジスタ M2 の両端間電圧（ドレインソース間電圧 V_{DS} ）に他ならない。

10

【0059】

パルス発生器 304 の構成、動作は特に限定されず、公知の、あるいは将来利用可能な技術を用いればよい。たとえばパルス発生器 304 は、DC/DC コンバータ 200 の 1 次側のスイッチングトランジスタ M1 のターンオフを検出するとパルス信号 S1 を同期整流トランジスタ M2 のオンを指示するオンレベル（たとえばハイレベル）とし、トランス T1 の 2 次巻線 W2 の電流 I_S が実質的にゼロになったことを検出すると、パルス信号 S1 を同期整流トランジスタ M2 のオフを指示するオフレベル（たとえばローレベル）とする。ドライバ 306 は、パルス信号 S1 に応じて同期整流トランジスタ M2 をスイッチングする。

20

【0060】

スイッチングトランジスタ M1 のオン期間において、2 次巻線 W2 の両端間電圧は、 $-V_{IN} \times N_S / N_P$ であるから、同期整流トランジスタ M2 のドレイン電圧 V_{D_S} （つまりドレインソース間電圧 V_{DS} ）は、 $V_{D_S} = V_{OUT} + V_{IN} \times N_S / N_P$ となる。 N_P 、 N_S は、1 次巻線 W1、2 次巻線 W2 の巻数である。

【0061】

スイッチングトランジスタ M1 がオフすると、同期整流トランジスタ M2 のソースからドレインに向かって 2 次電流 I_S が流れるため、ドレインソース間電圧は負電圧となる。連続モードでは、スイッチングトランジスタ M1 がターンオンすることにより、2 次電流 I_S がゼロとなり、ドレイン電圧が再び $V_D = V_{OUT} + V_{IN} \times N_S / N_P$ に跳ね上がる。不連続モードでは、同期整流トランジスタ M2 のオン状態においてトランス T1 に蓄えられたエネルギーの減少にともない 2 次電流 I_S が減少していくと、ドレインソース間電圧 V_{DS} の絶対値は小さくなり、やがて 2 次電流 I_S が実質的にゼロになると、ドレインソース間電圧 V_{DS} も実質的にゼロとなり、ドレイン電圧 V_{D_S} はリングングする。

30

【0062】

これらの性質を利用してパルス発生器 304 は、同期整流トランジスタ M2 のドレイン電圧（ドレインソース間電圧）にもとづいて、パルス信号 S1 を生成してもよい。

【0063】

ドライバ 306 は、パルス信号 S1 に応じて同期整流トランジスタ M2 をスイッチングする。

40

【0064】

補助電源回路 310 は、VD 端子に入力される同期整流トランジスタ M2 のドレイン電圧 V_D にもとづき、補助電源電圧 V_{AUX} を生成する。後述のように補助電源回路 310 は、ピークホールド回路、あるいはフィルタ回路、それらの組み合わせなどによって構成できる。

【0065】

オフ固定回路 320 は、補助電源電圧 V_{AUX} を受けて動作し、同期整流トランジスタ M2 の OUT 端子の電位をローレベルに固定し、つまり同期整流トランジスタ M2 のゲー

50

トソース間電圧 V_{GS} を実質的にゼロとして、同期整流トランジスタM2をオフに固定する。

【0066】

またオフ固定回路320は、直流電圧 V_{OUT} が所定電圧を超えると、言い換えれば内部電源電圧 V_{REG} が、パルス発生器304、ドライバ306の最低動作電圧を超えると、同期整流トランジスタM2のオフでの固定を解除する。

【0067】

以上が同期整流コントローラ300の基本構成である。続いてその動作を説明する。

図4は、図3のDC/DCコンバータ200の動作波形図である。時刻 t_0 にスタート信号 $START$ がアサート（ハイレベル）され、DC/DCコンバータ200の起動が指示されると、1次側コントローラ202は、スイッチングトランジスタM1のゲート電圧 V_{G_P} をスイッチングし始める。スイッチングトランジスタM1のスイッチングに応じて、1次側のドレイン電圧 V_{D_P} および2次側のドレイン電圧 V_{D_S} がスイッチングする。

【0068】

2次側のドレイン電圧 V_{D_S} が跳ね上がると、補助電源回路310が生成する補助電源電圧 V_{AUX} が上昇する。これによりオフ固定回路320が動作可能となり、同期整流トランジスタM2をオフ状態に固定する。その結果、図2に示すような同期整流トランジスタM2のターンオンが防止される。

【0069】

時刻 t_2 に、出力電圧 V_{OUT} があるしきい値電圧 V_{UVLO} を超えると、オフ固定回路320によるオフ固定が解除される。そしてパルス発生器304、ドライバ306が動作可能となり、パルス信号 S_1 に応じて同期整流トランジスタM2がスイッチングされ、同期整流モードに移行する。

【0070】

つまり、起動直後において、DC/DCコンバータ200の2次側に十分に高い直流電圧 V_{OUT} が生じていなくても、同期整流トランジスタM2のドレイン電圧 V_{D_S} にもとづいて補助電源電圧 V_{AUX} が生成される。そして補助電源電圧 V_{AUX} を受けて動作するオフ固定回路320によって同期整流トランジスタM2のゲート電圧 V_{G_S} がローレベルに固定される。

【0071】

以上がDC/DCコンバータ200の動作である。このDC/DCコンバータ200によれば、同期整流トランジスタM2のドレイン電圧 V_{D_S} の変動にともないゲート電圧 V_{G_S} が跳ね上がるのを防止し、同期整流トランジスタM2が誤ってオンするのを防止できる。

【0072】

続いて同期整流コントローラ300の具体的な構成例を説明する。なお本発明は、図3の回路図、ブロック図ならびに上述の説明から把握されるさまざまな形態に及ぶものであり、以下で説明する具体的な構成には限定されない。

【0073】

図5は、同期整流コントローラ300の構成例を示す回路図である。オフ固定回路320は、オフ用トランジスタM3および解除回路322を含む。オフ用トランジスタM3は、同期整流トランジスタM2のゲートソース間に設けられる。オフ用トランジスタM3がオンすると、同期整流トランジスタM2のゲートソース間電圧 V_{GS} がゼロとなり、オフに固定される。

【0074】

オフ用トランジスタM3の制御端子（ゲート）には、補助電源回路310からの補助電源電圧 V_{AUX} が入力される。補助電源電圧 V_{AUX} が、オフ用トランジスタM3のゲートソース間しきい値電圧 $V_{GS(TH)}$ を超えると、オフ用トランジスタM3がターンオンし、同期整流トランジスタM2がオフに固定される。

【0075】

解除回路322は、直流電圧 V_{OUT} が所定電圧を超えると、言い換えればパルス発生器304、ドライバ306が動作可能となると、オフ用トランジスタM3をオフし、オフ固定回路320による同期整流トランジスタM2のオフ固定を解除する。

【0076】

たとえば解除回路322は、オフ用トランジスタM3のゲートソース間に設けられた解除用トランジスタM4を含む。解除用トランジスタM4の制御端子（ゲート）には、直流電圧 V_{OUT} が所定電圧を超えるとアサートされる解除信号 $UVLO$ が入力される。たとえば解除信号 $UVLO$ は、 $UVLO$ （低電圧ロックアウト回路：Under Voltage Lock Out）回路330により生成される。解除信号 $UVLO$ は、直流電圧 V_{OUT} に応じた電圧が所定のしきい値電圧 V_{UVLO} を超えるとアサート（たとえばハイレベル）される。解除信号 $UVLO$ がアサートされると、解除用トランジスタM4がオン、オフ用トランジスタM3がオフとなり、同期整流トランジスタM2のオフ固定が解除される。

10

【0077】

補助電源回路310は、キャパシタC11、ダイオードD11、抵抗R11を含む。

キャパシタC11は、オフ用トランジスタM3の制御端子（ゲート）に接続される。ダイオードD11は、オフ用トランジスタM3の制御端子（ゲート）とVD端子の間に、カソードがゲート側となる向きで設けられる。

【0078】

キャパシタC11およびダイオードD11は、ピークホールド回路と把握することができる。VD端子のドレイン電圧 V_{DS} が跳ね上がると、ダイオードD11が順方向にオンし、キャパシタC11は、 $(V_{DS} - V_F)$ に充電される。 V_F は、ダイオードD11の順方向電圧である。キャパシタC11の電圧が、補助電源電圧 V_{AUX} としてオフ固定回路320に供給される。

20

【0079】

なお、オフ用トランジスタM3のゲート容量がある程度大きい場合、キャパシタC11は省略して、ゲート容量とダイオードD11とでピークホールド回路を構成することができる。

【0080】

抵抗R11は、ダイオードD11と直列に設けられる。抵抗R11は過電流保護、過電圧保護のために設けられている。あるいは、抵抗R11とキャパシタC11（もしくはオフ用トランジスタM3のゲート容量）は、ローパスフィルタを構成すると把握することもできる。

30

【0081】

以上が同期整流コントローラ300の構成例である。続いてその動作を説明する。

図6は、図5の同期整流コントローラ300の動作波形図である。

【0082】

時刻 t_0 にスタート信号STARTがアサート（ハイレベル）されると、スイッチングトランジスタM1のスイッチングが開始する。スイッチングトランジスタM1のターンオンに応答して2次側のドレイン電圧 V_{DS} が跳ね上がると、補助電源電圧 V_{AUX} は、 $V_{DS} - V_F$ 付近まで上昇し、ピークホールドされる。

40

【0083】

補助電源電圧 V_{AUX} がオフ用トランジスタM3のしきい値電圧 $V_{GS(TH)}$ を超えると、オフ用トランジスタM3がターンオンし、同期整流トランジスタM2のゲート電圧 V_{GS} が0Vに固定され、同期整流トランジスタM2がオフに固定される。

【0084】

このように図5の同期整流コントローラ300によれば、DC/DCコンバータ200の起動直後において同期整流トランジスタM2を好適にオフに固定できる。

【0085】

また時刻 t_1 に出力電圧 V_{OUT} がしきい値電圧 V_{UVLO} を超えると、解除用トラン

50

ジスタM4がターンオン、オフ用トランジスタM3がターンオフし、同期整流トランジスタM2のオフ固定が解除される。そしてオフ用トランジスタM3がパルス信号S1に応じてスイッチング可能となり、DC/DCコンバータ200を同期整流モードに移行させることができる。

【0086】

(用途)

続いて、実施の形態で説明したDC/DCコンバータ200の用途を説明する。

図7は、AC/DCコンバータ100を備えるACアダプタ800を示す図である。ACアダプタ800は、プラグ802、筐体804、コネクタ806を備える。プラグ802は、図示しないコンセントから商用交流電圧 V_{AC} を受ける。AC/DCコンバータ100は、筐体804内に実装される。AC/DCコンバータ100により生成された直流出力電圧 V_{OUT} は、コネクタ806から電子機器810に供給される。電子機器810は、ノートPC、デジタルカメラ、デジタルビデオカメラ、携帯電話、携帯オーディオプレーヤなどが例示される。

10

【0087】

図8(a)、(b)は、AC/DCコンバータ100を備える電子機器900を示す図である。図8(a)、(b)の電子機器900はディスプレイ装置であるが、電子機器900の種類は特に限定されず、オーディオ機器、冷蔵庫、洗濯機、掃除機など、電源装置を内蔵する機器であればよい。

プラグ902は、図示しないコンセントから商用交流電圧 V_{AC} を受ける。AC/DCコンバータ100は、筐体804内に実装される。AC/DCコンバータ100により生成された直流出力電圧 V_{OUT} は、同じ筐体904内に搭載される、マイコン、DSP(Digital Signal Processor)、電源回路、照明機器、アナログ回路、デジタル回路などの負荷に供給される。

20

【0088】

以上、本発明について、実施の形態をもとに説明した。この実施の形態は例示であり、それらの各構成要素や各処理プロセスの組み合わせにいろいろな変形例が可能なこと、またそうした変形例も本発明の範囲にあることは当業者に理解されるところである。以下、こうした変形例について説明する。

【0089】

(第1変形例)

実施の形態では、同期整流コントローラ300を、同期整流トランジスタM2が2次巻線W2より低電位側に配置されるプラットフォームで使用したが本発明はそれには限定されない。同期整流コントローラ300は、同期整流トランジスタM2が2次巻線W2より高電位側、すなわち出力端子P2側に配置されるプラットフォームにも使用可能である。

30

【0090】

図9は、第1変形例に係るDC/DCコンバータ200cの回路図である。トランスT1の補助巻線W4、ダイオードD4およびキャパシタC4は、補助コンバータを形成しており、出力電圧 V_{OUT} よりも高い直流電圧 V_{CC1} を発生する。この直流電圧 V_{CC1} はVCC端子に供給される。同期整流コントローラ300のGND端子は、同期整流トランジスタM2のソースと接続され、VD端子は、同期整流トランジスタM2のドレインと接続される。同期整流コントローラ300の構成は、実施の形態と同様である。この変形例においても、実施の形態と同様の効果を得ることができる。

40

【0091】

(第2変形例)

出力電圧 V_{OUT} の電圧レベルが、パルス発生器304、ドライバ306の動作電圧に近い場合、同期整流コントローラ300の内部電源回路302は省略してもよい。

【0092】

(第3変形例)

図10(a)、(b)は、第3変形例に係る同期整流コントローラ300aの回路図で

50

ある。ドライバ306は、ハイサイドトランジスタM21およびローサイドトランジスタM22を含む出力段307と、パルス信号S1に応じてハイサイドトランジスタM21、ローサイドトランジスタM22を駆動するプリドライバ308を含む。この変形例において、オフ固定回路320aは、ドライバ306の出力段307のローサイドトランジスタM22を強制的にオンすることにより、同期整流トランジスタM2をオフに固定する。

【0093】

図10(b)には、オフ固定回路320aの構成例が示される。オフ固定回路320aは、ローサイドトランジスタM22の制御端子と補助電源回路310の出力ライン312の間に設けられ、補助電源電圧 V_{AUX} が上昇すると、ターンオンするトランジスタM31を含む。たとえばトランジスタM31は、PチャンネルMOSFETであり、そのゲートには、接地電圧を入力してもよい。なおオフ固定回路320aの構成はこれには限定されない。

10

【0094】

(第4変形例)

実施の形態では、フライバックコンバータを説明したが、本発明はフォワードコンバータにも適用可能である。この場合にはトランスT1の2次側に、複数の同期整流用のトランジスタが配置されることとなる。同期整流コントローラは、複数の同期整流トランジスタをスイッチングするよう構成されてもよい。またコンバータは疑似共振型であってもよい。

【0095】

20

(第5変形例)

スイッチングトランジスタや同期整流トランジスタの少なくとも一方は、バイポーラトランジスタやIGBTであってもよい。

【0096】

実施の形態にもとづき、具体的な語句を用いて本発明を説明したが、実施の形態は、本発明の原理、応用を示しているにすぎず、実施の形態には、請求の範囲に規定された本発明の思想を逸脱しない範囲において、多くの変形例や配置の変更が認められる。

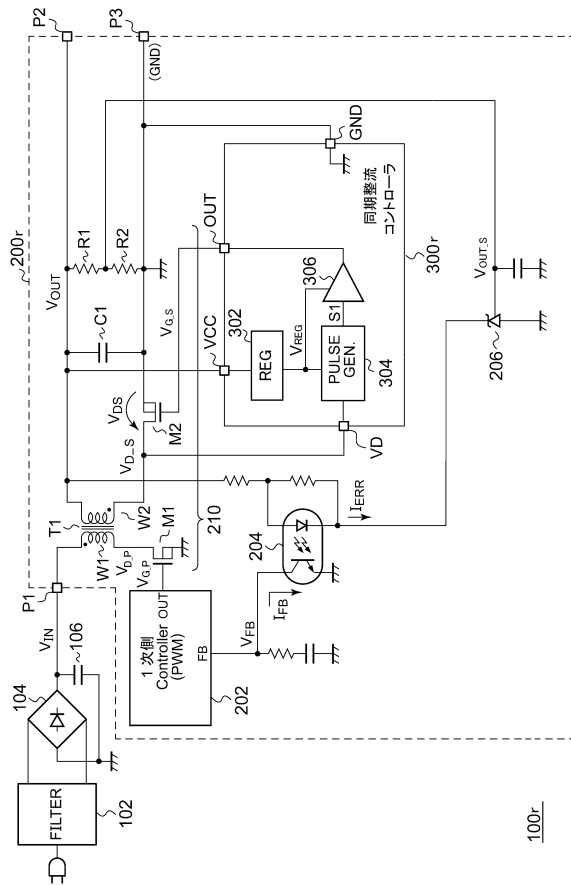
【符号の説明】

【0097】

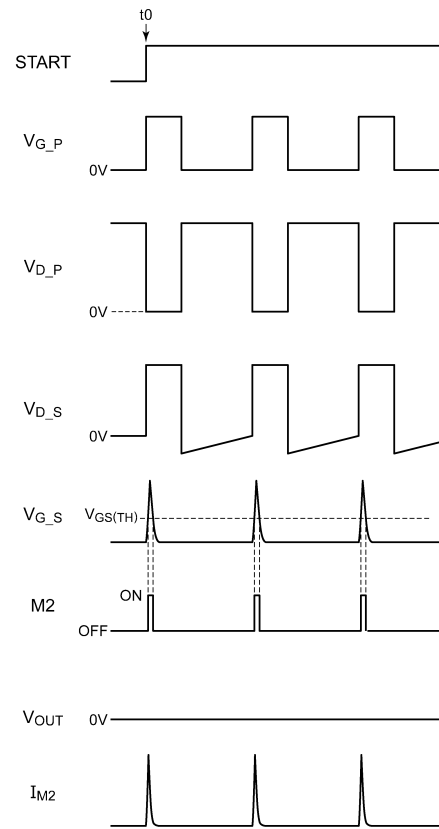
P1…入力端子、P2…出力端子、M1…スイッチングトランジスタ、M2…同期整流トランジスタ、C1…出力キャパシタ、T1…トランス、W1…1次巻線、W2…2次巻線、S1…パルス信号、M3…オフ用トランジスタ、M4…解除用トランジスタ、100…AC/DCコンバータ、102…フィルタ、104…整流回路、106…平滑キャパシタ、200…DC/DCコンバータ、202…1次側コントローラ、204…フォトカプラ、206…シャントレギュレータ、210…出力回路、300…同期整流コントローラ、302…内部電源回路、304…パルス発生器、306…ドライバ、310…補助電源回路、320…オフ固定回路、322…解除回路、800…ACアダプタ、802…プラグ、804…筐体、806…コネクタ、810、900…電子機器、902…プラグ、904…筐体。

30

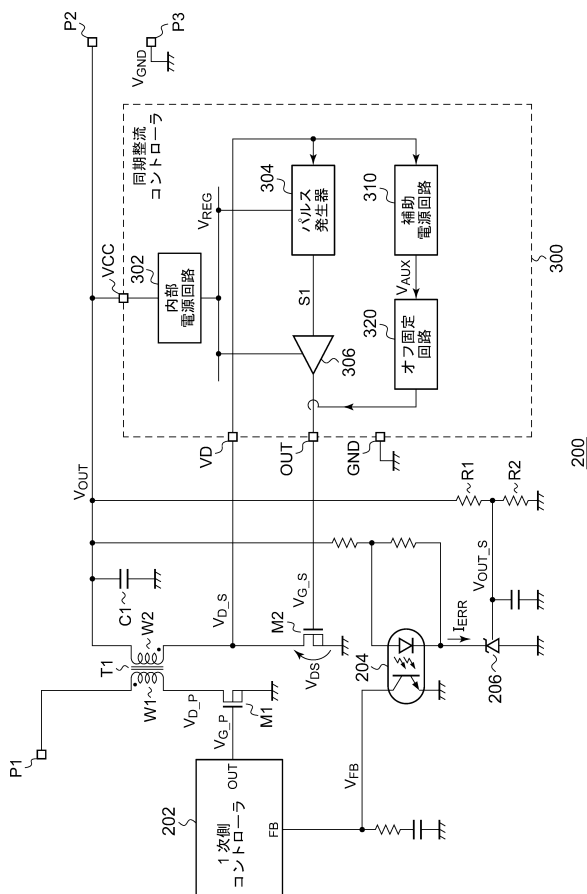
【図 1】



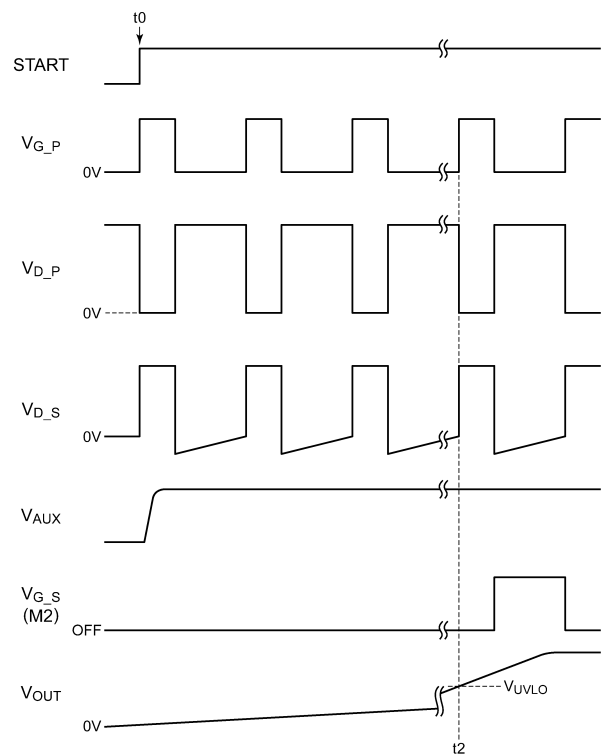
【図 2】



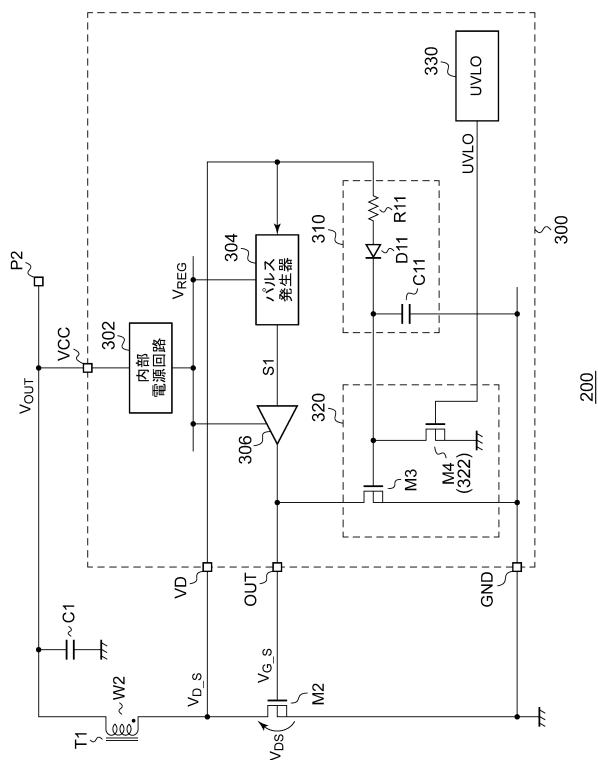
【図 3】



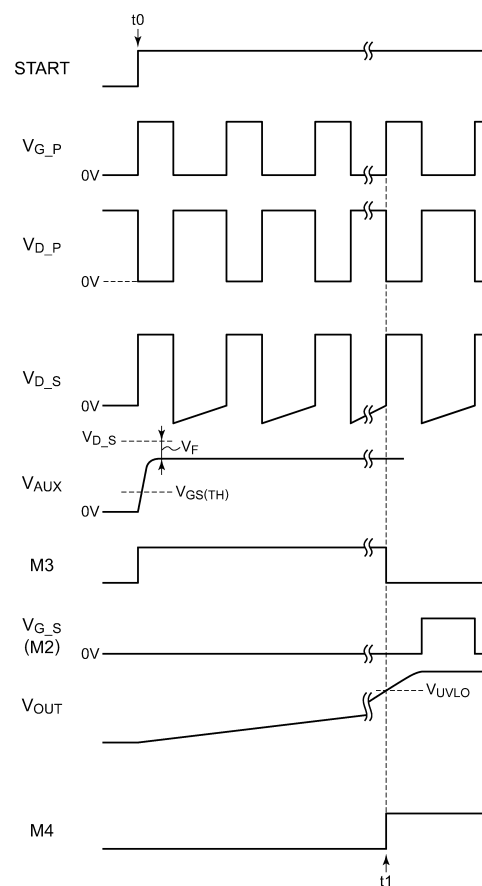
【図 4】



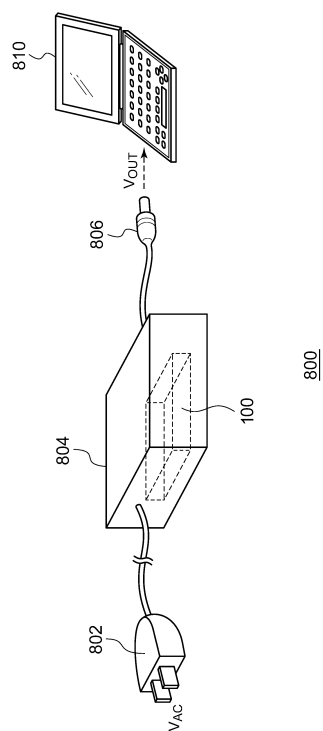
【図 5】



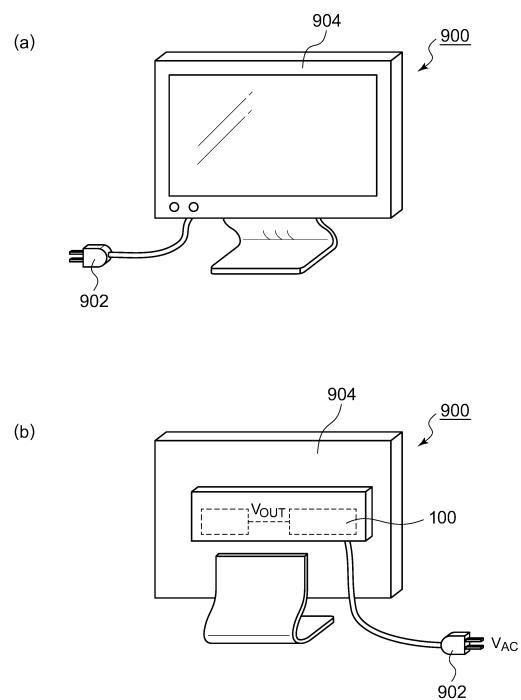
【図 6】



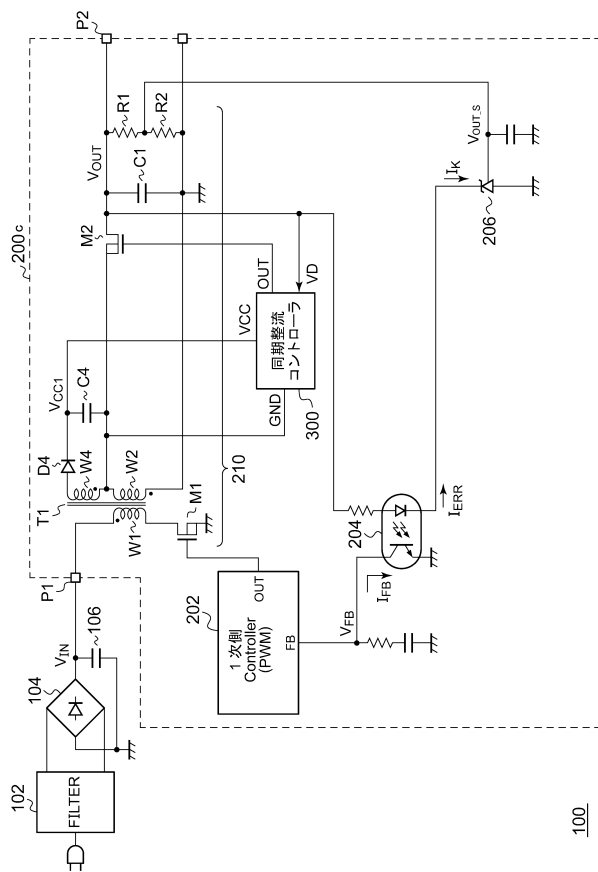
【图 7】



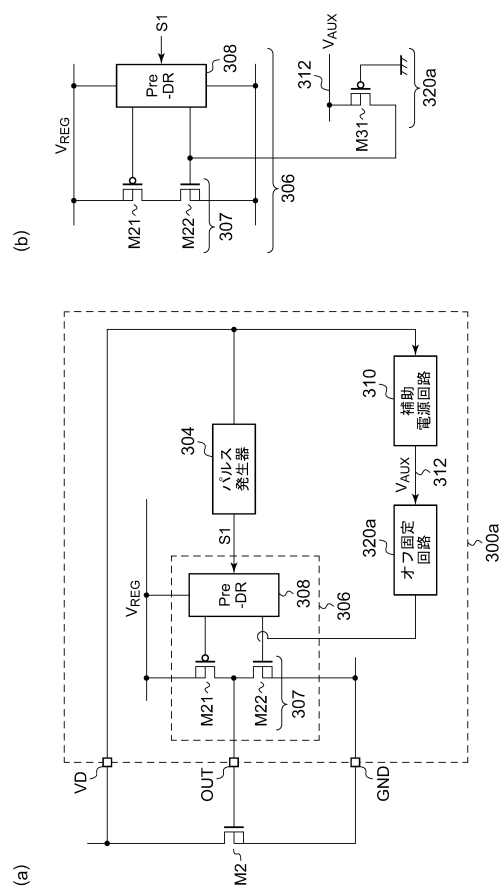
【図 8】



【图 9】



【図 10】



フロントページの続き

- (56)参考文献 特開2005-312122 (JP, A)
特開2004-320929 (JP, A)
特開2010-166729 (JP, A)
特開2006-158163 (JP, A)
特開2001-025243 (JP, A)
特開2008-306804 (JP, A)
米国特許出願公開第2011/0110122 (US, A1)
"SMARTRECTIFIER CONTROL IC IR1167ASBPF DATA SHEET", [online], International Rectifier
, 2013年11月 6日, pp.1-25, [2018年11月15日検索], インターネット<<https://www.infineon.com/dgdl/ir1167asbpf.pdf?field=5546d462533600a4015355c45d9c1655>>, U
R L, <https://www.infineon.com/dgdl/ir1167asbpf.pdf?field=5546d462533600a4015355c45d9c1655>
1655
- (58)調査した分野(Int.Cl., DB名)
H02M 3/28