

POLSKA
RZECZPOSPOLITA
LUDOWA



URZĄD
PATENTOWY
PRL

OPIS PATENTOWY

67316

Patent dodatkowy
do patentu _____

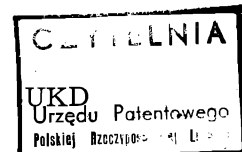
Zgłoszono: 07.IX.1970 (P 143 040)

Pierwszeństwo: _____

Opublikowano: 31. V. 1973

Kl. 21a⁴,35/14

MKP G05f 3/02



Współtwórcy wynalazku: Ryszard Bayer, Jerzy Galotzy, Teresa Koba

Właściciel patentu: Instytut Badań Jądrowych, Warszawa (Polska)

Układ zasilacza wysokostabilnego niskiego napięcia

1

Przedmiotem wynalazku jest układ zasilacza wysokostabilnego niskiego napięcia do zasilania elektronicznych układów laboratoryjnych i rutynowych czterema napięciami stałymi o obu biegunowościach napięć, z wysokim współczynnikiem stabilizacji i kompensacji temperaturowej, z podwójnym prądowo-napięciowym zabezpieczeniem przed przeciążeniem zasilacza i zasilanego układu, oraz z obwodem do pomiaru prądu obciążenia, w którym skompensowano prąd spoczynkowy układu stabilizującego.

Zasilacz ten znajduje zastosowanie tam, gdzie wymagane jest zachowanie stałości napięcia w funkcji temperatury lepszej od 10⁻⁴/°C oraz całkowitej stałości napięcia przy maksymalnie dopuszczalnych zmianach napięcia sieci zasilającej oraz zmianach obciążenia prądowego od zera do wartości maksymalnej lepszej od 0,1%.

Znane i stosowane dotychczas układy zabezpieczające zasilacze niskich napięć stanowią jedynie zabezpieczenie zasilacza, względnie jednego tylko obwodu napięciowego, w którym nastąpiło przeciążenie. Tak np. jeden ze stabilizowanych zasilaczy tranzystorowych dostarczający dwu niezależnych napięć stabilizowanych posiada niezależne zabezpieczenia przeciwzwarcio- 10 we dla każdego napięcia. Zabezpieczenia te zawierają tranzystory przeciwzwarcio- 15 we włączone do układu zasilacza w ten sposób, że w momencie zwarcia przejmują prąd obciążenia. Podobnie inne zasilacze posiadają

2

jedynie niezależne zabezpieczenie przeciwzwarcio- 20 we i przeciwprzepięciowe.

Rozwiązania takie są bardzo niekorzystne dla zasilania złożonych układów elektronicznych, budowanych na przyrządach półprzewodnikowych lub obwodach scalonych, gdyż powodują uszkodzanie tych przyrządów w przypadku zaniku napięcia o jednej biegunowości i pozostaniu innych napięć w zasilanym układzie. Poza tym sprawa pomiaru prądu pobieranego z zasilacza, jako źródła nie była dotychczas rozwiązywana w sposób zapewniający wymaganą dokładność, eliminację wpływu impedancji miernika na impedancję źródła oraz kompensację prądu spoczynkowego układu stabilizującego. 25

Celem wynalazku jest rozwiązanie techniczne zagadnienia zasilania układów elektronicznych laboratoryjnych i rutynowych w kilka napięć stałych o wysokiej stabilności temperaturowej i czasowej, z jednoczesnym zapewnieniem zabezpieczenia przed przeciążeniem zasilacza i zasilanego układu, jak również z dokładnym pomiarem prądu obciążenia.

Cel ten został osiągnięty przez opracowanie i wykonanie zasilacza opartego całkowicie na przyrządach półprzewodnikowych, w którym podwójne zabezpieczenie prądowo-napięciowe uzyskano przez to, że sprzężenie układu przeciążenia prądowego zawierającego tranzystor przeciwzwarcio- 30 we, w którego obwodzie baza-emiter włączono rezystory kompensujące oraz diody kompensujące z ukła-

dem logicznym typu I, który daje sygnał na wyjściu jedynie wówczas gdy obecne są sygnały na wszystkich wejściach, wykonano za pomocą mostkowego dzielnika napięcia, złożonego z rezystorów dzielnika i diody doprowadzającej napięcie oraz, że w obwodzie jednej gałęzi polaryzacji tego tranzystora, złożonej z rezystorów kompensujących włączono miernik magnetoelektryczny.

Zastosowanie zasilacza według wynalazku w zakresie podanym powyżej zapewnia uzyskanie wymaganej stabilności pracy i dokładności działania elektronicznych układów i systemów stosowanych w technice jądrowej, automatyce, elektronicznym przetwarzaniu danych itp. Wprowadzony w zasilacz układ zabezpieczający eliminuje występujące w praktyce laboratoryjnej i rutynowej wypadki uszkodzania przyrządów półprzewodnikowych lub obwodów scalonych wskutek zaniku jednego z napięć zasilających.

Zasilacz według wynalazku jest przedstawiony na przykładzie wykonania, przedstawionym na rysunku, na którym fig. 1 oznacza schemat blokowy zasilacza, fig. 2. oznacza schemat blokowo-ideowy układu stabilizującego wraz z układami zabezpieczającymi przed przeciążeniem i układem pomiarowym.

Zasada działania zasilacza przedstawiona jest ogólnie na schemacie blokowym fig. 1. Zasilacz stanowi zespół dwóch bloków, pracujących pojedynczo lub łącznie. Napięcie sieci zasilającej zostaje doprowadzone przez przekątnik 1 do transformatorów sieciowych 2, 3 lub jednego z nich — zależnie od wybranego rodzaju pracy, których uzwojenia wtórne połączone są z układami prostownikowymi 4, 5. Wyprostowane napięcie z tych układów jest doprowadzone odpowiednio do układów stabilizujących stabilizacji szeregowej 6, 7. Układy te wyposażone są w obwody zabezpieczenia przed przeciążeniem prądowym. Z układami tymi sprzężone są odpowiednio mostkowe układy porównawcze napięć wyjściowych 8, 10.

Układy te zasilają obwody logiczne typu I — oznaczone 9, 11, które w przypadku braku zrównoważenia układów mostkowych wyłączają poprzez zestyk zwrotny przekątnik 1. Układ stabilizujący wraz z układem zabezpieczającym i miernikiem prądu obciążenia według wynalazku, przedstawiony na fig. 2 składa się ze źródła napięcia odniesienia, którym jest zespół skompensowanych temperaturowo diod Zenera, dwustopniowego

wzmacniacza różnicowego oraz zespołu tranzystorów regulacji szeregowej S. W obwodzie wyjściowym układu stabilizującego włączony jest dzielnik napięcia złożony z rezystorów 12, 13 oraz diody 14, której napięcie na anodzie w warunkach normalnej pracy utrzymuje w stanie równowagi układ logiczny I. Zmiana tego napięcia, spowodowana zanikiem, bądź też przeciążeniem prądowym powoduje zadziałanie układu logicznego i wyłączenie przekątnika sieciowego R.

Układ zabezpieczenia przed przeciążeniem prądowym stanowi tranzystor przeciwzwarcowy 15, polaryzację bazy uzyskuje się przez włączenie pomiędzy bazę i emiter dzielnika napięcia złożonego z rezystorów kompensujących 16, 17 oraz diod kompensujących 18, 19. Polaryzację bazy tego tranzystora stanowi stały spadek napięcia na rezystorze 17 i diodach 18, 19 oraz spadek napięcia na rezystorze 16 — zależny od prądu obciążenia na wyjściu zasilacza. Spadek napięcia na rezystorze 17 kompensuje prąd spoczynkowy układu stabilizującego i daje zero miernika obciążenia 20. Możliwość uzyskania czterech źródeł wysokostabilnych napięć obu biegunowości z jednej samodzielnej jednostki ułatwia eksploatację laboratoryjną i rutynową w zakresie zasilania układów i systemów.

Zastrzeżenie patentowe

Układ zasilacza wysokostabilnego niskiego napięcia zawierający transformatory sieciowe połączone z układami prostownikowymi, do których dołączone są układy stabilizujące wyposażone w obwody zabezpieczenia przed przeciążeniem prądowym, z którymi odpowiednio sprzężone są mostkowe układy porównawcze napięć wyjściowych zasilające układ logiczny wyłączający cały zasilacz, **znamienny tym**, że sprzężenie układu przeciążenia prądowego zawierającego tranzystor przeciwzwarcowy (15), w którego obwodzie baza-emiter włączone są rezystory kompensujące (16), (17) oraz diody kompensujące (18), (19), z układem logicznym typu I wykonano za pomocą mostkowego dzielnika napięcia złożonego z rezystorów dzielnika (12), (13) i diody doprowadzającej napięcie (14) przy czym w obwodzie jednej gałęzi polaryzacji tranzystora przeciwzwarcowego (15), złożonej z rezystorów kompensujących (16), (17) włączony jest miernik magnetoelektryczny (20).

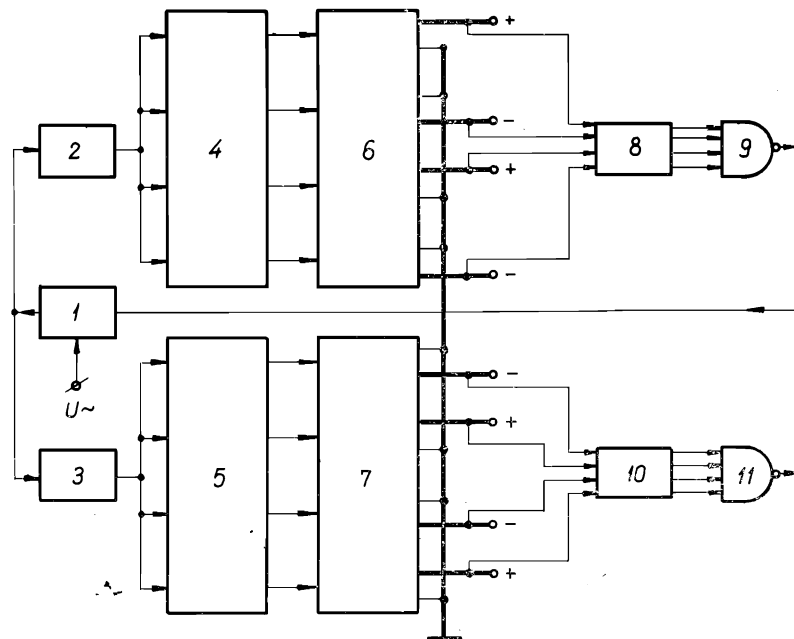


Fig. 1

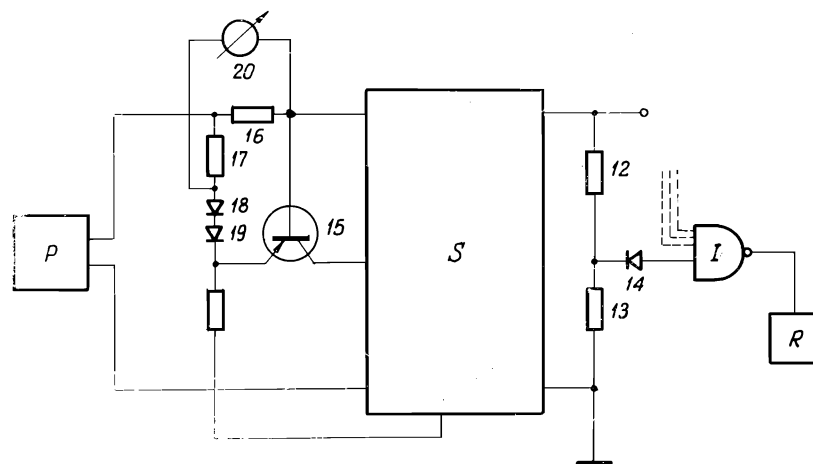


Fig2