

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016年12月1日 (01.12.2016)



(10) 国际公布号
WO 2016/187790 A1

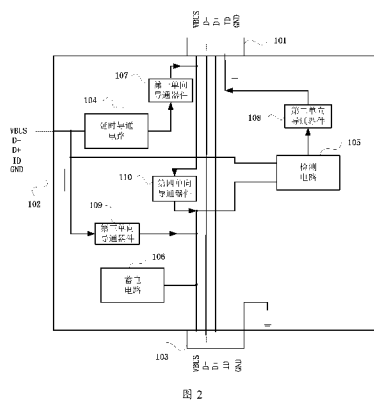
- (51) 国际专利分类号:
G06F 1/32 (2006.01) H02J 7/00 (2006.01)
- (21) 国际申请号: PCT/CN2015/079735
- (22) 国际申请日: 2015年5月25日 (25.05.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (71) 申请人: 华为技术有限公司 (HUAWEI TECHNOLOGIES CO., LTD.) [CN/CN]; 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。
- (72) 发明人: 袁江峰 (YUAN, Jiangfeng); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 常智 (CHANG, Zhi); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。 崔罡 (CUI, Gang); 中国广东省深圳市龙岗区坂田华为总部办公楼, Guangdong 518129 (CN)。
- (74) 代理人: 广州三环专利代理有限公司 (GUANGZHOU SCIHEAD PATENT AGENT CO., LTD.); 中国广东省广州市越秀区先烈中路80号汇华商贸大厦1508室, Guangdong 510070 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

- 包括国际检索报告(条约第21条(3))。

(54) Title: OTG PERIPHERAL DEVICE, POWER SUPPLY METHOD, TERMINAL AND SYSTEM

(54) 发明名称: 一种 OTG 外设、供电方法、终端及系统

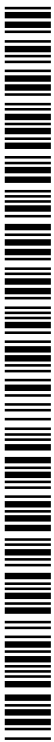


- 104 Time delay conduction circuit
- 105 Detection circuit
- 106 Accumulator circuit
- 107 First unidirectional conduction unit
- 108 Second unidirectional conduction unit
- 109 Third unidirectional conduction unit
- 110 Fourth unidirectional conduction unit

(57) Abstract: Disclosed in embodiments of the present invention are a power supply system, an On-The-Go (OTG) peripheral device, a power supply method for terminal side and the terminal. In the power supply system, when a power is inserted into a power interface of the OTG peripheral device, the power is supplied to a USB secondary device connected to a second USB interface of the OTG peripheral device; when the power is inserted into the power interface of the OTG peripheral device, the OTG peripheral device outputs a high level pulse through a first USB interface of the OTG to trigger the terminal connected to the first USB interface to stop supplying power to the USB secondary device; and at the same time, the power is supplied to the terminal connected to the first USB interface after the OTG peripheral is delayed for a preset safety period. The terminal and the USB secondary device connected to the OTG peripheral device can be supplied and the communication between the terminal and the USB secondary device will not be interrupted by using the embodiments of the present invention.

(57) 摘要:

[见续页]



WO 2016/187790 A1

本发明实施例公开了一种供电系统、OTG外设、终端侧的供电方法以及终端。在所述供电系统中，当电源插入所述 OTG 外设的电源接口时，所述电源向连接在所述 OTG 外设的第二 USB 接口上的 USB 从设备供电；当电源插入所述 OTG 外设的电源接口时，所述 OTG 外设通过所述 OTG 的第一 USB 接口向外输出高电平脉冲，用以触发连接在所述第一 USB 接口上的终端停止向所述 USB 从设备供电，同时，所述 OTG 外设延迟预设安全时间后再使所述电源向连接在所述第一 USB 接口的终端供电。采用本发明实施例，可实现为连接在所述 OTG 外设上的终端和所述 USB 从设备供电，并且不中断所述终端和所述 USB 从设备之间的 OTG 通信。

一种 OTG 外设、供电方法、终端及系统

技术领域

本发明涉及供电技术领域，尤其涉及一种 OTG 外设、供电方法、终端及系统。

背景技术

现有的终端都支持 USB OTG (Universal Serial Bus, On-The-Go) 功能。OTG 是 USB 规格的补充标准，可使 USB 设备，例如手机，成为 USB 主设备 (Host)。作为 USB 主设备的智能终端能与带有 USB 接口的移动硬盘、输入设备、读卡器等 USB 外设相连，访问和通信。

但是，在 OTG 通信中，连接在智能终端上的移动硬盘、输入设备、读卡器等 USB 外设都是由智能终端供电的，使得智能终端的电量消耗过快。此时，需要移除 USB 外设给智能终端充电，并会导致智能终端与 USB 外设之间的 OTG 通信中断。

发明内容

本发明实施例提供了一种 OTG 外设、供电方法、终端及系统，可实现在 OTG 通信过程中同时为连接在所述 OTG 外设上的主设备和连接在所述 OTG 外设上的从设备供电。

第一方面，提供了一种 OTG 外设，包括：延时导通电路，检测电路，第一 USB 接口，电源接口，第二 USB 接口，其中：

所述第一 USB 接口与所述第二 USB 接口相连；所述第一 USB 接口的 ID 管脚接低电平；

所述电源接口通过所述延时导通电路与所述第一 USB 接口的电源管脚相连，用于在所述电源接口上电后延迟向所述第一 USB 接口供电；

所述检测电路分别与所述第一 USB 接口的 ID 管脚和所述电源接口相连，所述检测电路用于在检测到所述电源接口上电时，向所述第一 USB 接口的 ID 管脚输出高电平脉冲，用以触发连接在所述第一 USB 接口的终端停止向所述第二

USB接口供电；

所述电源接口与所述第二USB接口的电源管脚相连，用于在所述电源接口上电后向所述第二USB接口供电。

结合第一方面，在第一种可能的实现方式中，所述检测电路还用于在检测到所述电源接口断电时，向所述第一USB接口的ID管脚输出高电平脉冲，用以触发连接在所述第一USB接口的终端向所述第二USB接口供电；

结合第一方面，或者，结合第一方面的第一种可能的实现方式，在第二种可能的实现方式中，所述外设还包括：蓄电电路，所述蓄电电路和所述电源接口相连，并且和所述第二USB接口的电源管脚相连，用于在所述电源接口上电后存储所述电源接口的供电，并在所述电源接口断电后向所述第二USB接口供电。

结合第一方面，或者，结合第一方面的第一种可能的实现方式，在第三种可能的实现方式中，所述检测电路的电源端与所述第二USB接口的电源管脚相连，用于接收来自所述电源接口，或所述第一USB接口的供电。

结合第一方面的第二种可能的实现方式，在第四种可能的实现方式中，所述检测电路的电源端与所述第二USB接口的电源管脚相连，用于接收来自所述电源接口，或所述第一USB接口，或所述蓄电电路的供电。

结合第一方面，或者，结合第一方面的第一种至第四种可能的实现方式中的任意一种实现方式，在第五种可能的实现方式中，所述延时导通电路包括：开关电路和延时电路，其中：

所述延时电路控制所述开关电路的导通时间；

所述开关电路导通时，所述电源接口与所述第一USB接口的电源管脚之间电路是通路；所述开关电路截止时，所述电源接口与所述第一USB接口的电源管脚之间的电路是开路。

结合第一方面，或者，结合第一方面的第一种至第五种可能的实现方式中的任意一种实现方式，在第六种可能的实现方式中，所述检测电路包括：双单稳态触发电路，其中：所述双单稳态触发电路的第一单稳态触发电路的下降沿触发输入端和所述电源接口相连，所述第一单稳态触发电路的上升沿触发输入端接低电平；

所述双单稳态触发电路的第二单稳态触发电路的下降沿触发输入端和所述第二USB接口的电源管脚相连；所述双单稳态触发电路的第二单稳态触发电路的上升沿触发输入端与所述电源接口相连；

所述第一单稳态触发电路的输出端和所述第二单稳态触发电路的输出端经过或门电路输出信号，所述或门电路的输出端与所述第一USB接口的ID管脚相连；

所述双单稳态触发电路用于在所述电源接口的信号的上升沿和下降沿均通过所述或门电路输出所述高电平脉冲信号。

结合第一方面的第五种可能的实现方式，在第七种可能的实现方式中，所述延时导通电路还包括第二电阻；所述开关电路为P型MOS管开关电路；所述延时电路包括：串联的第一电容和第一电阻，其中：所述第一电容并联在所述MOS管的栅极和源极的两端，所述MOS管的栅极通过所述第一电阻接地，所述MOS管的源极与所述电源接口相连，所述MOS管的漏极与所述第一USB接口的电源管脚相连；所述MOS管的栅极和源极的两端还并联有所述第二电阻，所述第二电阻用于调节所述MOS管的栅极和源极之间的电压。

结合第一方面的第七种可能的实现方式，在第八种可能的实现方式中，所述延时导通电路还包括第二电容，所述P型MOS管的栅极和源极两端还并联有所述第二电容；所述第二电容小于所述第一电容，用于在所述电源接口上电时，将所述P型MOS管的栅极电压抬高至所述电源接口的电源电压，以使所述P型MOS管处于截止状态。

结合第一方面的第五种可能的实现方式，在第九种可能的实现方式中，所述延时导通电路还包括：升压电路和第四电阻；所述开关电路为N型MOS管开关电路，所述延时电路包括：串联的第三电阻和第三电容；所述N型MOS管的源极与第一USB接口的电源管脚相连，所述N型MOS管的漏极与所述电源接口相连，所述N型MOS管的栅极通过所述第三电容接地；所述升压电路的电源输入端与所述电源接口相连，所述升压电路的电源输出端通过所述第三电阻与所述N型MOS管的栅极相连，用于提高所述N型MOS管的栅极电压；所述第四电阻与所述第三电容并联，用于调节所述N型MOS管的栅极电压。

结合第一方面的第二种可能的实现方式，或者，结合第一方面的第四种可

能的实现方式，在第十种可能的实现方式中，所述蓄电电路包括：串联的第五电阻和第四电容，其中：所述第五电阻与所述第二USB接口的电源管脚相连，所述第四电容接地。

结合第一方面，或者，结合第一方面的第一种至第十种可能的实现方式中任一种实现方式，在第十一种可能的实现方式中，所述外设还包括：第一单向导通器件，所述第一单向导通器件串联在所述延时导通电路与所述第一USB接口的电源管脚之间，所述第一单向导通器件用于截止所述第一USB接口通过导通的所述延时导通电路流向所述电源接口的反灌电流。

结合第一方面，或者，结合第一方面的第一种至第十一种可能的实现方式中任一种实现方式，在第十二种可能的实现方式中，所述外设还包括：

第二单向导通器件，所述第二单向导通器件串联在所述检测电路与所述第一USB接口的ID管脚之间，所述第二单向导通器件用于截止所述检测电路输出的所述高电平脉冲灌向所述第一USB接口。

结合第一方面，或者，结合第一方面的第一种可能的实现方式，或者，结合第一方面的第三种可能的实现方式，或者，结合第一方面的第五种至第九种可能的实现方式中的任意一种实现方式，或者，结合第一方面的第十一种至第十二种可能的实现方式中的任意一种实现方式，在第十三种可能的实现方式中，所述外设还包括：第三单向导通器件，所述第三单向导通器件串联在所述第二USB接口的电源管脚与所述电源接口之间，所述第三单向导通器件用于截止所述第一USB接口流向所述电源接口的反灌电流。

结合第一方面的第二种可能的实现方式，或者，结合第一方面的第四种可能的实现方式，或者，结合第一方面的第十种可能的实现方式，在第十四种可能的实现方式中，所述外设还包括：第三单向导通器件，所述第三单向导通器件串联在所述第二USB接口的电源管脚与所述电源接口之间，所述第三单向导通器件用于截止所述蓄电电路和/或所述第一USB接口流向所述电源接口的反灌电流。

结合第一方面，或者，结合第一方面的第一种可能的实现方式，或者，结合第一方面的第三种可能的实现方式，或者，结合第一方面的第五种至第九种可能的实现方式中的任意一种实现方式，或者，结合第一方面的第十一种至第

十三种可能的实现方式中的任意一种实现方式,在第十五种可能的实现方式中,所述外设还包括:第四单向导通器件,所述第四单向导通器件串联在所述第一USB接口的电源管脚与第二USB接口的电源管脚之间,所述第四单向导通器件用于截止所述电源接口灌向所述第一USB接口的电流。

结合第一方面的第二种可能的实现方式,或者,结合第一方面的第四种可能的实现方式,或者,结合第一方面的第十种可能的实现方式,或者,结合第一方面的第十四种可能的实现方式,在第十六种可能的实现方式中,所述外设还包括:第四单向导通器件,所述第四单向导通器件串联在所述第一USB接口的电源管脚与第二USB接口的电源管脚之间,所述第四单向导通器件用于截止所述蓄电电路和/或所述电源接口灌向所述第一USB接口的电流。

第二方面,提供了一种供电方法,包括:

终端识别到OTG外设插入预设USB接口;所述OTG外设包括:延时导通电路,检测电路,第一USB接口,电源接口,第二USB接口,其中:所述第一USB接口与所述第二USB接口相连;所述第一USB接口的ID管脚接低电平;所述电源接口通过所述延时导通电路与所述第一USB接口的电源管脚相连,用于在所述电源接口上电后延迟向所述第一USB接口供电;所述检测电路分别与所述第一USB接口的ID管脚和所述电源接口相连,所述检测电路用于在检测到所述电源接口上电或断电时,向所述第一USB接口的ID管脚输出高电平脉冲;所述电源接口与所述第二USB接口的电源管脚相连,用于在所述电源接口上电后向所述第二USB接口供电;

当终端检测到所述预设USB接口的ID管脚处的高电平脉冲时,终端响应所述高电平脉冲,判断终端当前是否处于向所述第二USB接口供电的状态,若是,则停止向所述第二USB接口供电,并通过所述预设USB接口接收所述电源接口的供电,若否,则向所述第二USB接口供电。

结合第二方面,在第一种可能的实现方式中,在所述终端识别到OTG外设插入预设USB接口时,还包括:

如果终端检测到所述预设USB接口的电源管脚上有电,则执行所述停止向所述第二USB接口供电,并通过所述预设USB接口接收所述电源接口的供电的步骤。

第三方面，提供了一种终端，包括：

识别模块，用于识别到OTG外设插入预设USB接口；所述OTG外设包括：延时导通电路，检测电路，第一USB接口，电源接口，第二USB接口，其中：所述第一USB接口与所述第二USB接口相连；所述第一USB接口的ID管脚接低电平；所述电源接口通过所述延时导通电路与所述第一USB接口的电源管脚相连，用于在所述电源接口上电后延迟向所述第一USB接口的供电；所述检测电路分别与所述第一USB接口的ID管脚和所述电源接口相连，所述检测电路用于在检测到所述电源接口上电或断电时，向所述第一USB接口的ID管脚输出高电平脉冲；所述电源接口与所述第二USB接口的电源管脚相连，用于在所述电源接口上电后向所述第二USB接口供电；

判断模块，用于当终端检测到所述预设USB接口的ID管脚处的高电平脉冲时，响应所述高电平脉冲，判断终端当前是否通过处于向所述第二USB接口供电的状态；

第一管理模块，用于当所述判断模块输出的判断结果为是时，停止向所述第二USB接口供电，并通过所述预设USB接口接收所述电源接口的供电；

第二管理模块，用于当所述判断模块输出的判断结果为否时，向所述第二USB接口供电。

结合第三方面，在第一种可能的实现方式中，所述终端还包括：第三管理模块，用于在所述识别模块识别到OTG外设插入所述终端上的预设USB接口时，如果终端检测到所述预设USB接口的电源管脚上有电，则执行所述停止向所述第二USB接口供电，并通过所述预设USB接口接收所述电源接口的供电的步骤。

第四方面，提供了一种终端，包括：

输入装置、输出装置、存储器和与所述存储器耦合的处理器，其中：

所述处理器读取所述存储器中存储的指令，用于执行以下步骤：

识别到OTG外设插入预设USB接口；其中，所述OTG外设包括：延时导通电路，检测电路，第一USB接口，电源接口，第二USB接口，其中：所述第一USB接口与所述第二USB接口相连；所述第一USB接口的ID管脚接低电平；所述电源接口通过所述延时导通电路与所述第一USB接口的电源管脚相连，用于在所述电源接口上电后延迟向所述第一USB接口的供电；所述检测电路分别与

所述第一USB接口的ID管脚和所述电源接口相连,所述检测电路用于在检测到所述电源接口上电或断电时,向所述第一USB接口的ID管脚输出高电平脉冲;所述电源接口与所述第二USB接口的电源管脚相连,用于在所述电源接口上电后向所述第二USB接口供电;

当检测到所述预设USB接口的ID管脚处的高电平脉冲时,所述处理器响应所述高电平脉冲,判断终端当前是否处于向所述第二USB接口供电的状态,若是,则停止向所述第二USB接口供电,并通过所述预设USB接口接收所述电源接口的供电,若否,则向所述第二USB接口供电。

结合第四方面,在第一种可能的实现方式中,在所述处理器识别到OTG外设插入预设USB接口时,还包括:如果终端检测到所述预设USB接口的电源管脚上有电,则执行所述停止向所述第二USB接口供电,并通过所述预设USB接口接收所述电源接口的供电的步骤。

第五方面,提供了一种供电系统,包括:OTG外设和终端,其中:

所述OTG外设包括:延时导通电路,检测电路,第一USB接口,电源接口,第二USB接口,其中:所述第一USB接口与所述第二USB接口相连;所述第一USB接口的ID管脚接低电平;所述电源接口通过所述延时导通电路与所述第一USB接口的电源管脚相连,用于在所述电源接口上电后延迟向所述第一USB接口的供电;所述检测电路分别与所述第一USB接口的ID管脚和所述电源接口相连,所述检测电路用于在检测到所述电源接口上电或断电时,向所述第一USB接口的ID管脚输出高电平脉冲;所述电源接口与所述第二USB接口的电源管脚相连,用于在所述电源接口上电后向所述第二USB接口供电;

所述终端识别到所述OTG外设插入所述终端的预设USB接口,所述预设USB接口与所述第一USB接口相连;当所述终端检测到所述预设USB接口的ID管脚处的高电平脉冲时,所述终端响应所述高电平脉冲,判断所述终端当前是否处于向所述第二USB接口供电的状态,若是,则停止向所述第二USB接口供电,并通过所述预设USB接口接收所述电源接口的供电,若否,则向所述第二USB接口供电。

结合第五方面,在第一种可能的实现方式中,所述OTG外设是前述第一方面的全部内容描述的OTG外设,这里不再赘述。

结合第五方面，在第二种可能的实现方式中，所述终端是前述第三方面的全部内容描述的终端，这里不再赘述。

结合第五方面，在第三种可能的实现方式中，所述系统还包括：USB从设备，其中，所述USB从设备通过所述OTG外设的第二USB接口与所述OTG外设相连。

结合第五方面，在第四种可能的实现方式中，所述系统还包括：电源，其中，所述电源通过所述OTG外设的电源接口与所述OTG外设相连。

实施本发明实施例，在电源插入所述OTG外设时，所述OTG外设通过第一USB接口向终端输出高电平脉冲，用以触发终端停止向USB从设备供电，并且由上电的电源向USB从设备供电，同时，等待预设安全时间，以使电源在终端停止向USB从设备供电之后，再向终端供电，从而在OTG通信过程中同时为连接在所述OTG外设上的主设备和连接在所述OTG外设上的从设备供电。

附图说明

为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

图1是本发明实施例提供的供电系统的结构示意图

图2是本发明实施例提供的OTG外设的结构示意图；

图3是本发明实施例提供的终端侧的供电方法的流程图；

图4是本发明实施例提供的OTG外设的一种电路结构图；

图5是本发明实施例提供的OTG外设的另一种电路结构图；

图6是本发明实施例提供的终端的第一实施例的结构示意图；

图7是本发明实施例提供的终端的第二实施例的结构示意图；

图8是本发明实施例提供的终端的第三实施例的结构示意图。

具体实施方式

下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清

楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

本发明实施例公开了一种供电系统、OTG外设、终端侧的供电方法以及终端，可实现为连接在所述OTG外设上的主设备和连接在所述OTG外设上的从设备供电，并且不中断所述主设备和所述从设备之间的OTG通信。以下分别进行详细说明：

图1示出了本发明实施例提供的供电系统的结构示意图。参见图1，所述供电系统可包括：OTG外设100、终端200、USB从设备300以及电源400。终端200通过第一USB接口101与OTG外设100相连，USB从设备300通过第二USB接口103与OTG外设100相连，终端200和USB从设备300之间存在OTG通信。其中：

电源400用于在连接到OTG外设100后，向连接在OTG外设100上的终端200和USB从设备300供电；

OTG外设100用于在电源400插入OTG外设100时，通过第一USB接口101向终端200输出高电平脉冲，用以触发终端200停止向USB从设备300供电；OTG外设100用于在电源400拔出OTG外设100时，通过第一USB接口101向终端200输出高电平脉冲，用以触发终端200向USB从设备300供电；

另外，OTG外设100还用于在电源400插入OTG外设100后，等待预设安全时间，以使电源400在终端200停止向USB从设备300供电之后，再向终端200供电；

终端200用于接收第一USB接口101输出的高电平脉冲，根据该高电平脉冲判断出电源400是插入或者拔出OTG外设100。当判断出电源400插入OTG外设100时，终端200停止向USB从设备300供电，并接收电源400的供电；当判断出电源400拔出OTG外设100时，终端200向USB从设备300供电。

具体实现中，上述供电系统的工作原理可包括：

当电源400插入OTG外设100（电源接口102上电）时，OTG外设100

迅速将电源电压引导到第二USB接口103,以使USB从设备300接收电源400的供电。同时,OTG外设100等待所述预设安全时间,之后将电源电压引导到第一USB接口101,以使终端200接收电源400的供电。

当电源400插入OTG外设100(电源接口102上电)时,OTG外设100还通过第一USB接口101输出高电平脉冲,用以触发终端200停止向USB从设备300供电。

在接收到第一USB接口101输出的高电平脉冲后,终端200根据该高电平脉冲判断出电源400插入OTG外设100,停止向USB从设备300供电。

在停止向USB从设备300供电后,终端200接收电源400的供电。需要说明的,OTG外设100等待的前述安全时间可足够长,以使终端200能够完成停止向USB从设备300供电的过程,安全的接收电源400的供电。

当电源400拔出OTG外设100(电源接口102断电)时,OTG外设100通过第一USB接口101输出高电平脉冲,用以触发终端200开始向USB从设备300供电。

在接收到第一USB接口101输出的高电平脉冲后,终端200根据该高电平脉冲判断出电源400拔出OTG外设100,开始向USB从设备300供电。

实施本发明提供的供电系统,可实现在终端200和USB从设备300进行OTG通信时,为终端200和USB从设备300供电,并且不中断二者之间的OTG通信。

图2示出了本发明实施例提供的OTG外设的结构示意图。参见图2,所述OTG外设包括:延时导通电路104,检测电路105,第一USB接口101,电源接口102,第二USB接口103,其中:

第一USB接口101与第二USB接口103相连;第一USB接口101的ID管脚接低电平;

电源接口102通过延时导通电路104与第一USB接口101的电源管脚相连,用于在电源接口102上电后延迟向第一USB接口101供电;

检测电路105分别与第一USB接口101的ID管脚和电源接口102相连,检测电路105用于在检测到电源接口102上电时,向第一USB接口101的ID管脚输出

高电平脉冲，用以触发连接在第一USB接口101的终端停止向第二USB接口103供电；

电源接口102与第二USB接口103的电源管脚相连，用于在电源接口102上电后向第二USB接口103供电。

本发明实施例中，如图2所示，上述第一USB接口101与第二USB接口103相连，可包括：第一USB接口101的数字管脚（D+、D-）与第二USB接口103的数字管脚（D+、D-）相连，可实现连接在第一USB接口101的终端与连接在第二USB接口103的USB从设备进行OTG通信。

本发明实施例中，如图2所示，上述第一USB接口101与第二USB接口103相连，还可包括：第一USB接口101的电源管脚与第二USB接口103的电源管脚相连，可实现当连接在第一USB接口101的终端与连接在第二USB接口103的USB从设备进行OTG通信时，所述终端向所述USB从设备供电，即，所述终端向电源总线供电。

实施例中涉及的电源总线是指第一USB接口101的电源管脚与第二USB接口103的电源管脚相连形成的总线，为处于OTG通信中的所述USB从设备提供电源。

根据USB OTG规范，始终由ID管脚接低的USB设备向电源总线供电。也就是说，在本发明实施例中，在电源接口102没有上电时，始终由连接在第一USB接口101的终端向电源总线供电，即所述终端向所述USB从设备供电。

本发明实施例中，所述终端向电源总线供电的供电状态可进一步的结合检测电路105来确定：当电源接口102上电时，检测电路105向第一USB接口101的ID管脚输出高电平脉冲，触发所述终端停止向电源总线供电；当电源接口102断电时，检测电路105向第一USB接口101的ID管脚输出高电平脉冲，触发所述终端开始向电源总线供电。

本发明实施例中，在电源接口102上电后，延时导通电路104先处于截止状态，等待预设安全时间后呈导通状态。这里，所述预设安全时间用于确保：在延时导通电路104导通之前，连接在第一USB接口101的终端检测到检测电路105输出的高电平脉冲，并停止向电源总线供电。

作为一种优选的实施方式，图2所示的OTG外设还可包括：蓄电电路106。

其中，蓄电电路106和电源接口102相连，用于在电源接口102上电后存储电源接口102的供电。蓄电电路106和第二USB接口103的电源管脚相连，用于在电源接口102断电后向第二USB接口103供电。

蓄电电路106可实现在电源接口102断电之后，在所述终端向电源总线供电之前（因为连接在第一USB接口101的终端和检测电路105等电路单元可能产生时延），及时向连接在第二USB接口103的USB从设备供电，可避免所述终端与所述USB从设备之间的OTG通信中断。

进一步的，本发明实施例提供的OTG外设还可如图2所示包括：第一单向导通器件107。第一单向导通器件107串联在延时导通电路104与第一USB接口101的电源管脚之间，用于截止第一USB接口101通过导通的延时导通电路104流向电源接口102的反灌电流。

更进一步的，在包括第一单向导通器件107之外，本发明实施例提供的OTG外设还可如图2所示包括：第二单向导通器件108。第二单向导通器件108串联在检测电路105与第一USB接口101的ID管脚之间，用于截止检测电路105输出的高电平脉冲灌向第一USB接口101。

更进一步的，在包括第一单向导通器件107和/或第二单向导通器件108之外，本发明实施例提供的OTG外设还可如图2所示包括：第三单向导通器件109。第三单向导通器件109串联在第二USB接口103的电源管脚与电源接口102之间，用于截止第一USB接口101流向电源接口102（第一USB接口向第二USB接口103供电时）的反灌电流。

当本发明实施例提供的OTG外设如图2所示还包括蓄电电路106时，第三单向导通器件109还可用于截止蓄电电路106流向电源接口102的反灌电流。

更进一步的，在包括第一单向导通器件107、第二单向导通器件108、第三单向导通器件109中的任意单向导通器件之外，本发明实施例提供的OTG外设还可如图2所示包括：第四单向导通器件110。第四单向导通器件110串联在第一USB接口101的电源管脚与第二USB接口103的电源管脚之间，用于截止电源接口102直接流向第一USB接口101（不通过延时导通电路）的电流。

当本发明实施例提供的OTG外设如图2所示还包括蓄电电路106时，第四单向导通器件110还可用于截止蓄电电路106流向电源接口102的反灌电流。

需要说明的，上述第一单向导通器件107、第二单向导通器件108、第三单向导通器件109或第四单向导通器件110可以采用有源二极管，或者超低压降二极管，例如肖特基二极管。实际应用中，实施本实施例还可以采用其他具有单向整流导通功能的装置，这里不作限制。

作为一种可选的实施方式，在图2所示的OTG外设中，检测电路105的电源端可与第二USB接口103的电源管脚相连。第二USB接口103的电源管脚可接收来自电源接口102，或第一USB接口101，或蓄电电路106的供电。因此，第二USB接口103的电源管脚的电平可保持为高电平，能对检测电路105提供稳定的供电。

同理，第二USB接口103的电源管脚的电平始终为高电平，可实现向连接在第二USB接口103的USB从设备提供稳定的供电，确保其与所述终端之间的OTG通信不中断。

需要说明的，本发明实施例中的电源接口102可以是不提供数字管脚的USB接口，也可以是能向第一USB接口101提供匹配电压的其他标准的电源接口，这里不作限制。本发明实施例中的第二USB接口103可以是提供ID管脚的USB接口（ID脚悬空），也可以是不提供ID管脚的USB接口。

图3示出了本发明实施例提供的终端侧的供电方法的流程图。下面结合图1所示的供电系统和图2所示的OTG外设详细的解释终端侧的供电方法，该方法包括：

S101，终端识别到OTG外设插入预设USB接口。

具体的，所述终端可以是图1中的终端200，所述OTG外设可以是图1中的OTG外设100或图2所示的OTG外设100，这里不再赘述。

具体的，所述预设USB接口是终端上与OTG外设100的第一USB接口101相连的USB接口。

实施例中，终端可通过所述预设USB接口的ID管脚的电平高低来判断OTG外设100是否插入所述预设USB接口。若所述预设USB接口的ID管脚的电平为低，终端可判断出OTG外设100插入所述预设USB接口。可理解的，OTG外设100的第一USB接口101的ID管脚接低电平，因此，当OTG外设100通过第一USB

接口101与终端的所述预设USB接口相连时，所述预设USB接口的ID管脚也为低电平。

S103，当终端检测到所述预设USB接口的ID管脚处的高电平脉冲时，终端判断当前是否处于向所述第二USB接口供电的状态。

具体的，当OTG外设100的检测电路105检测到电源接口102上电或者断电时，检测电路105输出高电平脉冲至第一USB接口101的ID管脚。也就是说，当OTG外设100中的检测电路105检测到电源接口102上电或者断电时，终端可通过所述预设USB接口接收到检测电路105输出的高电平脉冲。

具体的，如果终端当前通过所述预设USB接口处于向所述第二USB接口供电的状态，则终端可判断出所述高电平脉冲是由电源400插入OTG外设100的电源接口102产生的；如果终端当前没有通过所述预设USB接口处于向所述第二USB接口供电的状态，则终端可判断出所述高电平脉冲是由电源400拔出OTG外设100的电源接口102产生的。

具体实现中，终端可以在本地维护电源400插入或拔出OTG外设100的状态。当在所述预设USB接口检测到高电平脉冲时，终端可以对当前维护的电源400的插拔状态进行反转。

举例来说，终端本地维护的电源400的初始状态为：电源400拔出OTG外设100。那么，当终端接收到一个高电平脉冲时，终端本地维护的电源400的状态反转为：电源400插入OTG外设100。

具体的，当S103的判断结果为是时，终端可执行S105；当S103的判断结构为否时，终端可执行S107。

S105，终端停止向所述第二USB接口供电，并通过所述预设USB接口接收所述OTG外设的电源接口的供电。

具体的，当判断出高电平脉冲是由电源400插入OTG外设100的电源接口102产生的，终端可立即停止通过所述预设USB接口向第二USB接口输出电压。经过预设安全时间(所述预设安全时间由OTG外设100的延时导通电路104控制)后，终端通过所述预设接口的电源管脚接收来自电源接口102的供电。

S107，终端向所述第二USB接口供电。

具体的，当判断出高电平脉冲是由电源400拔出OTG外设100的电源接口

102产生的，终端可立即开始通过所述预设USB接口向所述第二USB接口输出电压，用以向连接在OTG外设100的第二USB接口103的USB从设备供电，可避免所述USB从设备和终端之间的OTG通信中断。

这里，图2所示的OTG外设100中的蓄电电路106可实现：在电源400拔出OTG外设100之后，在终端向所述第二USB接口供电之前，蓄电电路106向连接在OTG外设100的第二USB接口103的USB从设备供电，可避免所述USB从设备与终端之间的OTG通信终端。

本发明实施例中，在执行S101时，终端还可以检测所述预设USB接口的电源管脚上是否有电，如果所述预设USB接口的电源管脚上有电，则执行S105。

可理解的，在OTG外设100插入预设USB接口时，如果所述预设USB接口的电源管脚上已经有电，且所述预设USB接口的ID管脚的电平为低，则终端可判定：在所述OTG外设100插入终端的所述预设USB接口之前，电源400已经插入了OTG外设100的电源接口102。那么，终端不需要向所述第二USB接口供电，可直接通过所述预设USB接口接收来自电源接口102的供电。

实施本发明实施例，终端根据所述OTG外设输出的高电平脉冲来判断电源是否插入所述OTG外设，如果电源插入所述OTG外设，则终端停止对连接在所述OTG外设上的USB从设备供电，并在预设安全时间后接收来自电源的供电，如果电源拔出所述OTG外设，终端开始对连接在所述OTG外设上的USB从设备供电，可实现为连接在所述OTG外设上的主设备和连接在所述OTG外设上的从设备供电，并且不中断所述主设备和所述从设备之间的OTG通信。

图4进一步示出了本发明实施例提供的OTG外设的一种电路结构图。图4实施例是图2实施例的一种实现方式，图4实施例没有提及的内容，可以参考图2实施例的描述。如图4所示，延时导通电路104中的开关电路为P型MOS管开关电路。下面结合图4来详细说明所述OTG外设中各个电路单元的基本结构。其中：

根据图4实施例，矩形虚线框内的延时导通电路104可包括：开关电路（圆形虚线框内的P型MOS管（PMOSFET））和延时电路（第一电容C1和第一电阻R1、第二电阻R2）。

其中,所述延时电路控制所述开关电路的导通时间,即所述预设安全时间。当所述开关电路导通时,电源接口102与第一USB接口101的电源管脚之间电路是通路。当所述开关电路截止时,电源接口102与第一USB接口101的电源管脚之间的电路是开路。

在图4所示的延时导通电路104中:第一电容C1和第一电阻R1串联;第一电容C1并联在P型MOS管的栅极(G极)和源极(S极)的两端;P型MOS管的栅极通过第一电阻R1接地,P型MOS管的源极与电源接口102相连,P型MOS管的漏极(D极)与第一USB接口101的电源管脚(VBUS管脚)相连;P型MOS管的栅极和源极的两端还并联有第二电阻R2,第二电阻R2用于调节P型MOS管的栅极和源极之间的电压。

可理解的,第一电容C1和第一电阻R1决定了图2中的P型MOS管延时导通的延时时间。具体实现中,如果设定延时时间为前述预设安全时间,则可以根据RC延时电路的延时时间的计算公式: $T = -R * C * \ln [(U - U_c) / U]$ 来选择第一电阻R1和第一电容C1的大小,其中:R为第一电阻R1,C为第一电容C1,U为电源接口102的输出电压,U_c为第一电容C1两端的电压。

可理解的,第一电阻R1和第二电阻R2决定了最终落在P型MOS管栅极和源极之间的电压,即:在电源接口102上电后,经过所述预设安全时间后,最终P型MOS管的栅极电压为第一电阻R1两端的分压。这里,根据P型MOS管的导通条件: $U_g - U_s < 0$, 且 $|U_g - U_s| > |U_{gs(th)}|$ 可知,经过所述预设安全时间后,P型MOS管最终可处于稳定的导通状态。其中,U_{gs(th)}是P型MOS管的开启电压,U_g是P型MOS管的栅极电压,U_s是P型MOS管的源极电压。

优选的,延时导通电路104还可包括:第二电容C2,第二电容C2并联在P型MOS管的栅极和源极两端。第二电容C2小于第一电容C1,实际应用中可采用纳法级(nF)的电容,用于在电源接口102上电时,快速地将P型MOS管的栅极电压抬高至P型MOS管的源极电压,以使P型MOS管处于截止状态,防止P型MOS管误导通。

需要说明的,本发明实施例涉及的开关电路可包括:三极管开关电路、场效应管开关电路或者其他能模拟开关功能的电路单元,这里不作限制。本发明实施例涉及的延时电路可包括:RC延时电路、定时器延时电路以及其他具有

时延功能的电路单元，这里不作限制。

根据图4实施例，矩形虚线框内的检测电路105可包括：双单稳态触发电路U1。双单稳态触发电路U1包括：第一单稳态触发电路U1A和第二单稳态触发电路U1B。其中：

图4实施例中提供的第一单稳态触发电路U1A的功能表如表1所示：



| 输入端 | | | 输出端 |
|---------|---------|-----|---|
| 引脚4 (A) | 引脚5 (B) | 引脚3 | 引脚6 (Q1) |
| ↓ | L | H |  |
| H | ↑ | H |  |
| X | X | L | L |

表1

图4实施例中提供的第二单稳态触发电路U1B的功能表如表2所示：




| 输入端 | | | 输出端 |
|----------|----------|------|---|
| 引脚10 (A) | 引脚11 (B) | 引脚12 | 引脚8 (Q2) |
| ↓ | L | H |  |
| H | ↑ | H |  |
| X | X | L | L |

表2

其中，上述表1和表2中的“H”表示高电平，“L”表示低电平，“X”表示不需要考虑，“↑”表示输入信号的上升沿（positive-going transition），“↓”表示输入信号的下降沿（negative-going transition），“”表示高电平输出脉冲（HIGH level output pulse）。引脚3和引脚12均为复位引脚，高电平有效。

根据图4对应的实施例，双单稳态触发电路U1的第一单稳态触发电路U1A

的下降沿触发输入端4 (input: High to Low triggered) 和电源接口102相连, 第一单稳态触发电路U1A的上升沿触发输入端5 (input: Low to High triggered) 接低电平 (或接地)。另外, 外挂电容C3和电阻R3可用于控制输出端Q1输出的脉冲宽度。

根据图4对应的实施例, 双单稳态触发电路U1的第二单稳态触发电路U1B的下降沿触发输入端10和第二USB接口103的电源管脚相连; 双单稳态触发电路U1的第二单稳态触发电路U1B的上升沿触发输入端11与电源接口102相连。这里, 根据图2对应的实施例中描述的内容, 第二USB接口103的电源管脚的电平始终为高电平, 也就是说, 下降沿触发输入端10始终为高电平。另外, 外挂电容C4和电阻R4可用于控制输出端Q2输出的脉冲宽度。

根据图4实施例, 检测电路105还包括: 或门电路U2。第一单稳态触发电路U1A的输出端6和第二单稳态触发电路U1B的输出端8经过或门电路U2输出信号, 或门电路U2的输出端与第一USB接口101的ID管脚相连。

因此, 图4实施例提供的检测电路可实现在电源接口102的信号上升沿和下降沿均通过或门电路U2输出高电平脉冲信号。也就是说, 在电源接口102上电时 (产生上升沿信号), 或者, 在电源接口102断电时 (产生下降沿信号), 或门电路U2均输出高电平脉冲至第一USB接口101的ID管脚, 用以触发连接在第一USB接口101的设备停止或开始对外供电。

根据图4实施例, 矩形虚线框内的蓄电电路106可包括: 串联的第五电阻R7和第四电容C3, 其中, 第五电阻R7与第二USB接口103的电源管脚相连, 第四电容C3接地。在电源接口102上电时, 第四电容C3开始储蓄电量。在电源接口102断电时, 第四电容C3开始储蓄电量通过第五电阻R7向外放电。蓄电电路106可实现在外部电源拔出电源接口102时, 通过蓄电电路106对连接在第二USB接口的设备供电, 防止因连接在第二USB接口的设备断电而导致OTG通信中断。

另外, 如图4所示, 第一USB接口101的ID管脚可以通过电阻R5接地。第一单向导通器件107、第二单向导通器件108、第三单向导通器件109或第四单向导通器件110可以采用二极管来实现单向整流导通的功能。

图5进一步示出了本发明实施例提供的OTG外设的另一种电路结构图。图5实施例是图2实施例的另一种实现方式，图5实施例没有提及的内容，可以参考图2或图4实施例的描述。如图5所示，延时导通电路104中的开关电路为N型MOS管开关电路。下面结合图5来详细说明所述OTG外设中各个电路单元的基本结构。其中：

如图5所示，矩形虚线框内的延时导通电路104可包括：开关电路（圆形虚线框内的N型MOS管（NMOSFET））和延时电路（升压电路、第三电阻R9、第三电容C6和第四电阻R8）。

其中，所述延时电路控制所述开关电路的导通时间，即所述预设安全时间。当所述开关电路导通时，电源接口102与第一USB接口101的电源管脚之间电路是通路。当所述开关电路截止时，电源接口102与第一USB接口101的电源管脚之间的电路是开路。

在图5所示的延时导通电路104中：第三电容C6和第三电阻R9串联；N型MOS管的源极（S极）与第一USB接口101的电源管脚相连，N型MOS管的漏极（D极）与电源接口102相连，N型MOS管的栅极（G极）通过第三电容C6接地；升压电路的电源输入端（IN）与电源接口102相连，升压电路的电源输出端（OUT）通过第三电阻R9与N型MOS管的栅极相连，用于提高N型MOS管的栅极电压；第四电阻R8与第三电容C6并联，用于和第三电阻R9共同调节最终落在N型MOS管的栅极电压。

可理解的，要使N型MOS管处于导通状态，N型MOS管的栅极电压需要高于源极电压。根据N型MOS管的导通条件： $U_g - U_s > 0$ ，且 $|U_g - U_s| > |U_{gs(th)}|$ 可知，升压电路的输出电压最终分压在第四电阻R8两端的电压（ U_g ）需要大于N型MOS管的源极电压（ U_s ），并且二者之差要大于N型MOS管的开启电压（ $U_{gs(th)}$ ）。需要说明的，实际应用中，N型MOS管的栅极电压还可以从其他高电平节点获得，满足N型MOS管的导通条件即可。

可理解的，第三电容C6和第三电阻R9决定了图3中的N型MOS管延时导通的延时时间。具体实现中，如果设定延时时间为所述预设安全时间，则可以根据RC延时电路的延时时间的计算公式： $T = -R * C * \ln [(U - U_c) / U]$ 来选择第三电容C6和第三电阻R9的大小，其中：R为第三电阻R9，C为第三电容C6，

U为升压电路的输出电压， U_c 为第三电容C6两端的电压。

图5所示的OTG外设中的检测电路105和蓄电电路106等其他电路单元的结构请参见图4实施例所述的内容，这里不再赘述。

图6是本发明实施例提供的终端的第一实施例的结构示意图。如图6所示的终端60可包括：识别模块601，判断模块603，第一管理模块605以及第二管理模块607。终端60可以用于执行上述图3实施例所述的方法。图6所示的实施例中没有提及的内容，可以参考图1至图3分别对应的实施例中的描述。

识别模块601，用于识别到OTG外设插入预设USB接口；

判断模块603，用于当终端检测到所述预设USB接口的ID管脚处的高电平脉冲时，响应所述高电平脉冲，判断终端当前是否通过处于向所述第二USB接口供电的状态；

第一管理模块605，用于当判断模块603输出的判断结果为是时，停止向所述第二USB接口供电，并通过所述预设USB接口接收所述电源接口的供电；

第二管理模块607，用于当判断模块603输出的判断结果为否时，向所述第二USB接口供电。

具体的，所述OTG外设可以是图2所示的OTG外设100，这里不再赘述。

进一步的，如图7所示，终端60在包括：识别模块601，判断模块603，第一管理模块605以及第二管理模块607外，还可以包括：第三管理模块609，用于在识别模块601识别到OTG外设插入所述终端上的预设USB接口时，如果终端检测到所述预设USB接口的电源管脚上有电，则执行所述停止向所述第二USB接口供电，并通过所述预设USB接口接收所述电源接口的供电的步骤。

可理解的是，终端60中各功能模块的功能可根据图3实施例中的方法具体实现，这里不再赘述。

图8是本发明实施例提供的终端的第三实施例的结构示意图。参见图8，终端80可包括：输入装置803、输出装置804、存储器802和与存储器802耦合的处理器801（终端80中的处理器801的数量可以一个或多个，图8中以一个处理器为例）。在本发明的一些实施例中，输入装置803、输出装置804、

存储器 802 和处理器 801 可通过总线或者其它方式连接, 其中, 图 8 中以通过总线连接为例。

其中, 存储器 802 用于存储程序代码, 处理器 801 用于调用该存储器存储的程序代码执行如下步骤:

识别到 OTG 外设插入预设 USB 接口;

当检测到所述预设 USB 接口的 ID 管脚处的高电平脉冲时, 所述处理器响应所述高电平脉冲, 判断终端当前是否处于向所述第二 USB 接口供电的状态, 若是, 则停止向所述第二 USB 接口供电, 并通过所述预设 USB 接口接收所述电源接口的供电, 若否, 则向所述第二 USB 接口供电。

具体的, 输入装置 803 可以是所述预设 USB 接口, 输出装置 804 也可以是所述预设 USB 接口。

本发明实施例中, 所述 OTG 外设可以是图 2 所示的 OTG 外设 100, 这里不再赘述。

本发明实施例中, 在识别到 OTG 外设插入预设 USB 接口时, 如果终端检测到所述预设 USB 接口的电源管脚上有电, 则处理器 801 执行所述停止向所述第二 USB 接口供电, 并通过所述预设 USB 接口接收所述电源接口的供电的步骤。

可理解的是, 终端 80 中各功能模块的功能可根据图 3 实施例中的方法具体实现, 这里不再赘述。

综上所述, 在图 1 所示的供电系统中, 在电源 400 插入 OTG 外设 400 时, OTG 外设 400 通过第一 USB 接口 101 向终端 200 输出高电平脉冲, 用以触发终端 200 停止向 USB 从设备 300 供电, 同时, 等待预设安全时间, 以使电源 400 在终端 200 停止向 USB 从设备 300 供电之后, 再向终端 200 供电; 在电源 400 拔出 OTG 外设 100 时, OTG 外设 100 通过第一 USB 接口 101 向终端 200 输出高电平脉冲, 用以触发终端 200 向 USB 从设备 300 供电, 可实现为连接在 OTG 外设 100 上的终端 200 和 USB 从设备 300 供电, 并且不中断终端 200 和 USB 从设备 300 之间的 OTG 通信。

本领域普通技术人员可以理解实现上述实施例方法中的全部或部分流程, 是可以通过计算机程序来指令相关的硬件来完成, 所述的程序可存储于一计算机可读取存储介质中, 该程序在执行时, 可包括如上述各方法的实施例的流程。

其中,所述的存储介质可为磁碟、光盘、只读存储记忆体(Read-Only Memory, ROM)或随机存储记忆体(Random Access Memory, RAM)等。

以上所揭露的仅为本发明一种较佳实施例而已,当然不能以此来限定本发明之权利范围,本领域普通技术人员可以理解实现上述实施例的全部或部分流程,并依本发明权利要求所作的等同变化,仍属于发明所涵盖的范围。

权利要求

1、一种OTG外设，其特征在于，包括：延时导通电路，检测电路，第一USB接口，电源接口，第二USB接口，其中：

所述第一USB接口与所述第二USB接口相连；所述第一USB接口的ID管脚接低电平；

所述电源接口通过所述延时导通电路与所述第一USB接口的电源管脚相连，用于在所述电源接口上电后延迟向所述第一USB接口供电；

所述检测电路分别与所述第一USB接口的ID管脚和所述电源接口相连，所述检测电路用于在检测到所述电源接口上电时，向所述第一USB接口的ID管脚输出高电平脉冲，用以触发连接在所述第一USB接口的终端停止向所述第二USB接口供电；

所述电源接口与所述第二USB接口的电源管脚相连，用于在所述电源接口上电后向所述第二USB接口供电。

2、如权利要求1所述的外设，其特征在于，所述检测电路还用于在检测到所述电源接口断电时，向所述第一USB接口的ID管脚输出高电平脉冲，用以触发连接在所述第一USB接口的终端向所述第二USB接口供电。

3、如权利要求1或2所述的外设，其特征在于，所述外设还包括：蓄电电路，所述蓄电电路和所述电源接口相连，并且和所述第二USB接口的电源管脚相连，用于在所述电源接口上电后存储所述电源接口的供电，并在所述电源接口断电后向所述第二USB接口供电。

4、如权利要求1或2所述的外设，其特征在于，所述检测电路的电源端与所述第二USB接口的电源管脚相连，用于接收来自所述电源接口，或所述第一USB接口的供电。

5、如权利要求3所述的外设，其特征在于，所述检测电路的电源端与所述

第二USB接口的电源管脚相连，用于接收来自所述电源接口，或所述第一USB接口，或所述蓄电电路的供电。

6、如权利要求1至5中任一项所述的外设，其特征在于，所述延时导通电路包括：开关电路和延时电路，其中：

所述延时电路控制所述开关电路的导通时间；

所述开关电路导通时，所述电源接口与所述第一USB接口的电源管脚之间电路是通路；所述开关电路截止时，所述电源接口与所述第一USB接口的电源管脚之间的电路是开路。

7、如权利要求1至6中任一项所述的外设，其特征在于，所述检测电路包括：双单稳态触发电路，其中：所述双单稳态触发电路的第一单稳态触发电路的下降沿触发输入端和所述电源接口相连，所述第一单稳态触发电路的上升沿触发输入端接低电平；

所述双单稳态触发电路的第二单稳态触发电路的下降沿触发输入端和所述第二USB接口的电源管脚相连；所述双单稳态触发电路的第二单稳态触发电路的上升沿触发输入端与所述电源接口相连；

所述第一单稳态触发电路的输出端和所述第二单稳态触发电路的输出端经过或门电路输出信号，所述或门电路的输出端与所述第一USB接口的ID管脚相连；

所述双单稳态触发电路用于在所述电源接口的信号的上升沿和下降沿均通过所述或门电路输出所述高电平脉冲信号。

8、如权利要求6所述的外设，其特征在于，所述延时导通电路还包括第二电阻；所述开关电路为P型MOS管开关电路；所述延时电路包括：串联的第一电容和第一电阻，其中：所述第一电容并联在所述MOS管的栅极和源极的两端，所述MOS管的栅极通过所述第一电阻接地，所述MOS管的源极与所述电源接口相连，所述MOS管的漏极与所述第一USB接口的电源管脚相连；所述MOS管的栅极和源极的两端还并联有所述第二电阻，所述第二电阻用于调节

所述MOS管的栅极和源极之间的电压。

9、如权利要求8所述的外设，其特征在于，所述延时导通电路还包括第二电容，所述P型MOS管的栅极和源极两端还并联有所述第二电容；所述第二电容小于所述第一电容，用于在所述电源接口上电时，将所述P型MOS管的栅极电压抬高至所述电源接口的电源电压，以使所述P型MOS管处于截止状态。

10、如权利要求6所述的外设，其特征在于，所述延时导通电路还包括：升压电路和第四电阻；所述开关电路为N型MOS管开关电路，所述延时电路包括：串联的第三电阻和第三电容；所述N型MOS管的源极与第一USB接口的电源管脚相连，所述N型MOS管的漏极与所述电源接口相连，所述N型MOS管的栅极通过所述第三电容接地；所述升压电路的电源输入端与所述电源接口相连，所述升压电路的电源输出端通过所述第三电阻与所述N型MOS管的栅极相连，用于提高所述N型MOS管的栅极电压；所述第四电阻与所述第三电容并联，用于调节所述N型MOS管的栅极电压。

11、如权利要求3或5所述的外设，其特征在于，所述蓄电电路包括：串联的第五电阻和第四电容，其中：所述第五电阻与所述第二USB接口的电源管脚相连，所述第四电容接地。

12、如权利要求1至11中任一项所述的外设，其特征在于，还包括：第一单向导通器件，所述第一单向导通器件串联在所述延时导通电路与所述第一USB接口的电源管脚之间，所述第一单向导通器件用于截止所述第一USB接口通过导通的所述延时导通电路流向所述电源接口的反灌电流。

13、如权利要求1至12中任一项所述的外设，其特征在于，还包括：第二单向导通器件，所述第二单向导通器件串联在所述检测电路与所述第一USB接口的ID管脚之间，所述第二单向导通器件用于截止所述检测电路输出的所述高电平脉冲灌向所述第一USB接口。

14、如权利要求1、2、4、6-10或12-13中任一项所述的外设，其特征在于，还包括：第三单向导通器件，所述第三单向导通器件串联在所述第二USB接口的电源管脚与所述电源接口之间，所述第三单向导通器件用于截止所述第一USB接口流向所述电源接口的反灌电流。

15、如权利要求3、5或11所述的外设，其特征在于，还包括：第三单向导通器件，所述第三单向导通器件串联在所述第二USB接口的电源管脚与所述电源接口之间，所述第三单向导通器件用于截止所述蓄电电路和/或所述第一USB接口流向所述电源接口的反灌电流。

16、如权利要求1、2、4、6-10或12-14中任一项所述的外设，其特征在于，还包括：第四单向导通器件，所述第四单向导通器件串联在所述第一USB接口的电源管脚与第二USB接口的电源管脚之间，所述第四单向导通器件用于截止所述电源接口灌向所述第一USB接口的电流。

17、如权利要求3、5、11或15所述的外设，其特征在于，还包括：第四单向导通器件，所述第四单向导通器件串联在所述第一USB接口的电源管脚与第二USB接口的电源管脚之间，所述第四单向导通器件用于截止所述蓄电电路和/或所述电源接口灌向所述第一USB接口的电流。

18、一种供电方法，其特征在于，包括：

终端识别到OTG外设插入所述终端上的预设USB接口；所述OTG外设包括：延时导通电路，检测电路，第一USB接口，电源接口，第二USB接口，其中：所述第一USB接口与所述第二USB接口相连；所述第一USB接口的ID管脚接低电平；所述电源接口通过所述延时导通电路与所述第一USB接口的电源管脚相连，用于在所述电源接口上电后延迟向所述第一USB接口供电；所述检测电路分别与所述第一USB接口的ID管脚和所述电源接口相连，所述检测电路在检测到所述电源接口上电或断电时，向所述第一USB接口的ID管脚输出高电平脉冲

所述电源接口与所述第二USB接口的电源管脚相连,用于在所述电源接口上电后向所述第二USB接口供电;

当终端检测到所述预设USB接口的ID管脚处的高电平脉冲时,终端响应所述高电平脉冲,判断终端当前是否处于向所述第二USB接口供电的状态,若是,则停止向所述第二USB接口供电,并通过所述预设USB接口接收所述电源接口的供电,若否,则向所述第二USB接口供电。

19、如权利要求18所述的方法,其特征在于,在所述终端识别到OTG外设插入所述终端上的预设USB接口时,还包括:如果终端检测到所述预设USB接口的电源管脚上有电,则执行所述停止向所述第二USB接口供电,并通过所述预设USB接口接收所述电源接口的供电的步骤。

20、一种终端,其特征在于,包括:

识别模块,用于识别到OTG外设插入预设USB接口;所述OTG外设包括:延时导通电路,检测电路,第一USB接口,电源接口,第二USB接口,其中:所述第一USB接口与所述第二USB接口相连;所述第一USB接口的ID管脚接低电平;所述电源接口通过所述延时导通电路与所述第一USB接口的电源管脚相连,用于在所述电源接口上电后延迟向所述第一USB接口的供电;所述检测电路分别与所述第一USB接口的ID管脚和所述电源接口相连,所述检测电路用于在检测到所述电源接口上电或断电时,向所述第一USB接口的ID管脚输出高电平脉冲;所述电源接口与所述第二USB接口的电源管脚相连,用于在所述电源接口上电后向所述第二USB接口供电;

判断模块,用于当终端检测到所述预设USB接口的ID管脚处的高电平脉冲时,响应所述高电平脉冲,判断终端当前是否通过处于向所述第二USB接口供电的状态;

第一管理模块,用于当所述判断模块输出的判断结果为是时,停止向所述第二USB接口供电,并通过所述预设USB接口接收所述电源接口的供电;

第二管理模块,用于当所述判断模块输出的判断结果为否时,向所述第二USB接口供电。

21、如权利要求20所述的终端，其特征在于，还包括：第三管理模块，用于在所述识别模块识别到OTG外设插入所述终端上的预设USB接口时，如果终端检测到所述预设USB接口的电源管脚上有电，则执行所述停止向所述第二USB接口供电，并通过所述预设USB接口接收所述电源接口的供电的步骤。

22、一种终端，其特征在于，包括：输入装置、输出装置、存储器和与所述存储器耦合的处理器，其中：

所述处理器读取所述存储器中存储的指令，用于执行以下步骤：

识别到OTG外设插入预设USB接口；其中，所述OTG外设包括：延时导通电路，检测电路，第一USB接口，电源接口，第二USB接口，其中：所述第一USB接口与所述第二USB接口相连；所述第一USB接口的ID管脚接低电平；所述电源接口通过所述延时导通电路与所述第一USB接口的电源管脚相连，用于在所述电源接口上电后延迟向所述第一USB接口的供电；所述检测电路分别与所述第一USB接口的ID管脚和所述电源接口相连，所述检测电路用于在检测到所述电源接口上电或断电时，向所述第一USB接口的ID管脚输出高电平脉冲；所述电源接口与所述第二USB接口的电源管脚相连，用于在所述电源接口上电后向所述第二USB接口供电；

当检测到所述预设USB接口的ID管脚处的高电平脉冲时，响应所述高电平脉冲，判断终端当前是否处于向所述第二USB接口供电的状态，若是，则停止向所述第二USB接口供电，并通过所述预设USB接口接收所述电源接口的供电，若否，则向所述第二USB接口供电。

23、如权利要求22所述的终端，其特征在于，所述处理器还用于：

当识别到OTG外设插入预设USB接口时，如果终端检测到所述预设USB接口的电源管脚上有电，则执行所述停止向所述第二USB接口供电，并通过所述预设USB接口接收所述电源接口的供电的步骤。

24、一种供电系统，其特征在于，包括：OTG外设和终端，其中：

所述OTG外设包括: 延时导通电路, 检测电路, 第一USB接口, 电源接口, 第二USB接口, 其中: 所述第一USB接口与所述第二USB接口相连; 所述第一USB接口的ID管脚接低电平; 所述电源接口通过所述延时导通电路与所述第一USB接口的电源管脚相连, 用于在所述电源接口上电后延迟向所述第一USB接口的供电; 所述检测电路分别与所述第一USB接口的ID管脚和所述电源接口相连, 所述检测电路用于在检测到所述电源接口上电或断电时, 向所述第一USB接口的ID管脚输出高电平脉冲; 所述电源接口与所述第二USB接口的电源管脚相连, 用于在所述电源接口上电后向所述第二USB接口供电;

所述终端识别到所述OTG外设插入所述终端的预设USB接口, 所述预设USB接口与所述第一USB接口相连; 当所述终端检测到所述预设USB接口的ID管脚处的高电平脉冲时, 所述终端响应所述高电平脉冲, 判断所述终端当前是否处于向所述第二USB接口供电的状态, 若是, 则停止向所述第二USB接口供电, 并通过所述预设USB接口接收所述电源接口的供电, 若否, 则向所述第二USB接口供电。

25、如权利要求24所述的系统, 其特征在于, 所述OTG外设是权利要求2-17中任一项所述的OTG外设。

26、如权利要求24所述的系统, 其特征在于, 所述终端是权利要求20-21中任一项所述的终端。

27、如权利要求24所述的系统, 其特征在于, 还包括: USB从设备, 其中, 所述USB从设备通过所述OTG外设的第二USB接口与所述OTG外设相连。

28、如权利要求24所述的系统, 其特征在于, 还包括: 电源, 其中, 所述电源通过所述OTG外设的电源接口与所述OTG外设相连。

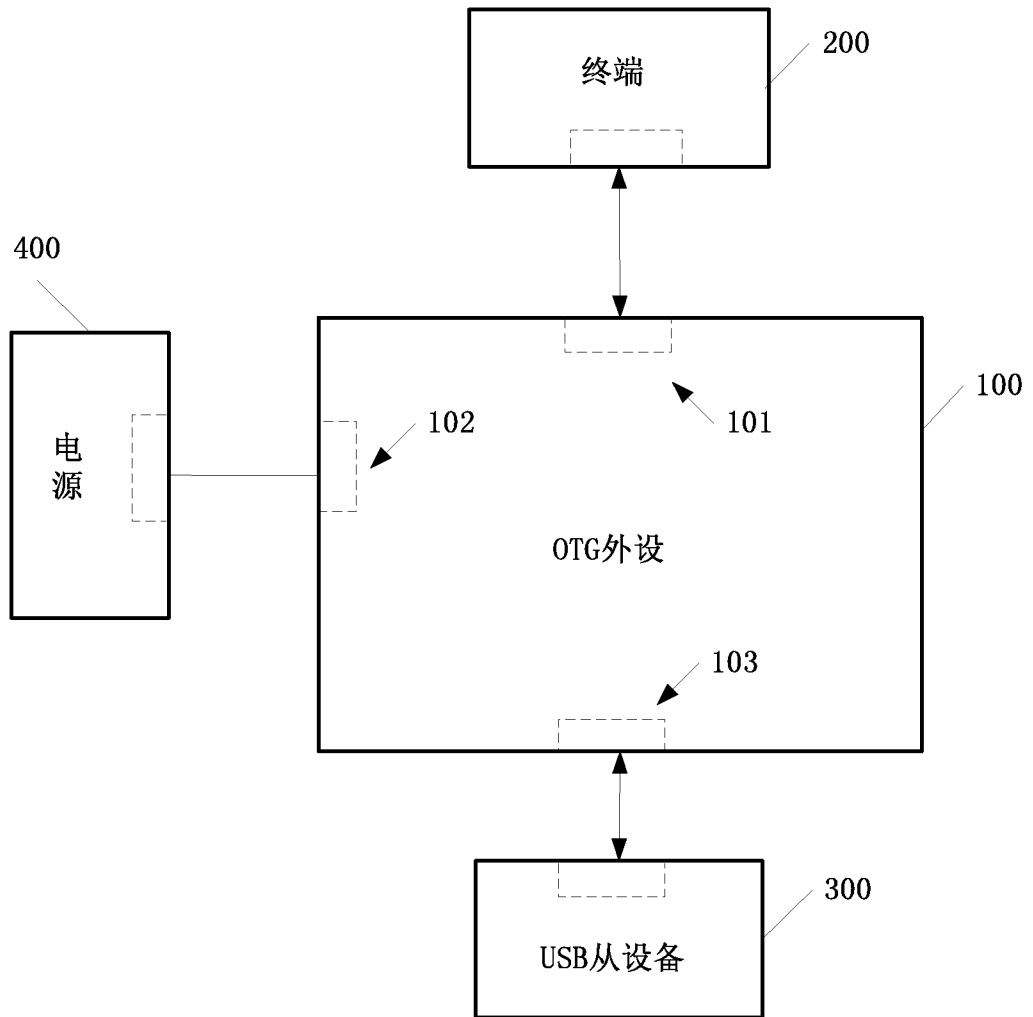


图 1

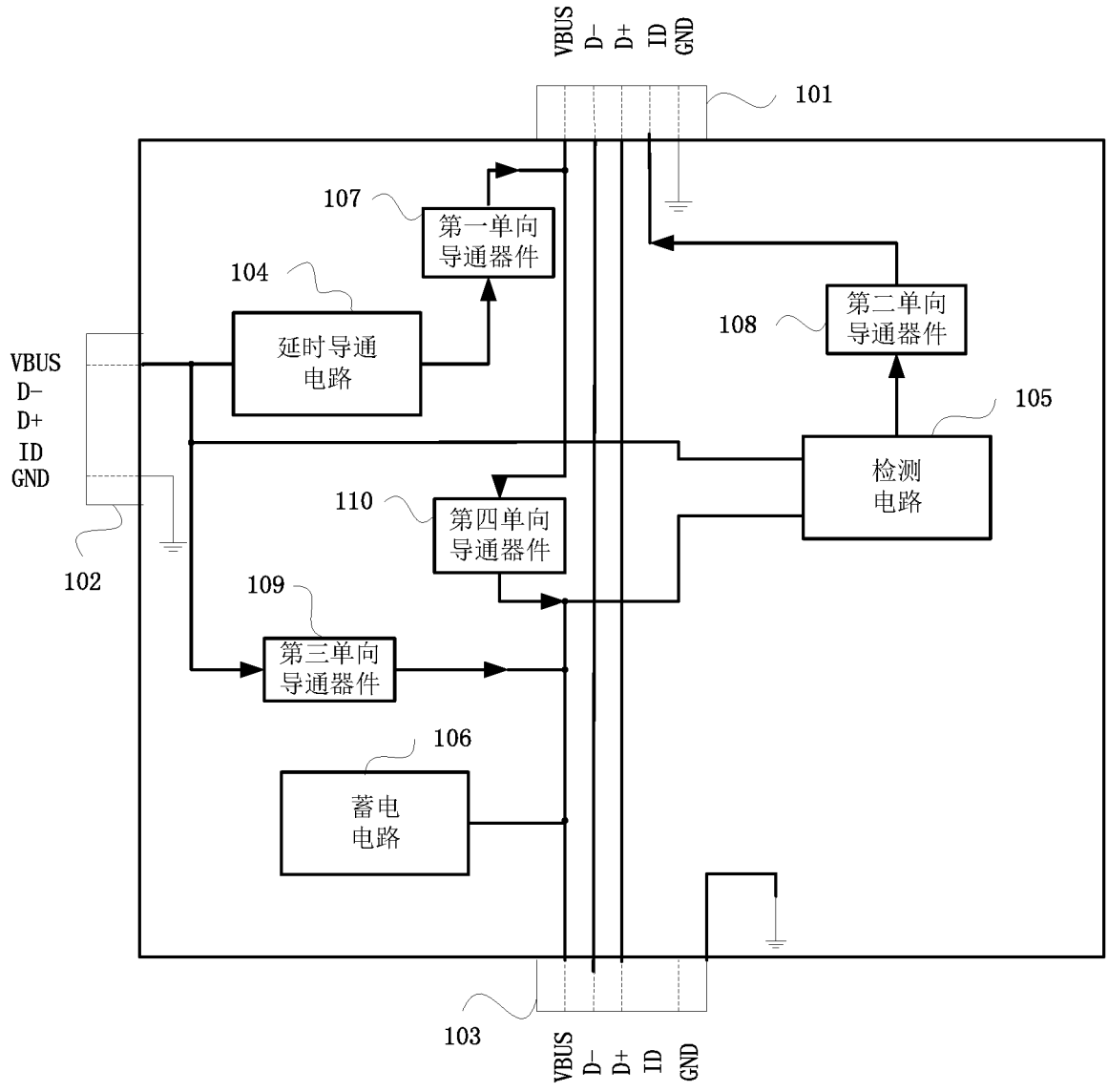


图 2

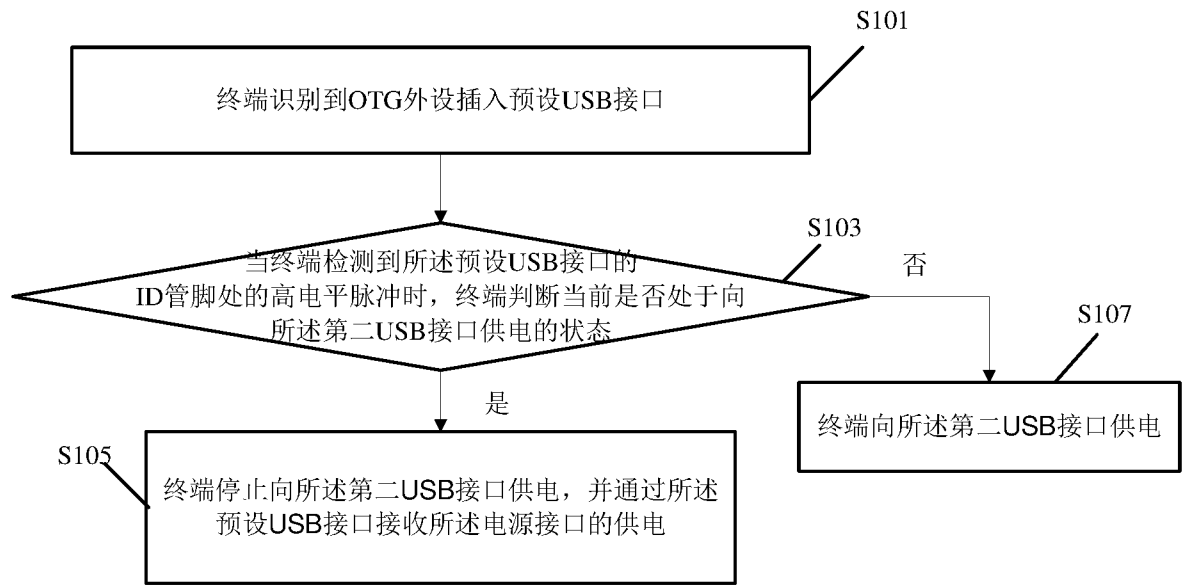


图 3

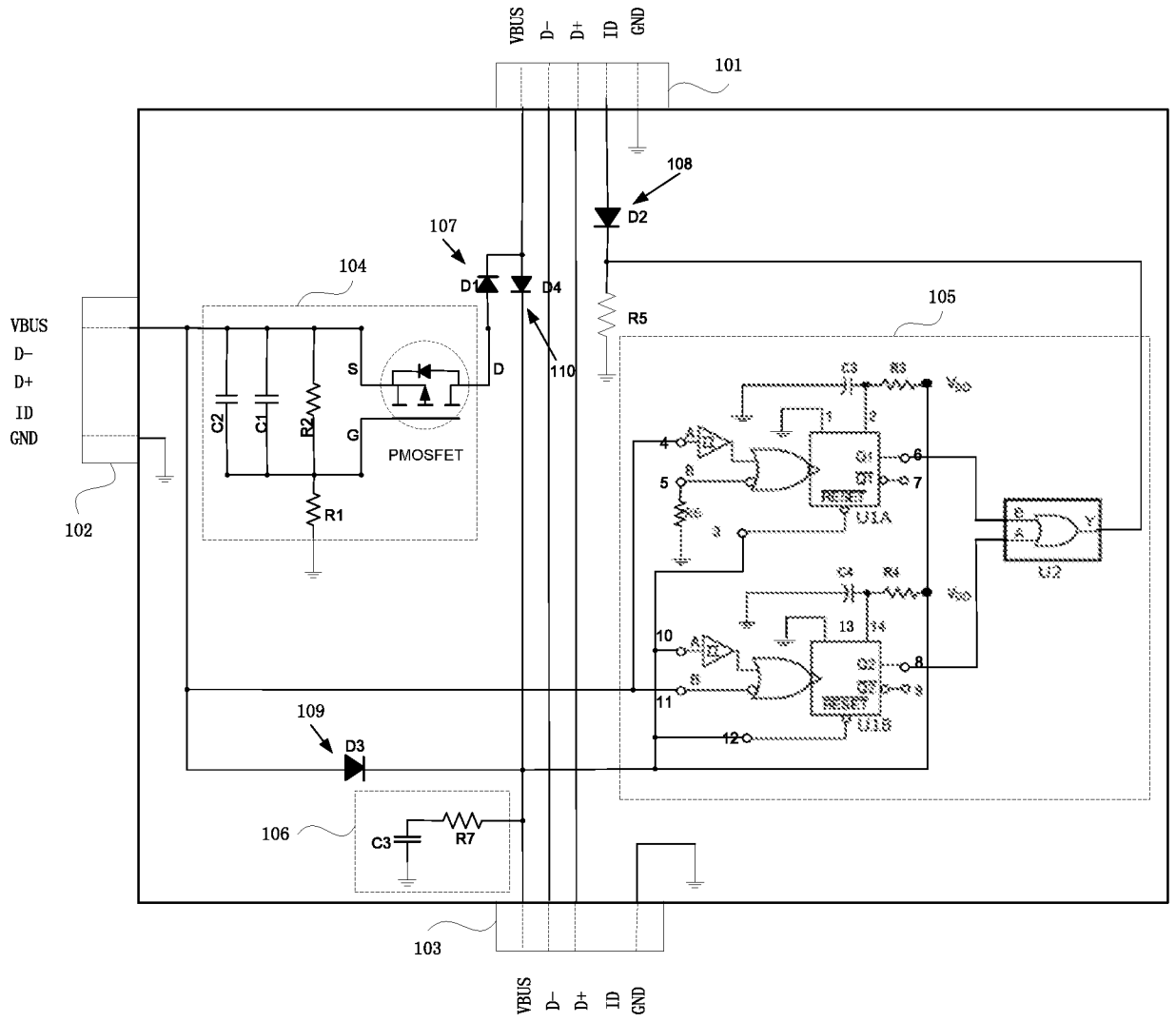


图 4

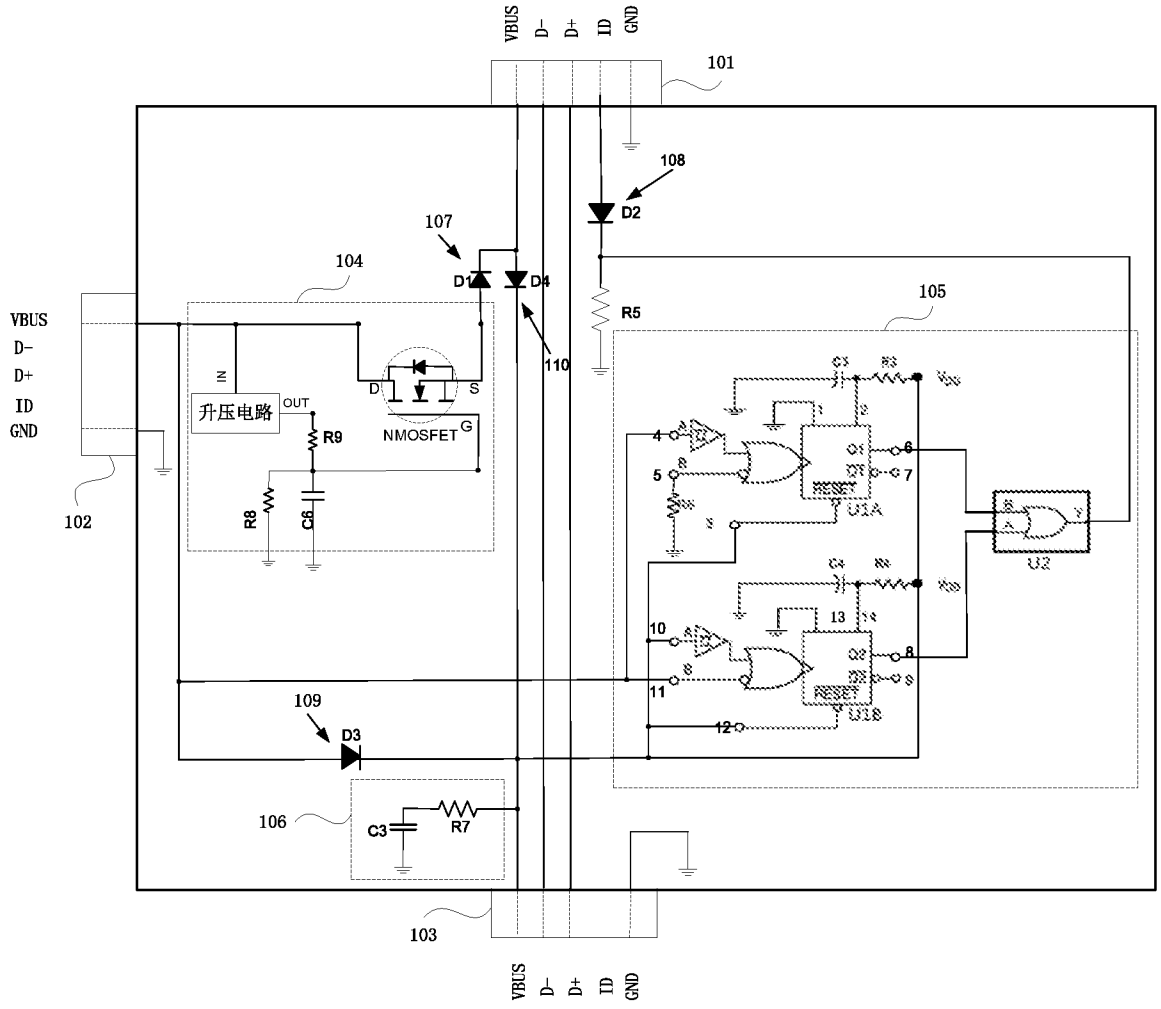


图 5

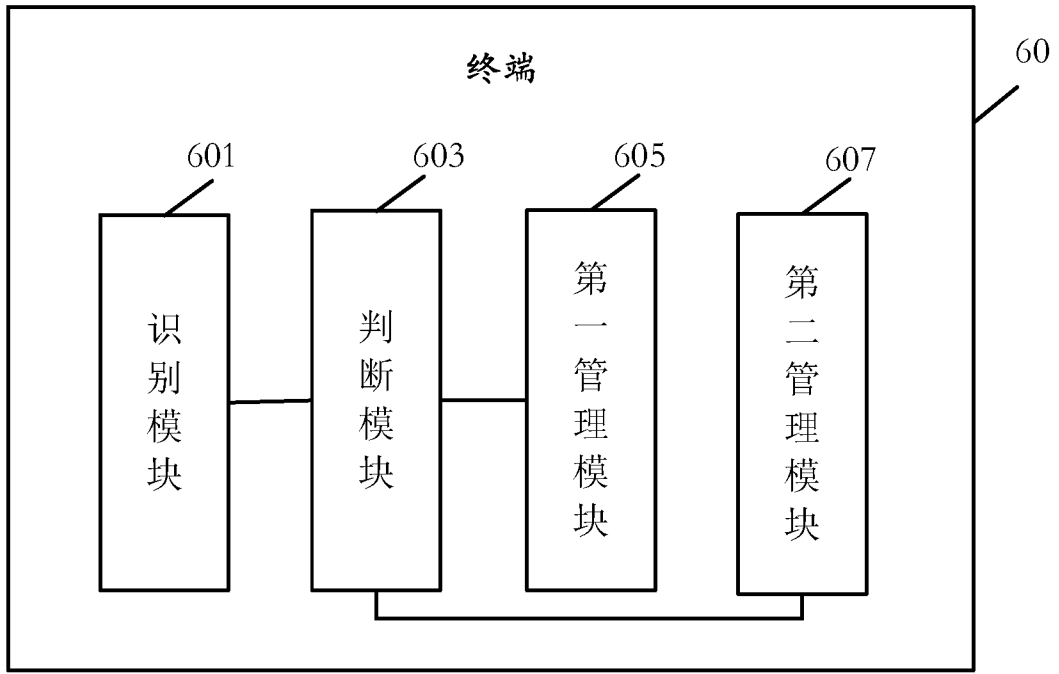


图 6

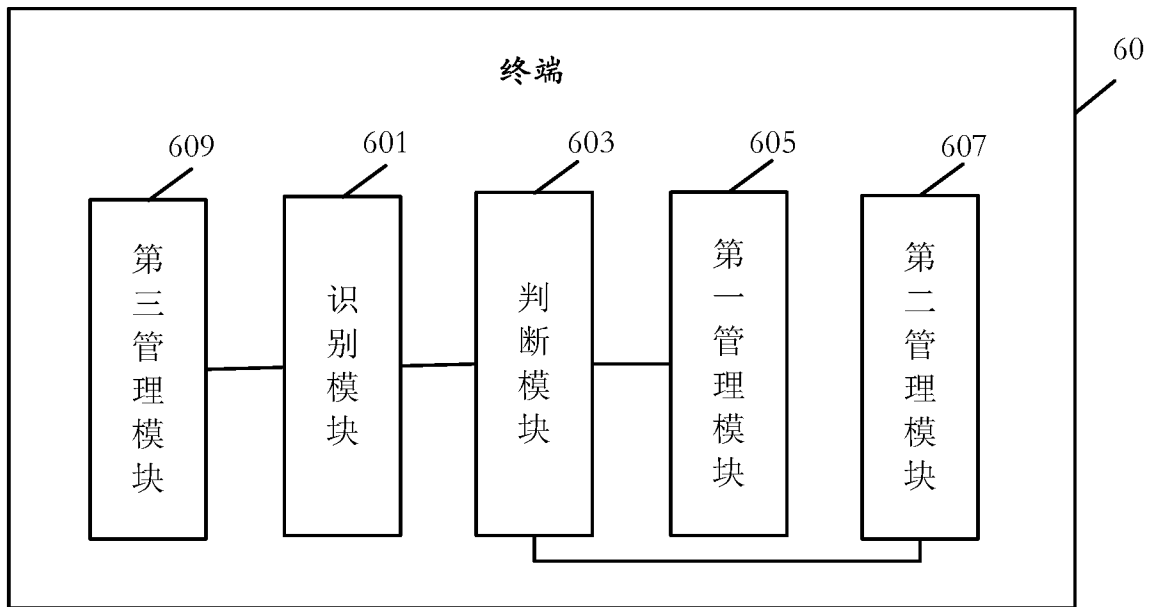


图 7

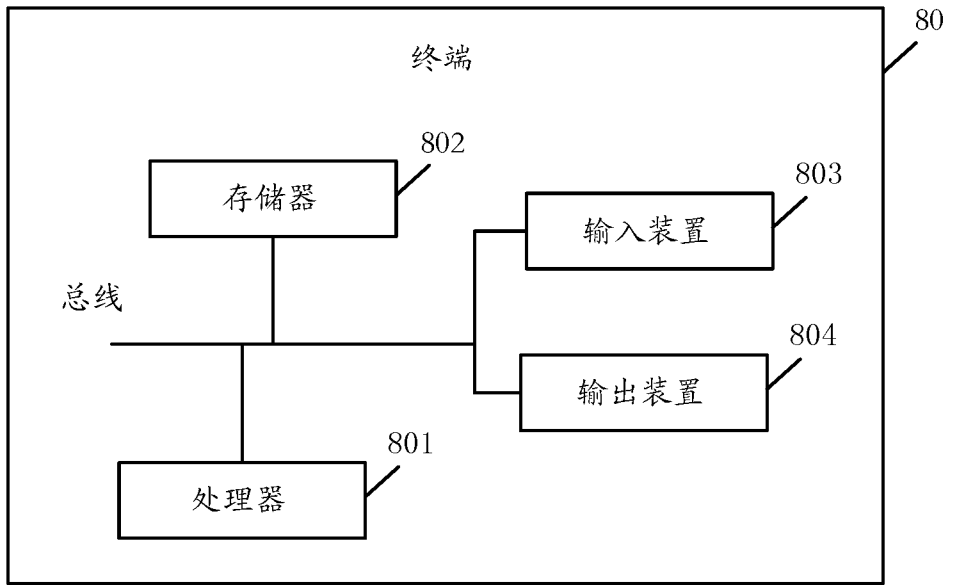


图 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/079735

A. CLASSIFICATION OF SUBJECT MATTER

G06F 1/32 (2006.01) i; H02J 7/00 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F, H02J

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNABS, DWPI, VEN, CNKI: time delay, OTG, power supply, power up, electrical level, detect, delay, pin, low level, high level, switch

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|-----------|--|-----------------------|
| A | CN 203387203 U (SHANGHAI FEIXUN COMMUNICATION CO., LTD.), 08 January 2014 (08.01.2014), the whole document | 1-28 |
| A | CN 103457458 A (HUAWEI DEVICE CO., LTD.), 18 December 2013 (18.12.2013), the whole document | 1-28 |
| A | JP 5483479 B2 (NEC CORPORATION), 07 May 2014 (07.05.2014), the whole document | 1-28 |

Further documents are listed in the continuation of Box C.

See patent family annex.

| | |
|---|---|
| <p>* Special categories of cited documents:</p> <p>“A” document defining the general state of the art which is not considered to be of particular relevance</p> <p>“E” earlier application or patent but published on or after the international filing date</p> <p>“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</p> <p>“O” document referring to an oral disclosure, use, exhibition or other means</p> <p>“P” document published prior to the international filing date but later than the priority date claimed</p> | <p>“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</p> <p>“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</p> <p>“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</p> <p>“&” document member of the same patent family</p> |
|---|---|

Date of the actual completion of the international search
06 February 2016 (06.02.2016)

Date of mailing of the international search report
29 February 2016 (29.02.2016)

Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer
GUO, Shumei
Telephone No.: (86-10) **62411657**

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/079735

| Patent Documents referred in the Report | Publication Date | Patent Family | Publication Date |
|---|------------------|------------------|-------------------|
| CN 203387203 U | 08 January 2014 | None | |
| CN 103457458 A | 18 December 2013 | EP 2781989 A4 | 11 March 2015 |
| | | JP 2015505401 A | 19 February 2015 |
| | | EP 2781989 A1 | 24 September 2014 |
| | | WO 2013178033 A1 | 05 December 2013 |
| | | US 2014310545 A1 | 16 October 2014 |
| JP 5483479 B2 | 07 May 2014 | JP 2013109518 A | 06 June 2013 |

| <p>A. 主题的分类</p> <p>G06F 1/32 (2006.01)i; H02J 7/00 (2006.01)i</p> <p>按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类</p> | | | | | | | | | | | | | | |
|--|--|--|-----|-------------------|---------|---|--|------|---|--|------|---|---|------|
| <p>B. 检索领域</p> <p>检索的最低限度文献(标明分类系统和分类号)</p> <p>G06F, H02J</p> <p>包含在检索领域中的除最低限度文献以外的检索文献</p> <p>在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))</p> <p>CNABS, DWPI, VEN, CNKI: 延时, OTG, 管脚, 延迟, 供电, 检测, 上电, 电源, 电平, 切换, detect, delay, pin, low level, high level, switch</p> | | | | | | | | | | | | | | |
| <p>C. 相关文件</p> <table border="1"> <thead> <tr> <th>类型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>A</td> <td>CN 203387203 U (上海斐讯数据通信技术有限公司) 2014年 1月 8日 (2014 - 01 - 08) 全文</td> <td>1-28</td> </tr> <tr> <td>A</td> <td>CN 103457458 A (华为终端有限公司) 2013年 12月 18日 (2013 - 12 - 18) 全文</td> <td>1-28</td> </tr> <tr> <td>A</td> <td>JP 5483479 B2 (日本电气株式会社) 2014年 5月 7日 (2014 - 05 - 07) 全文</td> <td>1-28</td> </tr> </tbody> </table> | | | 类型* | 引用文件, 必要时, 指明相关段落 | 相关的权利要求 | A | CN 203387203 U (上海斐讯数据通信技术有限公司) 2014年 1月 8日 (2014 - 01 - 08) 全文 | 1-28 | A | CN 103457458 A (华为终端有限公司) 2013年 12月 18日 (2013 - 12 - 18) 全文 | 1-28 | A | JP 5483479 B2 (日本电气株式会社) 2014年 5月 7日 (2014 - 05 - 07) 全文 | 1-28 |
| 类型* | 引用文件, 必要时, 指明相关段落 | 相关的权利要求 | | | | | | | | | | | | |
| A | CN 203387203 U (上海斐讯数据通信技术有限公司) 2014年 1月 8日 (2014 - 01 - 08) 全文 | 1-28 | | | | | | | | | | | | |
| A | CN 103457458 A (华为终端有限公司) 2013年 12月 18日 (2013 - 12 - 18) 全文 | 1-28 | | | | | | | | | | | | |
| A | JP 5483479 B2 (日本电气株式会社) 2014年 5月 7日 (2014 - 05 - 07) 全文 | 1-28 | | | | | | | | | | | | |
| <p><input type="checkbox"/> 其余文件在C栏的续页中列出。</p> <p><input checked="" type="checkbox"/> 见同族专利附件。</p> | | | | | | | | | | | | | | |
| <p>* 引用文件的具体类型:</p> <p>“A” 认为不特别相关的表示了现有技术一般状态的文件</p> <p>“E” 在国际申请日的当天或之后公布的在先申请或专利</p> <p>“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)</p> <p>“O” 涉及口头公开、使用、展览或其他方式公开的文件</p> <p>“P” 公布日先于国际申请日但迟于所要求的优先权日的文件</p> <p>“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件</p> <p>“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性</p> <p>“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性</p> <p>“&” 同族专利的文件</p> | | | | | | | | | | | | | | |
| <p>国际检索实际完成的日期</p> <p>2016年 2月 6日</p> | | <p>国际检索报告邮寄日期</p> <p>2016年 2月 29日</p> | | | | | | | | | | | | |
| <p>ISA/CN的名称和邮寄地址</p> <p>中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088</p> <p>传真号 (86-10)62019451</p> | | <p>授权官员</p> <p>郭姝梅</p> <p>电话号码 (86-10)62411657</p> | | | | | | | | | | | | |

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/079735

| 检索报告引用的专利文件 | | | 公布日 (年/月/日) | 同族专利 | | | 公布日 (年/月/日) |
|-------------|-----------|----|----------------|------|------------|----|----------------|
| CN | 203387203 | U | 2014年 1月 8日 | 无 | | | |
| CN | 103457458 | A | 2013年 12月 18日 | EP | 2781989 | A4 | 2015年 3月 11日 |
| | | | | JP | 2015505401 | A | 2015年 2月 19日 |
| | | | | EP | 2781989 | A1 | 2014年 9月 24日 |
| | | | | WO | 2013178033 | A1 | 2013年 12月 5日 |
| | | | | US | 2014310545 | A1 | 2014年 10月 16日 |
| JP | 5483479 | B2 | 2014年 5月 7日 | JP | 2013109518 | A | 2013年 6月 6日 |