



(12) 发明专利

(10) 授权公告号 CN 101859849 B

(45) 授权公告日 2012. 05. 30

(21) 申请号 200910166816. 0

(22) 申请日 2009. 08. 31

(30) 优先权数据

12/422, 027 2009. 04. 10 US

(73) 专利权人 亿光电子工业股份有限公司

地址 中国台湾

(72) 发明人 许晋源

(74) 专利代理机构 北京同立钧成知识产权代理有限公司 11205

代理人 刘芳

(51) Int. Cl.

H01L 33/00 (2006. 01)

H01L 27/15 (2006. 01)

H01L 21/77 (2006. 01)

H01L 21/50 (2006. 01)

(56) 对比文件

US 7217947 B2, 2007. 05. 15, 说明书第 3 栏

第 49 行至第 6 栏第 12 行、附图 3-12.

US 7217947 B2, 2007. 05. 15, 说明书第 3 栏第 49 行至第 6 栏第 12 行、附图 3-12.

WO 2007126094 A1, 2007. 11. 08, 说明书第 47 页 [0172] 段至第 56 页 [0210] 段、附图 1-1A 至 1-1D.

US 2008008964 A1, 2008. 01. 10, 全文.

US 2008135867 A1, 2008. 06. 12, 全文.

JP 3704774 B2, 2005. 10. 12, 全文.

审查员 刘乐

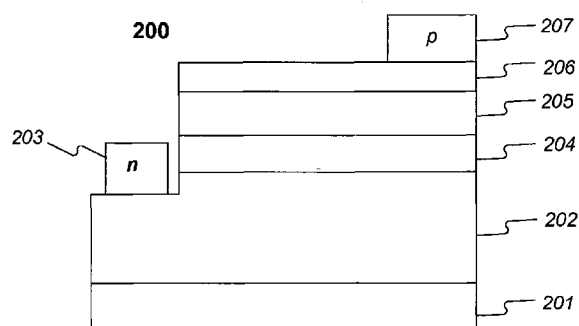
权利要求书 2 页 说明书 7 页 附图 3 页

(54) 发明名称

半导体及半导体的形成方法与覆晶式发光二极管封装结构

(57) 摘要

本发明提供一种半导体及半导体的形成方法与覆晶式发光二极管封装结构。其中半导体可包括一具有一第一表面的透光层；半导体可还包括一形成于透光层的第一表面上的第一掺杂层；第一掺杂层可具有多个形成于其上的第一型金属电极；半导体可还包括一形成于透光层的第一表面上的第二掺杂层；第二掺杂层可具有多个形成于其上的第二型金属电极；半导体还包括一形成于透光层的第一表面上且配置于第一掺杂层与第二掺杂层之间的主动层；第一型金属电极与第二型金属电极可以是交替排列，且每一第一型金属电极与其相邻的第二型金属电极之间的距离可实质上相等。



1. 一种半导体,包括:

一透光层,具有一第一表面;

一第一掺杂层,形成于该透光层的该第一表面上,其中该第一掺杂层具有多个形成于其上的第一型金属电极;

一第二掺杂层,形成于该透光层的该第一表面上,其中该第二掺杂层具有多个形成于其上的第二型金属电极;以及

一主动层,形成于该透光层的该第一表面上,且配置于该第一掺杂层与该第二掺杂层之间,

其中所述多个第一型金属电极与所述多个第二型金属电极交替排列,且每一该第一型金属电极与其相邻的所述多个第二型金属电极之间的距离相等,且任两相邻且不同极性的该第一型金属电极与该第二型金属电极构成一个电极对,且每一电极对的该第一型金属电极与该第二型金属电极之间的电位差相同。

2. 根据权利要求1所述的半导体,其中该第一掺杂层、该第二掺杂层以及该主动层皆是由一 III-V 族化合物半导体材料所构成。

3. 根据权利要求2所述的半导体,其中该第一掺杂层为一 n 型氮化镓层,该第二掺杂层为一 p 型氮化镓层。

4. 根据权利要求1所述的半导体,其中电流均匀分布于每一该第一型金属电极。

5. 根据权利要求1所述的半导体,其中电流均匀分布于每一该第二型金属电极。

6. 根据权利要求1所述的半导体,其中每一该第一型金属电极具有一第一相同电位,且每一该第二型金属电极具有一第二相同电位。

7. 根据权利要求1所述的半导体,还包括一形成于该第一掺杂层上的第一金属线路径,以连接至少二该第一型金属电极,以及一形成于该第二掺杂层上的第二金属线路径,以连接至少二该第二型金属电极。

8. 根据权利要求1所述的半导体,其中该每一该第一型金属电极的面积与每一该第二型金属电极的面积相同。

9. 根据权利要求1所述的半导体,其中该半导体为一发光二极管。

10. 根据权利要求1所述的半导体,其中该透光层包括一蓝宝石基板。

11. 根据权利要求1所述的半导体,其中该主动层包括至少一多重量子井。

12. 一种覆晶式发光二极管封装结构,包括:

一封装基板;以及

一发光二极管装置,包括:

一透光层,具有一第一表面与一相对于该第一表面的第二表面;

一第一掺杂层,形成于该透光层的该第一表面上,其中该第一掺杂层具有多个形成于其上的第一型金属电极;

一第二掺杂层,形成于该透光层的该第一表面上,其中该第二掺杂层具有多个形成于其上的第二型金属电极;以及

一主动层,形成于该透光层的该第一表面上,且配置于该第一掺杂层与该第二掺杂层之间,

其中所述多个第一型金属电极与这些第二型金属电极交替排列,且每一该第一型金属

电极与其相邻的所述多个第二型金属电极之间的距离相等,且任两相邻且不同极性的该第一型金属电极与该第二型金属电极构成一个电极对,且每一电极对的该第一型金属电极与该第二型金属电极之间的电位差相同,

其中该发光二极管装置的该透光层面向远离该封装基板的该第二表面倒覆于该封装基板上,且该发光二极管装置透过所述多个第一型金属电极与所述多个第二型金属电极电性连接至该封装基板。

13. 根据权利要求 12 所述的覆晶式发光二极管封装结构,还包括形成于该封装基板与该第二掺杂层之间的一金属凸块层与一焊垫层,以提供电流传导路径与散热路径于该封装基板与该第二掺杂层之间。

14. 一种半导体的形成方法,包括:

提供一具有一第一表面的透光层;

形成一第一掺杂层于该透光层的该第一表面上,其中该第一掺杂层具有多个形成于其上的第一型金属电极;

形成一主动层于该透光层的该第一表面上;以及

形成一第二掺杂层于该透光层的该第一表面上,其中该第二掺杂层具有多个形成于其上的第二型金属电极;

其中所述多个第一型金属电极与这些第二型金属电极交替排列,且每一该第一型金属电极与其相邻的所述多个第二型金属电极之间的距离相等,且任两相邻且不同极性的该第一型金属电极与该第二型金属电极构成一个电极对,且每一电极对的该第一型金属电极与该第二型金属电极之间的电位差相同。

15. 根据权利要求 14 所述的半导体的形成方法,其中该第一掺杂层、该第二掺杂层以及该主动层皆是由一 III-V 族化合物半导体材料所构成。

16. 根据权利要求 15 所述的半导体的形成方法,其中该第一掺杂层为一 n 型氮化镓层,该第二掺杂层为一 p 型氮化镓层。

17. 根据权利要求 14 所述的半导体的形成方法,还包括形成一第一金属线路径于该第一掺杂层上,以连接至少二该第一型金属电极,以及形成一第二金属线路径于该第二掺杂层上,以连接至少二该第二型金属电极。

18. 根据权利要求 14 所述的半导体的形成方法,还包括:

提供一封装基板;

倒覆该半导体的该透光层面向远离该封装基板的一第二表面于该封装基板上;以及

透过所述多个第一型金属电极与所述多个第二型金属电极电性连接该半导体至该封装基板。

19. 根据权利要求 18 所述的半导体的形成方法,还包括:

形成一金属凸块层与一焊垫层于该封装基板与该第二掺杂层之间,其中该金属凸块层与该焊垫层提供电流传导路径与散热路径于该封装基板与该第二掺杂层之间。

半导体及半导体的形成方法与覆晶式发光二极管封装结构

技术领域

[0001] 本发明涉及一种发光二极管装置,且特别涉及一种具有大致均匀电极分布的发光二极管装置及其形成方法。

背景技术

[0002] 发光二极管装置是以较低的耗电特性取代传统光源而被广泛的应用。特别是,随着氮化镓(GaN)发光二极管的发展,包括散发出高照度的蓝或绿光、完整色彩的发光二极管显示、白光发光二极管以及用于交通号志灯的发光二极管被引进于市场中。然而,相较于传统光源而言,发光二极管装置需要更精确的电流与热管理。举例而言,蓝宝石的低热传导性通常会产生高连续热电阻于发光二极管装置中。

[0003] 覆晶式发光二极管装置的发展是为了提高现有的发光二极管装置的散热与电流分布。举例而言,覆晶式发光二极管装置可包括一表面黏着型基板,其例如是一硅基板,以提升热传导性,特别是在高功率的应用中。此外,在覆晶式发光二极管中的发光二极管芯片的布局通常设计为提高热扩散与分布。举例而言,由于发光二极管芯片的布局设计,因此p电极的图案化金属线与n电极的图案化金属线被利用以作为传导电流。此外,p电极与n电极通常配置环绕发光二极管芯片的侧表面,或着,p电极与n电极配置于一共同区域(common area)。

[0004] 图1是现有设计的一种在现有发光二极管装置中的p电极与n电极布局的示意图。发光二极管装置100可包括多个排列成列的p电极与n电极。举例而言,请参考图1,发光二极管装置100可包括二列分别在左边缘与右边缘的n电极以及位于n电极的间的三列p电极。P电极与n电极交替排列,因此每一p电极(例如是p电极101)位于两相邻的n电极(例如是n电极107、108)的中心在线,且每一n电极(例如是n电极108)位于两相邻的p电极(例如是p电极101、104)的中心在线。此外,相邻的p电极与n电极之间的距离不固定。举例而言,p电极101与n电极107之间的距离不同于p电极101与n电极109或n电极110之间的距离。另外,n电极108与p电极104之间的距离不同于n电极108与p电极105或p电极106之间的距离。

[0005] 虽然图1所示的发光二极管装置100相较于现有的发光二极管装置可有效提升电流与热管理,但仍然不是最理想的。举例而言,由于不均匀的距离,在发光二极管装置100中应用的电流分布路径具有不同的长度,因而沿着电流路径的内部连续电阻也不同。因此,形成不同电位差于不同电极对,且不均匀分布的电流将会影响发光二极管装置100。举例而言,电极对101-104与电极对101-105具有一不同电位差。这样电流扩散困难且分布不均匀将会导致降低氮化镓(GaN)蓝或绿发光二极管的亮度(brightness)与出光效率。

[0006] 形成一透光电流扩散层于p型氮化镓层的上表面,于某些程度上可提高在发光二极管装置的电流分布。这样的结构下,电流可于穿过金属电极后进入电流扩散层。此外,在金属电极的一区域下的电流密度仍然高于电流扩散层下的电流密度,且大部分的电流流量挤进金属电极下的区域。因此,需要再提高电流扩散层与p型氮化镓层之间的接触电阻。

发明内容

[0007] 有鉴于此,在此技术领域,需要一种具有较佳发光二极管封装结构,以改善上述缺点。

[0008] 在一实施例中,本发明公开一种半导体;半导体可包括一具有一第一表面的透光层;半导体可还包括一形成于透光层的第一表面上的第一掺杂层;第一掺杂层可具有多个形成于其上的第一型金属电极;半导体可还包括一形成于透光层的第一表面上的第二掺杂层;第二掺杂层可具有多个形成于其上的第二型金属电极;半导体可还包括一形成于透光层的第一表面上且配置于第一掺杂层与第二掺杂层的间的主动层;这些第一型金属电极与这些第二型金属电极可以是交替排列,且每一第一型金属电极与其相邻的这些第二型金属电极的间的距离实质上相等。

[0009] 在另一实施例中,本发明公开一种覆晶式发光二极管封装结构;覆晶式发光二极管封装结构可包括一封装基板以及一发光二极管装置;发光二极管装置可包括一具有一第一表面与一相对于第一表面的第二表面的透光层;发光二极管装置可还包括一形成于透光层的第一表面上的第一掺杂层;第一掺杂层可具有多个形成于其上的第一型金属电极;发光二极管装置可还包括一形成于透光层的第一表面上的第二掺杂层;第二掺杂层可具有多个形成于其上的第二型金属电极;发光二极管装置也可包括一形成于透光层的第一表面上且配置于第一掺杂层与第二掺杂层的间的主动层;这些第一型金属电极与这些第二型金属电极可以是交替排列,且每一第一型金属电极与其相邻的这些第二型金属电极的间的距离实质上相等;发光二极管装置的透光层面向远离封装基板的第二表面倒覆于封装基板上;发光二极管装置透过这些第一型金属电极与这些第二型金属电极电性连接至封装基板。

[0010] 在又一实施例中,本发明公开一种半导体的形成方法。方法可包括提供一具有一第一表面的透光层;方法可还包括形成一第一掺杂层于透光层的第一表面上;第一掺杂层具有多个形成于其上的第一型金属电极;方法可还包括形成一主动层于透光层的第一表面上;方法也可包括形成一第二掺杂层于透光层的第一表面上;第二掺杂层具有多个形成于其上的第二型金属电极;这些第一型金属电极与这些第二型金属电极可以是交替排列,且每一第一型金属电极与其相邻的这些第二型金属电极的间的距离实质上相等。

[0011] 为了让本发明的上述特征和优点能还明显易懂,下面特举实施例,并配合所附图式作详细说明如下。

附图说明

[0012] 图 1 是现有设计的一种在现有发光二极管装置中的 p 电极与 n 电极布局的示意图。

[0013] 图 2 为本发明的一实施例的一发光二极管芯片的剖面示意图。

[0014] 图 3 为本发明的一实施例的一种在半导体中的发光二极管芯片布局的示意图。

[0015] 图 4 为本发明的一实施例的一种在打线接合式半导体中的发光二极管芯片布局的示意图。

[0016] 图 5 为符合图 3 与图 4 所揭示的实施例 p 电极与 n 电极分布在由多个发光二极管芯片所构成的半导体中的示意图。

- [0017] 图 6A 为现有设计的一种发光二极管结构的示意图。
- [0018] 图 6B 为本发明的一实施例的一种发光二极管结构的示意图。
- [0019] 图 7 为符合图 5 与图 6B 所揭示的实施例在一半导体中的电子流分布的示意图。
- [0020] 图 8 为本发明的一实施例的一种覆晶式发光二极管装置的剖面示意图。
- [0021] 图 9 为符合图 2 至图 4 所揭示的实施例的形成一半导体与一覆晶式发光二极管装置的操作步骤的流程图。
- [0022] 主要组件符号说明：
- [0023] 子过程 -91、92； 发光二极管装置 -100；
- [0024] 发光二极管芯片 -200； 透光层 -201、801；
- [0025] n 型掺杂层 -202、802； 主动层 -204；
- [0026] p 型掺杂层 -205、804； 光传递层 -206；
- [0027] 半导体 -300、700； 打线接合式半导体 -400；
- [0028] 第一图案化金属线 -410； 第二图案化金属线 -420；
- [0029] 发光二极管结构 -600、610； 覆晶式发光二极管封装结构 -800；
- [0030] 金属凸块层 -806； 焊垫层 -807；
- [0031] 保护层 -809； 封装基板 -810；
- [0032] 过程 -900； 步骤 -911 ~ 916、921 ~ 925；
- [0033] p 电极 -1、2、4 ~ 5、9 ~ 10、14、31、36 ~ 38、41、46 ~ 48、101 ~ 106、207、601、603、701 ~ 702、805；
- [0034] n 电极 -3、6 ~ 8、11 ~ 13、32 ~ 35、42 ~ 45、107 ~ 110、203、602、604、703、803；

具体实施方式

[0035] 参考附图来详细介绍本发明的多种实施例。在本申请中所有可能的情况下，在描述和附图中，使用相似的组件符号来代表相同或类似的组件。

[0036] 图 2 为本发明的一实施例的一发光二极管芯片的剖面示意图。发光二极管芯片 200 可包括一透光层 201、一 n 型掺杂层 202、一 n 型电极即 n 电极 203、一主动层 204、一 p 型掺杂层 205、一光传递层 (light-transmitting layer) 206 以及一 p 型电极即 p 电极 207。透光层 201 可以是一导电或不导电基板。透光层 201 的材料可包括高折射指数的材料，其例如是光可从材料 / 空气表面的接口反射回材料中。在其它实施例中，透光层 201 的材料可以选择自碳化硅 (silicon carbide)、蓝宝石 (sapphire)、砷化物 (arsenide)、磷化物 (phosphide)、氧化锌 (zinc oxide, ZnO) 以及氧化镁 (magnesium oxide) 所组成的材料群中的一种材料。举例而言，氮化镓 (GaN) / 氮化镓铟 (InGaN) 发光二极管可采用蓝宝石基板。

[0037] n 型掺杂层 202、主动层 204、p 型掺杂层 205 以及光传递层 206 的形成方法例如是于透光层 201 上进行一系列连续磊晶制程 (epitaxy process)。n 型掺杂层 202 与 p 型掺杂层 205 的材料可是由一 III-V 族化合物半导体材料所构成，例如是一氮化镓铟 (InGaN) 半导体、一氮化铝镓 (AlGaIn) 半导体或一氮化镓 (GaN) 半导体。举例而言，蓝色发光二极管通常是以宽带带能隙 (wideband gap) 的氮化镓 (GaN) 半导体与氮化镓铟 (InGaN) 半导体作为基底。n 电极 203 可以是 n 金属电性连接至 n 型掺杂层 202 的一部分。类似地，p 电极

207 可以是 p 金属电性连接至 p 型掺杂层 205 的一部分。

[0038] 主动层 204 例如是一单一或多重量子井 (multi-quantum well) 结构,用以提高出光效率。一或多氮化镓铟 (InGaN) 量子井可配置于 n 型掺杂层 202 与 p 型掺杂层 205 之间。在其它实施例中,出光可透过多种在氮化镓铟 (InGaN) 量子井中相关氮化铟 (InN)-氮化镓 (GaN) 的部分而产生多种形式,例如是,紫色 (violet) 变琥珀色 (amber)。举例而言,绿色发光二极管可以是氮化镓铟 (InGaN)-氮化镓 (GaN) 的系统中制造出来。

[0039] 光传递层 206 可形成于 p 型掺杂层 205 与 p 电极 207 之间。在其它实施例中,光传递层 206 的材质可包括氧化铟锡 (indium tin oxide, ITO),但也包括例如是氧化铟锡 (ITO)、氧化镉锡 (CTO)、氧化铟锌 (IZO)、掺铝氧化锌 (ZnO:Al)、氧化镓锌 (ZnGa_2O_4)、掺锑氧化锡 ($\text{SnO}_2\text{:Sb}$)、掺锡氧化镓 ($\text{Ga}_2\text{O}_3\text{:Sn}$)、掺锡氧化银铟 ($\text{AgInO}_2\text{:Sn}$)、掺锌氧化铟 ($\text{In}_2\text{O}_3\text{:Zn}$)、氧化铜铝 (CuAlO_2)、镧铜氧硫化化合物 (LaCuOS)、氧化镍 (NiO)、氧化铜镓 (CuGaO_2)、氧化锶铜 (SrCu_2O_2) 或其它具有类似性质的透明导电材。

[0040] 在其它实施例中,多个发光二极管芯片 200 可形成于一共享透光层 201 上,且排列形成一特定图案 (certain pattern)。图 3 为本发明的一实施例的一种在半导体中的发光二极管芯片布局的示意图。请参考图 3,发光二极管芯片的排列使得 p 电极与 n 电极交错排列配置于半导体 300 上。每一 p 电极 (例如是 p 电极 31) 位于四个相邻的 n 电极 (例如是 n 电极 32-35) 的中间,且每一 n 电极 (例如是 n 电极 35) 位于介于两相邻的 p 电极 (例如是 p 电极 31 与 36-38) 的中心在线。因此,每一 n 电极与其相邻的 p 电极之间的距离也大致相等。举例而言,p 电极 31 与每一 n 电极 32-35 之间的距离大致相等。

[0041] 此外,请再参考图 3,每二相邻的 p 电极之间的距离大致相等,而每二相邻的 n 电极之间的距离也大致相等。举例而言,p 电极 31、36 之间的距离与 p 电极 31、38 之间的距离相等。类似地,n 电极 32、33 之间的距离与 n 电极 32、34 之间的距离相等。于其它实施例中,只要 p 电极与 n 电极等距离,请参考图 3, p 电极的位置与 n 电极的位置可互换 (interchanged)。

[0042] 图 4 为本发明的一实施例的一种在打线接合式半导体中的发光二极管芯片布局的示意图。请参考图 4,打线接合式半导体 400 也可包括如同图 3 所示的多个交替排列的发光二极管芯片。此外,打线接合式半导体 400 可还包括一连接至 n 电极的第一图案化金属线 410 以及一连接至 p 电极的第二图案化金属线 420。在其它实施例中,第一图案化金属线 410 的材料可由如同于 n 电极中的金属材料,且第一图案化金属线 410 电性连接至二或多个 p 电极 (例如是 p 电极 41 与 46-48)。虽然于图 3 与图 4 中,介于 p 电极与 n 电极之间的距离相等,但于实做的过程中,p 电极与 n 电极之间的距离会因为微小变异性而可能是大致相同。

[0043] 图 5 为符合图 3 与图 4 所揭示的实施例 p 电极与 n 电极分布于由多个发光二极管芯片所构成的半导体中的示意图。请参考图 5, p 电极与 n 电极交替排列且于每一 p-n 电极对中具有大致相等的距离。因此,通过等电位 (equivalent potential),一相同电路 (equivalent circuit) 可根据形成 p-n 电极对的每一 p 电极与每一 n 电极之间固定电位差而形成。

[0044] 举例而言,请参考图 5, a 表示每二相邻的 p 电极之间的距离 (例如是 p 电极 1、2 之间与 p 电极 1、4 之间),而 b 表示每二相邻的 n 电极之间的距离 (例如是介于 n 电极 12、8

之间与 p 电极 12、13)。c 和 d 表示相邻的 p 电极与 n 电极之间的距离。举例而言, c 表示每一 p 电极 (例如 p 电极 5) 与环绕 p 电极的四个 n 电极 (例如是 n 电极 3 与 n 电极 6-8) 之间的距离。d 表示每一 n 电极 (例如 n 电极 3) 与环绕 n 电极的四个 p 电极 (例如是 p 电极 1、2、4、5) 之间的距离。在图 3 与图 4 的实施例中, a 设计大致相等等于 b, 且 c 设计大致相等等于 d。

[0045] 根据电极的排列, 半导体 300、打线接合式半导体 400 可当作多个平行子芯片的装配, 其中每一 p 电极具有大致相同等电位, 且每一 n 电极也具有大致相同的等电位。因此, $V_1 = V_2 = V_4 = V_5 = C_p$, 且 $V_3 = V_6 = V_7 = V_8 = C_n$, 其中 C_p 为一 p 电极的固定电压电位, 而 C_n 为一 n 电极的固定电压电位。因此, 介于每一 p-n 电极对之间的电位差为一固定值 $\Delta V = V_1 - V_3 = V_2 - V_3 = V_4 - V_3 = V_5 - V_3 = V_5 - V_6 = V_5 - V_7 = V_5 - V_8$ 。在本实施例中, 具有微小变异性的 p 电极与 n 电极之间的距离实质上相同, 具有微小变异性的 p 电极的电压电位、n 电极的电压电位以及介于每一 p-n 电极对之间的电位差实质上为固定的。

[0046] 图 6A 为现有设计的一种发光二极管结构的示意图, 相较于图 6B 为本发明的一实施例的一种发光二极管结构的示意图。请参考图 6A, 现有的发光二极管结构 600, p 电极 601 与 n 电极 602 具有不同厚度且占据不同区域。因此, 发光二极管结构 600 具有较高破裂可能性以及较高热应力。相较于图 6A 的现有技术, 本实施例的发光二极管结构 610 包括实质上具有相同厚度与占据实质上相同区域的 p 电极 603 与 n 电极 604。此外, 发光二极管结构 610 的每一电极体积小于现有的发光二极管结构 600 的每一电极体积。因此, 可降低热应力与破裂可能性, 且发光二极管结构 610 可具有较多弹性于不同设计应用中。

[0047] 图 7 为符合图 5 与图 6B 所揭示的实施例在一半导体 700 中的电子流分布的示意图。请参考图 7, 以图 5 的具有大致相同电位分布的 p 电极 701、702 与 n 电极 703 以及图 6B 的结构的设计, 电流可从一单一输入点至一单一输出点而通过发光二极管芯片。因此, p 电极与 n 电极之间的电位差可为固定的, 而电流可较为均匀分布且分散于形成每一 p-n 电极对的每一 p-n 接合处。举例而言, p 电极 701 与 n 电极 703 之间、p 电极 702 与 n 电极 703 之间的电流路径在每一电极 701-703 底下的分布较为均匀。因此, 可提升发光二极管芯片的出光效率。

[0048] 图 3 中的发光二极管芯片的布局可应用于形成一覆晶式发光二极管封装结构。图 8 为本发明的一实施例的一种覆晶式发光二极管装置的剖面示意图。覆晶式发光二极管封装结构 800 可包括一公开于图 3 中且由一透光层 801、一 n 型掺杂层 802、多个 n 电极 803、一 p 型掺杂层 804 以及多个 p 电极 805 所组成的半导体 300。在其它实施例中, 覆晶式发光二极管封装结构 800 可还包括一位于 n 型掺杂层 802 与 p 型掺杂层 804 之间的主动层 (未绘示)。覆晶式发光二极管封装结构 800 可还包括一封装基板 810、一包括多个金属凸块的金属凸块层 806、一焊垫层 807 以及一保护层 809。

[0049] 在其它实施例中, 图 2 所绘示的具有多个发光二极管芯片的半导体 300 可以倒覆于封装基板 810 上, 以使得多个 n 电极 803 与多个 p 电极 805 面向封装基板 810, 且透光层 801 面向远离封装基板 810。透光层 801 可例如包括一碳化硅 (silicon carbide)、一蓝宝石 (sapphire)、一氮化镓 (GaN) 与一氮化铝镓 (AlGaIn) 基板。封装基板 810 例如为一陶瓷 (ceramic) 基板、氧化铝 (Al_2O_3) 基板、氮化铝 (AlN) 基板或硅 (silicon) 基板, 但并不以此为限。

[0050] 半导体 300 与封装基板 810 透过金属凸块层 806 与焊垫层 807 电性连接。举例而言,请参考图 8,多个 n 电极 803 透过多个金属凸块电性连接至封装基板 810。多个 p 电极 805 透过多个金属凸块与金或其它形式的共晶钉状凸块 (eutectic stud bumps) 电性连接至封装基板 810。在本实施例中,金属凸块层 806 与焊垫层 807 也可应用于覆晶式发光二极管封装结构 800,用以作为电流传导路径与散热路径,可还提升发光二极管装置的可靠度。于其它实施例中,覆晶式发光二极管封装结构 800 也可包括一形成于 n 型掺杂层 802 上的保护层 809。

[0051] 图 9 为符合图 2 至图 4 所揭示的实施例的形成一半导体与一覆晶式发光二极管装置的操作步骤的流程图。在其它实施例中,过程 900 可包括一形成半导体 300 的子过程 91 以及一形成覆晶式发光二极管封装结构 800 的子过程 92。虽然子过程 91 与子过程 92 相连接且共同地描述于过程 900 中,但每一子过程可分别进行且彼此独立。

[0052] 过程 900 可开始于提供一透光层 201 (步骤 911)。步骤 912 是形成一第一掺杂层于透光层 201 上,其中第一掺杂层例如是一 n 型掺杂层 202。步骤 913 是形成一具有多重量子井的主动层 204 于第一掺杂层上。步骤 914 是形成一第二掺杂层于主动层 204 上,其中第二掺杂层例如是一 p 型掺杂层 205。在其它实施例中,步骤 911-914 可采用高折射指数的材料,其例如是光可从材料/空气表面的接口反射回材料中。在其它实施例中,步骤 911-914 可透过磊晶制程 (epitaxy process) 来进行。

[0053] 步骤 915 是形成金属电极于分别的掺杂层上。举例而言,形成 n 电极于 n 型掺杂层 202 上,且形成 p 电极于 p 型掺杂层 205 上。在其它实施例中,在步骤 911-915 之后,移除 n 型掺杂层 202 的一部分、主动层 204 的一部分以及 p 型掺杂层 205 的一部分,其中移除的方法例如是蚀刻制程或其它适当的方式,但并不以此为限。因此,图案化 n 型掺杂层 202、主动层 204 以及 p 型掺杂层 205 以形成多个绝缘岛状结构。在其它实施例中,在上述的绝缘岛状结构中,p 型掺杂层 205、主动层 204 以及 n 型掺杂层 202 的一部分被移除,因此 n 电极电性连接至 n 型掺杂层 202,而 p 电极电性连接至 p 电极 205。

[0054] 在本实施例中,p 电极与 n 电极形成交替排列,因此每一 p 电极与其相邻的 n 电极之间的距离实质上相等。每二相邻的 p 电极之间的距离与每二相邻的 n 电极之间的距离实质上相等。在其它实施例中,先形成 p 电极的线,之后在形成 n 电极的线于 p 电极的旁边。每一 n 电极可形成于两相邻的 p 电极的中心在线,且 n 电极之间跨过 p 电极的中心线的垂直距离可设定为每两相邻的 p 电极之间距离的一半。此外,形成 p 电极其它的线紧连于 n 电极的线,其中介于 p 电极的新线与 p 电极的第一线之间的距离可实质上相等于每两相邻的 p 电极之间的距离。

[0055] 在其它实例中,如同图 4 的实施例,形成一或多金属路径以电性连接 p 电极或 n 电极 (步骤 916)。步骤 916 是可选择性的于过程 900 中进行。举例而言,半导体 300 的形成可无步骤 916,而打线接合式半导体 400 的形成可包括步骤 916。于步骤 916 之后,已完成子过程 91。

[0056] 子过程 92 可从提供一封装基板 810 开始 (步骤 921)。步骤 922 是形成一具有多个金属凸块的金属凸块层 806 于封装基板 810 上。步骤 923 是有选择性的形成一具有多个金芽凸块 (gold bud bumps) 的焊垫层 807 于金属凸块层 806 上。因此,填充一绝缘材料于 n 型掺杂层 802、n 电极 803、p 型掺杂层 804、p 电极 805 与金属凸块层 806 之间,以形成一

保护层 809。

[0057] 步骤 924 是通过步骤 911-915 形成一半导体倒覆于金属凸块层 806 与焊垫层 807 上,此时电极面向封装基板 810 而透光层 201 面向远离封装基板 810。步骤 925 是半导体电性连接至封装基板 810。在其它实施例中,p 电极与 n 电极透过金属凸块层 806 与焊垫层 807 电性连接至封装基板 810。于步骤 925 之后,已完成子过程 92 与过程 900。

[0058] 本发明可以有多种实施方式,并不限于上述所提及的实施例。举例而言,虽然于上述实施例中是揭露氮化镓 (GaN) 蓝或绿光发光二极管 (或紫外光-发光二极管) 与氮化镓 (GaN) 覆晶式发光二极管封装结构,但半导体以及半导体的形成方法可应用于现有的其它包括多个发光二极管芯片的任合形式的发光二极管装置中。此外,所公开的半导体除了应用于覆晶式发光二极管封装结构外,也可应用于形成发光二极管封装结构,以提升电流分布与出光效率。另外,虽然在本实施例中,n 型掺杂层形成于透光层上,而 p 型掺杂层形成于主动层上,但本发明也可适当的将导电型掺杂层交换。因此,一 p 型掺杂层可形成于透光层上,而一 n 型掺杂层可形成于主动层上。

[0059] 上述所公开的半导体具有 p 电极与 n 电极交替排列于其上,且每一 p 电极与其相邻的 n 电极之间的距离实质上为固定的,而每二 p 电极 (或 n 电极) 之间的距离实质上为固定的。所公开的半导体用以当作一多个平行子芯片的装配,当每一子芯片具有相同内电阻与相同电位差时,每一子芯片具有相同的电流。因此,所公开的半导体以及半导体的形成方法可有效提升电流扩散 (current diffusion) 与电流分布 (current distribution)。故,所揭露的系统可提升发光二极管装置的亮度 (brightness) 与出光效率。

[0060] 最后应说明的是:以上实施例仅用以说明本发明的技术方案,而非对其限制;尽管参照前述实施例对本发明进行了详细的说明,本领域的普通技术人员应当理解:其依然可以对前述各实施例所记载的技术方案进行修改,或者对其中部分技术特征进行等同替换;而这些修改或者替换,并不使相应技术方案的本质脱离本发明各实施例技术方案的精神和范围。

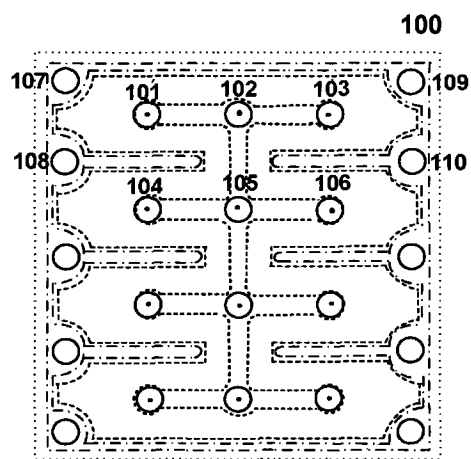


图 1

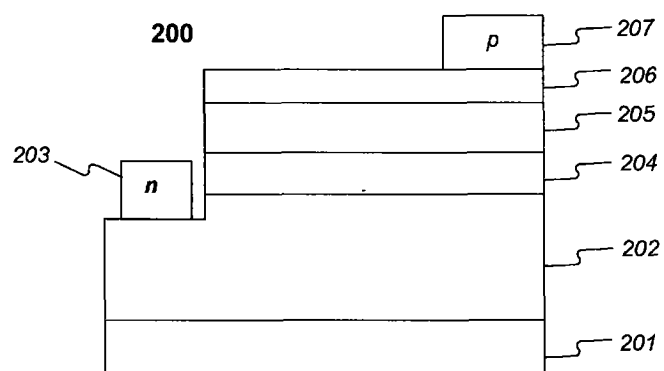


图 2

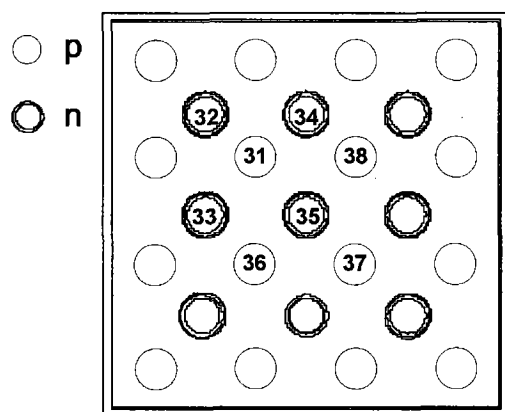


图 3

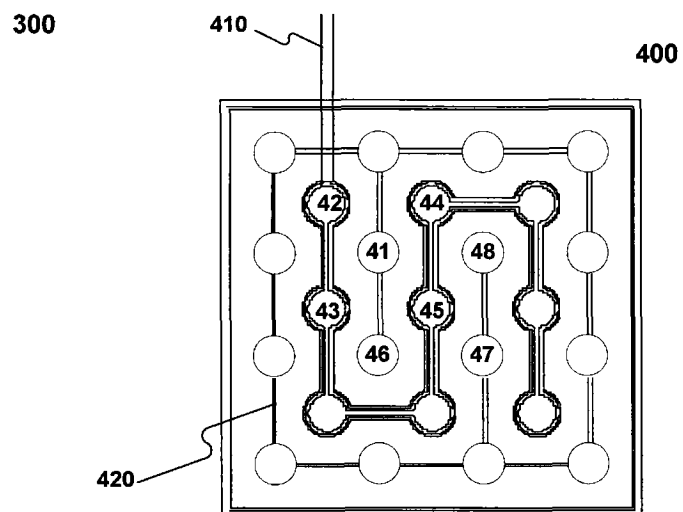


图 4

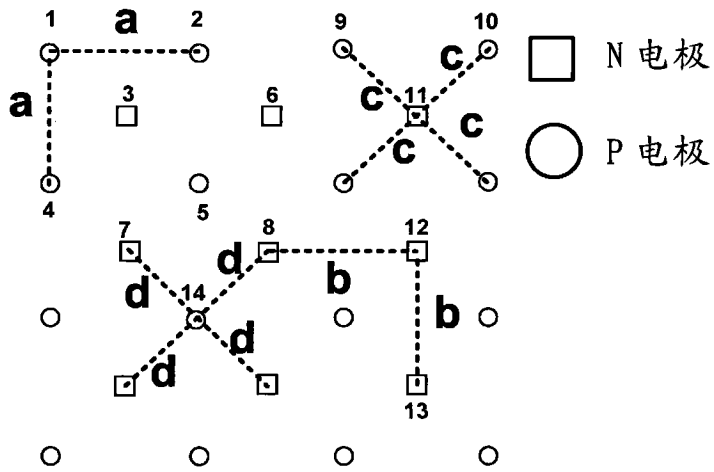


图 5

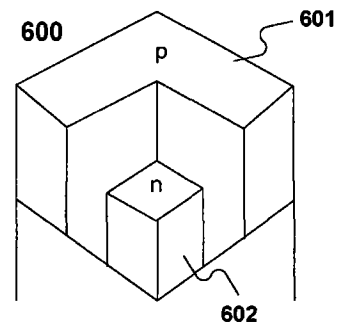


图 6A

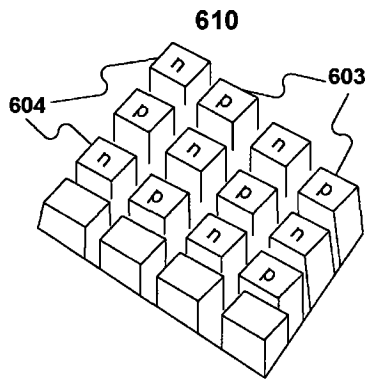


图 6B

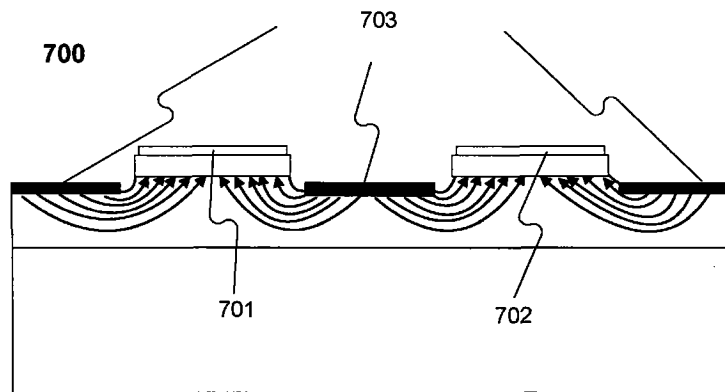


图 7

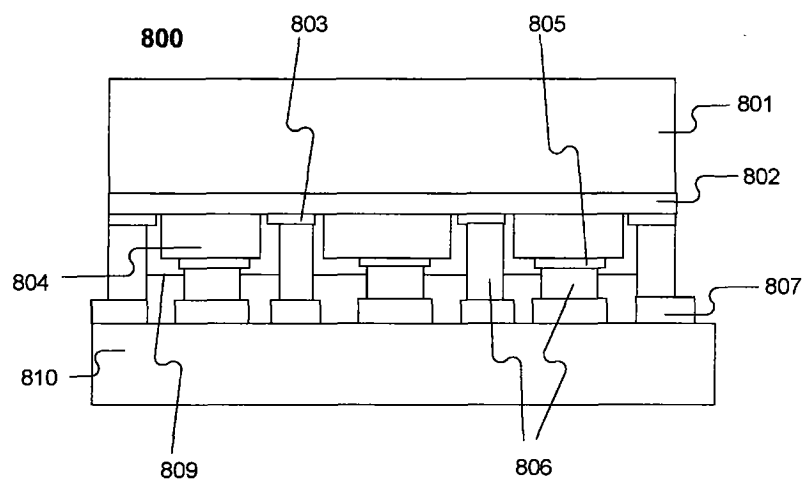


图 8

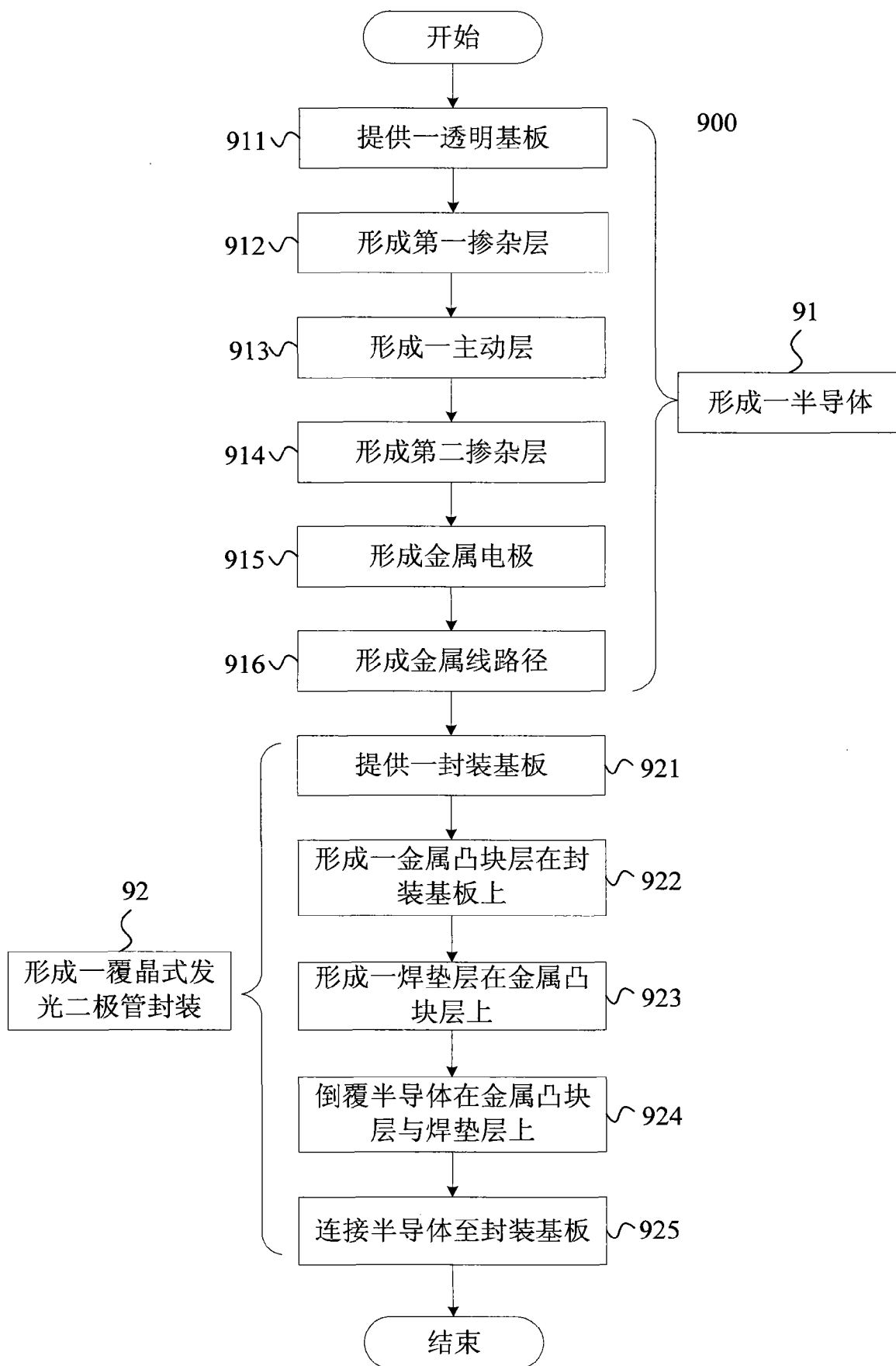


图 9