

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3669291号
(P3669291)

(45) 発行日 平成17年7月6日(2005.7.6)

(24) 登録日 平成17年4月22日(2005.4.22)

(51) Int.Cl.⁷

H 0 1 J 9/02

F I

H 0 1 J 9/02

M

請求項の数 2 (全 11 頁)

(21) 出願番号	特願2001-158006 (P2001-158006)	(73) 特許権者	000005832
(22) 出願日	平成13年5月28日(2001.5.28)		松下電工株式会社
(65) 公開番号	特開2002-352705 (P2002-352705A)		大阪府門真市大字門真1048番地
(43) 公開日	平成14年12月6日(2002.12.6)	(74) 代理人	100087767
審査請求日	平成16年4月23日(2004.4.23)		弁理士 西川 恵清
		(74) 代理人	100085604
			弁理士 森 厚夫
		(72) 発明者	本多 由明
			大阪府門真市大字門真1048番地松下電
			工株式会社内
		(72) 発明者	相澤 浩一
			大阪府門真市大字門真1048番地松下電
			工株式会社内

最終頁に続く

(54) 【発明の名称】 電界放射型電子源の製造方法

(57) 【特許請求の範囲】

【請求項1】

導電性基板と、導電性基板の一表面側に形成された酸化若しくは窒化した多孔質半導体層よりなる強電界ドリフト層と、該強電界ドリフト層上に形成された表面電極とを備え、表面電極を導電性基板に対して正極として電圧を印加することにより導電性基板から注入された電子が強電界ドリフト層をドリフトし表面電極を通して放出される電界放射型電子源の製造方法であって、導電性基板の一表面側に半導体層を形成する第1の工程と、陽極酸化処理にて前記半導体層の少なくとも一部を多孔質化することにより多孔質半導体層を形成する第2の工程と、ウェット処理により多孔質半導体層を酸化若しくは窒化することにより強電界ドリフト層を形成する第3の工程とを有し、さらに、第2の工程と第3の工程との間、第3の工程の後それぞれに、導電性基板の一表面側に残留している水分を超臨界流体を利用して除去する超臨界乾燥工程を有し、第2の工程と超臨界乾燥工程とに1つの処理槽を共用することを特徴とする電界放射型電子源の製造方法。

10

【請求項2】

前記第3の工程と前記超臨界乾燥工程とに1つの処理槽を共用することを特徴とする請求項1記載の電界放射型電子源の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体材料を用いて電界放射により電子線を放射するようにした電界放射型電

20

子源の製造方法に関するものである。

【0002】

【従来の技術】

従来より、電界放射型電子源として、例えば米国特許3665241号などに開示されているいわゆるスピント（Spindt）型電極と呼ばれるものがある。このスピント型電極は、微小な三角錐状のエミッタチップを多数配置した基板と、エミッタチップの先端部を露出させる放射孔を有するとともにエミッタチップに対して絶縁された形で配置されたゲート層とを備え、真空中にてエミッタチップをゲート層に対して負極として高電圧を印加することにより、エミッタチップの先端から放射孔を通して電子線を放射するものである。

【0003】

しかしながら、スピント型電極は、製造プロセスが複雑であるとともに、多数の三角錐状のエミッタチップを精度良く構成することが難しく、例えば平面発光装置やディスプレイなどへ応用する場合に大面積化が難しいという問題があった。また、スピント型電極は、電界がエミッタチップの先端に集中するので、エミッタチップの先端の周りの真空度が低くて残留ガスが存在するような場合、放射された電子によって残留ガスがプラスイオンにイオン化され、プラスイオンがエミッタチップの先端に衝突するから、エミッタチップの先端がダメージ（例えば、イオン衝撃による損傷）を受け、放射される電子の電流密度や効率などが不安定になったり、エミッタチップの寿命が短くなってしまいうという問題が生じる。したがって、スピント型電極では、この種の問題の発生を防ぐために、高真空（約 10^{-5} Pa ~ 約 10^{-6} Pa）で使用する必要があり、コストが高くなるとともに、取扱いが面倒になるという不具合があった。

【0004】

この種の不具合を改善するために、MIM（Metal Insulator Metal）方式やMOS（Metal Oxide Semiconductor）型の電界放射型電子源が提案されている。前者は金属 - 絶縁膜 - 金属、後者は金属 - 酸化膜 - 半導体の積層構造を有する平面型の電界放射型電子源である。しかしながら、このタイプの電界放射型電子源において電子の放出効率を高めるためには（多くの電子を放射させるためには）、上記絶縁膜や上記酸化膜の膜厚を薄くする必要があるが、上記絶縁膜や上記酸化膜の膜厚を薄くしすぎると、上記積層構造の上下の電極間に電圧を印加した時に絶縁破壊を起こす恐れがあり、このような絶縁破壊を防止するためには上記絶縁膜や上記酸化膜の膜厚の薄膜化に制約があるので、電子の放出効率（引き出し効率）をあまり高くできないという不具合があった。

【0005】

これらに対し、電子の放出効率を高めることができる電界放射型電子源として、近年では、例えば特開平8-250766号公報に開示されているように、シリコン基板などの単結晶の半導体基板を用い、その半導体基板の一表面を陽極酸化することにより多孔質半導体層（ポーラスシリコン層）を形成して、その多孔質半導体層上に金属薄膜（導電性薄膜）よりなる表面電極を形成し、半導体基板と表面電極との間に電圧を印加して電子を放射させるように構成した電界放射型電子源（半導体冷電子放出素子）が提案されている。

【0006】

しかしながら、上述の特開平8-250766号公報に記載の電界放射型電子源では、電子放出時にいわゆるポッピング現象が生じやすく、放出電子量にむらが起こりやすいので、平面発光装置やディスプレイ装置などに応用すると、発光むらができてしまうという不具合がある。

【0007】

そこで、本願発明者らは、特願平10-272340号、特願平10-272342号において、導電性基板と金属薄膜（表面電極）との間に介在し導電性基板から注入された電子がドリフトする強電界ドリフト層を酸化した多孔質多結晶シリコン層により構成した電界放射型電子源を提案した。この電界放射型電子源10'は、例えば、図3に示すように、導電性基板たるn形シリコン基板1の主表面側に酸化した多孔質多結晶シリコン層よりなる強電界ドリフト層6"が形成され、強電界ドリフト層6"上に金属薄膜よりなる表面

10

20

30

40

50

電極 7 が形成され、n 形シリコン基板 1 の裏面にオーミック電極 2 が形成されている。なお、図 3 に示す例では、n 形シリコン基板 1 と強電界ドリフト層 6' との間にノンドープの多結晶シリコン層 3 を介在させてあるが、多結晶シリコン層 3 を介在させずに n 形シリコン基板上に強電界ドリフト層 6' を形成した構成も提案されている。

【0008】

図 3 に示す構成の電界放射型電子源 10' から電子を放出させるには、表面電極 7 に対向配置されたコレクタ電極 21 を設け、表面電極 7 とコレクタ電極 21 との間を真空とした状態で、表面電極 7 を n 形シリコン基板 1 (オーミック電極 2) に対して高電位側 (正極) となるように表面電極 7 と n 形シリコン基板 1 との間に直流電圧 V_{ps} を印加するとともに、コレクタ電極 21 が表面電極 7 に対して高電位側となるようにコレクタ電極 21 と表面電極 7 との間に直流電圧 V_c を印加する。各直流電圧 V_{ps} , V_c を適宜に設定すれば、n 形シリコン基板 1 から注入された電子が強電界ドリフト層 6' をドリフトし表面電極 7 を通して放出される (なお、図 3 中の一点鎖線は表面電極 7 を通して放出された電子 e^- の流れを示す)。表面電極 7 には仕事関数の小さな材料 (例えば、金) が採用され、表面電極 7 の膜厚は 10 nm ~ 15 nm 程度に設定されている。

10

【0009】

上述の構成を有する電界放射型電子源 10' では、表面電極 7 とオーミック電極 2 との間に流れる電流をダイオード電流 I_{ps} と呼び、コレクタ電極 21 と表面電極 7 との間に流れる電流をエミッション電流 (放出電子電流) I_e と呼ぶことにすれば (図 3 参照)、ダイオード電流 I_{ps} に対するエミッション電流 I_e の比率 ($= I_e / I_{ps}$) が大きいほど電子放出効率が上がる。なお、この電界放射型電子源 10' では、表面電極 7 とオーミック電極 2 との間に印加する直流電圧 V_{ps} を 10 ~ 20 V 程度の低電圧としても電子を放出させることができる。

20

【0010】

この電界放射型電子源 10' では、電子放出特性の真空度依存性が小さく且つ電子放出時にポッピング現象が発生せず安定して電子を高い電子放出効率で放出することができる。

【0011】

上述の電界放射型電子源 10' では、強電界ドリフト層 6' が、導電性基板たる n 形シリコン基板 1 上にノンドープの多結晶シリコン層を堆積させた後に、該多結晶シリコン層を陽極酸化処理にて多孔質化し、多孔質化された多結晶シリコン層 (多孔質多結晶シリコン層) を急速加熱法によって例えば 900 °C の温度で酸化することにより形成されている。ここにおいて、陽極酸化処理に用いる電解液としては、フッ化水素水溶液とエタノールとを略 1 : 1 で混合した液を用いている。また、急速加熱法によって酸化する工程では、ランプアニール装置を用い、基板温度を乾燥酸素中で室温から 900 °C まで上昇させた後、基板温度を 900 °C で 1 時間維持することで酸化し、その後、基板温度を室温まで下降させている。

30

【0012】

上述のようにして形成された強電界ドリフト層 6' は、図 4 に示すように、少なくとも、柱状の多結晶シリコンのグレイン 51 と、グレイン 51 の表面に形成された薄いシリコン酸化膜 52 と、グレイン 51 間に介在するナノメータオーダのシリコン微結晶 63 と、シリコン微結晶 63 の表面に形成され当該シリコン微結晶 63 の結晶粒径よりも小さな膜厚の酸化膜であるシリコン酸化膜 64 とから構成されと考えられる。すなわち、強電界ドリフト層 6' は、陽極酸化処理を行う前の多結晶シリコン層に含まれていた各グレインの表面が多孔質化し各グレインの中心部分では結晶状態が維持されているものと考えられる。したがって、強電界ドリフト層 6' に印加された電界の大部分はシリコン酸化膜 64 を集中的に通じ、注入された電子はシリコン酸化膜 64 を通る強電界により加速されグレイン 51 間を表面に向かって図 4 中の矢印 A の向きへ (図 4 中の上方向へ向かって) ドリフトするので、電子放出効率を向上させることができる。なお、強電界ドリフト層 6' の表面に到達した電子はホットエレクトロンであると考えられ、表面電極 7 を容易にトンネルし真空中に放出される。

40

50

【0013】

上述の電界放射型電子源10'では、導電性基板としてn形シリコン基板を用いているが、図5に示すように、ガラス基板からなる絶縁性基板11の一表面に導電性層12を形成したものをを用いた電界放射型電子源10"も提案されている。ここに、上述の電界放射型電子源10'と同様の構成要素には同一の符号を付して説明を省略する。また、ガラス基板からなる絶縁性基板11の一表面に導電性層12を形成したものを導電性基板として用いる場合には、多孔質多結晶シリコン層を酸化する方法として、例えば電解質溶液を利用した電気化学的な酸化方法を採用すればプロセス温度を低温化でき、導電性基板の材料の制約が少なくなつて比較的安価なガラス基板を利用することが可能になる。

【0014】

図5に示す構成の電界放射型電子源10"から電子を放出させるには、表面電極7に対向配置されたコレクタ電極21を設け、表面電極7とコレクタ電極21との間を真空とした状態で、表面電極7が導電性層12に対して高電位側（正極）となるように表面電極7と導電性層12との間に直流電圧 V_{ps} を印加するとともに、コレクタ電極21が表面電極7に対して高電位側となるようにコレクタ電極21と表面電極7との間に直流電圧 V_c を印加する。各直流電圧 V_{ps} 、 V_c を適宜に設定すれば、導電性層12から注入された電子が強電界ドリフト層6"をドリフトし表面電極7を通して放出される（なお、図5中の一点鎖線は表面電極7を通して放出された電子 e^- の流れを示す。）

上述の構成を有する電界放射型電子源10"では、表面電極7と導電性層12との間に流れる電流をダイオード電流 I_{ps} と呼び、コレクタ電極21と表面電極7との間に流れる電流をエミッション電流（放出電子電流） I_e と呼ぶことにすれば（図5参照）、ダイオード電流 I_{ps} に対するエミッション電流 I_e の比率（ $= I_e / I_{ps}$ ）が大きいほど電子放出効率が上がる。なお、この電界放射型電子源10"では、表面電極7と導電性層12との間に印加する直流電圧 V_{ps} を10～20V程度の低電圧としても電子を放出させることができる。

【0015】

【発明が解決しようとする課題】

上記従来構成の電界放射型電子源10'、10"では、電子を安定して高効率で放出することができるものの、電子放出効率などの電子放出特性や絶縁耐圧などの信頼性のより一層の向上が望まれている。

【0016】

ところで、上述の電界放射型電子源10'、10"では強電界ドリフト層6"を形成する過程で陽極酸化処理や電気化学的な酸化処理などのウェット処理を行っており、これらの処理の最後には水分を除去するために乾燥工程を行っている。しかしながら、強電界ドリフト層6"としてナノメータオーダのシリコン微結晶63を含む多孔質構造を利用しているので、水分を十分に除去することができなかつたり、乾燥工程でシリコン微結晶63やシリコン酸化膜64などの一部が破壊されてしまう可能性があり、結果的に電子放出特性や絶縁耐圧に悪影響を与えているのではないかと考えられる。

【0017】

本発明は上記事由に鑑みて為されたものであり、その目的は、電子放出特性および信頼性を向上できる電界放射型電子源の製造方法を提供することにある。

【0018】

【課題を解決するための手段】

請求項1の発明は、上記目的を達成するために、導電性基板と、導電性基板の一表面側に形成された酸化若しくは窒化した多孔質半導体層よりなる強電界ドリフト層と、該強電界ドリフト層上に形成された表面電極とを備え、表面電極を導電性基板に対して正極として電圧を印加することにより導電性基板から注入された電子が強電界ドリフト層をドリフトし表面電極を通して放出される電界放射型電子源の製造方法であつて、導電性基板の一表面側に半導体層を形成する第1の工程と、陽極酸化処理にて前記半導体層の少なくとも一部を多孔質化することにより多孔質半導体層を形成する第2の工程と、ウェット処理に

10

20

30

40

50

より多孔質半導体層を酸化若しくは窒化することにより強電界ドリフト層を形成する第3の工程とを有し、さらに、第2の工程と第3の工程との間、第3の工程の後それぞれに、導電性基板の一表面側に残留している水分を超臨界流体を利用して除去する超臨界乾燥工程を有することを特徴とし、陽極酸化処理後、強電界ドリフト層の形成後それぞれの段階で導電性基板の一表面側に残留している水分を導電性基板の一表面側に形成されている構造を破壊することなく低温で除去することが可能になり、電界放射型電子源の電子放出特性および信頼性を向上できる。

また、第3の工程は、ウェット処理により多孔質半導体層を酸化若しくは窒化するので、第3の工程のプロセス温度の低温化を図れ、電界放射型電子源の大面积化および低コスト化を図れる。ここに、ウェット処理として電気化学的な酸化処理若しくは窒化処理を採用することで、陽極酸化処理に用いる処理槽の利用が可能になる。

10

【0019】

また、請求項1の発明は、第2の工程と超臨界乾燥工程とに1つの処理槽を共用するので、第2の工程から超臨界乾燥工程へ移る際に多孔質半導体層への不純物の混入を防止できる。

【0021】

請求項2の発明は、請求項1の発明において、前記第3の工程と前記超臨界乾燥工程とに1つの処理槽を共用するので、前記第3の工程から前記超臨界乾燥工程へ移る際に強電界ドリフト層への不純物の混入を防止できる。

【0024】

20

【発明の実施の形態】

本実施形態では、図1(e)に示すように導電性基板としてガラス基板からなる絶縁性基板11の一表面上に導電性層(例えば、クロム膜などの金属膜やITO膜など)12を設けたものを用いている。このように絶縁性基板11の一表面側に導電性層12を形成した基板を用いる場合には、導電性基板として半導体基板を用いる場合に比べて、電子源の大面积化および低コスト化が可能になる。

【0025】

本実施形態の電界放射型電子源10の基本構成は、図5に示した従来構成と略同じであって、図1(e)に示すように、絶縁性基板11上の導電性層12上に多結晶半導体層としてノンドープの多結晶シリコン層3が形成され、多結晶シリコン層3上に酸化した多孔質多結晶シリコン層よりなる強電界ドリフト層6が形成され、強電界ドリフト層6上に表面電極7が形成されている。表面電極7には仕事関数の小さな材料(例えば、金)が採用され、表面電極7の膜厚は10~15nm程度に設定されている。強電界ドリフト層6の構造については後述する。なお、図1(e)の例では、導電性層12と強電界ドリフト層6との間に多結晶シリコン層3の一部を介在させてあるが、多結晶シリコン層3を介在させずに導電性層12上に強電界ドリフト層6を形成した構成を採用してもよい。

30

【0026】

図1(e)に示す構成の電界放射型電子源10から電子を放出させるには、図5に示した従来構成と同様に、表面電極7に対向配置されたコレクタ電極21(図5参照)を設け、表面電極7とコレクタ電極21との間を真空とした状態で、表面電極7が導電性層12に対して高電位側(正極)となるように表面電極7と導電性層12との間に直流電圧 V_{ps} を印加するとともに、コレクタ電極21が表面電極7に対して高電位側となるようにコレクタ電極21と表面電極7との間に直流電圧 V_c を印加する。各直流電圧 V_{ps} 、 V_c を適宜に設定すれば、導電性層12から注入された電子が強電界ドリフト層6をドリフトし表面電極7を通して放出される。

40

【0027】

以下、本実施形態の電界放射型電子源10の製造方法について図1を参照しながら説明する。

【0028】

まず、絶縁性基板11の一表面側にスパッタ法などによって導電性層12を形成して導電

50

性基板を構成することで図 1 (a) に示す構造が得られる。

【 0 0 2 9 】

その後、導電性基板の一表面側（つまり、導電性層 1 2 上）に所定膜厚（例えば、 $1.5 \mu\text{m}$ ）の半導体層として多結晶シリコン層 3 を形成（成膜）することにより図 1 (b) に示す構造が得られる。なお、多結晶シリコン層 3 の成膜方法としては、例えば C V D 法（例えば L P C V D 法、プラズマ C V D 法、触媒 C V D 法など）やスパッタ法や C G S (Continuous Grain Silicon) 法などを採用すればよいが、成膜温度を 6 0 0 以下とすることで絶縁性基板 1 1 として、例えば、無アルカリガラス基板、低アルカリガラス基板、ソーダライムガラス基板などの比較的安価なガラス基板を用いることができ低コスト化を図ることができる。

10

【 0 0 3 0 】

次に、多結晶シリコン層 3 上に後述の多孔質多結晶シリコン層 4 を所定領域にのみ形成するためのマスク材（図示せず）を設け、その後、5 5 w t % のフッ化水素水溶液とエタノールとを略 1 : 1 で混合した混合液よりなる電解液の入った処理槽を利用し、白金電極（図示せず）を負極、導電性層 1 2 を正極として、多結晶シリコン層 3 に光照射を行いながら所定の条件で陽極酸化処理を行うことによって、多孔質多結晶シリコン層 4 が形成され、上記マスク材を除去することにより図 1 (c) に示す構造が得られる。ここにおいて、本実施形態では、陽極酸化処理の条件として、陽極酸化処理の期間、多結晶シリコン層 3 の表面に照射する光パワーを一定、電流密度を一定としたが、この条件は適宜変更してもよい（例えば、電流密度を変化させてもよい）。

20

【 0 0 3 1 】

上述の陽極酸化処理が終了した後、上述の処理槽から電解液を除去し、当該処理槽に新たに電解質溶液として 1 モルの硫酸（ H_2SO_4 ）水溶液を投入し、その後、この硫酸の入った処理槽を利用して、上記白金電極を負極、導電性層 1 2 を正極として定電流を流し多孔質多結晶シリコン層 4 を電気化学的に酸化して強電界ドリフト層 6 を形成することにより、図 1 (d) に示す構造が得られる。なお、電気化学的な酸化処理の際に用いる水溶液および濃度は特に限定するものではなく、例えば硝酸水溶液などを用いてもよい。ここに、電気化学的な酸化処理はウェット処理である。

【 0 0 3 2 】

強電界ドリフト層 6 を形成した後には、導電性基板の一表面側に残留している水分（ここでは、強電界ドリフト層 6 に残留している水分）を超臨界流体を利用して除去する超臨界乾燥工程を行う。

30

【 0 0 3 3 】

超臨界乾燥工程を行った後、強電界ドリフト層 6 上に導電性薄膜（例えば、金薄膜）からなる表面電極 7 を例えば蒸着法により形成することによって、図 1 (e) に示す構造の電界放射型電子源 1 0 が得られる。なお、表面電極 7 の形成方法は蒸着法に限定されるものではなく、例えばスパッタ法を用いてもよい。

【 0 0 3 4 】

上述の製造方法によって製造された電界放射型電子源 1 0 の強電界ドリフト層 6 は、図 2 に示すように、少なくとも、柱状の多結晶シリコンのグレイン 5 1 と、グレイン 5 1 の表面に形成された薄いシリコン酸化膜 5 2 と、グレイン 5 1 間に介在するナノメータオーダのシリコン微結晶 6 3 と、シリコン微結晶 6 3 の表面に形成され当該シリコン微結晶 6 3 の結晶粒径よりも小さな膜厚の絶縁膜であるシリコン酸化膜 6 4 とから構成されと考えられる。すなわち、強電界ドリフト層 6 は、陽極酸化処理を行う前の多結晶シリコン層に含まれていた各グレインの表面が多孔質化し各グレインの中心部分では結晶状態が維持されているものと考えられる。したがって、強電界ドリフト層 6 に印加された電界の大部分はシリコン酸化膜 6 4 を集中的に通じ、注入された電子 e^- はシリコン酸化膜 6 4 を通る強電界により加速されグレイン 5 1 間を表面に向かって図 2 中の矢印の向き（図 2 中の上方向）へドリフトするので、電子放出効率を向上させることができる。なお、強電界ドリフト層 6 の表面に到達した電子はホットエレクトロンであると考えられ、表面電極 7 を容

40

50

易にトンネルし真空中に放出される。

【0035】

ただし、本実施形態の電界放射型電子源10では、製造プロセスにおいて、強電界ドリフト層6を形成した後に、導電性基板の一表面側に残留している水分を超臨界流体を利用して除去しているので、強電界ドリフト層6に形成されている微細な構造（シリコン微結晶63、シリコン酸化膜64など）を破壊することなく低温で強電界ドリフト層6の水分を除去することができ、従来に比べて電界放射型電子源10の電子放出特性（例えば、電子放出効率、エミッション電流など）および信頼性（例えば、絶縁耐圧、寿命など）を向上できる。なお、上述の製造方法で製造された電界放射型電子源10は、図3に示した従来の電界放射型電子源10'と同様に、電子放出特性の真空度依存性が小さく且つ電子放出時にポッピング現象が発生せず安定して電子を放出することができる。

10

【0036】

また、上述の製造方法では、陽極酸化処理にて半導体層たる多結晶シリコン層を多孔質化することにより多孔質半導体層たる多孔質多結晶シリコン層4を形成する陽極酸化処理工程と、多孔質多結晶シリコン層4を酸化する酸化工程とに1つの処理槽を共用しているので、例えば不活性ガス雰囲気でのこの2つの工程を行うことにより、陽極酸化処理工程から酸化工程へ移る際に多孔質多結晶シリコン層4への大気中の不純物の混入を防止できる。

【0037】

ところで、上述の製造方法では、陽極酸化処理工程と酸化工程とで1つの処理槽を共用しているが、互いに異なる処理槽を利用することも考えられるし、1つの処理槽の内部空間を複数（例えば、2つ）に分割して利用してもよい。また、多孔質多結晶シリコン層4を酸化する酸化工程は電気化学的な酸化工程に限らず、O₂ガスを用いた熱酸化工程、O₂プラズマを用いた酸化工程、オゾンを用いた酸化工程などのドライプロセスを採用することも考えられ、これらの工程は電気化学的な酸化工程のようなウェットプロセス（ウェット処理）ではないから、酸化工程後の超臨界乾燥工程は必ずしも行う必要がなく、陽極酸化処理工程後に超臨界乾燥工程を行ってから酸化工程を行うようにすればよい。要するに、超臨界乾燥工程はウェット処理の後に行うことが望ましい。

20

【0038】

また、陽極酸化処理工程と陽極酸化処理工程後の超臨界乾燥工程とに共通の処理槽を用いるようにすれば、陽極酸化処理工程から超臨界乾燥工程へ移る際に多孔質多結晶シリコン層4への大気中の不純物の混入および自然酸化膜の形成を抑制することが可能になり、酸化工程と酸化工程後の超臨界乾燥工程とに共通の処理槽を用いるようにすれば、酸化工程から超臨界乾燥工程へ移る際に強電界ドリフト層6への大気中の不純物の混入および自然酸化膜の形成を抑制することが可能になる。

30

【0039】

また、超臨界乾燥工程とその前の工程とで異なる処理槽（チャンバ）を利用し、且つ、ロードロック方式を利用することで、超臨界乾燥工程の前の工程から超臨界乾燥工程への搬送時に大気に曝さないようにすれば、自然酸化膜の形成や大気中の不純物の混入を抑制することが可能になる。

【0040】

本実施形態では、導電性基板としてガラス基板からなる絶縁性基板11の一表面に導電性層12を形成したものをを用いているが、導電性基板としては、クロムなどの金属基板を用いてもよいし、半導体基板（例えば、抵抗率が導体の抵抗率に比較的近いn形シリコン基板や、一表面側に導電性層としてn形領域が形成されたp形シリコン基板など）などを用いてもよい。絶縁性基板11もガラス基板の他にセラミック基板などを用いることができる。

40

【0041】

また、本実施形態では表面電極7の材料として金を採用しているが、表面電極7の材料は金に限定されるものではなく、例えば、アルミニウム、クロム、タングステン、ニッケル、白金などを採用してもよい。

50

【 0 0 4 2 】

また、表面電極 7 を厚み方向に積層された少なくとも 2 層の薄膜層で構成してもよい。表面電極 7 が 2 層の薄膜層で構成される場合には、上層の薄膜層の材料として例えば金などを採用し、下層の薄膜層（強電界ドリフト層 6 側の薄膜層）の材料として例えば、クロム、ニッケル、白金、チタン、イリジウムなどを採用すればよい。

【 0 0 4 3 】

また、本実施形態では、強電界ドリフト層 6 を酸化した多孔質多結晶シリコン層により構成しているが、強電界ドリフト層 6 を窒化した多孔質多結晶シリコン層や酸窒化した多孔質多結晶シリコン層により構成してもよいし、あるいはその他の酸化若しくは窒化若しくは酸窒化した多孔質半導体層により構成してもよい。なお、強電界ドリフト層 6 を窒化した多孔質多結晶シリコン層とした場合には多孔質多結晶シリコン層 4 を酸化する工程の代わりに窒化する工程（例えば電気化学的に窒化する窒化处理）を採用すればよく、図 4 にて説明した各シリコン酸化膜 5 2 , 6 4 がいずれもシリコン窒化膜となり、強電界ドリフト層 6 を酸窒化した多孔質多結晶シリコン層とした場合には多孔質多結晶シリコン層 4 を酸化する工程の代わりに酸窒化する工程を採用すればよく、図 4 にて説明した各シリコン酸化膜 5 2 , 6 4 がいずれもシリコン酸窒化膜となる。

【 0 0 4 4 】

【 発明の効果 】

請求項 1 の発明は、導電性基板と、導電性基板の一表面側に形成された酸化若しくは窒化した多孔質半導体層よりなる強電界ドリフト層と、該強電界ドリフト層上に形成された表面電極とを備え、表面電極を導電性基板に対して正極として電圧を印加することにより導電性基板から注入された電子が強電界ドリフト層をドリフトし表面電極を通して放出される電界放射型電子源の製造方法であって、導電性基板の一表面側に半導体層を形成する第 1 の工程と、陽極酸化処理にて前記半導体層の少なくとも一部を多孔質化することにより多孔質半導体層を形成する第 2 の工程と、ウェット処理により多孔質半導体層を酸化若しくは窒化することにより強電界ドリフト層を形成する第 3 の工程とを有し、さらに、第 2 の工程と第 3 の工程との間、第 3 の工程の後それぞれに、導電性基板の一表面側に残留している水分を超臨界流体を利用して除去する超臨界乾燥工程を有するので、陽極酸化処理後、強電界ドリフト層の形成後それぞれの段階で導電性基板の一表面側に残留している水分を導電性基板の一表面側に形成されている構造を破壊することなく低温で除去することが可能になり、電界放射型電子源の電子放出特性および信頼性を向上できるという効果がある。

また、第 3 の工程は、ウェット処理により多孔質半導体層を酸化若しくは窒化するので、第 3 の工程のプロセス温度の低温化を図れ、電界放射型電子源の大面積化および低コスト化を図れる。ここに、ウェット処理として電気化学的な酸化処理若しくは窒化处理を採用することで、陽極酸化処理に用いる処理槽の利用が可能になるという効果がある。

【 0 0 4 5 】

また、請求項 1 の発明は、第 2 の工程と超臨界乾燥工程とに 1 つの処理槽を共用するので、第 2 の工程から超臨界乾燥工程へ移る際に多孔質半導体層への不純物の混入を防止できるという効果がある。

【 0 0 4 7 】

請求項 2 の発明は、請求項 1 の発明において、前記第 3 の工程と前記超臨界乾燥工程とに 1 つの処理槽を共用するので、前記第 3 の工程から前記超臨界乾燥工程へ移る際に強電界ドリフト層への不純物の混入を防止できるという効果がある。

【 図面の簡単な説明 】

【 図 1 】実施形態の電界放射型電子源の製造方法を説明するための主要工程断面図である。

【 図 2 】同上の電界放射型電子源の動作説明図である。

【 図 3 】従来例を示す電界放射型電子源の動作説明図である。

【 図 4 】同上の電界放射型電子源の動作説明図である。

10

20

30

40

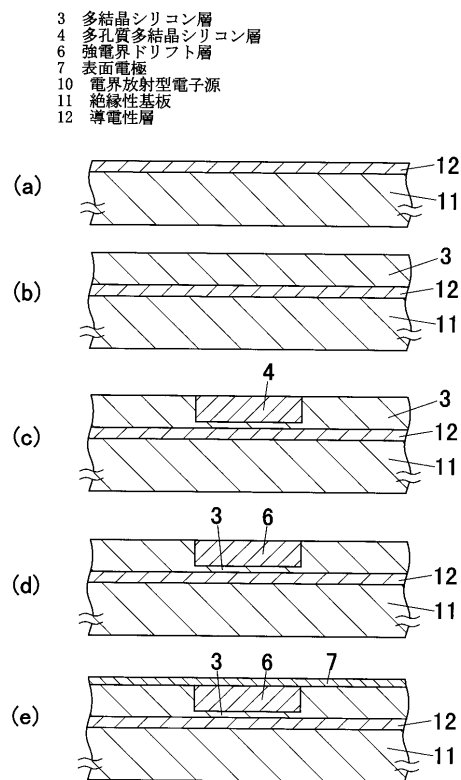
50

【図5】他の従来例を示す電界放射型電子源の動作説明図である。

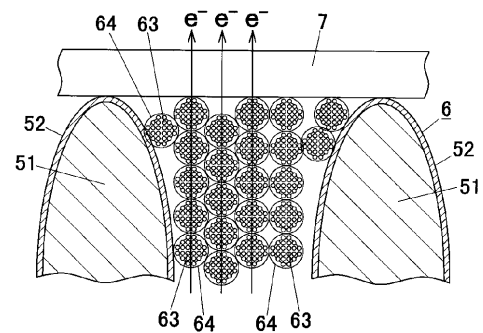
【符号の説明】

- 3 多結晶シリコン層
- 4 多孔質多結晶シリコン層
- 6 強電界ドリフト層
- 7 表面電極
- 10 電界放射型電子源
- 11 絶縁性基板
- 12 導電性層

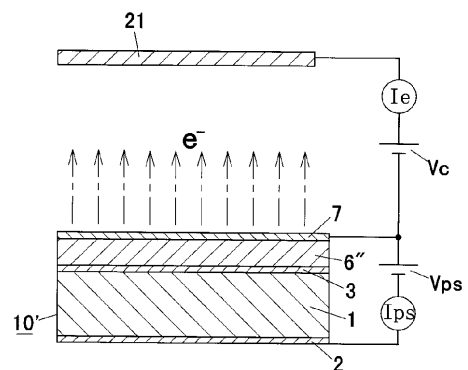
【図1】



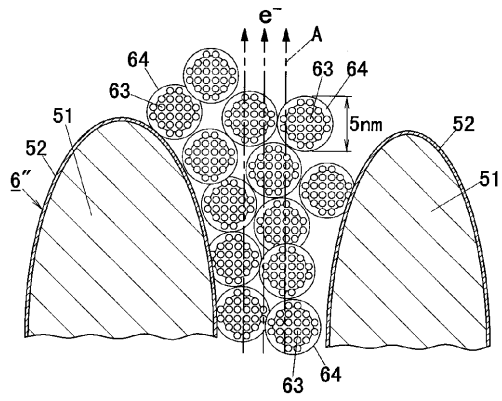
【図2】



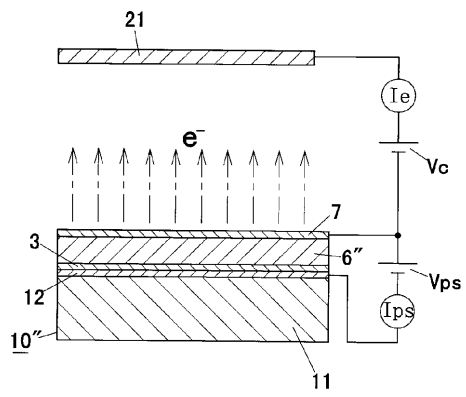
【図3】



【 図 4 】



【 図 5 】



フロントページの続き

- (72)発明者 菰田 卓哉
大阪府門真市大字門真 1 0 4 8 番地松下電工株式会社内
- (72)発明者 櫛原 勉
大阪府門真市大字門真 1 0 4 8 番地松下電工株式会社内
- (72)発明者 渡部 祥文
大阪府門真市大字門真 1 0 4 8 番地松下電工株式会社内
- (72)発明者 幡井 崇
大阪府門真市大字門真 1 0 4 8 番地松下電工株式会社内
- (72)発明者 横川 弘
大阪府門真市大字門真 1 0 4 8 番地松下電工株式会社内

審査官 村田 尚英

- (56)参考文献 特開平 0 3 - 1 2 7 8 3 2 (J P , A)
特開 2 0 0 0 - 2 8 5 7 9 7 (J P , A)
特開 2 0 0 0 - 2 5 1 6 1 8 (J P , A)
特開 2 0 0 1 - 0 3 5 3 5 5 (J P , A)
特開 2 0 0 1 - 1 1 8 4 8 9 (J P , A)
特開 2 0 0 0 - 0 9 1 1 8 0 (J P , A)
特開 2 0 0 0 - 3 0 6 4 9 3 (J P , A)
特開 2 0 0 1 - 1 5 5 6 2 2 (J P , A)
特開 2 0 0 0 - 2 6 0 3 0 2 (J P , A)

- (58)調査した分野(Int.Cl.⁷, D B 名)
H01J 9/02
H01J 1/30