



(12) 发明专利

(10) 授权公告号 CN 102214622 B

(45) 授权公告日 2013. 09. 18

(21) 申请号 201110073649. 2

(22) 申请日 2011. 03. 25

(30) 优先权数据

2010-091291 2010. 04. 12 JP

(73) 专利权人 三菱电机株式会社

地址 日本东京都

(72) 发明人 川口安人

(74) 专利代理机构 北京天昊联合知识产权代理有限公司 11112

代理人 何立波 张天舒

(56) 对比文件

JP 特开 2009-70863 A, 2009. 04. 02,

JP 特开 2009-70863 A, 2009. 04. 02,

JP 特开 2006-32617 A, 2006. 02. 02,

US 2007/0246833 A1, 2007. 10. 25,

CN 1219767 A, 1999. 06. 16,

JP 特开平 8-125071 A, 1996. 05. 17,

JP 特开 2002-76190 A, 2002. 03. 15,

审查员 程凯芳

(51) Int. Cl.

H01L 23/48 (2006. 01)

H01L 23/36 (2006. 01)

H01L 25/07 (2006. 01)

H01L 23/00 (2006. 01)

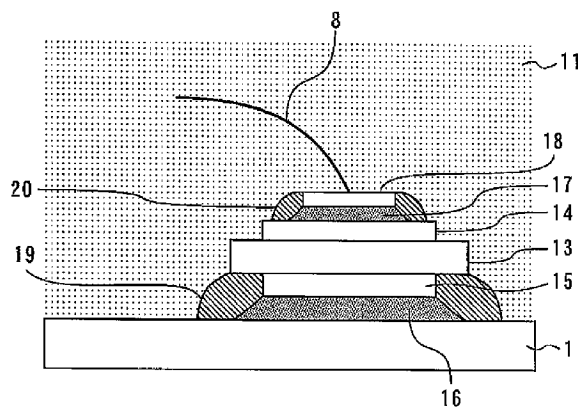
权利要求书1页 说明书3页 附图7页

(54) 发明名称

功率半导体模块

(57) 摘要

本发明提供一种能够降低绝缘不良的功率半导体模块。功率半导体电路基板(3)具有上表面电极(14)和下表面电极(15)。功率半导体电路(3)的下表面电极(15)经由焊料(16)接合在散热板(1)上。在功率半导体电路基板(3)的上表面电极(14)上经由焊料(17)接合有半导体芯片(18)。低介电常数膜(19)覆盖焊料(16)和下表面电极(15)的侧面。低介电常数膜(20)覆盖焊料(17)和半导体芯片(18)的侧面。壳体(9)设置在散热板(1)上,并且,包围功率半导体电路基板(3)以及半导体芯片(18)。填充在壳体(9)内的硅胶(11)覆盖功率半导体电路基板(3)、半导体芯片(18)以及低介电常数膜(19、20)。



1. 一种功率半导体模块,其特征在于,具有:

散热板;

绝缘基板,具有上表面电极和下表面电极,并且,所述下表面电极经由第一焊料接合到所述散热板上;

半导体芯片,经由第二焊料接合到所述上表面电极上;

第一低介电常数膜,覆盖所述第一焊料和所述下表面电极的侧面;

第二低介电常数膜,覆盖所述第二焊料和所述半导体芯片的侧面;

壳体,设置在所述散热板上,并且,包围所述绝缘基板以及所述半导体芯片;以及

硅胶,填充在所述壳体内,并且,覆盖所述绝缘基板、所述半导体芯片以及所述第一和第二低介电常数膜,

所述绝缘基板具有从下表面的外周部向下方突出的凸部。

2. 一种功率半导体模块,其特征在于,具有:

散热板;

绝缘基板,具有上表面电极和下表面电极,并且,所述下表面电极经由第一焊料接合到所述散热板上;

半导体芯片,经由第二焊料接合到所述上表面电极上;

第一低介电常数膜,覆盖所述第一焊料和所述下表面电极的侧面;

第二低介电常数膜,覆盖所述第二焊料和所述半导体芯片的侧面;

壳体,设置在所述散热板上,并且,包围所述绝缘基板以及所述半导体芯片;

硅胶,填充在所述壳体内,并且,覆盖所述绝缘基板、所述半导体芯片以及所述第一和第二低介电常数膜;以及

分隔部,配置在所述散热板与所述壳体的接合部和所述绝缘基板的上表面之间。

3. 如权利要求1或2所述的功率半导体模块,其特征在于,

所述低介电常数膜是硅橡胶、聚酰亚胺以及环氧树脂中的任一种。

4. 如权利要求1或2所述的功率半导体模块,其特征在于,

所述第一低介电常数膜在所述绝缘基板的下侧覆盖所述散热板的整个上表面。

5. 如权利要求1或2所述的功率半导体模块,其特征在于,

还具有焊接在所述半导体芯片上的导线,

所述导线的一部分从所述硅胶露出。

功率半导体模块

技术领域

[0001] 本发明涉及具有双面带电极的绝缘基板的功率半导体模块,特别涉及能够降低绝缘不良的功率半导体模块。

背景技术

[0002] 近年来,在对马达等电气设备进行控制的功率变换装置等中采用功率半导体模块。在功率半导体模块中,在散热板上利用焊料接合有双面带电极的绝缘基板,在绝缘基板上利用焊料接合有半导体芯片。并且,壳体中包含绝缘基板以及半导体芯片,并且,在壳体内填充有硅胶(例如,参照专利文献1)。

[0003] 专利文献1:日本特开2002-76190号公报。

[0004] 由于模块周边或通电时的温度变化,存在从焊料向硅胶中产生气泡的情况。存在由于该气泡而产生绝缘不良的情况。特别是,双面带电极的绝缘基板的周边的气泡直接关系到绝缘不良。

发明内容

[0005] 本发明是为了解决上述问题而提出的,其目的在于得到能够降低绝缘不良的功率半导体模块。

[0006] 本发明提供一种功率半导体模块,其特征在于,具有:散热板;绝缘基板,具有上表面电极和下表面电极,并且,所述下表面电极经由第一焊料接合到所述散热板上;半导体芯片,经由第二焊料接合到所述上表面电极上;第一低介电常数膜,覆盖所述第一焊料和所述下表面电极的侧面;第二低介电常数膜,覆盖所述第二焊料和所述半导体芯片的侧面;壳体,设置在所述散热板上,并且,包围所述绝缘基板以及所述半导体芯片;柔软绝缘物,填充在所述壳体内,并且,覆盖所述绝缘基板、所述半导体芯片、所述第一以及第二低介电常数膜。

[0007] 根据本发明,能够降低绝缘不良。

附图说明

[0008] 图1是表示实施方式1的功率半导体模块的剖面图。

[0009] 图2是表示实施方式1的功率半导体模块的俯视图。

[0010] 图3是图2所示的功率半导体模块的一个电路块(circuit block)的等效电路。

[0011] 图4是表示实施方式1的功率半导体模块的放大剖面图。

[0012] 图5是表示实施方式2的功率半导体模块的放大剖面图。

[0013] 图6是表示实施方式3的功率半导体模块的放大剖面图。

[0014] 图7是表示实施方式4的功率半导体模块的放大剖面图。

[0015] 图8是表示实施方式5的功率半导体模块的放大剖面图。

[0016] 附图标记说明如下:

- [0017] 1 散热板
- [0018] 8 A1 导线（导线）
- [0019] 9 壳体
- [0020] 11 硅胶（绝缘物）
- [0021] 13 绝缘基板
- [0022] 14 上表面电极
- [0023] 15 下表面电极
- [0024] 16 焊料（第一焊料）
- [0025] 17 焊料（第二焊料）
- [0026] 18 半导体芯片
- [0027] 19 低介电常数膜（第一低介电常数膜）
- [0028] 20 低介电常数膜（第二低介电常数膜）
- [0029] 21 凸部
- [0030] 22 分隔部
- [0031] 23 接合部。

具体实施方式

[0032] 参照附图对本发明的实施方式的功率半导体模块进行说明。对相同的构成要素标注相同的附图标记,并且,存在省略重复说明的情况。

[0033] 实施方式 1

[0034] 图 1 是表示实施方式 1 的功率半导体模块的剖面图,图 2 是图 1 的俯视图。该功率半导体模块内置有多个电路块,所述电路块以如下方式构成:将多个绝缘栅型双极晶体管(IGBT)并联连接,并且,具有共用的集电极端子、发射极端子、栅极端子,由此,得到高耐压和大电流特性。图 3 是图 2 示出的功率半导体模块的一个电路块的等效电路。

[0035] 在金属制的散热板 1 上安装有驱动电路基板 2、功率半导体电路基板 3 以及中继电路基板 4。对于这些电路基板来说,在陶瓷等绝缘基板的两面设置有由铜或者铝等构成的导电图案。在功率半导体电路基板 3 上接合有 IGBT5 以及续流二极管 6。在驱动电路基板 2 上接合有片式电阻(chip resistor)7。

[0036] IGBT5 的发射极以及续流二极管 6 的阳极利用 A1 导线 8 连接在中继电路基板的导电图案上。IGBT5 的栅极利用 A1 导线 8 连接在驱动电路基板 2 的导电图案上。IGBT5 的集电极和续流二极管 6 的阴极经由功率半导体电路基板 3 的导电图案而彼此连接在一起。

[0037] 以包围驱动电路基板 2、功率半导体电路基板 3 以及中继电路基板 4 的方式在散热板 1 上设置有树脂性的壳体 9,在壳体 9 的上部配置有盖子 10。为了保持气密性和绝缘,在壳体 9 内填充有硅胶 11。各电路基板具有电极端子接合区域 12。虽然没有图示,但是,在该电极端子接合区域 12 安装有用于实现与装置外部的电连接的电极端子。此处,将功率半导体电路基板 3 和中继电路基板 4 分离为不同的绝缘基板,但是,也可以在同一个绝缘基板上划分导电图案的形成区域来构成这两者。

[0038] 图 4 是表示实施方式 1 的功率半导体模块的放大剖面图。绝缘基板 13 具有上表面电极 14 和下表面电极 15。绝缘基板 13 的下表面电极 15 经由焊料 16 接合在散热板 1 上。

在绝缘基板 13 的上表面电极 14 上经由焊料 17 接合有 Si 制的半导体芯片 18。在半导体芯片 18 上焊接(bonding)有 Al 导线 8。此外,绝缘基板 13 相当于图 1 至图 3 的功率半导体电路基板 3,半导体芯片 18 相当于图 1 至图 3 的 IGBT5 或者续流二极管 6。

[0039] 低介电常数膜 19 覆盖焊料 16 和下表面电极 15 的侧面。低介电常数膜 20 覆盖焊料 17 和半导体芯片 18 的侧面。低介电常数膜 19、20 是硅橡胶、聚酰亚胺以及环氧树脂中的任一种。特别是,作为低介电常数膜 19、20,如果使用硅橡胶,则装配变得容易,如果使用聚酰亚胺,则耐热性提高,如果使用环氧树脂,则热循环性提高。填充在壳体 9 内的硅胶 11(柔软绝缘物)覆盖绝缘基板 13、半导体芯片 18 以及低介电常数膜 19、20。

[0040] 如以上说明那样,在本实施方式中,低介电常数膜 19 覆盖焊料 16 和下表面电极 15 的侧面,低介电常数膜 20 覆盖焊料 17 和半导体芯片 18 的侧面。由此,能够抑制从焊料 17 产生气泡。因此,能够降低绝缘不良,能够使产品长寿命化。

[0041] 实施方式 2

[0042] 图 5 是表示实施方式 2 的功率半导体模块的放大剖面图。低介电常数膜 19 在绝缘基板 13 的下侧覆盖散热板 1 的整个上表面。其他结构与实施方式 1 相同。由此,与实施方式 1 相比,能够可靠地抑制从焊料 16 产生气泡。

[0043] 实施方式 3

[0044] 图 6 是表示实施方式 3 的功率半导体模块的放大剖面图。没有设置低介电常数膜 19,但是,绝缘基板 13 还具有从下表面的外周部向下方突出的凸部 21。其他结构与实施方式 1 相同。由此,从焊料 16 产生的气泡由于凸部 21 而停留在绝缘基板 13 的下表面侧。因而,能够降低绝缘不良。

[0045] 实施方式 4

[0046] 图 7 是表示实施方式 4 的功率半导体模块的放大剖面图。在壳体 9 的内壁设置有分隔部 22。该分隔部 22 配置在散热板 1 与壳体 9 的接合部 23 和绝缘基板 13 的上表面之间。其他结构与实施方式 1 相同。

[0047] 从接合部 23 产生的气泡由于分隔部 22 而停留在壳体 9 侧,不移动到绝缘基板 13 的上表面。因此,能够进一步降低绝缘不良。

[0048] 从接合部 23 到绝缘基板 13 的上表面的距离比从焊料 16、17 到绝缘基板 13 的上表面的距离长。因此,从接合部 23 产生的气泡导致绝缘不良的可能性低。但是,在要求更高的可靠性的情况下,本实施方式是有效的。

[0049] 此外,实施方式 4 的结构不仅能够应用于实施方式 1,也能够应用于实施方式 2 或实施方式 3。

[0050] 实施方式 5

[0051] 图 8 是表示实施方式 5 的功率半导体模块的放大剖面图。在实施方式 1~4 中,硅胶 11 完全覆盖 Al 导线 8。相对于此,在实施方式 5 中,使硅胶 11 的高度为从半导体芯片 18 的上表面高几毫米(mm)左右。由此,Al 导线 8 的一部分从硅胶 11 露出。其他结构与实施方式 1 相同。

[0052] 即使由于低介电常数膜 19、20 的形成不良等而从焊料 16、17 产生气泡,该气泡也能够容易到达硅胶 11 的上表面,释放到空气中。因此,能够进一步降低绝缘不良。

[0053] 此外,实施方式 5 的结构不仅能够应用于实施方式 1,也能够应用于实施方式 2~4。

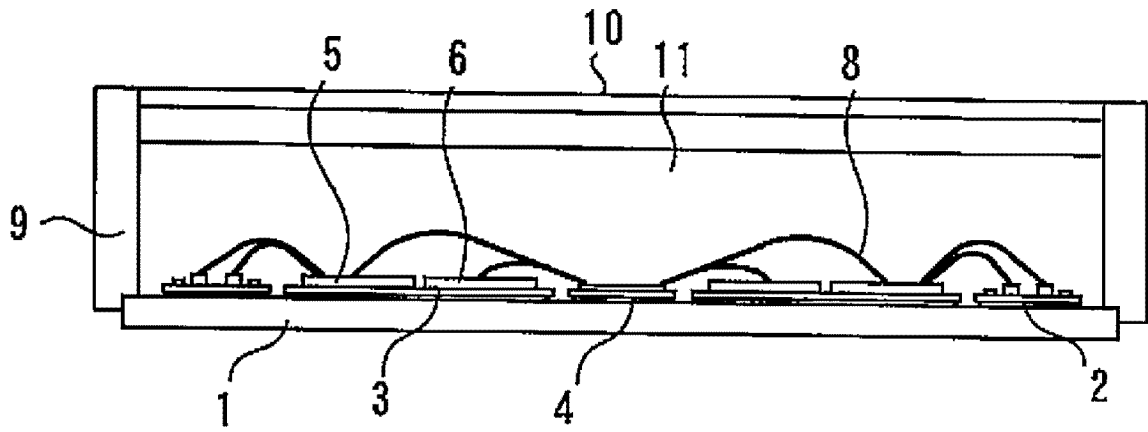


图 1

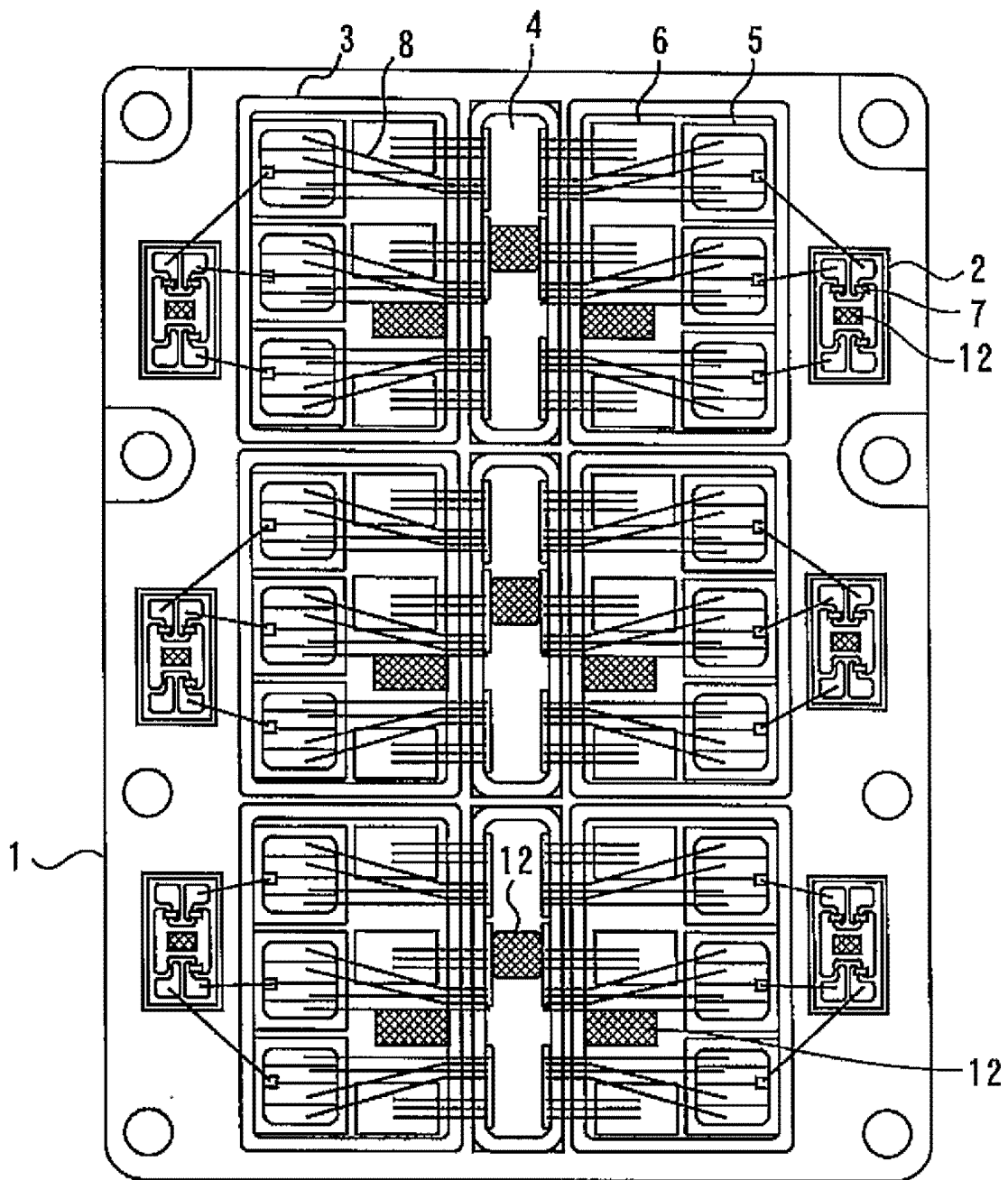


图 2

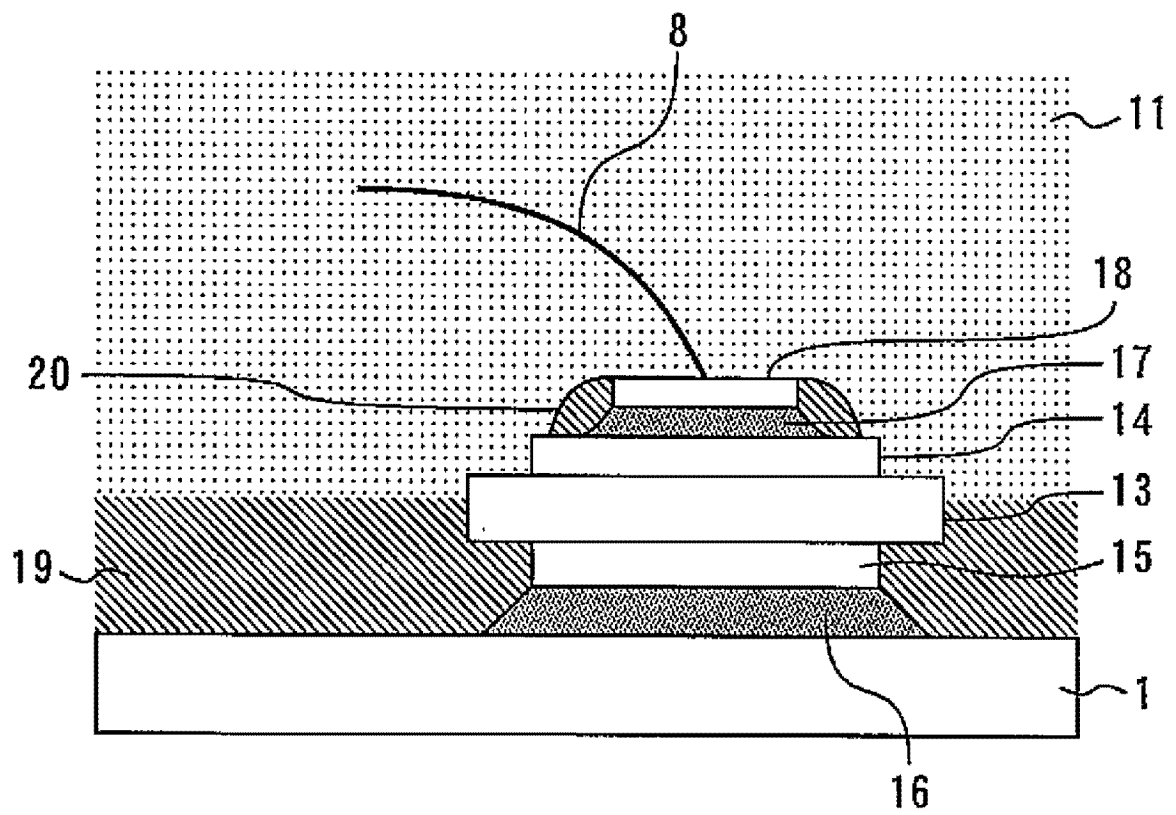


图 5

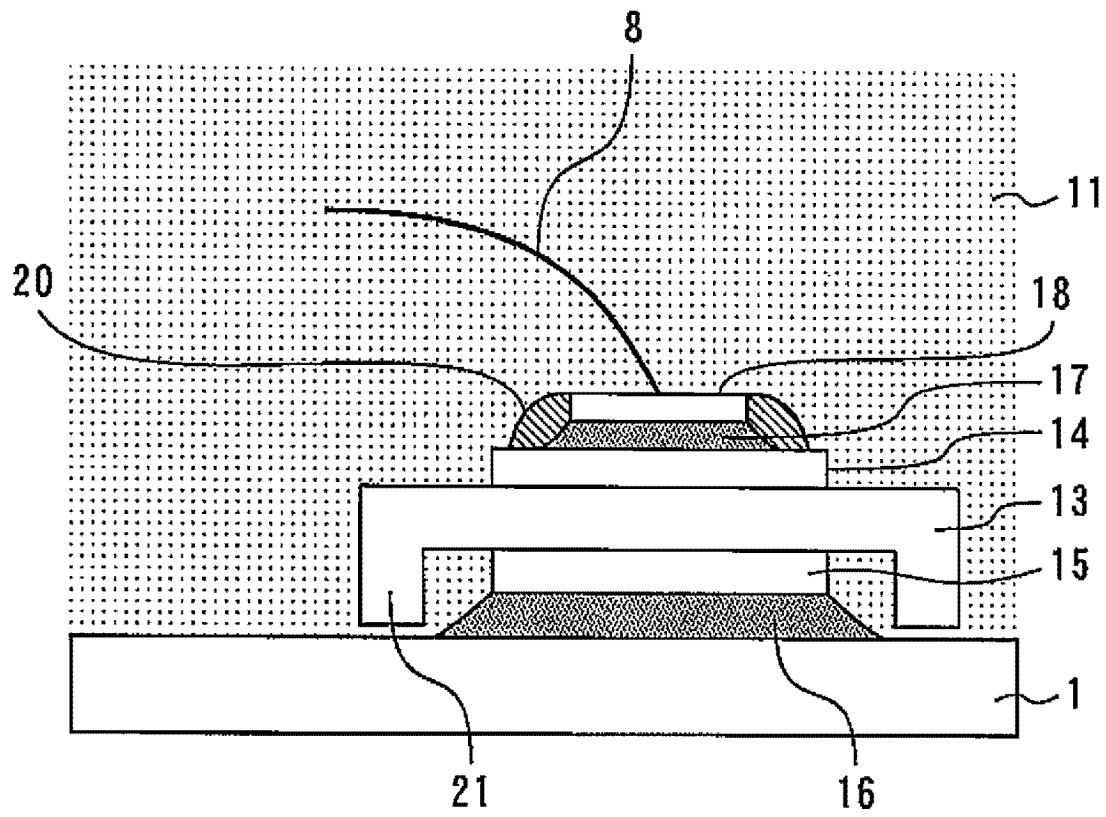


图 6

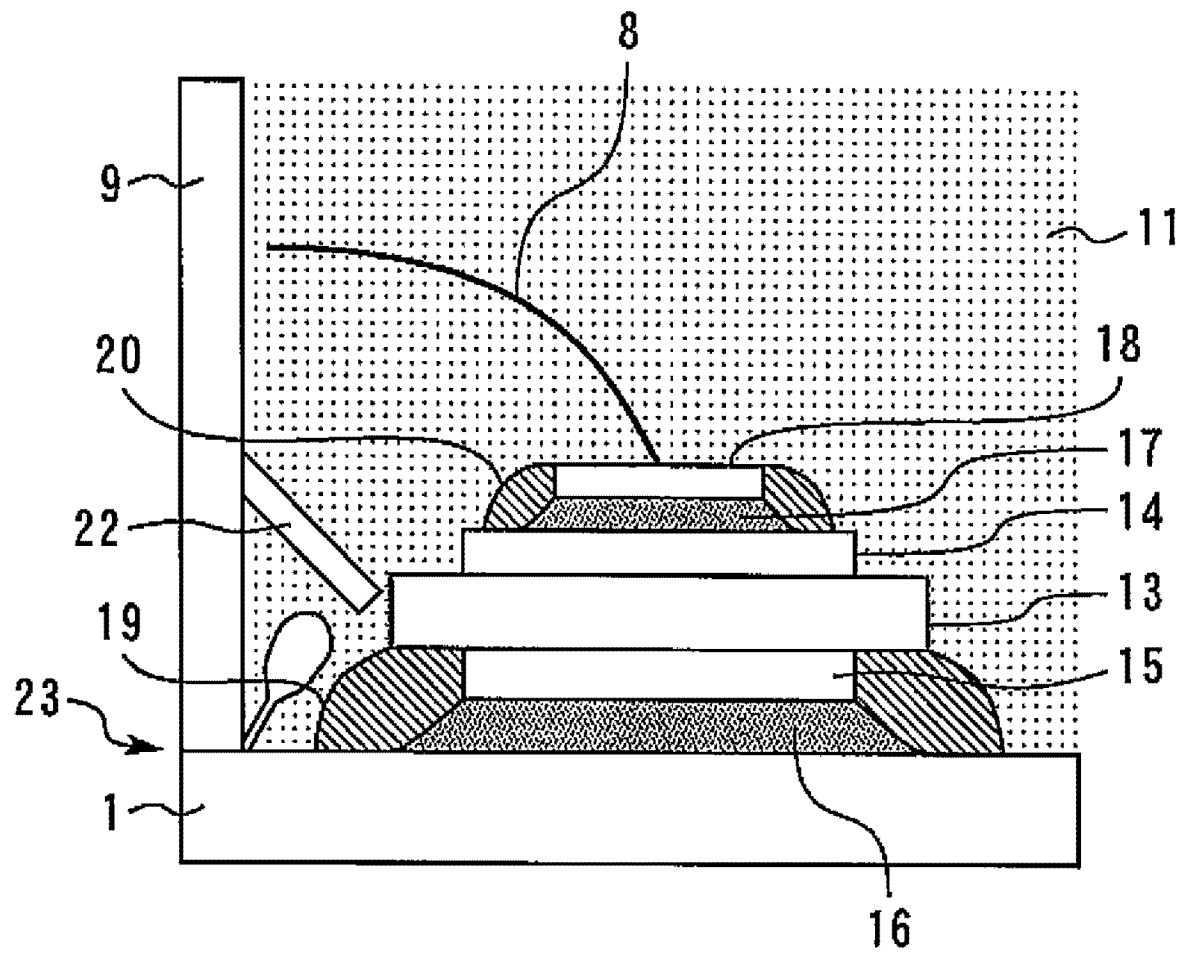


图 7

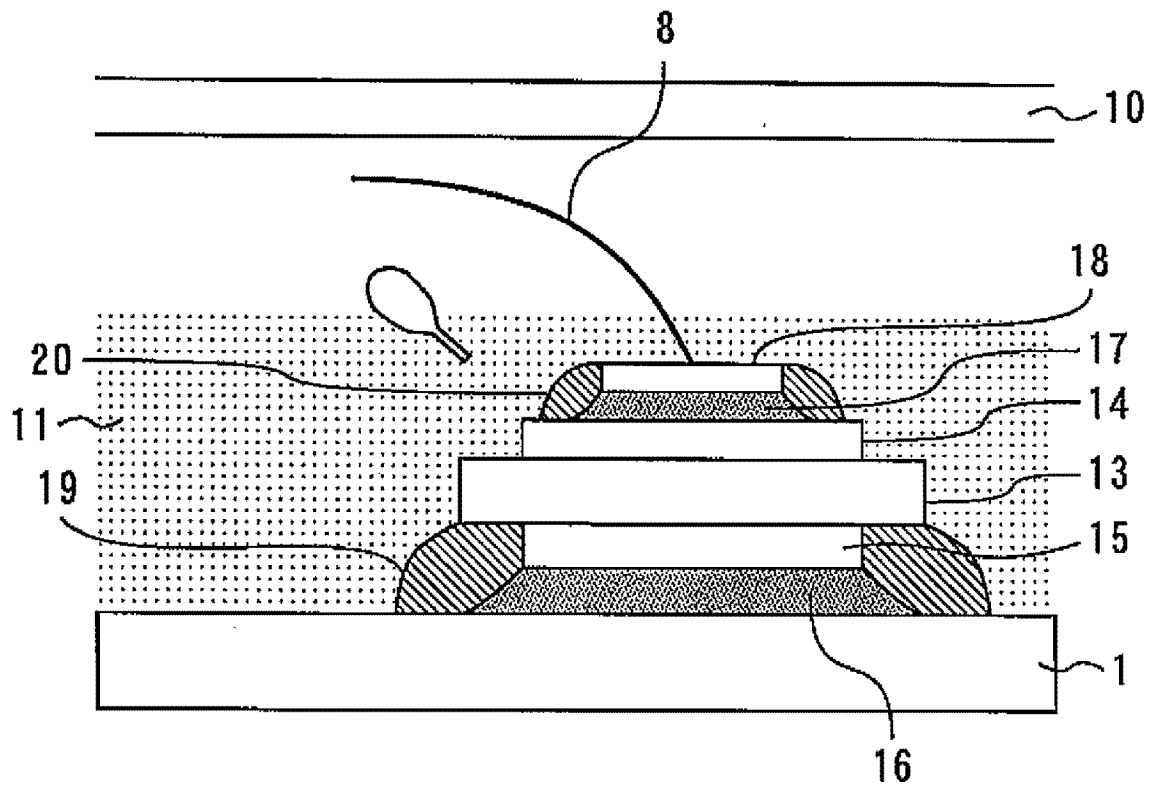


图 8