

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2018 年 9 月 20 日 (20.09.2018)



(10) 国际公布号
WO 2018/166179 A1

(51) 国际专利分类号:
G06F 3/06 (2006.01)

(21) 国际申请号: PCT/CN2017/104199

(22) 国际申请日: 2017 年 9 月 29 日 (29.09.2017)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201710157667.6 2017年3月16日 (16.03.2017) CN

(71) 申请人: 山东大学 (SHANDONG UNIVERSITY)
[CN/CN]; 中国山东省济南历城区山大南路
27号, Shandong 250199 (CN)。

(72) 发明人: 王永 (WANG, Yong); 中国山东省济南
历城区山大南路27号, Shandong 250199 (CN)。

王哲 (WANG, Zhe); 中国山东省济南历城区山大南路27号, Shandong 250199 (CN)。 历洪宇 (LI, Hongyu); 中国山东省济南历城区山大南路27号, Shandong 250199 (CN)。 周峰 (ZHOU, Feng); 中国山东省济南历城区山大南路27号, Shandong 250199 (CN)。

(74) 代理人: 济南金迪知识产权代理有限公司等 (JINAN JINDI INTELLECTUAL PROPERTY AGENCY CO., LTD et al.); 中国山东省济南历城区山大南路27号, Shandong 250199 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS,

(54) Title: SD CARD-BASED HIGH-SPEED DATA STORAGE METHOD

(54) 发明名称: 一种基于SD卡的高速数据存储方法

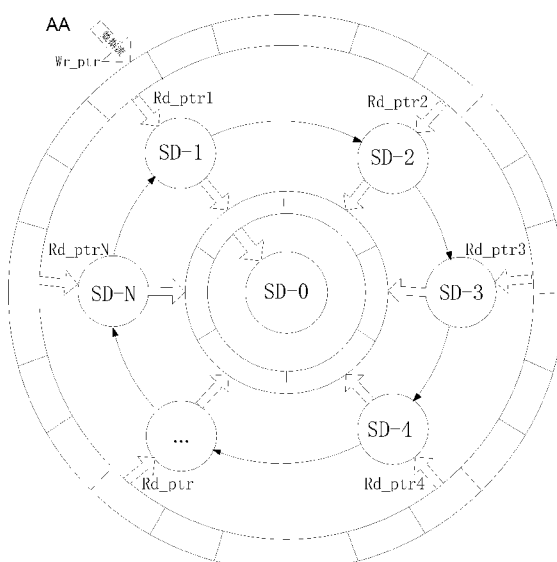


图 1

AA Data stream

(57) Abstract: An SD card-based high-speed data storage method. The method comprises: divide a high-speed data code stream into a plurality of data blocks which are sequentially arranged, and write the data blocks into a circular cache sequentially, the circular cache consisting of N cache sections, the N cache sections sharing one writing pointer, and each cache section having an independent reading pointer; write the data blocks into the N cache sections sequentially, when data is written to the Nth cache section completely, continue writing data into the

JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

根据细则4.17的声明:

— 关于发明人身份(细则4.17(i))

本国际公布:

— 包括国际检索报告(条约第21条(3))。

first cache section, and cycle the operation sequentially; after data is written to each cache section completely, read data from the cache section at a low rate and write the data into a corresponding SD card, so as to complete the speed reduction of data; after the data acquisition work is completed, a controller integrates disordered data into the same SD card in an original sequence, so as to complete the storage of all the data.

(57) 摘要: 一种基于SD卡的高速数据存储方法, 该方法将高速数据码流分割成多个依次排列的数据块, 将数据块依次写入一个环形缓存中。环形缓存由N个缓存段构成, N个缓存段共用一个写指针, 每个缓存段拥有独立的读指针。将数据块依次写入N个缓存段中, 当第N个缓存段写完数据时, 再继续往第1个缓存段中写数据, 依次循环。每一个缓存段写完后, 再以较低的速率从该缓存段中读数据并写入对应的SD卡, 从而完成数据的降速。当数据采集工作完成后, 控制器将打乱的数据遵从原来的排列顺序整合到同一个SD卡中, 完成数据的全部存储工作。

一种基于SD卡的高速数据存储方法

技术领域

本发明涉及一种基于 SD 卡的高速数据存储方法，属于数据存储的技术领域。

背景技术

随着现代社会信息化程度的快速提高，各种移动设备对存储单元的速度与容量的要求越来越高。例如在导航系统中，民用北斗二代的中频信号数据码流达到64Mb/S，北斗一代的中频信号数据码流达到200Mb/S。其他如高清监控、高清数码摄像、高速通信等设备也都需要一个高速的数据存储系统来存放采集到的信息。现在比较通用的固态硬盘等存储介质虽然存储速度相对较高，但是硬盘的数据处理都需要基于计算机系统，计算机系统一般通过主机及硬盘完成信号的转换、处理和存储工作，显然增加了主机的操作，并且不方便携带。广泛应用于手机、数码相机的SD卡作为一种基于半导体快闪记忆器的新一代低成本记忆设备，具有便携性好，控制系统完全依赖于计算机的特点，但是其存储速度一般在50Mb/S以下，存储速度不能满足高速数据码流系统的要求。

中国专利CN202720628U公开了一种基于固态硬盘的高速存储系统。包括硬盘阵列、SATARAID控制器和上位机。该存储系统利用固态硬盘独有的物理特性和环境特性扩大存储系统的应用范围，采用SATARAID控制技术扩展存储容量和速度。该高速存储系统可能较好的实现对高速码流数据的存储，但是该装置光是硬件设施就需要硬盘、控制器、上位机等，成本较高，便携性较差，可能无法很好的适应现有技术新的发展需求。

发明内容

针对现有技术的不足，本发明提供一种基于 SD 卡的高速数据存储方法。

发明概述：

本发明的存储方法旨在存储高速的数据码流，采用环形缓存以串并转换的方式完成利用低速设备存储高速数据，即将一路高速串行的数据码流转换成多路并行的数据码流，完成数据的降速。

本发明的技术方案将高速数据码流分割成多个依次排列的数据块，将数据块依次写入一个环形缓存中。环形缓存由 N 个缓存段构成，N 个缓存段共用一个写指针，每个缓存段拥有独立的读指针。将数据块依次写入 N 个缓存段中，当第 N 个缓存段写完数据时，再继续往第

1 个缓存段中写数据，依次循环。每一个缓存段写完后，再以较低的速率从该缓存段中读数据并写入对应的 SD 卡，从而完成数据的降速。当数据采集工作完成后，控制器将打乱的数据遵从原来的排列顺序整合到同一个 SD 卡中，完成数据的全部存储工作。

术语说明：

FIFO: First Input First Output 的缩写，先入先出队列，这是一种传统的按序执行方法，先进入的指令先完成并引退，跟着才执行第二条指令。

本发明的技术方案为：

一种基于 SD 卡的高速数据存储方法，包括步骤如下：

1) 将高速串行信号分割成 N 个规格为 $8\text{bit} \times 512$ 的数据块，把 N 个数据块对应写入 N 个缓存段中，所述的 N 个缓存段呈环形首尾相接排列；每个缓存段的位宽为 8bit，深度为 512；

2) 读取环形缓存段中的数据，将 N 个缓存段中的数据分别写入对应的 N 个 SD 卡，完成数据降速；

3) 分别读取 N 个 SD 卡中的数据；具体过程为，依次读取第 1 个 SD 卡中的第一个 BLOCK 的数据、第 2 个 SD 卡中的第一个 BLOCK 的数据、...、第 N 个 SD 卡中的第一个 BLOCK 的数据；然后进行下一个读取循环，依次读取第 1 个 SD 卡中的第二个 BLOCK 的数据、第 2 个 SD 卡中的第二个 BLOCK 的数据、...、第 N 个 SD 卡中的第二个 BLOCK 的数据，以此类推；通过上述操作把数据按照其在高速串行信号中的排列顺序读取出来，并存入总 SD 卡中，完成数据的整合存储。在数据的存储过程中将数据分别存储到 N 个 SD 卡中，为了便于后期数据的处理和应用，将这些数据按照原来的排列顺序整合到一起。

根据本发明优选的，所述步骤 1) 中，将 N 个缓存段中的数据分别写入对应的 N 个 SD 卡的步骤中，对 SD 卡的操作过程包括：初始化和写操作：

A、初始化：

A1、设置 SD 卡的上电延时至少为 74clock；上电时要延时足够长的时间给 SD 卡一个准备过程，根据不同的卡设置不同的延时时间；

A2、拉低片选信号 CS，选中 SD 卡；所谓片选信号，指的是传统南北桥架构的主板中，地址线 and 数据线分开的 BIOS 芯片里的 22 脚的信号。它是由 CPU 发出，经北桥，南桥到达。该信号的有无可以初步判断南北桥的及 CPU 是否开始工作，BIOS 资料是否被破坏。

A3、发送 CMD0 命令，SD 卡返回 0x01 后进入 Idle 状态；

A4、首先向 SD 卡发送 CMD8 命令，如果 CMD8 返回无错误，则初步判断 SD 卡为 SD2.0 卡，循环发送 CMD55+ACMD41，直到返回 0x00，确定 SD2.0 卡初始化成功，进入 Ready 状态；进而

发送 CMD58 命令判断是 HCSD 还是 SCSD;

为了区别 SD 卡的版本是 SD2.0 还是 SD1.0, 或是 MMC 卡, 考虑到协议是向上兼容的, 首先发送只有 SD2.0 支持的命令 CMD8, 如果 CMD8 返回无错误, 则为 SD2.0 卡。

A5、向 SD 卡发送 CMD8 命令, 如果返回错误, 则循环发送 CMD55+ACMD41; 如果循环发送 CMD55+ACMD41a 次后, 无返回错误, 则判定 SD 卡为 SD1.0 卡, 至此 SD1.0 卡初始化成功;

如果循环发送 CMD55+ACMD41 a 次后, 返回错误, 则进一步发送 CMD1 进行初始化; 如果 CMD1 返回无错误, 则判定 SD 卡为 MMC 卡; 如果 CMD1 返回错误, 则不能识别该 SD 卡;

A6、拉高片选信号 CS, 退出初始化操作;

B、写操作:

B1、发送 CMD24 或 CMD25 命令, 返回 0x00;

B2、发送数据开始令牌 0xfe+正式数据 512Bytes+CRC 校验 2Bytes; 默认开始传输的数据长度为 512Bytes, 通过 CMD16 设置数据块的长度;

所述步骤 3) 中, 分别读取 N 个 SD 卡中的数据的步骤中, 对 SD 卡的操作过程包括读操作:

C、读操作:

C1、发送 CMD17 或 CMD18 读命令, 返回 0x00;

C2、接收数据开始令牌 0xfe 或 0xfc+正式数据 512Bytes + CRC 校验 2Bytes。读操作即将存储数据的 N 个 SD 卡绕总 SD 卡一圈, 依次按顺时针方向从 N 个 SD 卡中读取数据, 读操作相当于写操作的逆过程, 读操作不再有速度的限制。最终, 在总 SD 卡中得到按照数据最初排列顺序排列的数据, 完成了数据的整个采集过程。

进一步优选的, 所述步骤 A5 中循环发送 CMD55+ACMD41 的次数 $a=3\sim 90$ 。

根据本发明优选的, 所述步骤 1) 中, 把 N 个数据块对应写入 N 个缓存段使用的指针为写指针, 写指针唯一; 所述步骤 2) 中, 读取缓存段中的数据使用的指针为读指针, 读指针的个数为 N 个; N 个缓存段交替进行数据块写入操作, 在同一时刻, 只有一个缓存段进行数据块写入操作, 写指针循环地向 N 个缓存段中写入数据块; 每个缓存段内写入 $512\times 8\text{bit}$ 的数据后, 读指针开始读取缓存段中的数据, 读取缓存段中数据的过程在 N 个缓存段内同时进行。写指针在系统工作期间不间断地将数据写入环形缓存; 读指针的个数由系统的存储速度和存储容量决定, N 个读指针可以实现 N 倍降速。只要缓存段写够 $512\times 8\text{bit}$ 的数据, 就可以开始读取数据并向 SD 卡存储, 不需要等后面的缓存段写够 $512\times 8\text{bit}$ 的数据。例如, 当第一个缓存段写够 $512\times 8\text{bit}$ 的数据时, 开始往第二个缓存段写数据, 与此同时, 开始读取第

一个缓存段的数据，并向 SD 卡存储。

进一步优选的，把 N 个数据块对应写入 N 个缓存段的时钟与读取缓存段中数据的时钟速度比为 $N:1$ 。为了将读写数据的速度相匹配，将读写数据的时钟设置为 N 比 1 。

根据本发明优选的，所述步骤 1) 之前还包括将输入信号整合成 8bit 高速串行信号的步骤。通过此步骤将普通的输入信号整合成一组 8bit 的高速串行的数字信号。在 SD 卡中的数据是以 BLOCK (512x8bit) 的形式存储的，如果输入信号是 4bit 的高速信号，为了便于存储，首先要将 4bit 的输入信号整合成 8bit 的串行信号，得到一组 8bit 的高速串行的数字信号。

根据本发明优选的，所述 SD 卡和总 SD 卡均为 SDHC 卡。假设导航中频信号的频率为 200Mb/s，采集数据的时长是 5min，则 $200\text{Mb/s} \times 5\text{min}$ ，大概需要 6G 的存储空间；SDHC 卡能满足该方案的存储要求。

根据本发明优选的，将 N 个缓存段中的数据分别写入对应的 N 个 SD 卡的步骤中，选用 4bit-SD 实现数据的存储过程。SD 卡读写包括两种模式：SD 模式和 SPI 模式。其中 SD 模式又可以分为 1bit 和 4bit 两种传输模式。SD 卡缺省使用专有的 SD 模式。

根据本发明优选的，本发明所述基于 SD 卡的高速数据存储方法基于 FPGA 实现。FPGA 即现场可编程门阵列，通过硬件描述语言 (Verilog 或 VHDL) 所完成电路设计，进行控制信号的处理，其功能类似于单片机、ARM 等器件，它的特点是以并行运算为主。

进一步优选的，所述步骤 2) 中，读取环形缓存段中的数据，将 N 个缓存段中的数据分别写入对应的 N 个 SD 卡的具体方法为，将 N 个缓存段的数据读取端口分别接到 N 个 SD 卡控制器的数据输入端口，将 N 个缓存段中的数据分别写入对应的 N 个 SD 卡；所述的 SD 卡控制器通过 FPGA 实现。所述的 SD 卡控制器相当于用电脑读取 SD 卡时的读卡器。

根据本发明优选的，所述步骤 1) 中的高速串行信号是指数据码流速度大于 300Mb/s 的串行信号。

根据本发明优选的， $N \geq 3$ 。 N 的数目由存储速度决定，SD 卡的写入速率约为 50Mb/s 左右，如果要存一个码流速度为 300Mb/s 的信号，则 N 至少为 6，如果要存一个码流速度为 500Mb/s 的信号， N 至少为 10。

根据本发明优选的，所述缓存段为 FIFO。

为了便于数据在 PC 机上进行后期的操作和处理，除了数据之外需要在 SD 上写入对应的文件系统数据，即将存入数据的量、数据存储的起始位置、文件名等信息通过 FAT 表的形式用写命令写入 SD 卡中。文件系统用到的命令和写文件数据用到的命令相同，先使用单块写命令写文件根目录内容，再使用连续块写命令写文件 FAT 内容。在写根目录内容之前，需要计

算出文件的大小，并将文件大小以及文件的起始簇号写入根目录属性中。

本发明的有益效果为：

1. 本发明所述基于SD卡的高速数据存储方法，将多个SD卡扩展成一个虚拟超级存储卡，实现多个SD卡存储速度与存储容量的叠加，实现了低速存储设备对高速码流的存储；既降低了存储系统成本，又提升了存储系统的便携性和灵活性；
2. 本发明所述基于SD卡的高速数据存储方法，对数据的存储速度随着SD卡数目的增加而提高；而且具有良好的抗震性和便携性，可以实现户外的应用。

附图说明

图1为本发明所述SD卡和总SD卡的整体框架示意图；

图2为本发明所述SD卡的初始化流程；

图3为本发明所述SD卡的写操作流程；

图4为本发明所述SD卡的读操作流程。

具体实施方式

下面结合实施例和说明书附图对本发明做进一步说明，但不限于此。

实施例1

如图1-4所示。

一种基于SD卡的高速数据存储方法，对一路300Mb/s的数据码流进行存储，包括步骤如下：

1) 将高速串行信号分割成N个规格为8bit×512的数据块，把N个数据块对应写入N个缓存段中，所述的N个缓存段呈环形首尾相接排列；每个缓存段的位宽为8bit，深度为512；N=6；

2) 读取环形缓存段中的数据，将N个缓存段中的数据分别写入对应的N个SD卡，完成数据降速；

3) 分别读取N个SD卡中的数据；具体过程为，依次读取第1个SD卡中的第一个BLOCK的数据、第2个SD卡中的第一个BLOCK的数据、…、第N个SD卡中的第一个BLOCK的数据；然后进行下一个读取循环，依次读取第1个SD卡中的第二个BLOCK的数据、第2个SD卡中的第二个BLOCK的数据、…、第N个SD卡中的第二个BLOCK的数据，以此类推；通过上述操作把数据按照其在高速串行信号中的排列顺序读取出来，并存入总SD卡中，完成数据的整合存储。在数据的存储过程中将数据分别存储到N个SD卡中，为了便于后期数据的处理和应用，将这些数据按照原来的排列顺序整合到一起。

将 300Mb/s 的数据码流转换变成 6 路并行的 50Mb/s 的码流（当前 SD 卡的写入速度能达到 50Mb/s），从而实现通过低速设备存储高速数据的工作。

实施例 2

如实施例 1 所述的基于 SD 卡的高速数据存储方法，对一路 200Mb/s 的数据码流进行存储，所不同的是，N=4。

实施例 3

如实施例 1 所述的基于 SD 卡的高速数据存储方法，所不同的是，所述步骤 1) 中，将 N 个缓存段中的数据分别写入对应的 N 个 SD 卡的步骤中，对 SD 卡的操作过程包括：初始化和写操作：

A、初始化：

A1、设置 SD 卡的上电延时为 80clock；

A2、拉低片选信号 CS，选中 SD 卡；

A3、发送 CMD0 命令，SD 卡返回 0x01 后进入 Idle 状态；

A4、首先向 SD 卡发送 CMD8 命令，如果 CMD8 返回无错误，则初步判断 SD 卡为 SD2.0 卡，循环发送 CMD55+ACMD41，直到返回 0x00，确定 SD2.0 卡初始化成功，进入 Ready 状态；进而发送 CMD58 命令判断是 HCSD 还是 SCSD；

为了区别 SD 卡的版本是 SD2.0 还是 SD1.0，或是 MMC 卡，考虑到协议是向上兼容的，首先发送只有 SD2.0 支持的命令 CMD8，如果 CMD8 返回无错误，则为 SD2.0 卡。

A5、向 SD 卡发送 CMD8 命令，如果返回错误，则循环发送 CMD55+ACMD41；如果循环发送 CMD55+ACMD41 a 次后，无返回错误，则判定 SD 卡为 SD1.0 卡，至此 SD1.0 卡初始化成功；a=20；

如果循环发送 CMD55+ACMD41 a 次后，返回错误，则进一步发送 CMD1 进行初始化；如果 CMD1 返回无错误，则判定 SD 卡为 MMC 卡；如果 CMD1 返回错误，则不能识别该 SD 卡；

A6、拉高片选信号 CS，退出初始化操作；

B、写操作：

B1、发送 CMD24 命令，返回 0x00；

B2、发送数据开始令牌 0xfe+正式数据 512Bytes+CRC 校验 2Bytes；默认开始传输的数据长度为 512Bytes，通过 CMD16 设置数据块的长度；

所述步骤 3) 中，分别读取 N 个 SD 卡中的数据的步骤中，对 SD 卡的操作过程包括读操作：

C、读操作：

C1、发送 CMD17 读命令，返回 0x00；

C2、接收数据开始令牌 0xfe 或 0xfc+正式数据 512Bytes + CRC 校验 2Bytes。读操作即将存储数据的 N 个 SD 卡绕总 SD 卡一圈，依次按顺时针方向从 N 个 SD 卡中读取数据，读操作相当于写操作的逆过程，读操作不再有速度的限制。最终，在总 SD 卡中得到按照数据最初排列顺序排列的数据，完成了数据的整个采集过程。

实施例 4

如实施例 3 所述的基于 SD 卡的高速数据存储方法，所不同的是，所述步骤 B1 发送的为 CMD25 命令；所述 C1 发送的为 CMD18 读命令。

实施例 5

如实施例 1 所述的基于 SD 卡的高速数据存储方法，所不同的是，所述步骤 1) 中，把 N 个数据块对应写入 N 个缓存段使用的指针为写指针，写指针唯一；所述步骤 2) 中，读取缓存段中的数据使用的指针为读指针，读指针的个数为 N 个；N 个缓存段交替进行数据块写入操作，在同一时刻，只有一个缓存段进行数据块写入操作，写指针循环地向 N 个缓存段中写入数据块；每个缓存段内写入 $512 \times 8\text{bit}$ 的数据后，读指针开始读取缓存段中的数据，读取缓存段中数据的过程在 N 个缓存段内同时进行。即，当第一个缓存段写够 $512 \times 8\text{bit}$ 的数据时，开始往第二个缓存段写数据，与此同时，开始读取第一个缓存段的数据，并向 SD 卡存储。

写指针在系统工作期间不间断地将数据写入环形缓存；读指针的个数由系统的存储速度和存储容量决定，N 个读指针可以实现 N 倍降速。只要缓存段写够 $512 \times 8\text{bit}$ 的数据，就可以开始读取数据并向 SD 卡存储，不需要等后面的缓存段写够 $512 \times 8\text{bit}$ 的数据。

实施例 6

如实施例 5 所述的基于 SD 卡的高速数据存储方法，所不同的是，把 N 个数据块对应写入 N 个缓存段的时钟与读取缓存段中数据的时钟速度比为 N:1。为了将读写数据的速度相匹配，将读写数据的时钟设置为 N 比 1。

实施例 7

如实施例 1 所述的基于 SD 卡的高速数据存储方法，所不同的是，所述步骤 1) 之前还包括将输入信号整合成 8bit 高速串行信号的步骤。通过此步骤将普通的输入信号整合成一组 8bit 的高速串行的数字信号。在 SD 卡中的数据是以 BLOCK ($512 \times 8\text{bit}$) 的形式存储的，如果输入信号是 4bit 的高速信号，为了便于存储，首先要将 4bit 的输入信号整合成 8bit 的串行信号，得到一组 8bit 的高速串行的数字信号。

实施例 8

如实施例 1 所述的基于 SD 卡的高速数据存储方法，所不同的是，所述 SD 卡和总 SD 卡均为 SDHC 卡。假设导航中频信号的频率为 200Mb/s，采集数据的时长是 5min，则 $200\text{Mb/s} \times 5\text{min}$ ，大概需要 6G 的存储空间；SDHC 卡能满足该方案的存储要求。

实施例 9

如实施例 1 所述的基于 SD 卡的高速数据存储方法，所不同的是，将 N 个缓存段中的数据分别写入对应的 N 个 SD 卡的步骤中，选用 4bit-SD 实现数据的存储过程。

实施例 10

如实施例 1 所述的基于 SD 卡的高速数据存储方法，所不同的是，本发明所述基于 SD 卡的高速数据存储方法基于 FPGA 实现。

实施例 11

如实施例 10 所述的基于 SD 卡的高速数据存储方法，所不同的是，所述步骤 2) 中，读取环形缓存段中的数据，将 N 个缓存段中的数据分别写入对应的 N 个 SD 卡的具体方法为，将 N 个缓存段的数据读取端口分别接到 N 个 SD 卡控制器的数据输入端口，将 N 个缓存段中的数据分别写入对应的 N 个 SD 卡；所述的 SD 卡控制器通过 FPGA 实现。所述的 SD 卡控制器相当于用电脑读取 SD 卡时的读卡器。

实施例 12

如实施例 1 所述的基于 SD 卡的高速数据存储方法，所不同的是，所述步骤 1) 中的高速串行信号的数据码流速度大于 300Mb/s。

实施例 13

如实施例 1 所述的基于 SD 卡的高速数据存储方法，所不同的是，所述缓存段为 FIFO。

经实施例 1-13 验证，当采用 4 个 SD 卡时，数据采集系统的数据采集速率能达到 200Mb/s；当采用 6 个 SD 卡时，数据采集系统的数据采集速率能达到 300Mb/s。而传统的使用 SD 卡的方案进行数据时，最大的数据采集速率仅为 50Mb/s，由此可见，基于 SD 卡的高速数据存储方法大大的提高了数据存储速率，能很好的满足高速数据码流的存储要求。

权 利 要 求 书

1、一种基于 SD 卡的高速数据存储方法，其特征在于，包括步骤如下：

1) 将高速串行信号分割成 N 个规格为 8bit×512 的数据块，把 N 个数据块对应写入 N 个缓存段中，所述的 N 个缓存段呈环形首尾相接排列；每个缓存段的位宽为 8bit，深度为 512；

2) 读取环形缓存段中的数据，将 N 个缓存段中的数据分别写入对应的 N 个 SD 卡，完成数据降速；

3) 分别读取 N 个 SD 卡中的数据；具体过程为，依次读取第 1 个 SD 卡中的第一个 BLOCK 的数据、第 2 个 SD 卡中的第一个 BLOCK 的数据、…、第 N 个 SD 卡中的第一个 BLOCK 的数据；然后进行下一个读取循环，依次读取第 1 个 SD 卡中的第二个 BLOCK 的数据、第 2 个 SD 卡中的第二个 BLOCK 的数据、…、第 N 个 SD 卡中的第二个 BLOCK 的数据，以此类推；通过上述操作把数据按照其在高速串行信号中的排列顺序读取出来，并存入总 SD 卡中，完成数据的整合存储。

2、根据权利要求 1 所述的基于 SD 卡的高速数据存储方法，其特征在于，所述步骤 1) 中，将 N 个缓存段中的数据分别写入对应的 N 个 SD 卡的步骤中，对 SD 卡的操作过程包括：初始化和写操作：

A、初始化：

A1、设置 SD 卡的上电延时至少为 74clock；

A2、拉低片选信号 CS，选中 SD 卡；

A3、发送 CMD0 命令，SD 卡返回 0x01 后进入 Idle 状态；

A4、首先向 SD 卡发送 CMD8 命令，如果 CMD8 返回无错误，则初步判断 SD 卡为 SD2.0 卡，循环发送 CMD55+ACMD41，直到返回 0x00，确定 SD2.0 卡初始化成功，进入 Ready 状态；进而发送 CMD58 命令判断是 HCSD 还是 SCSD；

A5、向 SD 卡发送 CMD8 命令，如果返回错误，则循环发送 CMD55+ACMD41；如果循环发送 CMD55+ACMD41a 次后，无返回错误，则判定 SD 卡为 SD1.0 卡，至此 SD1.0 卡初始化成功；

如果循环发送 CMD55+ACMD41 a 次后，返回错误，则进一步发送 CMD1 进行初始化；如果 CMD1 返回无错误，则判定 SD 卡为 MMC 卡；如果 CMD1 返回错误，则不能识别该 SD 卡；

A6、拉高片选信号 CS，退出初始化操作；

B、写操作：

B1、发送 CMD24 或 CMD25 命令，返回 0x00；

B2、发送数据开始令牌 0xfe+正式数据 512Bytes+CRC 校验 2Bytes；默认开始传输的数

据长度为 512Bytes，通过 CMD16 设置数据块的长度；

所述步骤 3) 中，分别读取 N 个 SD 卡中的数据的步骤中，对 SD 卡的操作过程包括读操作：

C、读操作：

C1、发送 CMD17 或 CMD18 读命令，返回 0x00；

C2、接收数据开始令牌 0xfe 或 0xfc+正式数据 512Bytes + CRC 校验 2Bytes。

3、根据权利要求 1 所述的基于 SD 卡的高速数据存储方法，其特征在于，所述步骤 1) 中，把 N 个数据块对应写入 N 个缓存段使用的指针为写指针，写指针唯一；所述步骤 2) 中，读取缓存段中的数据使用的指针为读指针，读指针的个数为 N 个；N 个缓存段交替进行数据块写入操作，在同一时刻，只有一个缓存段进行数据块写入操作，写指针循环地向 N 个缓存段中写入数据块；每个缓存段内写入 $512 \times 8\text{bit}$ 的数据后，读指针开始读取缓存段中的数据，读取缓存段中数据的过程在 N 个缓存段内同时进行。

4、根据权利要求 3 所述的基于 SD 卡的高速数据存储方法，其特征在于，把 N 个数据块对应写入 N 个缓存段的时钟与读取缓存段中数据的时钟速度比为 N: 1。

5、根据权利要求 1 所述的基于 SD 卡的高速数据存储方法，其特征在于，所述步骤 1) 之前还包括将输入信号整合成 8bit 高速串行信号的步骤。

6、根据权利要求 1 所述的基于 SD 卡的高速数据存储方法，其特征在于，所述 SD 卡和总 SD 卡均为 SDHC 卡。

7、根据权利要求 1 所述的基于 SD 卡的高速数据存储方法，其特征在于，将 N 个缓存段中的数据分别写入对应的 N 个 SD 卡的步骤中，选用 4bit-SD 实现数据的存储过程。

8、根据权利要求 1 所述的基于 SD 卡的高速数据存储方法，其特征在于，本发明所述基于 SD 卡的高速数据存储方法基于 FPGA 实现。

9、根据权利要求 8 所述的基于 SD 卡的高速数据存储方法，其特征在于，所述步骤 2) 中，读取环形缓存段中的数据，将 N 个缓存段中的数据分别写入对应的 N 个 SD 卡的具体方法为，将 N 个缓存段的数据读取端口分别接到 N 个 SD 卡控制器的数据输入端口，将 N 个缓存段中的数据分别写入对应的 N 个 SD 卡；所述的 SD 卡控制器通过 FPGA 实现。

10、根据权利要求 1 所述的基于 SD 卡的高速数据存储方法，其特征在于，所述缓存段为 FIFO。

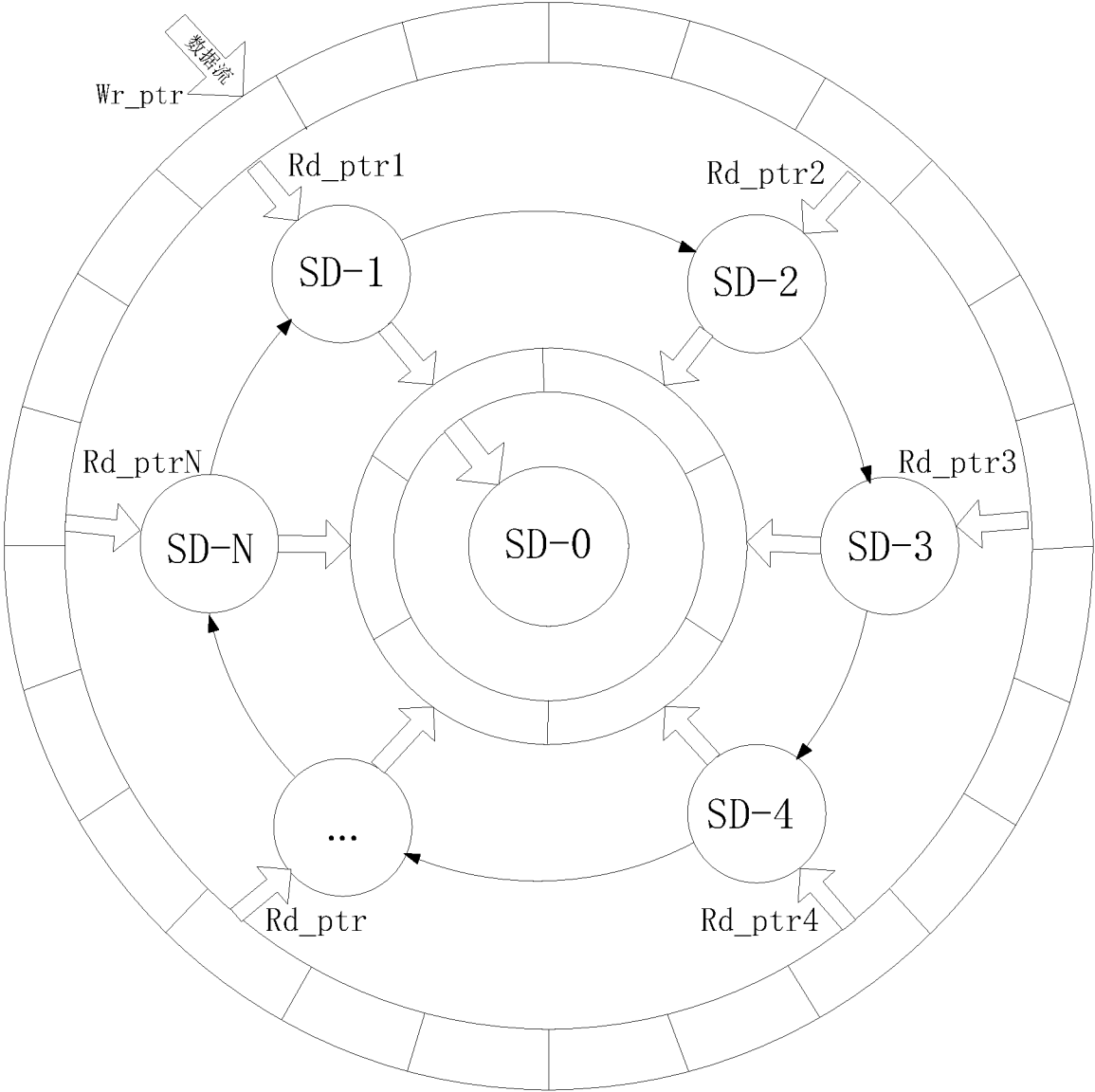


图 1

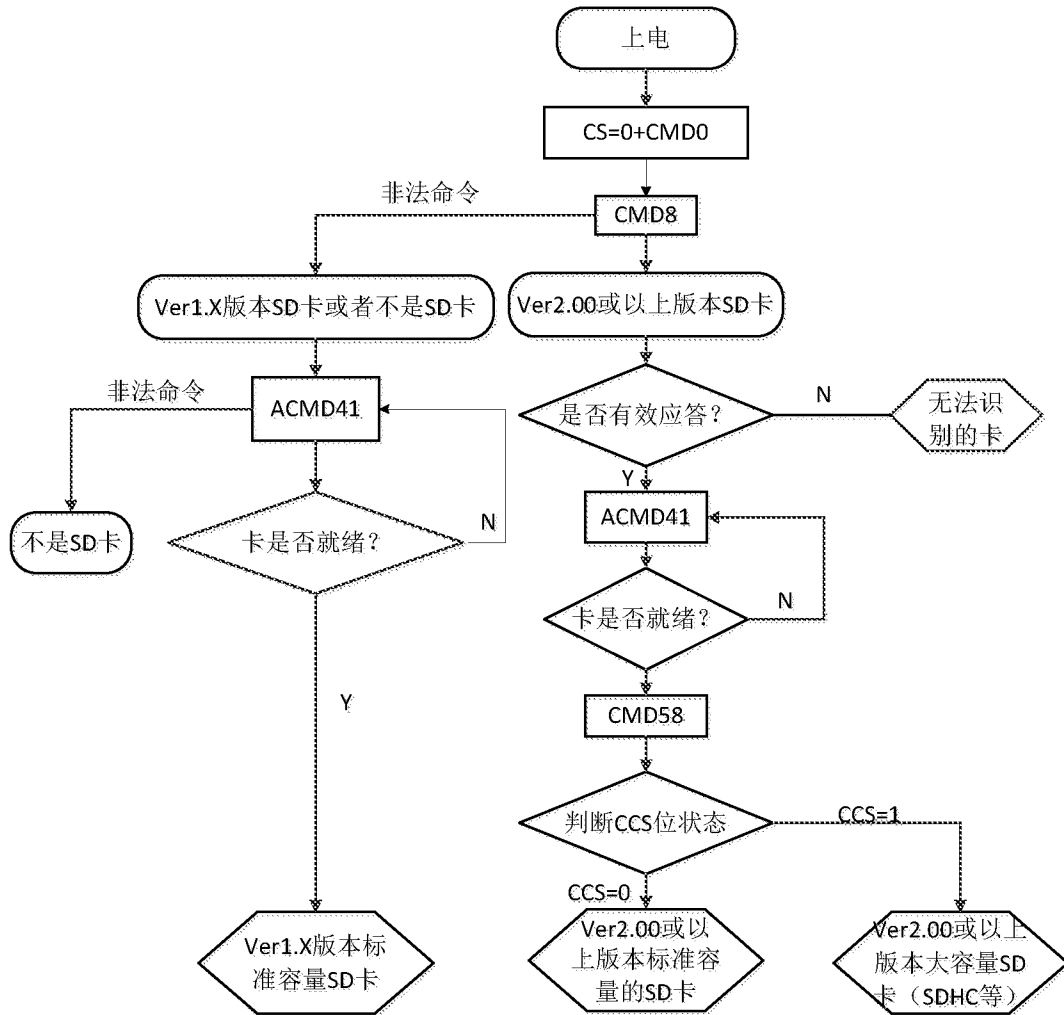


图 2

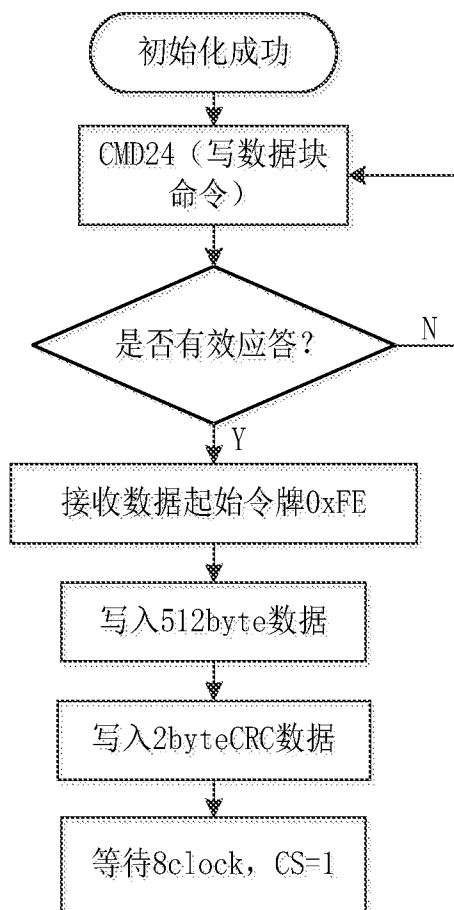


图 3

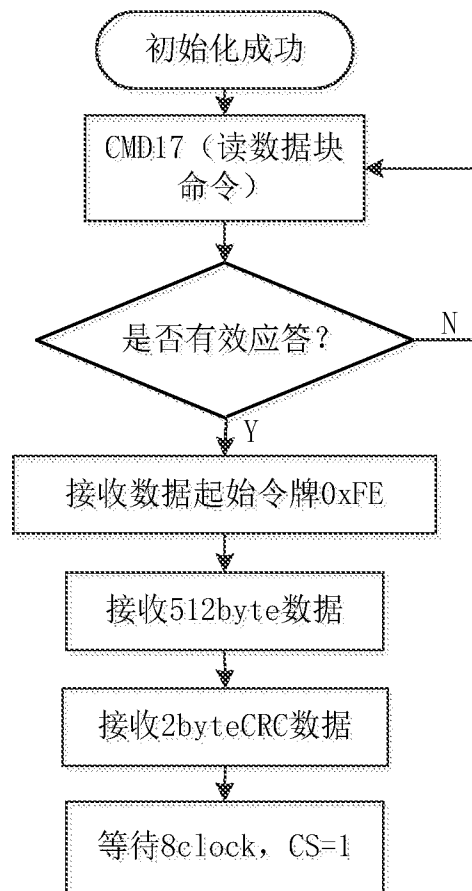


图 4

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2017/104199

A. CLASSIFICATION OF SUBJECT MATTER

G06F 3/06 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G06F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, WPI, EPODOC, CNKI, GOOGLE: 高速, 提速, 并行, 存, 写, 读, 多, 二, 两, 圆形, 圆环, 环型, 缓存, 缓冲, 数据, 卡, parallel, storage, read, write, multi, plurality, circle, buffer, data, SD, card

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 107102818 A (SHANDONG UNIVERSITY), 29 August 2017 (29.08.2017), claims 1-10, and description, paragraphs [0007]-[0042]	1-10
A	CN 104811643 A (HARBIN ENGINEERING UNIVERSITY), 29 July 2015 (29.07.2015), description, paragraphs [0006]-[0010], [0021]-[0023] and [0031]-[0034], and figures 1 and 2	1-10
A	CN 101069167 A (PANASONIC CORPORATION), 07 November 2007 (07.11.2007), entire document	1-10
A	CN 101561888 A (C*CORE TECHNOLOGY (SUZHOU) CO., LTD.), 21 October 2009 (21.10.2009), entire document	1-10
A	侯广琦等, “多通道嵌入式高速图像采集存储系统的研究”, 仪器仪表学报, 32(11), 30 November 2011 (30.11.2011), pages 2543-2548, (HOU, Guangqi et al., “Study of Multi-Channel High-Speed Embedded Image Capture and Storage System”, Chinese Journal of Scientific Instrument)	1-10

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 14 November 2017	Date of mailing of the international search report 05 January 2018
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer LI, Na Telephone No. (86-10) 62414068

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2017/104199

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 107102818 A	29 August 2017	None	
CN 104811643 A	29 July 2015	None	
CN 101069167 A	07 November 2007	KR 100897463 B1	14 May 2009
		US 2007204077 A1	30 August 2007
		DE 602005009845 D1	30 October 2008
		WO 2006038663 A1	13 April 2006
		KR 20070052325 A	21 May 2007
		CN 100524273 C	05 August 2009
		US 7657687 B2	02 February 2010
		EP 1794681 A1	13 June 2007
		JP 2006127492 A	18 May 2006
		JP 4323476 B2	02 September 2009
CN 101561888 A	21 October 2009	CN 101561888 B	13 July 2011

国际检索报告

国际申请号

PCT/CN2017/104199

A. 主题的分类

G06F 3/06(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G06F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, WPI, EPODOC, CNKI, GOOGLE: 高速, 提速, 并行, 存, 写, 读, 多, 二, 两, 圆形, 圆环, 环型, 缓存, 缓冲, 数据, 卡, parallel, storage, read, write, multi, plurality, circle, buffer, data, SD, card

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 107102818 A (山东大学) 2017年 8月 29日 (2017 - 08 - 29) 权利要求1-10, 说明书第[0007]-[0042]段	1-10
A	CN 104811643 A (哈尔滨工程大学) 2015年 7月 29日 (2015 - 07 - 29) 说明书第[0006]-[0010], [0021]-[0023], [0031]-[0034], 图1, 2	1-10
A	CN 101069167 A (松下电器产业株式会社) 2007年 11月 7日 (2007 - 11 - 07) 全文	1-10
A	CN 101561888 A (苏州国芯科技有限公司) 2009年 10月 21日 (2009 - 10 - 21) 全文	1-10
A	侯广琦 等. “多通道嵌入式高速图像采集存储系统的研究” 仪器仪表学报, 第32卷, 第11期, 2011年 11月 30日 (2011 - 11 - 30), 第2543-2548页	1-10

☐ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2017年 11月 14日

国际检索报告邮寄日期

2018年 1月 5日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

李娜

电话号码 (86-10)62414068

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2017/104199

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	107102818	A	2017年 8月 29日	无			
CN	104811643	A	2015年 7月 29日	无			
CN	101069167	A	2007年 11月 7日	KR	100897463	B1	2009年 5月 14日
				US	2007204077	A1	2007年 8月 30日
				DE	602005009845	D1	2008年 10月 30日
				WO	2006038663	A1	2006年 4月 13日
				KR	20070052325	A	2007年 5月 21日
				CN	100524273	C	2009年 8月 5日
				US	7657687	B2	2010年 2月 2日
				EP	1794681	A1	2007年 6月 13日
				JP	2006127492	A	2006年 5月 18日
				JP	4323476	B2	2009年 9月 2日
CN	101561888	A	2009年 10月 21日	CN	101561888	B	2011年 7月 13日

表 PCT/ISA/210 (同族专利附件) (2009年7月)