



(12) 发明专利申请

(10) 申请公布号 CN 103594349 A

(43) 申请公布日 2014. 02. 19

(21) 申请号 201310361907. 6

(22) 申请日 2013. 08. 19

(30) 优先权数据

13/588, 517 2012. 08. 17 US

(71) 申请人 格罗方德半导体公司

地址 英属开曼群岛大开曼岛

(72) 发明人 崔起植 M·V·雷蒙德

(74) 专利代理机构 北京戈程知识产权代理有限公司

公司 11314

代理人 程伟 王锦阳

(51) Int. Cl.

H01L 21/28(2006. 01)

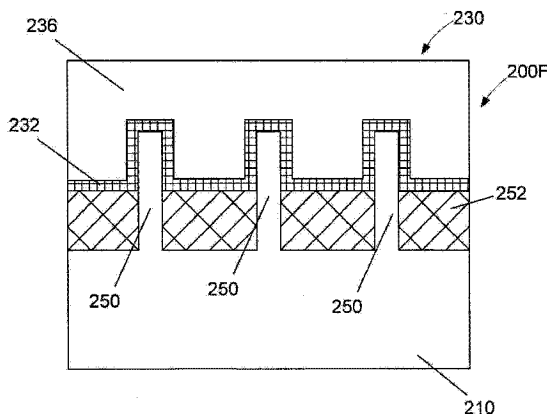
权利要求书3页 说明书8页 附图9页

(54) 发明名称

形成具有栅极电极的替换栅极结构的方法

(57) 摘要

本文所揭露的是形成具有栅极电极的替换栅极结构的方法。在一实施例中,本方法包括移除至少一牺牲栅极电极结构以界定栅极凹口、在栅极凹口内形成栅极绝缘层、在栅极绝缘层之上的栅极凹口内实施沉积制程以沉积介金属化合物材料,以及实施至少一制程操作以移除介金属化合物材料位于栅极凹口外侧的部分。



1. 一种形成晶体管用替换栅极结构的方法,其包含:
移除至少一牺牲栅极电极结构以界定栅极凹口;
在该栅极凹口中形成栅极绝缘层;
在该栅极绝缘层之上该栅极凹口中实施沉积制程以沉积介金属化合物材料;以及
实施至少一制程操作以移除该介金属化合物材料位于该栅极凹口外侧的部分。
2. 根据权利要求 1 所述的方法,其中在该栅极凹口中形成该栅极绝缘层包含在该栅极凹口中形成一层高 k 绝缘材料。
3. 根据权利要求 1 所述的方法,其中该晶体管是平面型场效晶体管或 FinFET 晶体管之一。
4. 根据权利要求 1 所述的方法,其中该晶体管是 NMOS 晶体管或 PMOS 晶体管之一。
5. 根据权利要求 1 所述的方法,其中该介金属化合物材料是由金属硅化物材料或金属碳化物材料所组成。
6. 根据权利要求 1 所述的方法,其中该沉积型介金属化合物材料是由后述之一所组成:硅化钨 (WSi_x)、镍硅化物 (NiSi_x)、铂硅化物 (PtSi)、铪硅化物 (ErSi)、钆硅化物 (HfSi)、镱硅化物 (YbSi)、钴硅化物 (CoSi)、TiSi、TaSi、HfSi、HfC、TiC 以及 TaC。
7. 根据权利要求 1 所述的方法,其中实施至少一制程操作以移除该介金属化合物材料位于该栅极凹口外侧的该部分包含实施至少一化学机械研磨制程以移除该介金属化合物材料位于该栅极凹外侧的该部位。
8. 根据权利要求 1 所述的方法,其中该栅极凹口是由位于一层绝缘材料中的侧壁隔离物所界定。
9. 根据权利要求 1 所述的方法,还包含于实施该沉积制程以沉积该介金属化合物材料之前,在该层绝缘材料之上形成由金属组成的至少一层。
10. 一种形成晶体管用替换栅极结构的方法,其包含:
在半导体衬底之上形成牺牲栅极结构,该牺牲栅极结构包含至少一牺牲栅极电极;
迫近该牺牲栅极结构的对立面形成至少一侧壁隔离物;
实施至少一蚀刻制程以移除至少该牺牲栅极电极结构从而界定该侧壁隔离物所界定的栅极凹口;
在该栅极凹口中形成高 k 绝缘材料所组成的栅极绝缘层;
在该栅极绝缘层之上该栅极凹口中实施沉积制程以沉积金属硅化物材料;以及
实施至少一化学机械研磨制程以移除该金属硅化物材料位于该栅极凹口外侧的部分。
11. 根据权利要求 10 所述的方法,其中该沉积型金属硅化物材料是由后述之一所组成:硅化钨 (WSi_x)、镍硅化物 (NiSi_x)、铂硅化物 (PtSi)、铪硅化物 (ErSi)、钆硅化物 (HfSi)、镱硅化物 (YbSi)、钴硅化物 (CoSi)、TiSi、TaSi、HfSi、HfC、TiC 以及 TaC。
12. 根据权利要求 10 所述的方法,还包含于实施该沉积制程以沉积该金属硅化物材料之前,在该层绝缘材料之上形成由金属组成的至少一层。
13. 一种形成第一与第二晶体管用替换栅极结构的方法,其包含:
在半导体衬底之上形成第一与第二牺牲栅极结构,各该第一与第二牺牲栅极结构包含至少一牺牲栅极电极;
实施至少一第一蚀刻程用以从各该第一与第二牺牲栅极结构移除至少该牺牲栅极电

极结构从而界定第一栅极凹口与第二栅极凹口；

在该第一与第二栅极凹口中形成栅极绝缘层；

在该栅极绝缘层之上该第一与第二栅极凹口中实施第一沉积制程以沉积第一介金属化合物材料；

实施至少一第二蚀刻程以移除该第一介金属化合物材料位于该第二栅极凹口的部分；

在该第一介金属化合物材料之上和该第二栅极凹口中实施第二沉积制程以沉积第二介金属化合物，其中该第一介金属化合物材料与该第二介金属化合物材料为不同材料；以及

实施至少一制程操作以移除该第一与第二介金属化合物材料位于该第一与第二栅极凹口外侧的部分。

14. 根据权利要求 13 所述的方法，其中在该第一与第二栅极凹口中形成该栅极绝缘层包含在第一与第二凹口中成高 k 绝缘材料层。

15. 根据权利要求 13 所述的方法，其中该第一晶体管是 PMOS 晶体管以及该第二晶体管是 NMOS 晶体管。

16. 根据权利要求 13 所述的方法，其中该第一晶体管是 NMOS 晶体管以及该第二晶体管是 PMOS 晶体管。

17. 根据权利要求 13 所述的方法，其中该介金属化合物材料由金属硅化物材料或金属碳化物材料所组成。

18. 根据权利要求 13 所述的方法，其中该第二介金属化合物材料由金属硅化物材料或金属碳化物材料组成。

19. 根据权利要求 13 所述的方法，其中该第一沉积型介金属化合物材料由后述之一组成：硅化钨 (WSi_x)、镍硅化物 ($NiSi_x$)、铂硅化物 ($PtSi$)、铪硅化物 ($ErSi$)、铪硅化物 ($HfSi$)、镱硅化物 ($YbSi$)、钴硅化物 ($CoSi$)、 $TiSi$ 、 $TaSi$ 、 $HfSi$ 、 HfC 、 TiC 以及 TaC 。

20. 根据权利要求 13 所述的方法，其中该第二沉积型介金属化合物材料由后述之一组成：硅化钨 (WSi_x)、镍硅化物 ($NiSi_x$)、铂硅化物 ($PtSi$)、铪硅化物 ($ErSi$)、铪硅化物 ($HfSi$)、镱硅化物 ($YbSi$)、钴硅化物 ($CoSi$)、 $TiSi$ 、 $TaSi$ 、 $HfSi$ 、 HfC 、 TiC 以及 TaC 。

21. 根据权利要求 13 所述的方法，其中实施该至少一制程操作以移除该第一与第二介金属化合物材料位于该第一与第二栅极凹口外侧的该部分包含实施至少一化学机械研磨制程以移除该第一与第二介金属化合物材料位于一与第二栅极凹口外侧的该部分

22. 根据权利要求 13 所述的方法，其中该第一栅极凹口是由位于一层绝缘材料中的第一侧壁隔离物所界定以及该第二栅极凹口是由位于该层绝缘材料中的第二侧壁隔离物所界定。

23. 根据权利要求 13 所述的方法，还包含于实施该第一沉积制程以沉积该第一介金属化合物材料之前，在该第一与第二栅极凹口中该层绝缘材料之上形成由金属所组成的至少一第一层。

24. 根据权利要求 13 所述的方法，还包含于实施该第二沉积制程以沉积该第二介金属化合物材料之前，于该第二栅极凹口中该层绝缘材料之上形成由金属所组成的至少一第二层。

25. 一种形成第一与第二晶体管用替换栅极结构的方法,其包含:

在半导体衬底之上形成第一与第二牺牲栅极结构,各该第一与第二牺牲栅极结构包含至少一牺牲栅极电极;

迫近各该第一与第二牺牲栅极结构的对立侧形成至少一侧壁隔离物;

实施至少一第一蚀刻制程用以从各该第一与第二牺牲栅极结构移除至少该牺牲栅极电极结构从而界定第一栅极凹口与第二栅极凹口;

在该第一与第二栅极凹口中形成由高 k 绝缘材料所组成的栅极绝缘层;

在该栅极绝缘层之上该第一与第二栅极凹口中实施第一沉积制程以沉积第一金属硅化物材料;

在该第一金属硅化物材料之上形成图案化掩模层,该图案化掩模层包覆将形成该第一晶体管处的第一区域并且曝露将形成该第二晶体管处的第二区域;

实施至少一第二蚀刻制程以移除该第一金属硅化物材料由该图案化掩模层所曝露的部分并且从而由该第二栅极凹口移除该第一金属硅化物材料;

在实施该至少一第二蚀刻制程后,移除该图案化掩模层;

在该第二栅极凹口中该第一金属硅化物材料之上实施第二沉积制程以沉积第二金属硅化物材料;以及

实施至少一化学机械研磨制程以移除该第一与第二金属硅化物材料位于该第一与第二栅极凹口外侧的部分。

26. 根据权利要求 25 所述的方法,其中该第一晶体管是 PMOS 晶体管以及该第二晶体管是 NMOS 晶体管。

27. 根据权利要求 25 所述的方法,其中该第一晶体管是 NMOS 晶体管以及该第二晶体管是 PMOS 晶体管。

28. 根据权利要求 25 所述的方法,其中该第一栅极凹口是由迫近该第一牺牲栅极结构的对立侧而设置的该至少一侧壁隔离物予以界定以及该第二栅极凹口是由迫近该第二牺牲栅极结构的对立侧而设置的该至少一侧壁隔离物予以界定。

形成具有栅极电极的替换栅极结构的方法

技术领域

[0001] 一般而言,本揭露是关于精密半导体装置的制造,更明确地是指形成具有沉积型介金属化合物材料所组成栅极电极的替换栅极的各种方法。

背景技术

[0002] 如 CPU、储存装置、ASIC (特殊应用集成电路) 及诸如此类等先进集成电路的制造需要根据指定的电路布局在给定芯片区域中形成大量电路组件。场效晶体管 (NOMS 和 PMOS) 表示一种实质决定此等集成电路效能的重要电路组件类型。在使用例如 MOS 技术制造复杂集成电路期间,数百万个例如 NMOS 晶体管及 / 或 PMOS 晶体管的晶体管是予以在包括结晶半导体层的衬底上形成。场效晶体管无论是 NMOS 或 PMOS 装置都属于包括有源极区、漏极区、位于源极区与漏极区之间的信道区、以及位于信道区之上的栅极电极的平面型装置。

[0003] 在场效晶体管中,信道区的导电率,也就是导电信道的驱动电流能力,是受控于在信道区之上形成并且由薄栅极绝缘层予以自其隔开的栅极电极。因施加适当控制电压至栅极电极而形成导电信道时信道区的导电率此外取决于信道内的掺质浓度、电荷载体的迁移率以及对于信道区以晶体管宽度方向给定延伸介于源极与漏极之间也称为晶体管信道长度的距离。因此,结合对栅极电极施加适当控制电压时绝缘层之下轻易产生导电信道的能力,信道区的导电率实质影响场效晶体管的效能。所以,由于部份取决于栅极电极导电率产生信道的速度并且信道电阻率实质决定晶体管的特性,信道长度比例化、以及与其相关信道电阻率降低和栅极电阻率增加为用于提升集成电路操作速度的主导性设计工作。

[0004] 对于许多早期装置技术产生,大部份晶体管组件的栅极电极结构已由复数如二氧化硅及 / 或硅氮氧化物栅极绝缘层之类硅基材料加上多晶硅栅极电极所组成。然而,随着积极 (aggressively) 比例化晶体管组件的信道长度已渐渐变小,许多较新世代装置使用包含替代材料的栅极电极堆栈以避免与信道长度缩减的晶体管中使用传统硅基材料相关的短信道效应。例如,在某些信道长度大约 10 至 20 奈米 (nm) 等级的积极比例化晶体管组件中,包含所谓高 k 介电 / 金属栅极 (HK/MG) 配置的栅极电极堆栈已显示相较于先前较常用的二氧化硅 / 多晶硅 (SiO₂/poly) 配置提供显著增强的操作特性。

[0005] 取决于特定整体装置需求,许多不同高 k 材料 (也就是,介电常数,或称 k 值,近似 10 或更大的材料) 已取得不同成功程度用于 HK/MG 栅极电极结构中的栅极绝缘层。例如,在某些晶体管组件设计中,高 k 栅极绝缘层可包括氧化钽 (Ta₂O₅)、氧化铪 (HfO₂)、氧化锆 (ZrO₂)、二氧化钛 (TiO₂)、氧化铝 (Al₂O₃)、硅酸铪 (HfSiO_x) 及诸如此类。再者,一或多种非多晶硅金属栅极电极材料 (也就是,金属栅极堆栈) 可用在 HK/MG 配置中以便控制晶体管的工函数。这些金属栅极电极材料可包括例如一或多层钛 (Ti)、氮化钛 (TiN)、钛铝 (TiAl)、铝 (Al)、氮化铝 (AlN)、钽 (Ta)、氮化钽 (TaN)、碳化钽 (TaC)、钽碳氮化物 (TaCN)、钽硅氮化物 (TaSiN)、碳化钽 (TaSi) 及诸如此类。

[0006] 已用于形成具有高 k / 金属栅极结构的晶体管的一种熟知的处理方法为所谓的「栅极后制」或「替换栅极」技术。第 1A 至 1D 图描述一种使用栅极后制技术形成 HK/MG 替

换栅极结构的描述性先前技术方法。如图 1A 所示,制程包括在浅沟槽隔离结构 11 所界定主动区中半导体衬底 10 之上形成基本晶体管结构 100。装置 100 于图 1A 中所示的制造点包括牺牲栅极绝缘层 12、虚设 (dummy) 或牺牲栅极电极 14、侧壁隔离物 16、一层绝缘材料 17 以及在衬底 10 上形成的源极 / 漏极区 18。装置 100 的各种组件和结构可使用各种不同材料并且通过实施各种已知技术予以形成。例如,牺牲栅极绝缘层 12 可由多晶硅所组成,侧壁隔离物 16 可由硅氮化物所组成以及该层绝缘材料 17 可由二氧化硅所组成。源极 / 漏极区 18 可由使用已知掩模及离子布植技术予以布植到衬底 10 内的布植掺质材料 (NMOS 装置用 N 型掺质和 PMOS 装置用 P 型掺质) 所组成。当然,本领域技术人员将知道存在为了清楚未在图式中描述的晶体管 100 其它特征。例如,通常在高效能 PMOS 晶体管中发现的各种硅 / 锗层或区域以及未在图式中描述的所谓晕圈布植区。于图 1A 中所述制造点,已形成装置 100 各种结构并且已实施化学机械研磨制程 (CMP) 以移除牺牲栅极电极 14 之上的任何材料 (如硅氮化物组成的保护帽层 (图未示)) 以至于至少可移除牺牲栅极电极 14。

[0007] 如图 1B 所示,实施一或多道蚀刻制程以移除牺牲栅极电极 14 和牺牲栅极绝缘层 12 从而界定接着将形成替换栅极结构处的栅极凹口 20。为了清楚未描述通常用于此等蚀刻制程的掩模层。一般而言,如图所示,如部份替换栅极技术移除牺牲栅极绝缘层 12。然而,在所有应用里可不移除牺牲栅极绝缘层 12。

[0008] 其次,如图 1C 中所示,在栅极凹口 20 中形成将构成替换栅极结构 30 的各种材料层。用于替换栅极结构 30 的材料可取决于特殊应用而变。即使在故意移除牺牲栅极绝缘层 12 的情况下,栅极凹口 20 内衬底 10 上形成的非常薄原生 (native) 氧化层 (图未示) 仍存在。在一描述性实施例中,替换栅极结构 30 由厚度近似 2 奈米如氧化钪之类的高 k 栅极绝缘层 30A、第一金属层 30B (例如一层厚度大约 1 至 2 奈米的氮化钛)、第二金属层 30C (例如一层厚度大约 1 至 2 奈米的氮化钽) 和第三金属层 30D (例如一层厚度大约 5 奈米的氮化钛) 以及如铝之类的主体金属层 30E 所组成。最后,如图 1D 所示,实施一或多道 CMP 制程以移除栅极绝缘层 30A、第一金属层 30B、第二金属层 30C、第三金属层 30D 和主体金属层 30E 位于栅极凹口 20 外侧的过剩部分从而界定替换栅极结构 30。

[0009] 替换栅极结构的形成是需要高度精确并且可重复性制造程序的复杂制程。随着晶体管装置的栅极长度已缩减到例如 10 至 20 奈米或更小的极小尺寸,形成替换栅极结构的制程甚至变得更难。也就是,给定栅极凹口 20 的实体尺寸、以及经形成用以制作替换栅极结构 30 的各种材料层的厚度,非常难以在如此小栅极凹口 20 中形成所有这些材料层并且制作可靠、零缺陷的替换栅极结构 30。

[0010] 本揭露是针对可避免或至少降低以上所鉴别一或多种问题效应的各种方法和装置。

发明内容

[0011] 下文呈现本发明的简化总结以便提供本发明某些方面的基本理解。本总结不是本揭露的彻底概述。其用意也不在于识别本发明的重要或关键要素或描述本发明的范畴。其唯一目的在于以简化形式呈现某些概念作为下文所述更详细说明的引言。

[0012] 一般而言,本揭露是针对形成具有至少由举例如金属硅化物或金属碳化物材料之类沉积型介金属化合物材料所组成栅极电极的替换栅极结构的各种方法。在一实施例中,

本方法包括移除至少一牺牲栅极电极结构以界定栅极凹口、在栅极凹口中形成栅极绝缘层、在栅极绝缘层之上栅极凹口中实施沉积制程以沉积介金属化合物材料以及实施至少一制程操作以移除介金属化合物材料位于栅极凹口外侧的部分。

[0013] 本发明还提供一种形成晶体管用替换栅极结构的方法,其包含:在半导体衬底之上形成牺牲栅极结构,该牺牲栅极结构包含至少一牺牲栅极电极;迫近该牺牲栅极结构的对立面形成至少一侧壁隔离物;实施至少一蚀刻制程以移除至少该牺牲栅极电极结构从而界定该侧壁隔离物所界定的栅极凹口;在该栅极凹口中形成高 k 绝缘材料所组成的栅极绝缘层;在该栅极绝缘层之上该栅极凹口中实施沉积制程以沉积金属硅化物材料;以及实施至少一化学机械研磨制程以移除该金属硅化物材料位于该栅极凹口外侧的部分。

[0014] 在另一描述性实施例中,本方法是针对形成呈相反类型的第一与第二晶体管(也就是第一个是 PMOS 装置并且第二个是 NMOS 装置(或反之))用的替换栅极结构。在一实施例中,本具体实施例含括在半导体衬底之上形成第一与第二牺牲栅极结构,其中第一与第二牺牲栅极结构各包含至少一牺牲栅极电极,实施至少一第一蚀刻制程用以至少各从第一与第二牺牲栅极结构移除牺牲栅极结构从而界定第一栅极凹口与第二栅极凹口、以及在第一与第二栅极凹口中形成栅极绝缘层。本具体实施例也包括的步骤为在栅极绝缘层之上第一与第二栅极凹口中实施第一沉积制程以沉积第一介金属化合物材料、实施至少一第二蚀刻制程以移除第一介金属化合物材料位于第二栅极凹口中的部分、在第一介金属化合物材料之上和第二栅极凹口中实施第二沉积制程以沉积第二介金属化合物材料,其中第一介金属化合物材料与第二介金属化合物材料为不同材料,以及实施至少一制程操作以移除第一与第二介金属化合物材料位于第一与第二栅极凹口外侧的部分。

[0015] 本发明还提供一种一种形成第一与第二晶体管用替换栅极结构的方法,其包含:在半导体衬底之上形成第一与第二牺牲栅极结构,各该第一与第二牺牲栅极结构包含至少一牺牲栅极电极;迫近各该第一与第二牺牲栅极结构的对立面形成至少一侧壁隔离物;实施至少一第一蚀刻制程用以从各该第一与第二牺牲栅极结构移除至少该牺牲栅极电极结构从而界定第一栅极凹口与第二栅极凹口;在该第一与第二栅极凹口中形成由高 k 绝缘材料所组成的栅极绝缘层;在该栅极绝缘层之上该第一与第二栅极凹口中实施第一沉积制程以沉积第一金属硅化物材料;在该第一金属硅化物材料之上形成图案化掩模层,该图案化掩模层包覆将形成该第一晶体管处的第一区域并且曝露将形成该第二晶体管处的第二区域;实施至少一第二蚀刻制程以移除该第一金属硅化物材料由该图案化掩模层所曝露的部分并且从而由该第二栅极凹口移除该第一金属硅化物材料;在实施该至少一第二蚀刻制程后,移除该图案化掩模层;在该第二栅极凹口中该第一金属硅化物材料之上实施第二沉积制程以沉积第二金属硅化物材料;以及实施至少一化学机械研磨制程以移除该第一与第二金属硅化物材料位于该第一与第二栅极凹口外侧的部分。

附图说明

[0016] 本揭露可参照底下说明配合附图予以理解,其中类似的参考组件符号视为相同的组件,以及其中:

[0017] 图 1A 至图 1D 描述使用所谓「栅极后制」或「替换栅极」方法用于形成半导体装置的一个描述性先前技术制程流程;

[0018] 图 2A 至图 2F 描述一种描述性方法及本文所揭露的装置,其中装置包括由沉积型介金属化合物材料所组成的替换栅极电极;以及

[0019] 图 3A 至图 3E 描述另一描述性方法和本文所揭露的装置,其中本揭露的发明可在 CMOS 应用中使用。

[0020] 尽管本文所揭露的技术主题易受各种改进和替代形式所影响,其特定具体实施例仍已通过图式中的实施例予以表示并且在本文中予以详述。然而,应理解的是,本文对特定具体实施例的说明用意不在于限制本发明于所揭露的特殊形式,相反地,用意在于含括落于如权利要求书所界定本发明精神与范畴内的所有改进、均等、以及替代。漏极漏极

具体实施方式

[0021] 底下说明的是本发明的各种描述性具体实施例。为了厘清,未在本说明书中说明实际实现的所有特征。当然将了解的是,在任何此实际具体实施例的研制中,必须施作许多实现特定性决策以达成研制者的特定目的,如符合系统相关与商业相关限制条件,其视实现而不同。再者,将了解的是,此研制计划可能复杂且耗时,不过却属本技术领域技能人员所从事具有本揭露效益的例行事务。

[0022] 现在将参照附图说明本技术主题。图式中所概示的各种结构、系统及装置其目的仅在于说明而非为了以本领域技术人员所熟知的细节混淆本揭露。虽然如此,仍含括附图以说明并且解释本揭露的描述性实施例。应该理解并且解读本文的用字及词组与所属相关领域技术人员所理解用字及词组具有兼容的意义。术语或词组的特殊定义,也就是,有别于本领域技术人员所理解的普通及惯用意义的定义,用意是要通过本文对于术语或词组的一致性用法予以隐喻。就术语或词组用意在于具有特殊意义的方面来说,也就是,不同于本领域技术人员所理解的术语或词组,此特殊定义将在说明书中以直接并且明确提供术语或词组特殊定义明确方式予以清楚提出。

[0023] 本揭露是针对形成具有由至少至沉积型介金属化合物材料所组成栅极电极的替换栅极结构的各种方法。本领域技术人员完全阅读本申请案后将显而易见的是,本方法是适用于例如 NMOS、PMOS、CMOS 等各种技术,并且是轻易地适用于包括但不限于逻辑装置、内存装置等各种装置。现在将搭配附图详细说明本文所揭露方法和装置的各种描述性具体实施例。

[0024] 图 2A 是制造初期在半导体衬底 210 之上所形成描述性半导体装置 200 的简化图。衬底 210 可具有各种配置,如沉积型主体硅配置。衬底 210 也可具有包括主体硅层、埋置绝缘层和主动层的上覆硅绝缘体 (SOI),其中半导体装置是在主动层之中及之上形成。因此,术语「衬底」或「半导体衬底」应理解为涵盖所有形式的半导体结构。衬底 210 也可由不同于硅的材料所制成。

[0025] 于图 2A 中所示的制造点,装置 200 包括牺牲栅极结构 214 以及位于衬底 210 和已在衬底 210 中形成的描述性源极 / 漏极区 218 之上所形成一层绝缘材料 217 中的侧壁隔离物 216。在所示实施例中,牺牲栅极结构 214 包括牺牲栅极绝缘层 214A 和牺牲栅极电极 214B。一般而言,在图 2A 中,装置 200 是描述于相当于装置 100 用图 1A 所示的制造点。因此,关于制作装置 100 时所用描述性材料和制造方法的说明同样适用于装置 200 直到此制造点。

[0026] 可使用各种不同材料并且通过实施各种已知技术形成装置 200 的各种组件和结构。例如,牺牲栅极绝缘层 214A 可由二氧化硅所组成,牺牲栅极电极 214B 可由多晶硅或非晶硅所组成,侧壁隔离物 216 可由硅氮化物所组成以及该层绝缘材料 217 可由二氧化硅所组成。牺牲栅极电极 214B 和牺牲栅极绝缘层 214A 可呈任何期望厚度或配置。在一实施例中,牺牲栅极电极 214B 可具有 20 奈米或更小的关键尺寸。描述性源极 / 漏极区 218 是由使用图中未示的已知掩模和离子布植技术予以布植到衬底 210 内的布植掺杂材料(NMOS 装置用 N 型掺杂和 PMOS 装置用 P 型掺杂)所组成。当然,本领域技术人员将知道晶体管 200 有未在图式中描述以免混淆本发明的其它特征。例如,图式中未描述所谓的晕圈(halo)布植区以及高效能 PMOS 晶体管中常见的各种硅 / 锗的层或区域。最后,装置 200 可具有提升型或平面型源极 / 漏极区。为了简化,将描述装置 200 犹如在衬底 210 中形成的平面型源极 / 漏极区。于图 2A 中所示的制造点,已形成装置 200 的各种结构并且已实施化学机械研磨(CMP)以移除牺牲栅极电极 214B 之上的任何材料(如硅氮化物所组成的保护帽层(图未示))以至于至少可移除牺牲栅极电极 214B。

[0027] 如图 2B 所示,实施一或多道蚀刻制程以移除牺牲栅极电极 214B 和牺牲栅极绝缘层 214A 从而界定接着将形成替换栅极结构处的栅极凹口 220,下文有更完整的说明。通过陈述在绝缘材料层中形成栅极凹口 220,用意在于涵盖可存在于栅极凹口 220 用层级的绝缘材料的任何组合中形成栅极凹口的情形,任何绝缘材料形式都可以。例如,应该理解此措词(language)涵盖在所示侧壁隔离物 216 与所示绝缘材料 217 单一层之间所形成栅极开口 220 的情形。也应该理解此措词涵盖可能没有侧壁隔离物及 / 或该层绝缘材料 217 可由复数层绝缘材料所组成的情形。通常用在此等蚀刻制程的掩模层为了清楚未予以在图中描述。一般而言,如图所示,移除牺牲栅极绝缘层 214 作为部份替换栅极技术。然而,可在所有应用里移除牺牲栅极绝缘层 214A。即使是在故意移除牺牲栅极绝缘层 214A 的情况下,栅极凹口 220 内衬底 210 上通常仍形成非常薄原生氧化层(图未示)。

[0028] 一般而言,本揭露是针对在栅极凹口 220 中形成新颖性替换栅极结构 230 以及形成此栅极结构 230 的新颖性方法。下文将有完整说明,根据本发明,替换栅极结构 230 的栅极电极将由材料沉积制程期间所形成例如沉积型金属硅化物材料或沉积型金属碳化物材料之类的沉积型介金属化合物材料所组成。介金属化合物材料可通过实施化学气相沉积(CVD)制程、原子层沉积(ALD)制程、或物理气相沉积(PVD)制程等予以形成。介金属化合物材料可由各种不同金属合成物(metal composition)组成,其选择可取决于特殊应用。例如,在介金属化合物材料是沉积型金属硅化物材料的情况下,其可由后述之一所组成:硅化钨(WSi_x)、镍硅化物($NiSi_x$)、铂硅化物($PtSi$)、铈硅化物($ErSi$)、铪硅化物($HfSi$)、镱硅化物($YbSi$)、钴硅化物($CoSi$)、 $MoSi_x$ 、 $TaSi_x$ 、 HfC 、 TiC 、 TaC 、例如 NiEr 硅化物介金属合金等以上合金组合。替换栅极结构 230 的栅极电极也可视需要包含额外金属层。例如,若介金属化合物材料的电阻率太高,则可在介金属化合物材料之上沉积如钨、铝、钴等纯金属层。

[0029] 如图 2C 所示,在一描述性实施例中,制程始于实施保形沉积(conformal deposition)制程以在栅极凹口 220 中形成高 k (k 值大于 10) 栅极绝缘层 232。如上所述,在某些情况下,若有需要,可在高 k 栅极绝缘层 232 上形成如非常薄工函数调整金属(例如,一层氮化钛)之类的金属层(图未示)。本领域技术人员在完整阅读本应用后将知道的是,其为部分替换栅极结构 230 的绝缘材料和金属层可呈任何期望结构以及由任何各种不

同材料所组成。另外, NMOS 装置用替换栅极结构 230 对照于 PMOS 装置用替换栅极结构 230 可具有不同材料组合。因此, 替换栅极结构 230 的特殊结构细节、以及形成此替换栅极电极结构 230 的方式不应该视为本发明的限制, 除非所附权利要求书明显详述此等限制。本文所揭露的方法也可用于未使用高 k 栅极绝缘层的替换栅极结构 230 ; 虽然高 k 栅极绝缘层将可能用在大部份应用里。

[0030] 如图 2D 所示, 在形成栅极绝缘层 232 之后, 实施沉积制程 234 用以在栅极绝缘层 232 之上沉积介金属化合物材料 236。重要的是, 介金属化合物材料 236 由于沉积制程 234 而直接形成。例如, 在介金属化合物材料 236 为金属硅化物材料或金属碳化物材料的情况下, 金属硅化物材料或金属碳化物由于沉积制程而直接形成。这与在含硅表面上形成金属硅化物材料(通常含括如镍之类难熔金属层的形成)、在难熔金属层上实施加热处理以造成难熔金属层与含硅材料之间反应借以形成金属硅化物材料、实施蚀刻制程以移除难熔金属层的未反应部分、以及在某些情况下实施额外的金属硅化物材料加热处理的先前技术成对比。通过因沉积制程 234 而直接形成金属化合物材料 236, 可用将至少部分当作替换栅极结构 230 用栅极电极的导电材料可靠填充非常小栅极凹口 220。

[0031] 先前已说明沉积制程 234 以及如金属硅化物合成物之类的可能介金属化合物材料 236 合成物。如图标, 介金属化合物材料 236 使栅极凹口 220 的未填充部分满溢。可使用适当的前驱气体于各种温度和压力以适当流率实施沉积制程 234 以形成金属硅化物材料 236。在一具体实施例中, 沉积制程 234 可为温度范围大约 150-900°C 内以及压力范围大约在 0.1-600Torr 内的 CVD 制程。各种前驱气体的流率也可取决于特殊应用以及金属硅化物材料 236 的期望形成率, 例如, 可使用等级大约 1-1000sccm 的前驱流率。当然, 如同质化 (qualify) 制造半导体装置时所用任何制程所常见, 将必须通过测试以确认任何特定应用中要使用的精确制程参数。若有必要, 可在形成当下将 N 型或 P 型掺质添加至介金属化合物材料 236, 也就是, 沉积制程可包括就地掺杂处理 (in situ doping process)。介金属化合物材料 236 的工函数及 / 或电阻率可通过改变制程条件予以调整, 例如 4.0-5.15eV。介金属化合物材料 236 的工函数及 / 或电阻率也可通过各种热处理予以调整, 例如, 沉积及 / 或后处理期间范围为 300-1100°C 的热处理。

[0032] 其次, 如图 2E 所示, 实施一或多道 CMP 制程以移除绝缘层 232 和介金属化合物材料 236 位于该层绝缘材料 217 之上栅极凹口 220 外侧的部分。移除过剩材料导致形成本文所揭露新颖性替换栅极结构 230 的一个描述性具体实施例。当然, 本领域技术人员在完整阅读本申请案后将知道的是, 本文所揭露形成替换栅极结构 230 的方法同样适用于如同示于图 2A 至图 2E 所揭露平面型场效晶体管 200 的各种半导体装置、以及如图 2F 所示 FinFET 装置 200F 之类的非平面型装置。图 2F 是经由栅极结构 230 依栅极宽度方向所取描述性装置 200F 的剖面图。鉴于剖面位置未在本图中描述界定栅极凹口 220 的侧壁隔离物 216。装置 200F 由复数描述性鳍件 250 所组成。例如二氧化硅的局部隔离层 252 是置于鳍件 250 之间。如图所示, 栅极绝缘层 232 和介金属化合物材料 236 是围绕描述性鳍件 250 予以形成。因此, 使用替换栅极结构 230 的特殊装置类型不应该视为目前所揭露发明的限制。

[0033] 于图 2E 中所示的制造点, 可实施例传统制造操作以完成装置 200 的形成。例如, 可经由该层绝缘材料 217 形成接触开口(图未示)以曝露底下源极 / 漏极区 218。其后可在源极 / 漏极 218 所曝露部位上形成金属硅化物区(图未示)以及可在接触开口中形成导电接

触件(图未示)用以对源极 / 漏极区 218 提供电连接。可接着使用已知处理技术在装置 200 之上形成各种金属化层。

[0034] 图 3A 至图 3E 描述可使用含括在相同衬底上形成 NMOS 与 PMOS 装置两者的 CMOS 技术用以形成集成电路产品的描述性处理流程。在图 3A 至图 3E 中, 未表示将由此等装置电隔离 NMOS 与 PMOS 装置、以及源极 / 漏极区的各种隔离区而未混淆本发明。

[0035] 如图 3A 所示, 将在衬底 210 之上形成描述性 NMOS 装置 200N 以及描述性 PMOS 装置 200P。于图 3A 中所示的制造点, 各装置 200N、200P 皆包括牺牲栅极结构 214 以及衬底 210 之上所形成该层绝缘材料 217 中所置的牺牲栅极结构 214 和侧壁隔离物 216。于图 3A 中所示的制造点, 已形成装置 200 的各种结构并且已实施化学机械研磨制程 (CMP) 以移除牺牲栅极电极 214B 之上的任何材料(如硅氮化物组成的保护帽层(图未示))以至于至少可移除各牺牲栅极结构 214 的牺牲栅极电极 214B。

[0036] 图 3B 描述已实施许多制程操作之后的装置 200N、200P。首先, 实施一或多道蚀刻制程用以从两牺牲栅极结构 214 移除牺牲栅极电极 214B 和牺牲栅极绝缘层 214A 从而界定将接着分别予以形成装置 200N、200P 用替换栅极结构 230N、230P 处的复数栅极凹口 220, 下文有更完整的说明。其后, 在一描述性实施例中, 实施保形沉积制程用以在栅极凹口 220 中形成高 k (k 值大于 10) 栅极绝缘层 232。如上所述, 在某些情况下, 若有必要, 可在高 k 栅极绝缘层 232 上形成如非常薄工函数调整金属(例如, 一层氮化钛)之类的金属层(图未示)。另外, 如前所述, NMOS 装置 200N 用替换栅极结构 230N 对照于 PMOS 装置 200P 用替换栅极结构 230P 可具有不同材料组合。

[0037] 请继续参阅图 3B, 下一个制程操作含括在栅极凹口 220 中形成介金属化合物材料 236。然而, 在 CMOS 应用中, 可调适 (tailor) 介金属化合物材料 236 以供用于 NMOS 装置 200N 以及 PMOS 装置 200P。在所示实施例中, 首先将形成 PMOS 装置 200P 用例如金属硅化物材料的介金属化合物材料 236P。然而, 本领域技术人员在完整阅读本申请案后将知道的是, 可视需要逆行处理流程。也就是, 可在形成 PMOS 装置 200P 用介金属化合物材料 236P 之前形成 NMOS 装置 200N 用介金属化合物材料 236N。如图 3B 所示, 在形成栅极绝缘层 232 后, 实施沉积制程 234P 以在栅极绝缘层 232 之上沉积金属硅化物材料 236P。以上关于沉积制程 234 以及介金属化合物材料 236 可能合成物的说明同样适用于沉积制程 234P、234N。重要的是, 介金属化合物材料 236P 是由于沉积制程 234P 而予以直接形成。如图所示, 介金属化合物材料 236P 使栅极凹口 220 未填满部分满溢。在一特殊实施例中, 若介金属化合物材料 236P 是金属硅化物材料, 则可为镍硅化物 (NiSi_x) 材料。

[0038] 图 3C 描述已实施许多制程操作后的装置 200N、200P。首先, 已在介金属化合物材料 236P 之上形成图案化掩模层 240。图案化掩模层 240 包覆 PMOS 装置 200P 并且曝露 NMOS 装置 200N 以供进一步处理。接着, 经由图案化掩模层 240 实施蚀刻制程用以从 NMOS 装置 200N 移除介金属化合物材料 236P 的曝露部分。图案化掩模层 240 可为图案化硬式掩模层或光阻材料的图案化层。

[0039] 其次, 如图 3D 所示, 实施沉积制程 234N 用以在装置 200N 之上以及在 NMOS 装置 200N 用栅极凹口 220 中沉积经过调适的介金属化合物材料 236N。重要的是, 由于沉积制程 234N 而直接形成介金属化合物材料 236N。如图所示, 介金属化合物材料 236N 使 NMOS 装置 200N 的栅极凹口 220 的未填充部分满溢。在一特殊实施例中, 若介金属化合物材料 236N 是

金属硅化物材料,则其可为硅化铪 (ErSi) 材料。

[0040] 其次,如图 3E 所示,实施一或多道 CMP 制程以移除绝缘层 232 和介金属化合物材料 236P、236N 位于该层绝缘材料 217 之上栅极凹口 220 外侧的过剩部分。这导致形成 NMOS 装置 200N 用新颖性替换栅极结构 230N 以及 PMOS 装置 200P 用新颖性替换栅极结构 230P 的一个具体实施例。当然,本领域技术人员在完整阅读本申请案后将知道的是,本文所揭露形成替换栅极结构 230N、230P 的方法同样适用于像是示于图 3A 至图 3E 中所揭露平面型场效应晶体管 200N、200P 的各种半导体装置、以及诸如图 2F 中所示描述性 FinFET 装置 200F 等 FinFET 装置之类的非平面型装置。因此,使用替换栅极结构 230N、230P 的特殊装置类型不应该视为目前所揭露发明的限制。

[0041] 于图 3E 中所示的制造点,可实施传统制造操作以完成装置 200N、200P 的形成。例如,可经由该层绝缘材料 217 形成接触开口(图未示)以曝露底下源极 / 漏极区(图未示)。其后可在源极 / 漏极区的曝露部分上形成金属硅化物区(图未示)并且可在接触开口中形成导电接触件(图未示)以对源极 / 漏极区提供电连接。可接着使用已知处理技术在装置 200N、200P 之上形成各种金属化层。

[0042] 以上所揭露的特殊具体实施例仅属描述性,正如本发明可以本领域技术人员所明显知道的不同但均等方式予以改进并且实践而具有本文的指导效益。例如,前述制程步骤可用不同顺序实施。另外,除了作为权利要求书中所述,对于本文所示构造或设计的细节无限制用意。因此,得以证实以上所揭露特殊具体实施例可予以改变或改进并且所有此等变化皆视为在本发明的范畴及精神内。因此,本文所谋求的保护如权利要求书中所提。

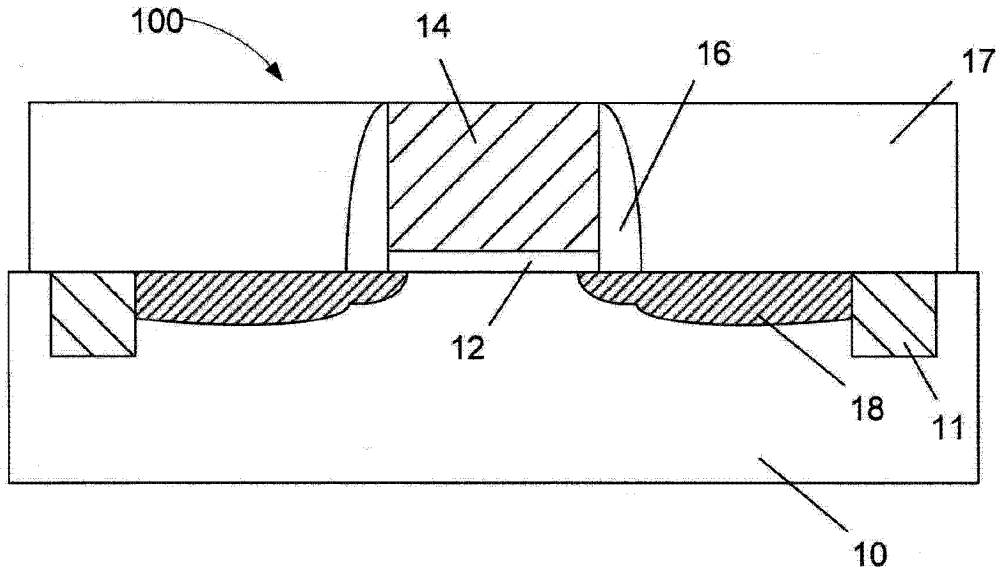


图 1A

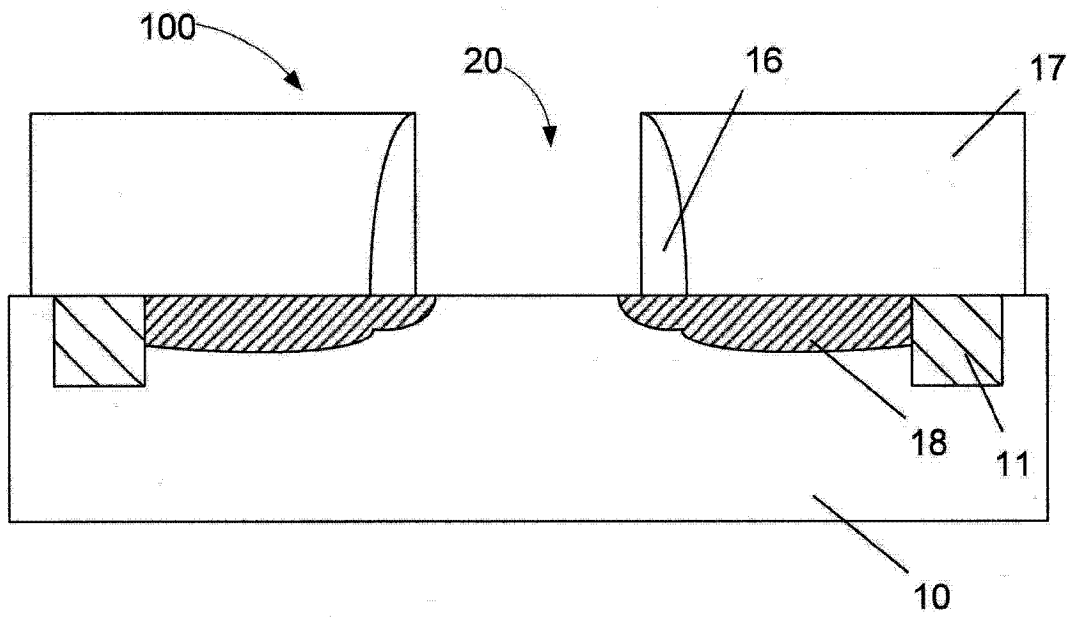


图 1B

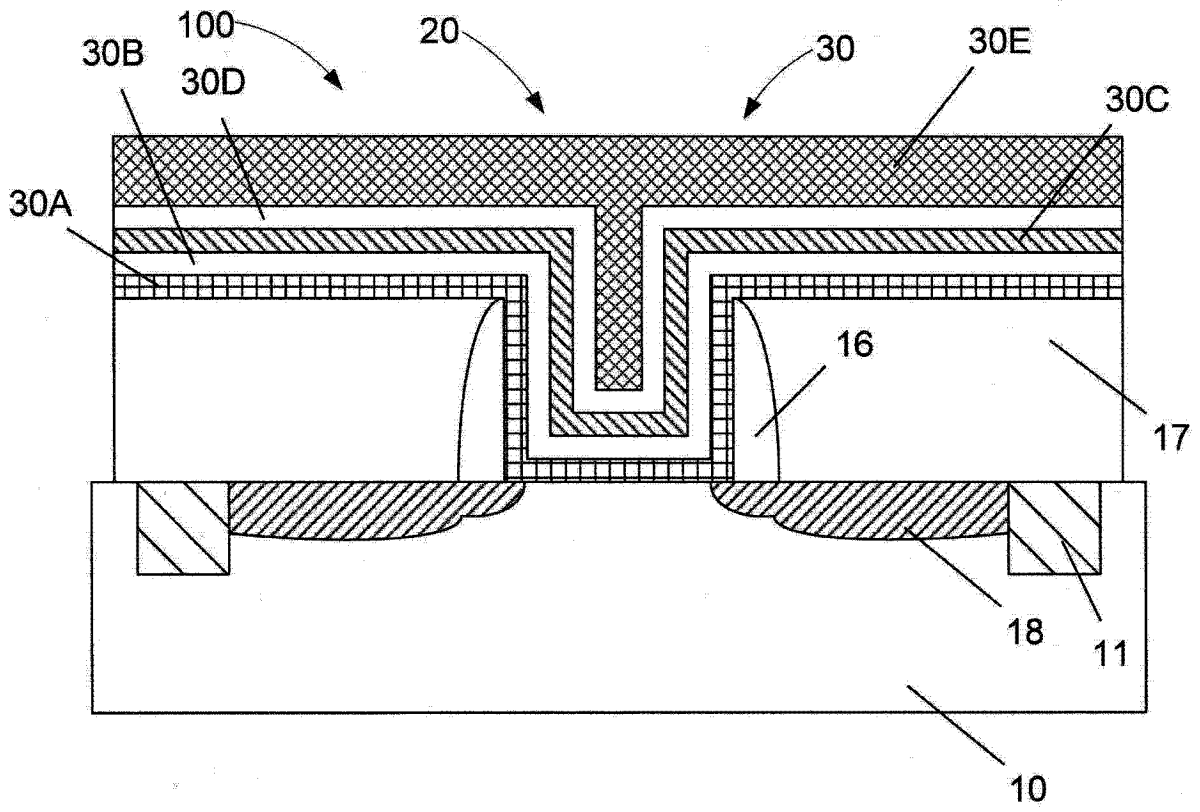


图 1C

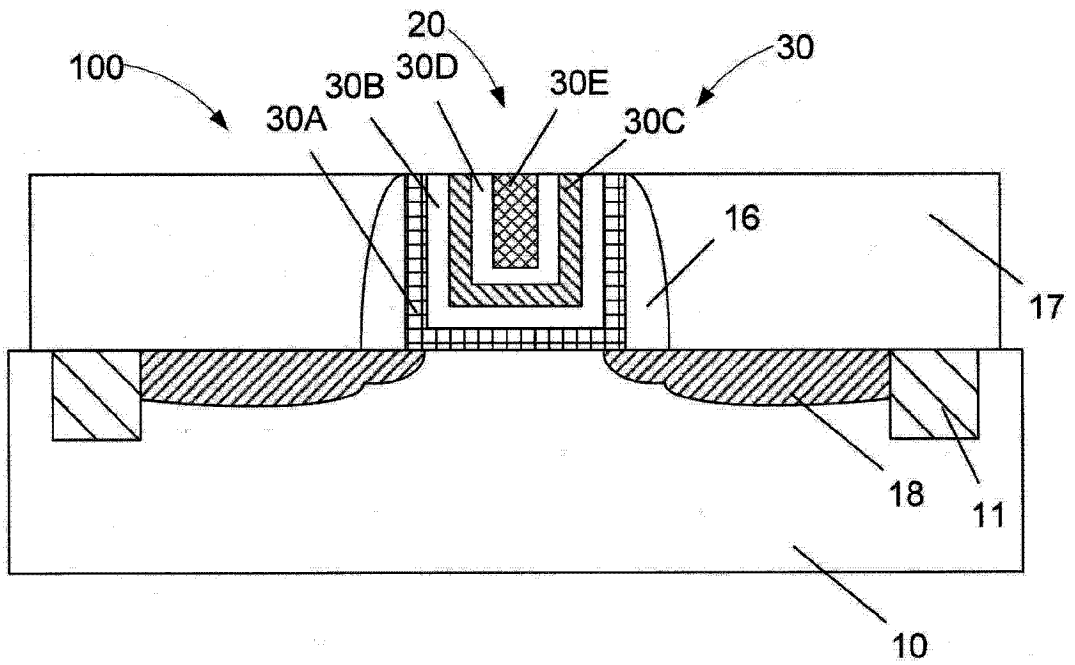


图 1D

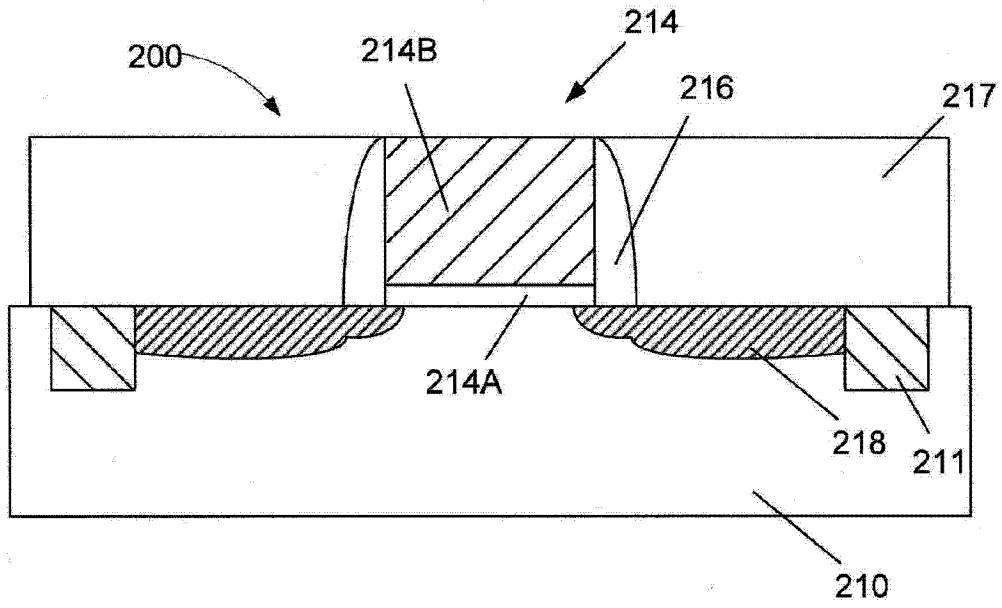


图 2A

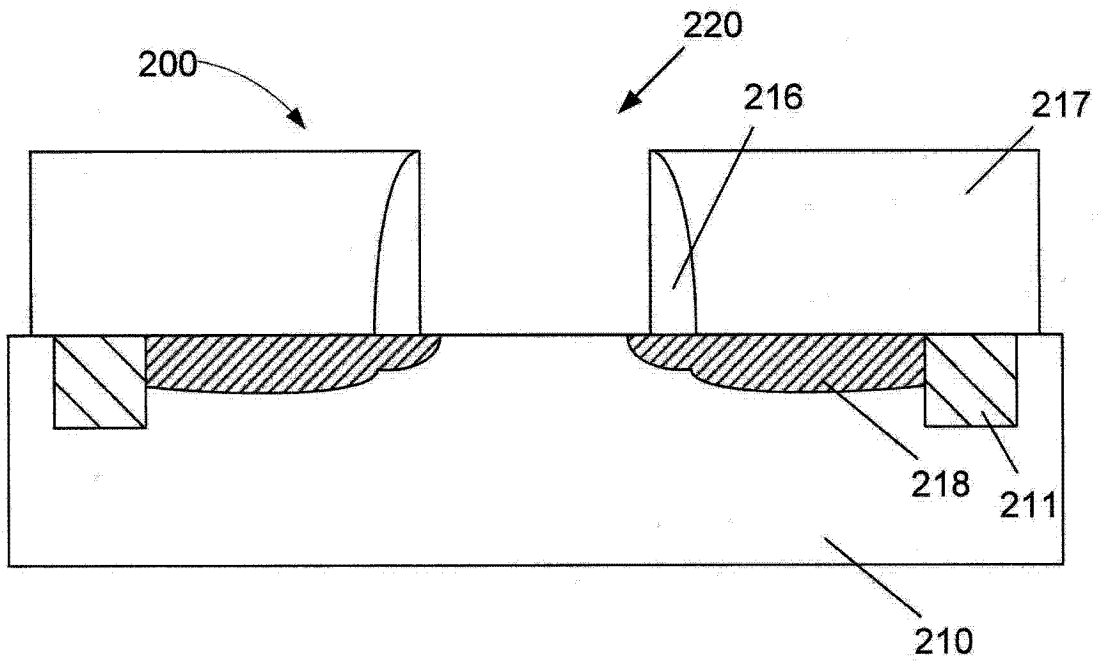


图 2B

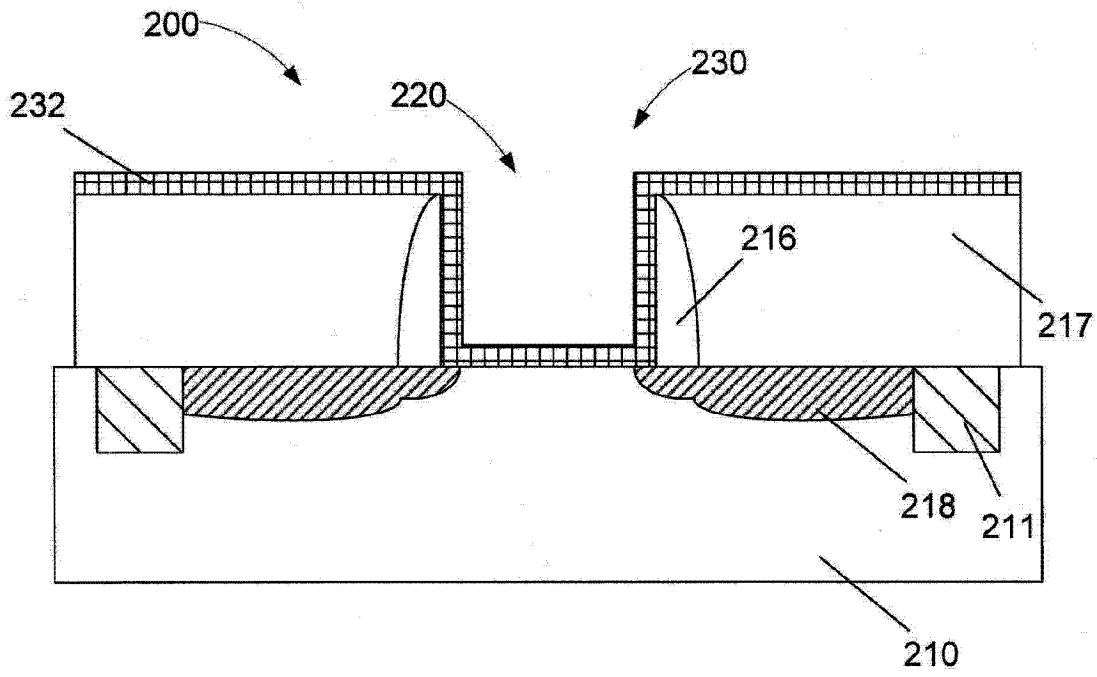


图 2C

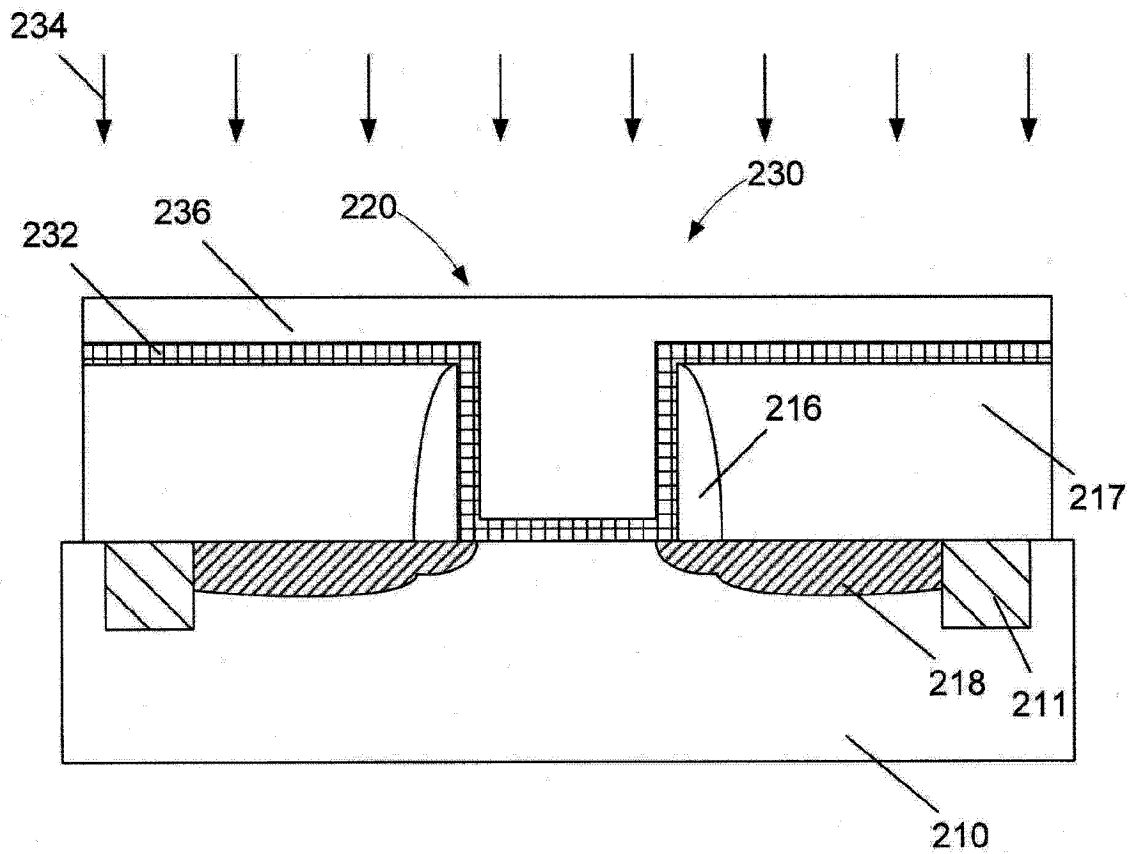


图 2D

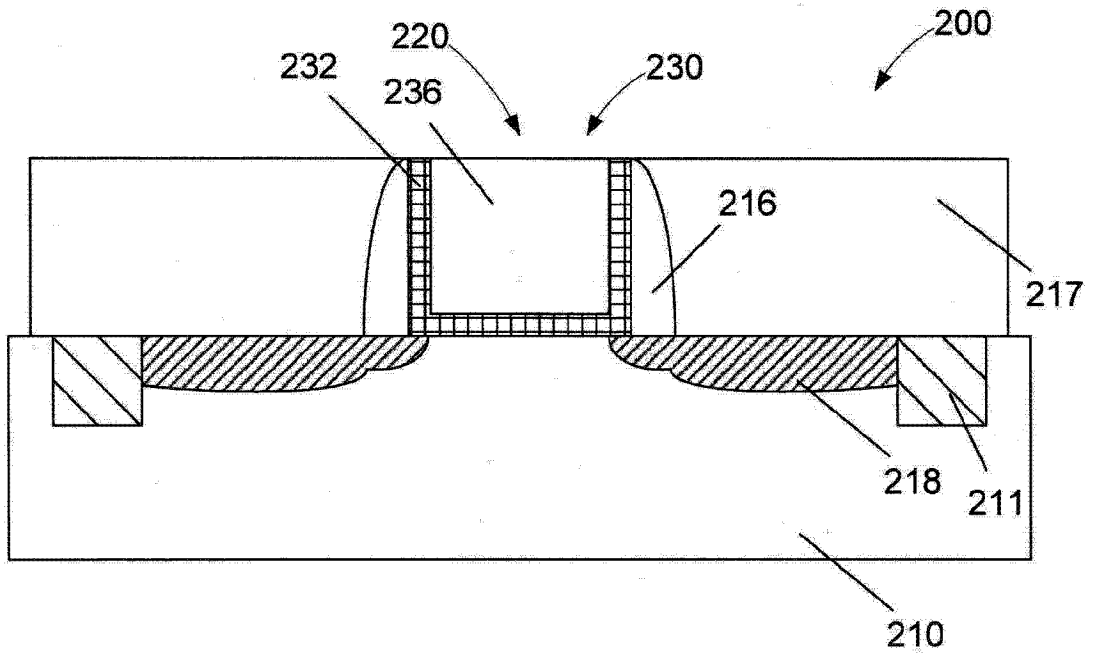


图 2E

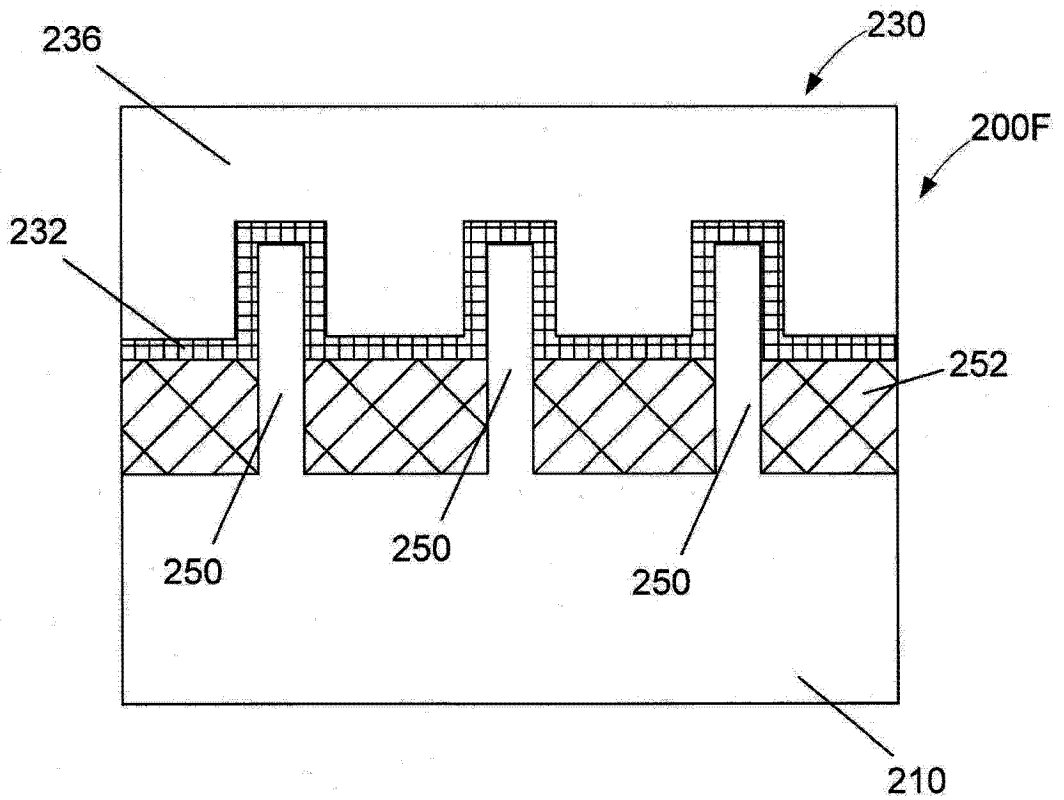


图 2F

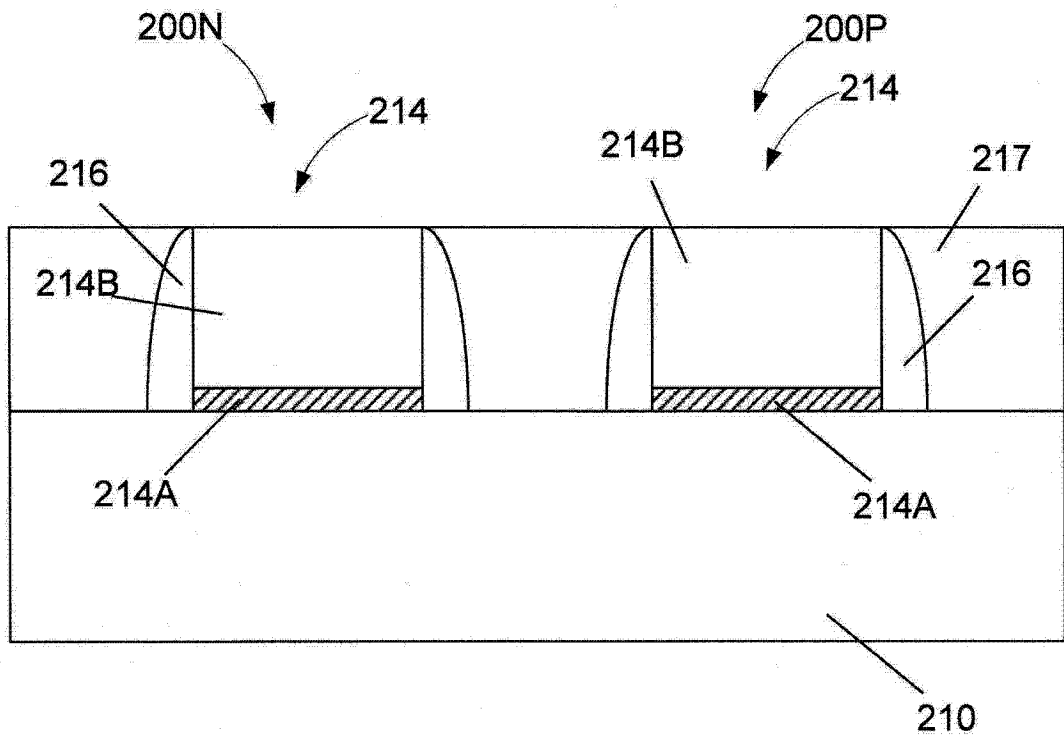


图 3A

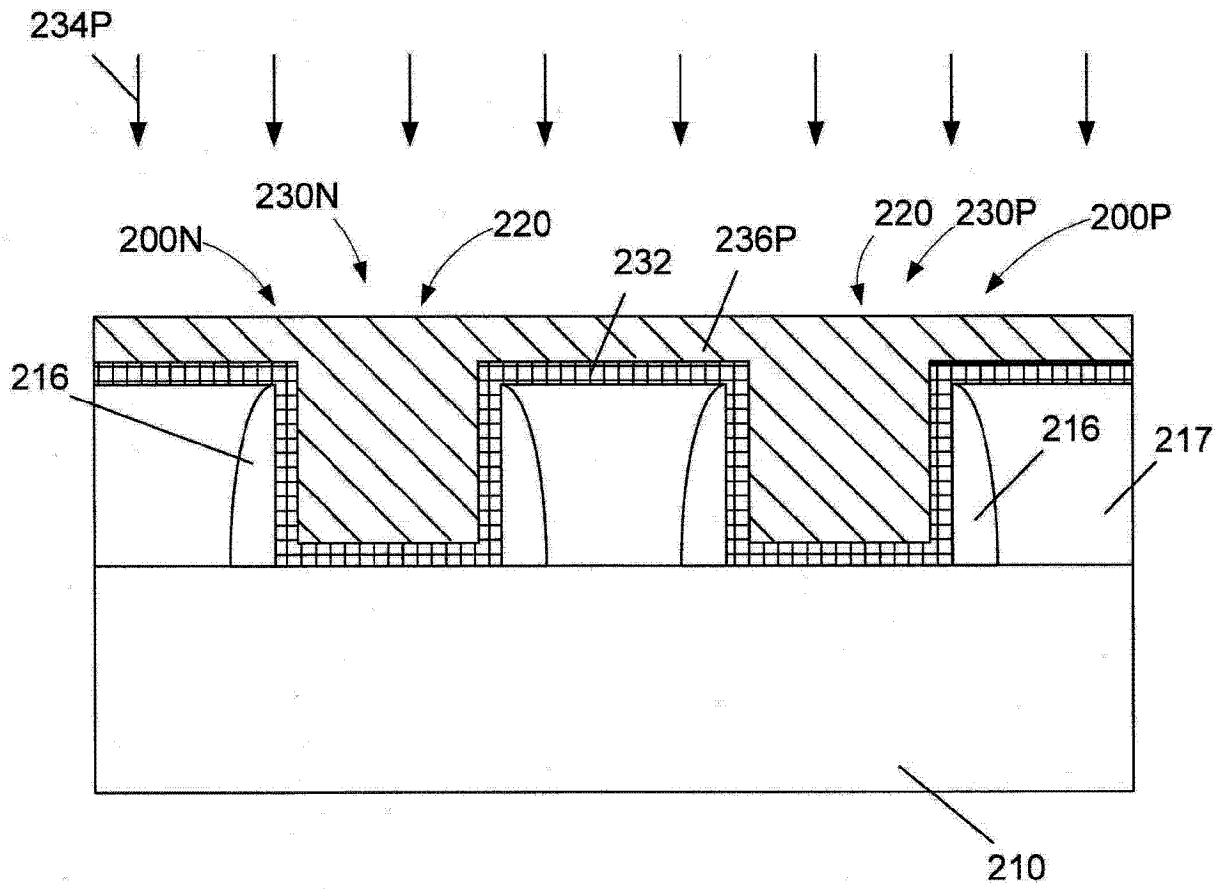


图 3B

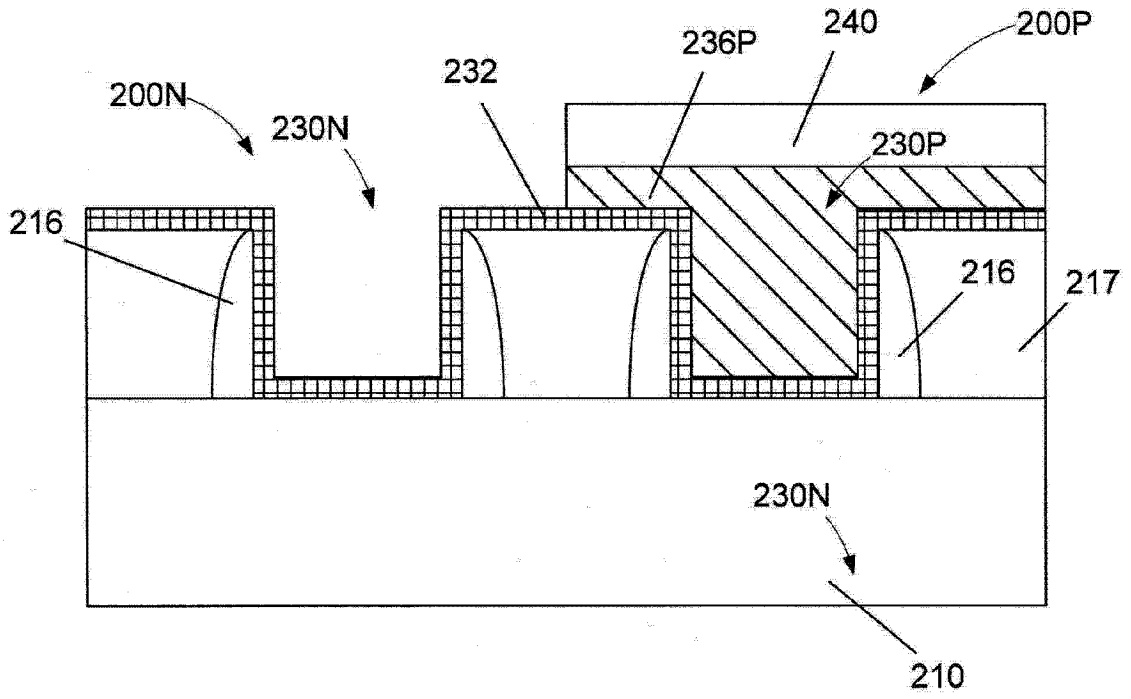


图 3C

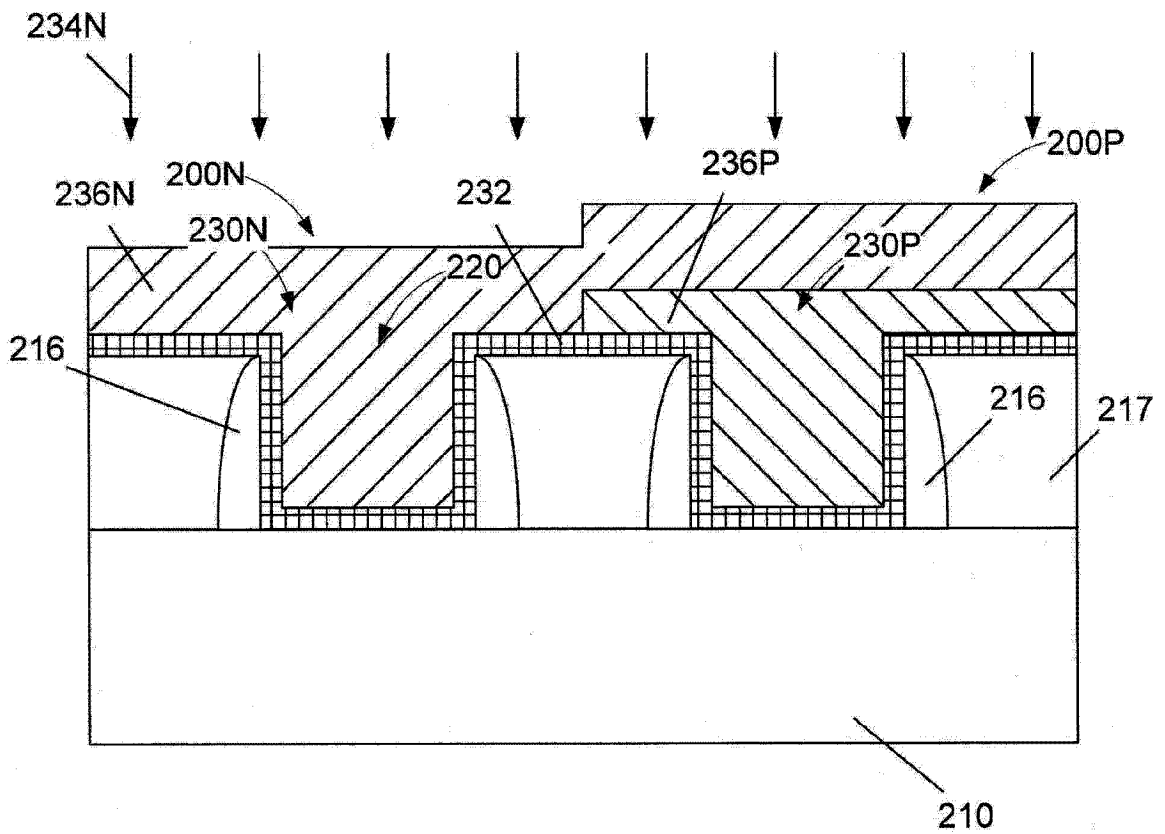


图 3D

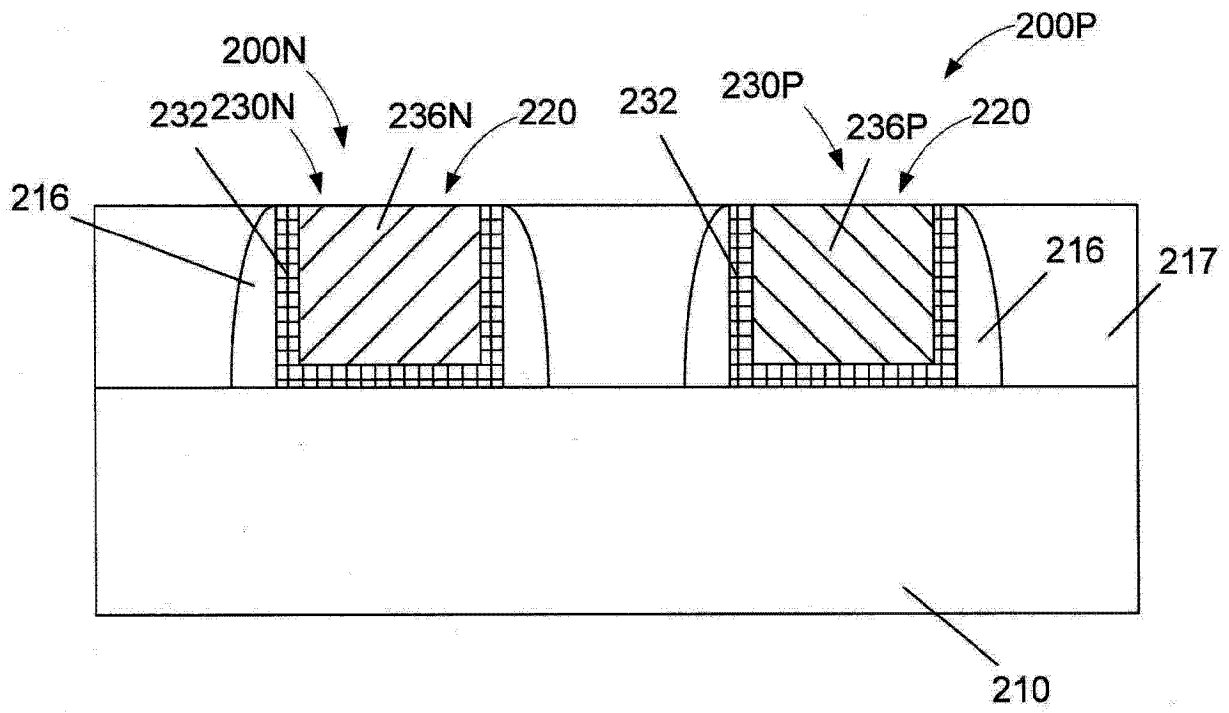


图 3E