



(10) **DE 203 21 881 U1** 2012.01.19

(12)

Gebrauchsmusterschrift

(21) Aktenzeichen: **203 21 881.7**

(22) Anmeldetag: **31.03.2003**

(47) Eintragungstag: **30.11.2011**

(43) Bekanntmachungstag im Patentblatt: **19.01.2012**

(51) Int Cl.: **H01L 33/36** (2011.01)

H01L 33/64 (2011.01)

H01L 33/44 (2011.01)

H01L 33/32 (2011.01)

(30) Unionspriorität:

10/118,316

09.04.2002

US

(74) Name und Wohnsitz des Vertreters:

Emmerling, Friedrich, 80333, München, DE

(73) Name und Wohnsitz des Inhabers:

LG Electronics Inc., Seoul, KR

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

(54) Bezeichnung: **LEDS mit vertikaler Struktur**

(57) Hauptanspruch: Licht emittierende Vorrichtung, umfassend:

eine leitfähige Trägerschicht (156);

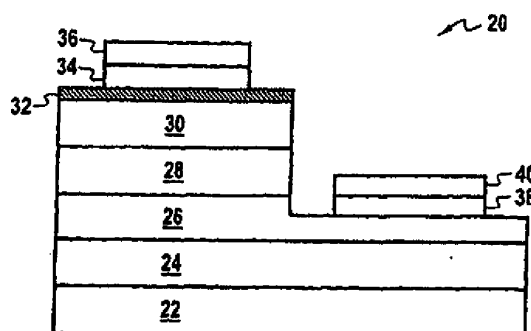
eine Elektrode ersten Typs (150) auf der leitfähigen Trägerschicht (156);

eine Halbleiterstruktur, die eine Halbleiterschicht ersten Typs (128) auf der Elektrode ersten Typs, eine aktive Schicht (126) auf der Halbleiterschicht ersten Typs (128) und eine Halbleiterschicht zweiten Typs (124) auf der aktiven Schicht (126) umfasst, wobei die Elektrode ersten Typs (150) zwischen der leitfähigen Trägerschicht (156) und der Halbleiterstruktur angeordnet ist;

eine Elektrode zweiten Typs (160) auf einer oberen Oberfläche der Halbleiterstruktur;

eine Passivierungsschicht (162) auf einer seitlichen Oberfläche und der oberen Oberfläche der Halbleiterstruktur, wobei die Passivierungsschicht (162) auf der oberen Oberfläche der Halbleiterstruktur über der Elektrode ersten Typs (150) angeordnet ist und die Passivierungsschicht (162) Seitenabschnitte der Halbleiterschicht ersten Typs (128), der aktiven Schicht (126) und der Halbleiterschicht zweiten Typs (124) bedeckt; und

eine Metallkontaktstelle (164) auf der Elektrode zweiten Typs, wobei die Metallkontaktstelle...



Beschreibung**HINTERGRUND DER ERFINDUNG****Gebiet der Erfindung**

[0001] Die vorliegende Erfindung bezieht sich auf Halbleiterbauelemente. Speziell bezieht sich die vorliegende Erfindung auf vertikale Bauelemente mit einer Metallträgerschicht.

Erörterung des Standes der Technik

[0002] Bei Licht emittierenden Dioden ("LEDs") handelt es sich um bekannte Halbleiterelemente, die elektrischen Strom in Licht wandeln. Die Farbe (Wellenlänge) des Lichts, das von einer LED emittiert wird, hängt vom Halbleitermaterial ab, das zur Fertigung der LED verwendet wird. Dies liegt daran, dass die Wellenlänge des emittierten Lichts von der Bandlücke des Halbleitermaterials abhängt, die die Energiedifferenz zwischen den Elektronen des Valenzbandes und den Elektronen des Leitungsbandes des Materials darstellt.

[0003] Galliumnitrid (GaN) hat viel Aufmerksamkeit seitens der LED-Forscher auf sich gezogen. Ein Grund hierfür besteht darin, dass GaN mit Indium kombiniert werden kann, um InGaN/GaN-Halbleiterschichten zu erzeugen, die grünes, blaues und weißes Licht emittieren. Diese Fähigkeit zur Wellenlängensteuerung ermöglicht es einem LED-Halbleiterkonstrukteur, bestimmte Materialeigenschaften maßzuschneidern, um nützliche Bauelementeigenschaften zu erzielen. GaN ermöglicht es einem LED-Halbleiterkonstrukteur z. B. blaue LEDs, die bei optischen Aufzeichnungen förderlich sind, und weiße LEDs, die Glühlampen ersetzen können, zu fertigen.

[0004] Aufgrund der vorstehenden und anderer Vorteile wächst der Markt für GaN-basierte LEDs rasch an. Die GaN-basierte optoelektronische Bauelement-Technologie hat sich seit ihrer kommerziellen Einführung 1994 entsprechend rapide entwickelt. Da die Effizienz von GaN-LEDs diejenige der Glühlampen überholt hat und jetzt mit der von Leuchtstoffröhren vergleichbar ist, wird erwartet, dass der Markt für GaN-basierte LEDs auch weiterhin sein schnelles Wachstum fortsetzen wird.

[0005] Trotz der rapiden Entwicklung der Technik der GaN-Bauelemente sind GaN-Bauelemente für viele Anwendungen zu teuer. Ein Grund hierfür besteht in den hohen Fertigungskosten der GaN-basierten Bauelemente, welche wiederum mit den Schwierigkeiten des Wachsens epitaktischer GaN-Schichten und des anschließenden Zerteilens der fertigen GaN-basierten Bauelemente zusammenhängen.

[0006] GaN-basierte Bauelemente werden normalerweise auf Saphirsubstraten gefertigt. Dies liegt daran, dass die Saphirwafer kommerziell in Größen verfügbar sind, die sich für die Massenfertigung von GaN-basierten Bauelementen eignen, weil Saphir das Wachsen relativ hochwertiger epitaktischer GaN-Schichten unterstützt, sowie wegen der weitgehenden Temperaturhandhabungseigenschaften von Saphir.

[0007] Normalerweise werden GaN-basierte Elemente auf Saphirwafern mit 2" Durchmesser (50,8 mm) gefertigt, die entweder 330 oder 430 µm dick sind. Ein solcher Durchmesser ermöglicht die Fertigung tausender einzelner Bauelemente, während die Stärke ausreicht, um eine Bauelementfertigung ohne übermäßiges Verziehen (Warping) des Wafers zu unterstützen. Darüber hinaus ist Saphir chemisch und thermisch stabil, weist eine hohe Schmelztemperatur auf, die Hochtemperatur-Fertigungsverfahren ermöglicht, verfügt über eine hohe Bindungsenergie (122, 4 kcal/Mol) und eine hohe Dielektrizitätskonstante. Chemisch betrachtet handelt es sich bei Saphiren um kristallines Aluminiumoxid, Al_2O_3 .

[0008] Das Fertigen von Halbleiterbauelementen auf Saphir erfolgt normalerweise durch Aufwachsen einer epitaktischen n-GaN Schicht auf einem Saphirsubstrat mit Hilfe einer chemischen Metalloxid-Dampfphasenabscheidung (Metal Oxide Chemical Vapor Deposition/MOCVD) oder von Molekularstrahlepitaxie (Molecular Beam Epitaxy/MBE). Anschließend wird auf der epitaktischen Schicht mit Hilfe normaler Halbleiterverarbeitungstechniken eine Vielzahl einzelner Bauelemente, wie z. B. GaN-LEDs, hergestellt. Nach der Fertigung der einzelnen Bauelemente, müssen sie vom Saphirsubstrat getrennt (separiert) werden. Da Saphire jedoch extrem hart sind, chemisch beständig sind und keine natürlichen Spaltwinkel aufweisen, sind die Saphirsubstrate nur schwer zu zerteilen. Das Zerteilen (dicing) erfordert normalerweise tatsächlich, dass das Saphirsubstrat durch mechanisches Schleifen, Läppen und/oder Polieren etwa 100 µm dünn gemacht wird. Es sollte beachtet werden, dass solche mechanischen Schritte zeitaufwendig und teuer sind und die Ausbeute an Bauelementen reduzieren. Sogar nach dem Verdünnen sind Saphire schwer zu zerteilen. Nach dem Verdünnen und Polieren wird das Saphirsubstrat daher normalerweise an einem Trägerband befestigt. Anschließend ritzen eine Diamantensäge oder ein Ritzstift Linien zwischen die einzelnen Bauelemente. Für ein solches Ritzen wird normalerweise mindestens eine halbe Stunde benötigt, um ein Substrat zu bearbeiten, was die Fertigungskosten weiter ansteigen lässt. Da die geritzten Linien darüber hinaus relativ breit sein müssen, um ein anschließendes Zerteilen zu ermöglichen, wird die Ausbeute an Bauelementen reduziert, wodurch die Fertigungskosten noch weiter ansteigen. Nach dem Ritzen können die Saphirsub-

strate mit einer Gummirolle gewalzt oder mit einer Messerkante behandelt werden, um Spannungsrisse zu erzeugen, mit deren Hilfe die einzelnen Halbleiterbauelemente abgetrennt werden können. Eine solche mechanische Bearbeitung reduziert die Ausbeute noch weiter.

[0009] Zu beachten ist, dass, da es sich bei Saphir um einen Isolator handelt, die LED-Bauelementtopologien, die bei Nutzung von Saphirsubstraten (oder anderer isolierender Substrate) verfügbar sind, in der Praxis auf laterale und vertikale Topologien begrenzt sind. In der lateralen Topologie befinden sich die elektrischen Metallkontakte, mit denen der Strom in die LED eingespeist wird, beide auf oberen Oberflächen (oder auf derselben Seite des Substrats). In der vertikalen Topologie befindet sich ein Metallkontakt auf einer oberen Oberfläche, das (isolierende) Saphirsubstrat wird entfernt, und der andere Kontakt befindet sich auf einer unteren Oberfläche.

[0010] Die [Fig. 1A](#) und [Fig. 1B](#) veranschaulichen eine typische laterale GaN-basierte LED **20**, die auf einem Saphirsubstrat **22** gefertigt ist. Mit besonderem Verweis auf [Fig. 1A](#) ist eine n-GaN Pufferschicht **24** auf dem Substrat **22** gebildet. Eine relativ dicke n-GaN Schicht **26** ist auf der Pufferschicht **24** gebildet. Anschließend wird auf der n-Typ-GaN-Schicht **26** eine aktive Schicht **28** mit mehreren Quantentrögen aus Aluminium-Indium-Gallium-Nitrid (AlInGa_N) oder aus InGa_N/Ga_N gebildet. Danach wird auf der aktiven Schicht **26** eine p-GaN Schicht **30** gebildet. Anschließend wird auf der p-GaN Schicht **30** eine durchsichtige leitfähige Schicht **32** gebildet. Die durchsichtige leitfähige Schicht **32** kann aus einem geeigneten Material gefertigt werden, wie z. B. Ru/Au, Ni/Au oder Indiumzinnoxid (Indium-Tin-Oxide/ITO). Anschließend wird auf einer Seite der durchsichtigen leitfähigen Schicht **32** eine p-Typ-Elektrode **34** gebildet. Zu den geeigneten Materialien für die p-Typ-Elektrode **34** gehören Ni/Au, Pd/Au, Pd/Ni und Pt. Anschließend wird auf der p-Typ Elektrode **34** eine Kontaktstelle (pad) **36** gebildet. Vorteilhafterweise besteht die Kontaktstelle **36** aus Au. Die durchsichtige leitfähige Schicht **32**, die p-GaN Schicht **30**, die aktive Schicht **28** und ein Teil der n-GaN Schicht **26** werden geätzt, um eine Stufe zu bilden. Aufgrund der Schwierigkeit, GaN nass zu ätzen, wird normalerweise trocken geätzt. Dieses Ätzen erfordert zusätzliche Lithografie- und Ablöseprozesse. Darüber hinaus wird eine Plasmabeschädigung der GaN-Stufenschicht während des Trockenätzprozesses häufig erhalten. Die LED **20** wird durch Bilden einer n-Elektroden Kontaktstelle **38** (normalerweise aus Au) und einer Kontaktstelle **40** auf der Stufe fertig gestellt.

[0011] [Fig. 1B](#) veranschaulicht eine Draufsicht der LED **20**. Wie zu sehen ist, weisen laterale GaN-basierte LEDs dadurch einen signifikanten Nachteil auf, dass beide Metallkontakte (**36** und **40**) auf dersel-

ben Seite der LED liegen, was die für die Lichtemission verfügbare Fläche beträchtlich reduziert. Wie in [Fig. 1B](#) gezeigt, liegen die Metallkontakte **36** und **40** physisch nahe beieinander. Darüber hinaus sind die Kontaktstellen **36** wie zuvor erwähnt häufig aus Au. Wenn an den Kontaktstellen **36** und **40** externe Drahtanschlüsse befestigt werden, verteilt sich das Au häufig. Das Verteilen des Au kann die elektrischen Kontakte noch enger zusammenbringen. Elektroden **34** mit derart engem Abstand sind sehr anfällig für eine ESD-Beschädigung.

[0012] Die [Fig. 2A](#) und [Fig. 2B](#) veranschaulichen eine vertikale GaN-basierte LED **50**, die auf einem Saphirsubstrat gebildet wurde, das anschließend entfernt wurde. Mit speziellem Bezug auf [Fig. 2A](#) beinhaltet die LED **50** eine GaN-Pufferschicht **54** mit einem n-Metallkontakt **56** auf der unteren Seite und einer relativ dicken n-GaN Schicht **58** auf der anderen. Der n-Metall Kontakt **56** wird vorteilhafterweise aus einer hochgradig reflektierenden Schicht gebildet, die von einem hochleitfähigen Metall überzogen ist, einschließlich von z. B. Au. Auf der n-Typ GaN-Schicht **58** wird eine aktive Schicht **60** mit mehreren Quantentrögen und auf der aktiven Schicht **60** wird eine p-GaN Schicht **62** gebildet. Anschließend wird auf der p-GaN Schicht **62** eine durchsichtige leitfähige Schicht **64** und auf der durchsichtigen leitfähigen Schicht **64** eine p-Typ Elektrode **66** gebildet. Auf der p-Typ Elektrode **66** wird eine Kontaktstelle **68** gebildet. Die Materialien für die verschiedenen Schichten ähneln den in der lateralen LED **20** verwendeten. Die vertikale GaN-basierte LED **50** weist den Vorteil auf, dass keine Stufe geätzt werden muss. Zur Anordnung des n-Metallkontakts **56** unter der GaN-Pufferschicht **54** muss das Saphirsubstrat (nicht gezeigt) jedoch entfernt werden. Ein solches Entfernen kann schwierig sein, besonders wenn die Ausbeute an Bauelementen von Belang ist. Wie nachfolgend noch erörtert, ist ein Entfernen des Saphirsubstrats per Laser abheben jedoch bekannt.

[0013] Mit Bezug auf [Fig. 2B](#) weisen vertikale GaN-basierte LEDs den Vorteil auf, dass nur ein Metallkontakt (**68**) das Licht blockiert. Zum Bereitstellen eines Lichtemissionsbereichs derselben Größe müssen die lateralen GaN-basierten LEDs also einen größeren Oberflächenbereich aufweisen, was die Bauelement-Ausbeute senkt. Darüber hinaus reflektiert die reflektierende Schicht des n-Typ Kontakts **56** der vertikalen GaN-basierten LEDs Licht, das ansonsten von den lateralen GaN-basierten LEDs absorbiert wird. Um also dieselbe Lichtmenge wie eine vertikale GaN-basierte LED zu emittieren, muss eine laterale GaN-basierte LED einen beträchtlich größeren Oberflächenbereich aufweisen. Aufgrund dieser Probleme kann ein Saphirwafer mit 2" Durchmesser (50,8 mm) etwa 35.000 vertikale GaN-basierte LEDs, aber nur etwa 12.000 laterale GaN-basierte LEDs produzieren. Des Weiteren ist die laterale Topologie anfälliger für sta-

tische Elektrizität, hauptsächlich deswegen, weil die beiden Elektroden (**36** und **40**) so eng beieinander liegen. Darüber hinaus weist die laterale Topologie eine relativ schlechte Wärmeableitung auf, da die laterale Topologie auf einem isolierenden Substrat hergestellt wird und die vertikale Topologie an einem Kühlkörper befestigt werden kann. Die vertikale Topologie ist der lateralen Topologie also in vielerlei Hinsicht operativ überlegen.

[0014] Die meisten GaN-basierten LEDs werden jedoch mit einer lateralen Topologie hergestellt. Dies liegt hauptsächlich an den Schwierigkeiten, das isolierende Substrat zu entfernen und die GaN-Waferstruktur ohne ein stützendes Substrat zu handhaben. Trotz dieser Probleme wurde das Entfernen eines isolierenden (Aufwachs-)Substrats und das nachfolgende Wafer-Bonden des resultierenden GaN-basierten Wafers auf einem Si-Substrat mit Pd/In-Metallschichten für sehr kleine Waferflächen von ungefähr 1 cm mal 1 cm nachgewiesen. Das Substrat-Entfernen und das folgende Wafer-Bonden von großflächigen Wafers bleibt aufgrund der inhomogenen Haftung zwischen dem GaN-Wafer und dem zweiten (Ersatz-)Substrat jedoch sehr schwierig. Dies ist hauptsächlich dem Verbiegen des Wafers während und nach dem Laserabheben zuzuschreiben.

[0015] Also ist ersichtlich, dass ein neues Verfahren zur Fertigung von Bauelementen mit vertikaler Topologie vorteilhaft wäre. Insbesondere wäre ein Verfahren, das für eine mechanische Stabilität der Schichten der Halbleiterwafer sorgt, die Bildung eines elektrischen Kontakts mit vertikaler Topologie ermöglicht und die Wärmeableitung verbessert, sehr nützlich, besonders bei Bauelementen, die hohen Strömen ausgesetzt sind, wie z. B. Laserdioden oder Hochleistungs-LEDs. Vorteilhafterweise würde ein solches Verfahren das Bilden mehrerer Halbleiterschichten auf einem isolierenden Substrat, das Hinzufügen einer oberen Metallträgerschicht, obere elektrische Kontakte und strukturelle Stabilität bieten, und das Entfernen des isolierenden Substrats ermöglichen. Von besonderem Nutzen wäre ein neues Verfahren zum Bilden teilgefertigter Halbleiterbauelemente auf einem Saphir-(oder anderem isolierenden)Substrat, das Hinzufügen einer oberen Metallträgerschicht auf die teilgefertigten Halbleiterschichten, das Entfernen des Saphir-(oder anderem isolierenden)Substrats, das Bilden von unteren elektrischen Kontakten und das Zerteilen der oberen Metallträgerschicht, um eine Vielzahl von Bauelementen zu erhalten. Besonders vorteilhaft wäre ein Fertigungsverfahren, das GaN-basierte LEDs mit vertikaler Topologie herstellt.

ABRISS DER ERFINDUNG

[0016] Der folgende Abriss der Erfindung wird bereitgestellt, um das Verstehen einiger der innovativen

Merkmale zu erleichtern, die für die vorliegende Erfindung einmalig sind, und ist nicht als vollständige Beschreibung zu verstehen. Ein vollständiges Verständnis der verschiedenen Aspekte der Erfindung lässt sich gewinnen, indem die gesamte Beschreibung, die Ansprüche, die Zeichnungen und die Zusammenfassung zusammengenommen werden.

[0017] Ein Aspekten der Erfindung betrifft eine Licht emittierende Vorrichtung, umfassend: eine leitfähige Trägerschicht; eine Elektrode ersten Typs auf der leitfähigen Trägerschicht; eine Halbleiterstruktur, die eine Halbleiterschicht ersten Typs auf der Elektrode ersten Typs, eine aktive Schicht auf der Halbleiterschicht ersten Typs und eine Halbleiterschicht zweiten Typs auf der aktiven Schicht umfasst, wobei die Elektrode ersten Type zwischen der leitfähigen Trägerschicht und der Halbleiterstruktur angeordnet ist; eine Elektrode zweiten Typs auf einer oberen Oberfläche der Halbleiterstruktur; eine Passivierungsschicht auf einer seitlichen Oberfläche und der oberen Oberfläche der Halbleiterstruktur, wobei die Passivierungsschicht auf der oberen Oberfläche der Halbleiterstruktur über der Elektrode ersten Typs angeordnet ist und die Passivierungsschicht Seitenabschnitte der Halbleiterschicht ersten Typs, der aktiven Schicht und der Halbleiterschicht zweiten Typs bedeckt; und eine Metallkontaktstelle auf der Elektrode zweiten Typs, wobei die Metallkontaktstelle mindestens ein Material aus der Gruppe Cr und Au umfasst.

[0018] In einer bevorzugten Ausführungsform umfasst die Passivierungsschicht mindestens zwei Abschnitte, die sich über Teile der Elektrode ersten Typs erstrecken. Bevorzugt ist die leitfähige Trägerschicht dicker als die Elektrode ersten Type, so dass die leitfähige Trägerschicht die Halbleiterstruktur trägt. Die leitfähige Trägerschicht kann etwa 50 µm dick und die Elektrode ersten Typs weniger als 10 nm dick sein. Ferner kann die Passivierungsschicht Siliziumdioxid oder Siliziumnitrid umfassen. Bevorzugt bedeckt die Passivierungsschicht eine Seite der Elektrode zweiten Typs. In einer besonders bevorzugten Ausführungsform umfassen die Schicht ersten Typs und die Schicht zweiten Type ein GaN-basiertes Material. Speziell kann das GaN-Material mit Silizium oder Magnesium dotiert sein. Bevorzugt umfasst die leitfähige Trägerschicht mindestens ein Material aus der Gruppe Cu, Cr, Ni, Au, Ag, Mo, Pt, Pd, W, Al und Titanitrid. Weiterhin kann die Schicht zweiten Typs dicker als die Schicht ersten Typs sein. Besonders bevorzugt umfasst die aktive Schicht InGaN/GaN. Bevorzugt ist die Passivierungsschicht teilweise auf der Elektrode zweiten Typs angeordnet. Insbesondere kann die Halbleiterschicht ersten Type vom p-Typ und die Halbleiterschicht zweiten Type vom n-Typ sein. Bevorzugt kann die Elektrode zweiten Typs Ti/Al umfassen. Besonders bevorzugt erstreckt sich der Abschnitt der Passivierungsschicht auf der seitlichen Oberfläche der Halbleiterstruktur zum Abschnitt

der Passivierungsschicht auf der oberen Oberfläche der Halbleiterstruktur. Bevorzugt umfasst die Licht emittierende Vorrichtung eine Metallschicht zwischen der Elektrode ersten Typs und der leitfähigen Trägerschicht. Beispielsweise kann die Metallschicht dazu konfiguriert sein, das Wachsen der leitfähigen Trägerschicht auf der Metallschicht zu ermöglichen. Speziell kann ein Bereich der Passivierungsschicht, der die Halbleiterschicht zweiten Typs bedeckt, größer sein als ein Bereich der Passivierungsschicht, der die Halbleiterschicht ersten Type bedeckt. Bevorzugt ist die Passivierungsschicht teilweise zwischen der Halbleiterstruktur und der leitfähigen Trägerschicht angeordnet. Ebenso kann die Passivierungsschicht auf einem Abschnitt der oberen Oberfläche der Halbleiterstruktur angeordnet sein, der nicht durch die Elektrode zweiten Typs bedeckt ist. Bevorzugt umfasst die Elektrode erster Art Pt/Au, Pd/Au, Ru/Au, Ni/Au, Cr/Au, oder ITO/Au. Weiterhin kann die leitfähige Trägerschicht eine Metallträgerschicht oder ein metallhaltiges Material umfassen. Die benachbart zu der Halbleiterschicht zweiten Typs angeordnete Passivierungsschicht kann sich bevorzugt zu einer oberen Oberfläche der leitfähigen Trägerschicht erstrecken. Bevorzugt kontaktiert die Passivierungsschicht die obere Oberfläche der Halbleiterstruktur. Ferner kann die Elektrode ersten Typs die Halbleiterstruktur kontaktieren. Hierbei ist besonders bevorzugt der Kontaktbereich zwischen der Elektrode ersten Typs und der Halbleiterstruktur größer als der Kontaktbereich zwischen der Passivierungsschicht und der oberen Oberfläche der Halbleiterstruktur.

[0019] In einer besonders bevorzugten Ausführungsform der Erfindung ist die Metallkontaktstelle höher angeordnet als die Passivierungsschicht auf der oberen Oberfläche der Halbleiterstruktur. Bevorzugt kann sich ferner die Metallkontaktstelle über Teile der Passivierungsschicht erstrecken.

[0020] Die neuen Merkmale der vorliegenden Erfindung werden nach Prüfung der folgenden detaillierten Beschreibung der Erfindung für den Fachmann ersichtlich werden oder können durch Ausführen der vorliegenden Erfindung erlernt werden. Es sollte jedoch verstanden werden, dass die detaillierte Beschreibung der Erfindung und die speziellen dargestellten Beispiele nur zur Veranschaulichung bereitgestellt werden, während sie bestimmte Ausführungsformen der vorliegenden Erfindung aufzeigen, weil verschiedene Änderungen und Modifikationen im Umfang der Erfindung dem Fachmann aus der detaillierten Beschreibung der Erfindung und den folgenden Ansprüchen ersichtlich werden.

KURZE BESCHREIBUNG DER ZEICHNUNGEN

[0021] Die begleitenden Figuren, in denen sich Referenznummern in allen separaten Ansichten auf identische oder funktionell ähnliche Elemente beziehen

und die in die Beschreibung eingebunden sind und einen Teil derselben bilden, dienen zusammen mit der detaillierten Beschreibung der Erfindung zur Erläuterung der Prinzipien der vorliegenden Erfindung.

[0022] In den Zeichnungen:

[0023] [Fig. 1A](#) veranschaulicht ein Schnittbild einer typischen GaN-basierten LED mit lateraler Topologie;

[0024] [Fig. 1B](#) zeigt eine Draufsicht der in [Fig. 1A](#) veranschaulichten GaN-basierten LED;

[0025] [Fig. 2A](#) veranschaulicht ein Schnittbild einer typischen GaN-basierten LED mit vertikaler Topologie;

[0026] [Fig. 2B](#) zeigt eine Draufsicht der in [Fig. 2A](#) veranschaulichten GaN-basierten LED; und

[0027] die [Fig. 3–Fig. 15](#) veranschaulichen die Schritte zur Bildung einer Licht emittierenden Diode, welche den Prinzipien der vorliegenden Erfindung entsprechen.

DETAILLIERTE BESCHREIBUNG DER VERANSCHAULICHTEN AUSFÜHRUNGSFORMEN

[0028] Die Prinzipien der vorliegenden Erfindung stellen Halbleiterbauelemente und Verfahren zur Fertigung derselben bereit, wie z. B. von GaN-basierten LEDs mit vertikaler Topologie auf isolierenden Substraten, wie z. B. Saphirsubstraten, mit Hilfe von Metallträgerschichten. Während diese Prinzipien in der detaillierten Beschreibung eines Verfahrens zur Fertigung GaN-basierter LEDs mit vertikaler Topologie auf einem Saphirsubstrat veranschaulicht werden, reichen die Prinzipien selbst weiter als das veranschaulichte Verfahren. Daher dürfen die Prinzipien der vorliegenden Erfindung nur durch die angehängten Ansprüche begrenzt werden.

[0029] Die [Fig. 3–Fig. 15](#) veranschaulichen ein Verfahren zur Fertigung GaN-basierter LEDs mit vertikaler Topologie auf Saphirsubstraten. Saphirsubstrate sind ohne Weiteres in geeigneten Größen verfügbar, sind thermisch, chemisch und mechanisch stabil, relativ kostengünstig und unterstützen das Aufwachsen hochwertiger epitaktischer GaN-Schichten. Es sollte verstanden werden, dass diese Figuren nicht maßstabsgerecht sind.

[0030] Mit Bezug auf [Fig. 3](#) wird zunächst eine GaN-basierte LED-Schichtstruktur auf einem 330–430 µm dicken (0001) Saphirsubstrat **122** mit 2" (50,8 mm) Durchmesser gebildet. Die GaN-basierte LED-Schichtstruktur beinhaltet eine n-GaN Pufferschicht **124**, eine aktive InGaN/GaN-Schicht **126** (vorteilhaft

terweise mit der richtigen Zusammensetzung zum Emittieren blauen Lichts) auf der Pufferschicht **124** und eine p-GaN Kontaktschicht **128** auf der aktiven Schicht **126**.

[0031] Noch immer mit Bezug auf [Fig. 3](#) beinhaltet die Pufferschicht **124** vorteilhafterweise sowohl eine 2 µm dicke undotierte GaN-Schicht, die direkt auf dem Substrat gebildet wird, als auch eine 1 µm dicke siliziumdotierte n-Typ GaN-Schicht. Die p-GaN Kontaktschicht **128** ist vorteilhafterweise etwa 0,05 µm dick und mit Mg dotiert. Insgesamt ist die GaN-basierte LED-Schichtstruktur vorteilhafterweise weniger als etwa 5 µm dick. Verschiedene epitaktische Standardaufbringungstechniken, wie z. B. Dampfphasenepitaxie, MOCVD und MBE, können zusammen mit geeigneten Dotierstoffen und anderen Materialien zur Herstellung der GaN-basierten LED-Schichtstruktur verwendet werden.

[0032] Mit Bezug auf [Fig. 4](#) werden durch die GaN-basierte LED-Schichtstruktur mit vertikaler Topologie Gräben **130** gebildet. Diese Gräben **130** können in das Saphirsubstrat **122** hineinreichen. Die Gräben **130** definieren die einzelnen LED-Halbleiterstrukturen, die hergestellt werden. Jede einzelne LED-Halbleiterstruktur stellt vorteilhafterweise ein Quadrat von ungefähr 200 µm Breite dar. Die Gräben **130** sind vorteilhafterweise schmaler als etwa 10 µm (vorzugsweise nahe 1 µm) und reichen tiefer als etwa 5 µm in das Saphirsubstrat **122** hinein. Die Gräben **130** helfen bei einem nachfolgenden Chiptrennungsverfahren.

[0033] Aufgrund der Härte von Saphir und GaN sind die Gräben **130** vorteilhafterweise mit reaktivem Ionenätzen, vorzugsweise mit reaktivem Ionenätzen mit induktiv gekoppeltem Plasma (ICP/RIE), in der Struktur von [Fig. 3](#) ausgebildet. Das Bilden von Gräben mit ICP/RIE erfolgt in zwei Hauptschritten: Durch das Bilden von Ritzlinien und durch Ätzen. Die Ritzlinien werden mit einem Fotolackmuster in der Struktur von [Fig. 3](#) gebildet, in welchem Bereiche des Saphirsubstrats **122**, in denen die Gräben **130** zu bilden sind, frei liegen. Bei den freiliegenden Bereichen handelt es sich um die Ritzlinien, während alle anderen Bereiche von Fotolack bedeckt sind. Das Fotolackmuster wird vorteilhafterweise aus einem relativ harten Fotolackmaterial hergestellt, das intensivem Plasma standhält. Beim Fotolack könnte es sich z. B. um AZ 9260 handeln, während es sich bei dem Entwickler zum Entwickeln des Fotolacks zum Bilden der Ritzlinien um AZ MIF 500 handeln könnte.

[0034] Im veranschaulichten Beispiel ist der Fotolack vorteilhafterweise auf eine Dicke von etwa 10 µm rotationsbeschichtet. Im Allgemeinen sollte die Fotolackdicke jedoch etwa gleich der Dicke der GaN-basierten LED-Schichtstruktur mit vertikaler Topologie plus der Ätztiefe in das Saphirsubstrat **122** sein. Dies hilft zu gewährleisten, dass die Fotolackmaske wäh-

rend des Ätzens intakt bleibt. Weil es schwierig ist, eine dicke Fotolackbeschichtung in einem Schritt zu bilden, kann der Fotolack in zwei Lagen aufgetragen werden, jede mit einer Dicke von etwa 5 µm. Die erste Fotolackschicht wird per Rotationsbeschichtung aufgetragen und anschließend weich ausgehärtet, z. B. etwa 15 Minuten lang bei 90°F (32,2°C). Anschließend wird die zweite Fotolackschicht in ähnlicher Weise aufgetragen, wird jedoch z. B. etwa 8 Minuten lang bei 110°F (43,3°C) weich ausgehärtet. Anschließend wird die Fotolackbeschichtung zur Bildung der Ritzlinien strukturiert. Dies geschieht vorteilhafterweise mit Lithografiertechniken und Entwicklung. Die Entwicklung benötigt aufgrund der Dicke der Fotolackbeschichtung eine relativ lange Zeit. Nach der Entwicklung wird das Fotolackmuster hart ausgehärtet, z. B. etwa 30 Minuten lang bei etwa 80°F (26,7°C). Anschließend wird der hart ausgehärtete Fotolack vorteilhafterweise etwa 3,5 Minuten lang in ein MCB-Bad (Metallchlorbenzol) getaucht. Eine solche Tauchbehandlung härtet den Fotolack weiter.

[0035] Nach dem Festlegen der Ritzlinien wird die Struktur von [Fig. 3](#) geätzt. Mit Bezug auf [Fig. 5](#) wird das ICP RIE-Ätzverfahren durch Anordnen der Struktur von [Fig. 3](#) auf einer unteren Elektrode **132** in einer RIE-Kammer **134** mit einem Isolierfenster **136** (vorteilhafterweise ein 1 cm dickes Quarzfenster) durchgeführt. Die untere Elektrode **132** wird an eine Vorspannungsquelle **138** angeschlossen, welche die Struktur von [Fig. 3](#) unter Vorspannung setzt, um das Ätzen zu ermöglichen. Die Vorspannungsquelle **138** liefert vorteilhafterweise 13,56 MHz RF Strom und eine Gleichstrom-Vorspannung. Die Entfernung vom Isolierfenster **136** zur unteren Elektrode **132** beträgt vorteilhafterweise etwa 6,5 cm. Eine Gasmischung aus Cl₂ und BCl₃ sowie möglicherweise Ar wird über einen Reaktionsgasbrenner **140** in die RIE-Kammer **134** eingespeist. Des Weiteren werden über einen Anschluss **142** Elektronen in die Kammer eingespeist. Über dem Isolierfenster **136** befindet sich eine Cu-Spule **144** mit etwa 2,5 Wicklungen. Eine RF-Leistung (Radio Frequency/Funkfrequenz) von 13,56 MHz wird von einer RF-Quelle **146** auf die Spule **144** angelegt. Es sollte beachtet werden, dass durch die RF-Leistung im rechten Winkel zum Isolierfenster **136** Magnetfelder erzeugt werden.

[0036] Noch mit Bezug auf [Fig. 5](#): Die von Spule **144** erzeugten, im elektromagnetischen Feld vorhandenen Elektronen kollidieren mit den Neutralteilchen der eingespeisten Gase, was zur Bildung von Ionen und Neutralteilchen führt, was ein Plasma erzeugt. Die Ionen im Plasma werden durch die von der Vorspannungsquelle **138** auf der unteren Elektrode **132** angelegte Vorspannung zur Struktur von [Fig. 3](#) beschleunigt. Die beschleunigten Ionen dringen durch die Ritzlinien und bilden die Ätzfurchen **130** (siehe [Fig. 4](#)).

[0037] Mit Bezug nun auf [Fig. 6](#): Nach der Bildung der Gräben **130** werden auf den einzelnen LED-Halbleiterstrukturen der GaN-basierten LED-Schichtstruktur dünne p-Kontakte **150** gebildet. Diese Kontakte **150** bestehen vorteilhafterweise aus Pt/Au, Pd/Au, Ru/Au, Ni/Au, Cr/Au, oder aus Indiumzinnoxid (Indium Tin Oxide/ITO)/Au und sind weniger als 10 nm dick. Solche Kontakte können mit einem Vakuumverdampfer (Elektronenstrahl, thermisch, Sputtern), gefolgt von einem thermischen Härten bei einer Zwischentemperatur (von ungefähr 300–700°C), gebildet werden.

[0038] Wie in [Fig. 7](#) gezeigt, werden, nachdem die Kontakte **150** gebildet wurden, die Gräben **130** mit einem leicht zu entfernenden Material gefüllt (vorteilhafterweise einem Fotolack), um Stäbe **154** zu bilden.

[0039] Mit Bezug auf [Fig. 8](#) wird, nachdem die Stäbe **154** gebildet sind, über den Stäben **154** und über den p-Kontakten **150** eine Metallträgerschicht **156** von ungefähr 50 µm gebildet. Die Stäbe **154** verhindern, dass das Metall, das die Metallträgerschicht **156** bildet, in die Gräben gelangt. Die Metallträgerschicht **156** besteht vorteilhafterweise aus einem Metall mit guter elektrischer und thermischer Leitfähigkeit, das sich leicht verformen lässt, wie z. B. durch galvanische Beschichtung, durch nicht-galvanische Beschichtung, durch CVD oder durch Sputtern. Vor dem Galvanisieren oder chemischen Beschichten ist es vorteilhaft, die Oberfläche mit einem geeigneten Metall zu beschichten, wie z. B. durch Sputtern. Die Metallträgerschicht **156** kann z. B. aus Cu, Cr, Ni, Au, Ag, Mo, Pt, Pd, W, oder Al bestehen. Alternativ kann die Metallträgerschicht **156** aus einem metallhaltigen Material, wie z. B. Titanitrid, bestehen.

[0040] Jetzt zu [Fig. 9](#): Anschließend wird das Saphirsubstrat **122** mit Licht **158** aus einem Excimer-Laser (mit einer Wellenlänge von weniger als 350 nm) von der übrigen Struktur entfernt, während das Saphirsubstrat durch Vorspannung von der übrigen Struktur getrennt wird (wie z. B. durch Unterdruckspannvorrichtungen). Der Laserstrahl **158** dringt durch das Saphirsubstrat **122** und verursacht eine örtliche Erhitzung an der Kontaktstelle von Saphirsubstrat **122** und n-GaN Pufferschicht **124**. Diese Hitze zersetzt das GaN an der Schnittstelle des Saphirsubstrats **122**, was zusammen mit der Vorspannung verursacht, dass sich das Saphirsubstrat **122** ablöst, siehe [Fig. 10](#). Es ist vorteilhaft, während des Laserabhebens die andere Seite der Struktur mit einer Unterdruckspannvorrichtung zu halten. Dies ermöglicht das leichte Anlegen einer Trennvorspannung.

[0041] Die Laserabhebeprozesse werden im U.S.-Patent 6.071.795 für Cheung u. a. mit dem Titel "Separation of Thin Films From Transparent Substrates By Selective Optical Processing", erteilt am 6. Juni 2000, und in Kelly u. a. „Optical process for lift-off of

group III-nitride films", Physica Status Solidi (a), Band 159, 1997, Seiten R3–R4, beschrieben. Vorteilhafterweise trägt die Metallträgerschicht **156** während und nach dem Zerteilen des Saphirsubstrats die einzelnen LED-Halbleiterstrukturen vollständig.

[0042] Immer noch mit Bezug auf [Fig. 10](#): Anschließend werden die Stäbe **154** entfernt, die Gräben **130** bleiben zurück.

[0043] Jetzt zu [Fig. 11](#): Die Struktur von [Fig. 10](#) ist umgedreht. Anschließend wird die Seite gegenüber der Metallträgerschicht **156** mit HCl gereinigt, um die Ga-Tröpfchen zu entfernen (die Erhitzung durch den Laserstrahl **158** trennt das GaN in Ga + N). Nach dem Reinigen wird ein ICP RIE-Schleifen (mit Cl₂ und/oder Cl₂ + BCl₃) durchgeführt, um die frei liegende Oberfläche (welche aufgrund der Abtrennung des Saphirsubstrats rau ist) zu glätten. Das Polieren erzeugt auf der n-GaN Pufferschicht **124** eine atomar flache Oberfläche aus reinem n-GaN.

[0044] Jetzt zu [Fig. 12](#): Die ohmschen n-Typ-Kontakte **160** werden mit normalen halbleiterverarbeitenden Techniken auf der n-GaN-Pufferschicht **124** gebildet. Vorteilhafterweise bestehen die ohmschen n-Typ-Kontakte **160** aus Ti/Al-bezogenen Materialien.

[0045] Jetzt zu [Fig. 13](#): Zum Schutz der Halbleiterschichten vor der nachfolgenden Verarbeitung wird auf den ohmschen n-Typ Kontakten **160** und in den Gräben **130** eine Passivierungsschicht **162** gebildet. Elektrische Isolierungen bestehend aus SiO₂ oder Si₃N₄ stellen geeignete Passivierungsschichtmaterialien dar. Darüber hinaus ist die Passivierungsschicht **162**, wie gezeigt, so strukturiert, dass sie die oberen Oberflächenbereiche der ohmschen n-Typ-Kontakte **160** freilegt.

[0046] Jetzt zu [Fig. 14](#): Nachdem die Passivierungsschicht **162** gebildet ist, werden auf den ohmschen n-Typ Kontakten **160** Metallkontaktstellen **164** gebildet. Wie in [Fig. 14](#) gezeigt, erstrecken sich die Metallkontaktstellen **164** über Teile der Passivierungsschicht **162**. Die Metallkontaktstellen **164** bestehen vorteilhafterweise aus Cr und Au.

[0047] Nachdem die Metallkontaktstellen **164** gebildet sind, können einzelne Elemente zerteilt werden. Jetzt zu [Fig. 15](#): Das Zerteilen findet vorteilhafterweise durch fotolithografischen Techniken, um durch die Metallträgerschicht **156** zum Boden der Passivierungsschicht **162** (auf dem Boden der Gräben **130**) zu ätzen, sowie durch Entfernen der Passivierungsschicht **162** statt. Alternativ kann gesägt werden. In der Praxis ist es wahrscheinlich besser, bei weniger als etwa 0°C zu sägen. Das Ergebnis besteht in einer Vielfalt von GaN-LEDs mit vertikaler Topologie **199** auf leitfähigen Substraten.

[0048] Vorstehend wurde das Bilden von Gräben **130** vor dem Laserabheben des Saphirsubstrats **122** beschrieben. Dies ist jedoch nicht unbedingt erforderlich. Das Saphirsubstrat **122** könnte zuerst entfernt werden, und die Gräben **130** können anschließend gebildet werden.

[0049] Die Prinzipien der vorliegenden Erfindung liefern somit Halbleiterbauelemente auf isolierenden Substraten, wobei zur Herstellung derselben zunächst Halbleiterschichten auf dem isolierenden Substrat gebildet werden, anschließend eine Metallschicht über den Halbleiterschichten gebildet wird und anschließend das isolierende Substrat entfernt wird, um einen strukturell gestützten Wafer zu isolieren, welcher die gebildeten Halbleiterschichten und die Metallschicht beinhaltet. Die Metallschicht trägt die Halbleiterschichten, um ein Verziehen (Warping) und/oder eine andere Beschädigung zu vermeiden, und stellt elektrische Kontakte bereit. Vorteilhafterweise beinhaltet die Metallschicht ein Metall, wie z. B. Cu, Cr, Ni, Au, Ag, Mo, Pt, Pd, W oder Al, oder ein metallhaltiges Material, wie z. B. Titannitrid. Die Metallschicht kann auf vielerlei Weise gebildet werden, z. B. durch galvanische Beschichtung, durch nicht-galvanische Beschichtung, durch CVD-Beschichtung oder durch Sputtern. Anschließend können den Halbleiterschichten untere elektrische Kontakte hinzugefügt und danach einzelne Halbleiterbauelemente aus der resultierenden Struktur getrennt werden.

[0050] Die Prinzipien der vorliegenden Erfindung stellen das Weiteren GaN-basierte Bauelemente mit vertikaler Topologie auf einem isolierenden Substrat bereit, wobei die Herstellung derselben die Verwendung einer Metallträgerschicht und das nachfolgende Entfernen des isolierenden Substrats umfasst. Gemäß diesem Verfahren werden Halbleiterschichten für die GaN-basierten Bauelemente mit normalen Halbleiterfertigungstechniken auf einem isolierenden Substrat (aus Saphir) gebildet. Anschließend werden Gräben durch die Halbleiterschichten gebildet, welche die Grenzen der einzelnen Bauelemente festlegen. Diese Gräben können auch in das isolierende Substrat hinein gebildet werden. Die Gräben werden vorteilhafterweise durch reaktives Ionenätzen mit induktiv gekoppeltem Plasma (Inductive Coupled Plasma Reactive Ion Etching/ICPRIE) ausgebildet. Anschließend werden die Gräben mit einer leicht zu entfernenden Schicht (wie z. B. einem Fotolack) gefüllt. Sodann wird auf den Halbleiterschichten eine Metallträgerstruktur gebildet. Vorteilhafterweise beinhaltet die Metallträgerstruktur ein Metall, wie z. B. Cu, Cr, Ni, Au, Ag, Mo, Pt, Pd, W oder Al, oder ein metallhaltiges Material, wie z. B. Titannitrid. Die Metallträgerstruktur kann auf vielerlei Weise gebildet werden, z. B. durch galvanische Beschichtung, durch nicht-galvanische Beschichtung, durch CVD-Beschichtung oder durch Sputtern. Danach wird das isolierende Substrat entfernt, vorteilhafterweise mit einem Laser-

abhebeprozess. Anschließend werden den einzelnen Bauelementen elektrische Kontakte, eine Passivierungsschicht und metallische Kontaktstellen hinzugefügt und die einzelnen Bauelemente dann singuliert.

[0051] Die Prinzipien der vorliegenden Erfindung stellen speziell GaN-basierte LEDs mit vertikaler Topologie auf Saphirsubstraten bereit. Hierzu werden Halbleiterschichten für die GaN-basierten LEDs mit vertikaler Topologie mit normalen Halbleiterfertigungstechniken auf einem Saphirsubstrat gebildet. Anschließend werden Gräben durch die Halbleiterschichten gebildet, welche die Grenzen der einzelnen GaN-basierten LEDs mit vertikaler Topologie festlegen. Diese Gräben können auch in das Saphirsubstrat hinein gebildet werden. Die Gräben werden vorteilhafterweise durch reaktives Ionenätzen mit induktiv gekoppeltem Plasma (Inductive Coupled Plasma Reactive Ion Etching/ICPRIE) ausgebildet. Vorteilhafterweise werden die Gräben mit ICPRIE hergestellt. Anschließend werden die Gräben vorteilhafterweise mit einer leicht zu entfernenden Schicht (wie z. B. einem Fotolack) gefüllt. Sodann wird auf den Halbleiterschichten eine Metallträgerstruktur gebildet. Vorteilhafterweise beinhaltet die Metallträgerstruktur ein Metall, wie z. B. Cu, Cr, Ni, Au, Ag, Mo, Pt, Pd, W oder Al, oder ein metallhaltiges Material, wie z. B. Titannitrid. Die Metallschicht kann auf vielerlei Weise gebildet werden, z. B. durch galvanische Beschichtung, nicht-galvanische Beschichtung, CVD-Beschichtung oder Sputtern. Danach wird das isolierende Substrat entfernt, vorteilhafterweise mit einem Laserabhebeprozess. Anschließend werden den einzelnen Bauelementen elektrische Kontakte, eine Passivierungsschicht und metallische Kontaktstellen hinzugefügt. Danach werden die einzelnen Elemente singuliert.

[0052] Die hierin dargestellten Ausführungsformen und Beispiele werden aufgeführt, um die vorliegende Erfindung und ihre praktische Anwendung bestmöglich zu erläutern und dadurch dem Fachmann zu ermöglichen, die Erfindung anzuwenden und zu nutzen. Der Fachmann wird jedoch erkennen, dass die vorstehende Beschreibung und die Beispiele nur zum Zwecke der Veranschaulichung und Beispielnennung gegeben wurden. Andere Variationen und Änderungen der vorliegenden Erfindung werden für den Fachmann ersichtlich sein, und es ist die Absicht der beigefügten Ansprüche, solche Variationen und Änderungen abzudecken. Die hier gegebene Beschreibung ist nicht als erschöpfend oder den Umfang der Erfindung eingrenzend gedacht. Viele Änderungen und Variationen sind im Lichte der obigen Lehre möglich, ohne dabei vom Geist und Umfang der folgenden Ansprüche abzuweichen. Es ist vorgesehen, dass die Nutzung der vorliegenden Erfindung Komponenten mit unterschiedlichen Eigenschaften beinhalten kann. Es ist beabsichtigt, dass der Umfang der vorliegenden Erfindung von den hierzu bei-

gefügten Ansprüchen festgelegt wird. Diese Ansprüche nehmen die Äquivalente in jeder Hinsicht vollständig zur Kenntnis.

ZITATE ENTHALTEN IN DER BESCHREIBUNG

Diese Liste der vom Anmelder aufgeführten Dokumente wurde automatisiert erzeugt und ist ausschließlich zur besseren Information des Lesers aufgenommen. Die Liste ist nicht Bestandteil der deutschen Patent- bzw. Gebrauchsmusteranmeldung. Das DPMA übernimmt keinerlei Haftung für etwaige Fehler oder Auslassungen.

Zitierte Patentliteratur

- US 6071795 [\[0041\]](#)

Zitierte Nicht-Patentliteratur

- Kelly u. a. „Optical process for lift-off of group III-nitride films”, Physica Status Solidi (a), Band 159, 1997, Seiten R3–R4 [\[0041\]](#)

Schutzansprüche

1. Licht emittierende Vorrichtung, umfassend:
eine leitfähige Trägerschicht (**156**);
eine Elektrode ersten Typs (**150**) auf der leitfähigen Trägerschicht (**156**);
eine Halbleiterstruktur, die eine Halbleiterschicht ersten Typs (**128**) auf der Elektrode ersten Typs, eine aktive Schicht (**126**) auf der Halbleiterschicht ersten Typs (**128**) und eine Halbleiterschicht zweiten Typs (**124**) auf der aktiven Schicht (**126**) umfasst, wobei die Elektrode ersten Typs (**150**) zwischen der leitfähigen Trägerschicht (**156**) und der Halbleiterstruktur angeordnet ist;
eine Elektrode zweiten Typs (**160**) auf einer oberen Oberfläche der Halbleiterstruktur;
eine Passivierungsschicht (**162**) auf einer seitlichen Oberfläche und der oberen Oberfläche der Halbleiterstruktur, wobei die Passivierungsschicht (**162**) auf der oberen Oberfläche der Halbleiterstruktur über der Elektrode ersten Typs (**150**) angeordnet ist und die Passivierungsschicht (**162**) Seitenabschnitte der Halbleiterschicht ersten Typs (**128**), der aktiven Schicht (**126**) und der Halbleiterschicht zweiten Typs (**124**) bedeckt; und
eine Metallkontaktstelle (**164**) auf der Elektrode zweiten Typs, wobei die Metallkontaktstelle mindestens ein Material aus der Gruppe Cr und Au umfasst.
2. Licht emittierende Vorrichtung nach Anspruch 1, wobei die Passivierungsschicht (**162**) mindestens zwei Abschnitte umfasst, die sich über Teile der Elektrode ersten Typs (**150**) erstrecken.
3. Licht emittierende Vorrichtung nach Anspruch 1 oder 2, wobei die leitfähige Trägerschicht (**156**) dicker als die Elektrode ersten Typs (**150**) ist, so dass die leitfähige Trägerschicht (**156**) die Halbleiterstruktur trägt.
4. Licht emittierende Vorrichtung nach Anspruch 1, 2 oder 3, wobei die leitfähige Trägerschicht (**156**) etwa 50 µm dick und die Elektrode ersten Typs (**150**) weniger als 10 nm dick ist.
5. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Passivierungsschicht (**162**) Siliziumdioxid oder Siliziumnitrid umfasst.
6. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Passivierungsschicht (**162**) eine Seite der Elektrode zweiten Typs (**160**) bedeckt.
7. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Schicht ersten Typs (**128**) und die Schicht zweiten Typs (**124**) ein GaN-basiertes Material umfassen und mit Silizium oder Magnesium dotiert sind.

8. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die leitfähige Trägerschicht (**156**) mindestens ein Material aus der Gruppe Cu, Cr, Ni, Au, Ag, Mo, Pt, Pd, W, Al und Titanitrid umfasst.

9. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Schicht zweiten Typs (**124**) dicker als die Schicht ersten Typs (**128**) ist.

10. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die aktive Schicht (**126**) InGaN/GaN umfasst.

11. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Passivierungsschicht (**162**) teilweise auf der Elektrode zweiten Typs (**160**) angeordnet ist.

12. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Halbleiterschicht ersten Typs (**128**) vom p-Typ und die Halbleiterschicht zweiten Typs (**124**) vom n-Typ ist.

13. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Elektrode zweiten Typs (**160**) Ti/Al umfasst.

14. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei sich der Abschnitt der Passivierungsschicht (**162**) auf der seitlichen Oberfläche der Halbleiterstruktur zum Abschnitt der Passivierungsschicht (**162**) auf der oberen Oberfläche der Halbleiterstruktur erstreckt.

15. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, die weiterhin eine Metallschicht zwischen der Elektrode ersten Typs (**150**) und der leitfähigen Trägerschicht (**156**) umfasst.

16. Licht emittierende Vorrichtung nach Anspruch 15, wobei die Metallschicht dazu konfiguriert ist, das Wachsen der leitfähigen Trägerschicht (**156**) auf der Metallschicht zu ermöglichen.

17. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei ein Bereich der Passivierungsschicht (**162**), der die Halbleiterschicht zweiten Typs (**124**) bedeckt, größer ist als ein Bereich der Passivierungsschicht (**162**), der die Halbleiterschicht ersten Typs (**128**) bedeckt.

18. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Passivierungsschicht (**162**) teilweise zwischen der Halbleiterstruktur und der leitfähigen Trägerschicht (**156**) angeordnet ist.

19. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Passivierungsschicht (**162**) auf einem Abschnitt der oberen Oberfläche der Halbleiterstruktur angeordnet ist, der nicht durch die Elektrode zweiten Typs (**160**) bedeckt ist.

20. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Elektrode erster Art (**150**) Pt/Au, Pd/Au, Ru/Au, Ni/Au, Cr/Au, oder ITO/Au umfasst.

21. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die leitfähige Trägerschicht (**156**) eine Metallträgerschicht oder ein metallhaltiges Material umfasst.

22. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei sich die benachbart zu der Halbleiterschicht zweiten Typs (**124**) angeordnete Passivierungsschicht (**162**) zu einer oberen Oberfläche der leitfähigen Trägerschicht (**156**) erstreckt.

23. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Passivierungsschicht (**162**) die obere Oberfläche der Halbleiterstruktur kontaktiert.

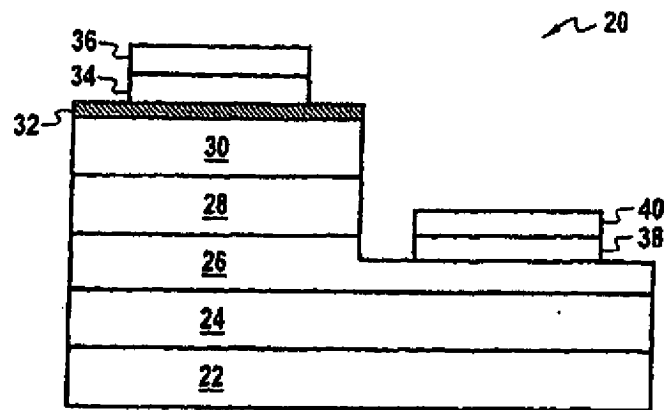
24. Licht emittierende Vorrichtung nach Anspruch 23, wobei die Elektrode ersten Typs (**150**) die Halbleiterstruktur kontaktiert und wobei der Kontaktbereich zwischen der Elektrode ersten Typs (**150**) und der Halbleiterstruktur größer als der Kontaktbereich zwischen der Passivierungsschicht (**162**) und der oberen Oberfläche der Halbleiterstruktur ist.

25. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei die Metallkontaktstelle (**164**) höher angeordnet ist als die Passivierungsschicht (**162**) auf der oberen Oberfläche der Halbleiterstruktur.

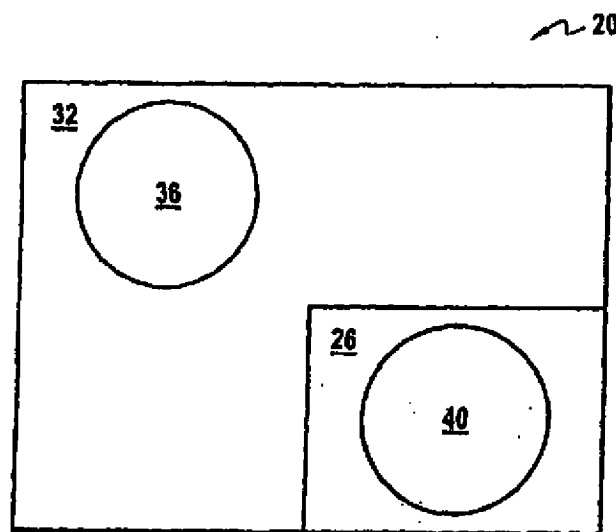
26. Licht emittierende Vorrichtung nach einem der vorhergehenden Ansprüche, wobei sich die Metallkontaktstelle (**164**) über Teile der Passivierungsschicht (**162**) erstreckt.

Es folgen 7 Blatt Zeichnungen

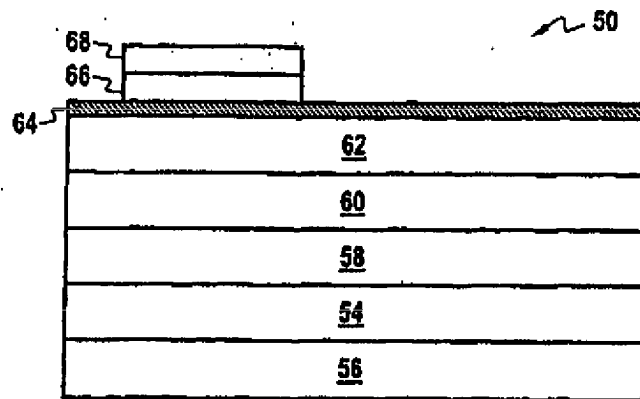
Anhängende Zeichnungen



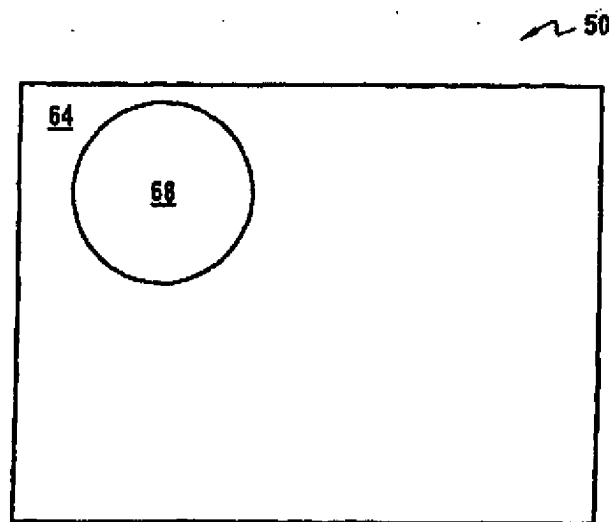
Figur 1A



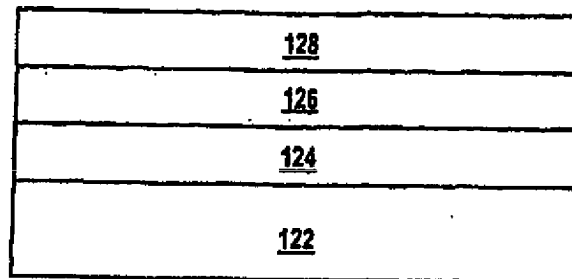
Figur 1B



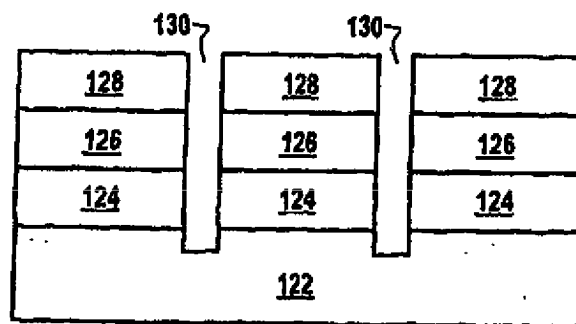
Figur 2A



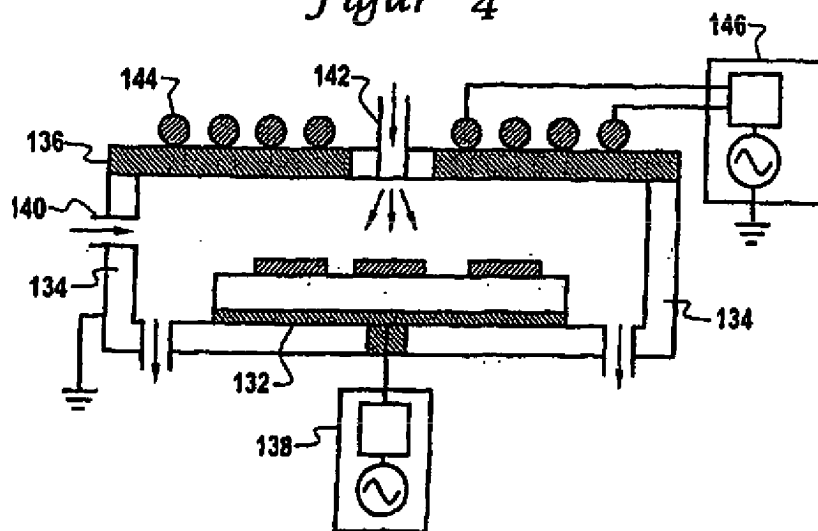
Figur 2B



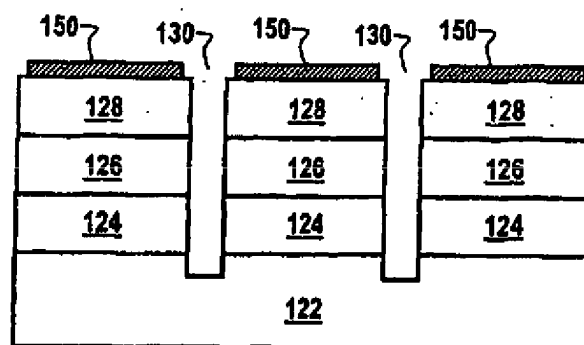
Figur 3



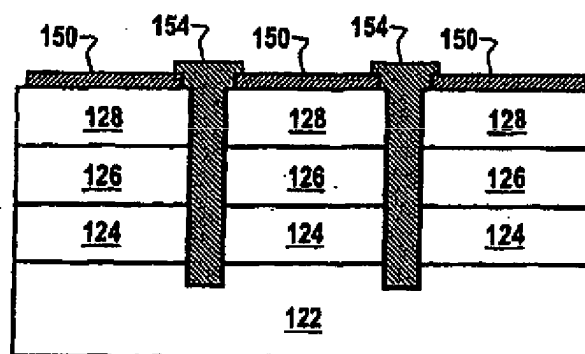
Figur 4



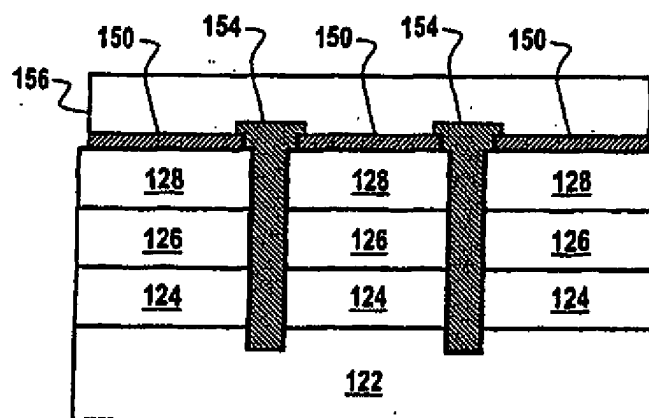
Figur 5



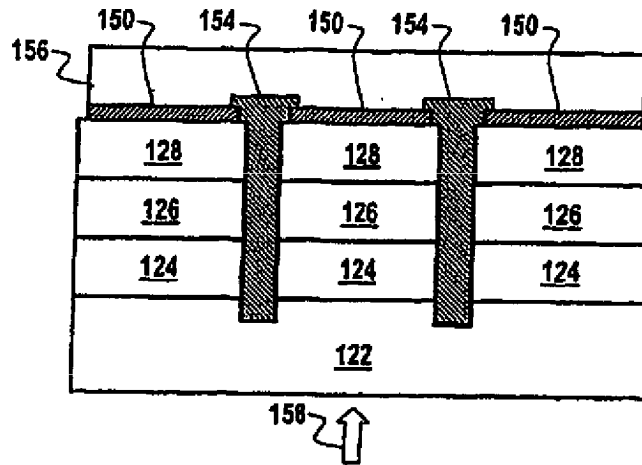
Figur 6



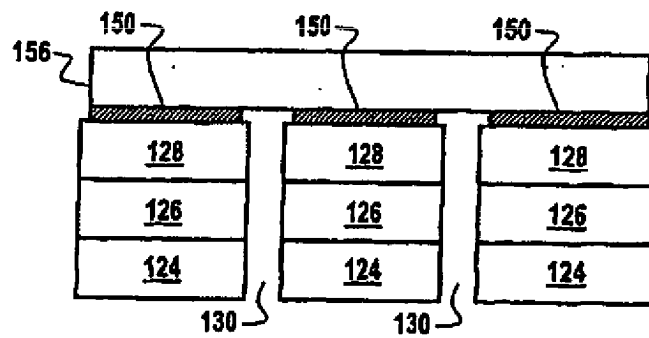
Figur 7



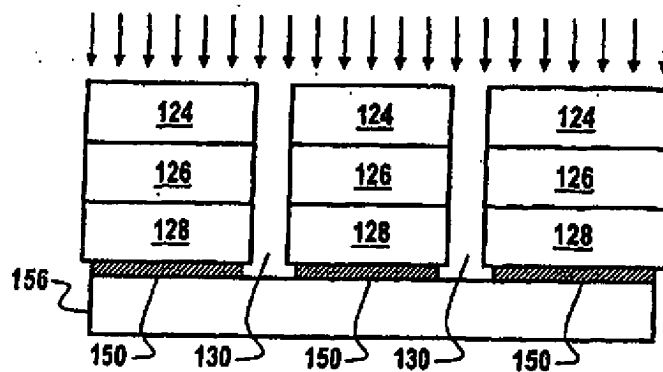
Figur 8



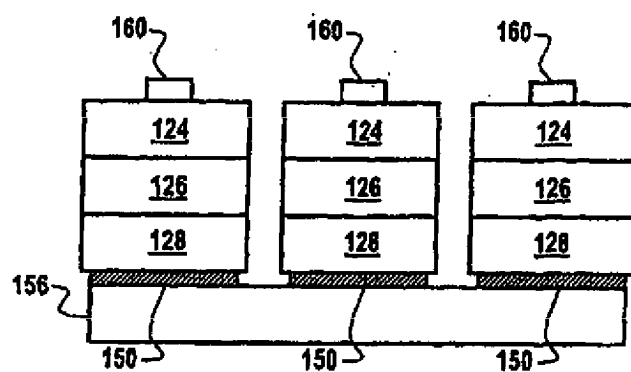
Figur 9



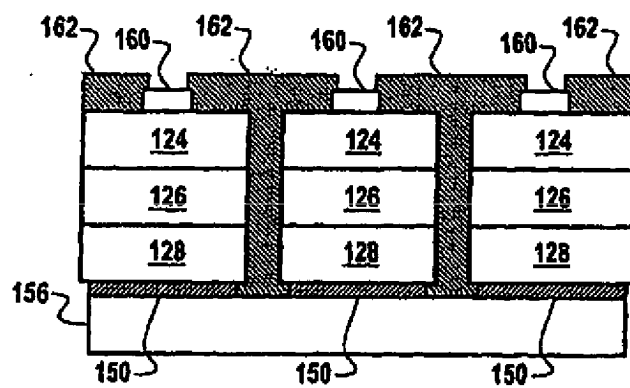
Figur 10



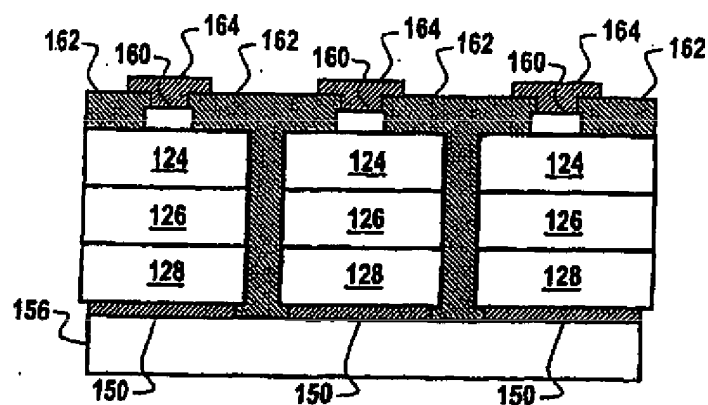
Figur 11



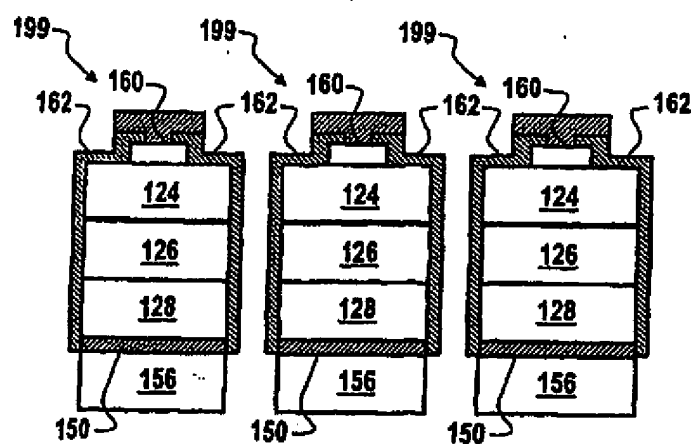
Figur 12



Figur 13



Figur 14



Figur 15