



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I577024 B

(45) 公告日：中華民國 106 (2017) 年 04 月 01 日

(21) 申請案號：105102870 (22) 申請日：中華民國 101 (2012) 年 03 月 22 日
 (51) Int. Cl. : H01L29/78 (2006.01) H01L29/40 (2006.01)
 (30) 優先權：2011/03/31 日本 2011-078111
 (71) 申請人：半導體能源研究所股份有限公司 (日本) SEMICONDUCTOR ENERGY
 LABORATORY CO., LTD. (JP)
 日本
 (72) 發明人：中林土肇 NAKANO, TADASHI (JP) ; 杉川舞 SUGIKAWA, MAI (JP) ; 野田耕生
 NODA, KOSEI (JP)
 (74) 代理人：林志剛
 (56) 參考文獻：
 TW 200506450A TW 201110243A
 審查人員：林嵩閔
 申請專利範圍項數：7 項 圖式數：17 共 83 頁

(54) 名稱

半導體裝置

SEMICONDUCTOR DEVICE

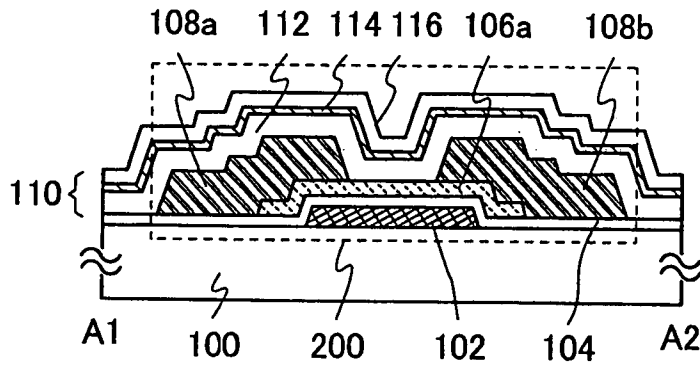
(57) 摘要

提出一種穩定電子特性的半導體裝置，其減少在一金屬氧化物中的氧空缺。半導體裝置包括一閘極、一在閘極上的閘絕緣膜、一在閘絕緣膜上的第一金屬氧化物膜、接觸第一金屬氧化物膜的一源極和一汲極、及一在源極和汲極上的鈍化膜。一第一絕緣膜、一第二金屬氧化物膜和一第二絕緣膜會依序疊在鈍化膜中。

A semiconductor device of stable electrical characteristics, whose oxygen vacancies in a metal oxide is reduced, is provided. The semiconductor device includes a gate electrode, a gate insulating film over the gate electrode, a first metal oxide film over the gate insulating film, a source electrode and a drain electrode which are in contact with the first metal oxide film, and a passivation film over the source electrode and the drain electrode. A first insulating film, a second metal oxide film, and a second insulating film are stacked sequentially in the passivation film.

指定代表圖：

第1B圖



符號簡單說明：

100 . . . 基板

102 . . . 閘極

104 . . . 閘絕緣膜

106a . . . 金屬氧化物膜

108a . . . 源極

108b . . . 汲極

110 . . . 鈍化膜

112 . . . 絕緣膜

114 . . . 金屬氧化物膜

116 . . . 絕緣膜

200 . . . 電晶體

發明摘要

※申請案號：105102870 (由 101109857 合審11)

※申請日：101年03月22日

※IPC分類：H01L 29/18 (2006.01)

【發明名稱】(中文/英文)

H01L 29/40 (2006.01)

半導體裝置

Semiconductor device

【中文】

提出一種穩定電子特性的半導體裝置，其減少在一金屬氧化物中的氧空缺。半導體裝置包括一閘極、一在閘極上的閘絕緣膜、一在閘絕緣膜上的第一金屬氧化物膜、接觸第一金屬氧化物膜的一源極和一汲極、及一在源極和汲極上的鈍化膜。一第一絕緣膜、一第二金屬氧化物膜和一第二絕緣膜會依序疊在鈍化膜中。

【英文】

A semiconductor device of stable electrical characteristics, whose oxygen vacancies in a metal oxide is reduced, is provided. The semiconductor device includes a gate electrode, a gate insulating film over the gate electrode, a first metal oxide film over the gate insulating film, a source electrode and a drain electrode which are in contact with the first metal oxide film, and a passivation film over the source electrode and the drain electrode. A first insulating film, a second metal oxide film, and a second insulating film are stacked sequentially in the passivation film.

【代表圖】

【本案指定代表圖】：第(1B)圖。

【本代表圖之符號簡單說明】：

- 100：基板
- 102：閘極
- 104：閘絕緣膜
- 106a：金屬氧化物膜
- 108a：源極
- 108b：汲極
- 110：鈍化膜
- 112：絕緣膜
- 114：金屬氧化物膜
- 116：絕緣膜
- 200：電晶體

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】(中文/英文)

半導體裝置

Semiconductor device

【技術領域】

本發明係關於一種使用氧化物半導體的半導體裝置。

在本說明書中，半導體裝置係指任何能利用半導體特性來運作的裝置。本說明書所述之電晶體係為半導體裝置，且各包括電晶體的光電裝置、半導體電路、和電子裝置都包括在半導體裝置的範疇中。

【先前技術】

用於大部份以液晶顯示裝置或發光顯示裝置為典型的平板顯示器之電晶體係使用如設置在玻璃基板上的非晶矽、單晶矽、或多晶矽之矽半導體來形成。再者，使用這種矽半導體的這類電晶體係使用在積體電路（IC）之類中。

一種取代上述矽半導體之對電晶體使用顯示半導體特性的金屬氧化物的技術已受到矚目。在本說明書中，這種顯示半導體特性的金屬氧化物亦稱為氧化物半導體。例如，已揭露一種技術，其中係使用 Zn-O 基氧化物或 In-Ga-Zn-O 基氧化物作為應用於顯示裝置之像素中的開關元

件之類的氧化物半導體來製造電晶體（請參見專利文件 1 和 2）。

同時，已指出氫當作氧化物半導體中的載子來源。因此，必須採用一些措施來防止在形成氧化物半導體時，氫進入氧化物半導體中。此外，已藉由減少不只氧化物半導體，還有接觸氧化物半導體的閘絕緣膜中含有的氫量來抑制臨界電壓的偏移（請參見專利文件 3）。

〔參考〕

專利文件 1：日本公開專利申請第 2007-123861 號。

專利文件 2：日本公開專利申請第 2007-096055 號。

專利文件 3：日本公開專利申請第 2009-224479 號。

【發明內容】

此外，不只氫，還有氧空缺係當作金屬氧化物中的載子來源。金屬氧化物中的一些氧空缺係當作施體以產生為金屬氧化物中的載子之電子。包括電晶體的通道形成區之金屬氧化物中的許多氧空缺導致在通道形成區中產生電子，其使電晶體的臨界電壓往負方向偏移。

接觸包括通道形成區的金屬氧化物膜之絕緣膜也會影響電晶體的臨界電壓。例如，如絕緣膜中包含的游離氧原子之氧離子的負固定電荷能使電晶體的臨界電壓往正方向偏移。相比之下，若將氧從絕緣膜排除到外部，則會減少其中的負固定電荷量，如此電晶體的臨界電壓可往負方向偏移。

鑒於上述，本發明之一實施例的目的在於提出一種具有極佳和穩定的電子特性之半導體裝置，其減少包括通道形成區之金屬氧化物中的氧空缺，並防止接觸金屬氧化物之絕緣膜中包含的氧被釋放到外部。

爲了減少電晶體中之金屬氧化物中的氧空缺，提出一種將氧供應至金屬氧化物中的技術。在本發明之一實施例中，藉由加熱處理從中排除氧的絕緣膜係設置以接觸包括通道形成區的金屬氧化物膜。於是，藉由加熱處理所排除的氧被供應至金屬氧化物以減少其中的氧空缺。

由於加熱處理所排除的氧向外擴散，因此這種藉由加熱處理從中排除氧的絕緣膜（亦稱爲第一絕緣膜）在一些情況中無法充分地將氧供應至金屬氧化物。爲了避免那些情況，在本發明之一實施例中，除了包括通道形成區的金屬氧化物膜（亦稱爲第一金屬氧化物膜）之外，設置另一金屬氧化物膜（亦稱爲第二金屬氧化物膜）以接觸藉由加熱處理從中排除氧的絕緣膜。由於第二金屬氧化物膜能防止氧穿過其中，因此第二金屬氧化物膜能防止加熱處理所排除的氧向外擴散。藉此，能充分地將氧供應至第一金屬氧化物膜，此外，能防止絕緣膜中包含的氧向外擴散。

也有一種情況係第二金屬氧化物膜中存在氧空缺以防止氧穿過其中。爲了避免這種情況，在本發明之一實施例中，第二金屬氧化物膜係夾在藉由加熱處理而從中排除氧的絕緣膜（第一絕緣膜和第二絕緣膜）之間，藉此能充分地修復第二金屬氧化物膜中的氧空缺。

本發明之一實施例係一種半導體裝置，包括一閘極、一在閘極上的閘絕緣膜、一在閘絕緣膜上的第一金屬氧化物膜、接觸第一金屬氧化物膜的一源極和一汲極、及一在源極和汲極上的鈍化膜。一第一絕緣膜、一第二金屬氧化物膜、和一第二絕緣膜會依序疊在鈍化膜中。

本發明之一實施例係一種半導體裝置，包括一閘極、一在閘極上的閘絕緣膜、一在閘絕緣膜上的第一金屬氧化物膜、接觸第一金屬氧化物膜的一源極和一汲極、及一在源極和汲極上的鈍化膜。一第二絕緣膜、一第二金屬氧化物膜、和一第一絕緣膜會依序疊在閘絕緣膜中。

在每個上述結構中，第一絕緣膜的厚度可大於第二絕緣膜的厚度。

本發明之一實施例係一種半導體裝置，包括一基底絕緣膜、一在基底絕緣膜上的第一金屬氧化物膜、接觸第一金屬氧化物膜的一源極和一汲極、一在第一金屬氧化物膜、源極和汲極上的閘絕緣膜、及設置在第一金屬氧化物膜上的閘極，其中閘絕緣膜係夾在閘極與第一金屬氧化物膜之間。一第一絕緣膜、一第二金屬氧化物膜、和一第二絕緣膜會依序疊在基底絕緣膜中。

本發明之一實施例係一種半導體裝置，包括一基底絕緣膜、一在基底絕緣膜上的第一金屬氧化物膜、接觸第一金屬氧化物膜的一源極和一汲極、一在第一金屬氧化物膜、源極和汲極上的閘絕緣膜、及設置在第一金屬氧化物膜上的閘極，其中閘絕緣膜係夾在閘極與第一金屬氧化物

膜之間。一第二絕緣膜、一第二金屬氧化物膜、和一第一絕緣膜會依序疊在閘絕緣膜中。

在每個上述結構中，第一絕緣膜的厚度最好大於第二絕緣膜的厚度。

在每個上述結構中，第一金屬氧化物膜的厚度可大於第二金屬氧化物膜的厚度。就這種金屬氧化物膜而論，需要 5 nm 大的厚度以防止氧穿過其中，但太大的厚度也許會導致寄生電容增加，因為寄生電容在使用除了包括通道形成區的金屬氧化物膜以外的金屬氧化物之情況下有相對高的電容率。因此，第二金屬氧化物膜的厚度最好大於或等於 5 nm 且小於或等於 15 nm。

在每個上述結構中，最好使用藉由加熱處理而從中排除氧的絕緣膜作為第一絕緣膜和第二絕緣膜。

在每個上述結構中，第一金屬氧化物膜和第二金屬氧化物膜最好各包含至少兩種從 In、Ga、Sn、和 Zn 中選出的元素。此外，在每個上述結構中，第一金屬氧化物膜中包含的元素可與第二金屬氧化物膜中包含的元素相同或不同。例如，可對第一金屬氧化物膜和第二金屬氧化物膜使用 In-Ga-Zn-O 基材料；替代地，可對第一金屬氧化物膜使用 In-Ga-Zn-O 基材料，且對第二金屬氧化物膜使用 In-Ga-Zn-O-N 基材料。

再者，金屬氧化物膜會依據氫量或氧空缺數量而決定為導體、半導體、或絕緣體。例如，金屬氧化物膜的電阻率係依據金屬氧化物膜中包含的氫量或氧空缺數量而變

化。

對夾有金屬氧化物膜之未藉由加熱處理而從中排除氧的絕緣膜之結構進行加熱處理來使金屬氧化物膜變成電導體。另一方面，對夾有金屬氧化物之藉由加熱處理而從中排除氧的絕緣膜之結構進行加熱處理來使金屬氧化物膜變成電絕緣體。依照金屬氧化物膜的電阻率，電阻率小於或等於 $10 \Omega \cdot \text{cm}$ 的金屬氧化物膜即為導體，反之，電阻率大於或等於 $1 \times 10^8 \Omega \cdot \text{cm}$ 的金屬氧化物膜即為絕緣體。

為了使第一金屬氧化物膜成為半導體，第一金屬氧化物膜的電阻率必須落在超過導體之最大電阻率且低於絕緣體的最小電阻率之範圍內，於是第一金屬氧化物膜可形成而具有大於 $10 \Omega \cdot \text{cm}$ 且小於 $1 \times 10^8 \Omega \cdot \text{cm}$ 的電阻率。

第一金屬氧化物膜和第二金屬氧化物膜可以是非晶、或可具有結晶狀態。例如，當從垂直於非單晶的 a-b 平面的方向看時，第一金屬氧化物膜最好是包括具有三角形、六角形、正三角形、或正六角形的原子排列之相位的非單晶金屬氧化物，且其中金屬原子係以疊層方式來排列，或當從垂直於非單晶的 c 軸方向的方向看時，金屬原子和氧原子係以疊層方式來排列；在本說明書中，這種金屬氧化物膜係稱為 CAAC-OS 膜（c 軸對齊結晶氧化物半導體膜）。

作為第一金屬氧化物膜的 CAAC-OS 膜能夠抑制由於可見光或紫外光輻射或施加熱、偏壓之類所造成的電子特性改變，致使增進半導體裝置的可靠度。

根據本發明之一實施例，能提出一種具有極佳和穩定的電子特性之半導體裝置，其減少金屬氧化物中的氧空缺，且防止接觸金屬氧化物的絕緣膜中所含的氧向外擴散。

【圖式簡單說明】

在附圖中：

第 1A 至 1C 圖係繪示根據本發明之一實施例之半導體裝置的實例之上視圖和剖面圖；

第 2A 至 2C 圖係繪示根據本發明之實施例之半導體裝置之圖示；

第 3A 至 3E 圖係繪示根據本發明之一實施例之半導體裝置的製造方法之圖示；

第 4A 至 4C 圖係繪示根據本發明之一實施例之半導體裝置的實例之上視圖和剖面圖；

第 5A 至 5C 圖係繪示根據本發明之實施例之半導體裝置之圖示；

第 6A 及 6B 圖係繪示根據本發明之一實施例之半導體裝置的實例之剖面圖和電路圖；

第 7 圖係繪示根據本發明之一實施例之半導體裝置之電路圖；

第 8A 至 8D 圖係繪示根據本發明之一實施例之半導體裝置的製造方法之圖示；

第 9A 至 9F 圖係繪示電子裝置之圖示；

第 10A 及 10B 圖顯示耐電壓測量之結果；

第 11A 及 11B 圖顯示耐電壓測量之結果；

第 12 圖顯示耐電壓測量之結果；

第 13A 及 13B 圖顯示 CV (電容 vs. 電壓) 測量之結果；

第 14A 及 14B 圖顯示 CV (電容 vs. 電壓) 測量之結果；

第 15 圖顯示 CV (電容 vs. 電壓) 測量之結果；

第 16 圖顯示 TDS 之結果；及

第 17 圖係繪示根據實例 3 之樣本結構之圖示。

【實施方式】

以下將參考附圖來說明本發明之實施例。然而，本發明並不受限於下列敘述，且那些本領域之熟知技藝者將了解到可以各種方式修改本發明之模式與細節而不背離本發明之精神及範疇。因此，本發明不應解釋為受限於接下來的實施例之說明。請注意在所有附圖中，係使用相同的參考數字來表示以下所述之本發明之結構中的相同部份或具有類似功能的部份，且不再重覆其說明。

在本說明書的每個圖中，為了容易了解而在一些例子中過於放大每個元件的大小、膜厚度、或範圍。因此，本發明之實施例不必受限於上述規模。

再者，在本說明書中使用如「第一」、「第二」、和「第三」之序數等等是為避免元件之間的混淆，而不在

數值上限制元件。因此，例如，序數「第一」能適當地以任何其他如「第二」或「第三」之序數來替換。

又，例如當在電路運作中改變電流方向時，「源極」與「汲極」之個別功能可互換。因此，在本說明書中，「源極」和「汲極」之名稱可互換。

(實施例 1)

在本實施例中，將參考第 1A 至 1C 圖、第 2A 至 2C 圖、及第 3A 至 3E 圖來說明根據本發明之一實施例之半導體裝置及其製造方法。

<半導體裝置之結構實例>

第 1A 至 1C 圖係作為根據本發明之一實施例之半導體裝置之實例的電晶體 200 之平面圖和剖面圖。第 1A 圖係平面圖，第 1B 圖係沿著第 1A 圖之 A1-A2 的剖面圖，且第 1C 圖係沿著第 1A 圖之 B1-B2 的剖面圖。在第 1A 圖中，為了避免複雜，省略了電晶體 200 的部份元件（例如，閘絕緣膜 104）。

第 1A 至 1C 圖所示之電晶體 200 在基板 100 上包括閘極 102、在閘極 102 上的閘絕緣膜 104、在閘絕緣膜 104 上的金屬氧化物膜 106a、及接觸金屬氧化物膜 106a 的源極和汲極 108a 和 108b。金屬氧化物膜 106a 亦稱為氧化物半導體，係來自於其半導體特性。

第 1A 至 1C 圖所示之電晶體 200 係底部閘極電晶

體，並具有頂部接觸結構，其中源極和汲極 108a 和 108b 係接觸金屬氧化物膜 106a 的頂部表面。替代地，可使用底部接觸結構，其中源極和汲極 108a 和 108b 係接觸金屬氧化物膜 106a 的底部表面。

金屬氧化物膜 106a 與閘極 102 重疊的區域係當作通道形成區。

金屬氧化物膜 106a 係含有至少兩種從 In、Ga、Sn、和 Zn 中選出的元素之金屬氧化物。金屬氧化物可具有大於或等於 2 eV 且小於 6 eV，最好大於或等於 2.5 eV 且小於或等於 5.5 eV，更好是大於或等於 3 eV 且小於或等於 5 eV 的能帶隙。這種具有寬能帶隙的金屬氧化物能使電晶體 200 的開路電流很低。

此外，鈍化膜 110 係設置在金屬氧化物膜 106a 以及源極和汲極 108a 和 108b 上，以便接觸金屬氧化物膜 106a。在第 1A 至 1C 圖所示之電晶體 200 中，鈍化膜 110 包括絕緣膜 112、金屬氧化物膜 114、及絕緣膜 116。在本實施例中，係對絕緣膜 112 和 116 使用藉由加熱處理而從中排除氧的絕緣膜。

在本說明書中，根據熱脫附分析儀（TDS），「藉由加熱處理排除氧」意指被轉換成氧原子之已排除的氧量（或已釋放出的氧）係大於或等於 1.0×10^{18} atoms/cm³，最好是大於或等於 3.0×10^{20} atoms/cm³。相比之下，根據 TDS，「未藉由加熱處理排除氧」意指被轉換成氧原子之已排除的氧量（或已釋放出的氧）係小於 1.0×10^{18}

atoms/cm³。

以下說明一種藉由使用 TDS 分析來將已釋放出的氧轉換成氧原子的數量量化的方法。

在 TDS 分析中的氣體排除量係與其離子密度的整數值成比例。因此，氣體排除量能由所測量的離子密度與標準樣本的參考值之間的比例來計算出。標準樣本的參考值係指在樣本中所含的預定原子密度與對應於原子的離子密度整數值之間的比例。

例如，從絕緣膜中排除的氧分子 (N_{O₂}) 數量能以標準樣本之包含在預定密度下的氫之矽晶圓的 TDS 分析結果與絕緣膜的 TDS 分析結果根據公式 1 來得到。這裡，在不考慮質量數為 32 的 CH₃OH 下（其不太可能存在於自然中），假設所有根據 TDS 分析具有質量數為 32 之氣體係源於氧分子。亦不考慮包含具有質量數為 17 或 18 的氧原子（為氧原子之同位素）之氧分子，因為這種分子在自然中的比例係極小的。

$$N_{O_2} = N_{H_2} / S_{H_2} \times S_{O_2} \times \alpha \quad (\text{公式 1})$$

在公式中，N_{H₂} 係將從標準樣本排除的氫分子數量轉成密度所得到的值，而 S_{H₂} 係根據 TDS 分析之標準樣本的離子密度之整數值。因此，標準樣本的參考值係以 N_{H₂}/S_{H₂} 來表示。此外，S_{O₂} 係根據 TDS 分析之絕緣膜的離子密度之整數值，而 α 係影響 TDS 分析中之離子密度

的係數。關於公式 1 的更多細節可參見日本公開專利申請第 H6-275697 號。請注意上述已排除氧量值係藉由使用 ESCO Ltd. 所製造的熱脫附分析儀設備 EMD/WA1000S/W、以及使用包含 1×10^{16} atoms/cm³ 的氫原子之矽晶圓作為標準樣本來得到。

另外，在 TDS 分析中，檢測出部份的氧為氧原子。氧分子與氧原子之間的比例可由氧分子的游離率計算出。由於上述的 α 包括氧分子的游離率，因此已排除之氧原子數量亦能透過估計氧分子的排除數量來估算出。

如上所述，NO₂ 係氧分子的排除數量。關於絕緣膜，被轉換成氧原子之氧的排除數量係氧分子的排除數量的兩倍。

藉由加熱處理而從中排除氧的膜之實例係包含過量氧的氧化矽之膜（SiO_x（X>2））。在過氧氧化矽氧化物（SiO_x（X>2））中，每單位體積的氧原子數量大於每單位體積之矽原子數量的兩倍。每單位體積的矽原子數量和氧原子數量係根據拉塞福背向散射分析法（RBS）所測量的數量。

金屬氧化物膜 106a 係設置在閘絕緣膜 104 與絕緣膜 112 之間。使用藉由加熱處理而從中排除氧的絕緣膜作為絕緣膜 112，而使用未藉由加熱處理而從中排除氧的絕緣膜作為閘絕緣膜 104。藉由加熱處理，從絕緣膜 112 排除氧以供應至金屬氧化物膜 106a。

此外，如游離氧原子的氧離子之許多負固定電荷係包

含在藉由加熱處理而從中排除氧的絕緣膜中。因此，藉由加熱處理而從中排除氧的絕緣膜係設置以接觸包括通道形成區的金屬氧化物膜，能夠將電晶體的臨界電壓往正方向偏移，其係較佳的。

然而，已排除的氧向外擴散也會發生於在加熱處理時的絕緣膜，如此在一些情況中無法將氧充分地供應至金屬氧化物膜 106a。另外，氧向外擴散會導致絕緣膜中的負固定電荷之數量減少。電晶體的臨界電壓會依據負固定電荷的數量減少而往負方向偏移。

鑒於上述情況，在本發明之實施例中，除了金屬氧化物膜 106a 以外的金屬氧化物膜 114 係設置在並接觸於絕緣膜 112 上。由於金屬氧化物膜能防止氧經過其中，因此能防止在加熱處理時從絕緣膜 112 排除的氧向外擴散。

再者，氧空缺可存在於金屬氧化物膜 114 中。鑒於上述情況，在本發明之實施例中，金屬氧化物膜 114 係夾在藉由加熱處理而從中排除氧的絕緣膜（絕緣膜 112 和 116）之間。

金屬氧化物膜能防止氧穿過甚至於 5 nm 超薄厚度的金屬氧化物膜。另外，超過 15 nm 之太大厚度的金屬氧化物膜也許會導致寄生電容增加，因為在使用除了包括通道形成區的金屬氧化物膜以外的金屬氧化物之情況下有相對高的電容率（例如，15）。因此，金屬氧化物膜 114 的厚度最好大於或等於 5 nm 且小於或等於 15 nm。甚至相較於在鈍化膜中沒有金屬氧化物膜 114 之情況，藉由抑制金

屬氧化物膜 114 變得如上所述地超薄，能防止寄生電容顯著地增加。

由於用來防止氧向外擴散的金屬氧化物膜 114 係夾在藉由加熱處理而從中排除氧的絕緣膜 112 和 116 之間，藉由加熱處理從絕緣膜 112 和 116 中排除氧以供應至金屬氧化物膜 114 以修復其中的氧空缺，藉此使金屬氧化物膜 114 轉變成絕緣體（顯示絕緣特性）。於是，作為部份鈍化膜 110 的金屬氧化物膜 114 不會影響電晶體 200 的電子特性。

為了增進供應氧至金屬氧化物膜 106a 的效率，接觸金屬氧化物膜 106a 之絕緣膜 112 的厚度最好大於接觸金屬氧化物膜 114 之絕緣膜 116 的厚度。可依據鈍化膜 110 的厚度適當地設定絕緣膜 112 和 116 的個別厚度。

透過設置藉由加熱處理而從中排除氧的膜作為絕緣膜 112，從絕緣膜 112 供應氧至金屬氧化物膜 106a，藉此可減少絕緣膜 112 與金屬氧化物膜 106a 之間的介面狀態。因此，能避免由於電晶體 200 運作所產生的電荷或之類在絕緣膜 112 與金屬氧化物膜 106a 之間的介面上受到俘獲，其能使電晶體 200 成為具有極少電子特性退化的電晶體。

又，藉由設置與絕緣膜 112 接觸的金屬氧化物膜 114，能防止氧向外擴散，如此能充分地修復包括通道形成區之金屬氧化物膜 106a 中的氧空缺。藉此，能抑制電晶體的臨界電壓往負方向偏移。此外，能避免絕緣膜 112

中的負固定電荷減少；因而，能抑制由於負固定電荷量減少而導致電晶體的臨界電壓往負方向偏移。

金屬氧化物膜 106a、114 的氫濃度係小於或等於 1×10^{20} atoms/cm³，最好小於或等於 1×10^{19} atoms /cm³ 時，更好是小於或等於 1×10^{18} atoms /cm³。因為金屬氧化物膜 106a 中之通道形成區內的氫濃度很低，所以能抑制由於光照射或 BT（偏置溫度）壓力測試而改變臨界電壓，以產生具有穩定電子特性的高可靠度電晶體。關於並非作為半導體而係作為絕緣體的金屬氧化物膜 114，氫濃度最好是盡可能地低。

金屬氧化物膜 114 係包含至少兩種從 In、Ga、Sn、和 Zn 中選出的元素之金屬氧化物，就如同金屬氧化物膜 106a 一般。金屬氧化物膜 114 中所含的元素可與金屬氧化物膜 106a 中所含的元素相同或不同。例如，可對金屬氧化物膜 106a 和金屬氧化物膜 114 之各者使用 In-Ga-Zn-O 基材料；替代地，可對金屬氧化物膜 106a 使用 In-Ga-Zn-O 基材料，且可對金屬氧化物膜 114 使用 In-Ga-Zn-O-N 基材料。

<半導體裝置之應用實例>

第 2A 至 2C 圖繪示具有與電晶體 200 不同的結構之電晶體之剖面結構。

第 2A 圖所示之電晶體 210 在一基板 100 上包括一閘極 102、一在閘極 102 上的閘絕緣膜 120、一在閘絕緣膜

120 上的金屬氧化物膜 106a、及接觸金屬氧化物膜 106a 的源極和汲極 108a 和 108b。

電晶體 210 與電晶體 200 之不同處在於用來防止氧向外擴散的金屬氧化物膜係設置在閘絕緣膜 120 中。亦即，閘絕緣膜 120 具有包括絕緣膜 122、金屬氧化物膜 124、及絕緣膜 126 的三層結構。此外，絕緣膜 118 係設置作為在金屬氧化物膜 106a 以及源極和汲極 108a 和 108b 上的鈍化膜。在本實施例中，係對絕緣膜 122 和 126 使用藉由加熱處理而從中排除氧的絕緣膜，且使用未藉由加熱處理而從中排除氧的絕緣膜作為絕緣膜 118。

為了增進供應氧至金屬氧化物膜 106a 的效率，接觸金屬氧化物膜 106a 之絕緣膜 122 的厚度最好大於接觸金屬氧化物膜 124 之絕緣膜 126 的厚度。可依照閘絕緣膜 120 的厚度來設定絕緣膜 122 和 126 的個別厚度。另外，具有等於或大於 5 nm 的厚度之金屬氧化物膜 124 能防止氧經過其中，且可依照閘絕緣膜 120 的厚度來設定金屬氧化物膜 124 的厚度。

第 2B 圖所示之電晶體 220 在基板 100 上包括閘極 102、在閘極 102 上的閘絕緣膜 120、在閘絕緣膜 120 上的金屬氧化物膜 106a、及接觸金屬氧化物膜 106a 的源極和汲極 108a 和 108b。此外，鈍化膜 110 係設置在金屬氧化物膜 106a 以及源極和汲極 108a 和 108b 上。

關於電晶體 220 的閘絕緣膜 120 和鈍化膜 110，可參見電晶體 200 和電晶體 210 的說明，因此略過其詳細的說

明。

本文中上述之電晶體 200、210、220 具有頂部接觸結構，其中源極和汲極 108a 和 108b 係接觸金屬氧化物膜 106a 的頂部表面。替代地，在本發明之一實施例之電晶體中可使用底部接觸結構，其中源極和汲極 108a 和 108b 係接觸金屬氧化物膜 106a 的底部表面。上述底部接觸結構之實例係繪示在第 2C 圖中。

第 2C 圖所示之電晶體 230 在基板 100 上包括閘極 102、在閘極 102 上的閘絕緣膜 104、在閘絕緣膜 104 上的源極和汲極 108a 和 108b、及接觸源極和汲極 108a 和 108b 的金屬氧化物膜 106a。此外，鈍化膜 110 係設置在金屬氧化物膜 106a 上，就如同電晶體 200 一般。

因為鈍化膜 110 係設置以覆蓋整個金屬氧化物膜 106a，所以能有效率地將氧供應至金屬氧化物膜 106a。

同樣在底部接觸電晶體中，用來防止氧向外擴散的金屬氧化物膜可設置在閘絕緣膜中或在閘絕緣膜和鈍化膜之各者中。

如上所述，在本發明之一實施例中，藉由加熱處理而從中排除氧的絕緣膜（第一絕緣膜）係設置以接觸包括通道形成區的金屬氧化物膜（第一金屬氧化物膜）以減少第一金屬氧化物膜中的氧空缺。此外，除了第一金屬氧化物膜以外的金屬氧化物膜（第二金屬氧化物膜）係設置以接觸第一金屬氧化物膜。第二金屬氧化物膜係設置在藉由加熱處理而從中排除氧的絕緣膜（第一絕緣膜）與藉由加熱

處理而從中排除氧的絕緣膜（第二絕緣膜）之間。

藉由加熱處理而從中排除氧的絕緣膜 112（或絕緣膜 122）係夾在金屬氧化物膜 106a 與金屬氧化物膜 114（或金屬氧化物膜 124）之間，藉此能防止由於加熱處理而從絕緣膜 112（或絕緣膜 122）中排除的氧向外擴散，如此能充分地修復金屬氧化物膜 106a 中的氧空缺。此外，能避免絕緣膜 112（或絕緣膜 122）中所含的負固定電荷減少。亦即，根據本發明之一實施例，會減少金屬氧化物膜 106a 中的氧空缺，且防止接觸金屬氧化物膜 106a 之絕緣膜 112（或絕緣膜 122）中所含的氧被釋放到外部，藉此提供具有極佳和穩定的電子特性之半導體裝置。

<半導體裝置的製造方法>

接下來，參考第 3A 至 3E 圖來說明電晶體 200 的製造方法作為本發明之一實施例之半導體裝置的製造方法實例。

首先，在基板 100 上形成可作為閘極的導電膜，且接著藉由光刻製程在導電膜上形成光阻遮罩，並藉由使用光阻遮罩將導電膜蝕刻成適當的形狀，於是形成了閘極 102。之後，在閘極 102 上形成閘絕緣膜 104（參見第 3A 圖）。

能使用任何具有絕緣表面的基板作為基板 100。例如，可使用玻璃基板、陶製基板、石英基板、或藍寶石基板。可使用單晶半導體基板或矽、矽化碳或之類的多晶半

導體基板；鍺化矽或之類的複合半導體基板；及 SOI 基板等等作為基板 100，只要是具有絕緣表面的基板即可，且亦能使用這種具備半導體元素的基板。雖然沒有特別限制可用來作為基板 100 的基板，但基板必須具有耐熱性以禁得起之後進行的加熱處理。在本實施例中，係使用玻璃基板作為基板 100。

也可使用彈性基板作為基板 100。在使用彈性基板的情況下，電晶體可直接地在彈性基板上形成，或替代地，電晶體 200 可在另一基板上形成且接著與基板分開並轉移至彈性基板。為了與另一基板分開並轉移至彈性基板，可在另一基板上設置分隔層和絕緣膜且可在其上設置電晶體 200。

對於閘極 102，可使用任何如鋁、鈦、鉻、鎳、銅、鈮、銦、鉬、鉍、銀、鉭、和鎢的單一金屬、或內含任何金屬作為其主要成份的合金作為導電材料。閘極 102 能由具有使用上述導電材料的單層結構或疊層結構的導電膜組成。例如，可使用含矽之鋁膜的單層結構、鈦膜疊在鋁膜上的兩層結構、鈦膜疊在鎢膜上的兩層結構、銅膜疊在銅-鎂-鋁合金膜上的兩層結構、或依鈦膜、鋁膜、與鈦膜的順序所堆疊之三層結構。此外，可使用如氧化銦或包括氧化錫或氧化鋅的氧化銦作為透明導電材料。

可透過濺射法、電漿增強 CVD 法等來形成大於或等於 50 nm 且小於或等於 300 nm 之厚度的導電膜作為閘極 102。接著，藉由光刻製程在導電膜上形成光阻遮罩，且

藉由使用光阻遮罩將導電膜蝕刻成適當的形狀，於是形成了閘極 102。光阻遮罩可適當地透過噴墨法、印刷法、或之類來形成，以取代光刻製程。能藉由乾式蝕刻、濕式蝕刻、或結合乾式蝕刻和濕式蝕刻來進行蝕刻。在本實施例中，係藉由濺射法堆疊成 150 nm 厚的鎢作為導電膜。

可使用從如氧化矽膜、氧化鎵膜、或氧化鋁膜的氧化絕緣膜；如氮化矽膜或氮化鋁膜的氮化絕緣膜；氮氧化矽膜；氧氮化鋁膜；及氧化氮矽膜中選出的絕緣膜作為閘絕緣膜 104。如氧化鈣、氧化釷、鈣矽酸鹽 (HfSi_xO_y ($x>0, y>0$))、添加氮的鈣矽酸鹽 (HfSiO_xN_y ($x>0, y>0$))、或鈣鋁酸鹽 (HfAl_xO_y ($x>0, y>0$)) 的高介電常數材料也可與上述材料一起使用。閘絕緣膜 104 可具有高介電常數材料的單層結構或高介電常數材料與上述材料的絕緣膜之疊層結構。

閘絕緣膜 104 係透過濺射法、電漿增強 CVD 法等來形成大於或等於 5 nm 且小於或等於 300 nm 之厚度。藉由高介電常數材料，可以實際厚度形成閘絕緣膜 104，而不會改變閘絕緣膜的電子厚度（例如，等量氧化矽厚度），藉此能降低閘極漏電流。

在本實施例中，透過電漿增強 CVD 法來形成氧氮化矽膜作為閘絕緣膜 104。透過電漿增強 CVD 法形成的氧化矽膜係未藉由加熱處理而從中排除氧的膜。

接著，在閘絕緣膜 104 上形成金屬氧化物膜 106（參見第 3B 圖）。

作為金屬氧化物膜 106 的材料，能使用含有兩種或更多從 In、Ga、Zn、和 Sn 中選出的金屬氧化物材料。例如，如 In-Sn-Ga-Zn-O 基材料的四成分金屬氧化物；如 In-Ga-Zn-O 基材料、In-Sn-Zn-O 基材料、In-Al-Zn-O 基材料、Sn-Ga-Zn-O 基材料、Al-Ga-Zn-O 基材料、或 Sn-Al-Zn-O 基材料的三成分金屬氧化物；如 In-Zn-O 基材料、Sn-Zn-O 基材料、Al-Zn-O 基材料、Zn-Mg-O 基材料、Sn-Mg-O 基材料、In-Mg-O 基材料、或 In-Ga-O 基材料的兩成分金屬氧化物；In-O 基材料；Sn-O 基材料；Zn-O 基材料；或之類。這裡，例如，In-Ga-Zn-O 基材料係表示包含銦（In）、鎵（Ga）、和鋅（Zn）的氧化物，且沒有特別限定成分比例。此外，In-Ga-Zn-O 基材料可包含除了 In、Ga、和 Zn 之外的另一元素。在金屬氧化物膜中的氧量最好超過化學計量比，藉此能抑制由於金屬氧化物膜中的氧空缺而產生載子。

在使用 In-Ga-Zn-O 基材料作為金屬氧化物膜 106 的材料之例子中，靶材的例子具有 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 1$ 之成分比（莫耳比）。替代地，可使用具有 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 2$ 之成分比（莫耳比）的靶材、具有 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 1 : 1 : 4$ 之成分比（莫耳比）的靶材，或具有 $\text{In}_2\text{O}_3 : \text{Ga}_2\text{O}_3 : \text{ZnO} = 2 : 1 : 8$ 之成分比（莫耳比）的靶材。

在使用 In-Zn-O 基材料作為金屬氧化物膜 106 的材料之例子中，設定原子比使 In/Zn 大於或等於 0.5 且小於或

等於 50，最好大於或等於 1 且小於或等於 20，更好是大於或等於 $3/2$ 且小於或等於 $30/2$ 。上述 In 對 Zn 的原子比範圍能增進電晶體 200 的場效移動率。這裡，化合物的原子比為 In : Zn : O = X : Y : Z，最好滿足 $Z > 1.5X + Y$ 。

以 $\text{InMO}_3 (\text{ZnO})_m$ ($m > 0$) 表示的材料可用於金屬氧化物膜 106。在公式中，M 代表一或更多從 Ga、Al、Mn、和 Co 中選出的金屬元素。例如，M 可以是 Ga、Ga 和 Al、Ga 和 Mn、Ga 和 Co 或之類。

金屬氧化物膜 106 可透過濺射法、分子束磊晶法、及原子層沉積法、脈衝雷射沉積法等來形成。金屬氧化物膜 106 的厚度係大於或等於 5 nm 且小於或等於 100 nm，最好大於或等於 10 nm 且小於或等於 30 nm。沉積中的金屬氧化物膜即為半導體。

金屬氧化物膜 106 可為非晶或可具有結晶性。例如，金屬氧化物膜 106 係非單晶的，具體來說，係當從垂直於非單晶的 a-b 平面的方向看時，具有原子排列成三角形、六角形、正三角形、或正六角形，且當從垂直於 c 軸的方向看時，金屬原子或金屬原子和氧原子以疊層方式排列之相位的金屬氧化物。在本說明書中，這種金屬氧化物膜係稱為 CAAC-OS 膜。使用 CAAC-OS 膜作為包括電晶體 200 之通道形成區的膜能夠抑制由於可見光或紫外光輻射或施加熱、偏壓或之類所造成電晶體 200 的電子特性改變，而增進半導體裝置的可靠度。

例如，以下有兩種方法係用來形成 CAAC-OS 膜作為

金屬氧化物膜 106 的方法。其中一種方法係當加熱基板時沉積金屬氧化物膜 106；另一種方法係進行兩次膜沉積且在每次膜沉積之後，對每個膜進行加熱處理。

在當加熱基板時沉積金屬氧化物膜 106 的方法中，基板溫度係例如高於或等於 150°C 且低於或等於 450°C ，最好是高於或等於 250°C 且低於或等於 350°C 。當加熱基板 100 的溫度在沉積金屬氧化物膜 106 期間很高時，能沉積結晶部份比非晶部份的比例更高的 CAAC-OS 膜。

另一方面，在進行兩次膜沉積的方法中，當保持基板 100 的溫度在高於或等於 100°C 且低於或等於 450°C 的溫度時，在閘絕緣膜 104 上形成第一層金屬氧化物膜，且接著在氮、氧、稀有氣體、或乾空氣的氣圍下，以高於或等於 550°C 且低於基板的應變點之溫度在其上進行加熱處理。藉由加熱處理，在包括第一層金屬氧化物膜的頂表面之區域中形成結晶區（包括片狀晶體）。接著，形成比第一層金屬氧化物膜厚的第二層金屬氧化物膜。之後，以高於或等於 550°C 且低於基板的應變點之溫度來進行加熱處理，藉此在包括頂表面的區域中使用包括結晶區（包括片狀晶體）的第一層金屬氧化物膜繼續向上增長晶體作為晶體增長的晶種；於是，結晶化整個第二層金屬氧化物膜。第一層金屬氧化物膜的厚度最好是大於或等於 1 nm 且小於或等於 10 nm 。

在金屬氧化物膜 106 係透過濺射法來沉積的情況下，進入金屬氧化物膜 106 中的氫最好盡可能地少。為了防止

氫進入，適當地使用高純度的稀有氣體（典型的是氬）、高純度的氧、或高純度之氧和稀有氣體的混合氣體，其中已移除如化合物或含有氫、水、或羥基的氫化物之雜質，來作為供應至濺射設備之處理室中的氣圍氣體。再者，為了排空處理室，可合併使用具有高度排水能力的低溫泵及具有高度排氫能力的濺射離子泵。

以上述方式，金屬氧化物膜 106 能在較少氫進入的情況下沉積。即便是使用濺射設備，金屬氧化物膜 106 中仍多少含有些氫。例如，藉由二次離子質譜儀（SIMS）所測出之金屬氧化物膜 106 的氫濃度小於 $5 \times 10^{18} \text{ atoms/cm}^3$ 。

在沉積金屬氧化物膜 106 期間或之後，在一些情況下會因金屬氧化物膜 106 中的氧空缺而產生電荷。一般來說，金屬氧化物膜中部份的氧空缺會變成施體以產生作為載子的電子。亦即，同樣在電晶體 200 中，金屬氧化物膜 106 中部份的氧空缺會變成施體以產生作為載子的電子，而將電晶體 200 的臨界電壓往負方向偏移。此外，金屬氧化物膜 106 中電子的產生更可能發生於金屬氧化物膜 106 與閘絕緣膜 104 之間的介面附近之氧空缺中。

因此，沉積金屬氧化物膜 106 之後，便在其上進行第一加熱處理。

進行第一加熱處理以從金屬氧化物膜中釋放出氫（包括水或羥基的化合物）。亦即，作為不穩定之載子來源的氫係藉由第一加熱處理從金屬氧化物膜 106 中排除，以抑

制電晶體 200 的臨界電壓往負方向偏移。此外，能增進電晶體 200 的可靠度。

在氧化氣圍或惰性氣圍中，以高於或等於 150°C 且低於基板的應變點，最好是高於或等於 250°C 且低於或等於 450°C，更好是高於或等於 300°C 且低於或等於 450°C 之溫度來進行第一加熱處理。氧化氣圍係指濃度為 10ppm 以上之包括如氧、臭氧、或氧化氮之氧化氣體的氣圍。惰性氣圍係指濃度為小於 10ppm 之包括氧化氣體的氣圍並充滿氮或稀有氣體。加熱處理的處理時間為 3 分鐘至 24 小時。超過 24 小時的加熱處理較不適合，因為降低了生產力。

沒有特別限制用於第一加熱處理的加熱處理設備，且設備可裝設用來藉由來自如電阻加熱元件的加熱元件之熱傳導或熱輻射來加熱物體的裝置。例如，可使用電爐或如 LRТА（燈快速熱退火）設備或 GRТА（氣體快速熱退火）設備的 RTA（快速熱退火）設備。LRТА 設備係為一種用來藉由如鹵素燈、金屬鹵素燈、氙弧燈、碳弧燈、高壓鈉燈、或高壓水銀燈的燈所發射出的光輻射（電磁波）來加熱物件的設備。GRТА 設備係為一種使用高溫氣體來進行加熱處理的設備。

接下來，藉由光刻製程在金屬氧化物膜 106 上形成光阻遮罩，並透過光阻遮罩將金屬氧化物膜 106 蝕刻成希望的形狀，於是形成了島型的金屬氧化物膜 106a（參見第 3C 圖）。光阻遮罩可適當地透過噴墨法、印刷法、或之

類以及光刻製程來形成。最好蝕刻金屬氧化物膜 106 使得金屬氧化物膜 106a 的端點部份變成錐形，藉此能增進覆蓋任何在接下來電晶體 200 之製程中形成的膜以防止膜被一步驟切斷。金屬氧化物膜 106a 的端點部份能在退去光阻遮罩時透過蝕刻而形成錐形。

蝕刻步驟可以藉由乾式蝕刻、濕式蝕刻、或其兩者來進行。可使用磷酸、醋酸、及硝酸的混合溶劑、氨-過氧化氫之混合物（31wt%的過氧化氫：28wt%的氨水：水=5：2：2（容積比））等來作為用於濕性蝕刻的蝕刻劑。替代地，可使用 ITO-07N（由 KANTO CHEMICAL CO., INC.所製造）。

最好使用含有氯的氣體（如氯（ Cl_2 ）、三氯化硼（ BCl_3 ）、四氯化矽（ SiCl_4 ）、或四氯化碳（ CCl_4 ）的氯基氣體）來作為用於乾式蝕刻的蝕刻氣體。替代地，可使用含有氟之氣體（如四氟化碳（ CF_4 ）、六氟化硫（ SF_6 ）、三氟化氮（ NF_3 ）、或三氟甲烷（ CHF_3 ）的氟基氣體）、溴化氫（ HBr ）、氧氣（ O_2 ）、添加如氦（ He ）或氬（ Ar ）之稀有氣體之這些氣體之任一者等。

可使用平行板反應性離子蝕刻法（RIE）、電感耦合電漿（ICP）蝕刻法或之類作為乾式蝕刻。為了將膜處理成希望的形狀，會適當調整蝕刻條件（施加到盤繞電極的電力量、施加到基板端上電極的電力量、基板端上的電極溫度等）。

接著，在金屬氧化物膜 106a 上沉積可用於源極和汲

極的導電膜，藉由光刻製程在導電膜上形成光阻遮罩，並以光阻遮罩將導電膜蝕刻成希望的形狀，於是形成了源極和汲極 108a 和 108b（參見第 3D 圖）。可對源極和汲極 108a 和 108b 使用與用於閘極 102 的導電材料類似的導電材料。

在本實施例中，源極和汲極 108a 和 108b 係形成如下：透過濺射法形成 50nm 厚的鈦膜、100nm 厚的鋁膜、和 50nm 厚的鈦膜，且接著受到光刻製程及蝕刻製程。

然後，在金屬氧化物膜 106a 以及源極和汲極 108a 和 108b 上形成鈍化膜 110（參見第 3E 圖）。在本實施例中，係依絕緣膜 112、金屬氧化物膜 114、和絕緣膜 116 的順序形成以形成鈍化膜 110。

可使用從氧化矽膜、氧化鎵膜、氧化鋁膜、氮氧化矽膜、氧氮化鋁膜之類中選出的絕緣膜作為絕緣膜 112 和 116。能藉由與閘絕緣膜 104 類似的方法來形成絕緣膜 112 和 116 之任一者。

金屬氧化物膜 114 能使用與金屬氧化物膜 106 類似的材料和方法來形成，因此略過其詳細的說明。

鈍化膜 110 的厚度可大於或等於 50 nm 且小於或等於 1000 nm，最好大於或等於 100 nm 且小於或等於 300 nm。

在本實施例中，透過濺射法沉積 200 nm 厚的氧化矽膜作為絕緣膜 112，透過濺射法沉積 5 nm 厚的 In-Ga-Zn-O 基金屬氧化物膜作為金屬氧化物膜 114，且透過濺射法

沉積 50 nm 厚的氧化矽膜作為絕緣膜 116。

在透過濺射法沉積絕緣膜 112 和絕緣膜 116 的情況下，進入絕緣膜 112 和絕緣膜 116 中的氫最好盡可能地少。為了防止氫進入，適當地使用高純度的稀有氣體（典型的是氬）、高純度的氧、或高純度之氧和稀有氣體的混合氣體，其中已移除如含有氫、水、或羥基的化合物之雜質，來作為供應至濺射設備之處理室中的氣圍氣體。再者，為了排空處理室，可合併使用具有高度排水能力的低溫泵及具有高度排氫能力的濺射離子泵。

藉由第一加熱處理，除了從金屬氧化物膜 106a 中釋放出氫之外，亦可能從金屬氧化物膜 106a 的頂表面上排除氧。因此，可能在金屬氧化物膜 106a 中產生氧空缺。為了修復上述產生的氧空缺，最好在沉積鈍化膜 110 之後進行第二加熱處理。

可適當地將第一加熱處理的條件和設備應用於第二加熱處理上，因此略過其詳細的說明。

藉由第二加熱處理，將從絕緣膜 112 排除的氧供應至金屬氧化物膜 106a。由於用來防止氧向外擴散的金屬氧化物膜 114 係設置在絕緣膜 112 上，因此能防止絕緣膜 112 中包含的氧在第二加熱處理時向外擴散，藉此能有效率地將氧供應至金屬氧化物膜 106a。絕緣膜 112 和 116 也同樣供應氧至金屬氧化物膜 114，如此可修復金屬氧化物膜 114 中的氧空缺，藉此增加金屬氧化物膜 114 中的阻抗；於是，金屬氧化物膜 114 轉變成絕緣體（顯示絕緣特

性)。因此，在本實施例之鈍化膜 110 中使用的金屬氧化物膜 114 不會影響電晶體 200 的電子特性。

透過第一加熱處理和第二加熱處理，金屬氧化物膜 106a 和 114 藉由降低其中的氫濃度而變得高純度。金屬氧化物膜 106a 和金屬氧化物膜 114 之任一者的氫濃度係小於或等於 $1 \times 10^{20} \text{atoms/cm}^3$ ，最好是小於或等於 $1 \times 10^{19} \text{atoms/cm}^3$ 時，更好是小於或等於 $1 \times 10^{18} \text{atoms/cm}^3$ 。關於並非作為半導體而係作為絕緣體的金屬氧化物膜 114，氫濃度最好是盡可能地低。金屬氧化物膜 106a 和金屬氧化物膜 114 的氫濃度係藉由 SIMS 測得。

金屬氧化物膜 106a 係透過充分地降低其中的氫濃度而變得高純度，且其中藉由透過第一加熱處理和第二加熱處理供應足夠的氧量來降低由於氧空缺而產生能隙中的缺陷狀態，藉此能夠減少電晶體 200 的開路電流。具體來說，將在室溫（ 25°C ）下的開路電流（在本實施例中是每單位通道寬度（ $1\mu\text{m}$ ））抑制到 100 zA （ 1 zA （zeptoampere）為 $1 \times 10^{-21} \text{A}$ ）以下，最好是 10 zA 以下。

再者，如鋰（Li）或鈉（Na）之鹼金屬係金屬氧化物膜 106a 和金屬氧化物膜 114 的雜質，因此最好包含盡可能地少。在金屬氧化物膜 106a 和金屬氧化物膜 114 之任一者中的鹼金屬濃度最好是 $2 \times 10^{16} \text{atoms/cm}^3$ 以下，更好是 $1 \times 10^{15} \text{atoms/cm}^3$ 以下。同樣地，鹼土金屬也是一種雜質，因此最好包含盡可能地少。

再者，金屬氧化物膜會依據氫量或氧空缺數量而決定

為導體、半導體、或絕緣體。例如，金屬氧化物膜的電阻率係依據金屬氧化物膜中包含的氫量或氧空缺數量而變化。

對夾有金屬氧化物之未藉由加熱處理而從中排除氧的絕緣膜之結構進行加熱處理（例如以 350°C ）來使金屬氧化物膜的電阻率減少至 $10\ \Omega \cdot \text{cm}$ 以下，藉此使金屬氧化物膜轉變成導體。另一方面，對夾有金屬氧化物之藉由加熱處理而從中排除氧的絕緣膜之結構進行加熱處理（例如以 350°C ）來使金屬氧化物膜的電阻率增加至 $1 \times 10^8\ \Omega \cdot \text{cm}$ 以上，藉此使金屬氧化物膜轉變成絕緣體。因此，為了使金屬氧化物膜 114 成為絕緣體，可形成具有大於或等於 $1 \times 10^8\ \Omega \cdot \text{cm}$ 的電阻率之金屬氧化物膜 114。

為了使金屬氧化物膜 106a 成為半導體，金屬氧化物膜 106a 的電阻率必須落在超過導體的最大電阻率且低於絕緣體的最小電阻率之範圍內，於是可形成具有大於 $10\ \Omega \cdot \text{cm}$ 且小於 $1 \times 10^8\ \Omega \cdot \text{cm}$ 的電阻率之金屬氧化物膜 106a。

經過上述製程，能製造出電晶體 200（參見第 3E 圖）。

藉由加熱處理而從中排除氧的絕緣膜係設置以接觸包括通道形成區的金屬氧化物膜（氧化物半導體），且用來防止氧向外擴散的金屬氧化物膜係設置以接觸絕緣膜，藉此能抑制絕緣膜的氧向外擴散並能有效率地將氧供應至包括通道形成區的金屬氧化物膜。於是，能減少包括通道形

成區的金屬氧化物膜中的氧空缺，藉此能抑制產生為載子的電子，以致於能抑制電晶體的臨界電壓往負方向偏移。

此外，用來防止氧向外擴散的金屬氧化物膜係被藉由加熱處理而從中排除氧的絕緣膜夾著，並在其上進行加熱處理，藉此能減少防止氧向外擴散的金屬氧化物膜中的氧空缺，如此金屬氧化物膜可轉變成絕緣體（顯示絕緣特性）。

<半導體裝置的應用實例之製造方法>

第 2A 圖所示之電晶體 210 可以下列方式製造。

在基板 100 上形成閘極 102，且接著，在其上形成閘絕緣膜 120。在閘絕緣膜 120 中依順序堆疊絕緣膜 126、金屬氧化物膜 124、和絕緣膜 122。

絕緣膜 126 和 122 的材料和形成方法係類似於絕緣膜 112 和 116 的材料和形成方法。又，金屬氧化物膜 124 的材料和形成方法係類似於金屬氧化物膜 114 的材料和形成方法。

接著，最好在其上進行第一加熱處理。因此，夾在藉由加熱處理而從中排除氧的絕緣膜 126 和 112 之間的金屬氧化物膜 124 轉變成絕緣體（顯示絕緣特性）。然後，金屬氧化物膜在閘絕緣膜 120 上形成，並受到光刻製程及蝕刻製程以形成金屬氧化物膜 106a。

之後，導電膜在金屬氧化物膜 106a 上形成，並受到光刻製程及蝕刻製程以形成源極和汲極 108a 和 108b。

然後，在金屬氧化物膜 106a 以及源極和汲極 108a 和 108b 上形成絕緣膜 118。絕緣膜 118 的材料和形成方法係類似於絕緣膜 112 的材料和形成方法。接著，可在其上進行第二加熱處理。

經過上述製程，能製造出電晶體 210。

第 2B 圖所示之電晶體 220 可以下列方式製造。

在基板 100 上形成閘極 102，且接著，在閘極 102 上形成閘絕緣膜 120。

然後，金屬氧化物膜在閘絕緣膜 120 上形成，並受到光刻製程及蝕刻製程以形成金屬氧化物膜 106a。之後，在其上進行第一加熱處理。因此，從絕緣膜 126 排除的氧被供應至金屬氧化物膜 124，且從絕緣膜 122 排除的氧被供應至金屬氧化物膜 124 和 106a。再者，可減少金屬氧化物膜 106a 中的氫、水等等。

然後，在金屬氧化物膜 106a 上形成源極和汲極 108a 和 108b 以及鈍化膜 110。之後，在其上進行第二加熱處理。

經過上述製程，能製造出電晶體 220。

實施例 1 能適當地結合其他實施例所述之結構來實作。

(實施例 2)

在本實施例中，說明具有不同於實施例 1 所述之結構的電晶體。

第 4A 至 4C 圖係作為根據本發明之一實施例之半導體裝置實例的電晶體 400 之平面圖和剖面圖。第 4A 圖係平面圖，第 4B 圖係沿著第 4A 圖之 A1-A2 的剖面圖，且第 4C 圖係沿著第 4A 圖之 B1-B2 的剖面圖。在第 4A 圖中，為了避免複雜，省略了電晶體 400 的部份元件（例如，閘絕緣膜 304）。

第 4A 至 4C 圖所示之電晶體 400 在基板 300 上包括一基底絕緣膜 310、一在基底絕緣膜 310 上的金屬氧化物膜 306a、接觸金屬氧化物膜 306a 的源極和汲極 308a 和 308b、一在金屬氧化物膜 306a 及源極和汲極 308a 和 308b 上的閘絕緣膜 304、及一設置在閘絕緣膜 304 上以便與金屬氧化物膜 306a 重疊的閘極 302。

可使用與基板 100 類似的基板作為基板 300。可使用與金屬氧化物膜 106a 類似的材料和方法來形成金屬氧化物膜 306a。可使用與源極和汲極 108a 和 108b 類似的材料和方法來形成源極和汲極 308a 和 308b。可使用與閘絕緣膜 104 類似的材料和方法來形成閘絕緣膜 304。可使用與閘極 102 類似的材料和方法來形成閘極 302。

第 4A 至 4C 圖所示之電晶體 400 係頂部閘極電晶體，並具有頂部接觸結構，其中源極和汲極 308a 和 308b 係接觸金屬氧化物膜 306a 的頂部表面。替代地，可使用底部接觸結構，其中源極和汲極 308a 和 308b 係接觸金屬氧化物膜 306a 的底部表面。

金屬氧化物膜 306a 與閘極 302 重疊的區域係當作通

道形成區。

基底絕緣膜 310 係設置在基板 300 上以便接觸金屬氧化物膜 306a。在第 4A 至 4C 圖所示之電晶體 400 中，基底絕緣膜 310 包括絕緣膜 312、金屬氧化物膜 314、及絕緣膜 316。在本實施例中，對絕緣膜 312 和 316 係使用藉由加熱處理而從中排除氧的絕緣膜，且對閘絕緣膜 304 係使用未藉由加熱處理而從中排除氧的絕緣膜。

金屬氧化物膜 306a 係夾在閘絕緣膜 304 與絕緣膜 312 之間。由於使用藉由加熱處理而從中排除氧的絕緣膜作為絕緣膜 312，因此將藉由加熱處理從絕緣膜 312 中排除的氧供應至金屬氧化物膜 306a。

此外，在本發明之一實施例中，用來防止氧向外擴散的金屬氧化物膜 314 係設置以接觸藉由加熱處理而從中排除氧的絕緣膜 312。藉此，可防止藉由加熱處理從絕緣膜 312 中排除的氧向外擴散。

再者，在本發明之一實施例中，用來防止氧向外擴散的金屬氧化物膜 314 係夾在藉由加熱處理而從中排除氧的絕緣膜 312 和 316 之間。於是，將同樣藉由加熱處理從絕緣膜 316 中排除的氧供應至金屬氧化物膜 314。金屬氧化物膜 314 中的氧空缺係藉由從絕緣膜 312 和 316 供應的氧來修復，藉此金屬氧化物膜 314 轉變成絕緣體（顯示絕緣特性）。因此，作為基底絕緣膜 310 之一部份的金屬氧化物膜 314 不會影響電晶體 400 的電子特性。

為了增進供應氧至金屬氧化物膜 306a 的效率，接觸

金屬氧化物膜 306a 之絕緣膜 312 的厚度最好大於接觸金屬氧化物膜 314 之絕緣膜 316 的厚度。可依照基底絕緣膜 310 的厚度來設定絕緣膜 312 和 316 的個別厚度。

可使用與絕緣膜 112 類似的材料和方法來形成絕緣膜 312。可使用與金屬氧化物膜 114 類似的材料和方法來形成金屬氧化物膜 314。此外，可使用與絕緣膜 116 類似的材料和方法來形成絕緣膜 316。

透過設置藉由加熱處理而從中排除氧的膜作為絕緣膜 312，供應來自絕緣膜 312 的氧至金屬氧化物膜 306a，藉此可減少絕緣膜 312 與金屬氧化物膜 306a 之間的介面狀態。因此，能抑制由於電晶體 400 運作產生的電荷或之類在絕緣膜 312 與金屬氧化物膜 306a 之間的介面上受到俘獲，其能使電晶體 400 成為具有極少電子特性退化的電晶體。

金屬氧化物膜 314 係包含至少兩種從 In、Ga、Sn、和 Zn 中選出的元素之金屬氧化物，就如同金屬氧化物膜 306a 一般。金屬氧化物膜 314 中包含的元素可與金屬氧化物膜 306a 中包含的元素相同或不同。例如，可對金屬氧化物膜 306a 和金屬氧化物膜 314 之各者使用 In-Ga-Zn-O 基材料；替代地，可對金屬氧化物膜 306a 使用 In-Ga-Zn-O 基材料，且對金屬氧化物膜 314 使用 In-Ga-Zn-O-N 基材料。

<半導體裝置之應用實例>

第 5A 至 5C 圖繪示具有不同於電晶體 400 之結構的電晶體之剖面結構。

第 5A 圖所示之電晶體 410 在基板 300 上包括作為基底絕緣膜的絕緣膜 318、在絕緣膜 318 上的金屬氧化物膜 306a、接觸金屬氧化物膜 306a 的源極和汲極 308a 和 308b、在金屬氧化物膜 306a 以及源極和汲極 308a 和 308b 上的閘絕緣膜 320、及設置在閘絕緣膜 320 上以便與金屬氧化物膜 306a 之通道形成區重疊的閘極 302。

電晶體 410 與電晶體 400 之不同處在於用來防止氧向外擴散的金屬氧化物膜係設置在閘絕緣膜 320 中。亦即，閘絕緣膜 320 具有包括絕緣膜 322、金屬氧化物膜 324、及絕緣膜 326 的三層結構。此外，絕緣膜 318 係設置作為基底絕緣膜。在本實施例中，對絕緣膜 322、326、和 318 係使用藉由加熱處理而從中排除氧的絕緣膜。

為了增進供應氧至金屬氧化物膜 306a 的效率，接觸金屬氧化物膜 306a 之絕緣膜 322 的厚度最好大於接觸金屬氧化物膜 324 之絕緣膜 326 的厚度。可依照基底絕緣膜 320 的厚度來設定絕緣膜 322 和 326 的個別厚度。另外，具有等於或大於 5 nm 之厚度的金屬氧化物膜 324 能防止氧穿過其中，且可依照閘絕緣膜 320 的厚度來設定金屬氧化物膜 324 的厚度。

第 5B 圖所示之電晶體 420 在基板 300 上包括基底絕緣膜 310、在基底絕緣膜 310 上的金屬氧化物膜 306a、接觸金屬氧化物膜 306a 的源極和汲極 308a 和 308b、在金屬

氧化物膜 306a 以及源極和汲極 308a 和 308b 上的閘絕緣膜 320、及設置在閘絕緣膜 320 上以便與金屬氧化物膜 306a 之通道形成區重疊的閘極 302。

關於電晶體 420 的基底絕緣膜 310 和閘絕緣膜 320，可參見電晶體 400 和電晶體 410 的說明，因此略過其詳細的說明。

本文中上述之電晶體 400、410、420 具有頂部接觸結構，其中源極和汲極 308a 和 308b 係接觸金屬氧化物膜 306a 的頂部表面。替代地，在本發明之一實施例之電晶體中，可使用底部接觸結構，其中源極和汲極 308a 和 308b 係接觸金屬氧化物膜 306a 的底部表面。上述底部接觸結構之實例係繪示在第 5C 圖中。

第 5C 圖所示之電晶體 430 在基板 300 上包括基底絕緣膜 310、在基底絕緣膜 310 上的源極和汲極 308a 和 308b、設置以接觸源極和汲極 308a 和 308b 的金屬氧化物膜 306a、在源極和汲極 308a 和 308b 以及金屬氧化物膜 306a 上的閘絕緣膜 304、及設置以便與金屬氧化物膜 306a 之通道形成區重疊的閘極 302。

如上所述，根據本發明之一實施例之電晶體可具有各種實施例。

再者，本實施例所述之結構、方法等可適當地結合其他實施例所述之任何結構、方法等。

(實施例 3)

在本實施例中，參考第 6A 及 6B 圖、第 7 圖、及第 8A 至 8D 圖來說明使用以上實施例所述之電晶體的半導體裝置及其製造方法之實例，以及半導體裝置的電路配置及其運作之實例。在本實施例中，說明具有符合所謂的動態隨機存取記憶體（DRAM）之結構的半導體裝置之實例。在一些情況中，在每個電路圖中以「OS」標記使用氧化物半導體的電晶體。

<半導體裝置之剖面結構>

首先，參考第 6A 圖來說明半導體裝置的剖面結構之實例。第 6A 圖所示之半導體裝置包括電晶體 400 和電容器 402。

使用根據本發明之一實施例之電晶體作為第 6A 圖中的電晶體 400。電晶體 400 在基板 300 上包括基底絕緣膜 310、在基底絕緣膜 310 上的金屬氧化物膜 306a、源極和汲極 308a 和 308b、閘絕緣膜 304、及閘極 302a。基底絕緣膜 310 包括絕緣膜 312、金屬氧化物膜 314、及絕緣膜 316。

第 6A 圖之電容器 402 包括閘絕緣膜 304、源極或汲極 308a、及電極 302b。源極或汲極 308a 當作電容器 402 之其一電極，而電極 302b 當作電容器 402 之另一電極。

設置絕緣膜 330 以覆蓋電晶體 400 和電容器 402。此外，佈線 332 係經由在絕緣膜 330 中形成的開口來連接源極或汲極 308b。

<基本電路 1>

接下來，參考第 6B 圖來說明第 6A 圖所示之半導體裝置之基本電路配置及其運作。在第 6B 圖所示之半導體裝置中，第一佈線（第一線路）係電性連接電晶體 400 的源極和汲極之其一者，第二佈線（第二線路）係電性連接電晶體 400 的閘極，且電容器 402 之其一電極係電性連接電晶體 400 的源極和汲極之另一者。再者，第三佈線（第三線路）係電性連接電容器 402 之另一電極。

例如，使用氧化物半導體的電晶體係作為電晶體 400。這種使用氧化物半導體的電晶體具有極小開路電流之特徵。因此，藉由關閉電晶體 400，能很長時間保持供應到電容器 402 的電位。

第 6B 圖所示之半導體裝置利用其能保持供應到電容器 402 的電位之特徵，藉此能以以下述方式來進行資料的寫入、保持、並讀取。

以下說明資料的寫入和保持。為求簡單起見，假設第三線路的電位係固定的。首先，將第二佈線的電位設定成能夠打開電晶體 400 的電位以打開電晶體 400。因此，將第一佈線的電位供應到電容器 402 之其一電極。亦即，將預定電荷供應到電容器 402（資料寫入）。之後，改變第二線路的電位成能夠關閉電晶體 400 的電位以關閉電晶體 400，以保持給予電容器 402 的電荷（資料保持）。如上所述之具有極低之開路電流的電晶體 400 能長時間保持電

荷。

接著，說明資料的讀取。將第二線路的電位變成在供應預定電位（固定電位）給第一佈線時能夠打開電晶體 400 的電位，使得第一佈線的電位依據電容器 402 中保持的電荷量而改變。因此，可藉由偵測第一佈線的電位來讀取所保持的資料。

然後，說明資料的複寫。資料複寫係以類似於寫入和保持資料的方式來進行。亦即，將第二佈線的電位設定成能夠打開電晶體 400 的電位以打開電晶體 400。因此，供應第一佈線的電位（關於新資料的電位）到電容器 402 之其一電極。之後，改變第二佈線的電位成能夠關閉電晶體 400 的電位以關閉電晶體 400，如此在電容器 402 中保持關於新資料的電荷。

如上所述，在根據本發明之一實施例之半導體裝置中，可藉由寫入資料來直接複寫資料。藉此，可實現半導體裝置的高速運作。

在上述說明中係使用電子為載子的 n 型通道電晶體（n 型電晶體），但將了解到可替代地使用電洞為多數載子的 p 型通道電晶體來取代 n 型通道電晶體。

第 7 圖繪示包括 $m \times n$ 個記憶格 450 的半導體裝置之電路圖實例。第 7 圖之記憶格 450 的配置係類似於第 6A 及 6B 圖之記憶格 450 的配置。換言之，第 6B 圖之第一佈線相當於第 7 圖之位元線 BL；第 6B 圖之第二佈線相當於第 7 圖之字組線 WL；且第 6B 圖之第三佈線相當於第 7

圖之源極線 SL (參見第 7 圖)。

第 7 圖所示之半導體裝置包括 n 個位元線 BL、 m 個字組線 WL、具有一排成 m (列) (在垂直方向上) \times n (行) (在水平方向上) 的矩陣之記憶格 450 的記憶格陣列、一連接 n 個位元線 BL 的第一驅動電路 461、及一連接 m 個字組線 WL 的第二驅動電路 462。

記憶格 450 包括電晶體 400 和電容器 402。電晶體 400 的閘極係連接字組線 WL。此外，電晶體 400 之源極和汲極之其一者係連接位元線 BL，且電晶體 400 之源極和汲極之另一者係連接電容器 402 之其一電極。電容器 402 之另一電極係連接源極線 SL 且被供應預定電位。使用上面實施例所述之電晶體作為電晶體 400。

為本發明之一實施例之半導體裝置係在氧化物半導體層中形成通道形成區的電晶體，且因此具有開路電流小於在單晶矽中形成通道形成區之電晶體的開路電流之特徵。於是，藉由將電晶體應用在第 7 圖所示之半導體裝置上 (其被視為所謂的 DRAM)，可提出具有很長之更新週期之間的時間的記憶體。

<半導體裝置的製造方法>

接下來，參考第 8A 至 8D 圖來說明第 6A 及 6B 圖所示之半導體裝置的製造方法。

首先，在基板 300 上，依順序堆疊絕緣膜 312、金屬氧化物膜 314、和絕緣膜 316 以形成基底絕緣膜 310 (參

見第 8A 圖)。對基板 300 可使用類似於基板 100 的材料，因此略過其詳細的說明。關於絕緣膜 312 和 316，可分別參考絕緣膜 112 和 116 的說明，因此略過其詳細的說明。

接著，在基底絕緣膜 310 上形成金屬氧化物膜 306a (參見第 8B 圖)。關於金屬氧化物膜 306a，可參考金屬氧化物膜 106a 的說明。

然後，形成源極和汲極 308a 和 308b 以接觸金屬氧化物膜 306a，且在源極和汲極 308a 和 308b 上形成閘絕緣膜 304。接著，在閘絕緣膜 304 上，在與金屬氧化物膜 306a 中的通道形成區重疊的區域中形成閘極 302a，且在與源極或汲極 308a 重疊的區域中形成電極 302b (參見第 8C 圖)。關於源極和汲極 308a 和 308b，可參考源極和汲極 108a 和 108b 的說明。

之後，形成當作層間絕緣膜的絕緣膜 330 以覆蓋閘絕緣膜 304、閘極 302a、和電極 302b。然後，在絕緣膜 330 和閘絕緣膜 304 中形成開口，且在絕緣膜 330 上形成佈線 332，使得源極或汲極 308b 電性連接佈線 332。

作為當作層間絕緣膜的絕緣膜 330，可使用無機材料 (例如，氧化矽、氮化矽、或氧氮化矽)、感光或非感光有機材料 (聚亞醯胺、丙烯酸樹脂、聚醯胺、聚醯胺醯亞胺、光阻、或苯環丁烯)、稱為矽氧烷的材料，其係以透過結合矽 (Si) 和氧 (O) 所構成的構架組成，並包含至少氫或氟、烷基、和芳族烴之至少一者作為取代基、或其

堆疊。

佈線 332 係形成如下：透過濺射法、電漿增強 CVD 法或之類形成導電膜，並受到光刻製程及蝕刻製程。可使用從鋁、鉻、銅、鈇、鈦、鉬、和鎢中選出之元素、和含有這些元素作為成分的合金等作為導電膜的材料。同樣亦可使用從錳、鎂、鋅、鈹、釷、和釷中選出的一或更多材料。其細節係類似於閘極 102 等的細節。

經過上述製程，能製造出包括電晶體 400 和電容器 402 的半導體裝置（參見第 8D 圖）。

本實施例所述之結構、方法等可適當地結合其他實施例所述之任何結構、方法等。

（實施例 4）

根據本發明之一實施例之半導體裝置可應用在各種電子裝置上（包括遊戲機）。電子裝置的實例為電視組（亦稱為電視或電視接收器）、電腦螢幕或之類、如數位相機或數位攝影機的相機、數位相框、行動電話手機（亦稱為行動電話或行動電話裝置）、可攜式遊戲機、可攜式資料助理、聲頻再生裝置、如柏青哥遊戲機的大型遊戲機等。以下說明這種具有上面實施例所述之半導體裝置的電子裝置之實例。

第 9A 圖係膝上型個人電腦，其包括一主體 3001、一外殼 3002、一顯示部 3003、一鍵盤 3004 等。實施例 1 和 2 所述之任何半導體裝置可應用在顯示部 3003 上。再

者，實施例 3 所述之半導體裝置可應用在外殼 3002 中的記憶體電路上。由於抑制實施例 1 至 3 所述之任何半導體裝置的電子特性改變，故可提供具有高可靠度的膝上型個人電腦。

第 9B 圖係可攜式資料助理 (PDA)，其包括提供給主體 3021 的一顯示部 3023、一外部介面 3025、一操作鍵 3024 等。指示筆 3022 係裝備作為用於操作的配件。實施例 1 和 2 所述之任何半導體裝置可應用在顯示部 3023 上。此外，實施例 3 所述之半導體裝置可應用在主體 3021 中的記憶體電路上。由於抑制實施例 1 至 3 所述之任何半導體裝置的電子特性改變，故可提供具有高可靠度的可攜式資料助理。

第 9C 圖繪示一電子書閱讀器之實例。例如，電子書閱讀器包括兩個外殼，外殼 2701 和外殼 2703。外殼 2701 和外殼 2703 係以樞紐 2711 結合，如此電子書閱讀器 2700 可以樞紐 2711 作為轉軸來打開和關閉。藉由這種結構，電子書閱讀器 2700 可如同紙本書籍般操作。

顯示部 2705 和顯示部 2707 係分別合併在外殼 2701 和外殼 2703 中。顯示部 2705 和顯示部 2707 可顯示一構成一螢幕的影像或不同影像。在顯示部 2705 和顯示部 2707 顯示不同影像的情況下，例如，右側上的顯示部 (第 9C 圖之顯示部 2705) 可顯示文字，而左側上的顯示部 (第 9C 圖之顯示部 2707) 可顯示圖形。實施例 1 和 2 所述之任何半導體裝置可應用在顯示部 2705、2707 上。

此外，實施例 3 所述之半導體裝置可應用在外殼 2701、2703 中的記憶體電路上。由於抑制實施例 1 至 3 所述之任何半導體裝置的電子特性改變，故可提供具有高可靠度的電子書閱讀器。

另外，第 9C 圖繪示外殼 2701 裝設有操作部等的實例。例如，外殼 2701 裝設有電源開關 2721、操作鍵 2723、揚聲器 2725 等。藉由操作鍵 2723，可轉動頁面。鍵盤、指向裝置或之類也可設置在與顯示部相同的外殼表面上。再者，在外殼的背面或側面上可設置外部連接端（例如，耳機端、或 USB 端）、記錄媒體插入部等。又，電子書閱讀器可裝備電子辭典的功能。

電子書閱讀器係配置以能夠無線傳送和接收資料。透過無線通訊，可從電子書伺服器購買並下載想要的書籍資料。

第 9D 圖繪示行動電話，其包括兩個外殼，外殼 2800 和外殼 2801。外殼 2801 裝設有一顯示面板 2802、一揚聲器 2803、一麥克風 2804、一指向裝置 2806、一相機鏡頭 2807、一外部連接端 2808 等。外殼 2800 裝設有用來充電行動電話的太陽能電池 2810、外部記憶體槽 2811 等。另外，天線係合併在外殼 2801 中。實施例 1 和 2 所述之任何半導體裝置可應用在顯示面板 2802 上。此外，實施例 3 所述之半導體裝置可應用在外殼 2800、2801 中的記憶體電路上。由於抑制實施例 1 至 3 所述之任何半導體裝置的電子特性改變，故可提供具有高可靠度的行動電話。

顯示面板 2802 也裝設有觸控面板，其中由第 9D 圖之虛線來顯示複數個被顯示成影像的操作鍵 2805。再者，也提供一種增強電路，藉此將從太陽能電池 2810 輸出的電壓增加到足夠高給每個電路。

在顯示面板 2802 中，顯示方向適當地依據使用模式來改變。此外，顯示裝置在與顯示面板 2802 相同之表面上裝設相機鏡頭 2807，因此能夠視訊通話。揚聲器 2803 和麥克風 2804 可用於視訊通話、記錄和播放聲音、以及聲音通話。又，在發展成第 9D 圖之狀態中的外殼 2800 和 2801 可藉由滑動來位移，以便彼此重疊，藉此能減少行動電話的大小，以適合用於攜帶。

外部連接端 2808 可連接 AC 配接器及各種類型之如 USB 電纜的電纜，其能充電並與個人電腦或之類通訊。此外，大筆資料量可藉由將其儲存媒體插入外部記憶體槽 2811 中來儲存並可移動。

又，除了上述功能，可具備紅外線傳輸功能、電視接收功能或之類。

第 9E 圖繪示數位攝影機，其包括一主體 3051、一顯示部 A 3057、一接目鏡 3053、一操作開關 3054、一顯示部 B 3055、一電池 3056 等。實施例 1 和 2 所述之任何半導體裝置可應用在顯示部 A 3057、顯示部 B 3055 上。此外，實施例 3 所述之半導體裝置可應用在主體 3051 中的記憶體電路上。由於抑制實施例 1 至 3 所述之任何半導體裝置的電子特性改變，故可提供具有高可靠度的數位攝影

機。

第 9F 圖繪示電視組之實例。在電視組 9600 中，顯示部 9603 係合併在外殼 9601 中。顯示部 9603 可顯示影像。在本實施例中，由立架 9605 來支撐外殼 9601。實施例 1 和 2 所述之任何半導體裝置可應用在顯示部 9603 上。此外，實施例 3 所述之半導體裝置可應用在外殼 9601 中的記憶體電路上。由於抑制實施例 1 至 3 所述之任何半導體裝置的電子特性改變，故可提供具有高可靠度的電視組。

電視組 9600 可藉由外殼 9601 之操作開關或分開的遙控器來操作。此外，遙控器可裝設用來顯示從遙控器中輸出的資料之顯示部。

電視組 9600 裝設有接收器、數據機等。藉由使用接收器，可接收一般的電視廣播。此外，顯示裝置可以有線或無線經由數據機來連接通訊網路，藉此可進行單向（從發送器到接收器）或雙向（在發送器和接收器之間或在接收器之間）的資料通訊。

實施例 4 可適當地結合其他實施例所述之結構來實作。

[實例 1]

在本實例中，製造了 MOS（金屬氧化物半導體）基板，並使用第 10A、10B、11A、和 11B 圖、第 12 圖、第 13A、13B、14A、和 14B 圖、和第 15 圖來說明在其上所

進行之耐電壓測量和 CV (電容 vs. 電壓) 測量的結果。

首先，說明本實例中使用的樣本之製造方法。

在樣本 A 中，透過濺射法形成 50 nm 厚的氧化矽 (SiO_x) 膜作為在矽 (Si) 基板上的第一絕緣膜。接著，透過濺射法形成 10 nm 厚的 In-Ga-Zn-O-N 基金屬氧化物 (IGZON) 膜作為在氧化矽膜上的金屬氧化物膜。然後，透過濺射法形成 50 nm 厚的氧化矽膜作為在 In-Ga-Zn-O-N 基金屬氧化物膜上的第二絕緣膜。

在樣本 B 中，將樣本 A 之金屬氧化物膜從 In-Ga-Zn-O-N 基金屬氧化物膜換成透過濺射法形成之 10 nm 厚的 In-Ga-Zn-O 基金屬氧化物 (IGZO) 膜。樣本 B 的其他結構及其他製造方法與樣本 A 的相同。

在樣本 C 中，透過電漿增強 CVD 法形成 50 nm 厚的氧氮化矽 (SiON) 膜作為在矽基板上的第一絕緣膜。接著，透過濺射法在氧氮化矽膜上形成 10 nm 厚的 In-Ga-Zn-O 基金屬氧化物膜。然後，透過電漿增強 CVD 法形成 50 nm 厚的氧氮化矽膜作為在 In-Ga-Zn-O 基金屬氧化物膜上的第二絕緣膜。

在樣本 D 中，以透過電漿增強 CVD 法形成之 50 nm 厚的氧氮化矽膜代替了樣本 A 中氧化矽膜 (第一絕緣膜和第二絕緣膜之各者)。樣本 D 的其他結構及其他製造方法與樣本 A 的相同。

透過濺射法在矽基板上形成 100 nm 厚的氧化矽膜作為樣本 E。

接著，對樣本 A 至 E 進行加熱處理。以 300°C 在氮氣圍下進行加熱處理達一小時。

之後，在樣本 A 至 E 之各者中，藉由濺射法在第二絕緣膜上形成由鋁和鈦 (AL-Ti) 之合金組成的 400 nm 厚的電極 (具有 0.785 mm² 的面積)。

最後，以 250°C 在氮氣圍下對樣本 A 至 E 進行加熱處理達一小時。

由此得到樣本 A 至 E 的 MOS 基板之結構係顯示在表格 1 中。請注意 FIF、MOF、SIF 和 EL 係分別代表第一絕緣膜、金屬氧化物膜、第二絕緣膜和電極。

[表格1]

樣本	基板	FIF (nm)	MOF (nm)	SIF (nm)	EL (nm)
A	Si	SiOx (50)	IGZON (10)	SiOx (50)	Al-Ti (400)
B		SiOx (50)	IGZO (10)	SiOx (50)	
C		SiON (50)	IGZO (10)	SiON (50)	
D		SiON (50)	IGZON (10)	SiON (50)	
E		SiOx (100)	-	-	

接下來，測量出樣本 A 至 E 之電流 vs. 電壓 (I-V) 特性。在每樣本中的 13 個點上進行測量。

耐電壓測量之結果係顯示在第 10A、10B、11A、11B、和 12 圖中。第 10A 圖顯示樣本 A 之結果；第 10B 圖顯示樣本 B 之結果；第 11A 圖顯示樣本 C 之結果；第 11B 圖顯示樣本 D 之結果；且第 12 圖顯示樣本 E 之結果。在第 10A、10B、11A、11B、和 12 圖中，水平軸表示電壓且垂直軸表示電流。

發現到第 11A 及 11B 圖所示之樣本 C 及 D 分別顯示

電流快速上升且具有低耐電壓。相比之下，發現到第 10A 及 10B 圖所示之樣本 A 及 B 分別顯示電流上升較慢且具有比樣本 C 及 D 高的耐電壓。也發現到第 12 圖所示之樣本 E 具有與樣本 A 及 B 等量的耐電壓。

接下來，對樣本 A 至 E 進行 CV (電容 vs. 電壓) 測量。在每樣本中的 4 個點上進行測量。

CV 測量之結果係顯示在第 13A、13B、14A、14B、和 15 圖。第 13A 圖顯示樣本 A 之結果；第 13B 圖顯示樣本 B 之結果；第 14A 圖顯示樣本 C 之結果；第 14B 圖顯示樣本 D 之結果；且第 15 圖顯示樣本 E 之結果。在第 13A、13B、14A、14B、和 15 圖中，水平軸表示電壓且垂直軸表示電容值。

分別在第 14A 及 14B 圖所示之樣本 C 及 D 之任一者中無法得到 CV 曲線。這似乎是因為樣本 C 及 D 中的絕緣膜之耐電壓不夠高到足以保持如第 11A 及 11B 圖之結果中所見的電容。相比之下，第 13A 圖所示之樣本 A、第 13B 圖所示之樣本 B、和第 15 圖所示之樣本 E 顯示出良好的 CV 曲線。

再者，發現到相較於樣本 E 之 CV 曲線，樣本 A 及 B 的 CV 曲線係往正方向偏移。這是因為樣本 A 及 B 中比樣本 E 存在較多負固定電荷，建議提供這種絕緣膜以便接觸包括電晶體的通道形成區之金屬氧化物膜，使得電晶體的臨界電壓往正方向偏移。

在樣本 C 及 D 中，使用透過電漿增強 CVD 法形成的

氧氮化矽膜作為夾住金屬氧化物膜的絕緣膜。並未藉由加熱處理從透過電漿增強 CVD 法所形成的氧氮化矽膜中排除氧。似乎沒有供應來自絕緣膜的氧至金屬氧化物膜，以致於不能隔絕金屬氧化物膜。另一方面，在樣本 A 及 B 中，使用透過濺射法形成的氧化矽膜作為夾住金屬氧化物膜的絕緣膜。似乎有藉由加熱處理從透過濺射法所形成的氧化矽膜中排除氧，且充分地供應至金屬氧化物膜，以致於能隔絕金屬氧化物膜；這似乎是因為增進了樣本 A 及 B 的耐電壓。

上述結果揭示出藉由加熱處理而從中排除氧的絕緣膜所夾住的金屬氧化物膜係當作絕緣膜。

[實例 2]

本實例所述係在金屬氧化物膜於絕緣膜上形成的結構中，從藉由加熱處理而從中釋放出氧的絕緣膜通過金屬氧化物膜的氧之向外擴散量的 TDS 分析結果。

首先，說明本實例中使用的樣本 F 至 I。

在樣本 F 中，透過濺射法在玻璃基板上形成 100 nm 厚的氧化矽膜。接著，透過濺射法在氧化矽膜上形成 5 nm 厚的 In-Ga-Zn-O 基金屬氧化物膜。

在樣本 G 中，透過濺射法在玻璃基板上形成 100 nm 厚的氧化矽膜。接著，透過濺射法在氧化矽膜上形成 10 nm 厚的 In-Ga-Zn-O 基金屬氧化物膜。

在樣本 H 中，透過濺射法在玻璃基板上形成 100 nm

厚的氧化矽膜。接著，透過濺射法在氧化矽膜上形成 15 nm 厚的 In-Ga-Zn-O 基金屬氧化物膜。

在樣本 I 中，透過濺射法在玻璃基板上形成 100 nm 厚的氧化矽膜。

然後，對樣本 F 至 I 進行 TDS 分析，在本實例中，係使用 ESCO Ltd. 所製造的熱脫附分析儀設備 EMD-WA1000S/W 來偵測氧的排除量之值。

第 16 圖顯示樣本 F 至 I 之 TDS 分析的結果。

如第 16 圖所示，只有形成氧化矽膜的樣本 I 在約 200 °C 時具有峰值。另一方面，在氧化矽膜上形成金屬氧化物膜的樣本 F 至 H 幾乎偵測不到峰值。

第 16 圖所示之結果顯示可藉由在氧化矽膜上形成金屬氧化物膜來防止氧化矽膜中包含的氧向外擴散。同樣亦指示出具有至少 5 nm 厚的金屬氧化物膜防止氧化矽膜中包含的氧向外擴散。透過上述結果，證明了金屬氧化物膜能防止氧穿過金屬氧化物膜。

[實例 3]

在本實例中，使用第 17 圖來說明金屬氧化物膜的電阻性之測量結果。

首先，使用第 17 圖來說明本實例中所使用的樣本。

(條件 1)

使用未藉由加熱處理而從中排除氧的絕緣膜作為夾住

金屬氧化物膜 506 的絕緣膜之情況係稱為條件 1。

首先，透過電漿增強 CVD 法在玻璃基板 500 上形成 100 nm 厚的氧氮化矽膜作為絕緣膜 502。

接著，透過濺射法在其上形成 100 nm 厚的鎢膜。之後，鎢膜受到光刻製程及蝕刻製程以形成電極 504a 和 504b。

然後，透過濺射法在鎢膜上形成 In-Ga-Zn-O 基金屬氧化物膜作為金屬氧化物膜 506。形成金屬氧化物膜的條件如下：靶材的成分比為 In : Ga : Zn=1 : 1 : 1 ; Ar/O₂=30/15sccm ; 壓力為 0.4Pa、功率為 0.5kW ; 基板溫度為 200°C ; 且膜厚度為 30nm。之後，以 450°C 在氮氣圍下對金屬氧化物膜 506 進行加熱處理達一小時。

接著，透過電漿增強 CVD 法在其上形成 100 nm 厚的氧氮化矽膜作為絕緣膜 508。

然後，絕緣膜 508 和金屬氧化物膜 506 受到光刻製程及蝕刻製程以形成到達電極 504a、504b 的開口。

最後，以 350°C 在氮氣圍下對樣本進行加熱處理達一小時。

(條件 2)

使用藉由加熱處理而從中排除氧的絕緣膜作為夾住金屬氧化物膜 506 的絕緣膜之情況係稱為條件 2。

首先，透過濺射法在玻璃基板 500 上形成 100 nm 厚的氧化矽膜作為絕緣膜 502。

接著，透過濺射法在其上形成 100 nm 厚的鎢膜。之後，鎢膜受到光刻製程及蝕刻製程以形成電極 504a 和 504b。

然後，透過濺射法在鎢膜上形成 In-Ga-Zn-O 基金屬氧化物膜作為金屬氧化物膜 506。形成金屬氧化物膜的條件如下：靶材的成分比為 In : Ga : Zn=1 : 1 : 1 ; Ar/O₂=30/15sccm ; 壓力為 0.4Pa、功率為 0.5kW ; 基板溫度為 200°C ; 且膜厚度為 30 nm。之後，以 450°C 在氮氣圍下對金屬氧化物膜 506 進行加熱處理達一小時。

接著，透過濺射法在其上形成 100 nm 厚的氧化矽膜以作為絕緣膜 508。

然後，絕緣膜 508 和金屬氧化物膜 506 受到光刻製程及蝕刻製程以形成到達電極 504a、504b 的開口。

最後，以 350°C 在氮氣圍下對樣本進行加熱處理達一小時。

(條件 3)

使用藉由加熱處理而從中排除氧的絕緣膜作為絕緣膜 502，且使用未藉由加熱處理而從中排除氧的絕緣膜作為夾住金屬氧化物膜 506 的絕緣膜 508 之情況係稱為條件 3。

首先，透過濺射法在玻璃基板 500 上形成 100 nm 厚的氧化矽膜以作為絕緣膜 502。

接著，透過濺射法在其上形成 100 nm 厚的鎢膜。之

後，鎢膜受到光刻製程及蝕刻製程以形成電極 504a 和 504b。

然後，透過濺射法在鎢膜上形成 In-Ga-Zn-O 基金屬氧化物膜作為金屬氧化物膜 506。形成金屬氧化物膜的條件如下：靶材的成分比為 In : Ga : Zn=1 : 1 : 1 ; Ar/O₂=30/15sccm ; 壓力為 0.4Pa、功率為 0.5kW ; 基板溫度為 200°C ; 且膜厚度為 30 nm。之後，以 450°C 在氮氣圍下對金屬氧化物膜 506 進行加熱處理達一小時。

接著，透過電漿增強 CVD 法在其上形成 100 nm 厚的氧氮化矽膜以作為絕緣膜 508。

然後，絕緣膜 508 和金屬氧化物膜 506 受到光刻製程及蝕刻製程以形成到達電極 504a、504b 的開口。

最後，以 350°C 在氮氣圍下對樣本進行加熱處理達一小時。

(條件 4)

使用未藉由加熱處理而從中排除氧的絕緣膜作為絕緣膜 502，且使用藉由加熱處理而從中排除氧的絕緣膜作為夾住金屬氧化物膜 506 的絕緣膜 508 之情況係稱為條件 4。

首先，透過電漿增強 CVD 法在玻璃基板 500 上形成 100 nm 厚的氧氮化矽膜作為絕緣膜 502。

接著，透過濺射法在其上形成 100 nm 厚的鎢膜。之後，鎢膜受到光刻製程及蝕刻製程以形成電極 504a 和

504b。

然後，透過濺射法在鎢膜上形成 In-Ga-Zn-O 基金屬氧化物膜以作為金屬氧化物膜 506。形成金屬氧化物膜的條件如下：靶材的成分比為 In : Ga : Zn=1 : 1 : 1；Ar/O₂=30/15sccm；壓力為 0.4Pa、功率為 0.5kW；基板溫度為 200°C；且膜厚度為 30 nm。之後，以 450°C 在氮氣圍下對金屬氧化物膜 506 進行加熱處理達一小時。

接著，透過濺射法在其上形成 100 nm 厚的氧化矽膜以作為絕緣膜 508。

然後，絕緣膜 508 和金屬氧化物膜 506 受到光刻製程及蝕刻製程以形成到達電極 504a、504b 的開口。

最後，以 350°C 在氮氣圍下對樣本進行加熱處理達一小時。

接下來，在條件 1 至 4 下之各自樣本之每一者中的 4 個點上測量導電度 σ 。從所測量的導電度 σ 計算出的 4 個點之平均電阻率 ρ 係列在表格 2 中。

[表格 2]

	電阻率 ρ [$\Omega \cdot \text{cm}$]
條件 1	1.4×10^{-2}
條件 2	7.4×10^9
條件 3	8.6×10^3
條件 4	8.5×10^6

如表格 2 所示，條件 1 中的金屬氧化物膜之電阻率 ρ 係 $1.4 \times 10^{-2} \Omega \cdot \text{cm}$ ；條件 2 中的金屬氧化物膜之電阻率 ρ

係 $7.4 \times 10^9 \Omega \cdot \text{cm}$ ；條件 3 中的金屬氧化物膜之電阻率 ρ 係 $8.6 \times 10^3 \Omega \cdot \text{cm}$ ；且條件 4 中的金屬氧化物膜之電阻率 ρ 係 $8.5 \times 10^6 \Omega \cdot \text{cm}$ 。

根據條件 1 之結果，金屬氧化物膜 506 之電阻一旦在形成金屬氧化物膜 506 之後藉由加熱處理而降低，則即使在形成絕緣膜 508 之後藉由進行加熱處理，電阻也不會改變以保持得很低藉此將金屬氧化物膜 506 轉變為導體。

根據條件 2 之結果，金屬氧化物膜 506 之電阻一旦在形成金屬氧化物膜 506 之後藉由加熱處理而降低，則在形成絕緣膜 508 之後藉由進行加熱處理會增加。這似乎是因為金屬氧化物膜中產生的氧空缺係藉由從絕緣膜 502 和 508 中供應的氧來修復。於是，金屬氧化物膜 506 轉變成絕緣體（顯示絕緣特性）。

根據條件 3 和 4 之結果，金屬氧化物膜 506 之電阻在形成絕緣膜 508 之後藉由加熱處理會變得比條件 1 之電阻高且比條件 2 之電阻低，藉此金屬氧化物膜 506 保持為半導體不變。

透過上述結果，顯示出金屬氧化物膜之電阻可藉由一種接觸金屬氧化物膜的絕緣膜（或從絕緣膜中排除的氧量）來調整。

本申請書係基於 2011/3/31 向日本專利局申請的日本專利申請書第 2011-078111 號，特此須合併參考其全部內容。

【符號說明】

200：電晶體

100：基板

102：閘極

104：閘絕緣膜

106a：金屬氧化物膜

108a：源極

108b：汲極

110：鈍化膜

112：絕緣膜

114：金屬氧化物膜

116：絕緣膜

210：電晶體

120：閘絕緣膜

122：絕緣膜

124：金屬氧化物膜

126：絕緣膜

118：絕緣膜

220：電晶體

230：電晶體

400：電晶體

300：基板

302：閘極

304：閘絕緣膜

306a : 金屬氧化物膜

308a : 源極

308b : 汲極

310 : 基底絕緣膜

312 : 絕緣膜

314 : 金屬氧化物膜

316 : 絕緣膜

318 : 絕緣膜

320 : 閘絕緣膜

410 : 電晶體

322 : 絕緣膜

324 : 金屬氧化物膜

326 : 絕緣膜

420 : 電晶體

430 : 電晶體

302a : 閘極

402 : 電容器

302b : 電極

330 : 絕緣膜

332 : 佈線

450 : 記憶格

BL : 位元線

WL : 字組線

SL : 源極線

- 461：第一驅動電路
- 462：第二驅動電路
- 3001：主體
- 3002：外殼
- 3003：顯示部
- 3004：鍵盤
- 3021：主體
- 3022：指示筆
- 3023：顯示部
- 3024：操作鍵
- 3025：外部介面
- 2700：電子書閱讀器
- 2701：外殼
- 2703：外殼
- 2705：顯示部
- 2707：顯示部
- 2711：樞紐
- 2721：電源開關
- 2723：操作鍵
- 2725：揚聲器
- 2800：外殼
- 2801：外殼
- 2802：顯示面板
- 2803：揚聲器

- 2804 : 麥克風
- 2805 : 操作鍵
- 2806 : 指向裝置
- 2807 : 相機鏡頭
- 2808 : 外部連接端
- 2810 : 太陽能電池
- 2811 : 外部記憶體槽
- 3051 : 主體
- 3053 : 接目鏡
- 3054 : 操作開關
- 3055 : 顯示部 B
- 3056 : 電池
- 3057 : 顯示部 A
- 9600 : 電視組
- 9601 : 外殼
- 9603 : 顯示部
- 9605 : 立架
- 500 : 玻璃基板
- 502 : 絕緣膜
- 504a : 電極
- 504b : 電極
- 506 : 金屬氧化物膜
- 508 : 絕緣膜

申請專利範圍

1. 一種製造半導體裝置之方法，該半導體裝置包含第一金屬氧化物膜及第二金屬氧化物膜，該方法包含：

形成一閘極；

形成一閘絕緣膜；

形成該第一金屬氧化物膜；

形成一源極和一汲極，其接觸該第一金屬氧化物膜；

及

形成一鈍化膜，其在該第一金屬氧化物膜、該源極和該汲極上，

其中該鈍化膜包含一第一絕緣膜、一第二金屬氧化物膜及一第二絕緣膜，

其中該閘絕緣膜係夾在該閘極與該第一金屬氧化物膜之間，

其中該第一金屬氧化物膜與該第二金屬氧化物膜之各者包含至少兩種從 In、Ga、Sn、和 Zn 中選出的元素，

其中該第一金屬氧化物膜具有半導體特性且該第二金屬氧化物膜具有絕緣特性，

其中該第二金屬氧化物膜係夾在該第一絕緣膜與該第二絕緣膜之間，且

其中該第一絕緣膜接觸該第一金屬氧化物膜。

2. 一種製造半導體裝置之方法，該半導體裝置包含第一金屬氧化物膜及第二金屬氧化物膜，該方法包含：

形成一基底絕緣膜；

形成該第一金屬氧化物膜，其在該基底絕緣膜上；

形成一源極和一汲極，其接觸該第一金屬氧化物膜；

形成一閘絕緣膜，其在該第一金屬氧化物膜、該源極和該汲極上；及

形成一閘極，設置在該第一金屬氧化物膜上，其中該閘絕緣膜係夾在該閘極與該第一金屬氧化物膜之間，

其中該閘絕緣膜包含一第一絕緣膜、一第二金屬氧化物膜及一第二絕緣膜，

其中該第一金屬氧化物膜與該第二金屬氧化物膜之各者包含至少兩種從 In、Ga、Sn、和 Zn 中選出的元素，

其中該第一金屬氧化物膜具有半導體特性且該第二金屬氧化物膜具有絕緣特性，

其中該第一絕緣膜接觸該第一金屬氧化物膜，且

其中該第二金屬氧化物膜係夾在該第一絕緣膜與該第二絕緣膜之間。

3. 一種製造半導體裝置之方法，該半導體裝置包含第一金屬氧化物膜及第二金屬氧化物膜，該方法包含：

形成一基底絕緣膜；

形成該第二金屬氧化物膜，其在該基底絕緣膜上；

形成一源極和一汲極，其接觸該第二金屬氧化物膜；

形成一閘絕緣膜，其在該第二金屬氧化物膜、該源極和該汲極上；及

形成一閘極，設置在該第二金屬氧化物膜上，其中該閘絕緣膜係夾在該閘極與該第二金屬氧化物膜之間，

其中該基底絕緣膜包含一第一絕緣膜、一第一金屬氧化物膜及一第二絕緣膜，

其中該第一絕緣膜接觸該第二金屬氧化物膜，

其中該第一金屬氧化物膜與該第二金屬氧化物膜之各者包含至少兩種從 In、Ga、Sn、和 Zn 中選出的元素，

其中該第二金屬氧化物膜具有半導體特性且該第一金屬氧化物膜具有絕緣特性，且

其中該第一金屬氧化物膜係夾在該第一絕緣膜與該第二絕緣膜之間。

4. 如申請專利範圍第 1 至 3 項中任一項所述之製造半導體裝置之方法，其中該第一絕緣膜的厚度大於該第二絕緣膜的厚度。

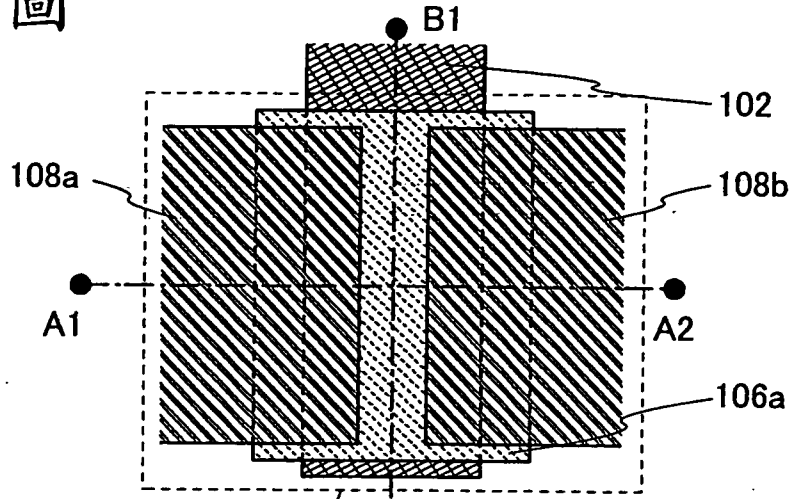
5. 如申請專利範圍第 1 至 3 項中任一項所述之製造半導體裝置之方法，其中該第一金屬氧化物膜的厚度大於該第二金屬氧化物膜的厚度。

6. 如申請專利範圍第 1 至 3 項中任一項所述之製造半導體裝置之方法，其中該第二金屬氧化物膜的厚度大於或等於 5 nm 且小於或等於 15 nm。

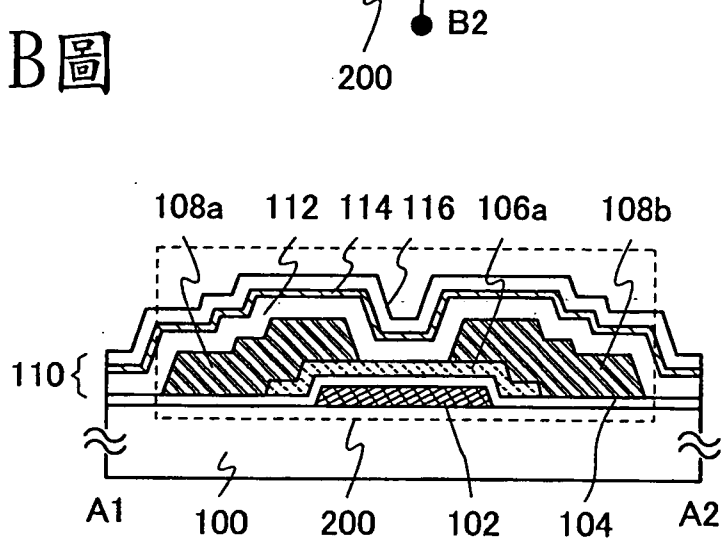
7. 如申請專利範圍第 1 至 3 項中任一項所述之製造半導體裝置之方法，其中該第一金屬氧化物膜中包含的所有元素與該第二金屬氧化物膜中包含的所有元素相同。

圖式

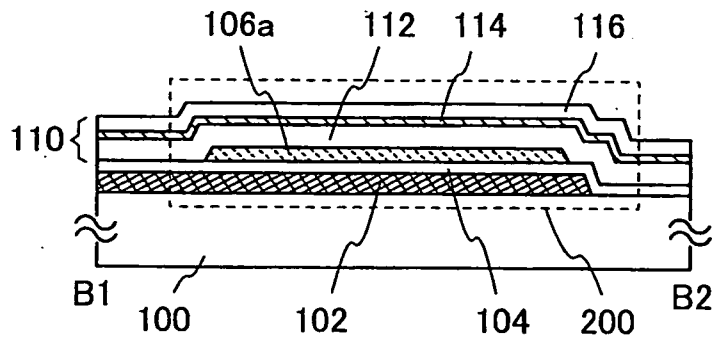
第1A圖



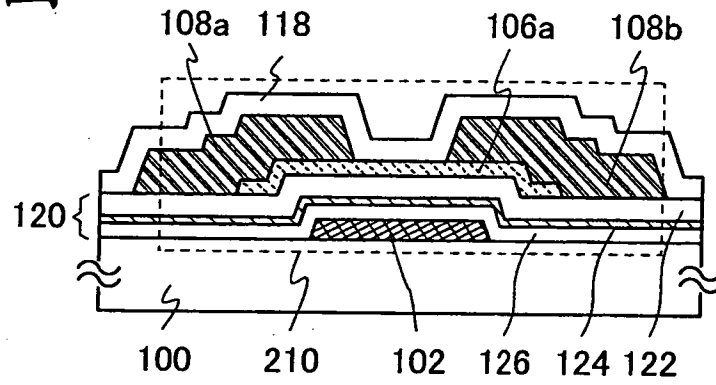
第1B圖



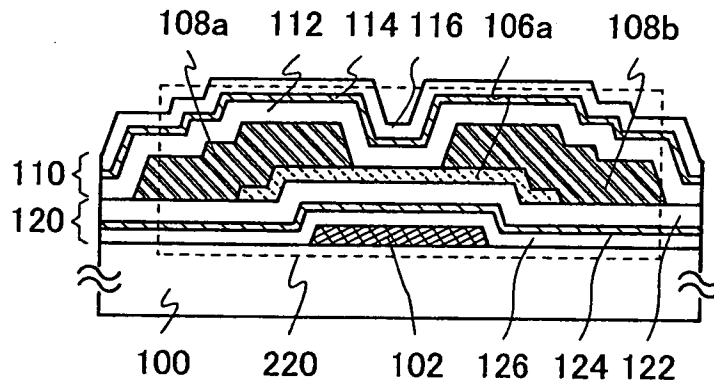
第1C圖



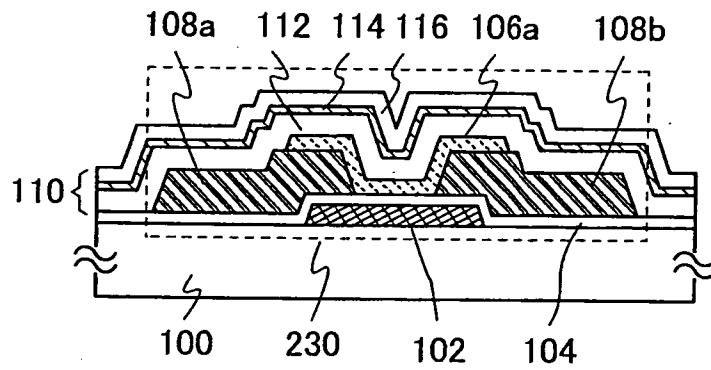
第2A圖



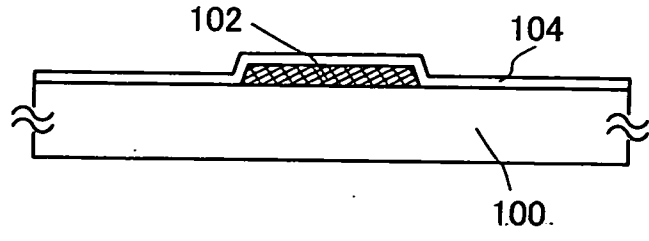
第2B圖



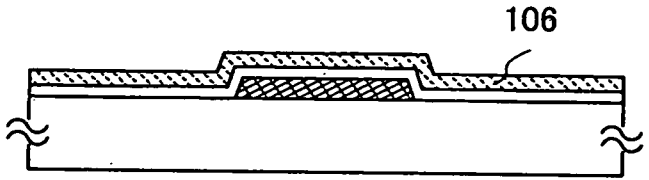
第2C圖



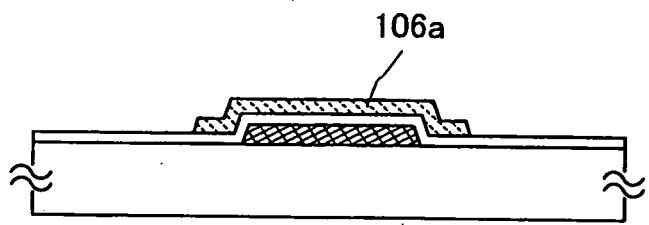
第3A圖



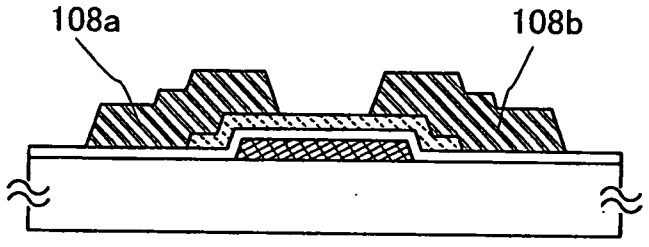
第3B圖



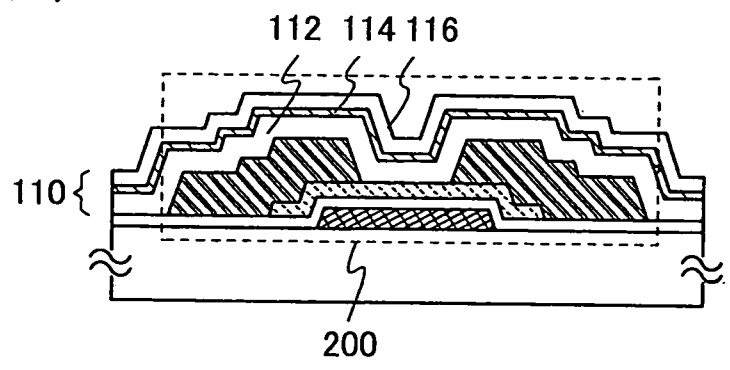
第3C圖



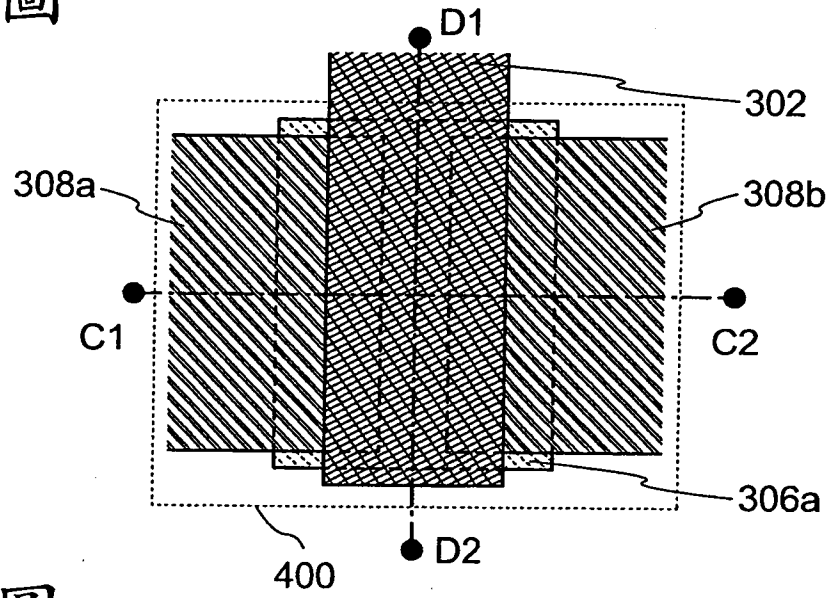
第3D圖



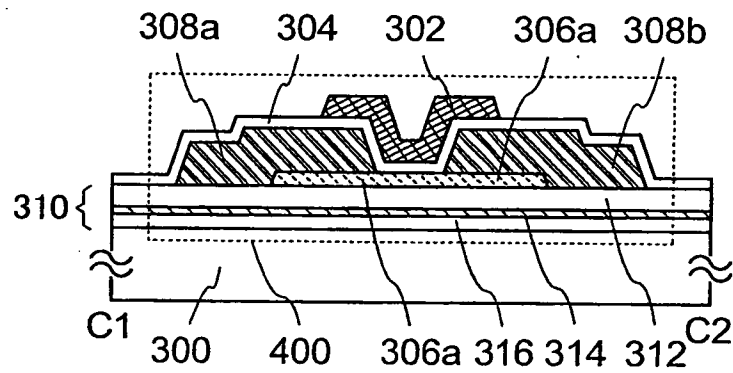
第3E圖



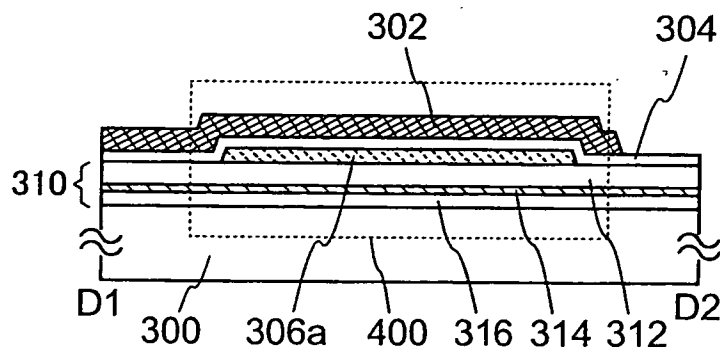
第4A圖



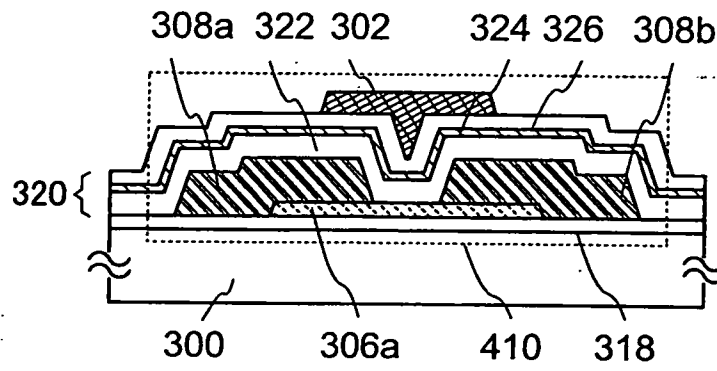
第4B圖



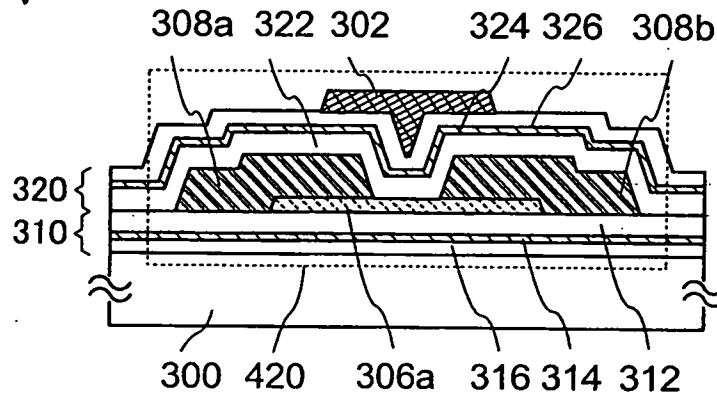
第4C圖



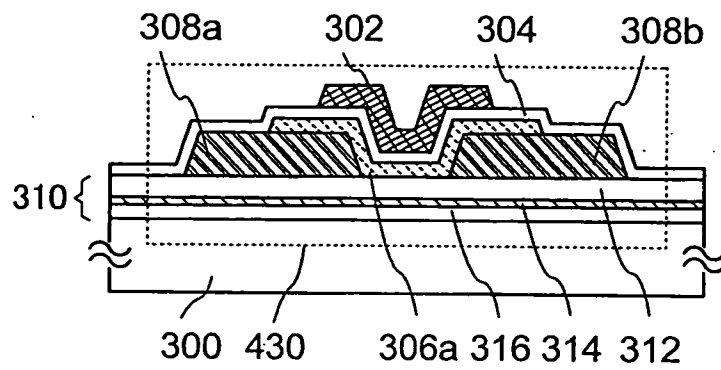
第5A圖



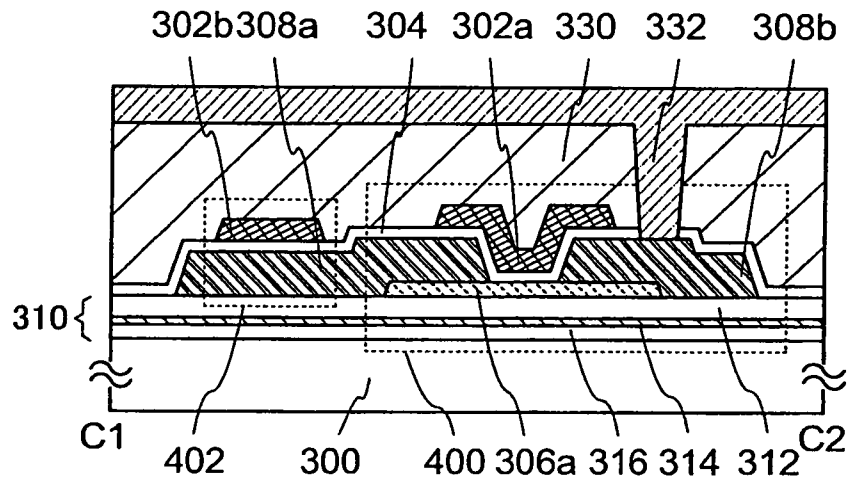
第5B圖



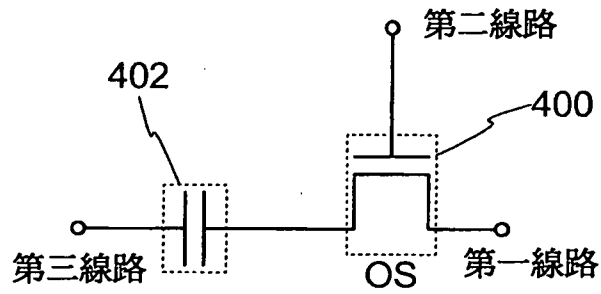
第5C圖



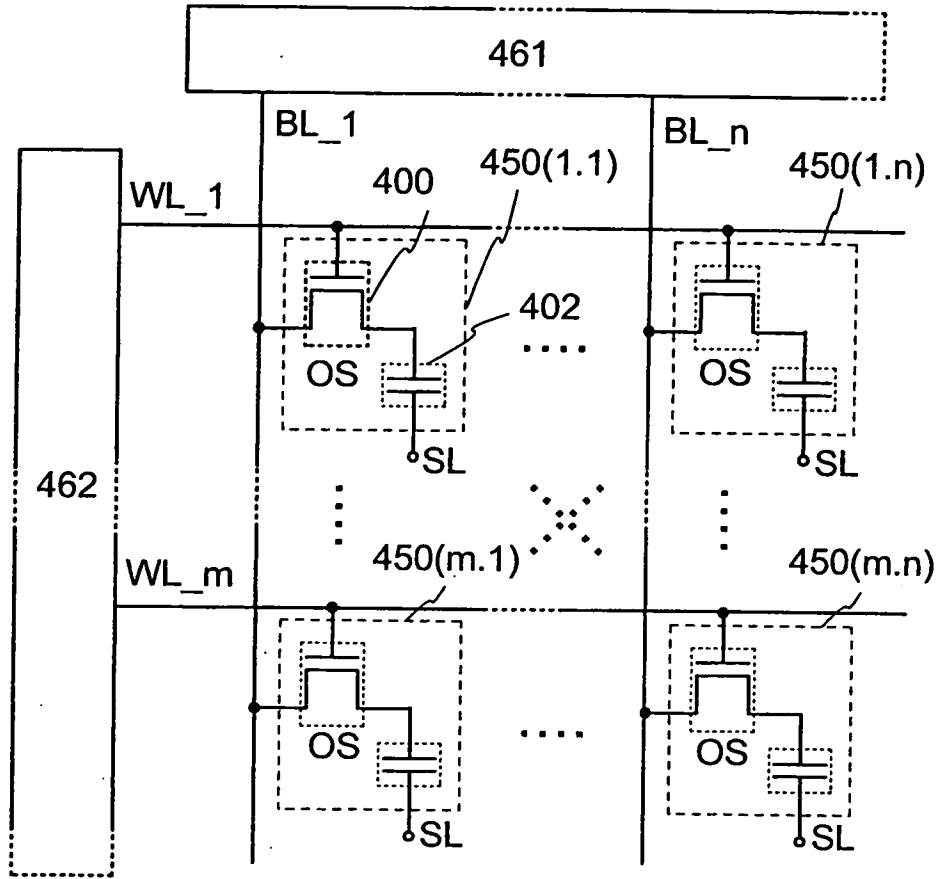
第6A圖



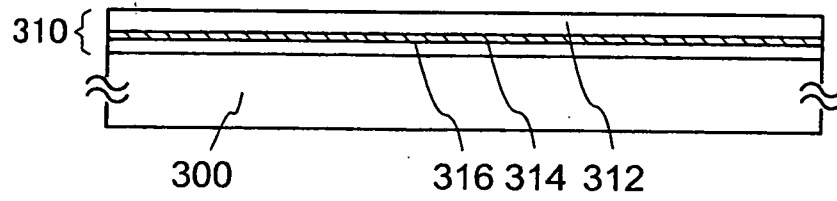
第6B圖



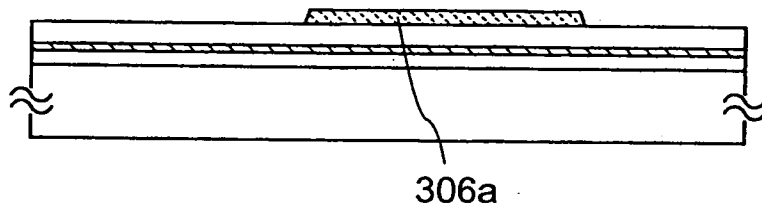
第7圖



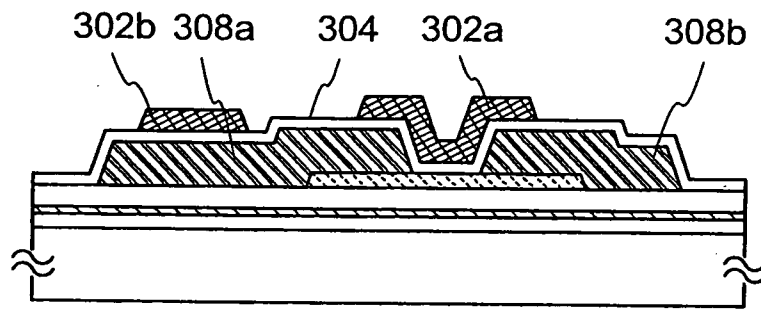
第8A圖



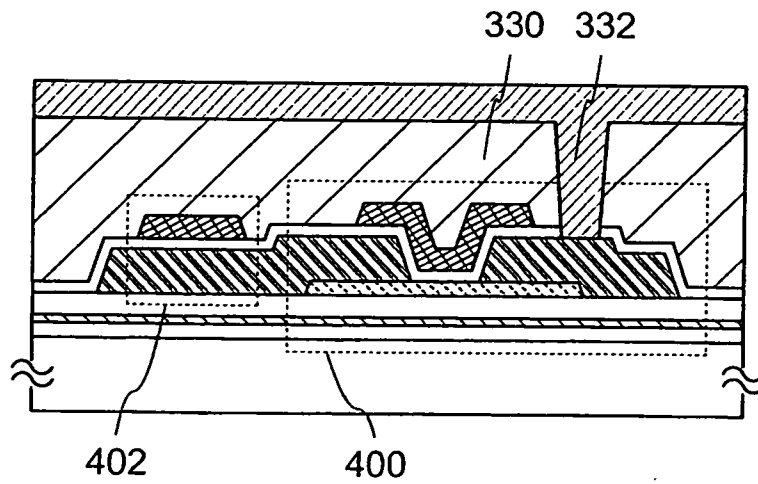
第8B圖



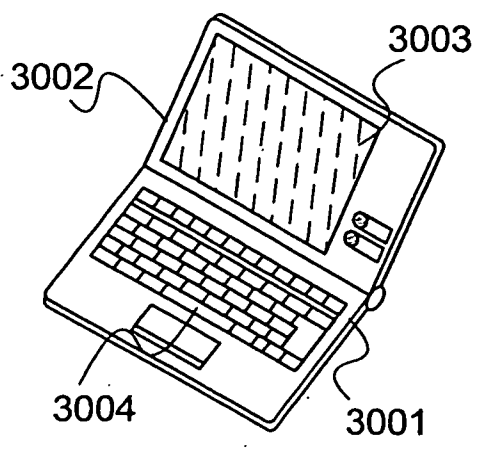
第8C圖



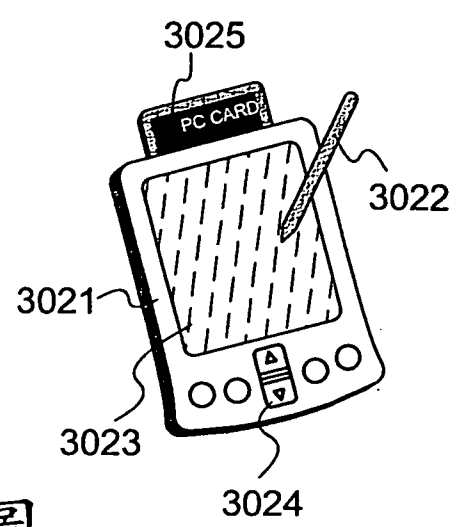
第8D圖



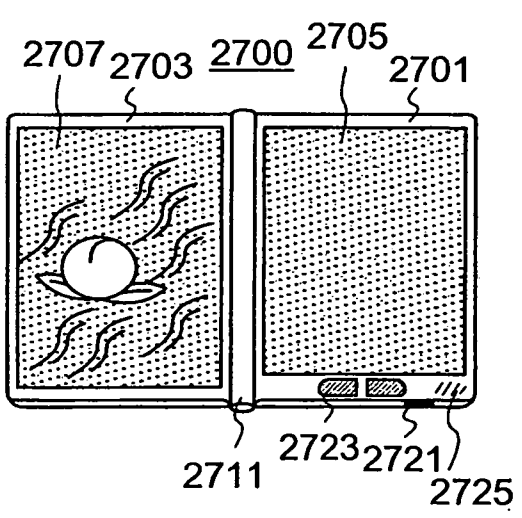
第9A圖



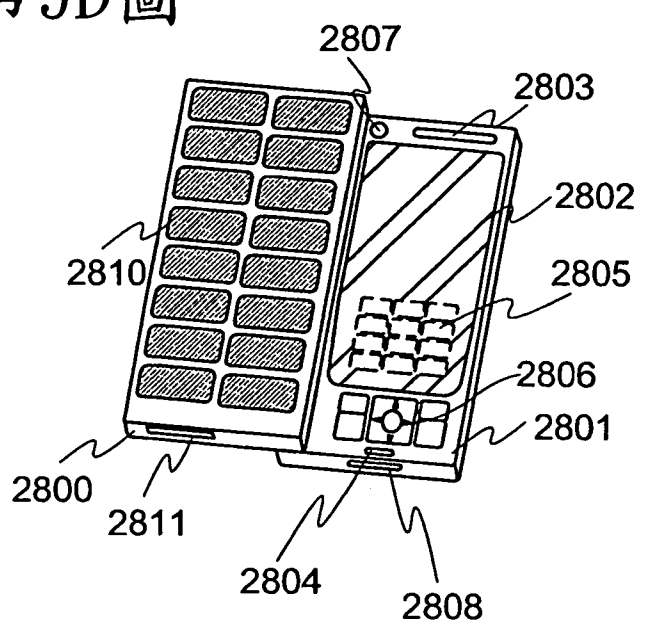
第9B圖



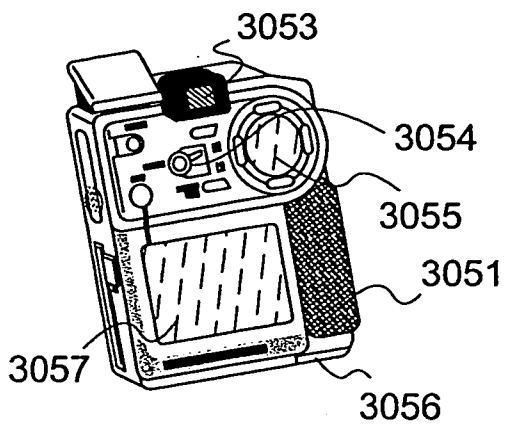
第9C圖



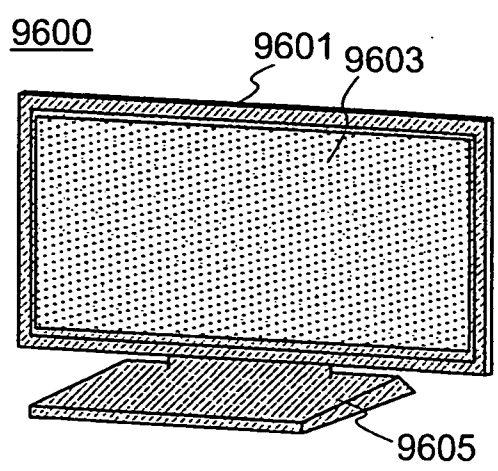
第9D圖



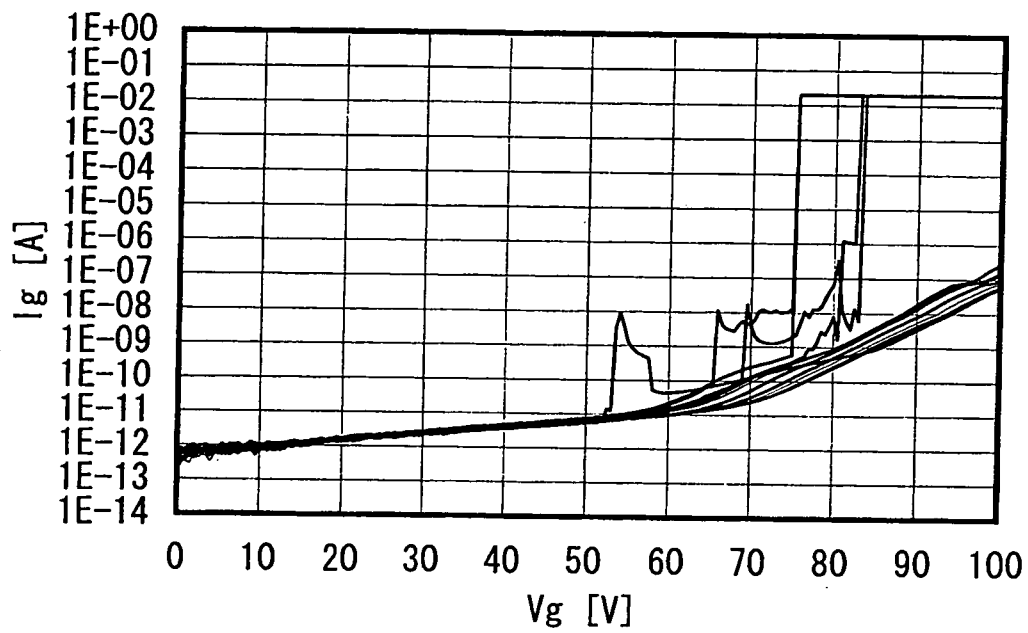
第9E圖



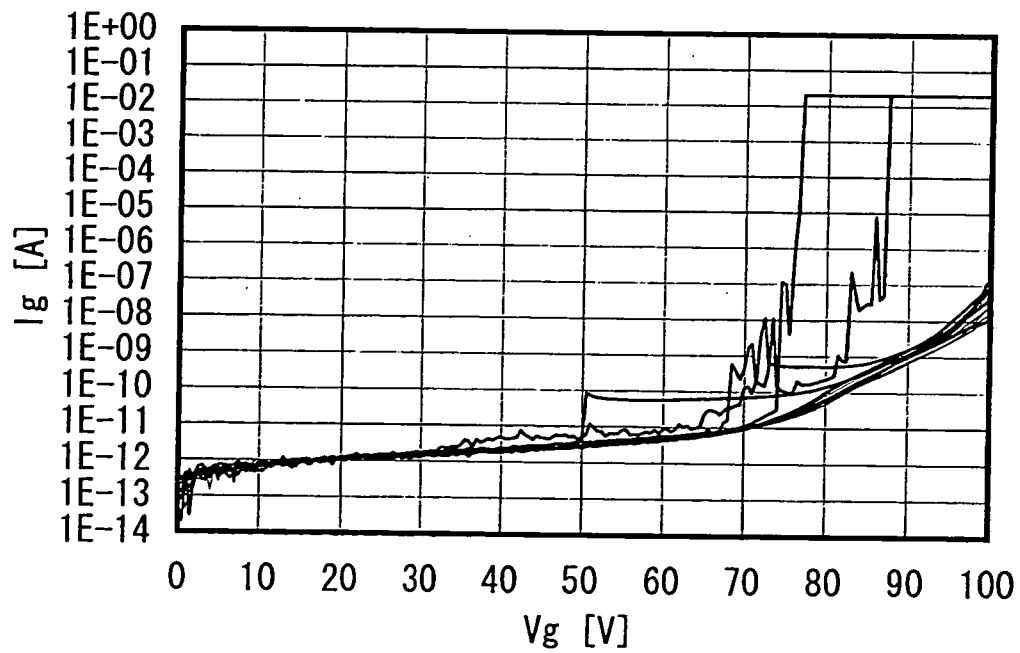
第9F圖



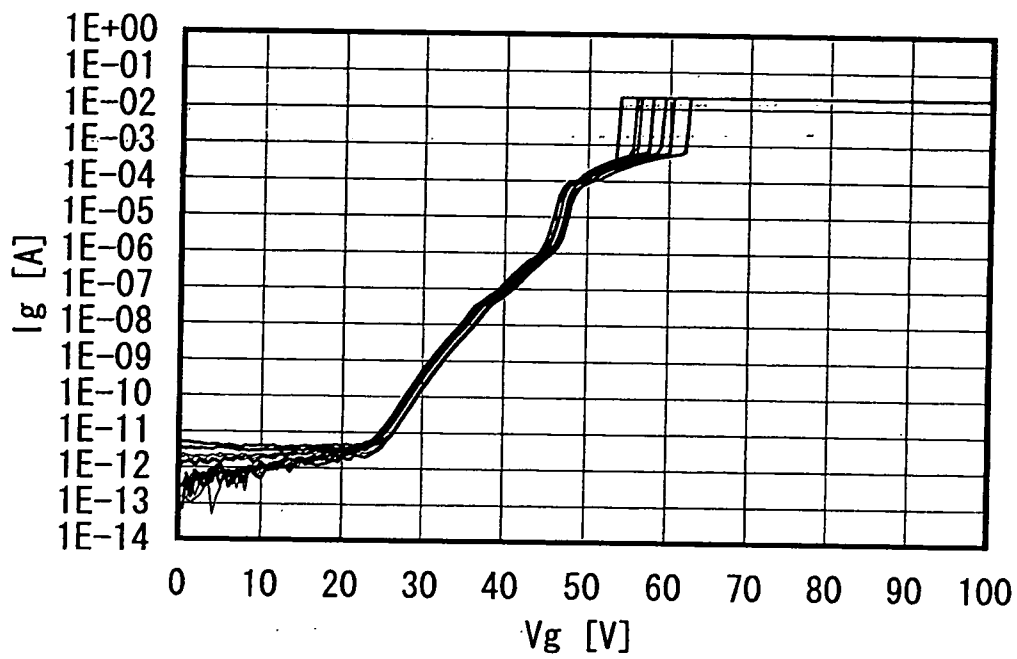
第10A圖



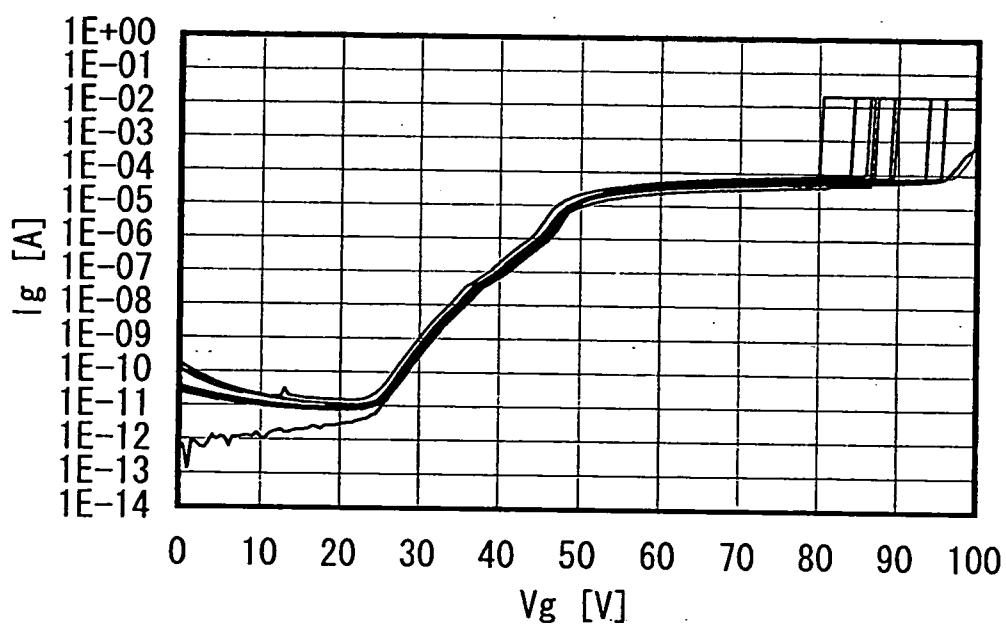
第10B圖



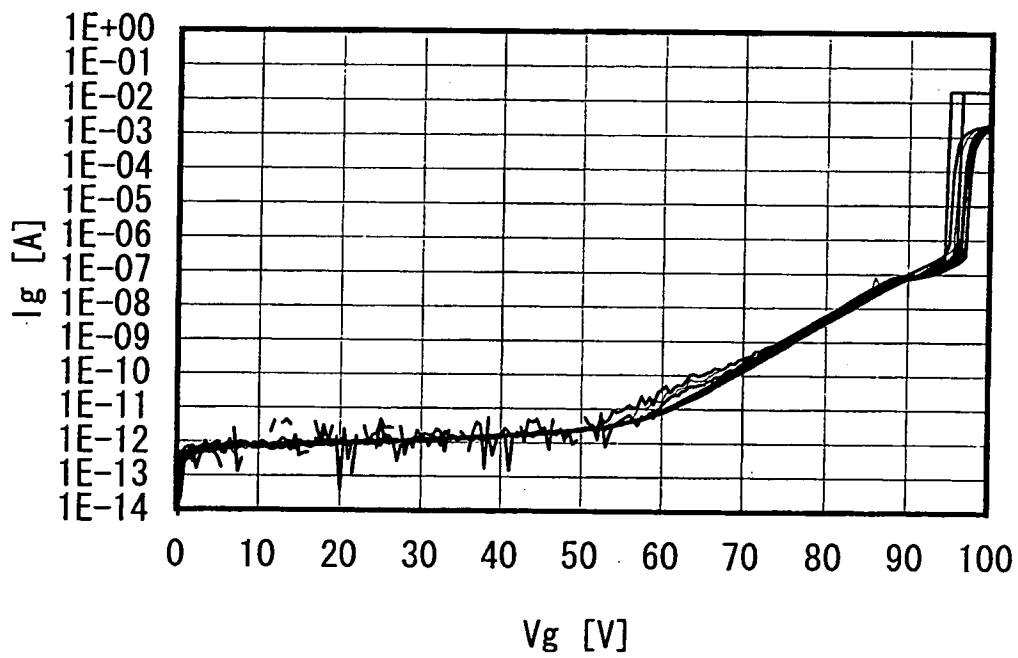
第11A圖



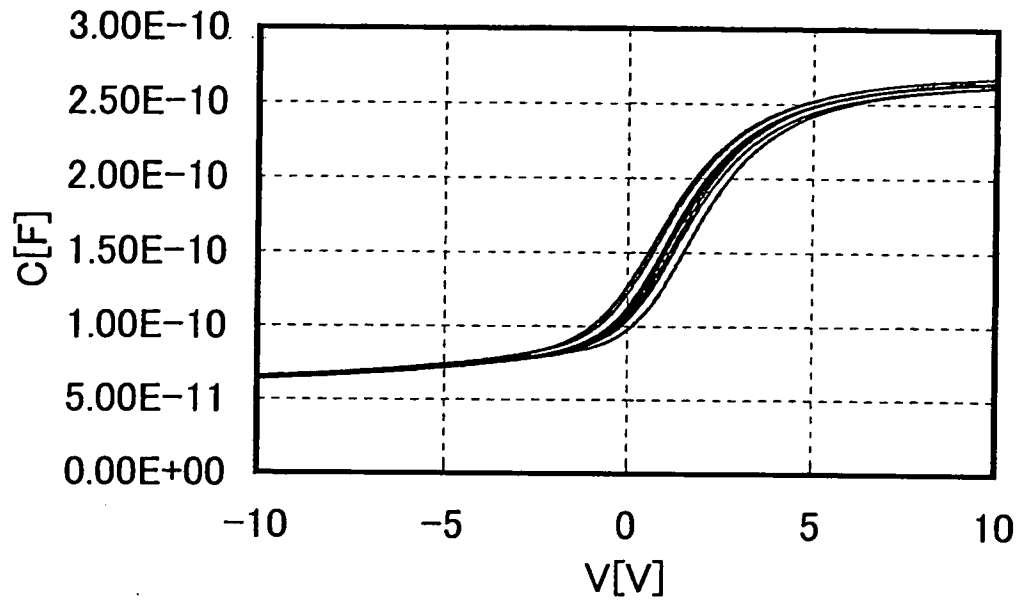
第11B圖



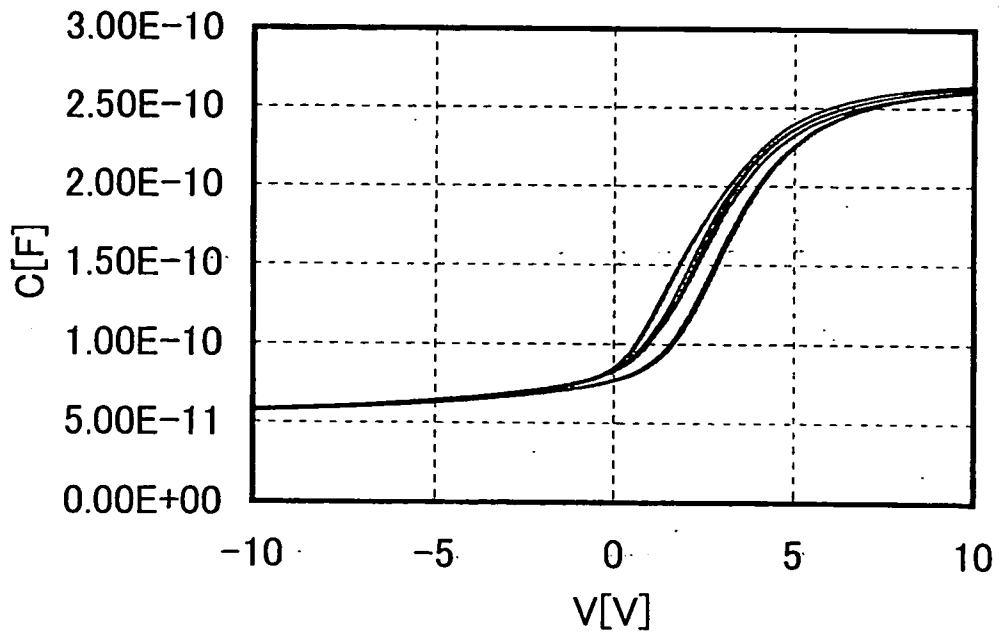
第12圖



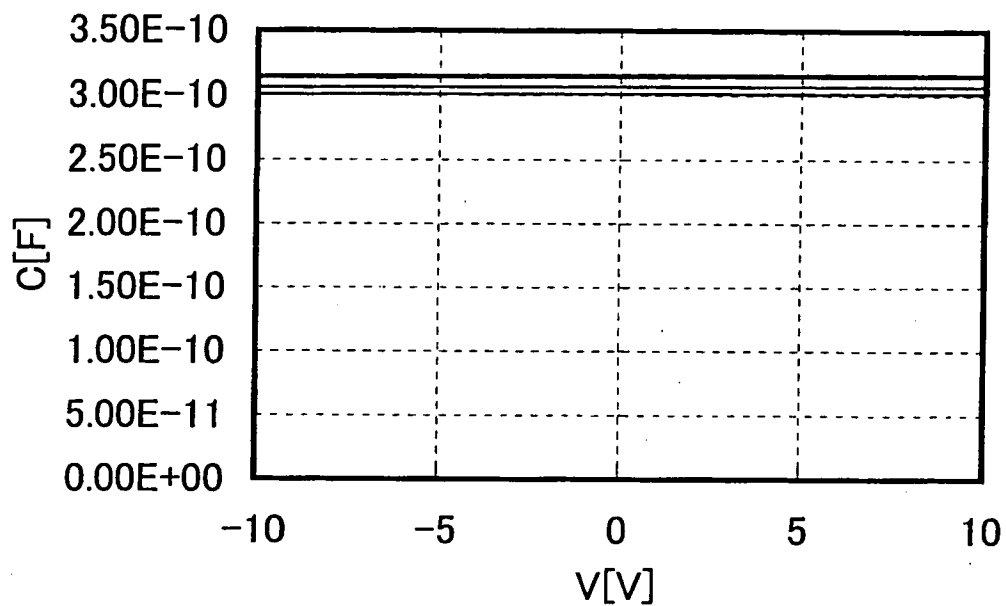
第13A圖



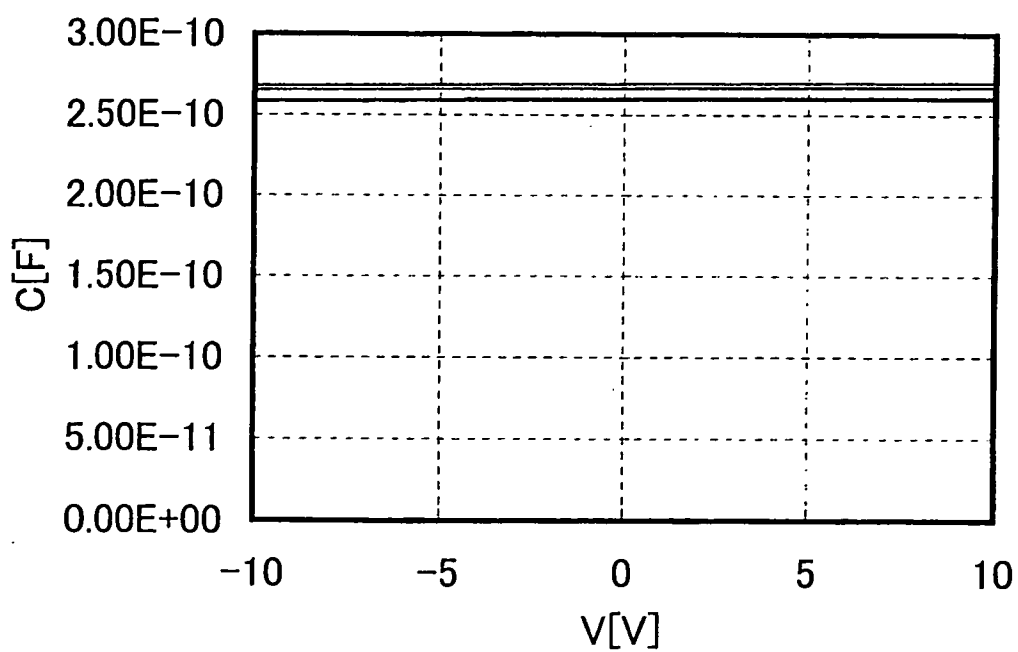
第13B圖



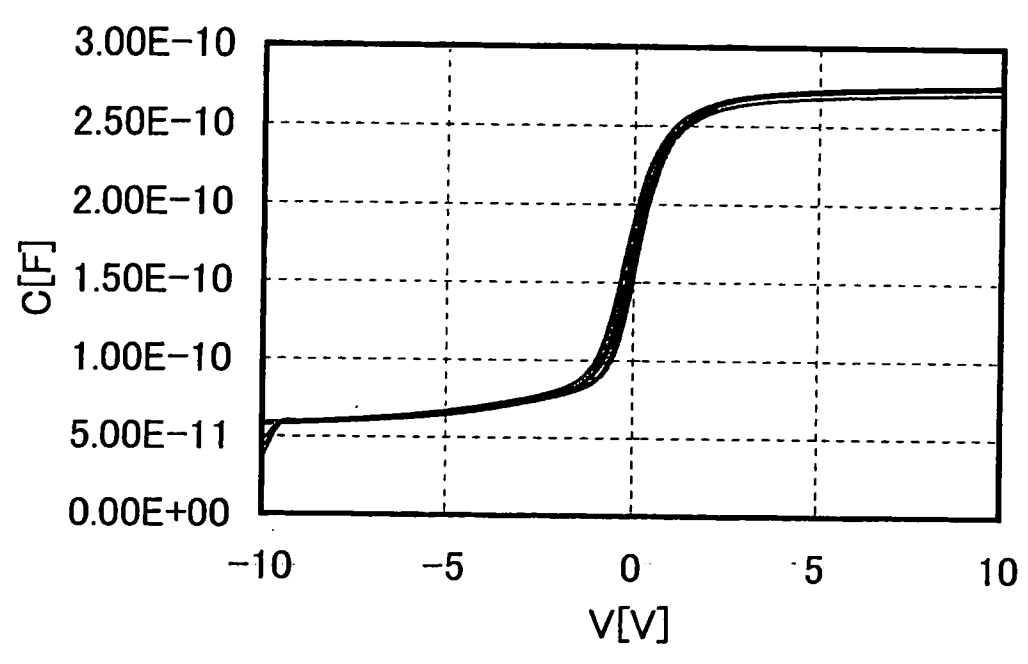
第14A圖



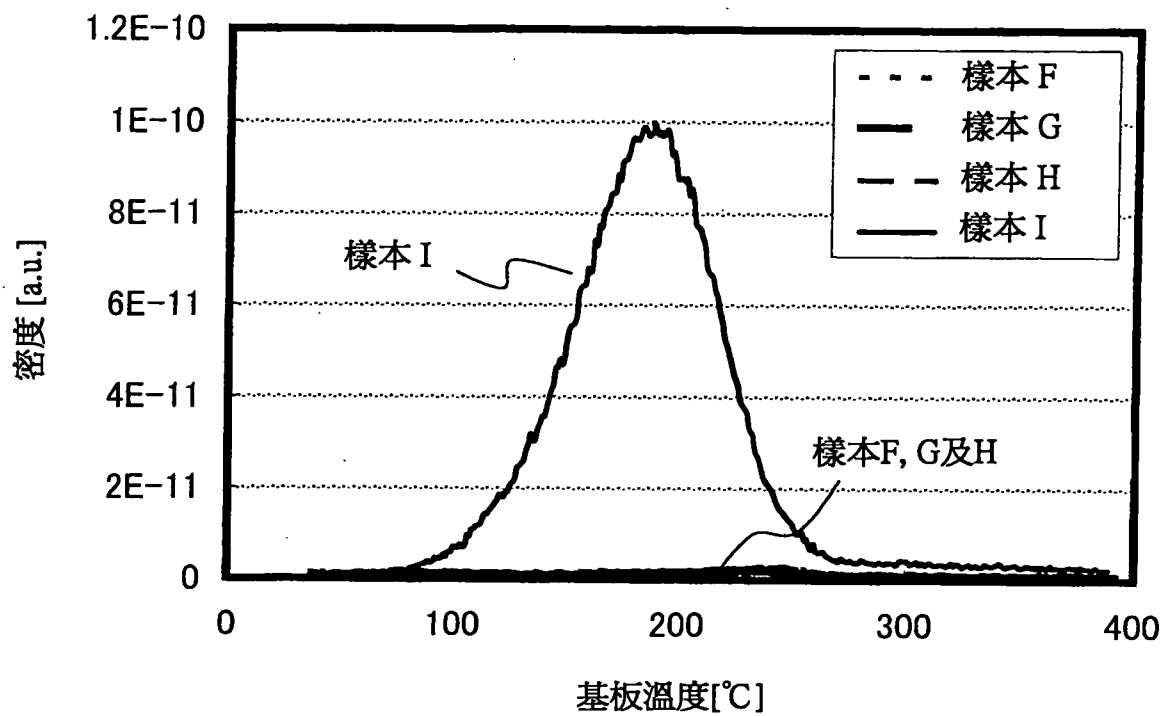
第14B圖



第15圖



第16圖



第17圖

