

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.



[12] 发明专利说明书

专利号 ZL 200510003850.8

H04M 1/00 (2006.01)
G09G 3/20 (2006.01)
G09G 3/36 (2006.01)
H04N 5/225 (2006.01)
G06F 1/16 (2006.01)
H04N 5/74 (2006.01)

[45] 授权公告日 2009年8月19日

[11] 授权公告号 CN 100531232C

[22] 申请日 2000.3.18

[21] 申请号 200510003850.8

分案原申请号 00108612.X

[30] 优先权

[32] 1999.3.18 [33] JP [31] 72889/99

[73] 专利权人 株式会社半导体能源研究所

地址 日本神奈川县厚木市

[72] 发明人 山崎舜平 小山润

[56] 参考文献

CN1122934A 1996.5.22

EP0853254A2 1998.7.15

EP0875881A2 1998.11.4

CN1052565A 1991.6.26

US5583530A 1996.12.10

审查员 何旭文

[74] 专利代理机构 中国专利代理(香港)有限公司
代理人 王忠忠

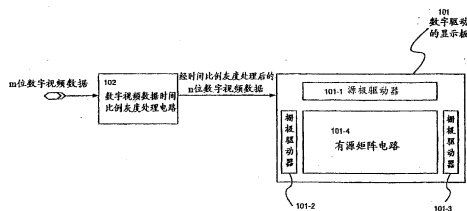
权利要求书4页 说明书41页 附图37页

[54] 发明名称

具有显示装置的电子设备

[57] 摘要

本发明提供具有显示装置的电子设备。这类电子设备包括便携式电话、照相机、个人计算机、投影仪和电子书。所述显示装置包括：多个像素，按矩阵配置在衬底上；有源矩阵电路，包括所述衬底上的多个像素的多个 TFT；和驱动所述有源矩阵电路的源极驱动器和栅极驱动器，其中，从外部输入的 m 位数字视频数据中的 n 位信息用于电压灰度方法，而 $m - n$ 位信息用于时间比例灰度方法，这里所述 m 和所述 n 都是等于或大于 2 的整数，且满足 $m > n$ ，和其中所述多个像素中的一个像素的一个帧周期的显示灰度级与在所述一个帧周期中包含的各个子帧周期中通过对所输入的灰度电压电平进行平均得到的一个值相对应。



1. 一种包括显示装置的便携式电话，其特征在于，所述显示装置包括：

多个像素，按矩阵配置在衬底上；

有源矩阵电路，包括所述衬底上的所述多个像素的多个 TFT；和
驱动所述有源矩阵电路的源极驱动器和栅极驱动器，

其中，从外部输入的 m 位数字视频数据中的 n 位信息用于电压灰度方法，而 $m-n$ 位信息用于时间比例灰度方法，这里所述 m 和所述 n 都是等于或大于 2 的整数，且满足 $m > n$ ，和

其中所述多个像素中的一个像素的一个帧周期的显示灰度级与通过对在所述一个帧周期中包含的各个子帧周期中所输入的灰度电压电平进行平均得到的值相对应。

2. 如权利要求 1 所述的便携式电话，其特征在于，所述显示装置包括表示 V 形电光特性的无阈值反铁电的混合液晶。

3. 如权利要求 1 所述的便携式电话，其特征在于，所述显示装置还包括电路，该电路将从外部输入的 m 位数字视频数据转换为 n 位数字视频数据，并将所述 n 位数字视频数据提供给所述源极驱动器。

4. 如权利要求 1 所述的便携式电话，其特征在于，所述一个帧周期包括 2^{m-n} 个周期。

5. 如权利要求 1 所述的便携式电话，其特征在于，通过 $2^m - (2^{m-n} - 1)$ 种模式的图像灰度显示图像。

6. 如权利要求 1 所述的便携式电话，其特征在于，所述显示装置是电致发光显示装置。

7. 一种包括显示装置的照相机，其特征在于，所述显示装置包括：

多个像素，按矩阵配置在衬底上；

有源矩阵电路，包括所述衬底上的所述多个像素的多个 TFT；和
驱动所述有源矩阵电路的源极驱动器和栅极驱动器，

其中，从外部输入的 m 位数字视频数据中的 n 位信息用于电压灰度

方法，而 $m-n$ 位信息用于时间比例灰度方法，这里所述 m 和所述 n 都是等于或大于 2 的整数，且满足 $m>n$ ，和

其中所述多个像素中的一个像素的一个帧周期的显示灰度级与通过对在所述一个帧周期中包含的各个子帧周期中所输入的灰度电压电平进行平均得到的值相对应。

8. 如权利要求 7 所述的照相机，其特征在于，所述显示装置包括表示 V 形电光特性的无阈值反铁电的混合液晶。

9. 如权利要求 7 所述的照相机，其特征在于，所述显示装置还包括电路，该电路将从外部输入的 m 位数字视频数据转换为 n 位数字视频数据，并将所述 n 位数字视频数据提供给所述源极驱动器。

10. 如权利要求 7 所述的照相机，其特征在于，所述一个帧周期包括 2^{m-n} 个周期。

11. 如权利要求 7 所述的照相机，其特征在于，通过 $2^m-(2^{m-n}-1)$ 种模式的图像灰度显示图像。

12. 如权利要求 7 所述的照相机，其特征在于，所述照相机是摄像机和数字照相机中的至少一种。

13. 如权利要求 7 所述的照相机，其特征在于，所述显示装置是电致发光显示装置。

14. 一种包括显示装置的个人计算机，其特征在于，所述显示装置包括：

多个像素，按矩阵配置在衬底上；

有源矩阵电路，包括所述衬底上的所述多个像素的多个 TFT；和
驱动所述有源矩阵电路的源极驱动器和栅极驱动器，

其中，从外部输入的 m 位数字视频数据中的 n 位信息用于电压灰度方法，而 $m-n$ 位信息用于时间比例灰度方法，这里所述 m 和所述 n 都是等于或大于 2 的整数，且满足 $m>n$ ，和

其中所述多个像素中的一个像素的一个帧周期的显示灰度级与通过对在所述一个帧周期中包含的各个子帧周期中所输入的灰度电压电平进行平均得到的值相对应。

15. 如权利要求 14 所述的个人计算机, 其特征在于, 所述显示装置包括表示 V 形电光特性的无阈值反铁电的混合液晶。

16. 如权利要求 14 所述的个人计算机, 其特征在于, 所述显示装置还包括电路, 该电路将从外部输入的 m 位数字视频数据转换为 n 位数字视频数据, 并将所述 n 位数字视频数据提供给所述源极驱动器。

17. 如权利要求 14 所述的个人计算机, 其特征在于, 所述一个帧周期包括 2^{m-n} 个周期。

18. 如权利要求 14 所述的个人计算机, 其特征在于, 通过 $2^m - (2^{m-n} - 1)$ 种模式的图像灰度显示图像。

19. 如权利要求 14 所述的个人计算机, 其特征在于, 所述显示装置是电致发光显示装置。

20. 一种包括显示装置的投影仪, 其特征在于, 所述显示装置包括:
多个像素, 按矩阵配置在衬底上;
有源矩阵电路, 包括所述衬底上的所述多个像素的多个 TFT; 和
驱动所述有源矩阵电路的源极驱动器和栅极驱动器,

其中, 从外部输入的 m 位数字视频数据中的 n 位信息用于电压灰度方法, 而 $m-n$ 位信息用于时间比例灰度方法, 这里所述 m 和所述 n 都是等于或大于 2 的整数, 且满足 $m > n$, 和

其中所述多个像素中的一个像素的一个帧周期的显示灰度级与通过对在所述一个帧周期中包含的各个子帧周期中所输入的灰度电压电平进行平均得到的值相对应。

21. 如权利要求 20 所述的投影仪, 其特征在于, 所述显示装置包括表示 V 形电光特性的无阈值反铁电的混合液晶。

22. 如权利要求 20 所述的投影仪, 其特征在于, 所述显示装置还包括电路, 该电路将从外部输入的 m 位数字视频数据转换为 n 位数字视频数据, 并将所述 n 位数字视频数据提供给所述源极驱动器。

23. 如权利要求 20 所述的投影仪, 其特征在于, 所述一个帧周期包括 2^{m-n} 个周期。

24. 如权利要求 20 所述的投影仪, 其特征在于, 通过 $2^m-(2^{m-n}-1)$ 种模式的图像灰度显示图像。

25. 如权利要求 20 所述的投影仪, 其特征在于, 所述显示装置是电致发光显示装置。

26. 一种包括显示装置的电子书, 其特征在于, 所述显示装置包括:
多个像素, 按矩阵配置在衬底上;
有源矩阵电路, 包括所述衬底上的所述多个像素的多个 TFT; 和
驱动所述有源矩阵电路的源极驱动器和栅极驱动器,

其中, 从外部输入的 m 位数字视频数据中的 n 位信息用于电压灰度方法, 而 $m-n$ 位信息用于时间比例灰度方法, 这里所述 m 和所述 n 都是等于或大于 2 的整数, 且满足 $m>n$, 和

其中所述多个像素中的一个像素的一个帧周期的显示灰度级与通过对在所述一个帧周期中包含的各个子帧周期中所输入的灰度电压电平进行平均得到的值相对应。

27. 如权利要求 26 所述的电子书, 其特征在于, 所述显示装置包括表示 V 形电光特性的无阈值反铁电的混合液晶。

28. 如权利要求 26 所述的电子书, 其特征在于, 所述显示装置还包括电路, 该电路将从外部输入的 m 位数字视频数据转换为 n 位数字视频数据, 并将所述 n 位数字视频数据提供给所述源极驱动器。

29. 如权利要求 26 所述的电子书, 其特征在于, 所述一个帧周期包括 2^{m-n} 个周期。

30. 如权利要求 26 所述的电子书, 其特征在于, 通过 $2^m-(2^{m-n}-1)$ 种模式的图像灰度显示图像。

31. 如权利要求 26 所述的电子书, 其特征在于, 所述显示装置是电致发光显示装置。

具有显示装置的电子设备

本申请是申请号为 00108612.X、申请日为 2000 年 3 月 18 日的原案申请的分案申请，该原案的在先申请号为 JP72889/99、在先申请日为 1999 年 3 月 18 日。原案申请的发明名称为显示装置。

技术领域

本发明涉及一种显示装置，更具体地说，涉及一种通过电压灰度方法和时间比例灰度方法进行灰度显示的显示装置。

背景技术

近年来一种制造半导体装置的技术已经快速发展，在该半导体装置中将半导体薄膜形成在便宜的玻璃基底上，比如薄膜晶体管（TFT）。由于对有源矩阵型显示装置的日益增长的需要使这种技术飞速发展。

在有源矩阵显示装置中，按矩阵排列的多达几十万到几百万个像素区域中的每一个像素区域中都放置一个像素的 TFT，并通过像素的 TFT 的切换功能控制流进和流出与每个像素的 TFT 连接的像素电极的电荷。

当以较高的清晰度和较高的分辨率显示图象时，近年来已经产生了对多灰度显示（理想地，全色显示）的需求。

随着显示装置朝着更高清晰度和更高分辨率方向的发展，已经极大地引起人们关注的有源矩阵显示装置是一种能够以较高的速度驱动的数字驱动有源矩阵显示装置。

数字驱动有源矩阵显示装置需要 D/A 转换器电路（DAC）以将从外部输入的数字视频数据转换为模拟数据（电压灰度）。已经有不同种类的 D/A 转换器电路。

数字驱动器的有源矩阵显示装置的多灰度显示能力取决于 D/A 转换器电路的能力，即，D/A 转换器电路能够将数字视频数据的多少位转换为模拟数据。例如，通常，具有能够处理 2 位数字视频数据的 D/A 转换器电路的显示装置能够进行 $2^2=4$ 种灰度级显示。如果该电路能够处理 8 位，则该装置能够具有 $2^8=256$

种灰度级显示, 如果为 n 位, 则为 2^n 种灰度级显示。

然而, 提高 D/A 转换器电路的能力要以增加 D/A 转换器电路的电路结构复杂性和加大设计面积为代价。依据最近报告的显示装置, 应用多晶硅 TFT, 将 D/A 转换器电路和有源矩阵电路形成在同一基底上。在这种情况下, 复杂的 D/A 转换器电路的结构降低了 D/A 转换器电路的产量, 导致降低了显示装置的产量。此外, 增加 D/A 转换器电路的设计面积使其难于降低显示装置的尺寸。

发明内容

本发明是基于对上述问题的考虑而作出的, 因此, 本发明的一个目的为提供一种能够进行多灰度级显示的显示装置。

首先, 参考附图 1, 附图 1 是说明本发明的显示装置的示意结构图。参考标号 101 表示包括数字驱动器的显示器面板。101-1 指示一源极驱动器, 101-2 和 101-3 表示栅极驱动器, 101-4 表示具有以矩阵设置的许多像素的 TFT 的有源矩阵电路。源极驱动器 101-1 和栅极驱动器 101-2、101-3 驱动有源矩阵电路。参考标号 102 表示数字视频数据时间比例灰度处理电路。需注意的是, 显示装置和显示板在本说明书中是有区别的, 但还需指出的是, 包括数字视频数据时间比例灰度处理电路的显示板也称为显示装置。

在从外部输入的 m 位数字视频数据中, 数字视频数据时间比例灰度处理电路 102 将 n 位数字视频数据转换为电压灰度级的 n 位数字视频数据。通过时间比例灰度方法表示 m 位数字视频数据的 $(m-n)$ 位数据的灰度信息。

经过数字视频数据时间比例灰度处理电路 102 转换的 n 位数字视频数据输入到显示板 101 中。然后将输入到显示板 101 中的 n 位数字视频数据输入到源极驱动器, 并通过在源极驱动器内部的 D/A 转换器电路将其转换为模拟灰度数据, 然后将其输送到每个源极信号线。

接着, 在附图 2 中示出了本发明显示装置的另一个实施例。在附图 2 中, 参考标号 201 表示具有模拟驱动器的显示面板。参考标号 201-1 表示源极驱动器, 201-2 和 201-3 表示栅极驱动器, 201-4 表示具有以矩阵设置的多个像素的多个 TFT 的有源矩阵电路。源极驱动器 201-1 和栅极驱动器 201-2、201-3 驱动有源矩阵电路。参考标号 202 表示将从外部输入的模拟视频数据转换为 m 位数字视频数据的 A/D 转换器电路。参考标号 203 表示数字视频数据时间比例灰度处理电路。在输入的 m 位数字视频数据中, 数字视频数据时间比例灰度处理电路 203

将 n 位数字视频数据转换为用于电压灰度的 n 位数字视频数据。以时间比例灰度表示输入的 m 位数字视频数据的 $(m-n)$ 位的灰度信息。将通过数字视频数据时间比例灰度处理电路 203 转换的 n 位数字视频数据输入到 D/A 转换器电路 204, 以将其转换为模拟视频数据。然后将由 D/A 转换器电路 204 转换的模拟视频数据输送到显示板 201 中。然后再将输入到显示板 201 中的模拟视频数据输入到源极驱动器, 并通过在源极驱动器内部的采样电路进行采样, 并将其输送到每个源极信号线。

根据本发明的一个方面, 提供一种包括显示装置的便携式电话, 其特征在于, 所述显示装置包括: 多个像素, 按矩阵配置在衬底上; 有源矩阵电路, 包括所述衬底上的多个像素的多个 TFT; 和驱动所述有源矩阵电路的源极驱动器和栅极驱动器, 其中, 从外部输入的 m 位数字视频数据中的 n 位信息用于电压灰度方法, 而 $m-n$ 位信息用于时间比例灰度方法, 这里所述 m 和所述 n 都是等于或大于 2 的整数, 且满足 $m > n$, 和其中所述多个像素中的一个像素的一个帧周期的显示灰度级与在所述一个帧周期中包含的各个子帧周期中通过对所输入的灰度电压电平进行平均得到的一个值相对应。

根据本发明的另一个方面, 提供一种包括显示装置的照相机, 其特征在于, 所述显示装置包括: 多个像素, 按矩阵配置在衬底上; 有源矩阵电路, 包括所述衬底上的多个像素的多个 TFT; 和驱动所述有源矩阵电路的源极驱动器和栅极驱动器, 其中, 从外部输入的 m 位数字视频数据中的 n 位信息用于电压灰度方法, 而 $m-n$ 位信息用于时间比例灰度方法, 这里所述 m 和所述 n 都是等于或大于 2 的整数, 且满足 $m > n$, 和其中所述多个像素中的一个像素的一个帧周期的显示灰度级与在所述一个帧周期中包含的各个子帧周期中通过对所输入的灰度电压电平进行平均得到的一个值相对应。

根据本发明的另一个方面, 提供一种包括显示装置的个人计算机, 其特征在于, 所述显示装置包括: 多个像素, 按矩阵配置在衬底上; 有源矩阵电路, 包括所述衬底上的多个像素的多个 TFT; 和驱动所述有源矩阵电路的源极驱动器和栅极驱动器, 其中, 从外部输入的 m 位数字视频数据中的 n 位信息用于电压灰度方法, 而 $m-n$ 位信息用于时间比例灰度方法, 这里所述 m 和所述 n 都是等于或大于 2 的整数, 且满足 $m > n$, 和其中所述多个像素中的一个像素的一个帧周期的显示灰度级与在所述一个帧周期中包含的各个子帧周期中通过对所输

入的灰度电压电平进行平均得到的一个值相对应。

根据本发明的另一个方面,提供一种包括显示装置的投影仪,其特征在于,所述显示装置包括:多个像素,按矩阵配置在衬底上;有源矩阵电路,包括所述衬底上的多个像素的多个 TFT;和驱动所述有源矩阵电路的源极驱动器和栅极驱动器,其中,从外部输入的 m 位数字视频数据中的 n 位信息用于电压灰度方法,而 $m-n$ 位信息用于时间比例灰度方法,这里所述 m 和所述 n 都是等于或大于 2 的整数,且满足 $m>n$,和其中所述多个像素中的一个像素的一个帧周期的显示灰度级与在所述一个帧周期中包含的各个子帧周期中通过对所输入的灰度电压电平进行平均得到的一个值相对应。

根据本发明的另一个方面,提供一种包括显示装置的电子书,其特征在于,所述显示装置包括:多个像素,按矩阵配置在衬底上;有源矩阵电路,包括所述衬底上的多个像素的多个 TFT;和驱动所述有源矩阵电路的源极驱动器和栅极驱动器,其中,从外部输入的 m 位数字视频数据中的 n 位信息用于电压灰度方法,而 $m-n$ 位信息用于时间比例灰度方法,这里所述 m 和所述 n 都是等于或大于 2 的整数,且满足 $m>n$,和其中所述多个像素中的一个像素的一个帧周期的显示灰度级与在所述一个帧周期中包含的各个子帧周期中通过对所输入的灰度电压电平进行平均得到的一个值相对应。

附图说明

在附图中:

附图 1 为说明本发明的一种显示装置的结构示意图;

附图 2 为说明本发明的另一显示装置的结构示意图;

附图 3 为说明依据本发明的一种实施模式的显示装置的结构示意图;

附图 4 所示为在依据本发明的一种实施模式的显示装置中的有源矩阵电路、源极驱动器和栅极驱动器的电量结构图;

附图 5 所示为依据本发明的一种实施模式的显示装置的灰度显示电平图;

附图 6 所示为依据本发明的一种实施模式的显示装置的一种驱动时序图;

附图 7 所示为依据本发明的一种实施模式的显示装置的驱动时序图;

附图 8 所示为依据本发明的一种实施模式的显示装置的一种驱动时序图;

附图 9 所示为依据本发明的一种实施模式的显示装置的结构示意图;

附图 10 所示为依据本发明的一种实施模式的显示装置的结构示意图;

附图 11 所示为依据本发明的一种实施模式的显示装置的结构示意图;

附图 12 所示为在依据本发明的一种实施模式的液晶显示装置中的有源矩阵电路、源极驱动器和栅极驱动器的电路结构图;

附图 13 所示为依据本发明的一种实施模式的显示装置的一种驱动时序图;

附图 14 所示为依据本发明的一种实施模式的显示装置的驱动时序图;

附图 15A 至 15C 所示为说明依据本发明的显示装置的制造过程示例图;

附图 16A 至 16C 所示为说明依据本发明的显示装置的制造过程示例图;

附图 17A 至 17C 所示为说明依据本发明的显示装置的制造过程示例图;

附图 18A 至 18C 所示为说明依据本发明的显示装置的制造过程示例图;

附图 19A 至 19C 所示为说明依据本发明的显示装置的制造过程示例图;

附图 20A 至 20C 所示为说明依据本发明的显示装置的制造过程示例图;

附图 21 所示为依据本发明的显示装置横截面结构图;

附图 22 所示为无阈值反铁电的混合液晶的所施加的电压-透射率特性图;

附图 23 所示为应用依据本发明的显示装置的三面板型投影仪的结构示意图;

附图 24 所示为应用依据本发明的显示装置的三面板型投影仪的结构示意图;

附图 25 所示为应用依据本发明的显示装置的单面板型投影仪的结构示意图;

附图 26A 和 26B 分别示出了前置式投影仪和后置式投影仪的结构示意图, 每一个投影仪都应用了依据本发明的显示装置;

附图 27 所示为应用依据本发明的显示装置的护目镜型显示器的结构示意图;

附图 28 为场顺序驱动的时序图;

附图 29 所示为应用依据本发明的显示装置的笔记本型个人计算机的结构示意图;

附图 30A 至 30D 所示为应用本发明的显示装置的电子设备的实例;

附图 31A 至 31D 所示为应用本发明的显示装置的电子设备的实例;

附图 32A 和 32B 所示分别为一种 EL 显示装置的顶部视图和横截面结构图;

附图 33A 和 33B 所示分别为一种 EL 显示装置的顶部视图和横截面结构图;

附图 34 所示为一种 EL 显示装置的结构横截面图;

附图 35A 和 35B 所示分别为在一种 EL 显示装置中顶部视图和像素部分的块电路图;

附图 36 所示为一种 EL 显示装置的结构横截面图; 和

附图 37A 至 37C 所示为在一种 EL 显示装置中像素部分的电路结构图;

具体实施方式

下面将应用优选实施例描述本发明的显示装置。然而, 本发明的显示装置并不限于下述的实施例。

[实施模式 1]

附图 3 所示为本实施模式的显示装置的结构示意图。在这种实施模式中, 为简化说明将一种显示装置作为一实例, 从外部输送 5 位数字视频数据到该显示装置。

参考标号 301 表示具有数字驱动器的显示板。301-1 表示源极驱动器, 301-2 和 301-3 表示栅极驱动器, 301-4 是具有矩阵排列的许多像素的 TFT 的有源矩阵电路。

数字视频数据时间比例灰度级处理电路 302 将从外部输入的 5 位数字视频数据的 2 位数字视频数据转换为用于电压灰度级方法的 2 位数字视频数据。在 5 位数字视频数据中, 3 位灰度级信息以时间比例灰度表示。

将经过数字视频数据时间比例灰度处理电路 302 转换的 2 位数字视频数据输入到显示板 301 中。然后将输入到显示板 301 中的 2 位数字视频数据输入到源极驱动器, 并且通过在源极驱动器内的 D/A 转换器电路 (未示) 将其转换为模拟灰度级数据, 然后将其输送到每个源极信号线。插入在依据本实施模式的液晶板中的 D/A 转换器电路将 2 位数字视频数据转换为模拟灰度电压。

这里, 说明的是在实施模式 1 中的显示装置中应用液晶作为显示媒体的情况。参考附图 4 说明显示板 301 特别是有源矩阵电路 301-4 的电路结构。

有源矩阵电路 301-4 具有像素 ($x \times y$)。为便于说明, 应用符号 P1,1、P2,1... 和 P_{x,y} 表示每个像素。此外, 每个像素具有像素的 TFT 301-4-1 和存储电容器 301-4-3。在一有源矩阵基底和—与其相对的基底之间容纳有液晶, 在有源矩阵基底上形成有源极驱动器 301-1、栅极驱动器 301-2 和 301-3 和有源矩阵电路 301-4。液晶 301-4-2 示意地说明了用于每个像素的液晶。

本实施模式的数字驱动器液晶面板通过每一行（例如，P1,1, P1,2...P1,x）同时驱动像素：即所谓行顺序驱动。换句话说，将模拟电压灰度级一次写成一行的像素中。这里称在所有的像素（P1,1 到 Py,x）中写模拟电压灰度所需的时间为一个帧周期（Tf）。将一个帧周期（Tf）分为8个周期，在本实施模式中称这种周期为子帧周期（Tsf）。此外，在一行（例如，P1,1, P1,2...P1,x）的像素中写模拟电压灰度所需的时间称为一个子帧行周期（Tsfl）。

下面描述本实施模式的显示装置的灰度显示。从外部输送到本实施模式的显示装置的数字视频数据是5位，其包含32位的灰度级信息。这里，参考附图5。附图5说明了这种实施模式的显示装置的灰度显示级。电压电平VL是输入到D/A转换器电路的电压的最低的电压电平。电压电平VH是输入到D/A转换器电路的电压的最高的电压电平。

在本实施模式中，将在电压电平VH和电压电平VL之间电压级等分为4个部分以得到2位的电压电平，即4灰度级的电压电平，并且将电压电平的每一幅度表示为 α 。这里 α 是： $(\alpha = (VH - VL) / 4)$ 。因此，当数字视频数据的地址是(00)时，从本实施模式的D/A转换器电路中输出的电压灰度电平是VL，当数字视频数据的地址是(01)时，是VL+ α ，当数字视频数据的地址是(10)时，是VL+2 α ，当数字视频数据的地址是(11)时，是VL+3 α 。

本实施模式的D/A转换器电路输出如上所述的4种模式的电压灰度电平，即VL, (VL+ α), (VL+2 α)和(VL+3 α)。然后将他们与时间比例灰度显示相结合，本发明能够增加显示装置的灰度显示级（电平）的数量。在本实施模式中，对应于5位数字视频数据中的3位数字视频数据的信息是用于时间比例灰度显示，以便实现等于电压灰度电平的灰度电平的显示，在该电压灰度电平中电压电平的每个幅度 α 被大致分成8份。即本实施模式的显示装置可以得到对应于如下的电压灰度电平的灰度显示电平：VL, (VL+ $\alpha/8$), (VL+2 $\alpha/8$), (VL+3 $\alpha/8$), (VL+4 $\alpha/8$), (VL+5 $\alpha/8$), (VL+6 $\alpha/8$), (VL+7 $\alpha/8$), (VL+ α) (VL+9 $\alpha/8$), (VL+10 $\alpha/8$), (VL+11 $\alpha/8$), (VL+12 $\alpha/8$), (VL+13 $\alpha/8$), (VL+14 $\alpha/8$), (VL+15 $\alpha/8$), (VL+2 α) (VL+17 $\alpha/8$), (VL+18 $\alpha/8$), (VL+19 $\alpha/8$), (VL+20 $\alpha/8$), (VL+21 $\alpha/8$), (VL+22 $\alpha/8$), (VL+23 $\alpha/8$)和(VL+3 α)。

在下面的表1和表2描述了从外部输入的5位数字视频数据地址、时间比

例灰度处理的数字视频数据地址和对应的电压灰度电平以及与时间比例灰度级相结合的灰度显示电平。

表 1

| 数字视频数据地址 | | 经时间比例灰度处理的数字视频数据地址 (电压灰度电平) | | | | | | | | 结合时间比例灰度的灰度显示电平 |
|----------|-----|-----------------------------|-----------------------|-----------------------|-----------------------|-----------------------|------------------------|------------------------|------------------------|-------------------|
| | | 第一 Tsfl | 第二 Tsfl | 第三 Tsfl | 第四 Tsfl | 第五 Tsfl | 第六 Tsfl | 第七 Tsfl | 第八 Tsfl | |
| 00 | 000 | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | VL |
| | 001 | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | 01 (VL+ α) | VL+ α /8 |
| | 010 | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | 01 (VL+ α) | 01 (VL+ α) | VL+2 α /8 |
| | 011 | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | VL+3 α /8 |
| | 100 | 00 (VL) | 00 (VL) | 00 (VL) | 00 (VL) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | VL+4 α /8 |
| | 101 | 00 (VL) | 00 (VL) | 00 (VL) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | VL+5 α /8 |
| | 110 | 00 (VL) | 00 (VL) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | VL+6 α /8 |
| | 111 | 00 (VL) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | VL+7 α /8 |
| 01 | 000 | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | VL+ α |
| | 001 | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 10 (VL+2 α) | VL+9 α /8 |
| | 010 | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 10 (VL+2 α) | 10 (VL+2 α) | VL+10 α /8 |
| | 011 | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | VL+11 α /8 |

| | | | | | | | | | | |
|--|-----|-----------------------|------------------------|------------------------|------------------------|------------------------|------------------------|------------------------|------------------------|-------------------|
| | 100 | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | VL+12 α /8 |
| | 101 | 01 (VL+ α) | 01 (VL+ α) | 01 (VL+ α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | VL+13 α /8 |
| | 110 | 01 (VL+ α) | 01 (VL+ α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | VL+14 α /8 |
| | 111 | 01 (VL+ α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | VL+15 α /8 |

表 2

| 数字视频数据地址 | | 经时间比例灰度处理的数字视频数据地址 (电压灰度电平) | | | | | | | | 结合时间比例灰度的灰度显示电平 |
|----------|-----|-----------------------------|------------------------|------------------------|------------------------|------------------------|------------------------|------------------------|------------------------|-------------------|
| | | 第一 Tsfl | 第二 Tsfl | 第三 Tsfl | 第四 Tsfl | 第五 Tsfl | 第六 Tsfl | 第七 Tsfl | 第八 Tsfl | |
| 10 | 000 | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | VL+2 α |
| | 001 | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 11 (VL+3 α) | VL+17 α /8 |
| | 010 | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 11 (VL+3 α) | 11 (VL+3 α) | VL+18 α /8 |
| | 011 | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | VL+19 α /8 |
| | 100 | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | VL+20 α /8 |
| | 101 | 10 (VL+2 α) | 10 (VL+2 α) | 10 (VL+2 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | VL+21 α /8 |
| | 110 | 10 (VL+2 α) | 10 (VL+2 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | VL+22 α /8 |
| | 111 | 10 (VL+2 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | VL+23 α /8 |
| 11 | 000 | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | VL+3 α /8 |
| | 001 | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | VL+3 α |
| | 010 | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | VL+3 α |
| | 011 | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | VL+3 α |

| | | | | | | | | | | |
|-----|------------------------|------------------------|------------------------|------------------------|------------------------|------------------------|------------------------|------------------------|------------------------|---------------|
| 100 | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | VL+3 α |
| 101 | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | VL+3 α |
| 110 | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | VL+3 α |
| 111 | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | 11 (VL+3 α) | VL+3 α |

本实施模式的显示装置通过将一个帧周期 T_f 分为8个子帧周期(第1 Tsf, 第2 Tsf, 第3 Tsf, 第4 Tsf, 第5 Tsf, 第6 Tsf, 第7 Tsf 和第8 Tsf)进行显示。因为在这种实施模式显示装置中应用行顺序驱动方法,所以在每一个子帧行周期(Tsfl)内将灰度电压写入每个像素。因此,在与子帧周期(第1 Tsf, 第2 Tsf, 第3 Tsf 和第4 Tsf)对应的子帧行周期(第1 Tsfl, 第2 Tsfl, 第3 Tsfl, 第4 Tsfl, 第5 Tsfl, 第6 Tsfl, 第7 Tsfl 和第8 Tsfl)内,将经时间比例灰度处理的2位数字视频数据的地址输入到D/A转换器电路,并输出灰度电压。通过在8个子帧行周期(第1 Tsfl, 第2 Tsfl, 第3 Tsfl, 第4 Tsfl, 第5 Tsfl, 第6 Tsfl, 第7 Tsfl 和第8 Tsfl)内写入的灰度电压,以较高的速度显示8个子帧。结果,一帧的显示灰度级与在每一个子帧行周期中通过对灰度电压电平总量进行时间平均得到的一个值相对应。由此同时实施了电压灰度方法和时间比例灰度法。

如在表1和2中所示,在这种实施模式中,当5位数字视频数据的地址是(11000)至(11111)时,输出相同的灰度电压电平(VL+3 α)。

因此,即使在应用处理2位数字视频数据的D/A转换器电路的情况下,在本实施模式的显示装置中也能够实现 $2^5-7=25$ 种灰度电平的显示。

应用除表1和表2所示的组合以外的组合可以设定在子帧行周期(第1 Tsfl, 第2 Tsfl, 第3 Tsfl, 第4 Tsfl, 第5 Tsfl, 第6 Tsfl, 第7 Tsfl 和第8 Tsfl)内写入的数字视频数据的地址(或灰度电压电平)。例如,在表1和表2中,当数字视频数据地址是(00100)时,在第5子帧周期(第5 Tsfl)、第6子帧周期(第6 Tsfl)、第7子帧周期(第7 Tsfl)和第8子帧周期(第8 Tsfl)内写灰度电压(VL+ α)。然而,本发明不需要被限制在这种组合中也能够实施。意思是说地址为(00100)的数字视频数据仅需要在8个子帧行周期,即第1子帧行周期到第8子帧行周

期的任何 4 个子帧行周期内写 $(VL+\alpha)$ 的灰度电压。在写入 $(VL+\alpha)$ 的灰度电压的过程中对选择和设置这 4 个子帧行周期没有限制。

附图 6 和 7 所示为这种实施模式的显示装置的驱动时序图。以在附图 6 和 7 中的像素 $P_{1,1}$ 至 $P_{y,1}$ 为实例。由于地方有限将驱动时序图分为两个图示出，即附图 6 和 7。

当提及像素 $P_{1,1}$ 时，在每个子帧行周期（第 1 Tsfl，第 2 Tsfl，第 3 Tsfl，第 4 Tsfl，第 5 Tsfl，第 6 Tsfl，第 7 Tsfl 和第 8 Tsfl）内，在通过 D/A 转换器电路转换为模拟灰度电压后，将数字视频数据 1,1-1,1,1-2,1,1-3,1,1-4,1,1-5,1,1-6,1,1-7 和 1,1-8 分别写入像素 $P_{1,1}$ 。数字视频数据 1,1-1,1,1-2,1,1-3,1,1-4,1,1-5,1,1-6,1,1-7 和 1,1-8 都是通过时间比例灰度处理 5 位数字视频数据得到的 3 位数字视频数据。在所有的像素点上执行这种操作。

这里，参考附图 8，附图 8 所示为在某一像素（例如，像素 $P_{1,1}$ ）上写入的灰度电压电平和子帧周期和帧周期之间的关系实例。

注意，在附图 8 中的第 1 帧周期中，在第 1 子帧行周期（第 1 Tsfl）内写 $(VL+\alpha)$ 的灰度电压，在第 1 子帧周期（第 1 Tsf）内进行与 $(VL+\alpha)$ 的灰度电压对应的灰度显示。然后，在第 2 子帧行周期（第 2 Tsfl）内写 $(VL+\alpha)$ 的灰度电压，在第 2 子帧周期（第 2 Tsf）内进行与 $(VL+\alpha)$ 的灰度电压对应的灰度显示。接着，在第 3 子帧行周期（第 3 Tsfl）内写 $(VL+2\alpha)$ 的灰度电压，在第 3 子帧周期（第 3 Tsf）内进行与 $(VL+2\alpha)$ 的灰度电压对应的灰度显示。此后，在第 4 子帧行周期（第 4 Tsfl）内写 $(VL+\alpha)$ 的灰度电压，在第 4 子帧周期（第 4 Tsf）内进行与 $(VL+\alpha)$ 的灰度电压对应的灰度显示。在第 5 子帧行周期（第 5 Tsfl）内写 $(VL+\alpha)$ 的灰度电压，在第 5 子帧周期（第 5 Tsf）内进行与 $(VL+\alpha)$ 的灰度电压对应的灰度显示。在第 6 子帧行周期（第 6 Tsfl）内写 $(VL+2\alpha)$ 的灰度电压，在第 6 子帧周期（第 6 Tsf）内进行与 $(VL+2\alpha)$ 的灰度电压对应的灰度显示。在第 7 子帧行周期（第 7 Tsfl）内写 $(VL+\alpha)$ 的灰度电压，在第 7 子帧周期（第 7 Tsf）内进行与 $(VL+\alpha)$ 的灰度电压对应的灰度显示。在第 8 子帧行周期（第 8 Tsfl）内写 $(VL+2\alpha)$ 的灰度电压，在第 8 子帧周期（第 8 Tsf）内进行与 $(VL+2\alpha)$ 的灰度电压对应的灰度显示。因此，在第 1 帧中的灰度显示电平对应于 $(VL+11\alpha/8)$ 的灰度电压电平。

接着转到第 2 帧周期，在第 1 子帧行周期（第 1 Tsfl）内写 $(VL+3\alpha)$ 的

灰度电压, 在第 1 子帧周期 (第 1 Tsf) 内进行与 $(VL+3\alpha)$ 的灰度电压对应的灰度显示。然后, 在第 2 子帧行周期 (第 2 Tsfl) 内写 $(VL+2\alpha)$ 的灰度电压, 在第 2 子帧周期 (第 2 Tsf) 内进行与 $(VL+2\alpha)$ 的灰度电压对应的灰度显示。接着, 在第 3 子帧行周期 (第 3 Tsfl) 内写 $(VL+3\alpha)$ 的灰度电压, 在第 3 子帧周期 (第 3 Tsf) 内进行与 $(VL+3\alpha)$ 的灰度电压对应的灰度显示。此后, 在第 4 子帧行周期 (第 4 Tsfl) 内写 $(VL+3\alpha)$ 的灰度电压, 在第 4 子帧周期 (第 4 Tsf) 内进行与 $(VL+3\alpha)$ 的灰度电压对应的灰度显示。在第 5 子帧行周期 (第 5 Tsfl) 内写 $(VL+3\alpha)$ 的灰度电压, 在第 5 子帧周期 (第 5 Tsf) 内进行与 $(VL+3\alpha)$ 的灰度电压对应的灰度显示。在第 6 子帧行周期 (第 6 Tsfl) 内写 $(VL+2\alpha)$ 的灰度电压, 在第 6 子帧周期 (第 6 Tsf) 内进行与 $(VL+2\alpha)$ 的灰度电压对应的灰度显示。在第 7 子帧行周期 (第 7 Tsfl) 内写 $(VL+3\alpha)$ 的灰度电压, 在第 7 子帧周期 (第 7 Tsf) 内进行与 $(VL+3\alpha)$ 的灰度电压对应的灰度显示。在第 8 子帧行周期 (第 8 Tsfl) 内写 $(VL+3\alpha)$ 的灰度电压, 在第 8 子帧周期 (第 8 Tsf) 内进行与 $(VL+3\alpha)$ 的灰度电压对应的灰度显示。因此, 在第 2 帧中的灰度显示电平对应于 $(VL+22\alpha/8)$ 的灰度电压电平。

在这种实施模式中, 为得到 4 个灰度的电压电平, 在电压电平 VH 和电压电平 VL 之间的电平差通过指定每个电平幅度 α 进行等分。然而, 如果在电压电平 VH 和电压电平 VL 之间的电平差不是等分而是任意设定, 本发明也仍然有效。

此外, 在这种实施模式中, 虽然通过将电压电平 VH 和电压电平 VL 输入到显示板的 D/A 转换器电路中实现灰度电压电平, 但是也可以通过输入 3 个或更多的电压电平来实现灰度电压电平。

在这种实施模式中, 如上所述, 虽然在每个子帧行周期内写的灰度电压电平按照表 1 和表 2 进行设置, 但它并不限于在表 1 和表 2 中的值。

在本实施模式中, 将从外部输入的 5 位数字视频数据的 2 位数字视频数据转换为电压灰度的 2 位数字视频数据, 以时间比例灰度表示 5 位数字视频数据的 3 位数字视频数据的灰度信息。现在, 考虑一种一般性的实例, 在该实例中通过时间比例灰度处理电路将从外部输入的 m 位数字视频数据的 n 位数字视频数据转换为电压灰度的数字视频数据, 而同时以时间比例灰度表示 $(m-n)$ 位数据的灰度级信息。符号 m 和 n 都是等于或大于 2 的整数, 并满足 $m>n$ 。

在这种情况下，帧周期（ T_f ）和子帧周期（ T_{sf} ）之间的关系表述如下：

$$T_f = 2^{m-n} \cdot T_{sf}$$

因此，实现 $(2^m - (2^{m-n} - 1))$ 种灰度显示模式。

当 $m=5$ 和 $n=2$ 时可以作为本实施模式的一个实例。勿需说明，本发明并不限于这个实例。符号 m 和 n 可以分别取 12 和 4 或 8 和 2。还可以设定 m 为 8 和设定 n 为 6 或者设定 m 为 10 和设定 n 为 2。也可以应用除这些值以外的其它值。

电压灰度法和时间比例灰度法可以按所述的顺序或连续地处理。

[实施模式 2]

在这种实施模式中描述了一种显示装置，8 位数字视频数据输入到该显示装置中。参考附图 9，附图 9 所示为本实施模式的显示装置的结构示意图。参考标号 801 表示具有数字驱动器的显示装置。标号 801-1 和 801-2 表示源极驱动器，标号 801-3 表示栅极驱动器，标号 801-4 表示具有按矩阵排列的多个像素的多个 TFT 的有源矩阵电路，标号 801-5 表示数字视频数据时间比例灰度处理电路。如在附图中所示，在本实施模式中，数字视频数据时间比例灰度处理电路整体形成在显示板中。

数字视频数据时间比例灰度处理电路 801-5 将从外部输入的 8 位数字视频数据的 6 位数字视频数据转换为用于电压灰度方法的 6 位数字视频数据。在 8 位数字视频数据中的 2 位数字视频数据的灰度级信息以时间比例灰度表示。

将由数字视频数据时间比例灰度处理电路 801-5 转换的 6 位数字视频数据输入到源极驱动器 801-1 和 801-2 中，并在源极驱动器内通过 D/A 转换器电路（未示）将其转换为模拟灰度电压，并输送给每根源极信号线。插入在本实施模式的显示装置中的 D/A 转换器电路将 6 位数字视频数据转换为模拟灰度电压。

在本实施模式的显示装置中，源极驱动器 801-1 和 801-2、栅极驱动器 801-3、有源矩阵电路 801-4 和数字视频数据时间比例灰度处理电路 801-5 都整体形成在同一基底上。

现在参看附图 10。附图 10 所示为这种实施模式的显示装置的更详细的电路结构。源极驱动器 801-1 包括一移位寄存器电路 801-1-1、一开锁电路 1（801-1-2）、一开锁电路 2（801-1-3）和一 D/A 转换器电路（801-1-4）。除这些之外，源极驱动器还包括一缓冲器电路和一电平移动器电路（都未示）。为便于

说明, 假设 D/A 转换器电路 (801-1-4) 包括一电平移动器电路。

源极驱动器 (801-2) 与源极驱动器 (801-1) 具有相同的结构。源极驱动器 (801-1) 发送图像信号 (灰度电压) 到标号为奇数的源极信号线, 而源极驱动器 (801-2) 发送图像信号 (灰度电压) 到标号为偶数的源极信号线。

为便于电路设计, 在这种实施模式的有源矩阵显示装置中, 两个源极驱动器 (801-1) 和 (801-2) 垂直地将有源矩阵电路夹在中间。然而, 考虑到电路设计, 如果可能的话可以仅应用一个源极驱动器。

栅极驱动器 801-3 包括移位寄存器电路、缓冲器电路、电平移动器电路等 (都未示)。

有源矩阵电路 (801-4) 包括 1920 (宽度) \times 1080 (长度) 像素。每个像素具有与在上文实施模式 1 中描述的像素结构类似的结构。

这种实施模式的显示装置具有处理 6 位数字视频数据的 D/A 转换器电路 801-1-4。包含在从外部输入的 8 位数字视频数据的 2 位数据中的信息用于时间比例灰度。这里时间比例灰度法与在上文中的实施模式 1 中的相同。

因此, 这种实施模式的显示装置能够实现 $2^8-3=253$ 种灰度显示的模式。

[实施模式 3]

参见附图 11, 参考标号 1001 表示具有模拟驱动器的显示板。标号 1001-1 表示源极驱动器, 标号 1001-2 和 1001-3 表示栅极驱动器, 标号 1001-4 表示具有按矩阵排列的多个像素的多个 TFT 的有源矩阵电路。

数字视频数据时间比例灰度处理电路 1002 将从外部输入的 5 位数字视频数据的 2 位数字视频数据转换为用于电压灰度方法的 2 位数字视频数据。在 5 位数字视频数据中的 3 位数据的灰度级信息以时间比例灰度表示。

将由数字视频数据时间比例灰度处理电路 1002 转换的 2 位数字视频数据输入到 D/A 转换器电路 1003 中, 并将其转换为模拟视频数据。然后将该模拟视频数据输入到显示板 1001 中。

这里, 说明当在实施模式 2 中的显示装置中应用液晶作为显示媒体的一种情况。参考附图 12, 说明显示板 1001 特别是有源矩阵电路 1001-4 的电路结构。

有源矩阵电路 1001-4 具有像素 ($x \times y$)。为便于说明, 用符号 $P_{1,1}$, $P_{2,1} \dots$ 和 $P_{x,y}$ 表示每个像素。此外, 每个像素具有像素的 TFT 1001-4-1 和存储电容器 1001-4-3。在一有源矩阵基底和—与其相对的基底之间容纳有液晶, 在有源矩阵

基底上形成有源极驱动器 1001-1、栅极驱动器 1001-2 和 1001-3 和有源矩阵电路 1001-4。液晶 1001-4-2 示意地说明了用于每个像素的液晶。

依据这种实施模式的模拟驱动器面板一个接着一个像素地驱动，即所谓点顺序驱动。这里称在所有的像素 ($P_{1,1}$ 至 $P_{y,x}$) 上写入模拟电压灰度所需的时间为一个帧周期 (T_f)。将一个帧周期 (T_f) 分为 8 个周期，这种周期称为子帧周期 (T_{sf})。此外，在一个像素 (例如, $P_{1,1}$, $P_{1,2} \dots P_{1,x}$) 上写入模拟电压灰度所需的时间称为一个子帧点周期 (T_{sfd})。

下面将描述在这种实施模式的显示装置中的灰度显示。从外部输入到这种实施模式的显示装置的数字视频数据为 5 位，其包含 32 位灰度级信息。这种实施模式的显示装置的灰度显示电平与在附图 5 中所示的灰度显示电平类似，因此再参考附图 5。

附图 13 和 14 一起说明了这种实施模式的显示装置的驱动时序图。为便于说明，在附图 13 和 14 中以像素 $P_{1,1}$, $P_{1,2}$, $P_{1,3} \dots P_{y,x}$ 为例。由于地方有限将驱动时序图分为两个图示出，即附图 13 和 14。

参看像素 $P_{1,1}$ ，在每个子帧点周期(第 1 T_{sfd} ，第 2 T_{sfd} ，第 3 T_{sfd} ，第 4 T_{sfd} ，第 5 T_{sfd} ，第 6 T_{sfd} ，第 7 T_{sfd} 和第 8 T_{sfd}) 内，在通过 D/A 转换器电路转换为模拟视频数据后，在像素 $P_{1,1}$ 写入数字视频数据 1,1-1,1,1-2,1,1-3,1,1-4,1,1-5,1,1-6,1,1-7 和 1,1-8。

类似地，在所有的其它像素写入与子帧点周期对应的模拟视频数据。

因此，这种实施模式的显示装置也能够进行如在上文中实施模式 1 中的 25 种灰度显示模式。

当从外部输入模拟视频数据到这种实施模式的显示装置时，输入的模拟数据转换为数字视频数据，并将所转换的数据输入到数字视频数据时间比例灰度处理电路 1002。

再次在这种实施模式中考虑一种通用的实例，在该通用实例中，通过时间比例灰度处理电路转将从外部输入的 m 位数字视频数据的 n 位数字视频数据换为用于电压灰度法的数字视频数据，以时间比例灰度表示 ($m-n$) 位数据的灰度级信息。符号 m 和 n 都是等于或大于 2 的整数，并满足 $m > n$ 。

在这种情况下，帧周期 (T_f) 和子帧周期 (T_{sf}) 之间的关系表述如下：

$$T_f = 2^{m-n} \cdot T_{sf}$$

因此, 实现 $(2^m - (2^{m-n} - 1))$ 种灰度显示模式。

附带地, 当实施如在这种实施模式中的点顺序扫描时, 从右至左以及从左至右在像素点写图像信号。作为一种替换, 也可以随机地在像素点写视频信号或在每隔一个像素、每第三个像素或每第四个像素写图像信号。

[实施模式 4]

这种实施模式描述了本发明的显示装置的制造方法。在这里说明的方法中用于有源矩阵电路的 TFT 和设置在有源矩阵电路外围的驱动器电路的 TFT 是同时形成的。

[形成岛形半导体层和栅绝缘膜的步骤: 附图 15A]

在附图 15A 中, 优选非碱性玻璃基底或石英基底用于基底 7001。也可以应用具有在其表面形成有绝缘膜的金属基底或硅基底。

在形成有 TFT 的基底 7001 的一个表面上, 通过等离子体化学汽相淀积法 (CVD) 或溅射法形成具有厚度为 100 至 400nm 的由氧化硅薄膜、氮化硅薄膜或氮氧化硅薄膜制成的基膜 7002。例如, 用于基膜 7002 的优选薄膜为一种具有两层结构的膜, 在该两层结构中形成有厚度为 25 至 100nm (这里为 50nm) 的氮化硅薄膜 7002 和厚度为 50 至 300nm (这里为 150nm) 的氧化硅薄膜 7003。基膜 7002 阻止来自基底的杂质污染, 如果应用石英基底则不需要基膜 7002。

接着, 通过公知的薄膜形成方法在基膜 7002 上形成具有厚度为 20 至 100nm 的非晶硅膜。虽然取决于其氢的含量, 为准备结晶步骤优选在 400 至 550°C 对非晶硅膜加热几小时以进行脱氢作用, 将氢含量降低到 5 原子% 或更小。可以通过其它形成的方法比如溅射或蒸发来形成非晶硅膜。在这种情况下, 充分地降低包含在薄膜中的杂质元素比如氧元素和氮元素是比较理想的。这里可以通过相同的膜形成方法形成基膜和非晶硅膜, 以便连续地形成这些膜。在这种情况下, 由于它没有被暴露在空气中, 能够防止在表面上的污染, 这就降低了制造的 TFT 的特性波动。

在从非晶硅膜中形成晶体硅膜的步骤中可以应用公知的激光结晶技术或热结晶技术。应用促进硅的结晶作用的催化元素通过热氧化作用形成晶体硅膜。其它的选择包括应用微晶硅膜和直接淀积的晶体硅膜。此外, 通过应用公知的 SOI (硅绝缘体) 技术形成晶体硅膜, 应用该技术将单晶硅附着到基底。

腐蚀并去掉由此形成的晶体硅膜的不需要的部分, 以形成岛形半导体硅层

7004 至 7006。在晶体硅膜上形成有 N 沟道 TFT 的区域可以预先掺以浓度大约为 1×10^{15} 至 $5 \times 10^{17} \text{cm}^{-3}$ 量级的硼 (B) 以控制阈值电压。

然后形成主要包括氧化硅或氮化硅的栅绝缘膜 7007 以覆盖岛形半导体层 7004 至 7006。栅绝缘膜 7007 的厚度可以为 10 至 200nm, 优选 50 至 150nm。例如, 通过等离子体 CVD 以 N_2O 和 SiH_4 为原料通过形成氮氧化硅膜来制造厚度为 75nm 的栅绝缘膜, 然后在 800 至 1000°C 的氧气环境或氯气和氧气混合的环境中热氧化该膜, 使其达到 115nm (附图 15A)。

[n⁻区的形成: 附图 15B]

在要形成引线的区域和岛形半导体层 7004 和 7006 的整个表面上以及在岛形半导体层 7005 (包括将成为沟道形成区的区域) 的一部分上形成抗蚀剂掩模 7008 至 7011, 并通过掺 n 型杂质元素形成轻微的掺杂区 7012。这种轻微的掺杂区 7012 是一种用于后面形成 LDD 区域(在本说明书中称为 Lov 区域, 这里“ov”表示“重叠”)的掺杂区域, LDD 区域通过在 CMOS 电路中的 n-沟道 TFT 中的栅绝缘膜与栅电极重叠。在这里形成的轻微掺杂区域中的 n 型掺杂元素的浓度称为 (n⁻)。因此, 轻微掺杂区域 7012 在本说明书中也可以称为 n⁻区。

应用等离子激发三氯化磷(PH_3)而没有质量分离的离子掺杂来掺磷。当然, 可替换的是, 也可以应用涉及质量分离的离子注入技术。在本步骤中, 在栅绝缘膜 7007 下的半导体层通过膜 7007 掺有磷。优选掺杂的磷的浓度范围为从 5×10^{17} 原子/ cm^3 到 5×10^{18} 原子/ cm^3 , 在本实施模式中浓度设定为 1×10^{18} 原子/ cm^3 。

此后, 除去抗蚀剂掩模 7008 至 7011 并在 400 至 900°C 优选 550 至 800°C 的氮气环境中进行热处理 1 至 12 小时, 激活在本步骤中加入的磷。

[形成栅电极导电膜和引线: 附图 15C]

以从钽 (Ta)、钛 (Ti)、钼 (Mo) 和钨 (W) 中选择的一种元素或从包含这些元素之中的一种为主要成分的导电材料形成厚度为 10 至 100nm 的第一导电膜 7013。例如, 氮化钽 (TaN) 或氮化钨 (WN) 是形成第一导电膜 7013 的理想材料。以从 Ta、Ti、Mo 和 W 中选择的一种元素或从包含这些元素之中的一种为主要成分的导电材料进一步形成厚度为 100 至 400nm 的且形成在第一导电膜 7013 之上的第二导电膜 7014。例如, 形成厚度为 200nm 的 Ta 膜。虽然没有示出, 为防止氧化导电膜 7013 或 7014 (特别是导电膜 7014) 在第一导电膜 7013

之下形成厚度为 2 至 20nm 的硅膜是有效的。

[形成 p-沟道栅电极和引线电极, 形成 p^+ 区: 附图 16A]

形成抗蚀剂掩模 7015 至 7018, 并对第一导电膜和第二导电膜 (此后看作复合层压薄膜) 进行腐蚀以形成 p-沟道 TFT 的栅引线 7020 和 7021 和栅电极 7019。这里, 留下导电膜 7022 和 7023 以覆盖将成为 n-沟道 TFT 的区域的整个表面。

继续进行下一步骤, 由于抗蚀剂掩模 7015 至 7018 起掩模保护的作用而被保留, 并且对半导体层 7004 的要形成 p-沟道 TFT 的部分掺以 p 型杂质元素。这里可以应用硼作为杂质元素, 并且通过应用乙硼烷 (B_2H_6) 的离子掺杂法 (当然可以应用离子注入法) 进行掺杂。这里掺硼的浓度范围为 5×10^{20} 至 3×10^{21} 原子/cm³。包含在这里形成的杂质区域中的 p 型杂质元素的浓度以 (p^+) 表示。因此, 在本说明书中称杂质区域 7024 和 7025 为 p^+ 区。

这里, 可替换的是, 在应用抗蚀剂掩模 7015-7018 通过腐蚀以除去栅绝缘膜 7007 将岛形半导体层 7004 的一部分暴露后, 进行具有 p-型杂质元素的掺杂工序。在这种情况下, 应用较低的加速电压进行掺杂就足够, 以使在岛形半导体层上引起的损坏更小, 并且提高生产量。

[形成 n-沟道栅电极: 附图 16B]

然后除去抗蚀剂掩模 7015 至 7018, 并形成新的抗蚀剂掩模 7026 至 7029 以形成 n-沟道 TFT 的栅电极 7030 至 7031。这里, 形成栅电极 7030 以便通过栅绝缘膜与 n 区 7012 重叠。

[形成 n^+ 区: 附图 16C]

然后除去抗蚀剂掩模 7026 至 7029, 并形成新的抗蚀剂掩模 7032 至 7034。接着, 实施在 n-沟道 TFT 中形成起源极区或漏极区作用的杂质区的步骤。形成抗蚀剂掩模 7034 以覆盖 n-沟道 TFT 的栅电极 7031。这是用于在后面的步骤中形成 LDD 区域, 该 LDD 区域不与在有源矩阵电路的 n-沟道 TFT 中的栅电极重叠。

加入具有 n 型的杂质元素以形成杂质区 7035 至 7039。这里, 再次应用三氯化磷 (PH_3) 的离子掺杂技术 (当然也可以应用离子注入法), 并将在这些区域中的三氯化磷的浓度设定在 1×10^{20} 至 1×10^{21} 原子/cm³ 之间。包含在这里形成的杂质区域 7037 至 7039 中的 n 型杂质元素的浓度以 (n^+) 表示。因此, 在

本说明书中称杂质区域 7037 至 7039 为 n^+ 区。杂质区 7035 至 7036 具有已经形成的 n^- 区，因此，严格地说，他们包含的三氯化磷的浓度比杂质区 7037 至 7039 稍微更高点。

这里，可替换地，在应用抗蚀剂掩模 7032-7034 和栅电极 7030 作为掩模通过腐蚀以除去栅绝缘膜 7007 将岛形半导体层 7005 和 7006 的一部分暴露后，执行具有 n -型杂质元素的掺杂工序。在这种情况下，应用较低的加速电压进行掺杂就足够，以使在岛形半导体层上引起的损坏更小，并且提高生产量。

[形成 n^- 区：附图 17A]

接着，除去抗蚀剂掩模 7032 至 7034，并在要形成有源矩阵电路的 n -沟道 TFT 的岛形半导体层 7006 中掺以具有 n -型的杂质元素。由此在所形成的杂质区 7040 至 7043 掺以与上述的 n^- 区相同的浓度或更小的浓度（特别地， 5×10^{16} 至 1×10^{18} 原子/cm³）的三氯化磷。包含在这里形成的杂质区域 7040 至 7043 中的具有 n -型的杂质元素的浓度以 (n^-) 表示。因此，在本说明书中称杂质区域 7040 至 7043 为 n^- 区。顺便提及，在这一步骤中除了遮掩在栅电极下的杂质区 7067 以外，每一杂质区都掺有浓度为 n^- 的三氯化磷。然而，三氯化磷浓度是很低以致其影响可以忽略。

[热活化步骤：附图 17B]

接着形成保护性绝缘膜 7044，该保护性绝缘膜 7044 以后将成为第一层间绝缘膜的一部分。保护性绝缘膜 7044 可以包括氮化硅膜、氧化硅膜、氮氧化硅膜或结合这些膜而成的复合膜。这些膜的厚度范围为 100 至 400nm。

此后，进行热处理步骤以活化加入的每种浓度的 n -型或 p -型杂质元素。这一步骤可以应用炉内退火、激光退火或快速热退火 (RTA)。在本实施模式中，通过炉内退火进行激活步骤。在 300 至 650°C (优选 400 至 550°C，在这里为 450°C) 的氮环境中实施热处理 2 小时。

在 300 至 450°C 包含 3 至 100% 的氢的环境中进行进一步热处理 1 至 12 小时，使岛形半导体层氢化。晃动在岛形半导体层中与热激活的氢结合的结合物以结束这一步骤。其它的氢化方法包括等离子加氢。

[形成层间绝缘膜、源/漏电极、光-防护膜、像素电极和存储电容：附图 17C]

一旦完成活化步骤后，在防护性绝缘膜 7044 上形成厚度为 0.5 至 1.5 μm 的层间绝缘膜 7045。由防护性绝缘膜 7044 和层间绝缘膜 7045 组成的复合薄膜

起第一层间绝缘膜的作用。

这之后，形成到达每个 TFT 的源区或漏区的接触孔以形成源电极 7046 至 7048 和漏电极 7049 和 7050。虽然没有示出，在本实施模式中电极包括具有三层结构的复合薄膜，通过溅射在该三层结构中连续形成厚度为 100nm 的 Ti 膜、厚度为 300nm 的含 Ti 的铝膜和具有厚度为 150nm 的其它 Ti 膜。

然后应用厚度为 50 至 500nm（一般 200 至 300nm）的氮化硅膜、氧化硅膜或氮氧化硅膜形成钝化膜 7051。接着在这种状态进行氢化处理以有利于改善 TFT 的特性。例如，在 300 至 450℃ 包含 3 至 100% 的氢的环境中进行热处理 1 至 12 小时就足够。当应用等离子加氢法时则能够得到相同的结果。在钝化膜 7051 的一个位置上形成一个开口，在该位置形成接触孔以连接像素电极和漏电极。

此后，形成由有机树脂制成的第二层间绝缘膜 7052，其具有大约 1 μm 的厚度。可以应用聚酰亚胺、丙烯酸类、聚酰胺、聚酰胺酰亚胺、BCB（苯并环丁烯（benzocyclobutene））等作为有机树脂。应用这种有机树脂膜的优点包括膜形方法简单、由于相对较低的介电常数减小了寄生电容以及具有很好的平整性等。可以应用除了上面所列的有机树脂以外的有机树脂或基于有机物的 SiO 化合物。这里，应用应用到基底后热聚合型的聚酰亚胺，并在 300℃ 燃烧以形成膜 7052。

接着，在形成有源矩阵电路的区域中在第二层间绝缘膜 7052 上形成光-防护膜 7053。光-防护膜 7053 包括从铝（Al）、钛（Ti）和钽（Ta）中选择的一种元素或包含这些元素中的一种作为主要成分的膜，其厚度为 100 至 300nm。在光-防护膜 7053 的表面上，通过阳极氧化或等离子氧化形成厚度为 30 至 150nm（优选 50 至 75nm）的氧化膜 7054。这里，应用铝膜或主要包含铝的一种膜用作光-防护膜 7053，并且用铝氧化膜（氧化铝膜）作为氧化膜 7054。

在这种实施模式中仅在光-防护膜的表面上形成绝缘膜。可以应用汽相淀积法比如等离子化学汽相淀积（CVD）、热化学汽相淀积或溅射来形成绝缘膜。在这种情况下，膜厚度适合于 30 至 150nm（优选 50 至 75nm）。可以应用氧化硅膜、氮化硅膜、氮氧化硅膜、DLC（与碳类似的金刚石）膜或有机树脂膜用于绝缘膜。也可以应用这些膜组合形成的复合膜。

然后在第二绝缘膜 7052 中形成到达漏电极 7050 的接触孔以形成像素电极

7055。注意的是，像素电极 7056 和 7057 相临近但是为不同的像素。对于像素电极 7055 至 7057，在制造发送型显示装置的情况下应用透明导电膜，在制造反射型显示装置的情况下应用金属膜。这里，为制造发送型显示装置，通过溅射形成厚度为 100nm 的铟锡氧化膜 (ITO)。

这里，在区域 7058 中形成存储电容器，在区域 7058 中像素电极 7055 通过电极氧化膜 7054 与光-防护膜 7053 重叠。

这样，完成了具有起驱动器电路作用的 CMOS 电路的有源矩阵基底和形成在同一基底上的有源矩阵电路。在起驱动器电路作用的 CMOS 电路中形成有 P-沟道 TFT7081 和 n-沟道 TFT7082，和在有源矩阵电路中由 n-沟道 TFT 形成像素的 TFT7083。

CMOS 电路的 p-沟道 TFT7081 具有沟道形成区 7061 和分别形成在 p^+ 区中的源极区 7062 和漏极区 7063。n-沟道 TFT7082 具有沟道形成区 7064 和源极区 7065 和漏极区 7066 和 LDD 区 (此后称为 Lov 区，这里“ov”表示重叠) 7067，LDD 区 7067 通过栅绝缘膜与栅电极重叠。分别在 (n^-+n^+) 区中形成源极区 7065 和漏极区 7066，在 n^- 区中形成 Lov 区 7067。

像素的 TFT7083 具有具有沟道形成区 7068 和 7069、源极区 7070、漏极区 7071、通过栅绝缘膜与栅电极并不重叠的 LDD 区 7072 至 7075 (此后称为 Loff 区，这里“off”表示“偏置”) 和与 Loff 区 7073 和 7074 接触的 n^+ 区 7076。分别在 n^+ 区中形成源极区 7070 和漏极区 7071，在 n^- 区中形成 Loff 区 7072 至 7075。

在本发明中，依据每个电路所要求的技术参数使形成有源矩阵电路和形成驱动器电路的 TFT 结构最优化，由此提高半导体设备的操作性能和可靠性。具体地，依据电路技术参数通过适当应用 Lov 区或 Loff 区改变 n-沟道 TFT 的 LDD 区的布置，在相同的基底上实现在其内要求高速操作或对热载流子的防范的 TFT 结构和在其内要求低 OFF 电流操作的 TFT 结构。

例如，n-沟道 TFT7082 适合于对于高速操作很重要的逻辑电路，比如移位寄存器电路、分频电路、信号分配电路、电平移动器电路和缓冲器电路。在另一方面，n-沟道 TFT7083 适合于对于低 OFF 电流操作很重要的电路，比如有源矩阵电路和采样电路 (采样保持电路)。

对于沟道长度为 3 至 7 μm 来说，Lov 区的长度 (宽度) 为 0.5 至 3.0 μm ，一般地 1.0 至 1.5 μm 。设置在像素的 TFT7083 中的 Loff 区 7072 至 7075 的长度

(宽度)为 0.5 至 3.5 μm , 一般地 2.0 至 2.5 μm 。

通过上述步骤, 完成有源矩阵基底。

接着, 下面描述应用通过上述步骤制造的有源矩阵基底的液晶显示装置的制造过程。

在如附图 17C 中所述的有源矩阵基底上形成一种定位 (alignment) 膜 (未示)。在这种实施模式中, 应用聚酰亚胺作定位膜。然后制备相对的基底。相对的基底包括玻璃基底、由透明电极构成的相对的电极和定位膜 (所有这些都未示出)。

在本实施模式中再次应用聚酰亚胺膜制作相对基底的定位膜。在形成定位膜后, 进行研磨处理。在本实施模式中用作定位膜的聚酰亚胺具有相对较大的预倾角。

然后通过密封材料或衬片 (都未示) 应用公知的单元组合方法将经过上述步骤处理的有源矩阵基底和相对的基底彼此相互粘合在一起。在此之后, 在基底之间注入液晶, 并且应用端密封材料 (未示) 将基底完全密封。在本实施模式中, 应用向列型液晶作为注入的液晶。

由此完成液晶显示装置。

顺便指出, 通过激光 (一般为准分子激光) 使非晶硅膜结晶, 替代在本实施模式中描述的非晶硅膜的结晶方法。

此外, 可以通过 SOI 结构 (SOI 基底) 比如 SmartCut™、SIMOX 和 ELTRAN™ 替换多晶硅膜来进行其它步骤。

[实施模式 5]

这种实施模式描述本发明的另外一种显示装置的制造方法。在这里描述的方法中能够同时制造形成有源矩阵电路的 TFT 和形成设置在有源矩阵电路外围的驱动器电路的 TFT。

[形成岛形半导体层和栅绝缘膜的步骤: 附图 18A]

在附图 18A 中, 优选非碱性玻璃基底或石英基底用于基底 6001。除了这些基底以外, 一种可采用的基底是在其表面形成有绝缘膜的金属基底或硅基底。

在形成有 TFT 的基底 6001 的一个表面上, 通过等离子体化学汽相淀积法 (CVD) 或溅射法形成具有厚度为 100 至 400nm 的由氧化硅薄膜、氮化硅薄膜或氮氧化硅薄膜制成的基膜 6002。例如, 用于基膜 6002 的优选薄膜为一种具有

两层结构的膜,在该两层结构中形成有厚度为 25 至 100nm (这里为 50nm) 的氮化硅薄膜 6002 和厚度为 50 至 300nm (这里为 150nm) 的氧化硅薄膜 6003。基膜 6002 阻止来自基底的杂质污染,如果应用石英基底则不需要基膜 6002。

接着,通过公知的薄膜形成方法在基膜 6002 上形成具有厚度为 20 至 100nm 的非晶硅膜。虽然取决于其氢的含量,为准备结晶步骤优选在 400 至 550℃ 对非晶硅膜加热几小时以进行脱氢作用,将氢含量降低到 5 原子%或更小。如果充分地降低包含在薄膜中的杂质元素比如氧元素和氮元素等则可以通过其它形成的方法比如溅射或蒸发形成非晶硅膜。这里可以通过相同的膜形成方法连续地形成基膜和非晶硅膜。在这种情况下,由于在形成基膜后装置没有被暴露在空气中,这使其能够防止表面污染,其降低了制造的 TFT 的特性波动。

可以应用公知的激光结晶技术或热结晶技术通过非晶硅膜形成晶体硅膜。应用促进硅的结晶作用的催化元素通过热氧化作用形成晶体硅膜。其它的选择包括应用微晶硅膜和直接淀积的晶体硅膜。此外,通过应用公知的 SOI (硅绝缘体) 技术形成晶体硅膜,通过该技术将单晶硅附着到基底。

腐蚀掉由此形成的晶体硅膜的不需要的部分,以形成岛形半导体硅层 6004 至 6006。在晶体硅膜上形成有 N 沟道 TFT 的区域可以预先掺以浓度大约为 1×10^{15} 至 $5 \times 10^{17} \text{cm}^{-3}$ 量级的硼 (B) 以控制阈值电压。

然后形成主要包括氧化硅或氮化硅的栅绝缘膜 6007 以覆盖岛形半导体层 6004 至 6006。栅绝缘膜 6007 的厚度可以为 10 至 200nm, 优选 50 至 150nm。例如,通过等离子体 CVD 以 N_2O 和 SiH_4 为原料通过形成氮氧化硅膜来制造厚度为 75nm 的栅绝缘膜,然后在 800 至 1000℃ 的氧气环境或氯气和氧气混合的环境中热氧化该膜,使其厚度达到 115nm (附图 18A)。

[形成 n^- 区: 附图 18B]

在要形成引线的区域和岛形半导体层 6004 和 6006 的整个表面上以及在岛形半导体层 6005 (包括将成为沟道形成区的区域) 的一部分上形成抗蚀剂掩模 6008 至 6011, 并通过掺 n 型杂质元素形成轻微的掺杂区 6012 和 6013。这些轻微的掺杂区 6012 和 6013 是一种用于后面形成的在 CMOS 电路中的 LDD 区域 (在本说明书中称为 Lov 区域, 这里 “ov” 表示 “重叠”) 的掺杂区域, LDD 区域通过 n-沟道 TFT 中的栅绝缘膜与栅电极重叠。在这里形成的轻微掺杂区域中的 n 型掺杂元素的浓度称为 (n^-)。因此, 轻微掺杂区域 6012 和 6013 可以称

为 n^- 区。

应用在其上没有质量分离的等离子体激发三氢化磷 (PH_3) 通过离子掺杂来掺磷。当然, 可替换的是也可以应用涉及质量分离的离子注入技术。在本步骤中, 在栅绝缘膜 6007 下的半导体层通过膜 6007 掺有磷。优选掺杂的磷的浓度为范围为从 5×10^{17} 原子/ cm^3 至 5×10^{18} 原子/ cm^3 , 这里该浓度设定为 1×10^{18} 原子/ cm^3 。

此后, 除去抗蚀剂掩模 6008 至 6011 并在 400 至 900°C 优选 550 至 800°C 的氮气环境中进行热处理 1 至 12 小时, 激活在这一步骤中加入的磷。

[形成用于栅电极和引线的导电膜: 附图 18C]

以从钽 (Ta)、钛 (Ti)、钼 (Mo) 和钨 (W) 中选择的一种元素或以从包含这些元素中的一种为主要成分的导电材料形成厚度为 10 至 100nm 的第一导电膜 6014。例如, 氮化钽 (TaN) 或氮化钨 (WN) 是形成第一导电膜 6014 的理想材料。以从 Ta、Ti、Mo 和 W 中选择的一种元素或从包含这些元素中的一种为主要成分的导电材料进一步形成厚度为 100 至 400nm 的且形成在第一导电膜 6014 之上的第二导电膜 6015。例如, 形成厚度为 200nm 的 Ta 膜。虽然没有示出, 为防止氧化导电膜 6014 或 6015 (特别是导电膜 6015) 在第一导电膜 6014 之下形成厚度为 2 至 20nm 的硅膜是有效的。

[形成 p-沟道栅电极和引线电极, 形成 p^+ 区: 附图 19A]

形成抗蚀剂掩模 6016 至 6019, 并对第一导电膜和第二导电膜 (此后看作层压复合薄膜) 进行腐蚀以形成 p-沟道 TFT 的栅引线 6021 和 6022 和栅电极 6020。留下导电膜 6023 和 6024 以覆盖要成为 n-沟道 TFT 的区域的整个表面。

继续进行下一步骤, 由于抗蚀剂掩模 6016 至 6019 起掩模的作用而仍然被保留, 并且对半导体层 6004 的要形成 p-沟道 TFT 的部分掺以 p 型杂质元素。这里可以应用硼作为杂质元素, 并且通过应用乙硼烷 (B_2H_6) 的离子掺杂法 (当然可以应用离子注入法) 进行掺杂。这里掺硼的浓度范围为 5×10^{20} 至 3×10^{21} 原子/ cm^3 。包含在这里形成的杂质区域中的 p 型杂质元素的浓度以 (p^{++}) 表示。因此, 在本说明书中称杂质区域 6025 和 6026 为 p^{++} 区。

这里, 可替换地, 在应用抗蚀剂掩模 6016-6019 通过腐蚀并除去栅绝缘膜 6007 将岛形半导体层 6004 的一部分暴露后, 进行具有 p-型杂质元素的掺杂工序。在这种情况下, 应用较低的加速电压进行掺杂就足够, 以使在岛形半导体层上

引起的损坏更小，并且提高生产量。

[形成 n-沟道栅电极：附图 19B]

然后除去抗蚀剂掩模 6016 至 6019，并形成新的抗蚀剂掩模 6027 至 6030 以形成 n-沟道 TFT 的栅电极 6031 至 6032。这里，形成栅电极 6031 以便通过栅绝缘膜与 n⁻区 6012、6013 重叠。

[形成 n⁺区：附图 19C]

然后除去抗蚀剂掩模 6027 至 6030，并形成新的抗蚀剂掩模 6033 至 6035。接着，进行在 n-沟道 TFT 中形成起源区或漏极区作用的杂质区的步骤。形成抗蚀剂掩模 6035 以覆盖 n-沟道 TFT 的栅电极 6032。这是用于在后面步骤中形成 LDD 区域，该 LDD 区域不与在有源矩阵电路的 n-沟道 TFT 的栅电极重叠。

加入 n 型的杂质元素以形成杂质区 6036 至 6040。这里，再次应用三氯化磷 (PH₃) 的离子掺杂法（当然也可以应用离子注入法），并将在这些区域中的三氯化磷的浓度设定在 1×10^{20} 至 1×10^{21} 原子/cm³ 之间。包含在这里形成的杂质区域 6038 至 6040 中的杂质元素的浓度以 (n⁺) 表示。因此，在本说明书中称杂质区域 6038 至 6040 为 n⁺区。杂质区 6036 至 6037 具有已经形成的 n⁻区，因此，严格地说，他们包含的三氯化磷的浓度比杂质区 6038 至 6040 稍微更高点。

这里，作为一种替换方式，在应用抗蚀剂掩模 6033-6035 通过腐蚀以除去栅绝缘膜 6007 将岛形半导体层 6005 和 6006 的一部分暴露后，进行具有 n-型杂质元素的掺杂工序。在这种情况下，应用较低的加速电压进行掺杂就足够，以使在岛形半导体层上引起的损坏更小，并且提高生产量。

[形成 n⁻区：附图 20A]

接着，去掉抗蚀剂掩模 6033 至 6035，并在将要形成有源矩阵电路的 n-沟道 TFT 的岛形半导体层 6006 中掺以具有 n 型的杂质元素。由此在所形成的杂质区 6041 至 6044 中掺以与上述的 n⁻区相同浓度或更小浓度（具体地， 5×10^{16} 至 1×10^{18} 原子/cm³）的三氯化磷。包含在这里形成的杂质区域 6041 至 6044 中的具有 n 型的杂质元素的浓度以 (n⁻) 表示。因此，在本说明书中称杂质区域 6041 至 6044 为 n⁻区。顺便提及，在这一步骤中除了遮掩在栅电极下的杂质区 6068 的每一杂质区都掺有浓度为 n⁻的三氯化磷。然而，三氯化磷浓度是很低以致其影响可以忽略。

[热活化步骤: 附图 20B]

接着形成保护性绝缘膜 6045, 该保护性绝缘膜 6045 以后将成为第一层间绝缘膜的一部分。保护性绝缘膜 6045 可以包括氮化硅膜、氧化硅膜、氮氧化硅膜或包括这些膜的相层叠结合形成的复合膜。这些膜的厚度范围为 100 至 400nm。

此后, 进行热处理步骤以激活加入的不同浓度的 n 型或 p 型的杂质元素。这一步骤可以采用炉内退火、激光退火或快速热退火 (RTA)。这里, 通过炉内退火实施激活步骤。在 300 至 650°C (优选 400 至 550°C, 在这里为 450°C) 的氮环境中实施热处理 2 小时。

在 300 至 450°C 包含 3 至 100% 的氢的环境中进一步热处理 1 至 12 小时, 使岛形半导体层氢化。晃动在岛形半导体层中与热激活的氢结合的结合物以结束这一步骤。其它的氢化方法包括等离子加氢 (用等离子体激活氢)。

[形成层间绝缘膜、源/漏电极、光-防护膜、像素电极和存储电容: 附图 20C]

一旦完成活化步骤后, 在防护性绝缘膜 6045 上形成厚度为 0.5 至 1.5 μm 的层间绝缘膜 6046。由防护性绝缘膜 6045 和层间绝缘膜 6046 组成的复合薄膜起第一层间绝缘膜的作用。

这之后, 形成到达每个 TFT 的源区或漏区的接触孔以形成源电极 6047 至 6049 和漏电极 6050 和 6051。虽然没有示出, 在本实施模式中这些电极每个都是由具有三层结构的复合薄膜制成, 通过溅射在该三层结构中连续形成厚度为 100nm 的 Ti 膜、厚度为 300nm 的含 Ti 的铝膜和具有厚度为 150nm 的其它 Ti 膜。

然后应用厚度为 50 至 500nm (一般 200 至 300nm) 的氮化硅膜、氧化硅膜或氮氧化硅膜形成钝化膜 6052。随后在这种状态进行氢化处理以有利于改善 TFT 的特性。例如, 在 300 至 450°C 包含 3 至 100% 的氢的环境中进行热处理 1 至 12 小时就足够。当应用等离子加氢法时则能够得到相同的结果。在钝化膜 6052 的一个位置上形成一个开口, 在该位置形成接触孔以连接像素电极和漏电极。

此后, 形成由有机树脂制成的第二层间绝缘膜 6053, 其有大约 1 μm 的厚度。可以应用聚酰亚胺、丙烯酸类、聚酰胺、聚酰胺酰亚胺、BCB (苯并环丁烯) 等作为有机树脂使用。应用这种有机树脂膜的优点包括膜形成工艺简单、

由于相对较低的介电常数降低了寄生电容以及具有很好的平整性等。可以应用除了上面所列的有机树脂以外的有机树脂或基于有机物的 SiO 化合物。这里，应用应用到基底后的热聚合型的聚酰亚胺，并在 300℃ 加热以形成膜 6053。

接着，在将要形成有源矩阵电路的区域中在第二层绝缘膜 6053 上形成光-防护膜 6054。光-防护膜 6054 是由从铝 (Al)、钛 (Ti) 和钽 (Ta) 中选择的一种元素或包含这些元素中的一种为主要成分的膜制成的，其厚度为 100 至 300nm。通过阳极氧化或等离子氧化，在光-防护膜 6054 的表面上形成厚度为 30 至 150nm (优选 50 至 75nm) 的氧化膜 6055。这里在本实施模式中，应用铝膜或主要包含铝的一种膜用作光-防护膜 6054，并且用铝氧化膜 (氧化铝膜) 作为氧化膜 6055。

在本实施模式中仅在光-防护膜的表面上形成绝缘膜。可以应用汽相淀积法比如等离子化学汽相淀积 (CVD)、热化学汽相淀积或溅射来形成绝缘膜。在这种情况下，膜厚度也适合于 30 至 150nm (优选 50 至 75nm)。可以应用氧化硅膜、氮化硅膜、氮氧化硅膜、DLC (与碳类似的金刚石) 膜或有机树脂膜用于绝缘膜。也可以应用这些膜组合形成的复合膜。

然后在第二绝缘膜 6053 中形成到达漏电极 6051 的接触孔以形成像素电极 6056。顺便指出，像素电极 6057 和 6058 相临近但是为不同的像素。对于像素电极 6056 至 6058，在制造透射型显示装置的情况下应用透明导电膜，在制造反射型显示装置的情况下应用金属膜。这里在本实施模式中，为制造发送型显示装置，通过溅射形成厚度为 100nm 的铟锡氧化膜 (ITO)。

这里，使用像素电极 6056 通过电极氧化膜 6055 与光-防护膜 6054 重叠的区域 6059 形成存储电容器。

这样，完成了具有起驱动器电路作用的 CMOS 电路的有源矩阵基底和形成在同一基底上的有源矩阵电路。在起驱动器电路作用的 CMOS 电路中形成有 P-沟道 TFT6081 和 n-沟道 TFT6082，在有源矩阵电路中通过 n-沟道 TFT 形成像素的 TFT6083。

CMOS 电路的 p-沟道 TFT6081 具有沟道形成区 6062 和分别形成在 p⁺区中的源极区 6063 和漏极区 6064。n-沟道 TFT6082 具有沟道形成区 6065 和源极区 6066 和漏极区 6067 和 LDD 区 6068 和 6069，LDD 区 6068 和 6069 通过栅绝缘膜与栅电极重叠 (此后称为 Lov 区，这里 “ov” 表示重叠)。分别在 (n⁻+n⁺) 区

中形成源极区 6066 和漏极区 6067, 在 n^- 区中形成 Lov 区 6068 和 6069。

像素的 TFT6083 具有沟道形成区 6070 和 6071、源极区 6072、漏极区 6073、通过栅绝缘膜与栅电极并不重叠的 LDD 区 6074 至 6077 (此后称为 Loff 区, 这里 “off” 表示 “偏离”) 和与 Loff 区 6075 和 6076 接触的 n^+ 区 6078。分别在 n^+ 区中形成源极区 6072 和漏极区 6073, 在 n^- 区中形成 Loff 区 6074 至 6077。

在本发明中, 依据每个电路要求的技术参数使形成有源矩阵电路和形成驱动器电路的 TFT 结构最优化, 由此提高半导体设备的操作性能和可靠性。具体地, 依据电路技术参数改变在 n -沟道 TFT 中的 LDD 区的布置和选择 Lov 区或 Loff 区实现在 TFT 结构的相同基底上形成, 该 TFT 结构对于高速操作或对热载流子的防范很重要, 以及该 TFT 结构对于低 OFF 电流操作也很重要。

例如, 在有源矩阵显示装置中, n -沟道 TFT6082 适合用于逻辑电路, 在该逻辑电路中进行高速操作很重要, 比如移位寄存器电路、分频电路、信号分配电路、电平移动器电路和缓冲器电路。在另一方面, n -沟道 TFT6083 适合于对于低 OFF 电流操作很重要的电路, 比如有源矩阵电路和采样电路 (采样保持电路)。

对于沟道长度为 3 至 7 μm 来说, Lov 区的长度 (宽度) 为 0.5 至 3.0 μm , 一般地 1.0 至 1.5 μm 。设置在像素的 TFT6083 中的 Loff 区 6073 至 6076 的长度 (宽度) 为 0.5 至 3.5 μm , 一般地 2.0 至 2.5 μm 。

应用通过上述步骤制造的有源矩阵基底为基础制造显示装置。制造方法的实例参见实施模式 4。

[实施模式 6]

附图 21 所示为用于本发明的液晶显示装置的有源矩阵基底的另一种结构的实例。参考标号 8001 表示 p -沟道 TFT, 标号 8002、8003 和 8004 表示 n -沟道 TFT。TFT8001、8002、8003 和 8004 构成驱动器的电路部分, 而 TFT8004 为有源矩阵电路的一部分。

参考标号 8005 至 8013 表示组成有源矩阵电路的像素的 TFT 的半导体层。标号 8005、8009 和 8013 为 n^+ 区, 标号 8006、8008、8010 和 8012 为 n^- 区, 和标号 8007 和 8011 表示沟道形成区。标号 8014 表示绝缘膜的盖层, 提供该盖层以在沟道形成区中形成偏离部分。

至于本实施模式, 参见本申请人的日本专利申请 No. Hei 11-67809 的。

[实施模式 7]

在本发明的上述液晶显示装置中，可以应用除了 TN 液晶以外的各种液晶。例如，可使用的液晶材料包括如下材料：公开在 H. Furue 等人的题为“Characteristics and Driving Scheme of Polymer-Stabilized Monostable FLCDC Exhibiting Fast Response Time and High Contrast Ratio with Gray-Scale Capability”（1998 年，SID）中的材料、公开在 T. Yoshida 等人的题为“A Full-Color Tresholdless Antiferroelectric LCD Exhibiting Wide Viewing Angle with Fast Response Time”（1997 年，SID DIGEST, 841）中的材料、公开在 S. Inui 等人的题为“Tresholdless Antiferroelectricity in Liquid Crystals and its Application to Displays”（1996，J. Mater. Chem. 6（4），671-673）中的材料和公开在美国专利 US 5,594,569 中的材料。

在一定的温度范围具有反铁电状态的液晶称为反铁电液晶。在具有反铁电液晶的混合液晶中，有一种称为无阈值（thresholdless）反铁电混合液晶，其具有相对于电场透射率连续变化的电光响应特性。一些无阈值反铁电混合液晶具有 V 形的电光响应特性，在这些无阈值的反铁电混合液晶中已经发现它们的驱动电压大约为 $\pm 2.5V$ （具有约 1 至 2 μm 的厚度）。

这里，参考附图 22，根据光的透射率相对于所施加的电压，附图 22 说明了一种具有 V 形的电光响应特性的无门限的反铁电混合液晶特性实例。在附图 22 所示的曲线图中，纵轴表示透射率（任意单位）和横轴表示所施加的电压。在液晶显示装置的入射侧面上的起偏振片透射轴与无门限的反铁电混合液晶的近晶层的法线方向基本平行设置，该无门限的反铁电混合液晶与液晶显示装置的研磨方向基本一致。在另一方面，设置发射侧的起偏振片透射轴，使其基本形成穿过尼科耳棱镜（Nicol）到达在入射侧的起偏振片的透射轴线。

如附图 22 所示，可以理解的是应用这种无阈值的反铁电混合液晶能够使低电压驱动和灰度显示成为可能。

在具有模拟驱动器的液晶显示装置中在应用这种无阈值的反铁电混合液晶的情况下，例如将对视频信号的采样电路的电源电压抑制到大约 5 至 8V。因此，可以降低驱动器的工作供电电压以实现具有较低的功耗并具有较高的可靠性的液晶显示装置。

此外，在具有数字驱动器的液晶显示装置中在应用具有这种较低的电压驱

动的无阈值反铁电混合液晶的情况下，可以降低D/A转换器电路的电压的输出以降低D/A转换器电路的运行供电电压和降低驱动器的运行供电电压。因此，可以实现一种具有降低了的功耗但具有较高的可靠性的液晶显示装置。

因此，当应用具有相对较小的宽度（例如，0至500nm，或0至200nm）的LDD区（轻微的掺杂区）的TFT时使用具有这种低电压驱动的反铁电混合液晶也是有效的。

一般地，无阈值的反铁电混合液晶的自发极化较大，液晶本身的介电常数较高。由于这个原因，对于液晶显示装置当应用无阈值的反铁电混合液晶时，要求较大的像素存储电容器。因此，优选应用在自发极化中较小的无阈值的反铁电混合液晶。作为一种变型，当应用线性顺序驱动作为液晶显示装置的驱动方法时，将电压灰度级写入像素的周期（像素馈给周期）延长以使可以补充较小的存储电容器。

应用这种无阈值的反铁电混合液晶可以实现低电压驱动，由此实现低功耗的液晶显示装置。

顺便提及，只要液晶具有如附图22所示的电-光特性，它就可以用作本发明的液晶显示装置的显示介质。

[实施模式8]

上文所述的本发明的显示装置可以用于如附图23所示的三面板型的投影仪（放映机）。

在附图23中，参考标号2401表示一白光源，标号2402至2405表示分光镜，标号2406和2407表示全反射镜，标号2408至2410表示本发明的显示装置，标号2411表示凸透镜。

[实施模式9]

上文所述的本发明的显示装置可以用于如附图24所示的三面板型的投影仪（放映机）。

在附图24中，参考标号2501表示一白光源，标号2502和2505表示分光镜，标号2504至2506表示全反射镜，标号2507至2509表示本发明的显示装置，标号2510表示分光棱镜，标号2511表示凸透镜。

[实施模式10]

在上文所述的实施模式1至3中所述的本发明的显示装置可以用于如附图

25 所示的单面板型的投影仪（放映机）。

在附图 25 中，参考标号 2601 表示包括灯和反光镜的白光源，标号 2602、2603 和 2604 表示有选择性地分别反射波长在蓝光、红光和绿光波长范围中的光的分光镜。标号 2605 表示由许多微型透镜组成的微型透镜组。参考标号 2606 表示本发明的显示板，标号 2607 表示场透镜，标号 2608 表示凸透镜和标号 2609 表示屏幕。

[实施模式 11]

在上面的实施模式 8 至 10 中的投影仪根据他们的放映方式可以分为后置式投影仪和前置式投影仪。

附图 26A 所示为一种前置式投影仪，其包括一主机体 10001、一本发明的显示装置 10002、一光源 10003 和一光学系统 10004 和一屏幕 10005。虽然在附图 26A 中所示的为一种并入了一个显示装置的前置型的投影仪，它还可以并入三个显示装置（分别对应于光 R、G 和 B）以实现更高分辨率和更高清晰度的前置式投影仪。

附图 26B 所示为一种后置式投影仪，其包括一主机体 10006、一显示装置 10007、一光源 10008、一反光器 10009 和一屏幕 10010。在附图 26B 中所示的为一种并入了三个有源矩阵半导体显示装置（分别对应于光 R、G 和 B）的后置型的投影仪。

[实施模式 12]

本实施模式说明一种实例，在该实例中将本发明的显示装置应用到护目镜型显示器中。

参考附图 27。标号 2801 表示护目镜型显示器的主机体，标号 2802-R、2802-L 表示本发明的显示装置，标号 2803-R、2803-L 表示发光二极管（LED）背照光源，2804-R、2804-L 表示光学元件。

[实施模式 13]

在本实施模式中，将 LED 用于本发明的显示装置的背照光源以实现场顺序运行。

在附图 28 中的场顺序驱动方法的时序图说明了写视频信号的起始信号（Vsync 信号）、用于红光（R）、绿光（G）和蓝光（B）的发光时序信号（R、G 和 B）和视频信号（VIDEO）。Tf 表示帧周期。Tr、Tg 和 Tb 分别表示点亮红

(R) 的、绿 (G) 的和蓝 (B) 的 LED 的点亮周期。

输送到显示装置的视频信号是通过沿着时基压缩视频数据到原始数据大小的三分之一而得到的一种信号, 比如 R1, 该 R1 信号是从外部输入来的并对应于红的。输送到显示板的一视频信号 G1 是通过沿着时基压缩视频数据到原始数据大小的三分之一而得到的一种信号, 该 G1 信号是从外部输入来的并对应于绿的。输送到显示板的一视频信号 B1 是通过沿着时基压缩视频数据到原始数据大小的三分之一而得到的一种信号, 该 B1 信号是从外部输入来的并对应于蓝的。

在场顺序驱动方法中, 在 LED 点亮周期: TR 周期、TG 周期和 TB 周期中分别点亮 R、G 和 B LED。在红的 LED 点亮周期 (TR) 中将对应于红的视频信号 (R1) 输送到显示板以写一屏红色图像到显示板。在绿的 LED 点亮周期 (TG) 中将对应于绿的视频信号 (G1) 输送到显示板以写一屏绿色图像到显示板。在蓝的 LED 点亮周期 (TB) 中将对应于蓝的视频信号 (B1) 输送到显示板以写一屏蓝色图像到显示板。这三次写图像的操作完成了一帧图像。

[实施模式 14]

本实施模式结合附图 29 说明了一实例, 在该实例中将本发明的显示装置应用到笔记本电脑。

参考标号 23001 表示笔记本电脑的主机体, 标号 23002 表示本发明的显示装置。LED 用于背照光源。可替换的是, 背照光源可以应用在已有技术中的阴极射线管。

[实施模式 15]

本发明的显示装置具有各种不同的应用。在本实施模式中, 说明一种装有本发明的显示装置的半导体设备。

这种半导体设备包括摄象机、静照相机、汽车导航系统、个人计算机、便携式信息终端 (移动式计算机、移动电话等)。这种实例如附图 30 所示。

附图 30A 所示为一移动电话, 包括: 主壳体 11001、声音输出部分 11002、声音输入部分 11003、本发明的显示装置 11004、操作开关 11005 和天线 11006。

附图 30B 所示为一摄象机, 包括: 主壳体 12001、本发明的显示装置 12002、声频输入单元 12003、操作开关 12004、电池 12005 和图像接收单元 12006。

附图 30C 所示为一移动计算机, 包括: 主壳体 13001、摄象机单元 13002、图像接收单元 13003、操作开关 13004 和本发明的显示装置 13005。

附图 30D 所示为一便携式本(电子本),包括:主壳体 14001、本发明的显示装置 14002 和 14003、存储介质、操作开关 14005 和天线 11006。

附图 31A 所示为一个人计算机,其包括:主壳体 2601、图像输入部分 2602、显示装置 2603、键盘 2604 等。本发明的电光装置能够用到显示装置 2603,并能够将本发明的半导体电路用到 CPU、存储器或类似的装置中。

附图 31B 是一电子游戏设备(游戏设备),其包括主壳体 2701、记录介质 2702、显示装置 2703 和控制器 2704。在具有壳体 2705 和显示装置 2706 的显示器中再现从电子游戏设备中输入的声音和图像。在控制器 2704 和主壳体 2701 或电子游戏设备和显示器之间的通信装置可以应用有线通信、无线通信或光学通信。在本实施模式中,应用这样一种结构:在传感器部分 2707 和 2708 中能够检测红外辐射。本发明的电光设备能够应用到显示装置 2703 和 2706 中,并且本发明的半导体电路也能够用于 CPU、存储器或类似的装置中。

附图 31C 所示为一种播放器(图像再现设备),该播放器应用一在其上记录程序记录介质(以后简单称为记录介质),该播放器由主壳体 12801、显示装置 12802、扬声器部分 12803、记录介质 12804 和操作开关 12805。需指出的是,DVD(数字通用盘)或 CD 能够作为本装置的记录介质,并且它能够用于音乐欣赏、电影欣赏、游戏和互连网。本发明还能够用于显示装置 12802、CPU、存储器或类似的装置中。

附图 31D 是数字照相机,其包括主壳体 2901、显示装置 2902、目镜部分 2903、操作开关 2904 和图像接收部分(未示)。本发明还能够用到显示装置 2902、CPU、存储器或类似的装置中。

[实施模式 16]

本实施模式描述了一种实例,在该实例中制造一种 EL(电致发光)显示装置作为本发明的显示装置。

附图 32A 为依据本实施模式的 EL 显示装置的顶视图。在附图 32A 中,参考标号 4010 表示基底,标号 4011 表示像素部分,标号 4012 表示源侧驱动器电路,标号 4013 表示栅侧驱动器电路。每个驱动器电路通过引线 4014 至 4016 连接到 FPC4017,并进一步连接到外部设备。

附图 31B 所示为依据本实施模式的 EL 显示装置的剖面结构图。设置覆盖件 16000、密封材料 1700 和密封剂(第二密封材料)17001 以至少密封像素部

分，密封驱动器电路和像素部分更好。

用于驱动器电路的 TFT（需要注意的是，这里所示为具有 n-沟道 TFT 和 p-沟道 TFT 组合的 CMOS 电路）4022 和用于像素部分的 TFT（注意的是，这里所示为仅为用于控制流向 EL 元件的电流的 TFT）4023 形成在基底 4010 和基膜 4021 上。

完成驱动器电路的 TFT4022 和像素部分的 TFT4023 后，在由树脂材料制成的层间绝缘膜（平直的膜）4026 上形成像素电极 4027，该像素电极 4027 是由透明导电膜制成，并电连接到像素部分的 TFT4023 的漏极。可用的透明电极膜是由氧化铟和氧化锡的混合物（称为 ITO）或氧化铟和氧化锌的混合物制成。在形成像素电极 4027 后，形成绝缘膜 4028 并在像素电极 4027 上形成开口。

接着形成 EL 层 4029。EL 层 4029 具有复合结构，在该复合结构中公知的 EL 材料（空穴注入层、空穴运载层、光发射层、电子运载层或电子注入层）随意结合组成复合层或仅有单层结构。在形成每一种结构中应用公知的技术。将 EL 材料分为低分子材料和大分子（聚合体）材料。蒸发法用于低分子材料而单测法比如旋涂、印刷方法和墨水喷射法可以用于聚合材料。

在这种实施模式中，使用荫罩应用蒸发法以形成 EL 层。应用荫罩以形成能够对每一像素发射不同波长的光的光发射层（红色光发射层，绿色光发射层，蓝色光发射层），以实现彩色显示。还有另外的彩色显示系统，其中一种彩色显示系统是综合应用彩色变换层（CCM）和滤色器的系统，另一种是综合使用白光发射层和滤色器的系统。可以应用这些系统中的任何系统。当然 EL 显示装置可以具有单色光发射。

在形成 EL 层 4029 后，形成阴极 4030。理想的是，尽可能地除尽出现在阴极 4030 和 EL 层 4029 之间的湿气和氧气。因此需要一种装置，以在真空中连续地形成将阴极 4030 和 EL 层 4029 或在惰性环境中形成 EL 层 4029 以形成阴极 4030 而没有将其暴露在空气中。在本实施模式中通过应用多腔室（multi-chamber）系统（群集工具系统）的膜形成装置完成这种膜的形成。

本实施模式应用一种多层复合结构作为阴极 4030，该复合结构由 LiF（氟化锂）膜和 Al（铝）膜组成。具体地说，通过蒸发法在 EL 层 4029 上形成厚度为 1nm 的 LiF（氟化锂）膜，并在其上形成厚度为 300nm 的铝膜。当然也可以应用一种 MgAg（一种公知的电极材料）电极。然后阴极 4030 与在标号 4031

所示的区域中的引线4016相连接。引线4016是用于给阴极4030输送给定电压的电源线，并且通过导电膏材料4032连接到FPC4017。

为将阴极4030电连接到在4031所示的区域中的引线4016，必须在层间绝缘膜4026和绝缘膜4028中形成接触孔。这些孔形成在腐蚀层间绝缘膜4026(在形成用于像素电极的接触孔中)和在腐蚀绝缘膜4028(在形成EL层形成之前形成的开口中)中。可替换的是，当要腐蚀绝缘膜4028时，一次在层间绝缘膜4026和绝缘膜4028中都形成接触孔。在这种情况下，如果层间绝缘膜4026和绝缘膜4028是由相同的树脂制成的，则可以得到极好的形状的接触孔。

形成钝化膜16003、填充材料16004和覆盖部件16000以覆盖所形成的EL元件的整个表面。

在覆盖部件16000和基底14010里面设置密封材料17000，并在密封材料17000的外面形成密封层(第二密封材料)17001，以便密封所形成的EL元件。

这里，填充材料16004也起粘合剂的作用以将覆盖部件16000粘住。可用作填充的材料有PVC(聚氯乙烯)、环氧树脂、硅酮树脂、PVB(聚乙烯醇缩丁醛)或EVA(乙烯醋酸乙烯酯)。可取的是，在填充材料16004的里面提供干燥剂，这是因为它具有吸湿效果。

填充材料16004包含衬片。该衬片可以是由比如BaO(氧化钡)的粒状物质制成，这样使衬片本身具有吸湿特性。

当设置衬片时，钝化膜16003能够解除衬片压力。可以从钝化膜独立地形成缓解衬片压力的树脂膜。

可用的覆盖部件16000的实例包括玻璃板、铝板、不锈钢板、FRP(玻璃纤维增强塑料)板、PVF(聚氟乙烯)膜、Mylar™膜、聚酯膜和聚丙烯膜。如果应用PVB或EVA作为填充材料16004，可取的是，覆盖部件是具有这种结构的片状：在该结构中厚度为几十 μm 的铝箔夹在PVF膜和Mylar™膜之间。

根据从EL元件发射出的光的方向(光发射方向)，要求覆盖部件16000的光-防护特性。

穿过由基底24010所确定的间隙并经密封材料17000和密封剂17001将引线4016电连接到FPC4017。这里虽然说明的是引线4016，其它引线即引线4014和4015类似地在密封材料17000和密封剂17001下经过，以与FPC4017电连接。

[实施模式17]

在这种实施模式中结合附图 33A 和 33B 描述一种制造与在实施模式 16 中所述的 EL 显示装置的结构不同的 EL 显示装置的实例。与在附图 32A 和 32B 中相同的参考标号表示相同的部件，因此省去对其的说明。

附图 33A 所示为依据本实施模式的 EL 显示装置的顶视图，附图 33B 为沿着在附图 33A 中的 A-A' 线的剖面图。

这里的生产程序接着在实施模式 16 中形成覆盖 EL 元件的表面的钝化膜 10003 进行描述。

设置填充材料 16004 以进一步覆盖 EL 元件。这种填充材料 16004 也起粘合剂的作用以将覆盖部件 16000 粘住。可用作填充的材料有 PVC（聚氯乙烯）、环氧树脂、硅酮树脂、PVB（聚乙烯醇缩丁醛）或 EVA（乙烯醋酸乙烯酯）。可取的是，在填充材料 16004 的里面提供干燥剂，以保持吸湿效果。

填充材料 16004 包含衬片。该衬片可以是由比如 BaO（氧化钡）的粒状物质制成，这样使衬片本身具有吸湿特性。

当设置衬片时，钝化膜 16003 能够缓解了衬片压力。可以由钝化膜独立地形成缓解衬片压力的树脂膜。

可用的覆盖部件 16000 的实例包括玻璃板、铝板、不锈钢板、FRP（玻璃纤维增强塑料）板、PVF（聚氟乙烯）膜、Mylar™膜、聚酯膜和聚丙烯膜。如果应用 PVB 或 EVA 作为填充材料 16004，可取的是，覆盖件是具有这种结构的片状：在该结构中厚度为几十 μm 的铝箔夹在 PVF 膜和 Mylar™膜之间。

根据从 EL 元件发射出的光的方向（光发射方向），要求覆盖部件 16000 的光-防护特性。

在应用填充材料 16004 将覆盖部件 16000 粘合后，连接上框架构件 16001 以覆盖填充材料 16004 的侧面（暴露的面）。应用密封材料（起粘合的作用）16002 粘合框架构件 16001。这里，如果 EL 层的热阻抗允许，使用光凝固树脂为密封材料 16002 固然好，但也可以使用热凝固树脂。理想的是密封材料 16002 是一种能够透过更少的湿气和氧气的材料。此外，密封材料 16002 包含干燥剂。

穿过在密封材料 16002 和基底 4010 之间的间隙将引线 4016 电连接到 FPC4017。这里虽然说明的是引线 4016，其它引线即引线 4014 和 4015 类似地在密封材料 16002 下经过，以与 FPC4017 电连接。

[实施模式 18]

本实施模式的描述将参考如下：更详细地描述了在 EL 显示板中的像素部分的剖面结构的附图 34、说明顶部结构的附图 35A 和说明电路图的附图 35B。在附图 34、附图 35A 和附图 35B 中使用共同的参考标号，以便在每一附图中的参考标号也能够在其它附图找到。

在附图 34 中，设置在基底 3001 上的开关 TFT3002 可以应用在本发明中描述的 TFT 结构或应用公知的 TFT 结构。本实施模式应用双栅极结构，在结构和制造工序上其没有多少不同，因此省掉说明。不过值得注意的是，由于两个 TFT 实质串联设置，由此这种双栅极结构具有降低 OFF 电流值的优点。在这种实施模式中除了应用双栅极结构外，也可以应用单栅极结构、三栅极结构或多栅极结构的 TFT。

应用 NTFT 形成电流控制 TFT3003。这里，开关 TFT3002 的漏极引线 3035 通过引线 3036 电连接到电流控制 TFT 的栅电极 3037。3038 所示的引线是电连接开关 TFT3002 的栅电极 3039a、3039b 的栅引线。

电流控制 TFT 是控制在 EL 元件中流动的电流量的元件，由流入的大电流引起的热量和热载流子极易使该电流控制 TFT 老化。因此，本发明的这种结构是很有效的，即在该结构中将 LDD 区设置在电流控制 TFT 的漏极侧以使通过栅绝缘膜与栅电极重叠。

在本实施模式中虽然电流控制 TFT3003 是一种具有单栅极结构 TFT，也可以采用多栅极结构的 TFT，在该多栅极结构中许多 TFT 串联。可替换地，假设 TFT3003 采用这样的结构：许多 TFT 彼此并联以实际上将沟道形成区划分为许多部分，以实现极有效的热辐射。这种结构对于防范热引起的老化是有效的。

如附图 35A 所示，连到电流控制 TFT3003 的栅电极 3037 的引线通过在 3004 所示的区域中的绝缘膜与电流控制 TFT3003 的漏电极 3040 重叠。这里，在 3004 所示的区域中形成电容器。电容器 3004 起保持施加到电流控制 TFT3003 的栅极上的电压（栅压）的作用。将漏极引线 3040 连到电流输送线（电源线）3006，并施加恒定电压。

在开关 TFT3002 和电流控制 TFT3003 上形成钝化膜 3041，并形成由树脂绝缘膜制成的均匀膜 3042。应用均匀膜 3042 使由 TFT 引起的水平差变平整是很重要的。后面形成的 EL 层很薄以致水平差的出现有时使发射光产生麻烦。因此，理想的是，在形成像素电极之前进行平整以便在尽可能平整的表面上形成

EL 层。

标号 3043 所示为由具有较高反射率的导电膜制成的像素电极 (EL 元件的阴极), 该像素电极电连接到电流控制 TFT3003 的漏极。可取的是, 像素电极 3043 的材料是低阻抗的导电膜比如铝合金膜、铜合金膜、银合金膜或这些膜的复合膜。当然, 可以应用这些膜与其他导电膜一起形成多层复合结构。

由绝缘膜 (优选树脂) 制成的触排 3044a、3044b 形成凹槽 (对应于像素), 由此在该凹槽中形成光发射层 3045。虽然这里尽示出了一个像素, 分别形成对应于 R (红色)、G (绿色) 和 B (蓝色) 的光发射层。应用 π 共轭聚合材料作为形成光发射层的一种有机 EL 材料。有代表性的聚合材料包括基于聚对亚苯基次亚乙烯基 (polyparaphenylene vinylene) (PPV)、聚乙烯吡唑 (PVK) 和聚芴等的材料。

在基于 PPV 的各种形式的有机 EL 材料中, 例如公开在 H. Shenk, H. Becker, O. Gelsen, E. Kluge, W. Kreuder, H. Spreitzer 等人的题为 “Polymers for Light Emitting Diodes” (Euro Display, Proceedings, 1999, pp. 33-37) 或日本申请专利 No. Hei 10-92576 中提出了一种可用材料。

具体地说, 将氰基聚苯次亚乙烯基 (cyanopolyphenylene vinylene) 用于发射红光的光发射层, 将聚苯次亚乙烯基 (polyphenylene vinylene) 用于发射绿光的光发射层, 将聚苯次亚乙烯基或聚烷基亚苯基 (polyalkylphenylene) 用于发射蓝光的光发射层。适当的膜厚度为 30 至 150nm (优选 40 至 100nm)。

然而, 上文描述了可用作光发射层的有机 EL 材料的实例, 但这并不构成对本发明的限制。可以通过自由结合光发射层、电荷运载层和电荷注入层来形成该 EL 层 (一种用于发射光并运载载流子来发射光的层)。

可替换在本实施模式所示的实例中用作光发射层的聚合材料有例如克分子低的有机 EL 材料。对于电荷运载层和电荷注入层也可以应用有机材料比如碳化硅。一些公知的材料可以用于这些有机 EL 材料和无机材料。

在本实施模式中的 EL 层具有复合结构, 在该复合结构中在光发射层 3045 上形成由 PEDOT (polythiophene) 或 PANi (聚苯胺) 制成的空穴注入层 3046。在空穴注入层 3046 上应用透明导电膜形成阴极 3047。在本实施模式的这种情况下, 在光发射层 3045 中产生的光朝顶面发射 (朝上经过 TFT), 这要求阴极具有光透光度。应用氧化铟和氧化锡的化合物或氧化铟和氧化锌的化合物形成透

明导电膜，优选的材料是一种能够在尽可能低的温度形成膜的材料，因为在形成具有较低的热阻抗的光发射层和空穴注入层后形成透明导电膜。

一旦形成阴极 3047 后就完成 EL 元件 3005。这里的 EL 元件 3005 指一种电容器，该电容器由像素电极（阴极）3043、光发射层 3045、空穴注入层 3046 和阴极 3047 组成。如附图 35A 所示，像素电极 3043 几乎延伸到整个像素的区域，以便使整个像素起 EL 元件的作用。因此，光透射效率很高，产生明亮的图像显示。

在本实施模式中，在阴极 3047 上进一步形成第二钝化膜 3048。可取的是，第二钝化膜 3048 是一种氮化硅膜或氮氧化硅膜。形成这种第二钝化膜的一个目的是将 EL 元件与外部断开，以防止由于氧化引起的有机 EL 老化以及抑制有机 EL 材料的老化。这就增强了 EL 显示装置的可靠性。

如上所述，本实施模式的 EL 显示板包括由具有如附图 34 所示的结构的像素组成的像素部分、具有很低的 OFF 电流值的开关 TFT 和能够强烈地抵御热载流子注入的电流控制 TFT。由此得到一种具有很高的可靠性和极好的图像显示的 EL 显示板。

[实施模式 19]

在本实施模式中描述一种在如实施模式 18 中所示的像素部分中的 EL 元件的结构，不过现在倒了过来。附图 36 用于说明本实施模式。将在本实施模式和附图 34 所示的结构之间的差别限制在 EL 元件和电流控制 TFT 中，以便省略对其它元件的说明。

在附图 36 中，应用 PTFT 形成电流控制电路 3103。

在本实施模式中透明导电膜用于像素电极（阴极）3050。具体地说，应用氧化铟和氧化锌的混合物形成透明导电膜。当然也可以应用氧化铟和氧化锡的混合物形成透明导电膜。

在形成由绝缘膜形成制成的触排 3051a 和 3051b 之后，应用溶液形成包括聚乙烯咔唑（polyvinyl carbazole）的光发射层 3052。然后形成包括乙酰丙酮钾（potassium acetylacetonate）和由铝合金制成的阴极 3054 的电子注入层 3053。在这种情况下，阴极 3054 还起钝化膜的作用。由此因此形成 EL 元件 3101。

在这种实施模式中，如在附图中箭头所示，在光发射层 3052 中产生的光朝在其上形成有 TFT 的基底发射。

应用本实施模式的 EL 显示板作为如在实施模式 12 至 15 中所示的电子设备的显示单元是很有效的。

[实施模式 20]

本实施模式涉及一种实例，在该实例中像素的结构与在附图 35B 的电路图中所示的结构不同，该实例说明在附图 37A 至 37C 中。在这种实施模式，参考标记 3201 表示开关 TFT3202 的源极引线，标号 3203 表示开关 TFT3202 的栅极引线，标号 3204 表示电流控制 TFT，标号 3205 表示电容器，标号 3206 表示电源线，标号 3207 表示 EL 元件。

附图 37A 说明一种实例，在该实例中电源线 3206 由两个像素共享。换句话说，这个实例的特征在于相对于电源线 3206 轴对称地形成两个像素。在这种情况下，可以减少电源线的数目，进一步提高像素部分的清晰度。

附图 37B 说明一种实例，在该实例中与栅极引线 3203 平行地设置电源线 3208。虽然设置电源线 3208 以便不与在附图 37B 中的栅极引线 3203 重叠，但如果线形成在不同的层中则会通过绝缘膜彼此重叠。在这种情况下，电源线 3208 和栅极引线 3203 共享它们的所在的区域，这样能够进一步提高像素部分的清晰度。

附图 37C 所示的实例的特征在于与在附图 37B 中的结构相类似，同栅极引线 3203a 和 3203b 平行地设置电源线 3206，此外，相对于电源线 3206 轴对称地形成两像素。设置电源线 3206 以使其与栅极引线 3203a 和 3206b 中的一个重叠也是有效果的。在这种情况下，可以减少电源线的数目，进一步提高像素部分的清晰度。

[实施模式 21]

在附图 35A 和附图 35B 中所示的实施模式 18 中，提供一种电容器 3004，其用于保持施加到电流控制 TFT3003 的栅极上的电压。然而，电容器 3004 可以省略。在实施模式 21 中，应用具有 LDD 区的 TFT 作为电流控制 TFT3003，设置该 LDD 区以使其通过栅绝缘膜与栅电极重叠。在重叠区域形成寄生电容（一般称为栅电容）。这种实施模式的特征在于有效地以寄生电容替代了电容器 3004。

这种寄生电容的变化取决于栅电极与 LDD 区重叠的区域的面积和由此包含在重叠区域中的 LDD 区的长度。

可以与在附图 37A 至 37C 所示的实施模式 20 中的结构相类似省去电容器 3205。

依据本发明的显示装置，能够得到比应用 D/A 转换器电路的电容所得到的显示还好的多灰度级显示。因此，实现了一种较小尺寸的显示装置。

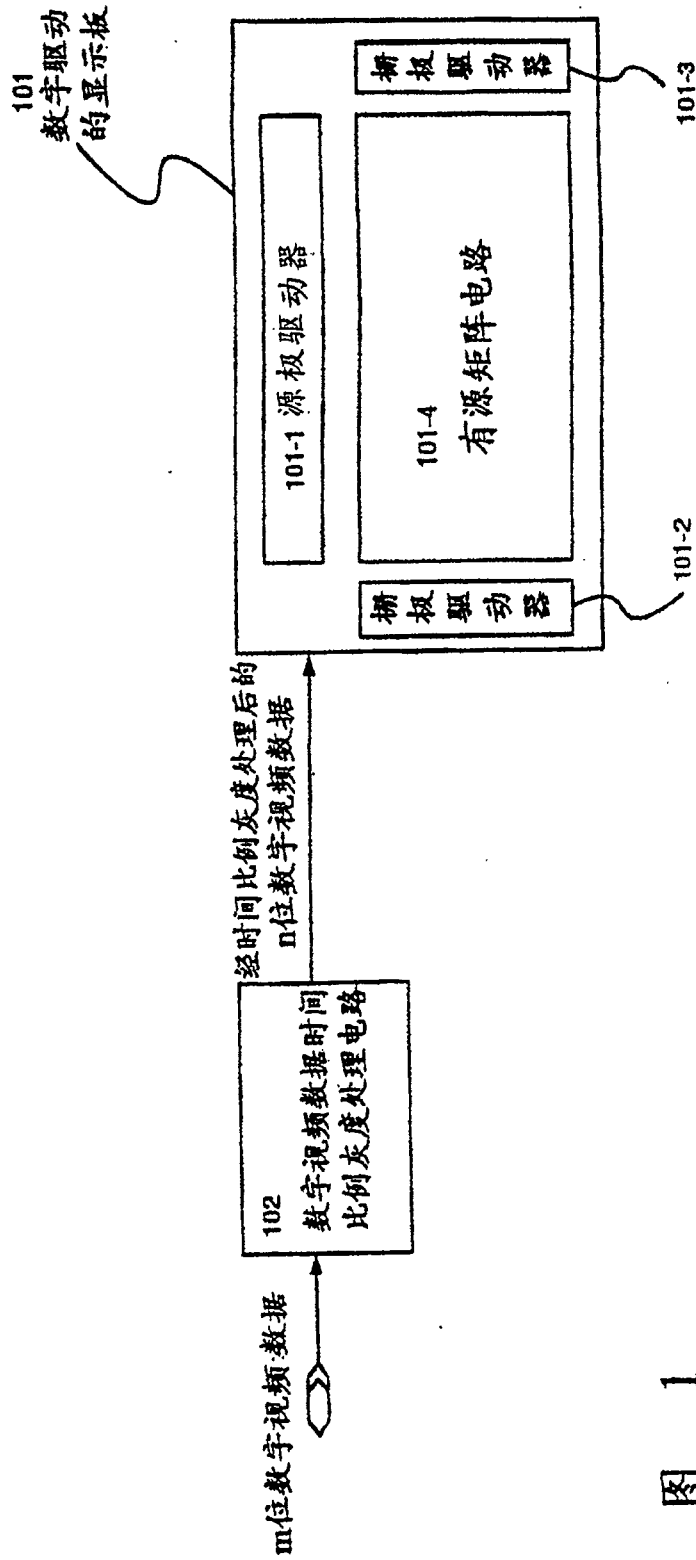


图 1

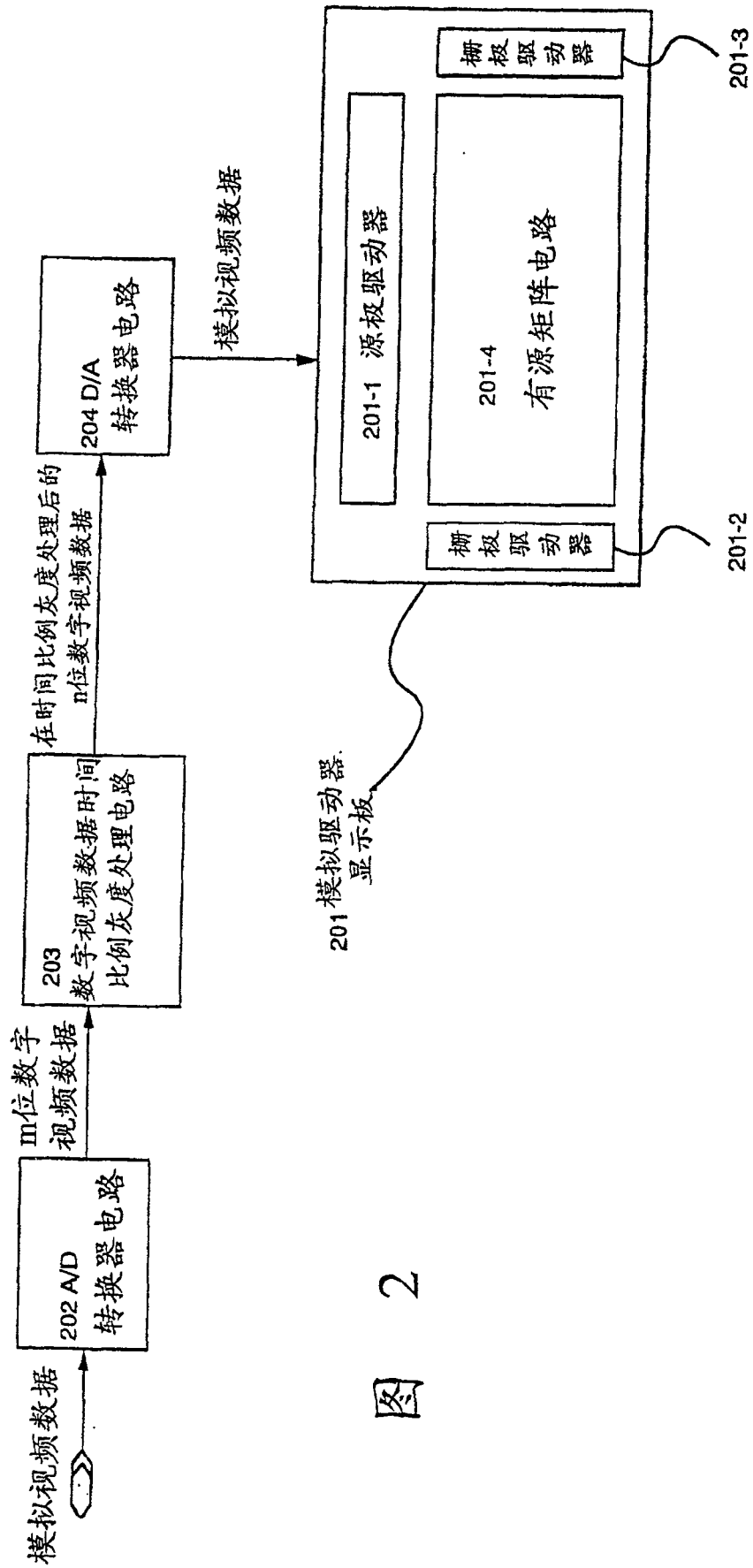


图 2

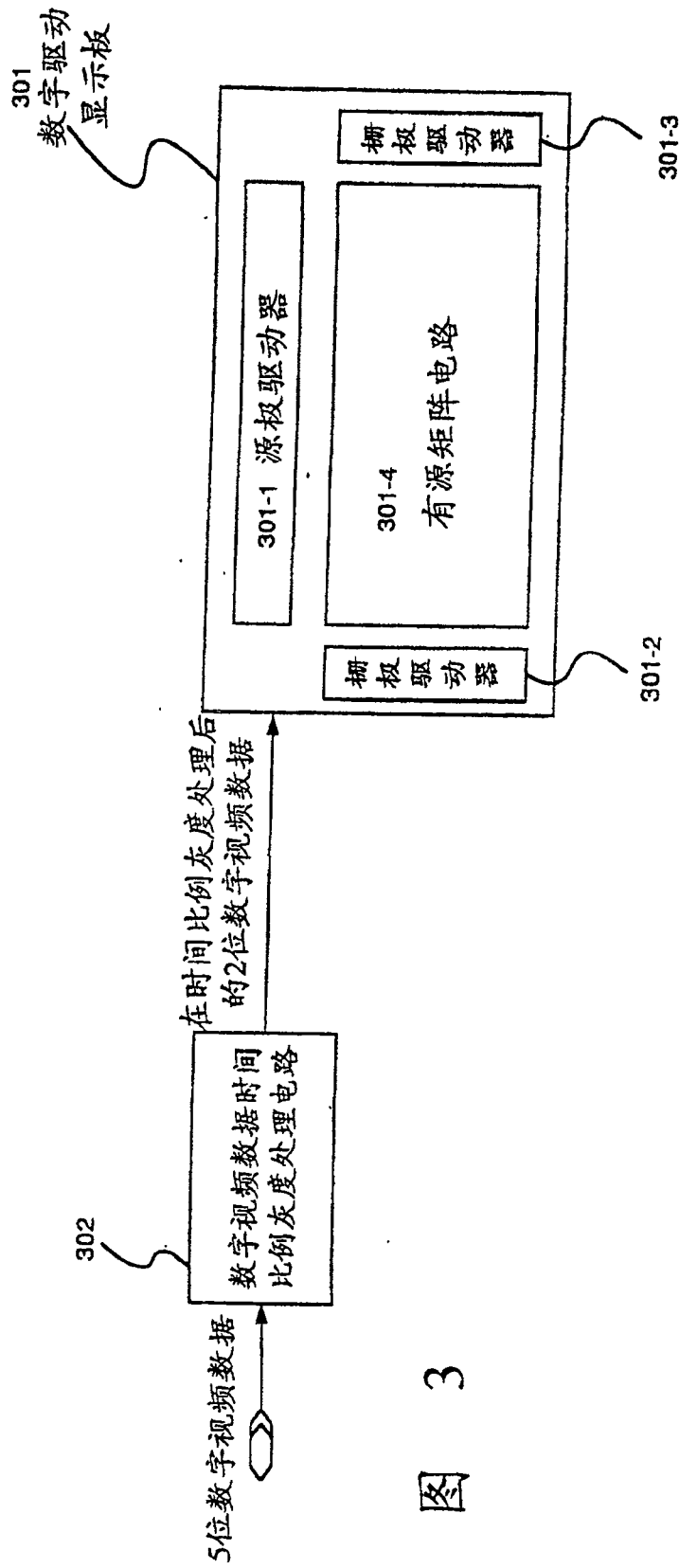
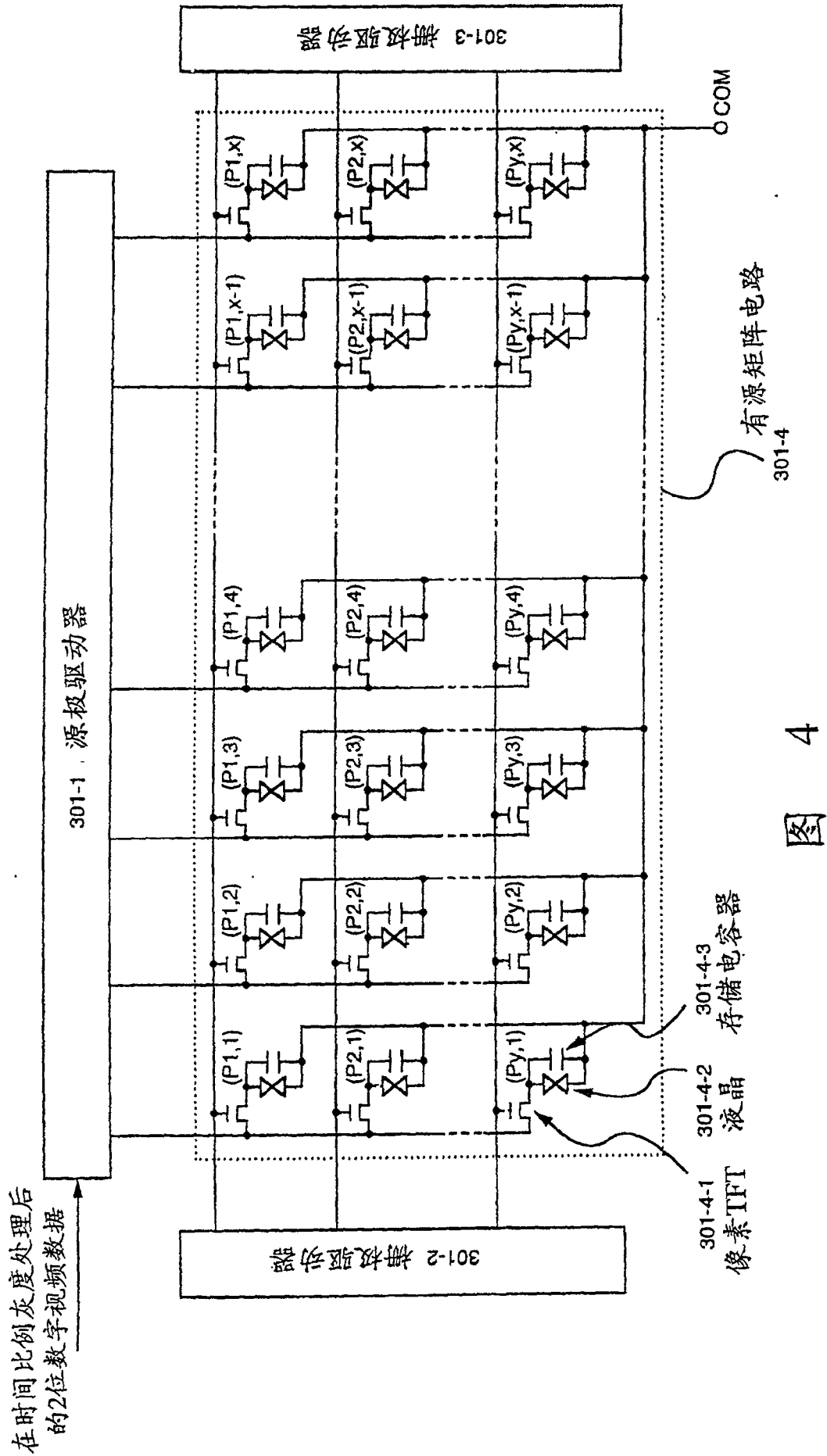


图 3



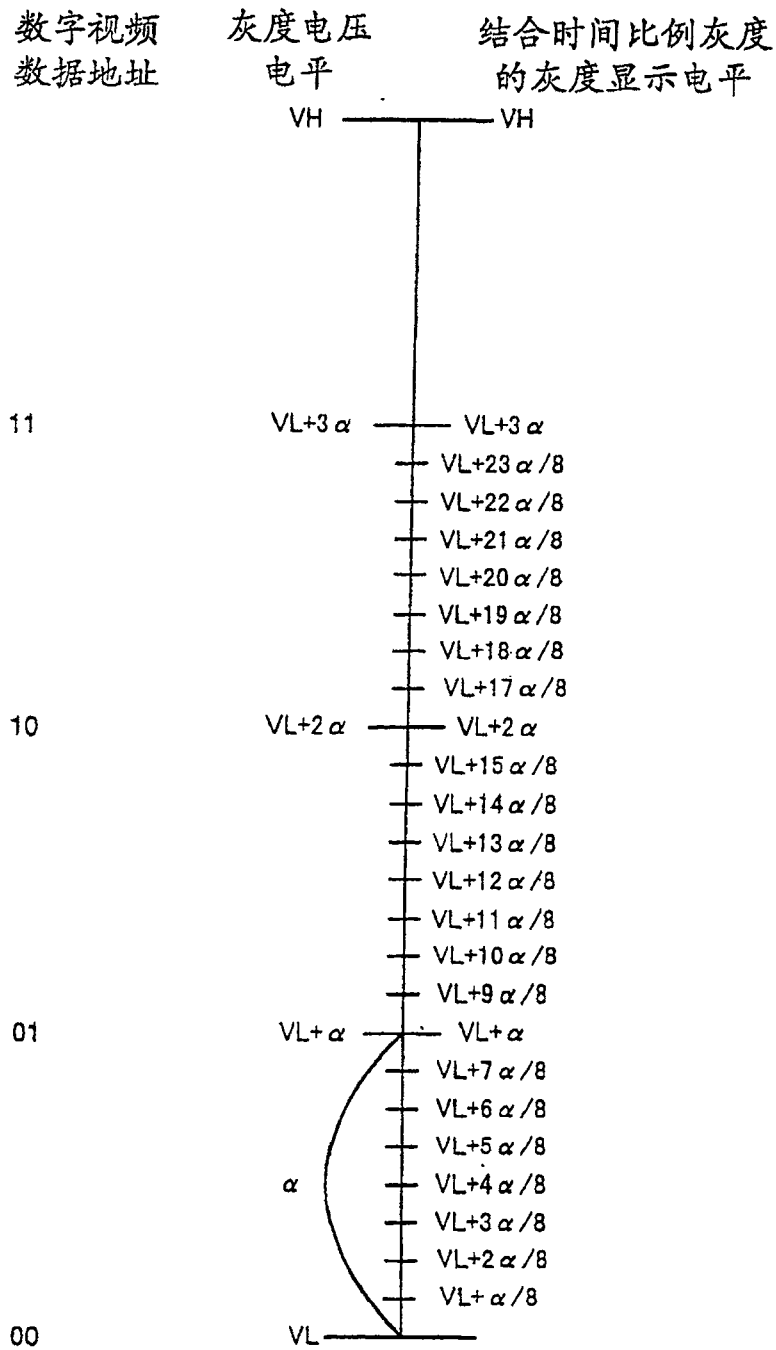


图 5

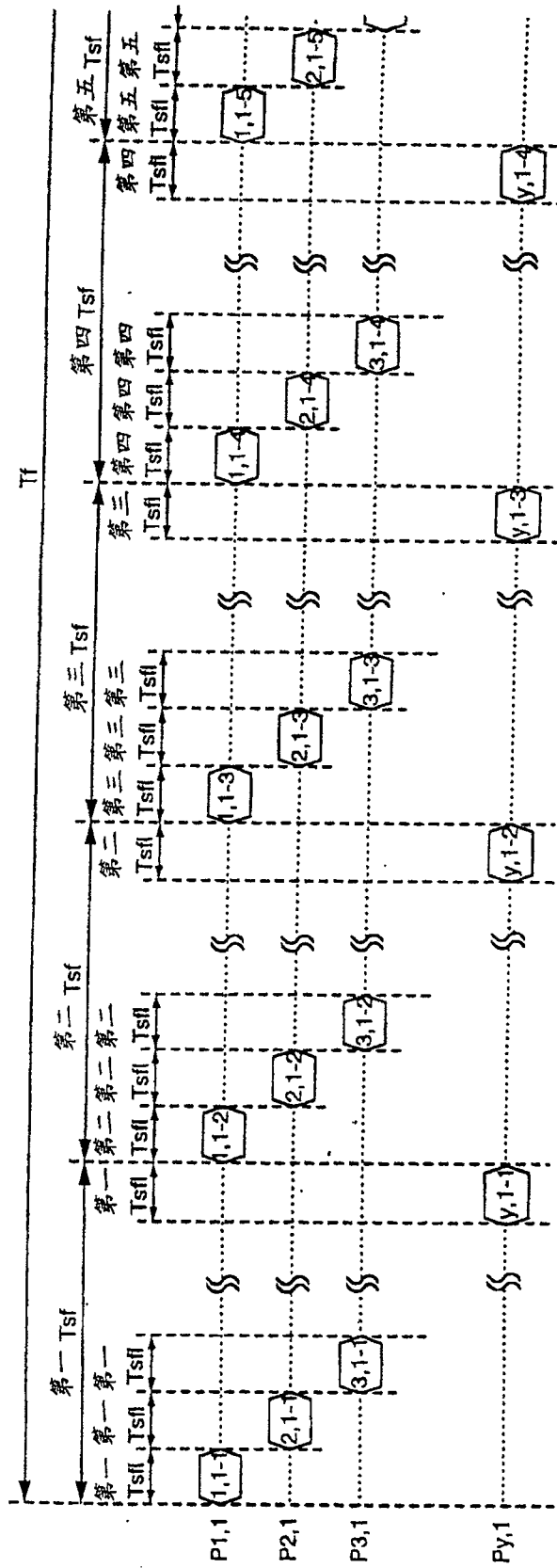


图 6

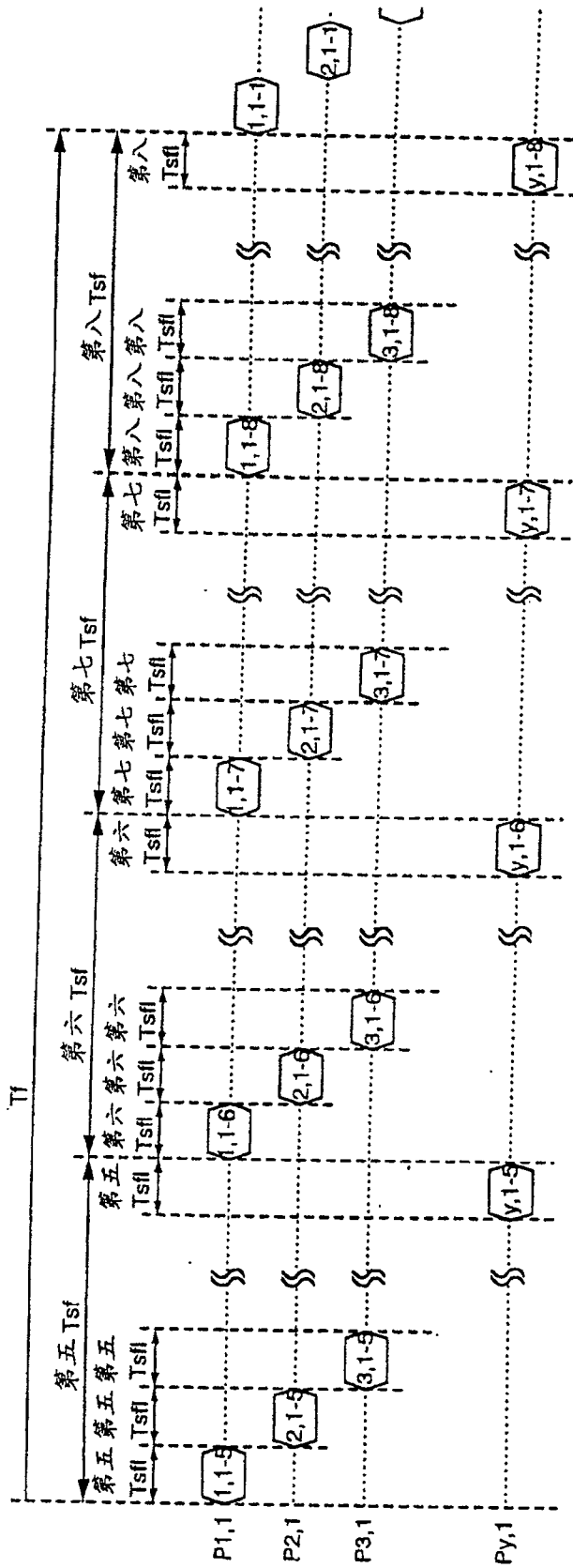


图 7

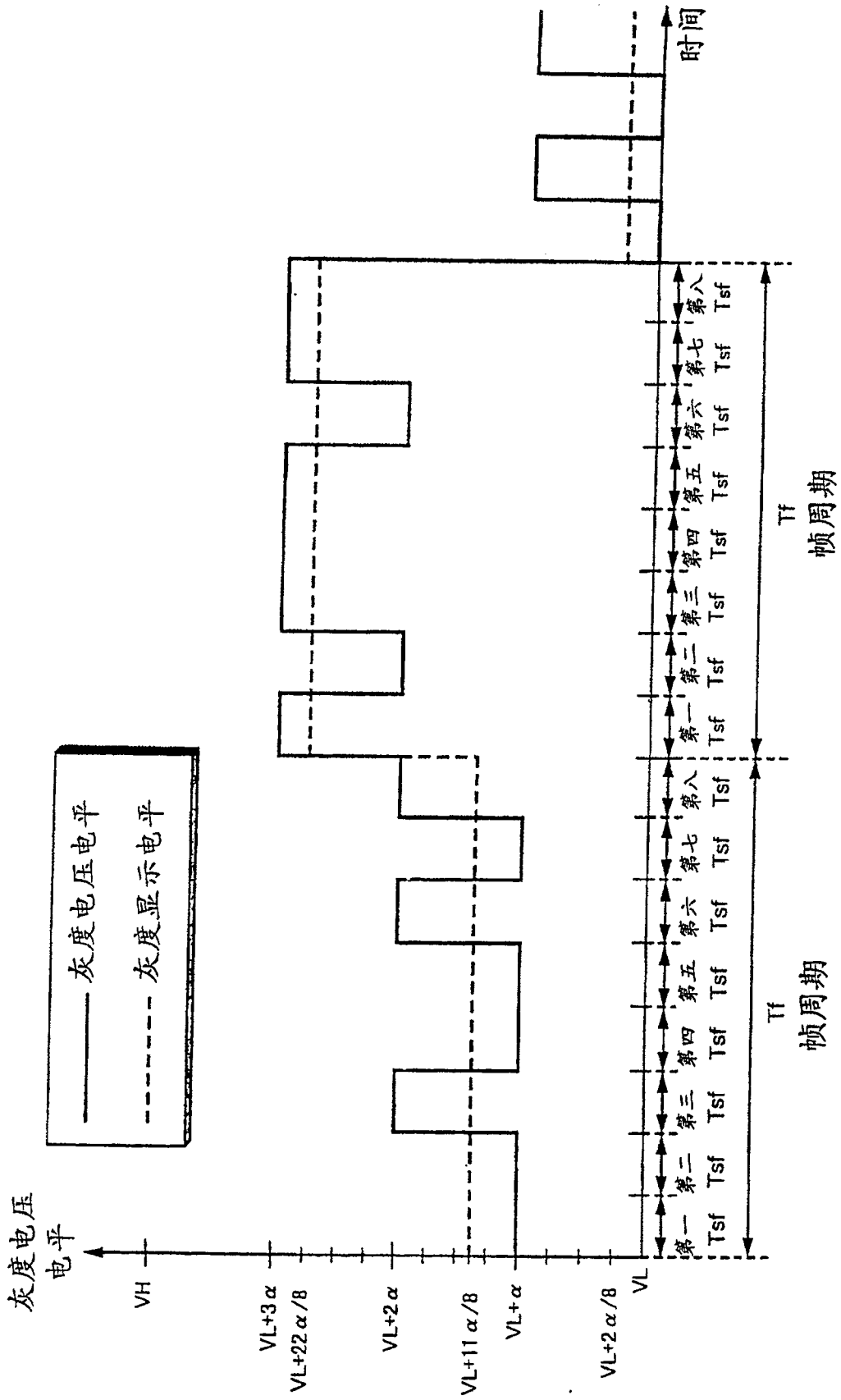


图 8

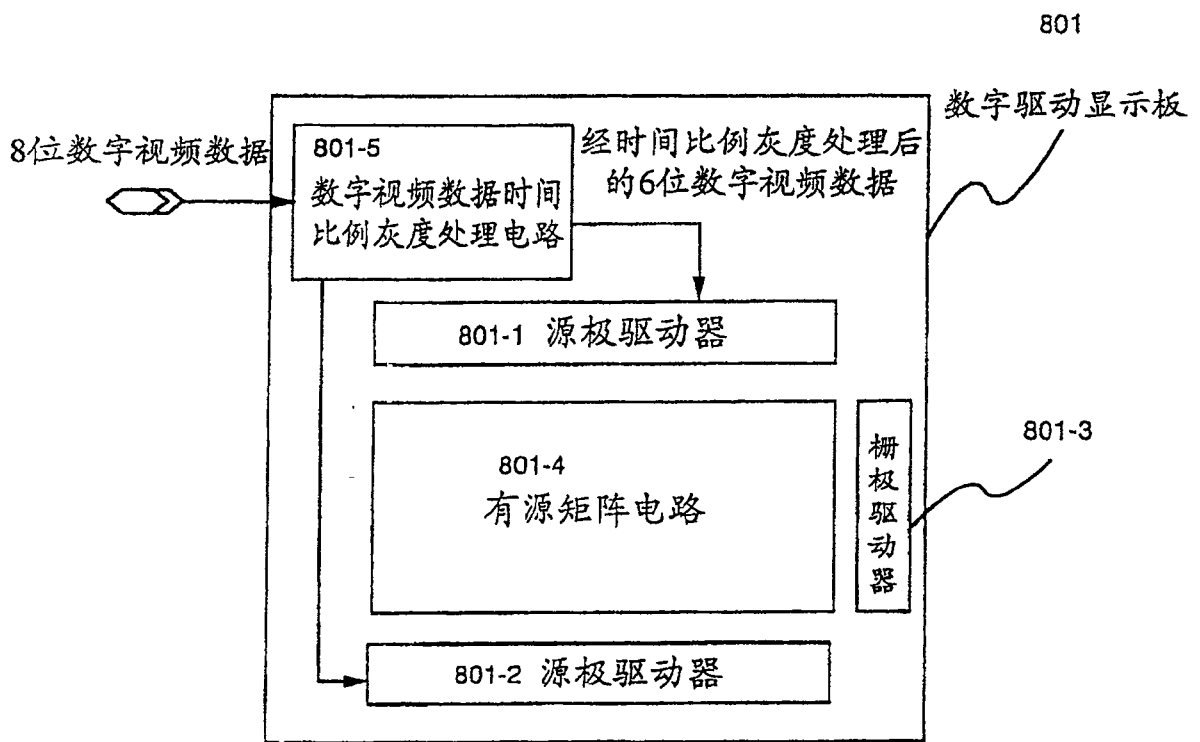


图 9

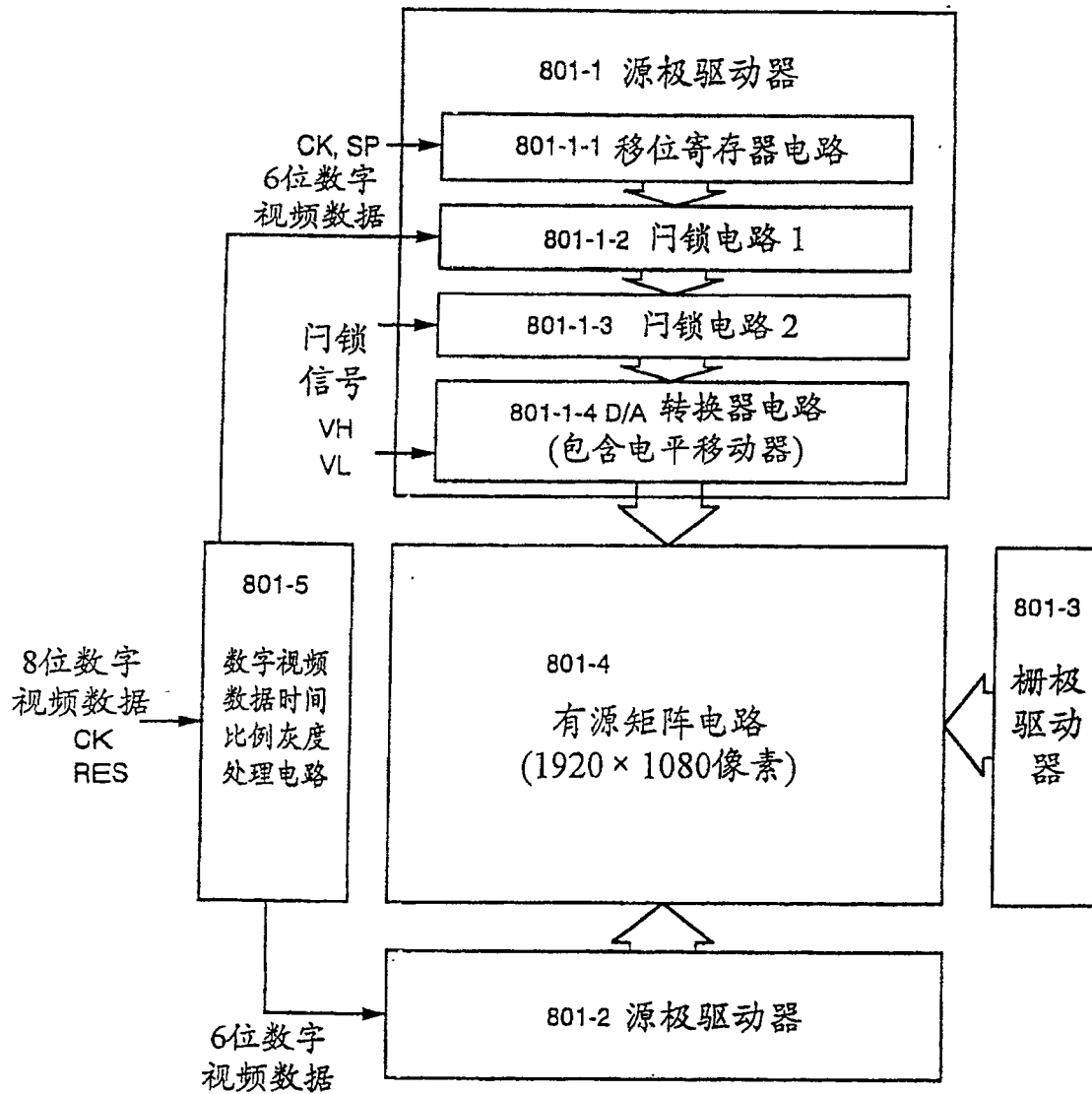


图 10

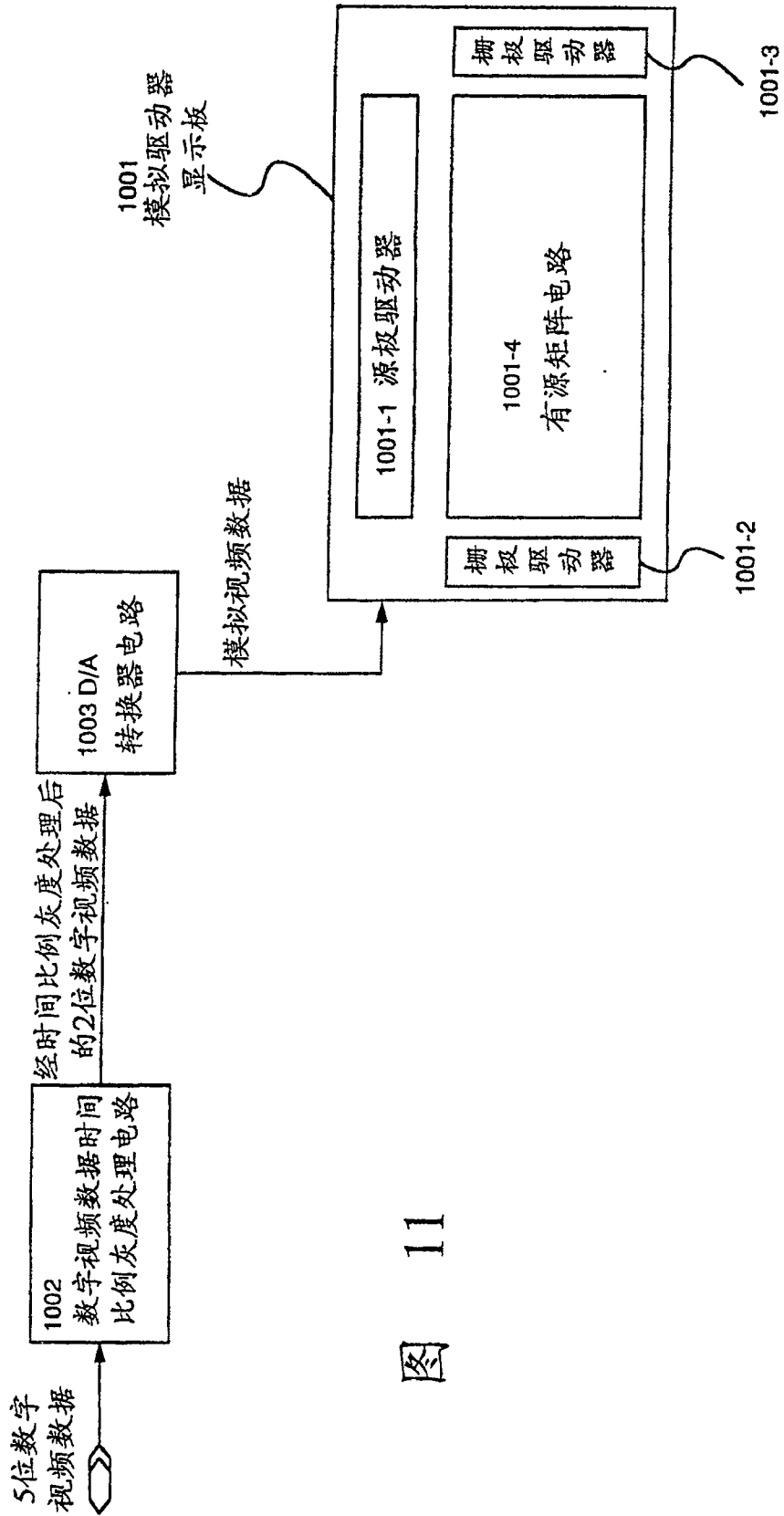


图 11

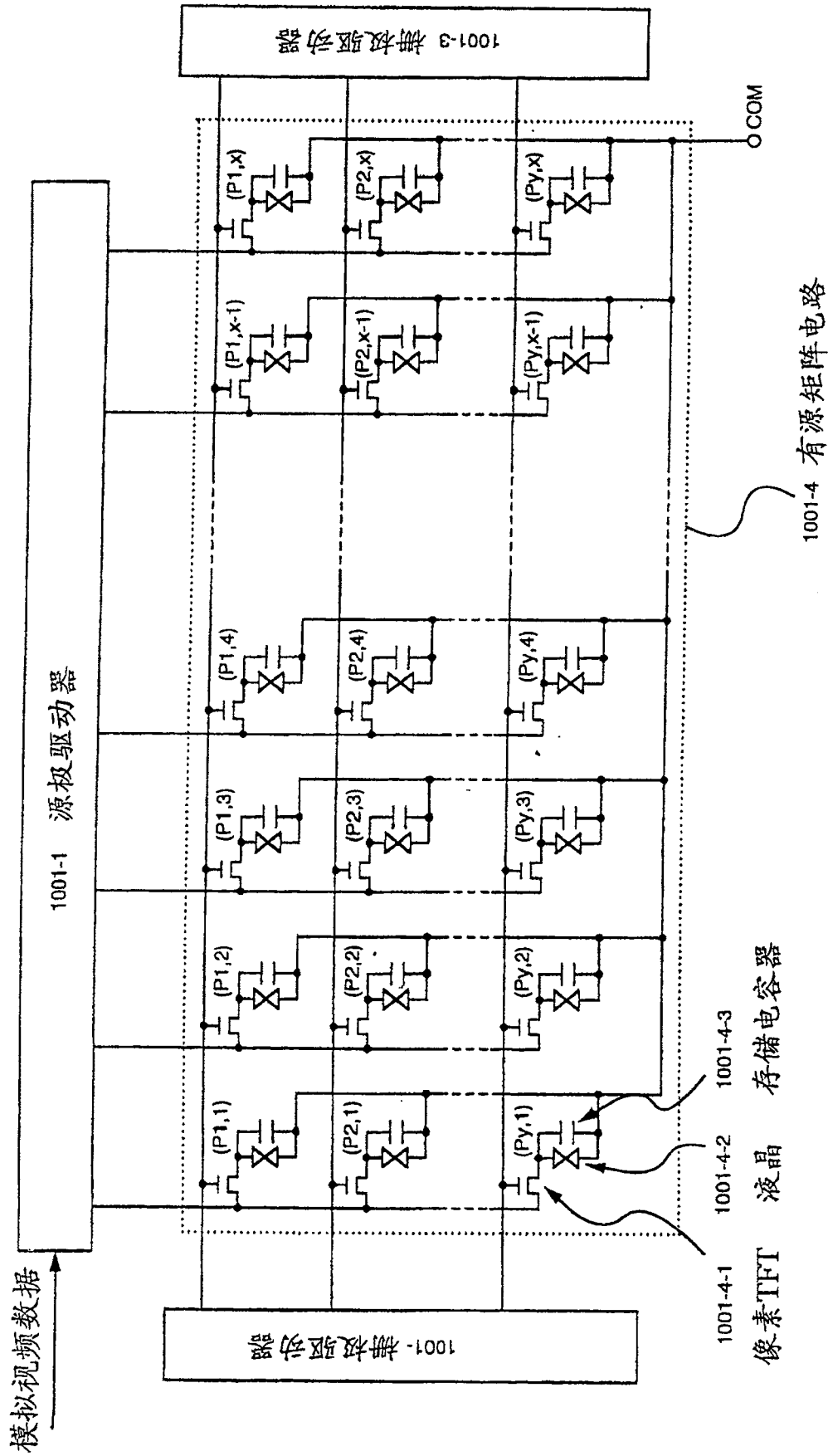


图 12

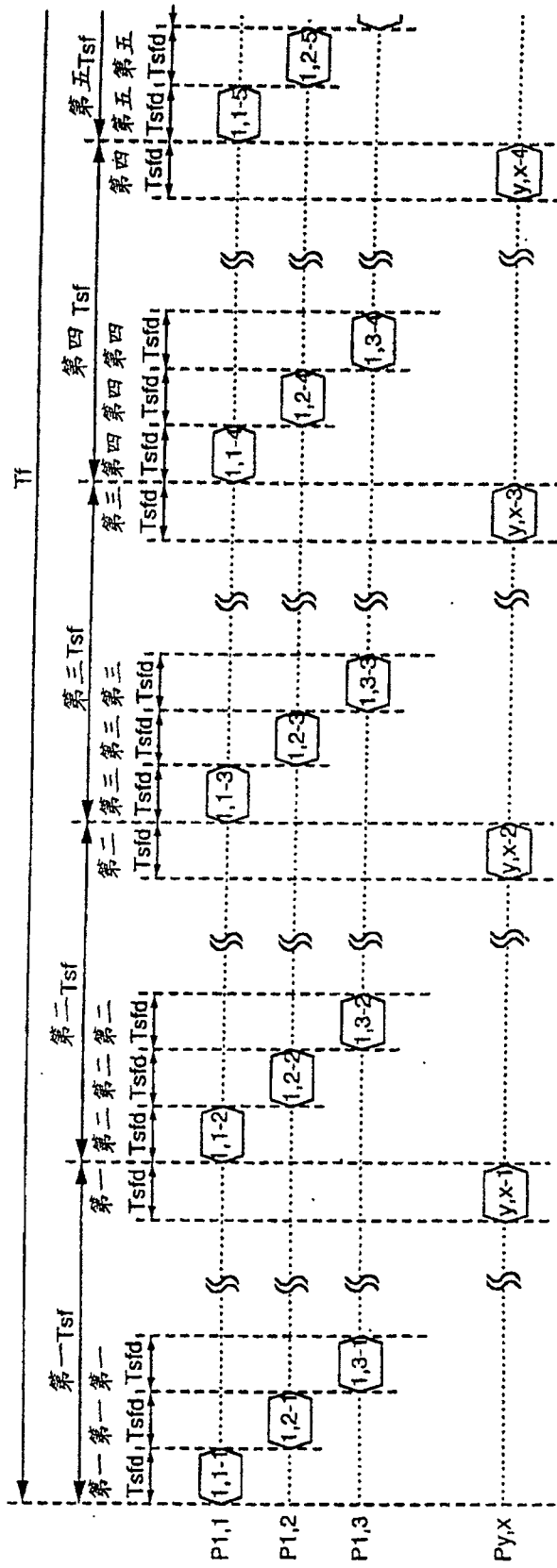


图 13

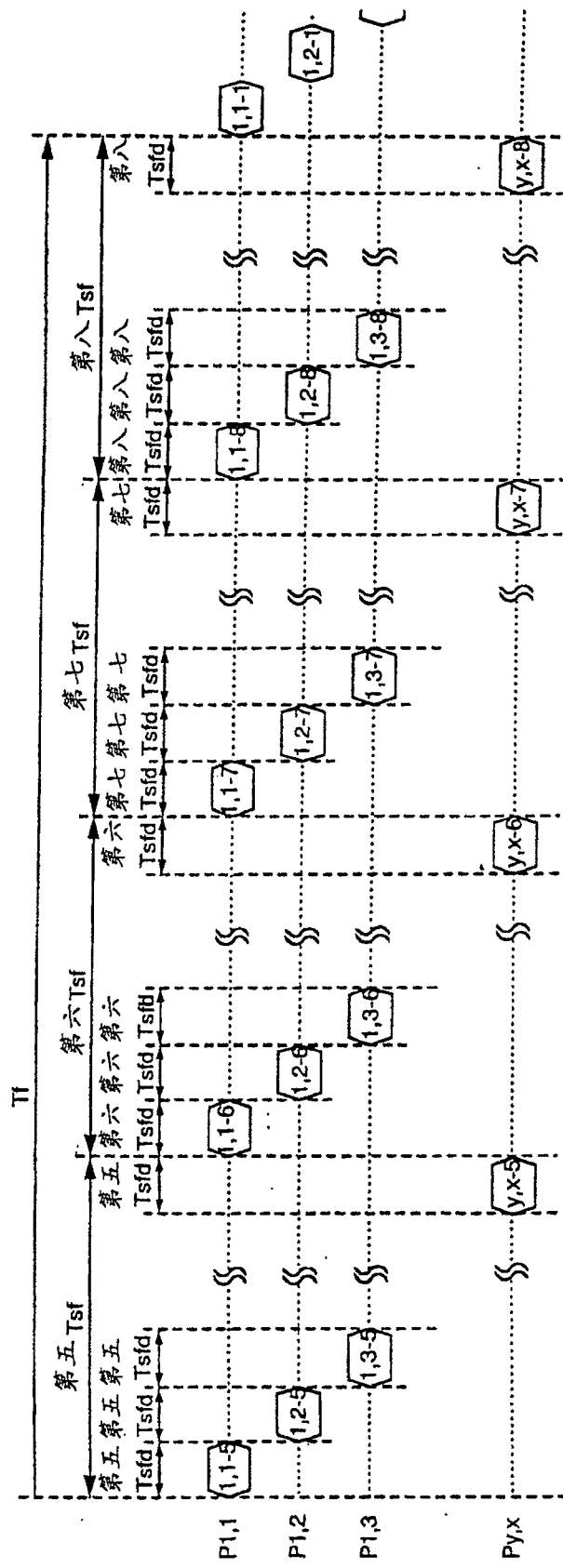


图 14

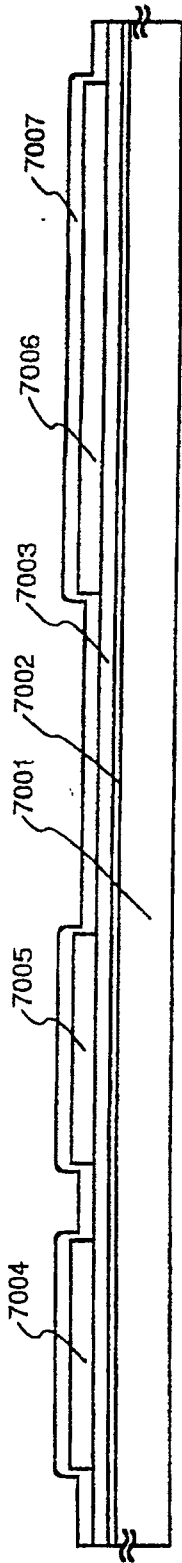


图 15A

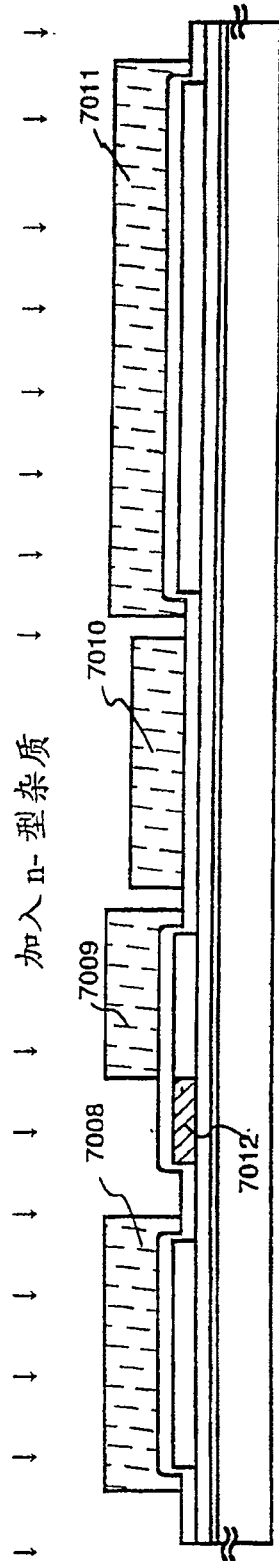


图 15B

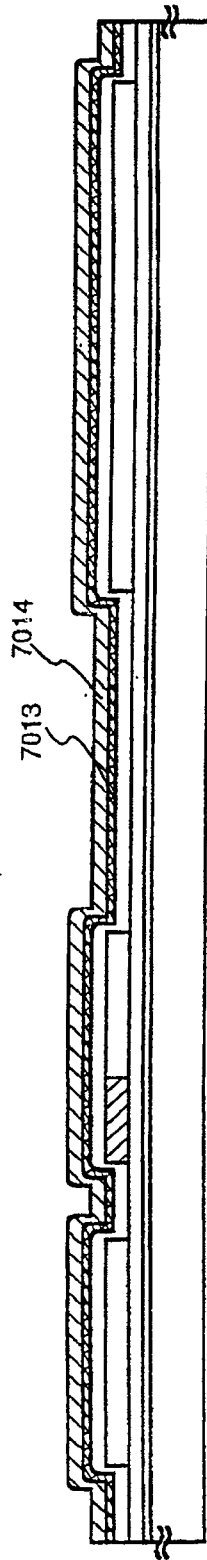


图 15C

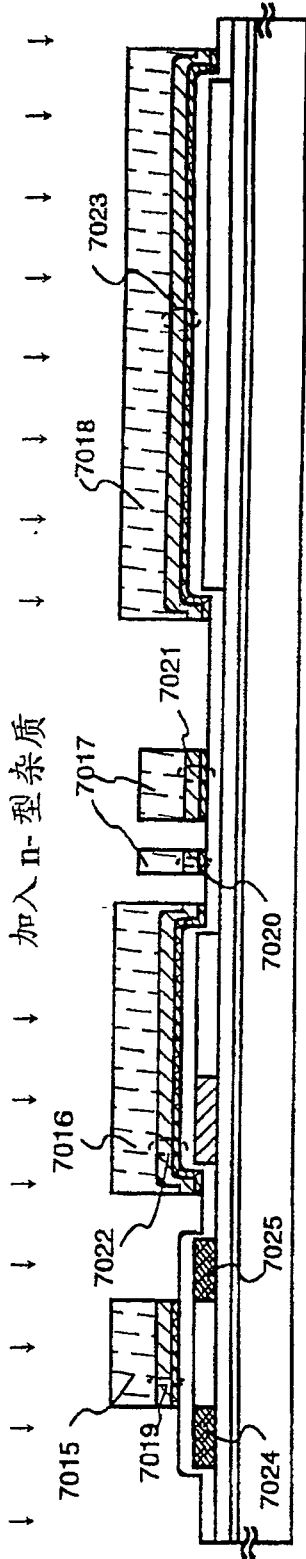


图 16A

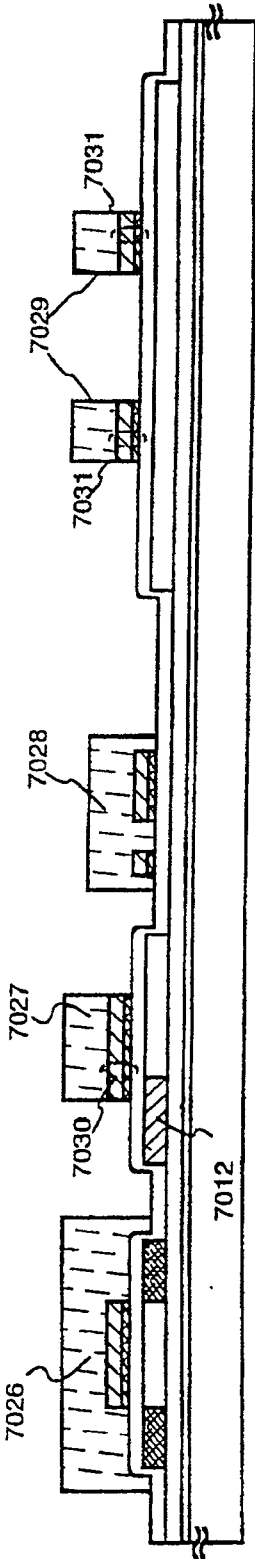


图 16B

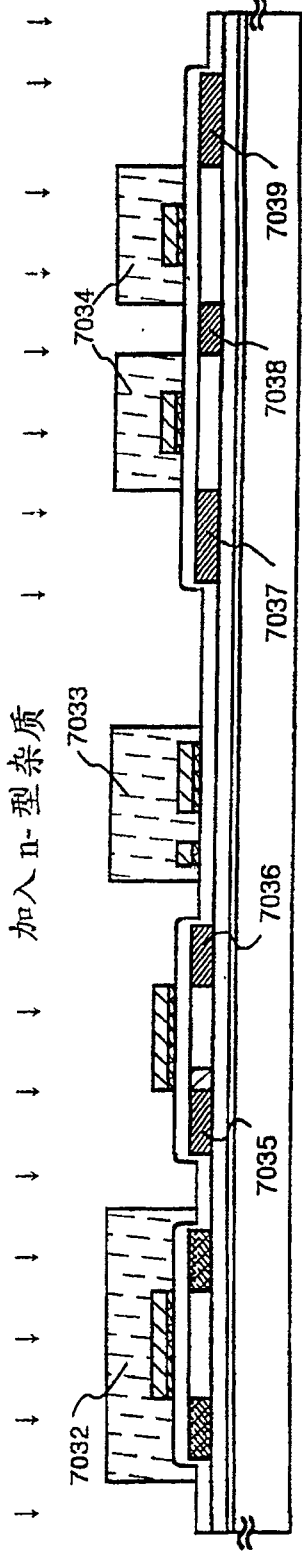


图 16C

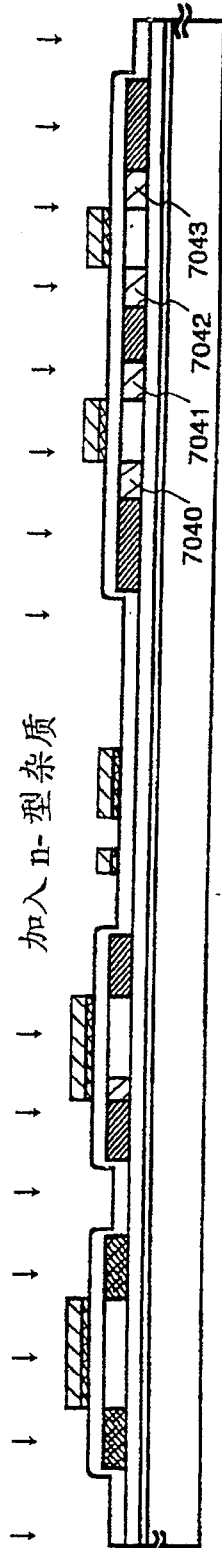


图 17A

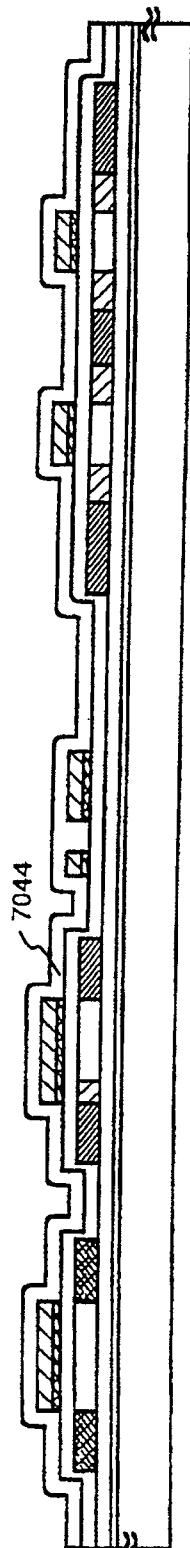


图 17B

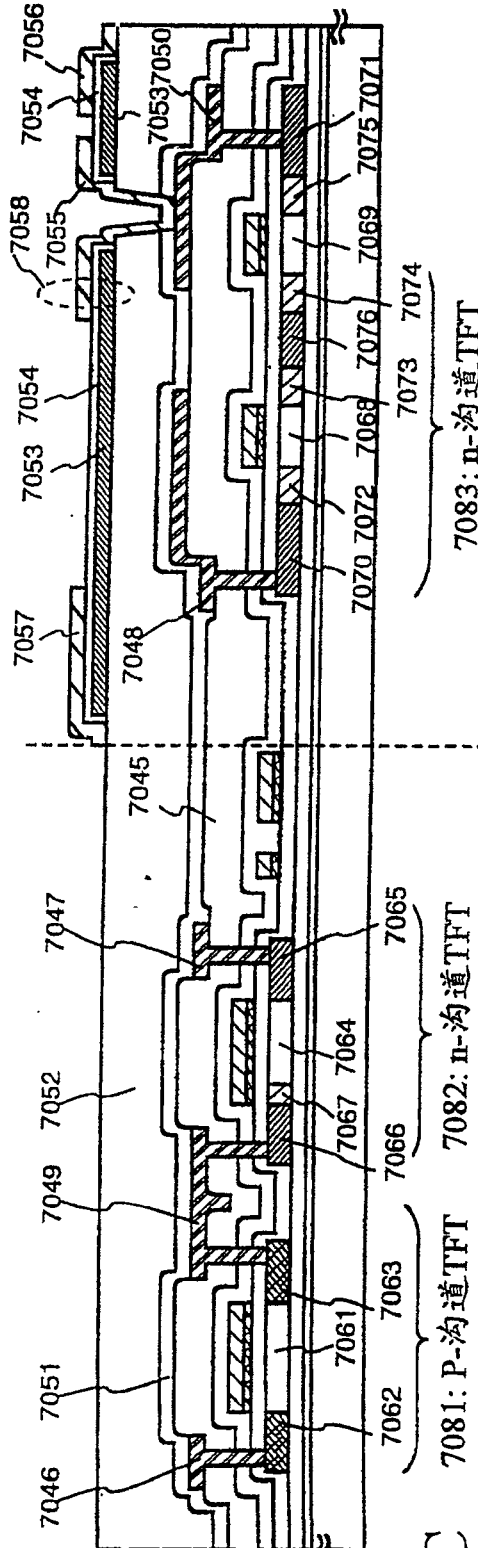


图 17C

CMOS电路

像素矩阵电路

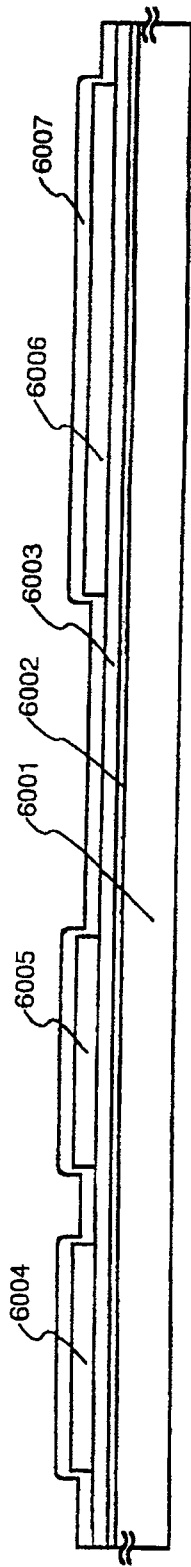


图 18A

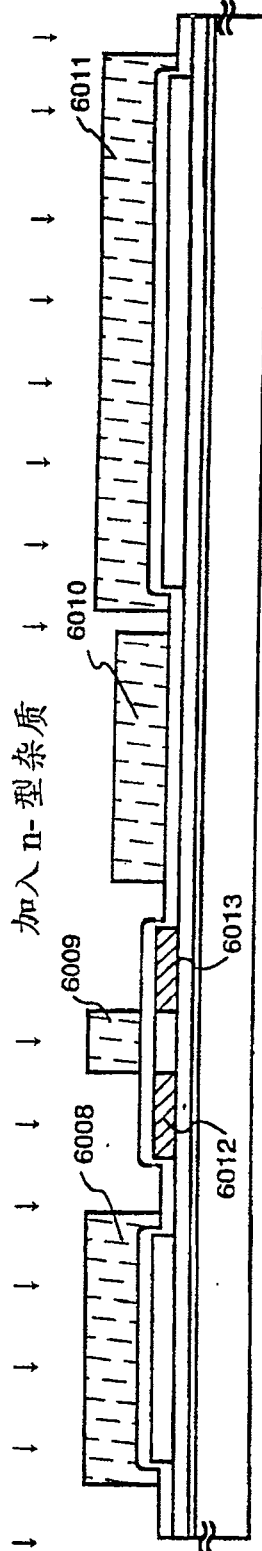


图 18B

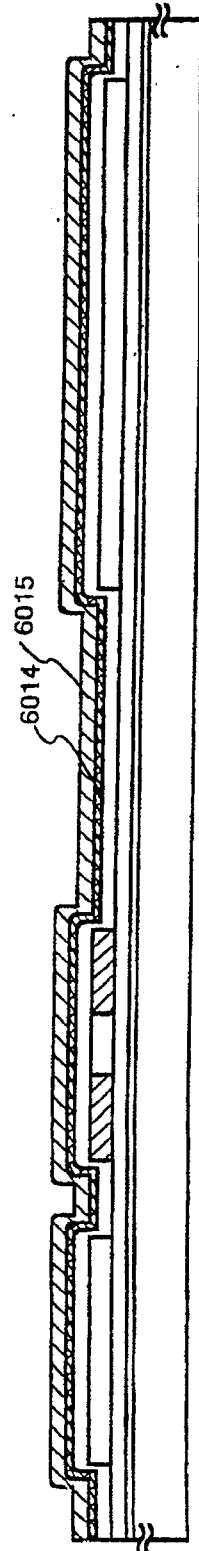


图 18C

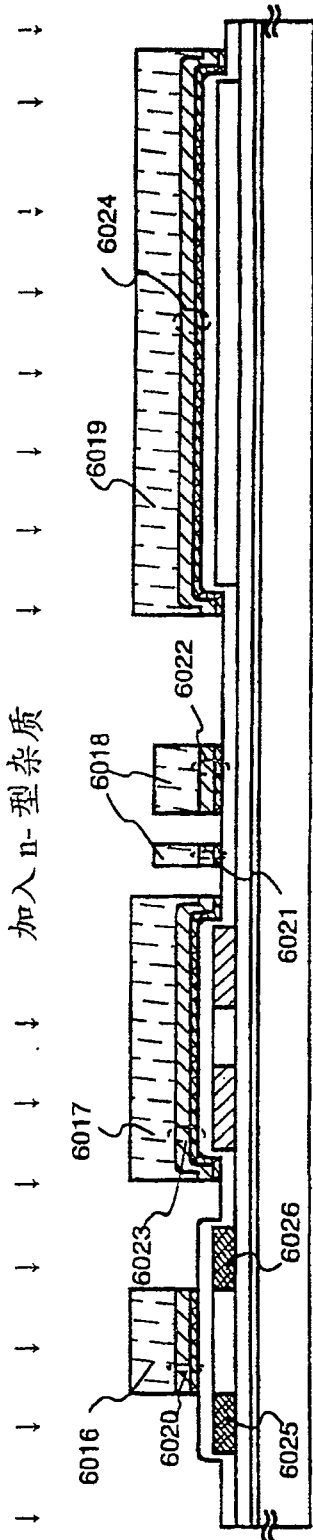


图 19A

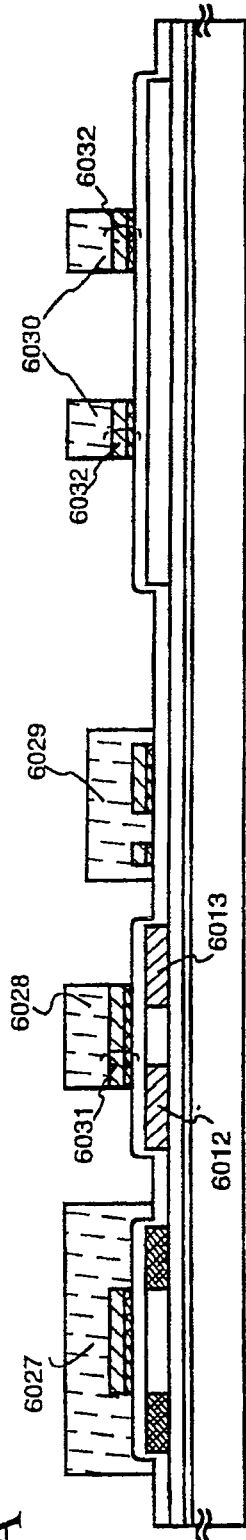


图 19B

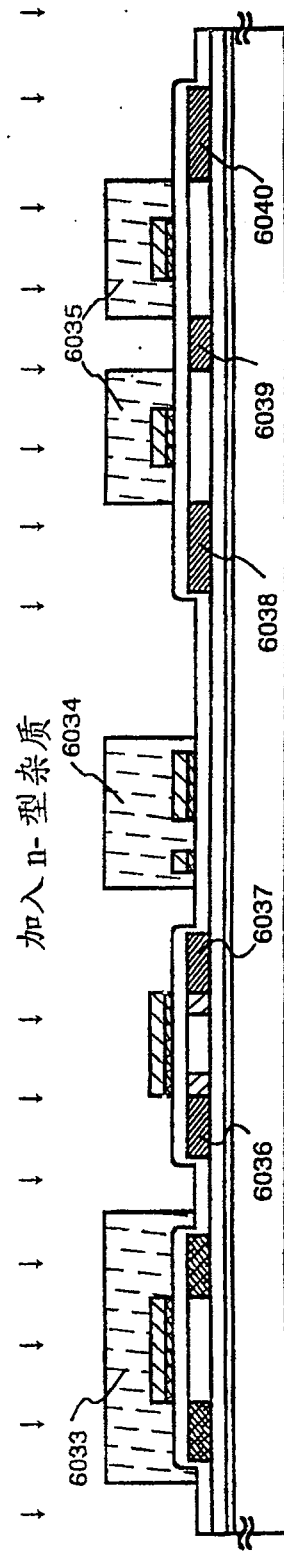


图 19C

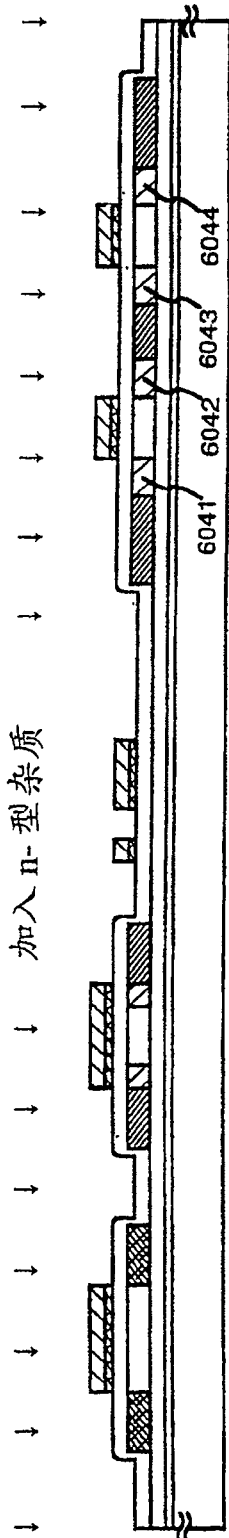


图 20A

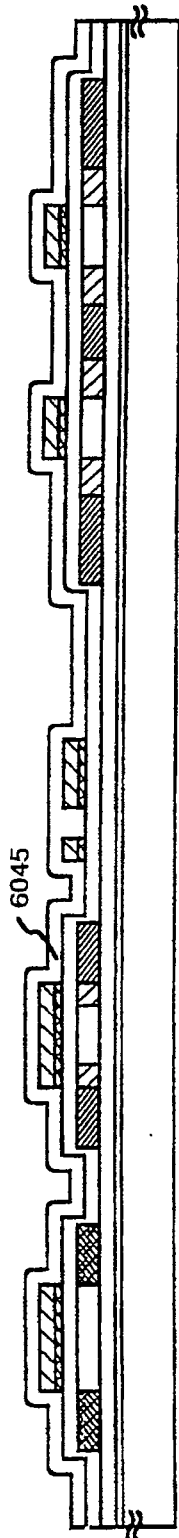


图 20B

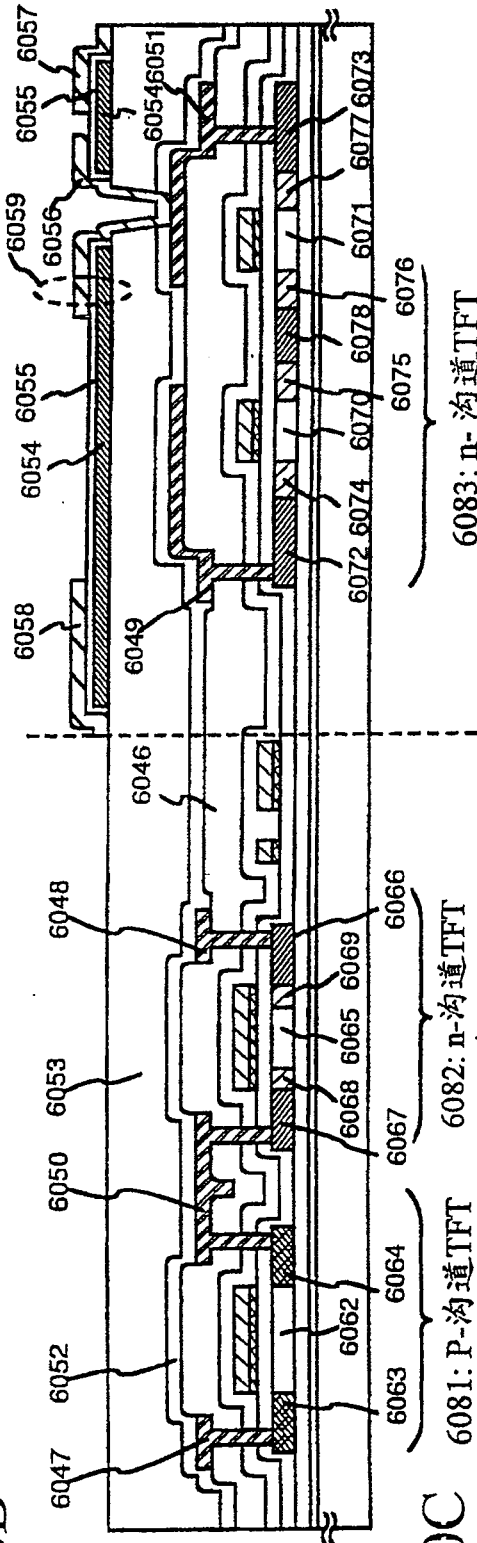


图 20C

6081: P-沟道TFT
 6082: n-沟道TFT
 CMOS电路

6083: n-沟道TFT
 像素矩阵电路

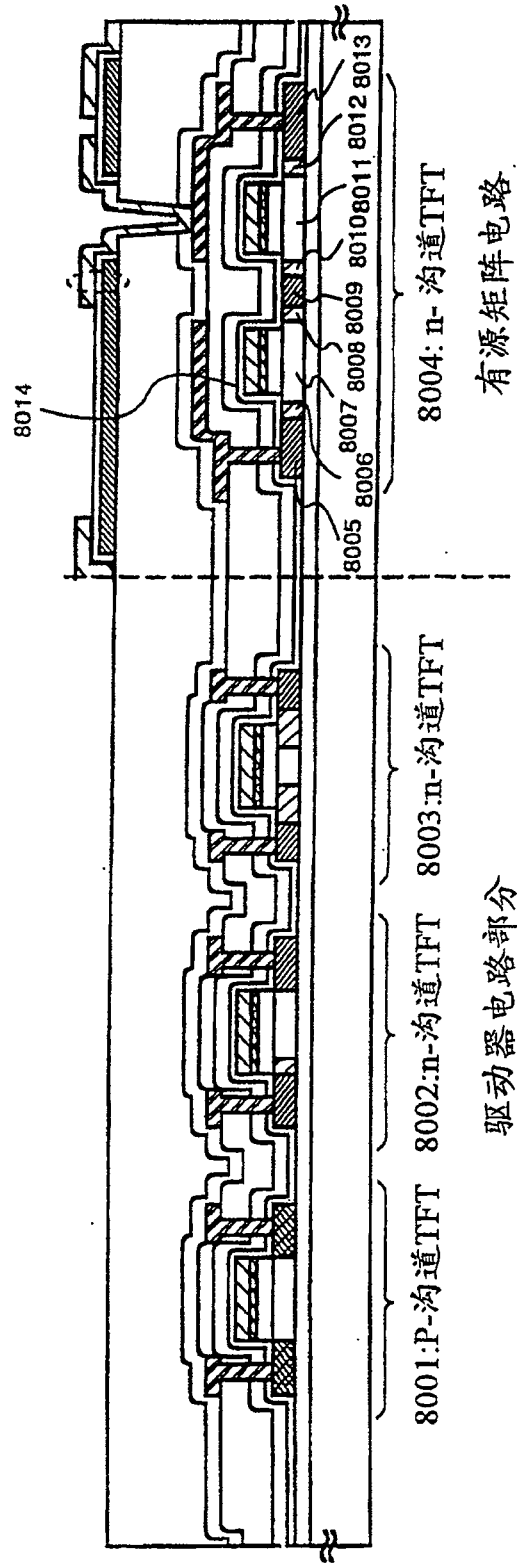


图 21

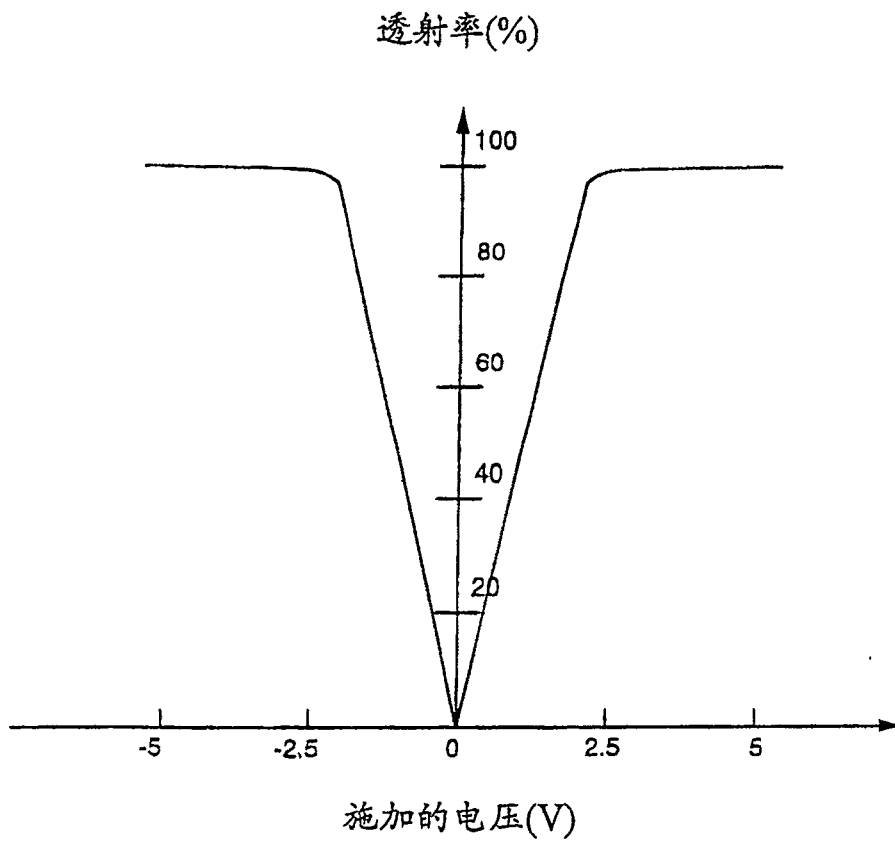


图 22

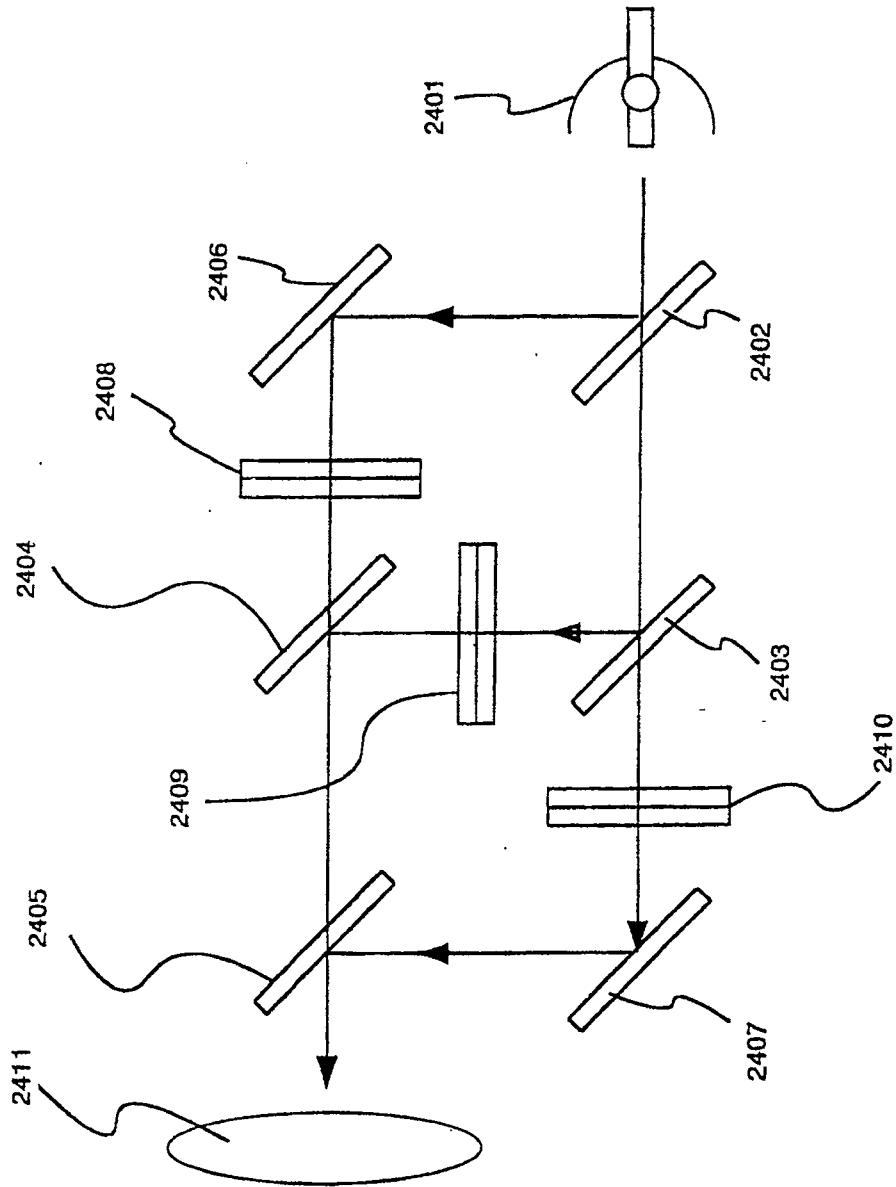


图 23

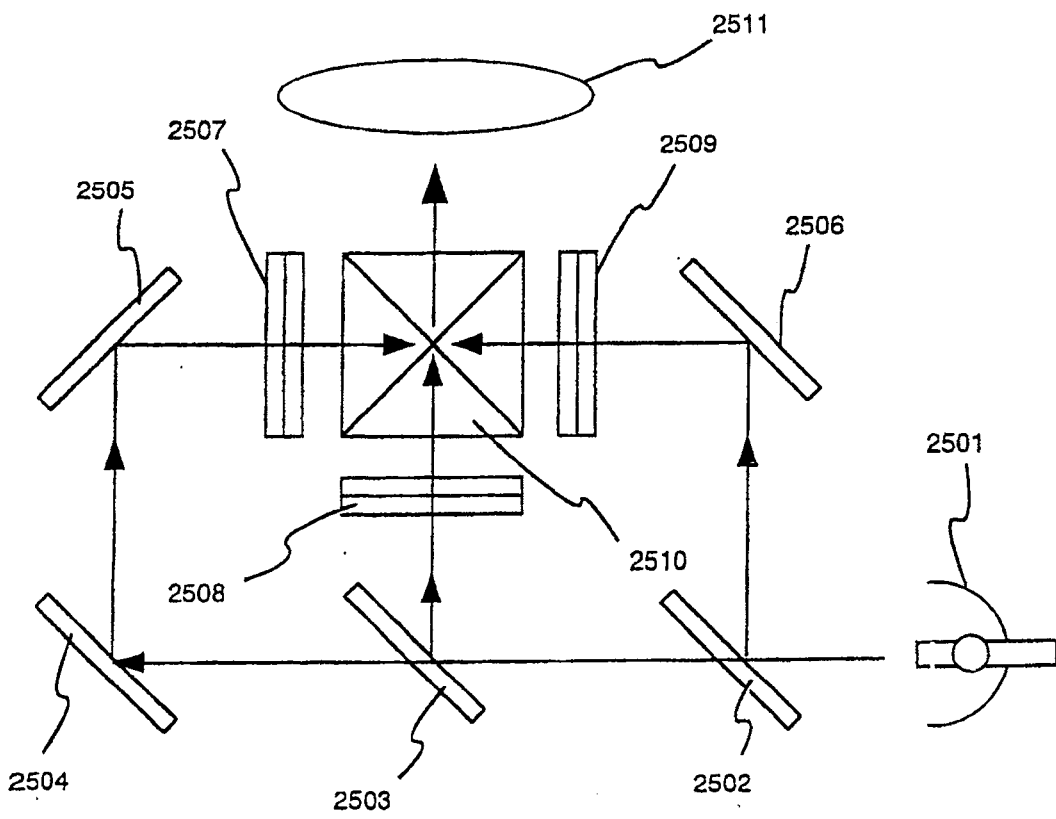


图 24

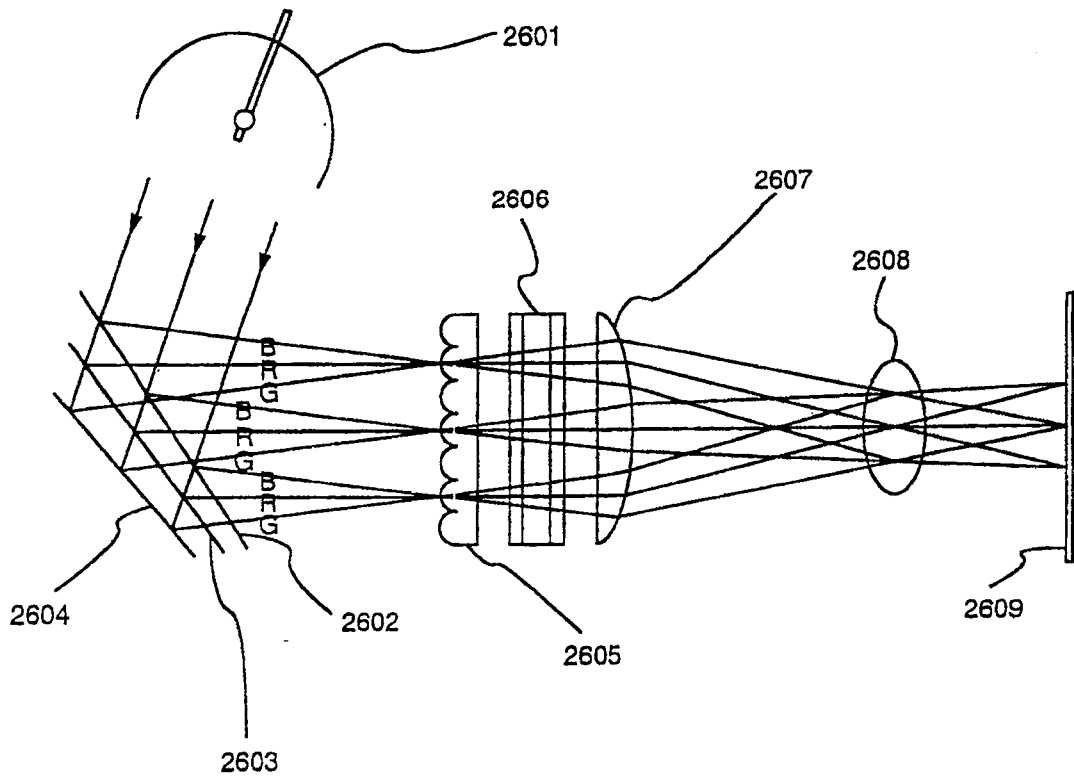


图 25

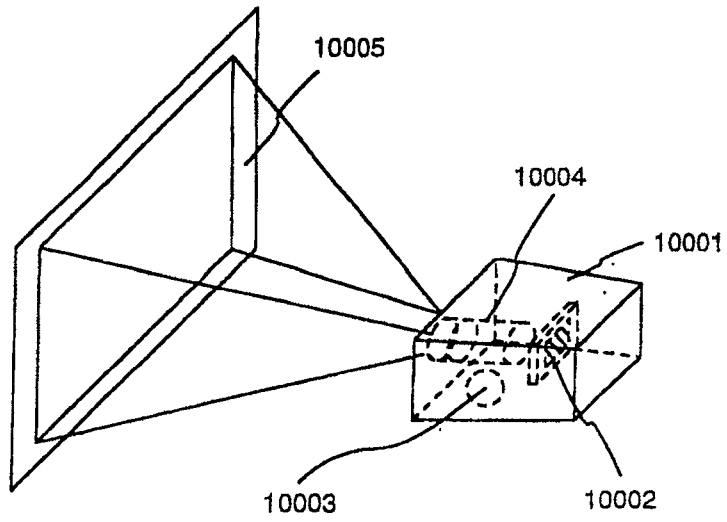


图 26A

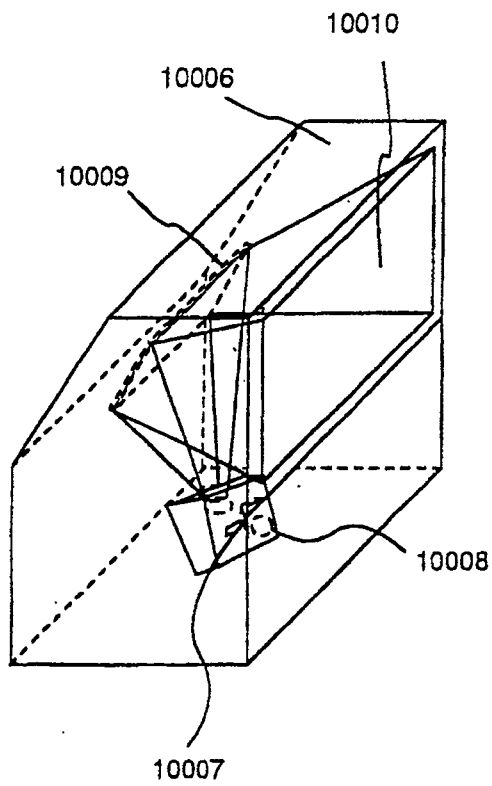


图 26B

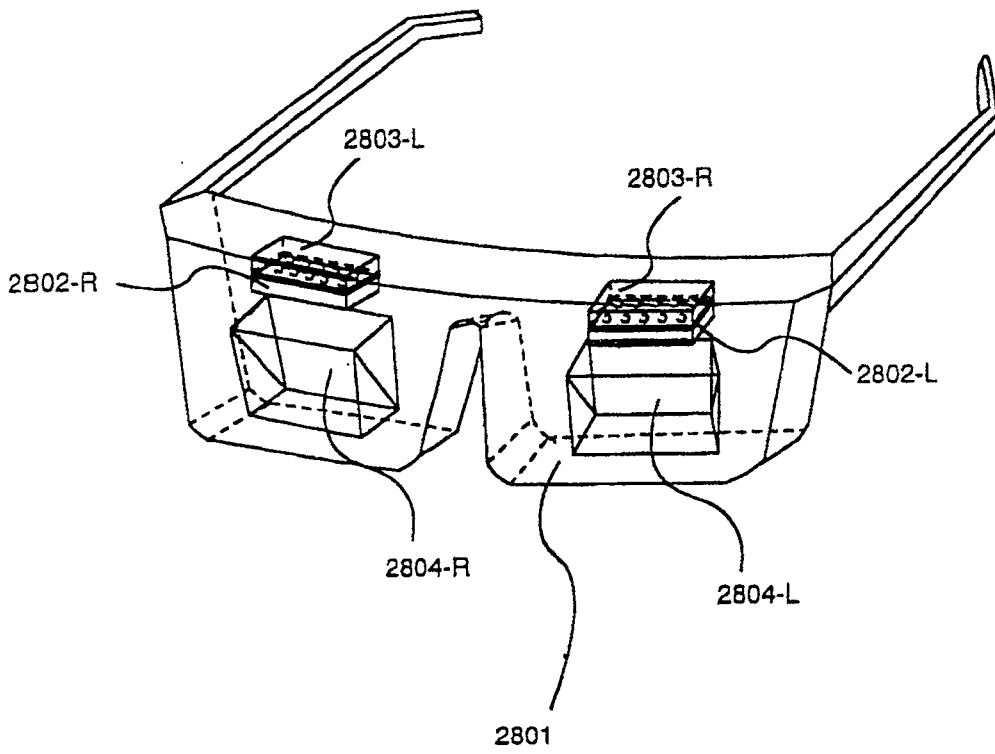


图 27

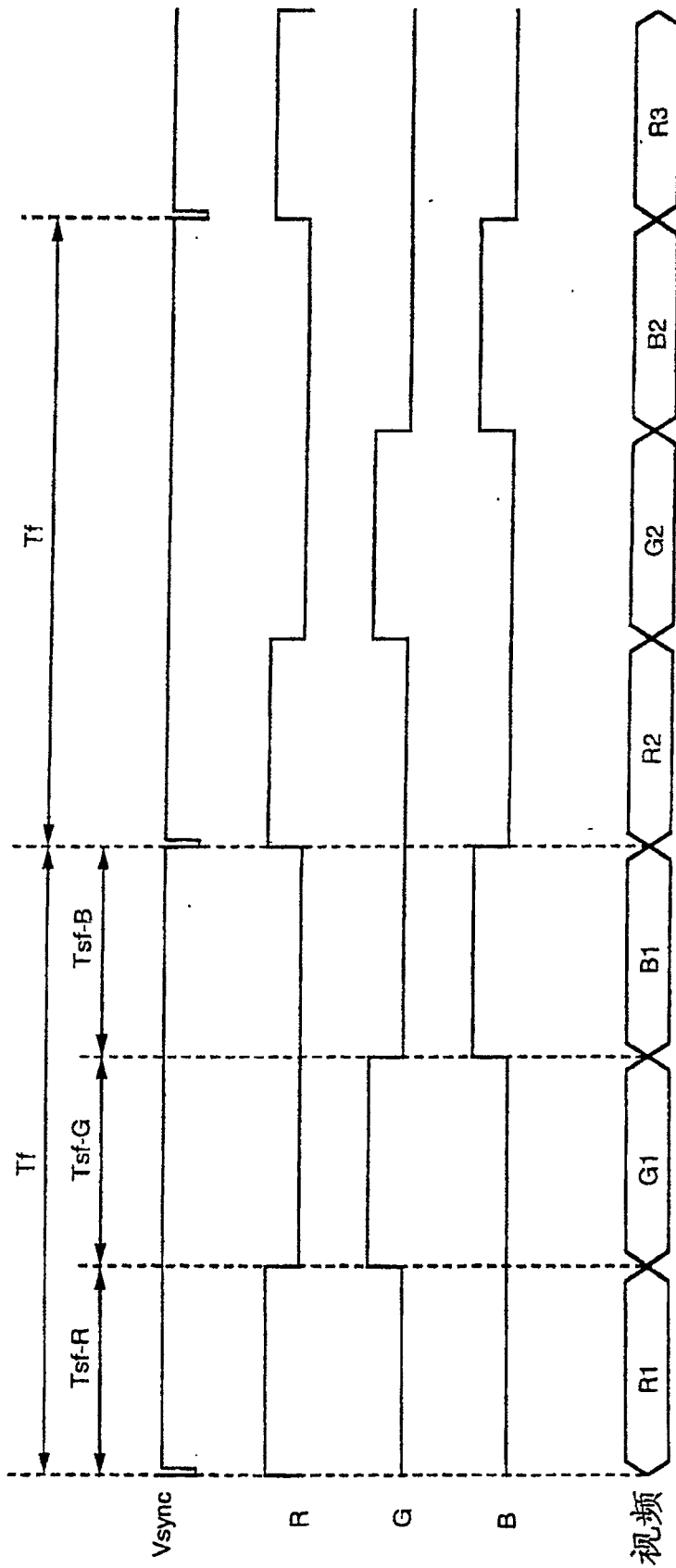


图 28

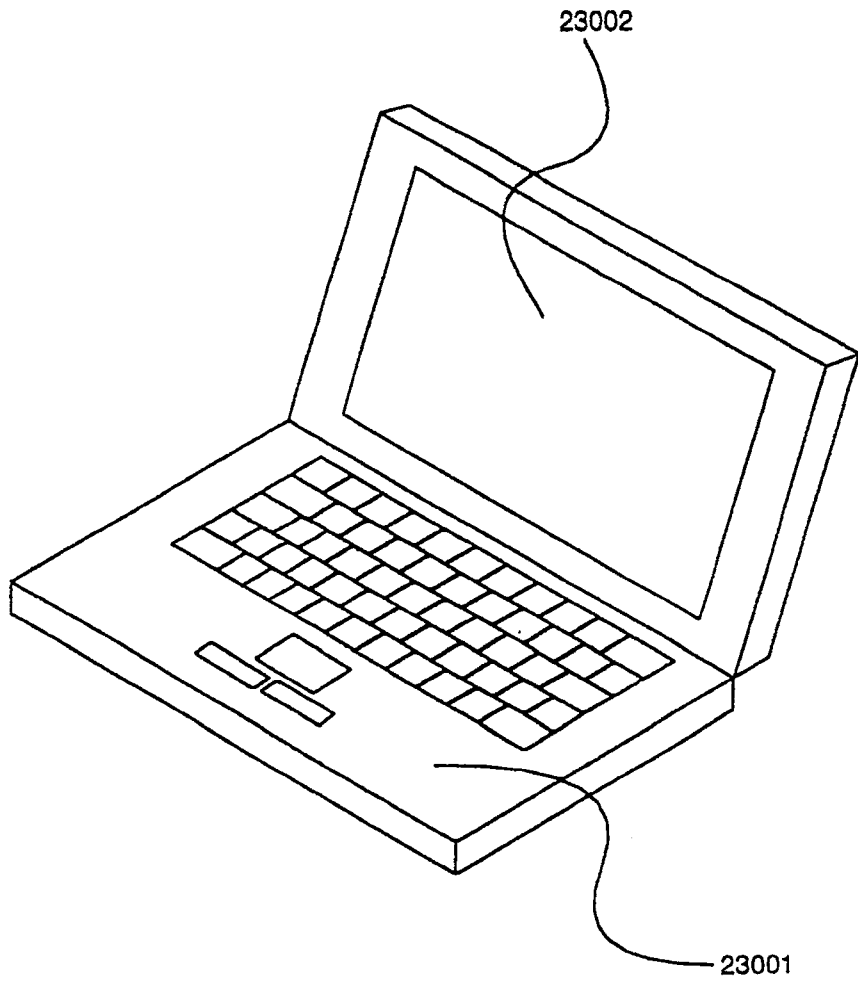


图 29

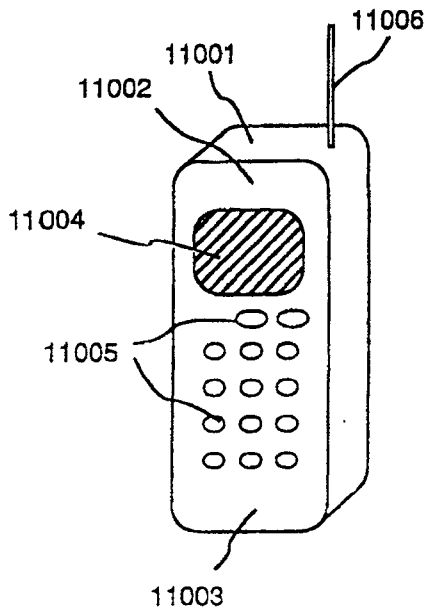


图 30A

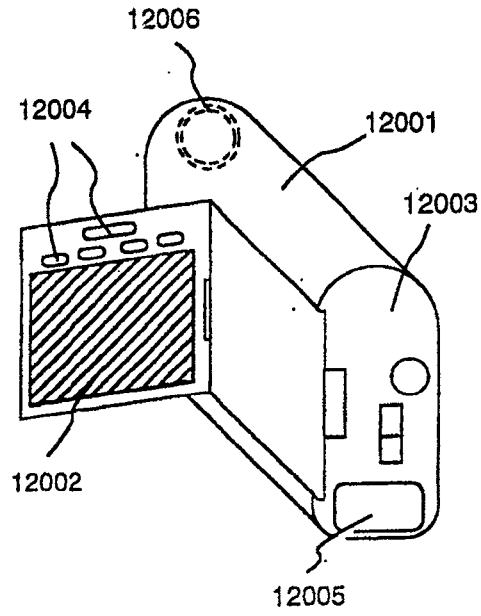


图 30B

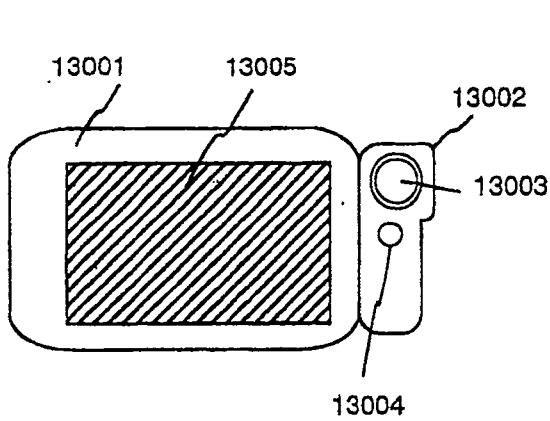


图 30C

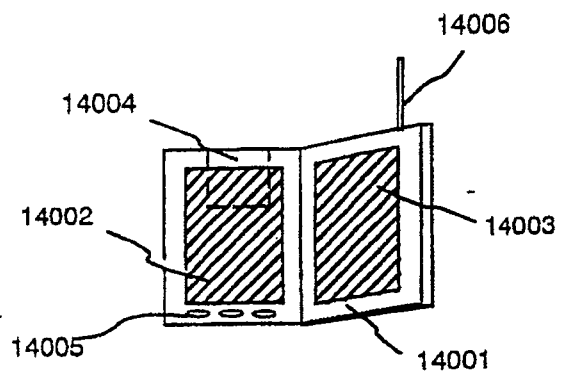


图 30D

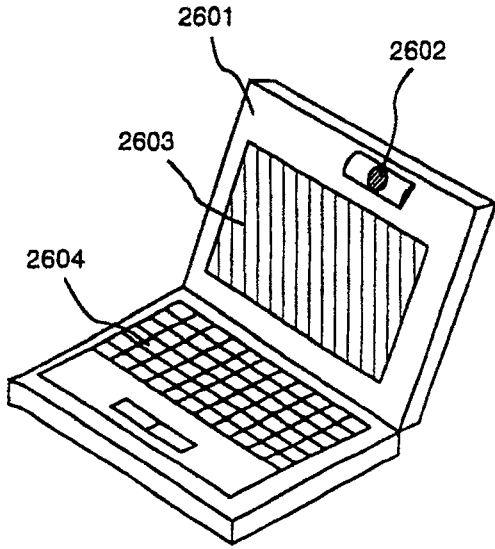


图 31A

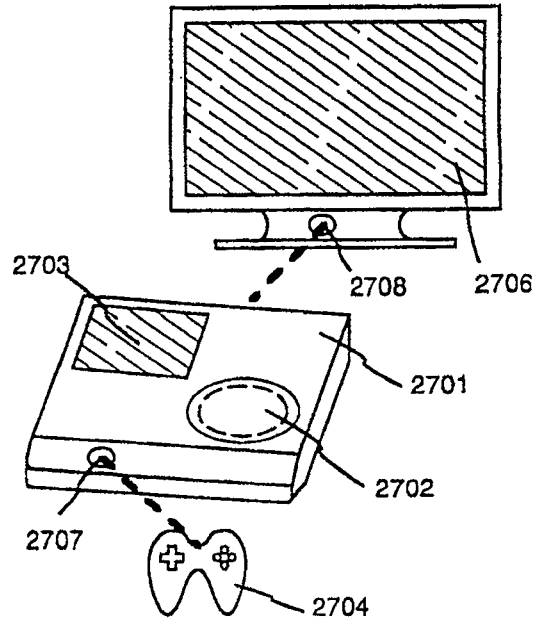


图 31B

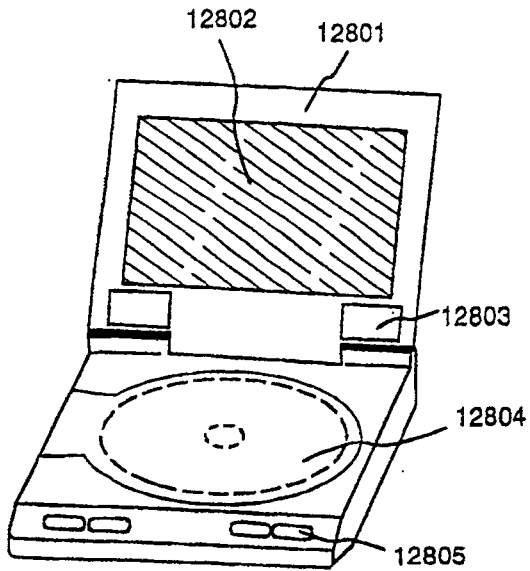


图 31C

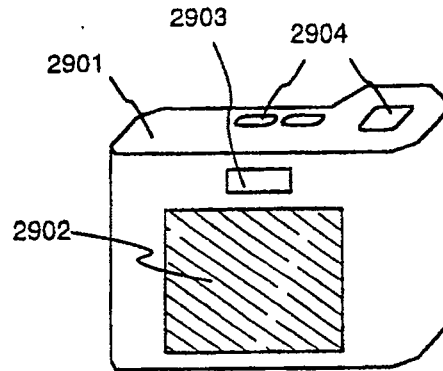


图 31D

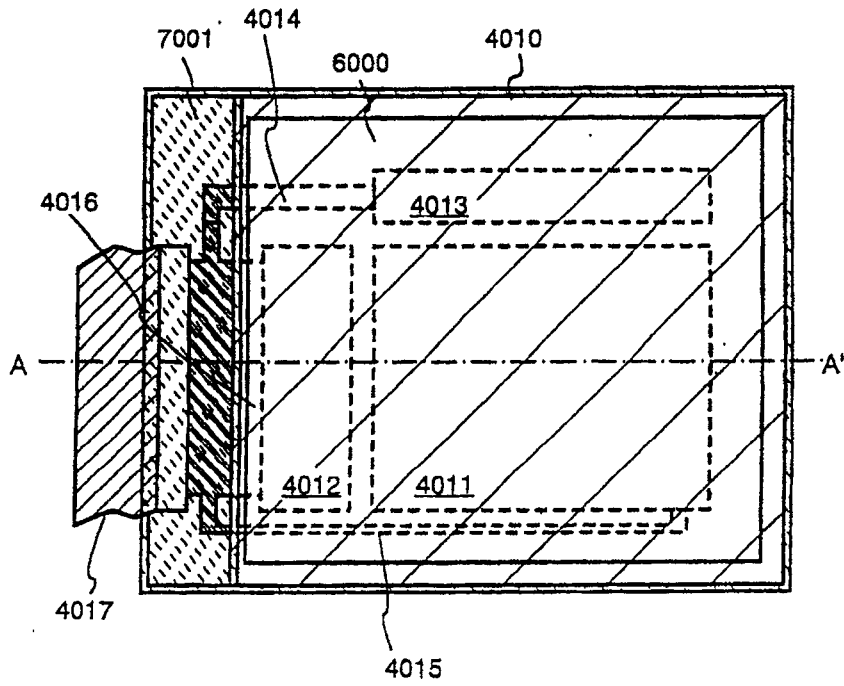


图 32A

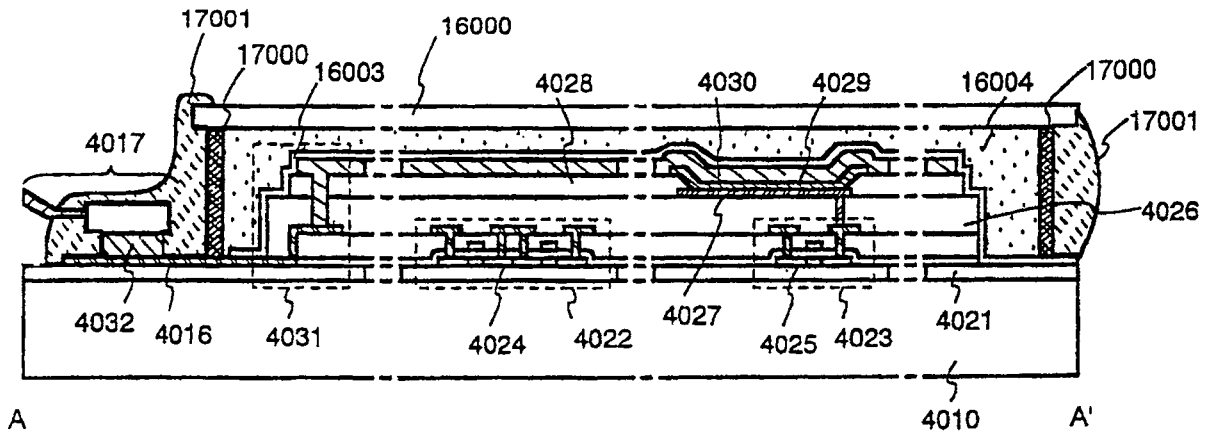


图 32B

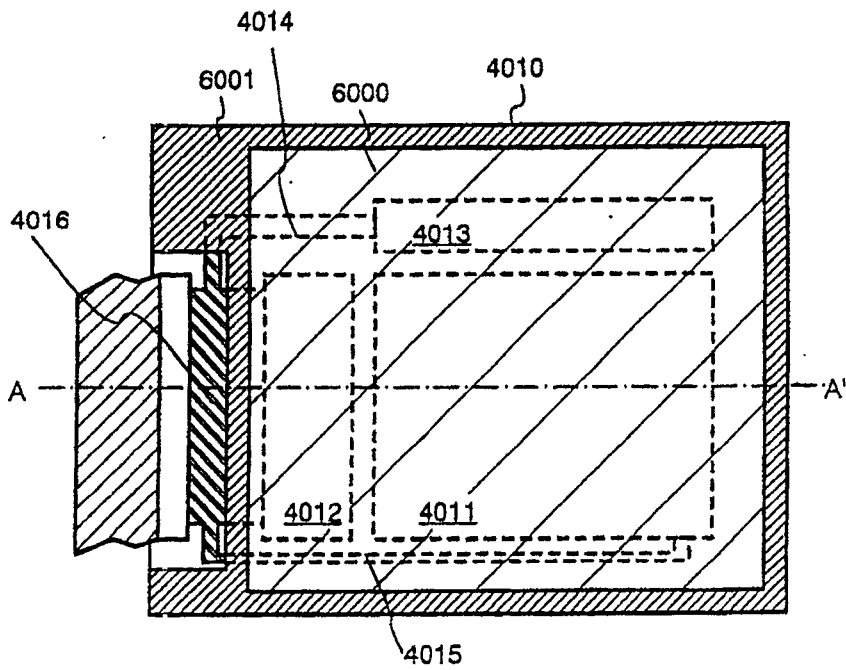
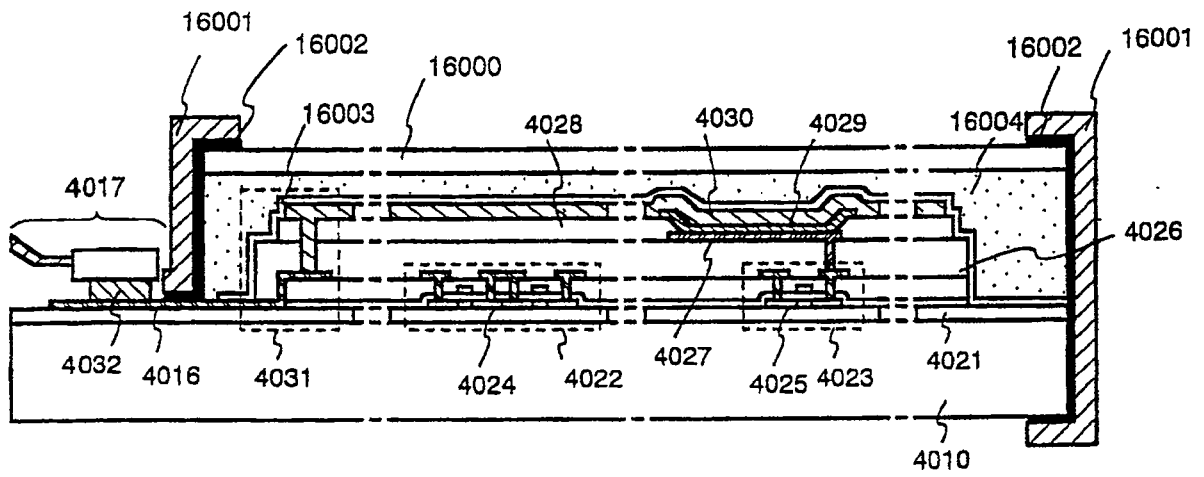


图 33A



A

图 33B

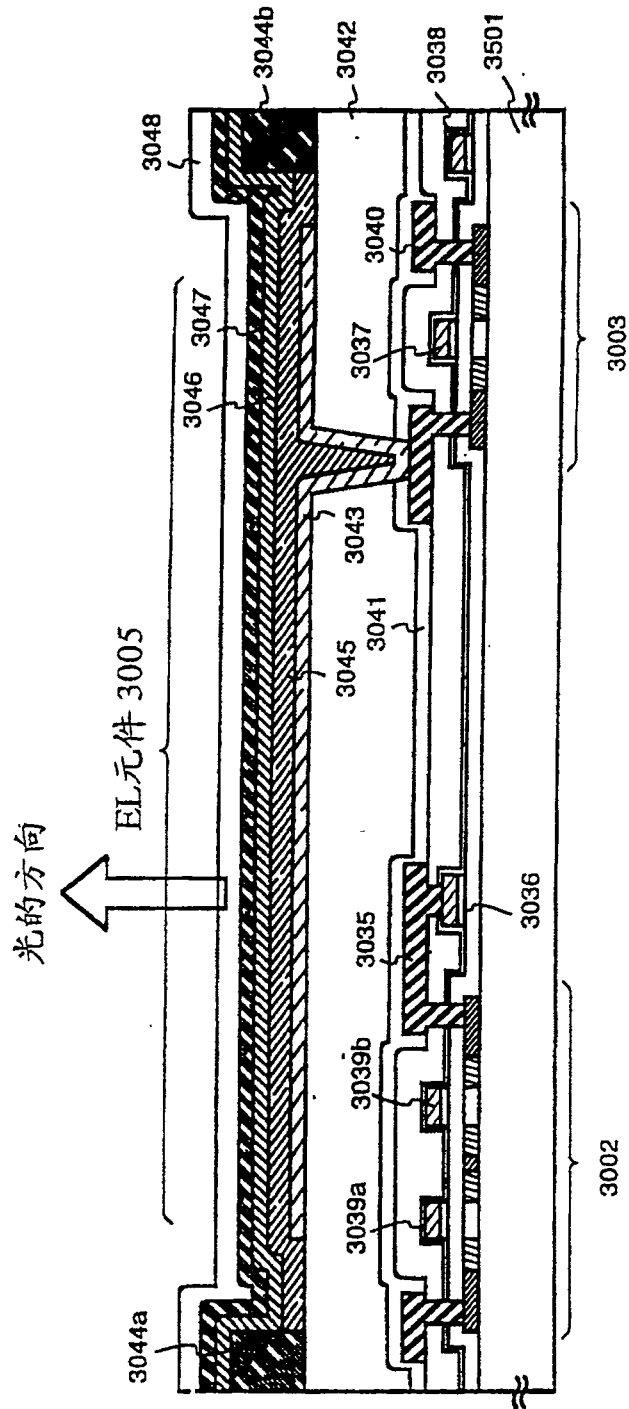


图 34

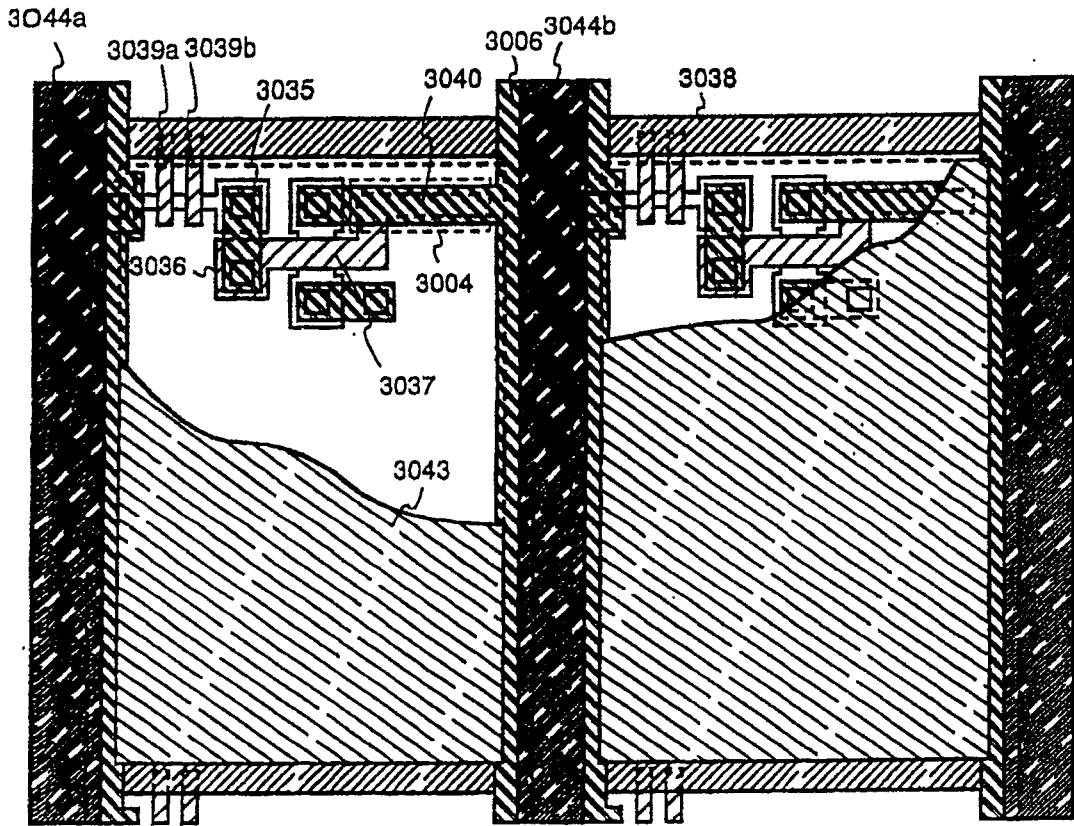


图 35A

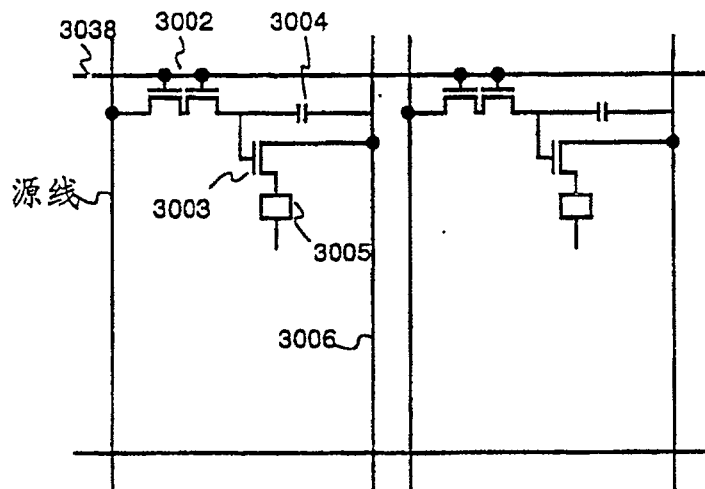


图 35B

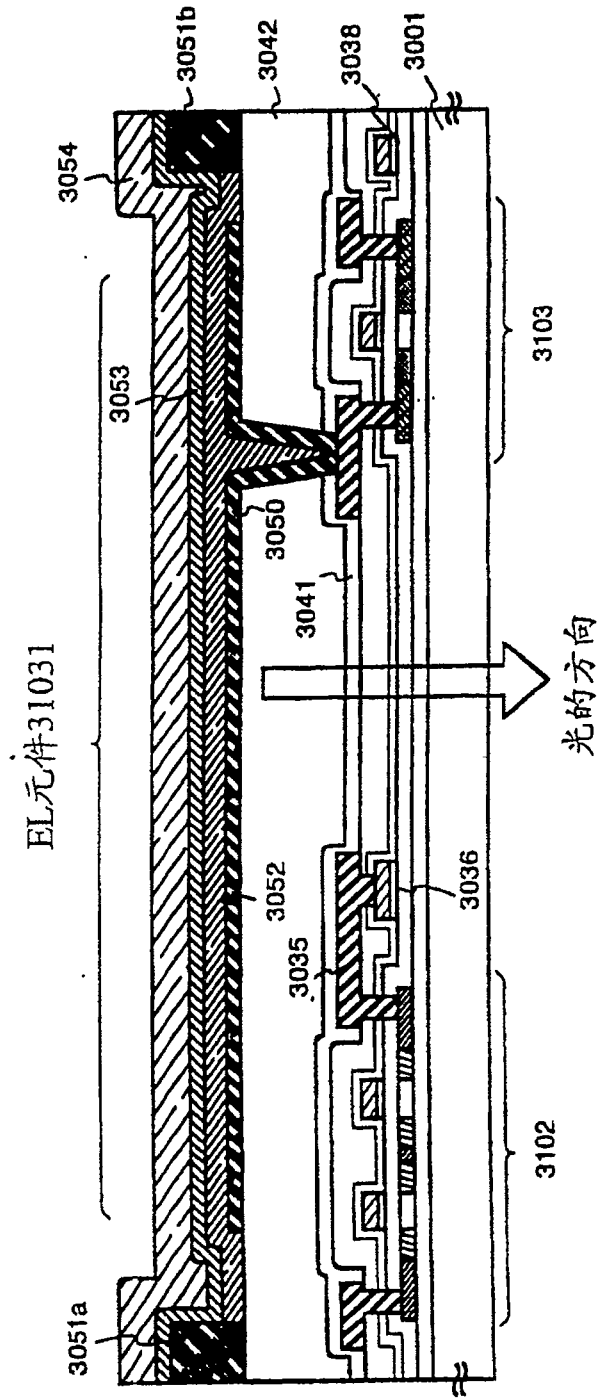


图 36

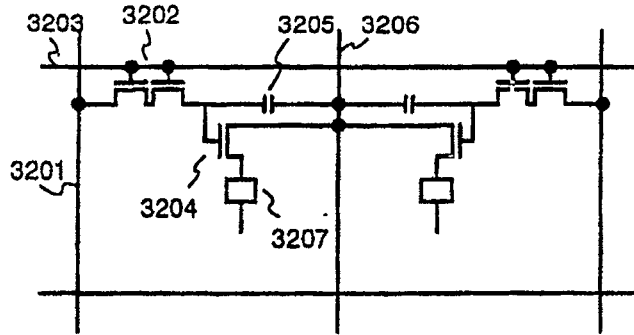


图 37A

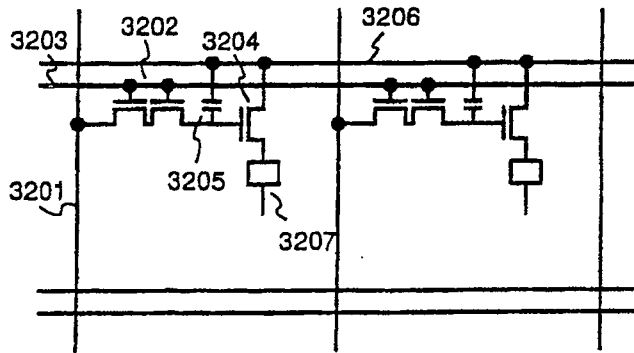


图 37B

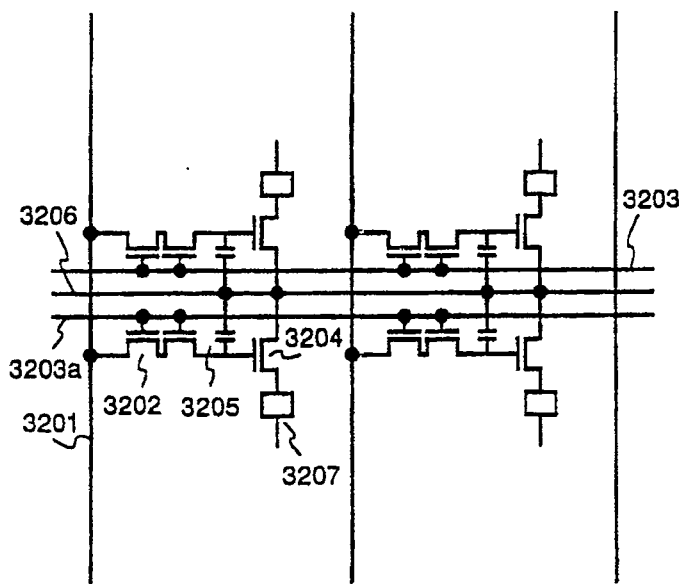


图 37C