

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
【部門区分】第 6 部門第 3 区分  
【発行日】平成 19 年 5 月 10 日 (2007.5.10)

【公開番号】特開 2005-267105 (P2005-267105A)  
【公開日】平成 17 年 9 月 29 日 (2005.9.29)  
【年通号数】公開・登録公報 2005-038  
【出願番号】特願 2004-77041 (P2004-77041)  
【国際特許分類】

**G 0 6 N 3/063 (2006.01)**

【F I】

G 0 6 N 3/063

【手続補正書】

【提出日】平成 19 年 3 月 19 日 (2007.3.19)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

複数のパルス出力演算素子と、当該 パルス出力演算素子のうち予め設定されたパルス出力演算素子間を並列結合する複数の結合素子と、当該複数の結合素子からのパルス信号を選択的に通過させるためのゲート回路とを備える並列パルス信号処理装置であって、

前記 パルス出力演算素子は更に、

複数の時系列パルス信号を入力する入力手段と、

前記入力された複数の時系列パルス信号に基づいて変調処理を行う変調処理手段と、

前記変調処理の結果に基づいて、パルス信号の出力を行うパルス出力手段と

を備え、

前記ゲート回路は、前記複数の結合素子からの信号のうち上位の出力レベルに相当する有限個のパルス信号を選択的に通過させることを特徴とする並列パルス信号処理装置。

【請求項 2】

タイミング信号を発生させるためのタイミング信号発生回路を更に備え、

前記ゲート回路は前記タイミング信号発生回路からのタイミング信号の入力後に、前記複数の結合素子からの信号のうち上位の出力レベルに相当する有限個のパルス信号を選択的に通過させることを特徴とする請求項 1 に記載の並列パルス信号処理装置。

【請求項 3】

前記ゲート回路は、前記複数の結合素子からの信号のうち、前記タイミング信号発生回路からのタイミング信号に対する遅延が少ない信号の順に選択的に通過させることを特徴とする請求項 2 に記載の並列パルス信号処理装置。

【請求項 4】

前記ゲート回路は、前記複数の結合素子に結合するバスに接続し、当該バス上を伝播する前記パルス信号に対して上位出力レベルに相当する有限個のパルス信号を選択的に通過させることを特徴とする請求項 1 又は 2 に記載の並列パルス信号処理装置。

【請求項 5】

前記 パルス出力演算素子は、時間窓において入力パルス信号列を積分し、当該積分値に応じた位相または周波数でパルス信号出力を行うことを特徴とする請求項 1 又は 2 に記載の並列パルス信号処理装置。

【請求項 6】

前記ゲート回路は、前記複数の結合素子のうち、結合強度が予め設定されたレベル以上で極大値をとる結合素子に選択的に接続するスイッチング回路を含むことを特徴とする請求項 1 又は 2 に記載の並列パルス信号処理装置。

【請求項 7】

階層的に複数の演算処理を行う並列パルス信号処理装置であって

予め設定された局所的受容野構造により、異なる階層レベルからの信号を入力し、パルス信号を出力する複数の演算素子と、

予め設定された受容野に属する前記複数の演算素子からのパルス信号を当該パルス信号の信号レベルに応じて選択的に通過させるゲート回路素子と

を備えることを特徴とする並列パルス信号処理装置。

【請求項 8】

予め設定された次元のデータを入力する入力手段と、複数のデータ処理手段と、当該データ処理手段からの信号を選択的に通過させるゲート回路と、パターン検出結果を出力する出力手段とを備える並列パルス信号処理装置であって、

前記データ処理手段は更に、結合手段により並列して結合される複数の演算素子を含み、

前記データ処理手段を構成する前記演算素子は、時間窓内で入力される複数の演算素子からの複数パルスの到着時間パターンに基づいて予め設定されたカテゴリのパターンの検出結果を表すパルス状の信号列を出力し、

前記出力手段は、前記演算素子からの出力に基づき、前記データ中の予め設定されたパターンの検出結果を出力することを特徴とする並列パルス信号処理装置。

【請求項 9】

予め設定された次元のデータを入力する入力手段と、パルス信号を出力する複数のデータ処理手段と、当該データ処理手段からの信号を選択的に通過させるゲート回路と、パターン検出結果を出力する出力手段とを備える並列パルス信号処理装置であって、

前記データ処理手段は更に、結合手段により並列して結合される複数の演算素子を含み、

前記ゲート回路は、前記複数のデータ処理手段からのパルス信号の信号レベルに基づき選択的に当該パルス信号を選択的に通過させ、

前記演算素子は、時系列パルス信号を入力し、複数クラスの当該時系列パルス信号のパターンの識別を行い、時間窓内で入力される複数パルス信号の到着時間パターンに固有なパルス状の信号列を出力し、

前記出力手段は、前記演算素子からの出力に基づき、前記データ中の予め設定されたパターンの検出結果を出力することを特徴とする並列パルス信号処理装置。

【請求項 10】

階層的に複数の演算処理を行う並列パルス信号処理装置であって

異なる階層レベルの中間結果またはメモリからデータを入力する入力手段と、

前記入力手段より入力されたデータより複数の特徴を検出する特徴検出層を有し、パルス信号を出力する複数のデータ処理手段と、

タイミング信号発生回路とを備え、

前記データ処理手段は更に、

前段の階層レベルから異なる種類の前記特徴の検出信号を入力し、パルス信号を出力する複数の演算素子と、

前記複数の特徴に関与する前記演算素子からの出力を選択的に通過させるゲート回路とを備え、

前記演算素子は、複数の前記タイミング信号発生回路からの入力信号と時間窓内での複数パルスの到着時間パターンとに基づいた周波数又はタイミングでパルス状の信号を出力することを特徴とする並列パルス信号処理装置。

【請求項 11】

前記ゲート回路は、前記複数の結合素子のうち、結合強度が予め設定されたレベル以上

の結合素子に選択的に接続するスイッチング回路を含むことを特徴とする請求項 1 又は 2 に記載の並列パルス信号処理装置。

【請求項 1 2】

前記ゲート回路は、前記結合素子からの信号のうち、基準時刻に対する遅延が少ない信号の順に選択的に通過させることを特徴とする請求項 1 又は 2 に記載の並列パルス信号処理装置。

【請求項 1 3】

前記ゲート回路は、複数の前記パルス信号から最大出力レベルの信号を選択的に通過させることを特徴とする請求項 1 又は 2、又は請求項 7 乃至 10 の何れか 1 項に記載の並列パルス信号処理装置。

【請求項 1 4】

前記ゲート回路は、前記結合素子からの信号のうち、極大値をとる信号を最上位レベルから予め設定された数だけ選択的に通過させることを特徴とする請求項 1 又は 2、又は請求項 7 乃至 10 の何れか 1 項に記載の並列パルス信号処理装置。

【請求項 1 5】

前記ゲート回路は、前記特徴ごとに上位の出力レベルに相当するパルス信号を選択的に通過させることを特徴とする請求項 10 に記載の並列パルス信号処理装置。

【請求項 1 6】

請求項 1 乃至 15 の何れか 1 項に記載の並列パルス信号処理装置を備えることを特徴とするパターン認識装置。

【請求項 1 7】

請求項 1 乃至 15 の何れか 1 項に記載の並列パルス信号処理装置を用いてパターン認識を行い、当該パターン認識結果に基づいて画像信号の入力制御を行うことを特徴とする画像入力装置。

【請求項 1 8】

複数のパルス出力演算素子と、当該パルス出力演算素子のうち予め設定されたパルス出力演算素子間を並列結合する複数の結合素子と、当該複数の結合素子からのパルス信号を選択的に通過させるためのゲート回路とを備える並列パルス信号処理装置の制御方法であって、

前記パルス出力演算素子は更に、

複数の時系列パルス信号を入力し、

前記入力された複数の時系列パルス信号に基づいて変調処理を行い、

前記変調処理の結果に基づいて、パルス信号の出力を行い、

前記ゲート回路は、前記複数の結合素子からの信号のうち上位の出力レベルに相当する有限個のパルス信号を選択的に通過させることを特徴とする並列パルス信号処理装置の制御方法。

【請求項 1 9】

階層的に複数の演算処理を行う並列パルス信号処理装置の制御方法であって

複数の演算素子によって、予め設定された局所的受容野構造により、異なる階層レベルからの信号を入力し、パルス信号を出力し、

ゲート回路素子によって、予め設定された受容野に属する前記複数の演算素子からのパルス信号を当該パルス信号の信号レベルに応じて選択的に通過させることを特徴とする並列パルス信号処理装置の制御方法。

【請求項 2 0】

予め設定された次元のデータを入力する入力手段と、複数のデータ処理手段と、当該データ処理手段からの信号を選択的に通過させるゲート回路と、パターン検出結果を出力する出力手段とを備える並列パルス信号処理装置の制御方法であって、

前記データ処理手段を構成する、結合手段により並列して結合される複数の演算素子は、時間窓内で入力される複数の演算素子からの複数のパルスの到着時間パターンに基づいて予め設定されたカテゴリのパターンの検出結果を表すパルス状の信号列を出力し、

前記出力手段は、前記演算素子からの出力に基づき、前記データ中の予め設定されたパターンの検出結果を出力することを特徴とする並列パルス信号処理装置の制御方法。

【請求項 2 1】

予め設定された次元のデータを入力する入力手段と、パルス信号を出力する複数のデータ処理手段と、当該データ処理手段からの信号を選択的に通過させるゲート回路と、パターン検出結果を出力する出力手段とを備える並列パルス信号処理装置の制御方法であって

、  
前記ゲート回路は、前記複数のデータ処理手段からのパルス信号の信号レベルに基づき選択的に当該パルス信号を選択的に通過させ、

前記データ処理手段を構成する、結合手段により並列して結合される複数の演算素子は、時系列パルス信号を入力し、複数クラスの当該時系列パルス信号のパターンの識別を行い、時間窓内で入力される複数パルス信号の到着時間パターンに固有なパルス状の信号列を出力し、

前記出力手段は、前記演算素子からの出力に基づき、前記データ中の予め設定されたパターンの検出結果を出力することを特徴とする並列パルス信号処理装置の制御方法。

【請求項 2 2】

異なる階層レベルの中間結果またはメモリからデータを入力する入力手段と、前記入力手段より入力されたデータより複数の特徴を検出する特徴検出層を有し、パルス信号を出力する複数のデータ処理手段と、タイミング信号発生回路とを備え、階層的に複数の演算処理を行う並列パルス信号処理装置の制御方法であって

前記データ処理手段は、

複数の演算素子によって、前段の階層レベルから異なる種類の前記特徴の検出信号を入力し、パルス信号を出力し、

ゲート回路素子によって、前記複数の特徴に関与する前記演算素子からの出力を選択的に通過させ、

前記演算素子は、複数の前記タイミング信号発生回路からの入力信号と時間窓内での複数パルスの到着時間パターンとに基づいた周波数又はタイミングでパルス状の信号を出力することを特徴とする並列パルス信号処理装置の制御方法。

【請求項 2 3】

請求項 1 乃至 1 5 の何れか 1 項に記載の並列パルス信号処理装置を備えるパターン認識装置の制御方法。

【請求項 2 4】

請求項 1 乃至 1 5 の何れか 1 項に記載の並列パルス信号処理装置を用いてパターン認識を行い、当該パターン認識結果に基づいて画像信号の入力制御を行う画像入力装置の制御方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 9

【補正方法】変更

【補正の内容】

【0 0 0 9】

即ち、複数のパルス出力演算素子と、当該パルス出力演算素子のうち予め設定されたパルス出力演算素子間を並列結合する複数の結合素子と、当該複数の結合素子からのパルス信号を選択的に通過させるためのゲート回路とを備える並列パルス信号処理装置であって

、  
前記パルス出力演算素子は更に、

複数の時系列パルス信号を入力する入力手段と、

前記入力された複数の時系列パルス信号に基づいて変調処理を行う変調処理手段と、

前記変調処理の結果に基づいて、パルス信号の出力を行うパルス出力手段とを備え、

前記ゲート回路は、前記複数の結合素子からの信号のうち上位の出力レベルに相当する有限個のパルス信号を選択的に通過させることを特徴とする。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0011

【補正方法】変更

【補正の内容】

【0011】

即ち、階層的に複数の演算処理を行う並列パルス信号処理装置であって

予め設定された局所的受容野構造により、異なる階層レベルからの信号を入力し、パルス信号を出力する複数の演算素子と、

予め設定された受容野に属する前記複数の演算素子からのパルス信号を当該パルス信号の信号レベルに応じて選択的に通過させるゲート回路素子と

を備えることを特徴とする。

【手続補正 4】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

即ち、予め設定された次元のデータを入力する入力手段と、複数のデータ処理手段と、当該データ処理手段からの信号を選択的に通過させるゲート回路と、パターン検出結果を出力する出力手段とを備える並列パルス信号処理装置であって、

前記データ処理手段は更に、結合手段により並列して結合される複数の演算素子を含み

、  
前記データ処理手段を構成する前記演算素子は、時間窓内で入力される複数の演算素子からの複数パルスの到着時間パターンに基づいて予め設定されたカテゴリーのパターンの検出結果を表すパルス状の信号列を出力し、

前記出力手段は、前記演算素子からの出力に基づき、前記データ中の予め設定されたパターンの検出結果を出力することを特徴とする。

【手続補正 5】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

即ち、予め設定された次元のデータを入力する入力手段と、パルス信号を出力する複数のデータ処理手段と、当該データ処理手段からの信号を選択的に通過させるゲート回路と、パターン検出結果を出力する出力手段とを備える並列パルス信号処理装置であって、

前記データ処理手段は更に、結合手段により並列して結合される複数の演算素子を含み

、  
前記ゲート回路は、前記複数のデータ処理手段からのパルス信号の信号レベルに基づき選択的に当該パルス信号を選択的に通過させ、

前記演算素子は、時系列パルス信号を入力し、複数クラスの当該時系列パルス信号のパターンの識別を行い、時間窓内で入力される複数パルス信号の到着時間パターンに固有なパルス状の信号列を出力し、

前記出力手段は、前記演算素子からの出力に基づき、前記データ中の予め設定されたパターンの検出結果を出力することを特徴とする。

【手続補正 6】

【補正対象書類名】明細書

【補正対象項目名】 0 0 1 7

【補正方法】 変更

【補正の内容】

【 0 0 1 7 】

即ち、階層的に複数の演算処理を行う並列パルス信号処理装置であって  
異なる階層レベルの中間結果またはメモリからデータを入力する入力手段と、  
前記入力手段より入力されたデータより複数の特徴を検出する特徴検出層を有し、パルス信号を出力する複数のデータ処理手段と、  
タイミング信号発生回路とを備え、  
前記データ処理手段は更に、  
前段の階層レベルから異なる種類の前記特徴の検出信号を入力し、パルス信号を出力する複数の演算素子と、  
前記複数の特徴に関与する前記演算素子からの出力を選択的に通過させるゲート回路とを備え、  
前記演算素子は、複数の前記タイミング信号発生回路からの入力信号と時間窓内での複数パルスの到着時間パターンとに基づいた周波数又はタイミングでパルス状の信号を出力することを特徴とする。

【手続補正 7】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 1 9

【補正方法】 変更

【補正の内容】

【 0 0 1 9 】

即ち、複数のパルス出力演算素子と、当該パルス出力演算素子のうち予め設定されたパルス出力演算素子間を並列結合する複数の結合素子と、当該複数の結合素子からのパルス信号を選択的に通過させるためのゲート回路とを備える並列パルス信号処理装置の制御方法であって、  
前記パルス出力演算素子は更に、  
複数の時系列パルス信号を入力し、  
前記入力された複数の時系列パルス信号に基づいて変調処理を行い、  
前記変調処理の結果に基づいて、パルス信号の出力を行い、  
前記ゲート回路は、前記複数の結合素子からの信号のうち上位の出力レベルに相当する有限個のパルス信号を選択的に通過させることを特徴とする。

【手続補正 8】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 2 1

【補正方法】 変更

【補正の内容】

【 0 0 2 1 】

即ち、階層的に複数の演算処理を行う並列パルス信号処理装置の制御方法であって  
複数の演算素子によって、予め設定された局所的受容野構造により、異なる階層レベルからの信号を入力し、パルス信号を出力し、  
ゲート回路素子によって、予め設定された受容野に属する前記複数の演算素子からのパルス信号を当該パルス信号の信号レベルに応じて選択的に通過させることを特徴とする。

【手続補正 9】

【補正対象書類名】 明細書

【補正対象項目名】 0 0 2 3

【補正方法】 変更

【補正の内容】

【 0 0 2 3 】

即ち、予め設定された次元のデータを入力する入力手段と、複数のデータ処理手段と、当該データ処理手段からの信号を選択的に通過させるゲート回路と、パターン検出結果を出力する出力手段とを備える並列パルス信号処理装置の制御方法であって、

前記データ処理手段を構成する、結合手段により並列して結合される複数の演算素子は、時間窓内で入力される複数の演算素子からの複数のパルスの到着時間パターンに基づいて予め設定されたカテゴリのパターンの検出結果を表すパルス状の信号列を出力し、

前記出力手段は、前記演算素子からの出力に基づき、前記データ中の予め設定されたパターンの検出結果を出力することを特徴とする。

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0025

【補正方法】変更

【補正の内容】

【0025】

即ち、予め設定された次元のデータを入力する入力手段と、パルス信号を出力する複数のデータ処理手段と、当該データ処理手段からの信号を選択的に通過させるゲート回路と、パターン検出結果を出力する出力手段とを備える並列パルス信号処理装置の制御方法であって、

前記ゲート回路は、前記複数のデータ処理手段からのパルス信号の信号レベルに基づき選択的に当該パルス信号を選択的に通過させ、

前記データ処理手段を構成する、結合手段により並列して結合される複数の演算素子は、時系列パルス信号を入力し、複数クラスの当該時系列パルス信号のパターンの識別を行い、時間窓内で入力される複数パルス信号の到着時間パターンに固有なパルス状の信号列を出力し、

前記出力手段は、前記演算素子からの出力に基づき、前記データ中の予め設定されたパターンの検出結果を出力することを特徴とする。

【手続補正 11】

【補正対象書類名】明細書

【補正対象項目名】0027

【補正方法】変更

【補正の内容】

【0027】

即ち、異なる階層レベルの中間結果またはメモリからデータを入力する入力手段と、前記入力手段より入力されたデータより複数の特徴を検出する特徴検出層を有し、パルス信号を出力する複数のデータ処理手段と、タイミング信号発生回路とを備え、階層的に複数の演算処理を行う並列パルス信号処理装置の制御方法であって

前記データ処理手段は、

複数の演算素子によって、前段の階層レベルから異なる種類の前記特徴の検出信号を入力し、パルス信号を出力し、

ゲート回路素子によって、前記複数の特徴に関与する前記演算素子からの出力を選択的に通過させ、

前記演算素子は、複数の前記タイミング信号発生回路からの入力信号と時間窓内での複数パルスの到着時間パターンとに基づいた周波数又はタイミングでパルス状の信号を出力することを特徴とする。