

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5674806号
(P5674806)

(45) 発行日 平成27年2月25日(2015.2.25)

(24) 登録日 平成27年1月9日(2015.1.9)

(51) Int.Cl.	F 1
HO 1 L 33/42	(2010.01) HO 1 L 33/00 222
HO 1 L 33/32	(2010.01) HO 1 L 33/00 186
HO 1 L 33/48	(2010.01) HO 1 L 33/00 400
HO 1 L 33/50	(2010.01) HO 1 L 33/00 410

請求項の数 10 (全 11 頁)

(21) 出願番号	特願2012-540516 (P2012-540516)
(86) (22) 出願日	平成22年11月12日 (2010.11.12)
(65) 公表番号	特表2013-511853 (P2013-511853A)
(43) 公表日	平成25年4月4日 (2013.4.4)
(86) 国際出願番号	PCT/IB2010/055147
(87) 国際公開番号	W02011/061664
(87) 国際公開日	平成23年5月26日 (2011.5.26)
審査請求日	平成25年11月8日 (2013.11.8)
(31) 優先権主張番号	12/624, 268
(32) 優先日	平成21年11月23日 (2009.11.23)
(33) 優先権主張国	米国(US)

(73) 特許権者	590000248 コーニングクレッカ フィリップス エヌ ヴェ オランダ国 5656 アーエー アイン ドーフェン ハイテック キャンパス 5
(73) 特許権者	500507009 フィリップス ルミレックス ライティング カンパニー リミテッド ライアビリティ イ カンパニー アメリカ合衆国 カリフォルニア州 95 131 サン ホセ ウエスト トリンブル ロード 370
(74) 代理人	110001690 特許業務法人M&Sパートナーズ

最終頁に続く

(54) 【発明の名称】薄いn型領域を有するIII-V族発光デバイス

(57) 【特許請求の範囲】

【請求項1】

n型領域及びp型領域の間に配置されたIII-V族発光層を含む半導体構造と、
前記n型領域と直接接觸している、透明な導電性の非III族窒化物材料と、
前記透明な導電性の非III族窒化物材料と反対側の半導体構造の表面であるp型領域の
表面上に配置された反射金属のp接点と、
前記n型領域に直接接觸する、前記透明な導電性の非III族窒化物材料の表面を露出す
るよう形成された少なくとも1つの開口部に配置された金属のn接点と、
を含み、

前記発光層と前記透明な導電性の非III族窒化物材料との間の半導体材料の総厚が、0
.8 μm以下であり、
前記半導体構造から取り出される光の大部分が前記透明な導電性の非III族窒化物材料
を通って取り出される、
デバイス。

【請求項2】

透明な導電性の非III族窒化物材料が酸化物である、請求項1に記載のデバイス。

【請求項3】

前記p型領域の表面上に配置された反射金属の前記p接点及び透明な導電性の非III族
窒化物材料の間の半導体材料は全てInGaNである、請求項1に記載のデバイス。

【請求項4】

10

20

発光層及び透明な導電性の非III族窒化物材料の間の半導体材料の面内格子定数が3.186より大きい、請求項1に記載のデバイス。

【請求項5】

透明な導電性の非III族窒化物材料に結合された光学部材をさらに含む請求項1に記載のデバイス。

【請求項6】

透明な導電性の非III族窒化物材料に結合された発光セラミックをさらに含む請求項1に記載のデバイス。

【請求項7】

透明な導電性の非III族窒化物材料に形成された溝に合わせた半導体材料に形成された溝をさらに含む請求項1に記載のデバイス。 10

【請求項8】

発光層がIII族窒化物材料である、請求項1に記載のデバイス。

【請求項9】

n型領域が90 /squareよりも大きいシート抵抗を有し、並びにn型領域及び透明な導電性の非III族窒化物材料の組み合わせが70 /square未満のシート抵抗を有する、請求項1に記載のデバイス。

【請求項10】

n型領域が80 /squareよりも大きいシート抵抗を有し、並びにn型領域及び透明な導電性の非III族窒化物材料の組み合わせが60 /square未満のシート抵抗を有する、請求項1に記載のデバイス。 20

【発明の詳細な説明】

【技術分野】

【0001】

(背景)

(発明の技術分野)

本発明はn型領域と接続された透明な導電性酸化物を有するIII-V族発光デバイスに関する。

【背景技術】

【0002】

(関連技術の概要)

発光ダイオード(LEDs)、共振キャビティ発光ダイオード(RCLEDs)、垂直キャビティレーザーダイオード(VCSELs)、及び端面発光レーザーなどの半導体発光デバイスは、現在入手できる最も効率的な光源の1つである。可視スペクトル全体で使用可能な高輝度の発光デバイスの製造において現在興味深い材料系としてIII-V族半導体が挙げられ、特にガリウム、アルミニウム、インジウム、及び窒素の2成分、3成分、及び4成分の合金で、III族窒化物材料としても言及されるものである。典型的には、III族窒化物の発光デバイスは、有機金属化学気相蒸着(MOCVD)、分子線エピタキシ(MBE)、又は他のエピタキシャル技術により、異なる組成物及びドーパント濃度の半導体層をサファイア、シリコンカーバイド、III族窒化物、又は他の適切な基板上へエピタキシャルに成長させる積層により組み立てられる。積層は多くの場合、基板上に形成された例えばSiでドープされた1以上のn型層、n型層又は複数の層上に形成された活性領域内の1以上の発光層、及び活性領域の上に形成された例えばMgでドープされた1以上のp型層を含む。電気的接点はn型及びp型領域上で形成される。 40

【0003】

天然のIII族窒化物の成長基板は一般に高価で、広く入手できず、商業的なデバイスの成長には非現実的であることから、III族窒化物デバイスは多くの場合、サファイア(Al_2O_3)、SiC、又はSiの基板上で成長させる。このような非天然の基板は、基板上で成長したIII族窒化物のデバイス層のバルク格子定数と異なる格子定数、デバイス層と異なる熱膨張係数及び異なる化学的及び構造的特性を有し、結果としてデバイス層における歪み、及び 50

デバイス層及び基板間の化学的及び構造的不一致を生じさせる。厚い層の成長はデバイスの出力を減少させ、かつ余分な材料源を必要とし、それによりデバイスのコストを増大させ得る。デバイス層が過度に厚く成長すると、歪みはクラッキングにより除去され得るが、これはデバイスの性能に負の影響を与える。

【0004】

III族窒化物のデバイスを従来どおりAl₂O₃上で成長させるとき、基板上で成長させる最初の構造は通常約3.189以下の面内格子定数を有するGaNテンプレート層である。GaNテンプレートは、InGaN発光層などのテンプレート層の上に成長させる歪み層の全ての格子定数を決めるという点で、発光領域の格子定数のテンプレートとしての役割を果たす。InGaNのバルク格子定数が従来のGaNテンプレートの面内格子定数よりも大きいことから、発光層は従来のGaNテンプレート上で成長させた場合には圧縮して歪む。例えば、約450nmの光を発するように構成された発光層は、GaNの格子定数3.189と比較すると、組成In_{0.16}Ga_{0.84}N(3.242)のバルク格子定数を有する組成)を有し得る。発光層内のInN組成が増加すると、長波長で発光するように設計されたデバイス同様、発光層内の圧縮歪みもまた増大する。

【0005】

発光層内の歪みを減少させるためのいくつかの技術が提案されてきた。

「歪み低減のためにテンプレート上で成長させたIII-窒化物発光デバイス」なる名称のUS 2008/0153192は参照により本明細書に組み込まれ、デバイス内、特に発光層内の歪みを低減するために設計されたテンプレート上でIII族窒化物デバイスの発光層を含むデバイス層を成長させることを示す。テンプレートは、サファイアのような従来の基板上で成長させる。

【0006】

「III-V族発光デバイスを成長させるための基板」なる名称のUS 2007/0072324は参照により本明細書に組み込まれ、ホスト基板、シード層、及びホスト層をシード層に結合させる結合層を含む複合基板上でIII族窒化物デバイスを成長させることを示す。ホスト基板は複合基板及び複合基板上で成長させる半導体デバイス層に機械的支持を提供する。シード層は通常デバイス層に適度に近い格子整合の単結晶材料である。このような基板を用いて、GaNより大きく格子定数を増加させることができ、この場合においてこれらのテンプレート上で成長させるデバイス層は通常Inを含む。Inを組み込むことは、エネルギー上好ましくなく、InGaNの成長は遅い。厚いInGaN層は従って商業的には実現可能ではない。

厚いn型領域を必要としないデバイスが技術的に必要とされる。

【発明の概要】

【課題を解決するための手段】

【0007】

(要約)

本発明は薄いn型領域を有するデバイスを提供することを目的とする。

本発明の態様において、デバイスはn型領域及びp型領域の間に配置されたIII族窒化物の発光層を含む半導体構造を含む。透明な導電性の非III族窒化物材料はn型領域と直接接觸して配置される。発光層及び透明な導電性の非III族窒化物材料の間の半導体材料の総厚は、1μm未満である。

【図面の簡単な説明】

【0008】

【図1】基板上で成長させたデバイス層を示す。

【図2】図1の構造内に形成された溝を示す。

【図3】マウント材に結合させた図2の構造を示す。図3はさらに図2の構造の成長基板の除去を示す。

【図4】誘電材料で充填された図3の構造の溝を示す。

【図5】図4の構造上に形成された透明の導電材料及びn接点を示す。

10

20

30

40

50

【図6】複合基板の上で成長させたデバイス層を示し、シード層は複数の領域内に形成され、溝は各領域を分離する。

【図7】中間基板に結合させた図6の構造を示す。

【図8】複合成長基板のホスト基板が除去された後の図7の構造を示す。

【図9】シード層が除去された後の図8の構造を示す。

【図10】露出した半導体表面上に透明な導電層が形成された後の図9の構造を示す。

【図11】光学部材に結合させて中間基板が除去された後の図10の構造を示す。

【図12】全ての残存結合層が除去されてp接点の表面が露出した後の図11の構造を示す。

。

【図13】フリップチップ構成で形成された接点を有する図12の1つの領域を示す。 10

【発明を実施するための形態】

【0009】

(詳細な説明)

フリップチップデバイスにおいては、従来どおりサファイア基板上で成長させ、p接点はデバイス内で成長させた最後のp型層の表面上で形成され、その後メサがエッチング処理されてn接点が形成されているn型領域の一部が露出する。電流がn型III族窒化物材料の中を通ってより容易に伝わることから、p接点は典型的にはn接点よりもより広い領域を覆う。n接点は典型的にはn型GaN層上で形成される。n型GaN層は従来のIII族窒化物フリップチップデバイスにおいて低いシート抵抗、例えば 20 /square 未満を提供するのに十分に厚く、かつ十分な導電性であるべきである。 20

【0010】

本明細書で使用されるように、与えられた層はその層と同じ組成の独立材料の格子定数に相当するバルク格子定数 a_{bulk} 、及び実際のデバイス構造内で成長させるその層の格子定数に相当する面内格子定数 $a_{in-plane}$ を有する。発光領域の面内格子定数を増加させるテンプレートの上でデバイス層を成長させて発光領域の歪みを減少させるデバイス(本明細書では、言葉の節約のため「減少した歪み」デバイスと呼ぶ)において、テンプレートにより決められる面内格子定数は通常GaNのバルク格子定数よりも大きい。結果として、そのようなテンプレート上で成長させたGaNは張力がかかっている状態にある。減少した歪みデバイス内に組み込まれるGaN層の厚さは、デバイス効率を減少させるか又はデバイス故障を引き起こす可能性があるクラッキングを避けるため制限されるべきである。いくつかの態様においては、十分な電流の広がりを提供してn接点が形成されるn型層としての機能を果たすのに十分な厚さのn型GaN層は、減少した歪みデバイス内でのクラッキングなしに成長させることができない。 30

【0011】

GaNよりも大きいバルク格子定数を有するInGaNは減少した歪みテンプレートの上で圧縮状態又はGaNよりも低い張力下にて成長させることができ、そのため多くの場合GaNの代わりに減少した歪みデバイスのn型接点層として使用される。n接点から伝わる電流を必要とするデバイス設計内のn接点層としての機能を果たすのに十分な厚さのInGaN層を成長させることは、極めて多大な時間を要するため高価である。そのような電流を伝えるInGaN層は、例えば少なくとも $2 \mu\text{m}$ 厚さであってもよい。 40

本発明のいくつかの態様において、減少した歪みのIII族窒化物デバイス上の接点は、厚いn型領域内を伝わる電流が必要とならないように形成及び配置される。n型領域は従つて、電流がn型領域の中を通って伝わるデバイス内よりも薄く作られてもよい。

【0012】

図1-5は薄いn型領域を有する垂直デバイスの形成を示す。

図1において、n型領域12、発光領域14、及びp型領域16を含むデバイス層は基板10の上で成長させる。基板は例えば、US 2008/0153192に記載されるサファイアのような成長基板上で成長させたテンプレートの1つ、US 2007/0072324に記載される複合基板であって例えばサファイアホスト、サファイア、SiC、又はSi基板に結合させたInGaNシード層であってもよい。

10

20

30

40

50

【0013】

n型領域12は、例えばn型であってもよいし又は意図的にドープされていなくてもよい緩衝層又は核形成層といった調製層、後で複合基板を剥離すること又は基板除去後の半導体構造を薄くすることを容易にするように設計された剥離層、及び発光領域が効率的に発光するに望ましい特別な光学的又は電気的特性のために設計されたn型又さらにはp型のデバイス層を含む、異なる組成及びドーパント濃度の複合層を含んでもよい。いくつかの態様においてn型領域は $1\text{ }\mu\text{m}$ 厚未満である。いくつかの態様においてn型領域は $0.5\text{ }\mu\text{m}$ 厚未満である。いくつかの態様においてn型領域は少なくとも1つのInGaN層を含む。いくつかの態様においてn型領域はInGaNのみを含む。いくつかの態様において、n型領域はサファイア上で成長させたGaNの面内格子定数よりも大きい面内格子定数を有するか、又はn型領域は3.186よりも大きい面内格子定数を有する。

【0014】

発光又は活性領域14はn型領域12上で成長させる。適切な発光領域の例は、1つの厚い若しくは薄い発光層、又はバリヤー層によって分離された複数の薄い若しくは厚い量子井戸発光層を含む多重量子井戸発光領域を含む。例えば、多重量子井戸発光領域は、それぞれ100以下の厚さを有するバリヤー層によって分離された、それぞれ25以下の厚さを有する複数の発光層を含んでもよい。いくつかの態様においては、デバイス内のそれぞれの発光層の厚さは50よりも厚い。

p型領域16は、発光領域14の上で成長させる。n型領域と同様に、p型領域は、異なる組成、厚さ、及びドーパント濃度(意図的にドープされていない層、又はn型層を含む)の複数の層を含んでもよい。

p接点18はp型領域16の頂上表面上に形成される。p接点18は反射層、例えば銀を含んでもよい。p接点18は、他の追加の層、例えばオーム接触層及び、例えばチタン及び/又はタンゲステンを含む保護シートを含んでもよい。いくつかの態様において、接点間で生成される光は吸収され易いことから、p接点18は後に形成されるn接点と一致する領域から除去され、p型及びn型接点の直接間の発光領域において光が生成されるのを防止する。抵抗性材料(図1に示されたものでない)のような電流を阻止する構造が、これらの領域内に形成されてもよい。

【0015】

図2において、溝22はデバイス内に形成される。溝はIII族窒化物材料の総厚を通じて基板10の非III族窒化物層まで伸びている。溝22が形成された後、追加の結合層20がp接点18の表面上に配置される。溝22の中には結合層24も配置されてもよい。結合層20及び24は、例えばNiAuのような金属であってもよい。溝22は、例えば $10\text{--}30\text{ }\mu\text{m}$ 幅であってもよい。いくつかの態様において、溝22はLEDのウエハーア上の個々のLEDの境界を形成し、所望のダイサイズに従い、例えば $0.2\text{--}2\text{mm}$ 離れて、多くの場合は $0.5\text{--}1\text{mm}$ 離れて間隔があけられる。溝22は、図3の参照において下記に記載されるように基板10の全て又は一部を除去するためのレーザー溶融に起因するダメージを制限し得る。

【0016】

図3において、デバイスはマウント26と結合される。追加の結合層28がマウント26上に形成されてもよい。半導体構造は1以上の結合層20及び28を通じてマウント26と結合されてもよい。マウント26は、例えばSi、Ge、金属又はセラミックであってもよい。結合層28は、例えばNiAuのような金属であってもよい。

半導体構造がマウント26へ結合された後に、成長基板10は除去されてもよい。例えば、サファイア成長基板又は複合基板の一部であるサファイアホスト基板は、サファイア基板との境界面においてIII族窒化物又は他の層のレーザー溶融により除去されてもよい。他の技術、例えばエッチング又はグラインディングのような機械的な技術が基板の除去に適切であるように使用されてもよい。基板の一部、例えば複合基板のシード層又は非III族窒化物の成長基板上で成長した格子定数を拡張させるテンプレートの1以上の半導体層は、除去もされてもよいが、デバイス部分のまま残存してもよい。溝22の中の結合層24が基板を除去するのと同じ工程により除去されない場合、NiAuのような残存結合層の材料は、

例えばウェットエッティングにより除去されてもよい。

いくつかの態様において、基板10の全て又は一部が除去された後、半導体構造は、例えば光電気化学(PEC)エッティングにより薄くされる。半導体構造の露出表面は、多くの場合n型領域12の表面であり、例えば粗面化されることにより又は光結晶の形成によりテクスチャ化されてもよい。

【0017】

図4において、溝22は部分的に又は完全に誘電材料、例えばプラズマ化学気相堆積法により形成されるシリコンの窒化物で充填される。誘電層はまた、基板10の除去により露出したn型領域12の表面上に形成されてもよく、その後誘電材料が溝22を覆っている領域32にのみ残るようバターン形成されてもよい。

10

【0018】

図5において、透明な導電性材料34がn型領域12の露出表面上に配置される。いくつかの態様において、透明な導電性材料34は酸化インジウムスズ(ITO)のような酸化物である。透明な導電性材料34は、例えば、電子ビーム蒸着、スパッタリング、スピニング、又は沈殿により堆積されてもよい。透明な導電性材料34の厚さは、n型デバイス層の厚さ及びドーピング、並びに透明な導電性材料の化学量論次第で、例えば0.5~1.5 μmであってもよい。例えば、より厚い透明な導電性材料層は、又はその導電性が高くない場合には、薄く又はそれほどドープされていないn型領域上に形成されてもよい。ITOの代替物としては、アルミニウムでドープされたZnO(AZO)、ZnO、マグネシウムでドープされたZnO(MZO)、ガリウムでドープされたZnO(GZO)、アルミニウムでドープされたMZO(AMZO)、ZnOでドープされた酸化インジウム(ZIO)、及びガリウムでドープされたMZO(GMZO)が挙げられる。透明な導電性材料34はn型領域12内に電流を伝えるのに十分な厚さであるが、発光領域により発される光を実質的に吸収しないように十分な薄さで形成される。酸化物領域32と一致する溝36は、従来のバターン形成工程により透明な導電性材料34内に形成される。金属のn接点38は透明な導電性材料34の上に形成される。溝36及び22は半導体材料の隣接領域及び透明な導電性材料34を電気的に分離し、それにより個々の領域のウエハーがダイシングされる前に個々の領域の試験が可能となる。

20

成長基板がエッティングにより除去される態様において、例えばシリコンの成長基板の場合において、溝22は図2及び3に示されるように成長基板が除去される前よりも除去された後エピタキシャル層内に形成されてもよい。これらの態様において、溝22は透明な導電性材料34が形成された後に形成されてもよい。

30

【0019】

光は図5に示される構造から透明な導電性材料34を通じて取り出される。マウント26及びマウント26とp接点18の間の結合層は、電流がマウント26を通じてp接点18に供給されるよう、導電性であってもよい。発光領域14及び透明な導電性材料34の間の半導体材料の総厚は、いくつかの態様においては1 μm以下であり、いくつかの態様においては0.8 μm以下であり、及びいくつかの態様においては0.5 μm以下であってもよい。いくつかの態様においては、透明な導電性材料34及びp接点18の間の全ての半導体構造はInGaNである。

与えられたIII族窒化物材料において、/squareで表されるシート抵抗は、厚さ及びドーピングの関数である。n型領域12のシート抵抗は、いくつかの態様においては90 /squareよりも大きく、及びいくつかの態様においては80 /squareよりも大きくてよい。n型領域12及び透明な導電性材料24の組み合わせは、いくつかの態様においては70 /square未満及びいくつかの態様においては60 /square未満のシート抵抗を有していてもよい。対照的に、厚いGaNのn型領域を有する従来のIII族窒化物デバイスにおいて、n型領域のシート抵抗は約40 /squareである。

40

【0020】

図6-12は発光セラミックのような光学部材に結合させた薄いn型領域を有するデバイスの形成を示す。図6-12に記載される材料及び工程段階は図1-5において以上に記載されたものと同一であってもよく、その逆であってもよい。

図6は複合基板10上で成長させたn型領域12、発光領域14、及びp型領域16を示す。複合

50

基板10はホスト基板40、例えばサファイア；結合層42及び44、例えばそれぞれシリコンの窒化物及びシリコンの酸化物；及びシード層46、例えば8%以下のInN組成を有するInGaNを含む。シード層は、例えば米国出願番号12/236,853(参照により本明細書に組み込まれる)に記載されるような領域又は島状に形成されてもよい。シード層は、例えばいくつかの態様においては500～2000厚及びいくつかの態様においては約1000層であってもよい。デバイス層12、14及び16は、半導体領域の間の溝47が維持されるよう、水平方向よりも垂直方向の成長に有利になるような条件下で成長させる。いくつかの態様において、n型領域12は0.2～0.5μm厚のInGaN領域であり、発光領域14は約1000厚の多重量子井戸の活性領域であり、及びp型領域16は約1000厚のInGaNの層である。

【0021】

10

図7において、p接点18はp型領域16上に形成され、その後パターン形成されて半導体材料領域の側壁上に配置されたp接点材料を取り除く。いくらかのp接点材料が半導体材料領域の間の溝47の底に残存していてもよい。いくつかの態様においては、その領域の側壁上の不十分な質の半導体材料が同時に除去される。結合材料48、例えばシリコンの酸化物はp接点18上及び半導体材料領域間の溝47内に配置される。結合材料48は、例えば化学機械研磨により研磨されてもよい。半導体構造は中間基板52(例えばサファイア、又はホスト40に適度に近接して合致する熱膨張係数を有する他の適切な基板であってもよい)に結合される。追加の結合層50(例えばシリコンの酸化物であってもよい)が中間基板52上に形成されてもよい。

図8において、図6のホスト基板40並びに結合層42及び44は、特別なホスト基板材料の除去に適切な技術により除去される。例えば、サファイアホストはレーザー溶融により除去されてもよい。

20

【0022】

図9におけるシード層46は、特別なシード層材料の除去に適切な技術により除去される。例えば、InGaN又は他のIII族窒化物のシード層はPECエッチング又は化学機械研磨(CMP)により除去されてもよい。半導体構造は薄膜化されてもよく、露出表面はテクスチャー化されてもよい。半導体材料の島の間の溝47内のp接点の材料もまた除去されてもよい。

図10において、透明な導電性材料34が露出したn型領域12上に形成される。透明な導電性材料34は、例えばITOのような透明な導電性酸化物であってもよい。追加の結合層54、例えばシリコンの酸化物が透明な導電性材料34上に形成され、その後例えば化学機械研磨により研磨されてもよい。

30

【0023】

図11において、透明な導電性材料34が光学部材56に結合される。追加の結合層58が光学部材56上に形成されてもよい。光学部材は、例えばレンズ又は発光セラミック(セラミック蛍光体としても呼ばれる)であってもよい。発光セラミックはセラミック中に形成される蛍光体であってもよい。発光セラミックは、発光領域により発される波長の光を吸収し異なる波長の光を発する。発光セラミックは米国特許7,361,938(参照により本明細書に組み込まれる)においてより詳細に記載される。光学部材56への結合後、中間基板52は基板材料に適した技術により除去されてもよい。例えば、サファイア中間基板はレーザーリフトオフにより除去されてもよい。

40

【0024】

図7、10及び11に示される結合層48、50、54及び58は、例えばシリコーンのような有機材料、又はシリコン酸化物のような無機材料であってもよい。全ての結合層が同一の材料である必要はない。いくつかの態様においては、結合を形成する両方の結合層はシリコンの酸化物である。酸化物-酸化物結合が採用されて平面的か又は非平面的表面に結合されてもよい。酸化物-酸化物結合を形成するため、圧力が2つの構造の間に加えられる。熱もまた加えられてもよい。いくつかの態様においては、結合層48、50、54、及び58は、Si、Al、B、P、Zn、Ga、Ge、In、Sn、Sb、Pb、Bi、Ti、W、Mg、Ca、K、Ni、Y、Zr、Hf、Nd及びTaの酸化物、窒化物、炭化物、又はフッ化物、又は、例えばHoya、Ohara、Schott、CDG M、Hikari、Sumita、及びCorningから商業的に入手可能な適切なガラスであってもよい。

50

図12において、残存している結合層、例えば結合層50及び結合層48が除去されてp接点の頂上表面が露出してもよい。

【0025】

図13は図12の領域の1つを示す。接点はフリップチップ配置に配列される。図13のデバイスにおいては、p接点の材料が領域の側面から除去される際、図7に関連して上述されたように、同一のエッティング工程においてn接点60の場所を確保するため領域間の溝47が広幅化される。n接点は、透明な導電性材料34と電気的に接触した状態で溝47内に形成される。電流はn接点60から透明な導電性材料34を通ってn型領域12まで伝わる。

図13に示されるデバイスにおいて、光はそのデバイスから光学部材56を通って取り出される。1つのLEDが1つの領域又は複数の領域を含んでいてもよい。

10

【0026】

図13において示されるLEDはマウントに結合される。相互接続がp接点18及びn接点60上に形成され、その後デバイスが相互接続を通してマウントに接続される。相互接続は適切な材料、例えばソルダー又は他の金属であってもよく、及び材料の複数の層を含んでいてもよい。いくつかの態様において、相互接続は少なくとも1つの金の層を含み、LED及びマウントの間の結合は超音波結合により形成される。

【0027】

超音波結合の間、LEDダイはマウント上に置かれる。ボンドヘッドはLEDダイの上面に、例えば光学部材56の上面に配置される。ボンドヘッドは超音波振動子に接続される。超音波振動子は、例えばジルコン酸チタン酸鉛(PZT)の層の積層であってもよい。電圧が振動子に対して系を調和的に共振させる振動数(多くの場合数十又は数百kHzの振動数)で加えられると、振動子は振動し始めて、順番にボンドヘッド及びLEDダイを、多くの場合数 μm の振幅で振動させる。振動はLED上の構造、例えばn及びp接点、又はn及びp接点上に形成された相互接続の金属格子中の原子を、マウント上の構造と互いに混ぜ合わせて、金属の連続結合部とする。熱及び/又は圧力が結合中に加えられてもよい。

20

【0028】

1以上の波長変換材料が図5の透明な導電層34の上又は図13の光学部材56の上に配置されてもよい。1又は複数の波長変換材料は、例えば、シリコーン又はエポキシ樹脂といった透明材料内に配置され、スクリーン印刷又はステンシルによりLED上に配置される1以上の粉末蛍光体、電気泳動析出により形成される1以上の粉末蛍光体、又はLEDに接着されるか又は結合される1以上のセラミック蛍光体、1以上の染料、又は上記の波長変換層の組み合わせであってもよい。波長変換材料は、発光領域により発される光の一部が波長変換材料によっては変換されないように形成されてもよい。いくつかの例において、変換されない光は青であり、変換された光は黄、緑、及び/又は赤であり、デバイスから発される変換されない及び変換された光の組み合わせは白となる。

30

【0029】

いくつかの態様において、偏光子、ダイクロイックフィルタ又は当技術分野で既知の他の光学素子は、図5の透明な導電層34の上か又は図13の光学部材56の上に形成される。

【0030】

以上に示されたデバイスにおいて、例えば少なくとも $2\mu\text{m}$ の厚さを有する厚いn型領域は、電流が非III族窒化物の透明な導電性材料、例えば透明な導電性酸化物を通って広がることから必要とされない。透明な導電性酸化物は通常III族窒化物材料ほどは透明ではないことから、透明な導電性の非III族窒化物材料が電流伝達には必要とされないデバイス、例えば厚いn型領域を有するデバイスにおいては、透明な導電性の非III族窒化物材料を含むことはデバイスの光出力を減らし得る。

40

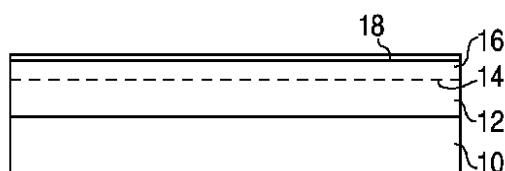
【0031】

本発明を詳細に記載したが、当業者であれば、本開示から、本明細書に記載された本発明の概念の精神から逸脱することなく本発明に対する改良がなされ得ることを理解するであろう。例えば、上記実施態様はIII族窒化物のデバイスについて記載しているが、本発明の態様においては、他の材料系から作られたデバイス、例えば他のIII-V族のデバイス

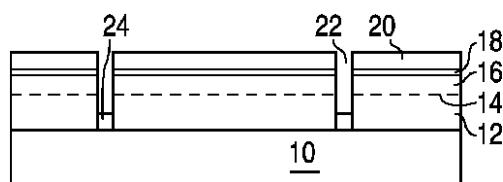
50

、例えばIII族リン化物又はIII族ヒ化物のデバイス、又はII-VI族のデバイスが使用されてもよい。従って、本発明の範囲が説明及び記載された特定の態様に限定されることは意図されない。

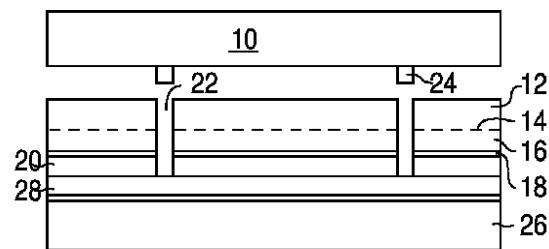
【図 1】

**FIG. 1**

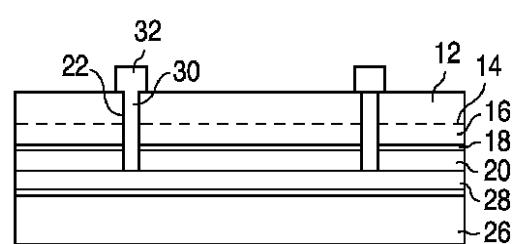
【図 2】

**FIG. 2**

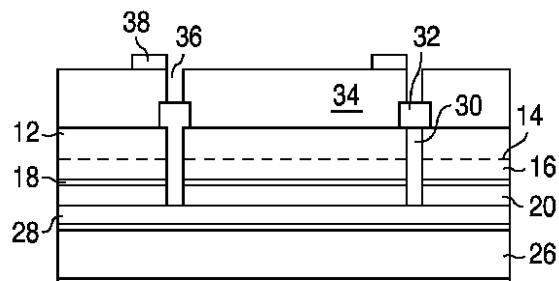
【図 3】

**FIG. 3**

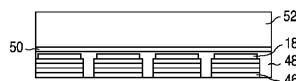
【図 4】

**FIG. 4**

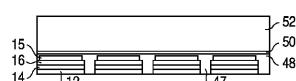
【図5】

**FIG. 5**

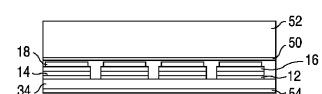
【図8】

**FIG. 8**

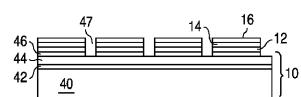
【図9】

**FIG. 9**

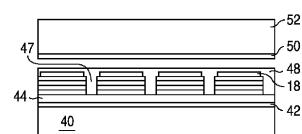
【図10】

**FIG. 10**

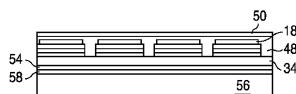
【図6】

**FIG. 6**

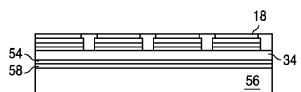
【図7】

**FIG. 7**

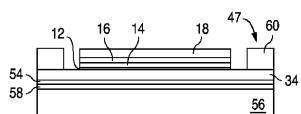
【図11】

**FIG. 11**

【図12】

**FIG. 12**

【図13】

**FIG. 13**

フロントページの続き

(72)発明者 デュポン フレデリック

アメリカ合衆国 カリフォルニア州 95131 サン ホセ ウエスト トリンブル ロード
370 エムエス 91 / エムジー

(72)発明者 エラー ジョン イー

アメリカ合衆国 カリフォルニア州 95131 サン ホセ ウエスト トリンブル ロード
370 エムエス 91 / エムジー

審査官 金高 敏康

(56)参考文献 特開平10-321905(JP,A)

特開2008-053425(JP,A)

国際公開第2008/078299(WO,A1)

特開2005-012188(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00 - 33/64