

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)(11) 공개번호 10-2024-0105610
(43) 공개일자 2024년07월08일

(51) 국제특허분류(Int. Cl.)

H01M 50/46 (2021.01) C01B 32/184 (2017.01)
H01M 10/052 (2010.01) H01M 4/139 (2010.01)
H01M 4/36 (2006.01) H01M 4/38 (2006.01)
H01M 4/48 (2010.01) H01M 4/587 (2010.01)
H01M 50/417 (2021.01) H01M 50/437 (2021.01)
H01M 50/44 (2021.01)

(52) CPC특허분류

H01M 50/46 (2021.01)
C01B 32/184 (2017.08)

(21) 출원번호 10-2022-0187139

(22) 출원일자 2022년12월28일

심사청구일자 2022년12월28일

(71) 출원인

인하대학교 산학협력단

인천광역시 미추홀구 인하로 100(용현동, 인하대학교)

(72) 발명자

최진섭

인천광역시 연수구 해송로 70, 205동 701호(송도동, 송도웰카운티2단지)

김용태

인천광역시 미추홀구 용정공원로 33, 104동 1101호(용현동, 인천 SK Sky VIEW)

박은진

경기도 시흥시 하중로209번길 9, 211동 504호(하중동, 참이슬아파트)

(74) 대리인

특허법인태백

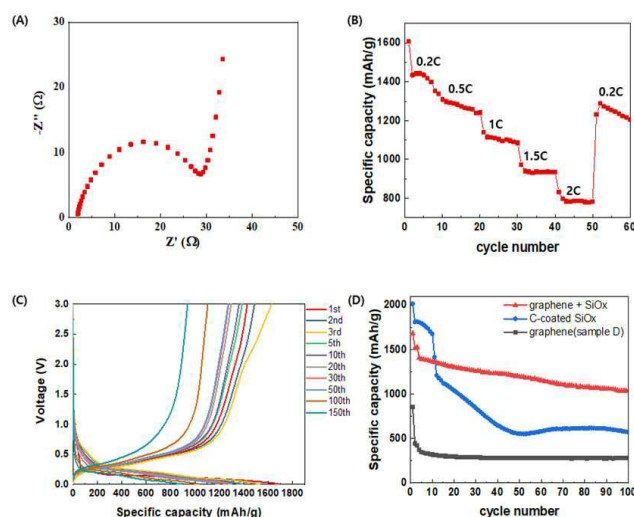
전체 청구항 수 : 총 9 항

(54) 발명의 명칭 전기화학적 방법을 이용한 그래핀의 제조방법 및 이를 이용하여 제조된 분리막 일체형 리튬 이차전지용 전극

(57) 요약

본 발명은 전기화학적 방법을 이용한 그래핀의 제조방법 및 이를 이용하여 제조된 분리막 일체형 리튬 이차전지용 전극에 관한 것으로, 본 발명에 따르면 전기화학적 방법을 이용하여 그래핀을 제조할 때, 교대 전류의 시간 배분에 따라 그래핀의 산화도가 결정되는 것을 확인하고, 제조된 그래핀을 리튬 이차전지의 분리막에 직접적으로 불임으로써 분리막 일체형 전극으로 활용가능하며, 특히 높은 이론용량을 갖지만, 큰 부피 팽창률로 인해 사용이 제한적인 카본 코팅된 실리콘 산화물 음극재를 상기 그래핀으로 일부 치환하여 적용함으로써 유연성이 유지되고 용량이 향상된 전극을 제공할 수 있다.

대표도 - 도7



(52) CPC특허분류

H01M 10/052 (2013.01)
H01M 4/139 (2013.01)
H01M 4/364 (2013.01)
H01M 4/366 (2022.01)
H01M 4/386 (2013.01)
H01M 4/483 (2013.01)
H01M 4/587 (2013.01)
H01M 50/437 (2021.01)
H01M 50/44 (2021.01)

이 발명을 지원한 국가연구개발사업

과제고유번호	1345358413
과제번호	2021R1A6C101A404
부처명	교육부
과제관리(전문)기관명	한국기초과학지원연구원
연구사업명	이공학학술연구기반구축
연구과제명	핵심연구지원센터조성지원과제(지속가능한 에너지 부품소재 핵심연구지원센터)
기 여 율	50/100
과제수행기관명	인하대학교 산학협력단
연구기간	2022.03.01 ~ 2023.02.28

이 발명을 지원한 국가연구개발사업

과제고유번호	1415177485
과제번호	P0017363
부처명	산업통상자원부
과제관리(전문)기관명	한국산업기술진흥원
연구사업명	산업혁신인재성장지원(R&D)
연구과제명	기능성 유무기 복합소재 실용화 전문인력 양성
기 여 율	50/100
과제수행기관명	한국석유화학협회
연구기간	2022.03.01 ~ 2023.02.28

명세서

청구범위

청구항 1

전해질에 흑연 시트를 양극으로, 백금을 음극으로 사용한 2전극 시스템을 구비하는 제 1단계;
전압에 제한이 걸릴 때까지 상기 2전극 시스템에 전류를 인가하여 흑연 시트를 박리하는 제 2단계;
상기 수득한 흑연 시트를 에탄올에 분산시킨 후, 원심분리기를 이용하여 흑연과 그래핀을 분리하는 제 3단계;
상기 그래핀과 실리콘 산화물을 혼합하여 음극 활물질을 제조하는 제 4단계; 및
상기 음극 활물질, 도전제 및 바인더를 에탄올에 분산시켜 리튬 이차전지용 분리막에 직접 여과시키는 제 5단계;를 포함하는 분리막 일체형 전극의 제조방법.

청구항 2

제 1 항에 있어서,
상기 제 1단계에서 전해질은 0.1 ~ 1 M 농도의 황산을 포함하는 것을 특징으로 하는 분리막 일체형 전극의 제조방법.

청구항 3

제 1 항에 있어서,
상기 제 2단계에서 전류는 산화(+)전류를 50~80분 동안 인가하고, 환원(-)전류를 0~80분 동안 인가하는 것을 특징으로 하는 분리막 일체형 전극의 제조방법.

청구항 4

제 3 항에 있어서,
상기 산화(+)전류의 평균 전류밀도는 $0.1 \sim 0.25 \text{ A/cm}^2$ 이고, 환원(-)전류의 평균 전류밀도는 $-0.1 \sim -0.25 \text{ A/cm}^2$ 인 것을 특징으로 하는 분리막 일체형 전극의 제조방법.

청구항 5

제 1 항에 있어서,
상기 제 4단계에서 그래핀과 카본 코팅된 실리콘 산화물은 0.5~9:1의 중량비로 혼합하여 음극 활물질을 제조하는 것을 특징으로 하는 분리막 일체형 전극의 제조방법.

청구항 6

제 1 항에 있어서,
상기 제 4단계에서 실리콘 산화물에 탄소를 추가하거나 코팅하여 사용되는 것을 특징으로 하는 분리막 일체형 전극의 제조방법.

청구항 7

제 1 항에 있어서,
상기 제 5단계에서 음극 활물질, 도전제 및 바인더는 8~9:0.5~1:1~2의 중량비로 혼합하여 에탄올에 분산되는 것을 특징으로 하는 분리막 일체형 전극의 제조방법.

청구항 8

제 1 항에 있어서,

상기 제 5단계에서 분리막은 유리섬유, 올레핀계 폴리머 및 폴리에틸렌으로 이루어진 군에서 선택된 1종 이상으로 이루어진 시트 또는 부직포 형태인 것을 특징으로 하는 분리막 일체형 전극의 제조방법.

청구항 9

청구항 제 1 항 내지 제 8 항 중 어느 한 항에 따라 제조된 분리막 일체형 전극.

발명의 설명

기술 분야

[0001] 본 발명은 전기화학적 방법을 이용한 그래핀의 제조방법 및 이를 이용하여 제조된 분리막 일체형 리튬 이차전지용 전극에 관한 것이다.

배경 기술

[0002] 그래핀은 높은 전하 운반자 이동도, 기록적인 열 전도성 및 강성을 포함하는 매우 매력적인 물리적, 광학적 및 기계적 성질을 갖는 탄소 원자의 2차원 시트이다. 현재, 상향 확장 가능 그래핀 합성 방법은 주로 용액 기반 산화 흑연 매개 경로 및 화학 기상 퇴적(CVD)을 포함한다.

[0003] 그래핀을 형성하는 산화 흑연 유도 방법은 불량한 결정 품질 및 높은 결함 밀도를 갖는 그래핀 샘플을 생산한다. 이러한 방법에 의해 제작된 막은 그래핀을 절연체에서 전도체로 변환시키기 위해 고온의 어닐링(annealing) 공정을 필요로 하였다. CVD 방법은 넓은 면적의 박막을 제작하는 데 적합하지만, 용액 기반 처리에 잘 맞지 않는다. 용액 기반 처리는 그래핀 합성물, 혼합물, 잉크 등의 벌크(bulk) 처리에 필요하다.

[0004] 직접적인 박리/흡장(intercalation)으로부터 그래핀을 용액 기반 합성하기 위한 종래의 방법은 일반적으로 10% 미만인 수율을 갖는다. 이는 흑연인 개시 물질 중 90%가 박리되지 않고 남아 있으며, 개시 물질 중 10% 이하만이 하나 또는 몇 개의 그래핀 층을 각각 포함하는 그래핀 박편(flake)으로 회수됨을 의미한다. 이러한 저수율 방법의 문제는 추가 처리를 위한 충분한 산물을 생성하기 위해 다수의 단계를 필요로 하고, 박리되지 않은 물질을 박리된 물질로부터 분리하는 지루한 다수의 단계를 포함한다는 점이다.

[0005] 한편, 실리콘은 높은 이론적 용량으로 낮은 작업 잠재력 및 저렴한 가격을 가진 LIB에 대한 유망한 음극재이다. 그러나, 실리콘을 음극 재료로 사용하는 경우 실리콘 입자는 리튬화 및 탈리화 과정에서 각각 상당한 부피 팽창 및 수축(약 300%)을 겪는다.

[0006] 큰 부피 팽창은 재료의 분쇄 및 Si 입자 사이의 전자 접촉 손실을 유발하여 집전체와의 접촉 면적을 감소시켜 배터리 효율 감소, 사이클 수명 감소 및 배터리 셀의 갑작스런 파손을 초래한다.

[0007] 또한, 일반적으로 사용되는 전해질은 1V 미만의 전위에서 실리콘 입자 표면의 고체 전해질 계면(SEI)이고, 부피 변화 동안, SEI가 파열되어 베어 실리콘 입자를 노출시킬 수 있으며, 결과적으로 노출된 실리콘 표면에 점점 더 많은 수의 SEI가 형성된다. 이때, 노출된 실리콘 입자 표면은 전체 층 두께를 지속적으로 증가시켜 전극 구멍을 빠르게 채워 리튬 이온이 실리콘 전극으로 확산되는 것을 방지하여 결국 배터리 용량을 감소시킨다.

[0008] 또한, 실리콘의 열악한 전도도는 우수한 속도 성능을 얻는 데 도움이 되지 않으므로 LIB에서 실리콘의 실제 적용을 제한하게 된다.

[0009] 이러한 부피 팽창으로 인한 심각한 문제를 해결하기 위해 최근 연구원들은 실리콘 표면과 전해질 간의 직접적인 접촉을 최대한 피하고 사이클 성능과 속도 능력을 향상시키기 위해 노력하고 있으며, 전극과 전해질 사이의 이러한 원하지 않은 반응을 최소화하는 다양한 방법에 대한 연구가 요구되고 있는 실정이다.

선행기술문헌

특허문헌

[0010] (특허문헌 0001) 대한민국 등록특허 제10-1943921호 (2019.01.24. 등록)

발명의 내용

해결하려는 과제

[0011] 본 발명은 전기화학적 방법을 이용하여 그래핀을 제조할 때, 교대 전류의 시간 배분에 따라 그래핀의 산화도가 결정되는 것을 확인하고, 제조된 그래핀을 리튬 이차전지의 분리막에 여과함으로써 분리막 일체형 전극으로 활용하였으며, 상기 그래핀으로 카본 코팅된 실리콘 산화물 음극재를 일부 치환함으로써 유연성이 유지되면서도 용량이 향상된 전극을 제공하고자 한다.

과제의 해결 수단

[0012] 본 발명은 전해질에 흑연 시트를 양극으로, 백금을 음극으로 사용한 2전극 시스템을 구비하는 제 1단계; 전압에 제한이 걸릴 때까지 상기 2전극 시스템에 전류를 인가하여 흑연 시트를 박리하는 제 2단계; 상기 수득한 흑연 시트를 에탄올에 분산시킨 후, 원심분리기를 이용하여 흑연과 그래핀을 분리하는 제 3단계; 상기 그래핀과 카본 코팅된 실리콘 산화물을 혼합하여 음극 활물질을 제조하는 제 4단계; 및 상기 음극 활물질, 도전재 및 바인더를 에탄올에 분산시켜 리튬 이차전지용 분리막에 직접 여과시키는 제 5단계를 포함하는 분리막 일체형 전극의 제조 방법을 제공한다.

[0013] 또한, 본 발명은 상기 서술한 제조방법에 따른 분리막 일체형 전극을 제공한다.

발명의 효과

[0014] 본 발명에 따르면 전기화학적 방법을 이용하여 그래핀을 제조할 때, 교대 전류의 시간 배분에 따라 그래핀의 산화도가 결정되는 것을 확인하고, 제조된 그래핀을 리튬 이차전지의 분리막에 직접적으로 붙임으로써 분리막 일체형 전극으로 활용가능하며, 특히 높은 이론용량을 갖지만, 큰 부피 팽창물로 인해 사용이 제한적인 카본 코팅된 실리콘 산화물 음극재를 상기 그래핀으로 일부 치환하여 적용함으로써 유연성이 유지되고 용량이 향상된 전극을 제공할 수 있다.

도면의 간단한 설명

[0015] 도 1은 시간에 따른 반응의 전압 및 전류 곡선으로, 1A는 sample A, 1B는 sample B, 1C는 sample C, 1D는 sample D의 결과를 각각 나타낸 그래프이다.

도 2는 흑연 박리 전과 후의 주사전자현미경의 이미지로, 2A는 흑연 시트 측면, 2B는 흑연 시트 평면, 2C는 박리된 흑연 측면, 2D는 박리된 흑연 평면 이미지이다.

도 3은 반응시키기 전의 흑연 시트와 반응이 완료되어 수득한 박리된 흑연 조각 모음을 X선 회절 분석(X-ray diffraction, XRD)기로 분석한 것으로, 3A는 흑연 시트, 3B는 박리된 흑연 조각 모음을 X선 회절 분석한 결과이다.

도 4는 시간 분배에 따른 박리된 그래핀의 X선 회절 분석 결과이다.

도 5는 박리된 그래핀의 전기화학 임피던스 분광법을 통해 전기화학적 특성 평가를 진행한 데이터이다.

도 6은 분리막 일체형 전극을 나타낸 모식도로, 6A는 제조 과정, 6B는 평면 사진, 6C는 유연성 사진을 각각 나타낸다.

도 7은 본 발명의 실시예에 따라 제조된 분리막 일체형 전극을 코인셀로 조립하여 다양한 방법을 통해 전기화학적 특성 평가를 수행한 자료로, 7A는 전기화학 임피던스 분광 분석, 7B는 율속 평가, 7C는 등속 충·방전 평가, 7D는 등속 안정성 평가 결과이다.

발명을 실시하기 위한 구체적인 내용

[0016] 이하, 본 발명에 대해 상세하게 서술한다.

[0017] 본 발명자는 본 발명에 따르면 전기화학적 방법으로 이용하여 그래핀을 제조할 때, 교대 전류의 시간 배분에

따라 그래핀의 산화도가 결정되는 것을 확인하였고, 제조된 그래핀을 리튬 이차전지의 분리막에 직접적으로 붙임으로써 분리막 일체형 전극으로 활용가능하며, 특히 높은 이론용량을 갖지만, 큰 부피 팽창률로 인해 사용이 제한적인 카본 코팅된 실리콘 산화물 음극재를 상기 그래핀으로 일부 치환하여 적용함으로써 유연성이 유지되고 용량이 향상됨을 확인하여 본 발명을 완성하였다.

- [0019] 본 발명은 전해질에 흑연 시트를 양극으로, 백금을 음극으로 사용한 2전극 시스템을 구비하는 제 1단계; 전압에 제한이 걸릴 때까지 상기 2전극 시스템에 전류를 인가하여 흑연 시트를 박리하는 제 2단계; 상기 수득한 흑연 시트를 에탄올에 분산시킨 후, 원심분리기를 이용하여 흑연과 그래핀을 분리하는 제 3단계; 상기 그래핀과 카본 코팅된 실리콘 산화물을 혼합하여 음극 활물질을 제조하는 제 4단계; 및 상기 음극 활물질, 도전재 및 바인더를 에탄올에 분산시켜 리튬 이차전지용 분리막에 직접 여과시키는 제 5단계를 포함하는 분리막 일체형 전극의 제조 방법을 제공한다.
- [0020] 상기 전해질은 젤 전해질, 고체 전해질, 액체 전해질 또는 이들의 조합을 포함할 수 있다. 또한, 상기 전해질층은 리튬염이 용해되어 있는 것일 수 있다. 상기 젤 전해질은 예를 들어 PEO, PVdF, PVdF-HFP, PMMA, PAN, PVAc 또는 이들의 조합을 포함할 수 있다. 상기 고체 전해질은 예를 들어 PEO, PVdF, PPO(polypropylene oxide), PEI(polyethylene imine), PES(polyethylene sulphide), PVAc(polyvinyl acetate) 또는 이들의 조합을 포함할 수 있다. 상기 리튬염은 예를 들어 LiCl, LiBr, LiI, LiClO₄, LiBF₄, LiB₁₀Cl₁₀, LiPF₆, LiCF₃SO₃, LiCF₃CO₂, LiAsF₆, LiSbF₆, LiAlCl₄, CH₃SO₃Li, CF₃SO₃Li, (CF₃SO₂)₂NLi, 클로로보란리튬, 저급지방족카르본산리튬, 테트라페닐붕산리튬, 또는 이들이 조합을 포함할 수 있다. 또한, 상기 전해질층은 물리적 변형 특성을 제어하기 위한 첨가제를 더 포함할 수 있다.
- [0021] 특히, 상기 제 1단계에서 전해질은 0.1 ~ 1 M 농도의 황산을 포함하는 것일 수 있다.
- [0022] 상기 제 2단계에서 전류는 산화(+)전류를 50~80분 동안 인가하고, 환원(-)전류를 0~80분 동안 인가하는 것일 수 있다.
- [0023] 상기 산화(+)전류의 평균 전류밀도는 0.1~0.25 A/cm²이고, 환원(-)전류의 평균 전류밀도는 -0.1~-0.25 A/cm²인 것일 수 있다.
- [0024] 상기 제 4단계에서 그래핀과 실리콘 산화물은 0.5~9:1의 중량비로 혼합하여 음극 활물질을 제조하는 것일 수 있다.
- [0025] 이때, 상기 그래핀은 탄소원자들이 2차원으로 배열되어 시트상 결정성 탄소 동소체를 말한다. 상기 2차원 배열의 기본 단위는 C6-환이고, C5-환 또는 C7-환을 더 포함할 수 있다. 또한, 본 발명에 적용되는 그래핀은 상기 2차원으로 배열된 시트 단일층으로 형성된 것일 수 있고, 상기 단일층 시트 여러개가 겹쳐진 복수의 층으로 형성된 것일 수 있으며, 복수의 층으로 이루어진 그래핀인 경우에는 전체 두께 100nm 이하의 것을 사용하는 것이 바람직하다.
- [0026] 상기 실리콘 산화물을 이차전지의 음극 활물질로 사용할 시, 전지의 사이클 성능과 내구성 향상을 위해 최적의 SiO_x를 간단한 방법으로 대량 생산할 수 있으며, 본 발명에 따라 제조된 실리콘 산화물은 일반식 SiO_x(0<x<2)로 나타난다.
- [0027] 상기 실리콘 산화물 자체만으로도 이차전지의 음극 활물질로 사용 가능하나, 이차전지의 전기 전도도를 보다 증가시키기 위해 상기 제 4단계에서 실리콘 산화물에 탄소를 추가하거나 코팅하여 사용되는 것일 수 있다. 이와 같은 탄소 추가는 실리콘 산화물과 탄소를 기계적 밀링으로 혼합하여 달성될 수 있고, 탄소 코팅은 탄소 전구체를 용매, 예를 들어 테트라하이드로퓨란(THF), 알코올 등에 분산시키고, 상기 분산물에 상기 실리콘 산화물을 첨가한 후 건조 및 열처리함으로써 달성할 수 있다.
- [0028] 상기 제 5단계에서 음극 활물질, 도전재 및 바인더는 8~9:0.5~1:1~2의 중량비로 혼합하여 에탄올에 분산되는 것일 수 있다.
- [0029] 상기 도전재는 당해 전지에 화학적 변화를 유발하지 않으면서 도전성을 가진 것이라면 특별히 제한되는 것은 아니며, 천연 흑연이나 인조 흑연 등의 흑연; 카본 블랙, 아세틸렌 블랙, 케첸 블랙, 채널 블랙, 퍼네이스 블랙, 램프 블랙, 서머 블랙 등의 카본블랙; 탄소 섬유나 금속 섬유 등의 도전성 섬유; 불화 카본, 알루미늄, 니켈 분말 등의 금속 분말; 산화아연, 티탄산 칼륨 등의 도전성 위스키; 산화 티탄 등의 도전성 금속 산화물; 폴리페닐

렌 유도체 등의 도전성 소재 등이 사용될 수 있다.

[0030] 상기 바인더는 활물질과 도전재 등의 결합과 집전체에 대한 결합에 조력하는 성분으로서, 폴리불화비닐리덴, 폴리비닐알코올, 카르복시메틸셀룰로오즈(CMC), 전분, 히드록시프로필셀룰로오즈, 재생 셀룰로오즈, 폴리비닐피롤리돈, 테트라플루오로에틸렌, 폴리에틸렌, 폴리프로필렌, 에틸렌-프로필렌-디엔 테르 폴리머(EPDM), 술폰화 EPDM, 스티렌 브티렌 고무, 불소 고무, 다양한 공중합체 등을 들 수 있다.

[0031] 상기 제 5단계에서 분리막은 유리섬유, 올레핀계 폴리머 및 폴리에틸렌으로 이루어진 군에서 선택된 1종 이상으로 이루어진 시트 또는 부직포 형태인 것일 수 있다.

[0032] 또한, 본 발명은 상기 제조방법에 따른 분리막 일체형 전극을 제공한다.

[0034] 이하에서는 실시예를 통하여 본 발명을 더욱 상세히 설명하고자 한다. 이들 실시예는 오로지 본 발명을 보다 구체적으로 설명하기 위한 것으로, 본 발명의 요지에 따라 본 발명의 범위가 이들 실시예에 의해 제한되지 않는다는 것은 당업계에서 통상의 지식을 가진 자에 있어서 자명할 것이다.

[0036] 실시예 1

[0037] 황산 0.1 M의 전해질 200 mL에 흑연 시트를 양극으로, 백금을 음극으로 사용한 2전극 시스템을 구성하였다. $+0.25\text{A}/\text{cm}^2$ 의 전류밀도의 전류를 흑연 시트가 다 떨어져나와 전압에 제한이 걸릴 때까지 50분 정도 인가하였다.

[0038] 동일한 시스템에서 $\pm 0.25\text{ A}/\text{cm}^2$ 의 전류를 (+)와 (-)의 시간을 분배하여 흑연 시트가 다 떨어져 나와 전압에 제한이 걸릴 때까지 2시간에서 4시간 정도 인가하였다. (+), (-)의 시간 분배의 경우 (+)전류만 인가한 실시예 1이 1:0(sample A)이며, 실시예 2에서는 각각 50초:10초인 5:1(sample B), 60초:30초인 2:1(sample C), 30초:30초인 1:1(sample D)로 진행하였다.

[0039] 실시예 2

[0040] 실시예 1에서 수득한 흑연 조각들을 초음파 수조를 이용하여 에탄올에 분산시키고, 원심분리기를 통해 흑연과 그래핀을 분리하였다.

[0041] 실시예 3

[0042] 실시예 2에서 수득한 가장 그래핀에 가까운 sample D는 카본 코팅된 실리콘 산화물과 1:1로 혼합되어 리튬 이차전지의 음극 활물질로 기능하며, 이 활물질과 도전재, 바인더를 8:1:1 비율로 에탄올에 분산시켜 리튬 이차전지의 분리막인 유리섬유에 직접 여과시켰다. 여과 방법을 통해 직접 분리막에 접촉되어 제조된 분리막 일체형 전극은 상용 일반 전극 뿐만 아니라 유연 소자의 유연 전극으로도 활용 가능할 수 있다.

[0044] 실험예 1

[0045] 상기 실시예 1에 따라 전기화학 반응을 통한 흑연 박리 과정의 경우, 하기 도 1과 같은 시간-전류, 시간-전압 곡선을 가질 수 있다. 도 1은 시간에 따른 반응의 전압 및 전류 곡선으로, 1A는 sample A, 1B는 sample B, 1C는 sample C, 1D는 sample D의 결과를 각각 나타낸 그래프이다.

[0046] 황산의 SO_4^{2-} 이온과 용매 내의 OH^- 이온이 (+)전류에서 흑연 각각의 층으로 삽입되며, 환원되어 기체가 되었다. 이 과정에서 흑연의 층을 이어주던 약한 결합이 깨지고 박리되어 그래핀이 합성되었다.

[0047] 이때, 황산 0.1 M의 전해질에서 환원을 위한 충분한 전압(8V)이 형성되며, 흑연이 박리됨에 따라 전극의 면적이 줄어들면서 저항이 높아지고 전압이 상승하는 경향을 보였다. 마지막 부분에서는 20 V에서 전원공급기에 제한이 걸리는 모습을 보이는데, 이 시점을 흑연 시트가 모두 박리되어 전해질과 접촉하지 않는 지점으로 상정하여 반응을 중단하였다. 시간 분배의 비율이 1:1에 가까워질수록 흑연이 환원되었다가 재산화되는 시간이 길어지면서 반응시간 또한 늘어나는 경향을 보이는 것을 알 수 있다.

[0048] 도 2는 흑연 박리 전과 후의 주사전자현미경의 이미지로, 2A는 흑연 시트 측면, 2B는 흑연 시트 평면, 2C는 박

리된 흑연 측면, 2D는 박리된 흑연 평면 이미지를 각각 나타내었다. 도 2를 참조하면, 반응시키기 전의 흑연은 층끼리 서로 밀접하게 붙어있으며, 평면 또한 매끄러운 모습을 보였다. 반응 이후 박리된 흑연 조각, 즉 그래핀과 흑연의 혼합물은 층간이 벌어져 있으며 평면 또한 얇은 그래핀들이 쌓여 구겨진 모습을 확인할 수 있다.

[0049] 도 3은 반응시키기 전의 흑연 시트와 반응이 완료되어 수득한 박리된 흑연 조각 모음을 X선 회절 분석(X-ray diffraction, XRD)기로 분석한 것으로, 3A는 흑연 시트, 3B는 박리된 흑연 조각 모음을 X선 회절 분석한 결과이다. 실시예 2를 시행하기 전에는 전기화학적 방법으로 제조한 그래핀에 다량의 흑연이 혼합되어 있는 상태인 것을 확인할 수 있다.

[0051] 실험예 2

[0052] 상기 실험예 1에서 얻은 그래핀은 실시예 2의 방법으로 흑연과 확실하게 분리하였다. 도 4는 시간 분배에 따른 박리된 그래핀의 X선 회절 분석 결과이다. 상기 그래핀은 실시예 2를 시행하여 수득한 그래핀으로, 도 4를 참조하면 넓은 모양의 피크를 통해 그래핀화가 되어 결정질이 작아졌음을 확인하였다. 또한 산소기, 수산기의 흡착으로 면간거리가 넓어지면서 생성되는 산화 그래핀의 피크가 8 내지 12 ° 정도에서 발견되었다. 이는 (+)와 (-)의 시간 분배의 비율이 1:1에 가까워질수록 사라지는 형태를 보이며, 이는 (+) 전류에서 산화되는 만큼 (-) 전류에서 환원되기 때문일 수 있다.

[0053] 도 5는 박리된 그래핀의 전기화학 임피던스 분광법을 통해 전기화학적 특성 평가를 진행한 데이터이다. 빨간색 데이터가 시간 분배 1:0인 sample A이고, 파란색 데이터가 시간 분배 1:1인 sample D에 대한 값이며, 전해질 저항값(R_s)은 비슷하지만 산화 그래핀의 양이 거의 없는 sample D의 전자 이동 저항값(R_{CT})이 더 작은 것을 확인하였다. 하기 표 1은 상기 데이터의 R_s 와 R_{CT} 값을 정리한 것이다.

표 1

	R_s (Ω)	R_{CT} (Ω)
Sample A	1.737	31.802
Sample D	1.830	26.471

[0055] 실험예 3

[0056] 도 6은 분리막 일체형 전극을 나타낸 모식도로, 6A는 제조 과정, 6B는 평면 사진, 6C는 유연성 사진을 각각 나타낸다. 구체적으로, 도 6은 실험예 2에서 얻은 sample D의 그래핀을 실시예 3과 같이 카본 코팅된 실리콘 산화물과 함께 활물질로 사용하여 활물질, 도전재, 바인더의 비율을 8:1:1로 하여 분리막 일체형 전극을 제조하는 과정의 모식도와 전극이 완성된 사진으로, 도 6A를 참조하면 분리막 일체형 전극은 간단한 여과 방법으로 제조할 수 있다. 또한, 여과 과정만으로도 완벽히 접착되며, 접었다 펴도 균열이 일어나지 않을 수 있다. 이는 우수한 유연 특성을 갖는 유리 섬유 분리막과 그래핀에 의한 것으로, 유연 소자에 활용 가능할 수 있다.

[0057] 도 7은 본 발명의 실시예에 따라 제조된 분리막 일체형 전극을 코인셀로 조립하여 다양한 방법을 통해 전기화학적 특성 평가를 수행한 자료로, 7A는 전기화학 임피던스 분광 분석, 7B는 율속 평가, 7C는 등속 충·방전 평가, 7D는 등속 안정성 평가 결과를 각각 나타내었다. 도 7A를 참조하면, 분리막 일체형 전극의 R_s 와 R_{CT} 가 각각 1.861 Ω, 30.013 Ω 값이 나오는 것을 확인할 수 있다. 이는 그래핀만의 전자 이동 저항값보다는 약간 크지만, 전지가 정상적으로 구동하는데 무리가 없는 것으로 판단될 수 있다. 도 7B, 7C 및 7D를 통해, 전지가 정상적으로 구동되는 것을 확인할 수 있고, 율속 특성, 충방전 용량 및 안정성 특성을 평가하였다. 이를 통해, 그래핀과 실리콘 산화물의 장점이 상호 보완되어 그래핀만을 사용했을 때보다 용량이 증가하고, 실리콘 산화물만 사용했을 때보다 안정성이 향상되는 것을 확인할 수 있다.

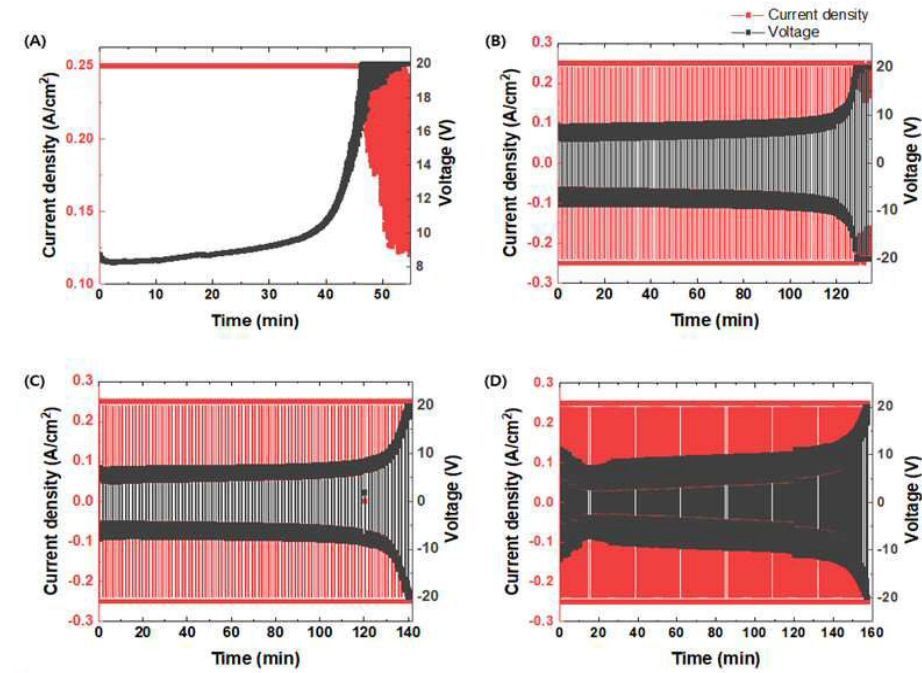
[0059] 이상으로 본 발명의 특정한 부분을 상세히 기술한 바, 당업계의 통상의 지식을 가진 자에게 있어서 이러한 구체적인 기술은 단지 바람직한 구현 예일 뿐이며, 이에 본 발명의 범위가 제한되는 것이 아닌 점은 명백하다. 따라서, 본 발명의 실질적인 범위는 첨부된 청구항과 그의 등가물에 의하여 정의된다고 할 것이다.

[0060] 본 발명의 범위는 후술하는 특허청구범위에 의하여 나타내어지며, 특허청구범위의 의미 및 범위 그리고 그 균등

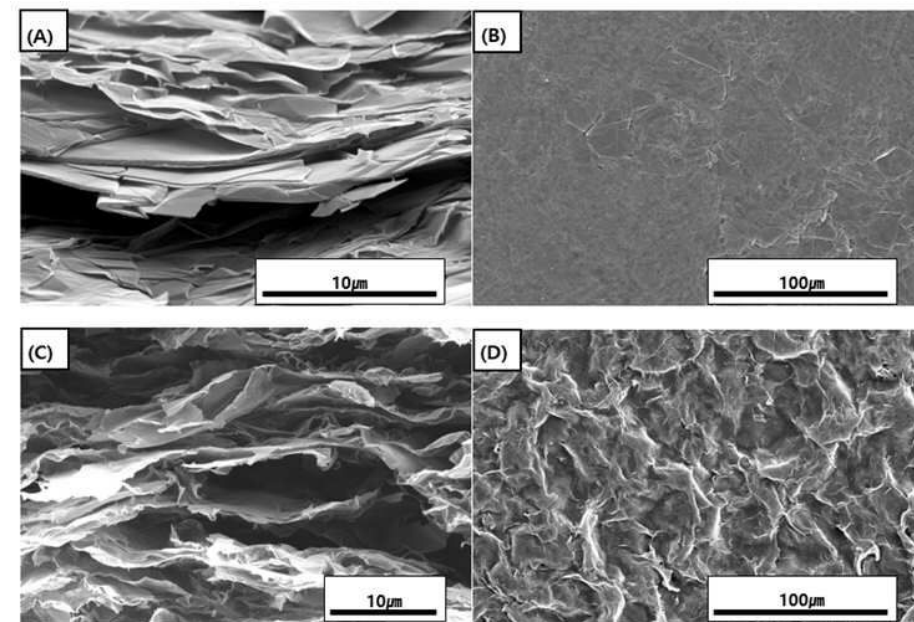
개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

도면

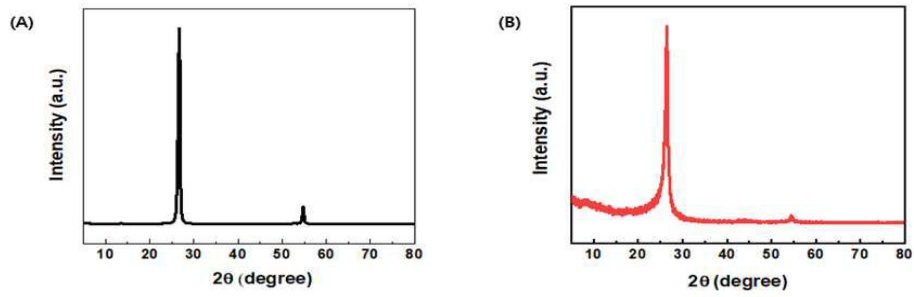
도면1



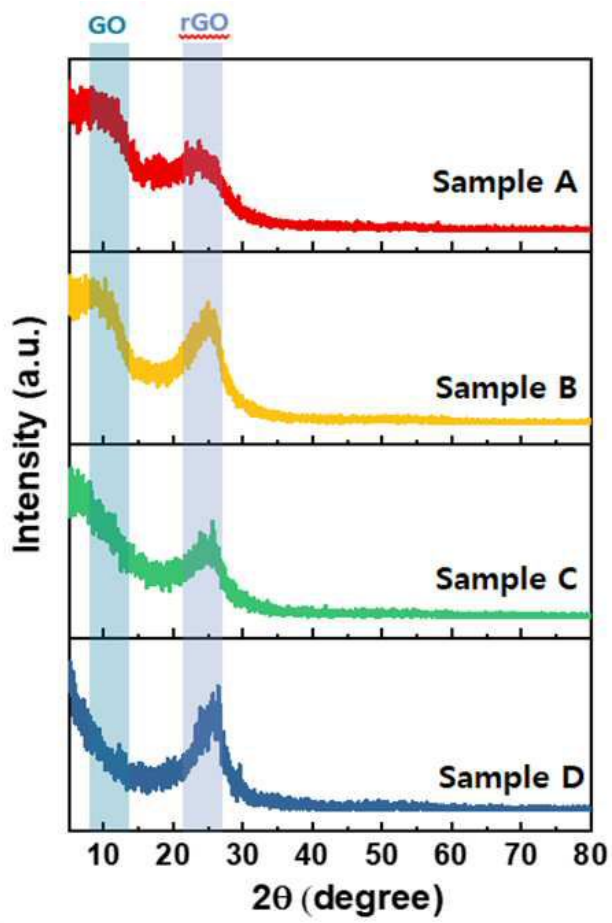
도면2



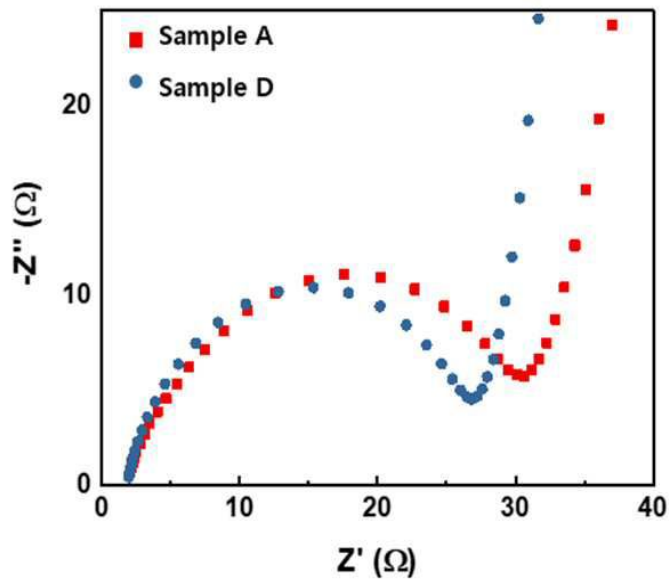
도면3



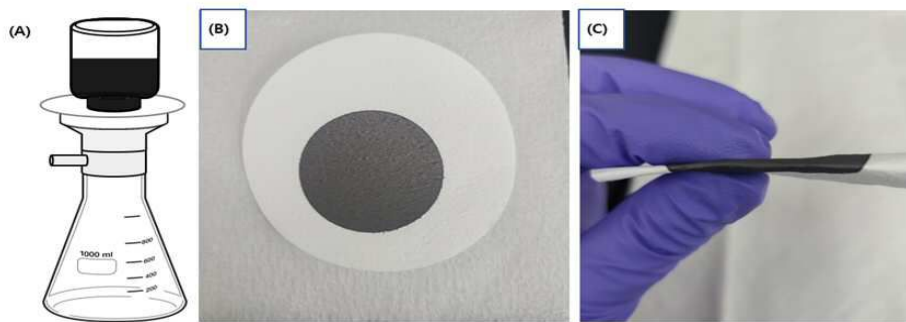
도면4



도면5



도면6



도면7

