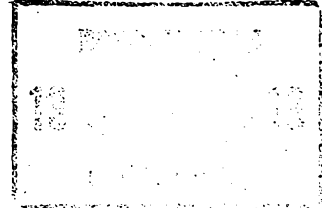




ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3648129/24-24

(22) 29.09.83

(46) 23.12.84. Бюл. № 47

(72) В. С. Альтшулер, Л. Н. Волков,
В. Н. Волнянский, А. В. Новгородский,
В. М. Филатов, А. А. Васюкно

и А. В. Орлов

(53) 62-50(088.8)

(56) 1. Авторское свидетельство СССР
№ 416564, кл. G 01 C 19/38, 1974.

2. Гироскопические системы. Под
ред. Д. С. Пельпора. Ч. 1. М., "Выс-
шая школа", 1977, с. 22-23 (прототип).

(54) (57) САМОНАСТРАИВАЮЩЕЕСЯ УСТРОЙ-
СТВО УПРАВЛЕНИЯ, содержащее блок
управления режимом и блок усилителей,
выходы которого соединены с выходами
устройства управления, о т л и ч а -
ю щ е е с я тем, что, с целью повы-
шения точности формирования управляю-
щих воздействий, в него введены блок
формирования сигнала маятников, блок
синхронного детектирования, схема
формирования строб-импульса, управ-
ляемый делитель напряжения, блок диф-
ференцирования, преобразователь на-
пряжения - частота, два накапливаю-
щих сумматора, два инвертора-повтори-
теля, два блока ключей, блок сравне-
ния, цепной делитель напряжения, счет-
чик, две резистивные матрицы, блок
генератора, компаратор, элемент И,
элемент ИЛИ, три кодовых преобразова-
теля, блок вычитания, дешифратор,
блок умножения, элемент ИЛИ-НЕ, блок
определения знака слагаемых, блок вы-
борки-хранения, блок оперативной па-
мяти, управляемый делитель частоты,
кольцевой регистр и коммутатор, при
этом первая группа входов устройства
соединена с соответствующими входами

блока формирования сигнала маятников,
первый выход которого соединен с
входом преобразователя напряжение -
частота и с первым входом первого
блока ключей, выход которого соединен
с входом первого инвертора-повтори-
теля и с первым входом блока сравне-
ния, первый выход которого соединен
с управляющим входом первого инверто-
ра-повторителя и с первым входом бло-
ка определения знака слагаемых, пер-
вый выход которого соединен с первым
входом элемента ИЛИ-НЕ, выход которо-
го соединен со знаковым входом второ-
го накапливающего сумматора, выходы
которого соединены поразрядно с вхо-
дами третьего кодового преобразовате-
ля и второй резистивной матрицы, вы-
ход которой соединен с входом второ-
го инвертора-повторителя, выход ко-
торого соединен с входом второго бло-
ка ключей, выходы которого соединены
с соответствующими входами блока вы-
борки-хранения, первый выход которо-
го соединен с вторым входом блока
сравнения, второй выход которого
соединен с управляющими входами бло-
ка оперативной памяти и блока вычита-
ния, выход которого соединен с первым
входом блока оперативной памяти, пер-
вый последовательный выход которого
соединен с первым входом блока умно-
жения и первым входом элемента ИЛИ,
выход которого соединен с вторым вхо-
дом блока умножения, выходы которого
соединены поразрядно с входами вто-
рого кодового преобразователя, выход
которого соединен с вторым входом бло-
ка оперативной памяти, и тактовым
входом второго накапливающего суммато-
ра, выход старшего разряда которого

соединен с управляющим входом второго инвертора-повторителя, вторая группа входов устройства соединена с соответствующими входами блока синхронного детектирования и с первой группой входов блока дифференцирования, первая группа выходов которого соединена с третьей группой входов блока сравнения, третья группа выходов которого соединена с соответствующими входами блока управления режимом, выходы которого соединены с первой группой входов дешифратора, выходы которого соединены с параллельными входами блока умножения, первый выход блока генератора соединен с первым входом схемы формирования строб-импульса, выход которой соединен с тактовыми входами блока формирования сигнала маятников и блока синхронного детектирования, выходы которого соединены с второй группой входов первого блока ключей, третья группа входов которого соединена с второй группой выходов блока формирования сигнала маятников и второй группой входов блока дифференцирования, вторая группа выходов которого соединена с первой группой входов блока усилителей, выход преобразователя напряжение - частота соединен с тактовым входом первого накапливающего сумматора, выходы которого поразрядно соединены с входами первого кодового преобразователя, выход которого соединен с вторым входом элемента ИЛИ, причем второй выход блока генератора соединен с первым входом элемента И, с тактовыми входами кодовых преобразователей и с тактовым входом счетчика, выходы которого соединены поразрядно с входами первой резистивной матрицы, выход которой соединен с первым входом компаратора, выход которого соединен с вторым входом элемента И, выход которого соединен с входом блока вычи-

тания и третьим входом элемента ИЛИ, третий выход блока генератора соединен с тактовым входом кольцевого регистра, выходы которого соединены с соответствующими входами коммутатора, выходы которого соединены с группами управляющих входов первого блока ключей, трех кодовых преобразователей, блока определения знака слагаемых, с второй группой входов элемента ИЛИ-НЕ, с управляющими входами блока оперативной памяти, управляемого делителя частоты, второго блока ключей, второго накапливающего сумматора, блока выборки-хранения, с установочными входами блока умножения и с второй группой входов дешифратора, выход цепного делителя напряжения соединен с четвертой группой входов блока сравнения, четвертый выход которого соединен с выходом неисправности устройства, второй выход блока определения знака слагаемых соединен с управляющим входом первого накапливающего сумматора, выход старшего разряда которого соединен с вторым входом блока определения знака слагаемых, выход третьего кодового преобразователя соединен с третьим входом блока оперативной памяти, второй последовательный выход которого соединен с тактовым входом управляемого делителя частоты, выход которого соединен с четвертым входом блока оперативной памяти, третья группа выходов которого соединена с управляющими входами управляемого делителя частоты, вторая группа выходов блока выборки-хранения соединена с второй группой входов блока усилителей, четвертый выход блока генератора соединен с тактовым входом коммутатора, выход управляемого делителя напряжения соединен с четвертым входом первого блока ключей, а выход первого инвертора-повторителя соединен с вторым входом компаратора.

1

2

Изобретение относится к области автоматического управления и вычислительной техники и может быть использовано в системах автоматического управления и регулирования для обра-

ботки информации, поступающей от датчиков и выработки управляющих воздействий, в частности, для управления малогабаритным компасом, в зависимости от скорости объекта, широты места

3
и направления кинетического момента гироскопа.

Известно устройство управления компасом, содержащее датчики угла и момента, между которыми включен регулятор, содержащий, последовательно соединенные устройство измерения модуля, устройство запоминания максимума, функциональный преобразователь, элемент сравнения и логический элемент, причем с вторым входом логического элемента соединен выход устройства определения знака сигнала датчика угла, второй выход устройства измерения модуля соединен с вторым входом устройства сравнения, а устройство определения знака охвачено обратной связью в виде линейного звена [1].

Недостатком данного устройства является низкая точность выработки управляющего воздействия, что обусловлено недостаточными функциональными возможностями регулятора. Так, например, широтная и скоростная погрешности не компенсируются в данном устройстве. Кроме того, контур управления с использованием электромеханических и аналоговых элементов обладает значительной температурой и временной нестабильностью.

Наиболее близким к предложенному техническим решением является самонастраиваемое устройство управления, содержащее блок управления режимом, блок усилителей, выходы которого соединены с выходами устройства управления, блок электромеханических преобразователей и четыре аналоговых сумматора, причем блок электромеханических преобразователей выполнен в виде синусно-косинусных преобразователей, интегрирующего механизма, аналогового перемножителя и трех масштабирующих преобразователей. В этом устройстве точность формирования управляющих воздействий выше, поскольку учитывается как скоростная, так и широтная коррекция [2].

Однако известное устройство также обладает недостаточной точностью, поскольку управляющие воздействия формируются независимыми каналами, и возмущения, вызывающие изменения крутизны характеристик устройства, приводят к значительной погрешности компаса. Кроме того, точность выработки управляющих воздействий ограничена разре-

1130830

4
шающей способностью электромеханических преобразователей.

Функциональные возможности известного устройства также ограничивают точность управления, поскольку, с одной стороны, в нем отсутствует тангенсная коррекция, а с другой стороны дальнейшее усложнение алгоритма формирования выходных сигналов требует введения новых блоков и узлов. Все это приводит к увеличению веса и габаритов устройства, что является существенным недостатком для бортовой аппаратуры.

Цель изобретения - повышение точности формирования управляющих воздействий.

Цель достигается тем, что в самонастраиваемом устройстве управления, содержащем блок управления режимом и блок усилителей, выходы которого соединены с выходами устройства, введены блок формирования сигнала маятников, блок синхронного детектирования, схема формирования строб-импульса; управляемый делитель напряжения, блок дифференцирования, преобразователь напряжение - частота, два накапливающих сумматора, два инвертора-повторителя, два блока ключей, блок сравнения, цепной делитель напряжения, счетчик, две резистивных матрицы, блок генератора, компаратор, элемент И; элемент ИЛИ, три кодовых преобразователя, блок вычитания, дешифратор, блок умножения элемент ИЛИ-НЕ, блок определения знака слагаемых, блок выборки-хранения, блок оперативной памяти, управляемый делитель частоты, кольцевой регистр и коммутатор, при этом первая группа входов устройства соединена с соответствующими входами блока формирования сигнала маятников, первый выход которого соединен с входом преобразователя напряжение - частота и с первым входом первого блока ключей, выход которого соединен с входом первого инвертора-повторителя и с первым входом блока сравнения, первый выход которого соединен с управляющим входом первого инвертора-повторителя и с первым входом блока определения знака слагаемых, первый выход которого соединен с первым входом элемента ИЛИ-НЕ, выход которого соединен со знаковым входом второго накапливающего сумматора, выходы которого соединены поразрядно с входами третьего кодового преобразователя и второй

резистивной матрицы, выход которой соединен с входом второго инвертора-повторителя, выход которой соединен с входом второго блока ключей, выходы которого соединены с соответствующими входами блока выборки-хранения, первый выход которого соединен с вторым входом блока сравнения, второй выход которого соединен с управляющими входами блока оперативной памяти и блока вычитания, выход которого соединен с первым входом блока оперативной памяти, первый последовательный выход которого соединен с первым входом блока умножения и первым входом элемента ИЛИ, выход которого соединен с вторым входом блока умножения, выходы которого соединены поразрядно с входами второго кодового преобразователя, выход которого соединен с вторым входом блока оперативной памяти и тактовым входом второго накапливающего сумматора, выход старшего разряда которого соединен с управляющим входом второго инвертора-повторителя, вторая группа входов устройства соединена с соответствующими входами блока синхронного детектирования и с первой группой входов блока дифференцирования, первая группа выходов которого соединена с третьей группой входов блока сравнения, третья группа выходов которого соединена с соответствующими входами блока управления режимом, выходы которого соединены с первой группой входов дешифратора, выходы которого соединены с параллельными входами блока умножения, первый выход блока генератора соединен с первым входом схемы формирования строб-импульса, выход которой соединен с тактовыми входами блока формирования сигнала маятников и блока синхронного детектирования, выходы которого соединены с второй группой входов первого блока ключей, третья группа входов которого соединена с второй группой выходов блока формирования сигнала маятников и второй группой входов блока дифференцирования, вторая группа выходов которого соединена с первой группой входов блока усилителей, выход преобразователя напряжения - частота соединен с тактовым входом первого накапливающего сумматора, выходы которого поразрядно соединены с входами первого кодового преобразователя, выход

которого соединен с вторым входом элемента ИЛИ, причем второй выход блока генератора соединен с первым входом элемента И, с тактовыми входами кодовых преобразователей и с тактовым входом счетчика, выходы которого соединены поразрядно с входами первой резистивной матрицы, выход которой соединен с первым входом компаратора, выход которого соединен с вторым входом элемента И, выход которого соединен с входом блока вычитания и третьим входом элемента ИЛИ, третий выход блока генератора соединен с тактовым входом кольцевого регистра, выходы которого соединены с соответствующими входами коммутатора, выходы которого соединены с группами управляющих входов первого блока ключей, трех кодовых преобразователей, блока определения знака слагаемых, с второй группой входов элемента ИЛИ-НЕ, с управляющими входами блока оперативной памяти, управляемого делителя частоты, второго блока ключей, второго накапливающего сумматора, блока выборки-хранения, с установочными входами блока умножения и с второй группой входов дешифратора, выход цепного делителя напряжения соединен с четвертой группой входов блока сравнения, четвертый выход которого соединен с выходом неисправности устройства, второй выход блока определения знака слагаемых соединен с управляющим входом первого накапливающего сумматора, выход старшего разряда которого соединен с вторым входом блока определения знака слагаемых, выход третьего кодового преобразователя соединен с третьим входом блока оперативной памяти, второй последовательный выход которого соединен с тактовым входом управляемого делителя частоты, выход которого соединен с четвертым входом блока оперативной памяти, третья группа выходов которого соединена с управляющими входами управляемого делителя частоты, вторая группа выходов блока выборки-хранения соединена с второй группой входов блока усилителей, четвертый выход блока генератора соединен с тактовым входом коммутатора, выход управляемого делителя напряжения соединен с четвертым входом первого блока ключей, а выход первого инвертора-повторителя соединен с вторым входом компаратора.

На фиг. 1 приведена структурная схема предложенного устройства управления; на фиг. 2 - блок формирования сигнала маятников; на фиг. 3 - блок генератора; на фиг. 4 - схема формирования строб-импульса; на фиг. 5 - кодовый преобразователь; на фиг. 6 - управляемый делитель частоты; на фиг. 7 - блок оперативной памяти; на фиг. 8 - блок умножения; на фиг. 9 - блок определения знака слагаемых; на фиг. 10 - блок вычитания.

Самонастраивающееся устройство управления содержит блок 1 формирования сигнала маятников, блок 2 синхронного детектирования, схему 3 формирования строб-импульса, управляемый делитель 4 напряжения, блок 5 дифференцирования, преобразователь 6 напряжения - частота, первый блок 7 ключей, блок 8 сравнения, цепной делитель 9 напряжения, первый накапливающий сумматор 10, первый инвертор повторитель 11, компаратор 12, блок 13 генератора, элемент И 14, счетчик 15, первую резистивную матрицу 16, блок 17 управления режимом, кодовые преобразователи 18-20, элемент ИЛИ 21, блок 22 умножения, дешифратор 23, блок 24 вычитания, блок 25 определения знака слагаемых, элемент ИЛИ-НЕ 26, второй накапливающий сумматор 27, блок 28 оперативной памяти, управляемый делитель 29 частоты, коммутатор 30, кольцевой регистр 31, вторую резистивную матрицу 32, второй инвертор-повторитель 33, второй блок 34 ключей, блок 35 выборки-хранения и блок 36 усилителей.

Блок 1 содержит (фиг. 2) n идентичных каналов (по числу маятниковых датчиков в гирокомпасе), каждый из которых включает последовательно соединенные предварительный усилитель 37, синхронный детектор 38, усилитель 39 постоянного тока, фильтр 40 и повторитель 41. Блок 13 генератора (фиг. 3) содержит генератор 42 импульсов, делитель 43 частоты, элемент И 44 и две схемы потенциал-импульс 45 и 46, каждая из которых содержит два D-триггера 47 и 48 и два элемента И-НЕ 49 и 50.

Схема 3 формирования строб-импульса (фиг. 4) содержит элемент И 51, счетчик 52, элемент И 53, элемент И-НЕ 54 и инвертор 55.

Кодовые преобразователи 18-20 (фиг. 5) содержат реверсивный двоичный счетчик 56 и элемент И 57.

Управляемый делитель 29 частоты (фиг. 6) содержит R-S-триггер 58, элемент И 59, реверсивный счетчик 60 и линию 61 задержки, например, в виде одного или трех последовательно включенных инверторов.

Блок 28 оперативной памяти (фиг. 7) содержит инвертор 62, логический элемент 63, реализующий функцию 4 (2И)-2ИЛИ, накапливающие сумматоры 64-69, кодовые преобразователи 70-75 (фиг. 5) и блок 76 элементов ИЛИ.

Блок 22 умножения (фиг. 8) содержит параллельный сумматор 77 и регистры 78 и 79, причем выходы регистра 78 соединены с второй группой входов сумматора 77, а регистр 79 выполнен с последовательным входом (С).

Блок 25 определения знака слагаемых (фиг. 9) содержит блок 80 элементов И, элемент 81 сложения по модулю два (ИСКЛЮЧАЮЩЕЕ ИЛИ), элемент ИЛИ 82, инвертор 83 и D-триггер 84.

Блок 24 вычитания (фиг. 10) содержит счетчик 85, кодовый преобразователь 86, элементы И 87 и 88, инвертор 89.

Устройство работает следующим образом.

На входы устройства поступают амплитудно-модулированные сигналы с маятниковых датчиков и датчиков широты, скорости и т.п., например, переменное или импульсное напряжение частоты 590 Гц. Эти сигналы преобразуются в постоянное напряжение в блоках 1 и 2 и затем в число-импульсный вид в блоках 7, 11, 12 и 14, в блоке 22 осуществляется умножение их на коэффициенты или взаимное перемножение входных сигналов, а в накапливающем сумматоре 27 производится окончательное формирование кода управляющих воздействий, который затем преобразуется в аналоговую форму блоками 32-36. Управление программой выработки управляющих воздействий осуществляется блоками 17, 30, 31, перестройка которой в зависимости от величин входных сигналов или скорости их изменения производится блоками 5, 8, 17, 23.

Более подробно работу устройства можно пояснить на следующем примере его конкретной реализации для случая управления малогабаритным компасом.

Пусть на вход блока 1 поступает сигнал β_n с маятникового датчика гироскопа или с нескольких маятниковых датчиков (число маятниковых датчиков определяется конструкцией компаса). После предварительного усиления переменного сигнала маятника (усилителем 37) сигнал детектируется. На тактовый вход детектора 38 поступает строб-импульс, поступающий также на блок 2 синхронного детектирования. В качестве опорного сигнала в схеме 3 ($f_{оп}$) используется переменное напряжение питания датчиков (сигнал возбуждения). После детектирования сигнал вновь усиливается (усилителем 39 постоянного тока) и поступает на входы блоков 5 и 7 и фильтра 40 нижних частот с постоянной времени например, 30-50 с, и через повторитель 41 — на блок 7 и преобразователь 6. Входные величины, не требующие усиления и фильтрации, например, V_{sink} , V_{cosk} (V — скорость объекта, k — курс), поступают на входы блока 2, представляющего собой набор (в данном случае 2) синхронных детекторов, тактируемых строб-импульсом, который формируется схемой 3 из $f_{оп}$. Счетчик 52 схемы 3 считает импульсы частоты генератора 42 блока 13, при этом номер i -го разряда (фиг. 4) выбирается из условия

$$\frac{1}{4} T \leq t_{гн} \cdot 2^{i-1} \leq \frac{3}{4} T,$$

где $t_{гн}$ — период следования импульсов генератора 42;

T — длительность положительного импульса или полуволны опорного напряжения $f_{оп}$.

Маятниковые датчики и вращающиеся трансформаторы, формирующие сигналы V_{sink} и V_{cosk} , запитываются переменным напряжением, а сигнал $f_{оп}$ может формироваться из него компаратором, второй вход которого соединен с шиной "Общая точка". С приходом очередного импульса $f_{оп}$ снимается сигнал обнуления счетчика 52 и начинается его заполнение (C — счетный или тактовый вход, V — вход разрешения счета). При появлении единицы в первом и i -м разряде счетчика 52 через элемент 53 строб-импульс поступает на выход схемы 3, а при последующем появлении единицы во втором разряде счетчика 52 элементы 51 и 54 формируют нуль на его входе разрешения, и счет прекращается. По окончании очередного импуль-

са счетчик 52 обнуляется через инвертор 55.

Управляемый делитель 4 напряжения представляет собой резистивную матрицу, на входы которой подается напряжение питания с помощью переключателя (например, галетного), от положения которого зависит выходной сигнал делителя 4, предназначенного для ручного ввода широты φ .

Блок 5 дифференцирования содержит ряд дифференцирующих схем на базе операционных усилителей (по числу входных сигналов блока). Например, на его вход поступает величина β и V_{cosk} . Обе производных поступают на блок 8, а сигнал $d\beta/dt$ поступает также на блок 36 и используется для выработки сигнала демпфирования маятника.

Медленноменяющийся сигнал β_{φ} поступает на вход преобразователя 6, выполненного, например, на базе аналогового интегратора с цифровой обратной связью, и в сумматоре 10 накапливается величина, пропорциональная $\int \beta$. Постоянная времени интегрирования выбирается из условия коррекции характеристики компаса порядка 4-5 ч. Сумматор 10 обнуляется при запуске устройства внешним сигналом, например, от кнопки, и выполнен в виде реверсивного счетчика, направление счета в котором определяется сигналом с блока 25. Параллельный код с выхода сумматора 10 поступает на вход кодового преобразователя 18 (фиг. 5), где преобразуется в число-импульсный код. Поскольку преобразователь 6 осуществляет формирование частоты, пропорциональной β_{φ} непрерывно, возможно совпадение во времени его выходного импульса с импульсной командой, осуществляющей перезапись выходного кода сумматора 10 в кодовый преобразователь 18. Для предотвращения этого, в случае, если преобразователь 6 не создаст достаточной задержки относительно выходных импульсов генератора 42, поступающих на тактовый вход преобразователя 6, на выходе преобразователя 6 устанавливается линия задержки, сдвигающая его выходные импульсы так, что они не совпадают с выходными импульсами генератора 42. Эта предосторожность, однако, не является обязательной, поскольку ввиду значительного времени интегрирования, преобразователь 6 может быть выполнен низкочас-

тотным, так что вероятность совпадения указанных импульсов становится достаточно малой.

Блок 13 генератора (фиг. 3) тактирует работу всего устройства. Основным его назначением является формирование двух сдвинутых друг относительно друга последовательностей импульсов на выходах схем 45 и 46. Первая из них поступает на тактовый вход кольцевого регистра 31, на выходах которого имеются сдвинутые друг относительно друга последовательности импульсов, циклично повторяющиеся во времени. Например, для управления малогабаритным компасом разрядность регистра 31 выбирают порядка 39-42. Все выходные последовательности импульсов регистра 31 (команды) поступают на коммутатор 30. На его другой вход поступает сигнал с выхода схемы 46, представляющий собой импульс в начале каждой команды. Коммутатор 30 осуществляет распределение команд на управляющие входы блоков устройства. Кроме того, он осуществляет формирование импульсных сигналов в начале соответствующих команд, которые поступают на установочные входы блоков устройства. Коммутатор 30 может быть выполнен различным образом, например, в виде логической структуры (формирование импульсных команд в ней осуществляется элементами И, на входы которых поступают соответственно выходные сигналы регистра 31, т.е. команды и импульс с выхода схемы 46, через инвертор, а объединение импульсных команд и команд осуществляется элементами ИЛИ). Распределение команд может осуществляться также с помощью набора монтажных проводов или пульты.

Предположим, что формирование управляющих воздействий в устройстве осуществляется по алгоритму

$$U_{ADM} = K_{11}\beta + K_{12}\beta + K_{13}\sin\varphi + K_{14}Vs_{\text{инк}}\text{tg}\varphi \quad (1)$$

$$U_{ГДМ} = K_{21}\beta\cos\varphi + K_{22}V\cos k \quad (2)$$

$$U_{демпл\varphi} = K_{31}\frac{d\beta}{dt} + K_{32}\beta \quad (3)$$

Здесь АДМ и ГДМ - соответственно азимутальный и горизонтальный датчики момента компаса.

Вычисление тригонометрических функций широты $\sin\varphi$ и $\cos\varphi$ осуществляет-

ся разложением в ряд. Пусть, например, второй член разложения $\cos\varphi$ поступает на вход сумматора 27 в 7-й команде. Тогда эта команда заводится на один из входов элемента 26, так что соответствующее слагаемое вычитается из содержимого сумматора 27. Таким образом, с выхода коммутатора 30 на управляющие входы блоков устройства поступают отдельные команды, группы команд, отдельные импульсные команды или группы импульсных команд (например, для занесения информации в регистр 78 блока 22), в соответствии с алгоритмом выработки управляющих воздействий (соответствующие связи изображены на фиг. 1 темными стрелками). В простейшем случае коммутатор 30 выполняется в виде монтажных перемычек, осуществляющих реализацию функции монтажное ИЛИ, а импульсные команды вообще не формируются, при этом установку в нуль производят отдельными командами. Однако при этом несколько снижается быстродействие устройства.

На блок 7 ключей поступают все входные величины устройства управления (β , $\beta\varphi$, $V_{\text{синк}}$, $V_{\text{коск}}$, φ) в виде постоянного напряжения. Блок 7 выполнен в виде набора ключей (в рассматриваемом случае пяти), выходы которых объединены, а управляющие входы соединены с соответствующими выходами коммутатора 30. Например, если на вход сумматора 27 величина $K_{11}\beta$ должна поступать в 17-й команде, 17-я импульсная команда заводится на управляющий вход кодового преобразователя 19, а 16-я команда - на управляющий вход ключа в блоке 7, на вход которого поступает величина β . При положительном знаке β эта величина на через ключ блока 7 и инвертор-повторитель 11 поступает на вход компаратора 12. Во второй половине 16-ой команды на его второй вход поступает пилообразное напряжение с матрицы 16. В результате на вход схемы 14 с компаратора 12 поступит положительный импульс длительностью от начала 18-ой команды до момента равенства сигнала β и выходного напряжения матрицы 16, т.е. в течение времени, когда выходное напряжение блока 7 превышает напряжение с матрицы 16. При этом следует учесть, что до начала 16-ой команды вход инвертора-повторителя 11 разомкнут, а на первый вход компара-

тора 12 через суммирующий резистор подается смещение, препятствующее его случайному срабатыванию в это время. На выходе схемы 14 и 16-й команде получится пачка импульсов, поступающая через схему 21 на тактовый вход блока 22, так что в конце 16-ой команды на его выходе формируется параллельный код, пропорциональный $K_{11} \beta$.

Счетчик 15 заполняется частотой с выхода схемы 44 непрерывно и не обновляется внешним сигналом, а переполняется в конце каждой команды. При отрицательном напряжении β на выходе блока 7 по управляющему сигналу с блока 8 инвертор-повторитель 11 инвертирует величину β , так что блок 22 оперирует всегда с абсолютными значениями величин.

Коэффициенты K_{ij} формируются дешифратором 23, выполненным, например, на логических ИМС 564 серии. На его входы поступают команды, в которых необходимо занести коэффициент в регистр 79 блока 22 (например, 16-ая команда) и сигналы управления режимом работы с блока 17, так что соответствующий коэффициент появляется на выходе дешифратора 23 в соответствующей команде (например, K_{11} - в 16-й), а величина коэффициента может изменяться в зависимости от режима работы компаса (АП, ГА, ГК). Значения коэффициентов K_{ij} рассчитываются при проектировании компаса из условия обеспечения устойчивости и точности.

Например, если коэффициент K_{11} равен 66 и должен появиться в режиме ГК в 16-й команде, эта команда и сигнал ГК с блока 17 объединяются по схеме И и подаются на входы второго и седьмого ($2 + 64 = 2^1 + 2^6$) элементов ИЛИ (их число определяется разрядностью устройства).

Если же сигнал режима ГА объединить с 16-й командой и подать на вход только седьмого элемента ИЛИ, коэффициент K_{11} в режиме ГА будет равен 64 и т.д.

Параллельный двоичный код с выхода регистра 79 поступает на входы А параллельного сумматора 77 блока 22. Число-импульсный код с выхода схемы 21 поступает на тактовый вход регистра 78 (предварительно установленного в нуль, например, в 15-й команде). Запись в регистры 78 и 79 осуществляется по фронту импульса на тактовом

входе. В результате коэффициент K_{11} суммируется сам с собой столько раз, сколько импульсов в пачке, поступающей на тактовый вход регистра 78.

В случае необходимости между выходами регистра 78 и входами сумматора 77 устанавливается задержка на длительность фронта выходного импульса схемы 21, если задержка сумматора 77 меньше этой длительности.

Ниже приводится примерный алгоритм выработки управляющих воздействий (" " - число, \rightarrow - пересылка)

1. " φ " \rightarrow 24
2. Установка нуля 28, (64-69)
3. " $\varphi \vee \varphi^2$ " \rightarrow 69
4. " 1 " \rightarrow 22, "103" \rightarrow 22
5. "103" \rightarrow 27, "0" \rightarrow 78, 79, " φ " \rightarrow 79
6. " φ " \rightarrow 78
7. " φ^2 " \rightarrow 27, 64, "0" \rightarrow 78
8. " $\cos \varphi$ " \rightarrow 66, "230" \rightarrow 79
9. " φ " \rightarrow 78
10. "230 φ " \rightarrow 27, "0" \rightarrow 78, 79, " φ^2 " \rightarrow 79
11. " φ " \rightarrow 78
12. " φ^3 " \rightarrow 65, "191" \rightarrow 79
13. " φ^3 " \rightarrow 78
14. "191 φ^3 " \rightarrow 27, "0" \rightarrow 78
15. "sin φ " \rightarrow 67, " K_{21} " \rightarrow 79, "0" \rightarrow 29
16. "sin φ " \rightarrow 29 до 32-й команды, " β " \rightarrow 78, "0" \rightarrow 64, 65
17. " $K_{21} \beta$ " \rightarrow 64, "0" \rightarrow 27, 78, 79
18. " $\cos \varphi$ " \rightarrow 79
19. " $K_{21} \beta$ " \rightarrow 78
20. " $K_{21} \beta \cos \varphi$ " \rightarrow 27, "0" \rightarrow 78, " K_{22} " \rightarrow 79
21. "Vcosk" \rightarrow 78
22. " $K_{22} \text{Vcosk}$ " \rightarrow 27
23. "0" \rightarrow 27
24. -
25. "0" \rightarrow 78, " K_{11} " \rightarrow 79
26. " β " \rightarrow 78
27. " $K_{11} \beta$ " \rightarrow 27, "0" \rightarrow 78, " K_{12} " \rightarrow 79
28. " β " \rightarrow 78
29. " $K_{12} \beta$ " \rightarrow 27, "0" \rightarrow 78, " K_{13} " \rightarrow 79
30. "sin φ " \rightarrow 78
31. " $K_{13} \sin \varphi$ " \rightarrow 27, "0" \rightarrow 78, " K_{14} " \rightarrow 79
32. "Vsin φ " \rightarrow 78, "0" \rightarrow 64, 65.
33. " $K_{14} \text{Vsin}$ " \rightarrow 65, "0" \rightarrow 78, 79, "tg φ " \rightarrow 79
34. " $K_{14} \text{Vsin}$ " \rightarrow 78
35. " $K_{14} \text{Vsin}$ " tg φ " \rightarrow 27, " K_{15} " \rightarrow 78

36. " $U_{\text{пит}}$ " \rightarrow 78, $U_{\text{ADM}} \rightarrow$ Вых,
 "0" \rightarrow 27

37. " $K_{\text{пит}} U_{\text{пит}}$ " \rightarrow 27, "0" 78

38. " $K_{\text{пит}} U_{\text{пит}}$ " \rightarrow контроль.

В регистр 79 поступают не только коэффициенты K_{ij} , но и величины из блока 28 (на последовательный вход регистра 79).

Блок вычитания 24 преобразует величину φ и φ' , которая поступает в блок 28. При этом $\varphi' = \varphi$, $\varphi \leq 45^\circ$
 $\varphi' = (90 - \varphi)$, $\varphi > 45^\circ$.

Это позволяет ограничиться двумя членами разложения тригонометрических функций широты. Блок 24 представляет собой последовательно соединенные реверсивный двоичный счетчик 85 и кодовый преобразователь 86, причем на счетный вход счетчика 85 с элемента 14 через элемент 87 поступает широта φ , а на второй вход элемента 87 поступает первая команда из блока 30. На знаковый вход счетчика 85 заведен сигнал с второго выхода блока 8 сравнения (в блоке сравнения этот выход соединен с выходом компаратора, осуществляющего сравнение напряжения U_φ с опорным напряжением U_{45° , так что положительный сигнал формируется при $\varphi \leq 45^\circ$), а на D-вход счетчика поступает код, пропорциональный величине 90° (например, с переключателя на шины питания и общую точку). Вход же разрешения записи счетчика 85 соединен с выходом схемы 88 совпадения, на первый вход которой заведена первая импульсная команда, а на второй - второй выход блока 8 через инвертор 89, так что при $\varphi \leq 45^\circ$ в блок 28 поступает φ , а при $\varphi > 45^\circ$ - $(90 - \varphi)$.

Блок 8 представляет собой набор компараторов. Первый компаратор в блоке 8 сравнивает сигнал на первом входе блока 8 с потенциалом общей точки, определяя таким образом знаки всех входных величин (кроме знака φ' , который задается извне, например, с помощью тумблера), поступающих на первый вход блока 8. На второй компаратор блока 8 через его второй вход поступает сигнал $K_{\text{пит}} \cdot U_{\text{пит}}$, ($U_{\text{пит}}$ поступает наряду с другими входными сигналами через блоки 7, 12, 14, 21, 22, 19, 27, 32, 33, 34 и 35 (см. алгоритм) и в блоке 8 сравнивается с номинальным значением (заданным) $K_{\text{пит}} \cdot U_{\text{пит}}$. При возникновении неисправности (вычислительная величина $K_{\text{пит}} \cdot U_{\text{пит}}$ меньше опорной) второй

компаратор блока 8 выдает сигнал неисправности (выход 4 блока 8). И, наконец, в блоке 8 сравниваются выходные сигналы блока 5 с напряжениями на n выходах делителя 9, формирующего пороговые значения. Например, в блоке 8 может осуществляться сравнение величины $dV \cos k/dt$ с пороговым значением для определения наличия циркуляции объекта и перевода компаса в режим гироазимута (ГА). Кроме того, в блоке 8 анализируется скорость изменения сигнала и других входных величин для управления режимом работы устройства через блок 17.

Блок 17 представляет собой дешифратор, выполненный, например, на ИМС 564 серии, на входы которого поступают потенциальные сигналы с блока 8 и пульта управления (АП, ГА, ГК), по которым блок 17 формирует потенциальные сигналы, поступающие на первую группу входов дешифратора 23. Таким образом, блок 17 и дешифратор 23 представляют собой по существу двухступенчатый дешифратор, построенный по стандартной схеме.

Например, если, находясь в режиме ГК, компас при достижении определенной широты или возникновении циркуляции должен автоматически переключаться в режим ГА, последний передается на выход блока 17 и с его входа не непосредственно, а через элемент ИЛИ, на второй вход которого поступает сигнал $GK \wedge \varphi > 80^\circ$, сформированный элементом И из соответствующих входных сигналов блока 17. Аналогично формируются и другие условия, обеспечивающие самонастройку устройства управления.

Кодовые преобразователи 18-20 (фиг. 5) предназначены для преобразования параллельного двоичного кода в число-импульсный. Преобразование начинается с поступления импульсной команды на вход разрешения записи (V) реверсивного двоичного счетчика 56, на D-входы которого поступает параллельный код. При этом на выходе переключения счетчика 56 появляется высокий уровень и начинается вычитание импульсов генератора 13 из его содержимого (до установки его в нулевое положение).

Блок 25 (фиг. 9) по своему функциональному назначению также является дешифратором, на входы которого поступают знаки входных величин из блока 8

и соответствующие команды из блока 30 и отличается от блока 17 и дешифратора 23 лишь наличием элемента 81. Если знак данной входной величины определяет знак данного слагаемого в команде, эта команда и знак (через инвертор 83) поступают на вход соответствующего элемента блока 80, а если знак слагаемого определяется знаком двух входных величин, используется элемент 81 сложения по модулю два. Например, в 35-й команде знак слагаемого определяется сложением по модулю два знаков величин φ и V_{sink} , а в 27-й команде — знаком V_{cosk} . Соответственно 27-я команда заводится на один из элементов И блока 80 вместе со знаком V_{cosk} (причем плюсу соответствует логическая единица), а в 35-й команде знак V_{sink} поступает на элемент 81. Если знак слагаемого не зависит от входной величины и является отрицательным ($-\varphi^2$ для разложения $\cos \varphi$), соответствующая команда подается непосредственно на вход элемента 26. Кроме того, блок 25 включает D-триггер 84, осуществляющий запоминание знака $\beta\varphi$, управляющего направлением счета накапливающего сумматора 10.

Накапливающий сумматор 27 представляет собой реверсивный двоичный счетчик, на вход разрешения счета которого поступает сборка по ИЛИ команд, в которых необходимо произвести суммирование по программе (с выхода соответствующего элемента ИЛИ блока 30).

Блок 28 (фиг. 7) помимо накапливающих сумматоров 64-69 содержит блок 76 элементов ИЛИ и элемент 63, реализующий логическую функцию $4(2И)$, 2ИЛИ, так что при $\varphi \leq 45^\circ$, $\sin \varphi$ записывается в сумматор 67, а $\cos \varphi$ в сумматор 66. При $\varphi > 45^\circ$, $\sin(90 - \varphi)$ записывается в сумматор 66, а $\cos(90 - \varphi)$ — в сумматор 67. На каждый кодовый преобразователь 70-75 заводится соответствующая импульсная команда (или их сборка по ИЛИ; если в процессе формирования управляющего воздействия выход соответствующего накапливающего сумматора используется неоднократно) и частота с генератора 13. На входы разрешения счета сумматоров 64-69 поступают команды (или их сборки по ИЛИ) с выхода коммутатора 30. Таким образом, в блоке 28

осуществляется хранение промежуточных результатов.

Управляемый делитель 29 (фиг. 6) начинает деление частоты по сигналу (команде) на S-входе триггера 58, по которому частота (пачка импульсов, пропорциональная $\sin \varphi$, с блока 28 через элемент И 59 поступает на счетный вход реверсивного счетчика 60 (предварительно обнуленного по R-входу предыдущей командой). По окончании импульса обнуления, поступающего с блока 30, в счетчик 60 по D-входам автоматически записывается код $\cos \varphi$, после чего начинается вычитание до нуля, снова запись через инвертирующую линию 61 задержки (V-вход синхронизации записи по D-входам) и т.д., так что частота импульсов на выходе делителя 29 (выход линии 61 задержки) пропорциональна $\text{tg } \varphi$. Делитель 29 прекращает работу в момент поступления команды на R-вход триггера 58.

Блок 34, как и блок 7, содержит набор ключей по числу программно формируемых выходных величин. Входы всех ключей в блоке 34 соединены с выходом инвертора-повторителя 33, а выходы — с входами блока 35. На управляющие входы ключей поступают соответствующие команды (в данном случае 22, 36 и 38-я). Эти же команды поступают на управляющие входы блока 35, содержащего ряд схем выборки-хранения, построенных, например, на операционном усилителе и емкости и осуществляющих запоминание выходного напряжения соответствующего ключа блока 34 на длительность цикла (38 команд). Каждая схема выборки-хранения строится одной из указанных команд. Сигналы с выхода блока 35 усиливаются соответствующими усилителями мощности блока 36 и при необходимости модулируются опорной частотой (модулятор устанавливается на входе усилителя мощности). Выходные напряжения $U_{\text{адм}}$, $U_{\text{гдм}}$, $U_{\text{демпр}}$ (последнее напряжение поступает на блок 36 из блока 5) поступают на соответствующие датчики моментов и обмотку демпфирования маятника. Величина $K_{\text{пит}} \cdot U_{\text{пит}}$ с блока 35 поступает в блок 8 для сравнения с опорной величиной.

Предлагаемое устройство является программируемым и обладает широкими функциональными возможностями. Это,

в свою очередь, обеспечивает максимальное приближение к реальным значениям угловых скоростей географического трехгранника. Таким образом, повышение точности формирования управляющих воздействий достигается, в первую очередь, за счет расширения функциональных возможностей устройства управления и усложнения его передаточной функции.

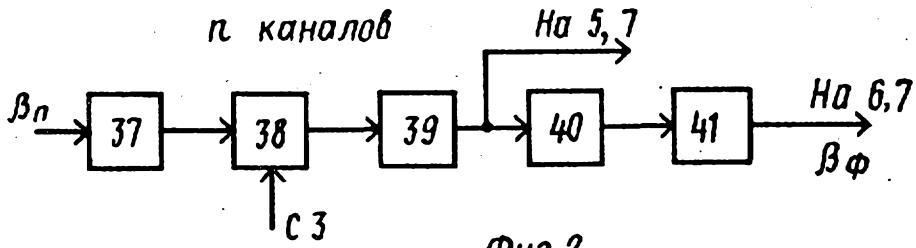
Кроме того, точность формирования управляющих воздействий в предложенном устройстве выше, чем в известном за счет дискретного представления данных в процессе обработки, что повышает термостабильность устройства, устойчивость к возмущающим воздействиям. В то же время весьма существенным является представление информации в число-импульсном виде, а не в виде параллельного двоичного кода. Это обеспечивает, с одной стороны, снижение потребляемой мощности и аппаратных затрат, особенно в случае выполнения цифровой части устройства на интегральных микросхемах с К-МОП

структурами (например 564 серии), а с другой - повышение помехоустойчивости устройства к кратковременным и интенсивным помехам, могущим вывести гироскомпас из устойчивого состояния.

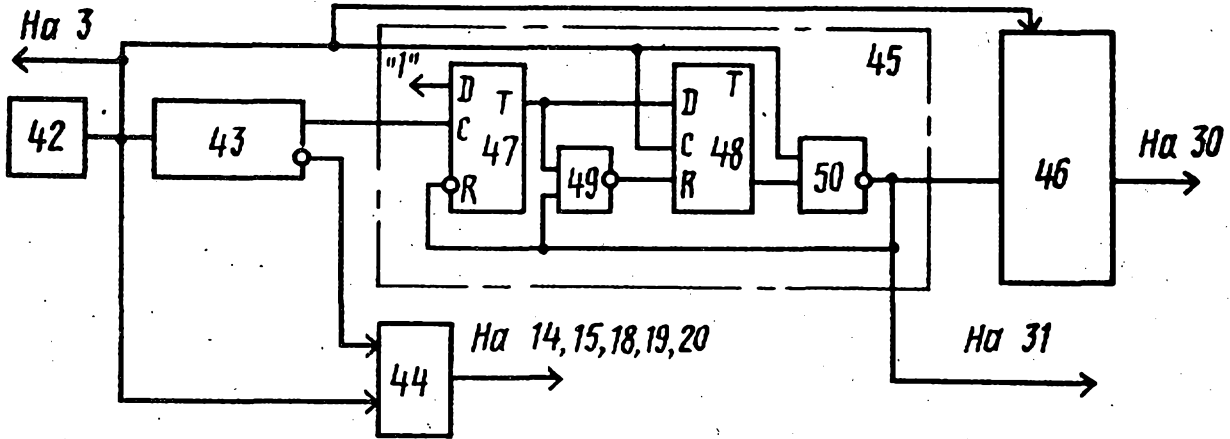
Учитывая соотношение инерционности гироскомпаса и быстродействия устройства с число-импульсным представлением информации, оптимальным является использование предлагаемого устройства для управления малогабаритными компасами средней точности.

Число-импульсное представление информации позволяет также минимизировать число связей, а следовательно, и паяных соединений, что способствует повышению надежности устройства.

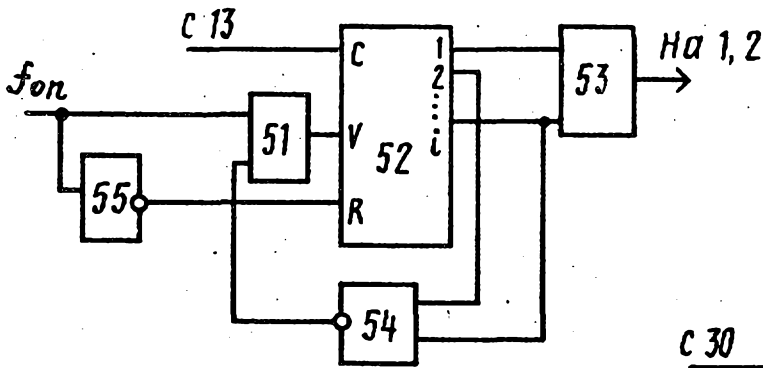
Таким образом, в предложенном устройстве преимущества программного дискретного управления (точность, термостабильность и т.д.) сочетаются с низкой потребляемой мощностью, высокой помехоустойчивостью и надежностью, обусловленными число-импульсным представлением информации.



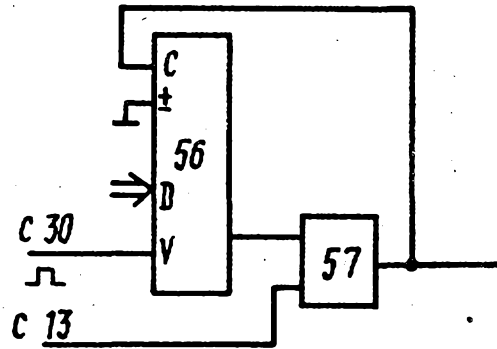
Фиг. 2



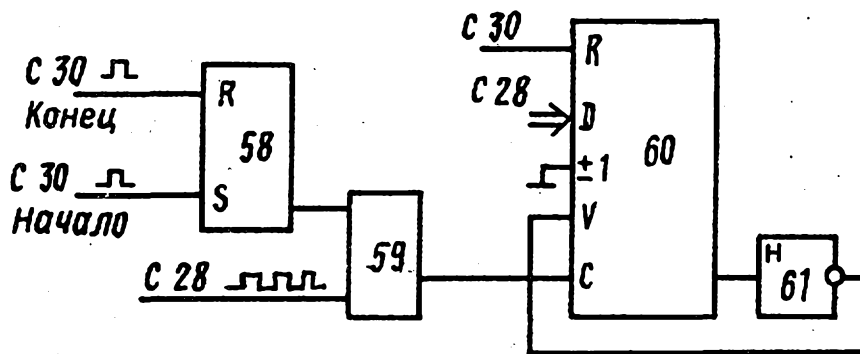
Фиг. 3



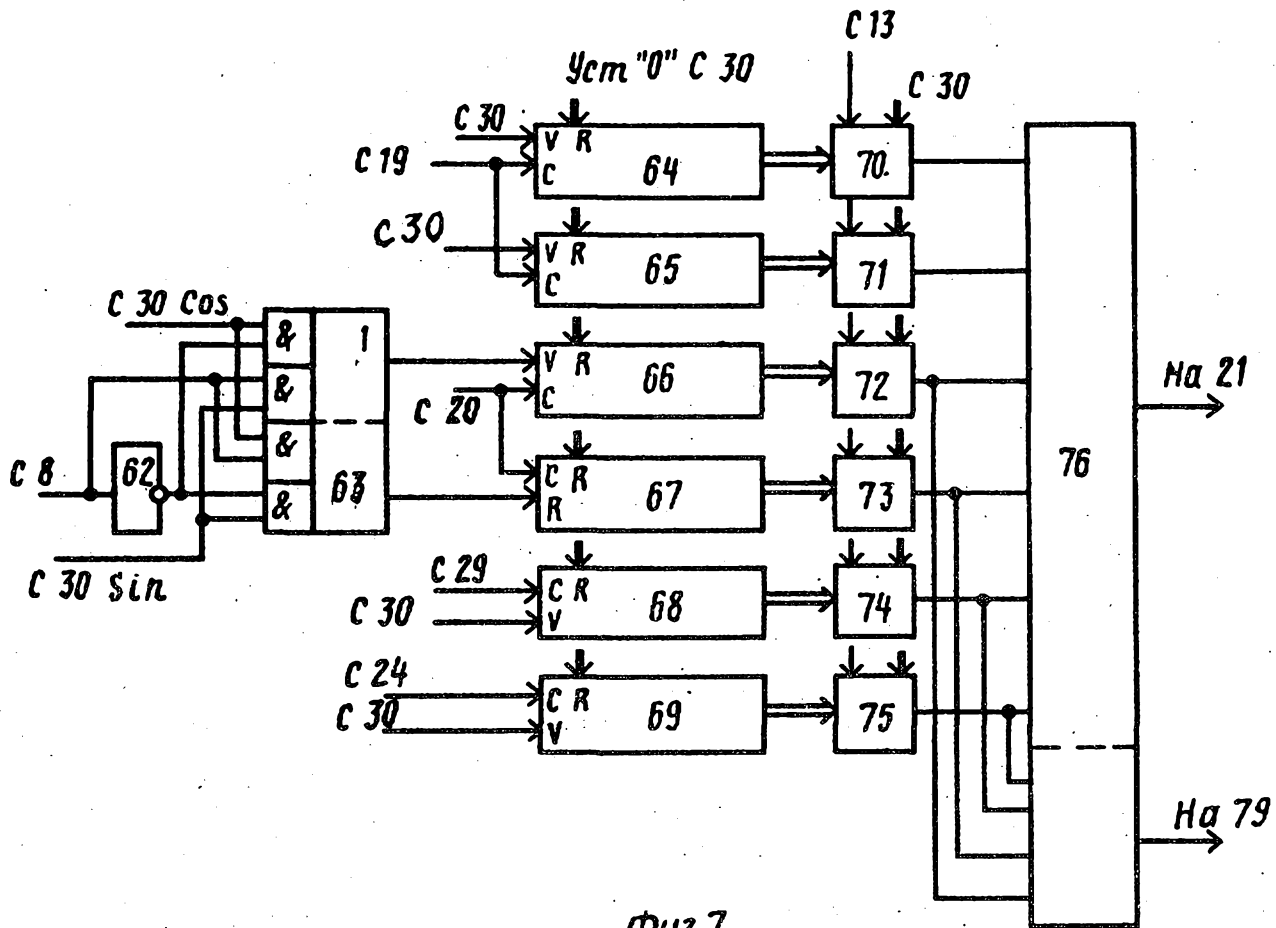
Фиг. 4



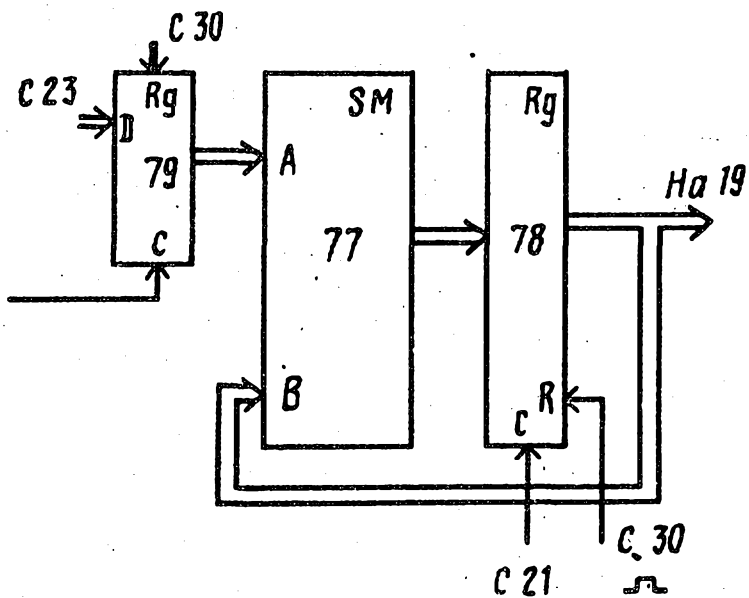
Фиг. 5



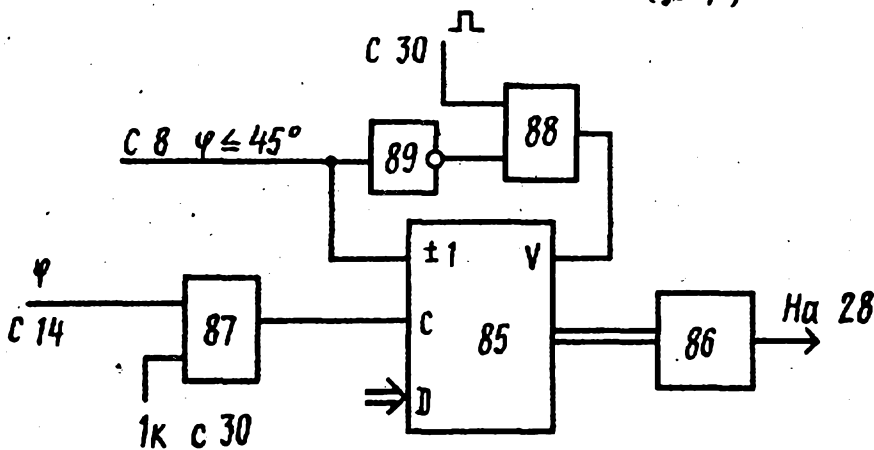
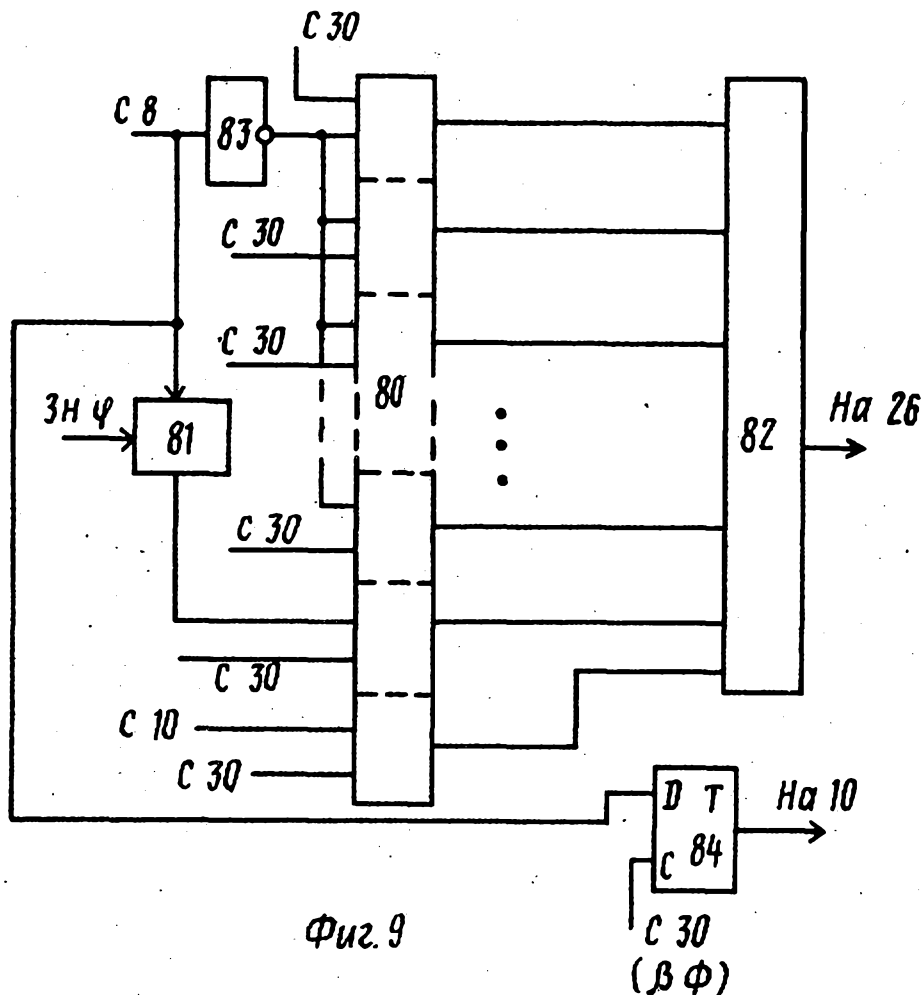
Фиг. 6



Фиг.7



Фиг.8



Составитель А. Лащев
 Редактор Т. Кургышева Техред Т. Фанта Корректор Е. Сирожман

Заказ 9609/34 Тираж 841 Подписное
 ВНИИПИ Государственного комитета СССР
 по делам изобретений и открытий
 113035, Москва, Ж-35, Раушская наб., д. 4/5

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4