

19



OFICINA ESPAÑOLA DE
PATENTES Y MARCAS

ESPAÑA



11 Número de publicación: **2 928 434**

51 Int. Cl.:

G03G 15/08 (2006.01)

G03G 21/18 (2006.01)

12

TRADUCCIÓN DE PATENTE EUROPEA

T3

96 Fecha de presentación y número de la solicitud europea: **10.04.2019** **E 19168438 (0)**

97 Fecha y número de publicación de la concesión europea: **20.07.2022** **EP 3588193**

54 Título: **Comunicación entre un dispositivo de formación de imágenes y un artículo de suministro sustituible**

30 Prioridad:

12.04.2018 US 201815951586

45 Fecha de publicación y mención en BOPI de la traducción de la patente:
17.11.2022

73 Titular/es:

LEXMARK INTERNATIONAL, INC. (100.0%)
740 West New Circle Road
Lexington, KY 40550, US

72 Inventor/es:

FOLEY, NATHAN WAYNE;
WILLIAMS, JENNIFER TOPMILLER;
WOODS, GREGORY SCOTT y
MOORE, JR., JIMMY DANIEL

74 Agente/Representante:

DÍAZ DE BUSTAMANTE TERMINEL, Isidro

ES 2 928 434 T3

Aviso: En el plazo de nueve meses a contar desde la fecha de publicación en el Boletín Europeo de Patentes, de la mención de concesión de la patente europea, cualquier persona podrá oponerse ante la Oficina Europea de Patentes a la patente concedida. La oposición deberá formularse por escrito y estar motivada; sólo se considerará como formulada una vez que se haya realizado el pago de la tasa de oposición (art. 99.1 del Convenio sobre Concesión de Patentes Europeas).

DESCRIPCIÓN

Comunicación entre un dispositivo de formación de imágenes y un artículo de suministro sustituible

5 Antecedentes

1. Campo de la divulgación

10 La presente divulgación se refiere en general a los dispositivos de formación de imágenes y, más particularmente, a la comunicación entre un dispositivo de formación de imágenes y un artículo de suministro sustituible.

2. Descripción de la técnica relacionada

15 Un dispositivo de formación de imágenes electrofotográfico habitualmente incluye uno o más artículos de suministro sustituibles por el cliente que tienen una vida útil más corta que el dispositivo de formación de imágenes. Por ejemplo, el dispositivo de formación de imágenes puede incluir artículos de suministro sustituibles que reponen el suministro de tóner del dispositivo de formación de imágenes y/o que sustituyen los componentes de formación de imágenes desgastados, tales como el tambor fotoconductor, el fusor, etc. Se desea que el dispositivo de formación de imágenes y los artículos de suministro comuniquen información entre sí para su correcto funcionamiento. Por
20 ejemplo, se puede desear comunicar información tal como información de autenticación o validación, tasas de consumo o uso, calendarios de sustitución, etc. Cada artículo de suministro habitualmente incluye un chip configurado para comunicarse y responder a los comandos de un controlador en el dispositivo de formación de imágenes. Se desea una comunicación eficiente entre el controlador del dispositivo de formación de imágenes y los chips de los artículos de suministro.

25 Las divulgaciones de los documentos US 2009/285594 A1 y WO 01/06444 A1 pueden ser útiles para entender la presente invención. Lo mismo se aplica a Jan Axelson, "USB COMPLETE: THE DEVELOPER' S GUIDE", ISBN 978-1-931448-08-6 y Aghdaei N. *et al.*, "CLIENT-TRANSPARENT FAULT-TOLERANT WEB SERVICE", Actas de la conferencia de 2001 de la Conferencia Internacional sobre Rendimiento, Computación y Comunicaciones de IEEE, ISBN 978-0-7803-7001-2.
30

Sumario

35 La presente invención se refiere a un método de comunicación eléctrica entre un nodo esclavo de un bus de comunicación I2C colocado en un artículo de suministro sustituible instalado en un dispositivo de formación de imágenes de acuerdo con la reivindicación 1. Las realizaciones ventajosas pueden incluir características de las reivindicaciones dependientes. El método incluye recibir un primer comando de escritura mediante el nodo esclavo en el artículo de suministro sustituible desde el controlador del dispositivo de formación de imágenes. El nodo esclavo en el artículo de suministro sustituible compara un valor de un bit de ciclo de transmisión contenido en un
40 encabezamiento del primer comando de escritura con un valor de un bit de ciclo de transmisión contenido en un encabezamiento de un segundo comando de escritura recibido por el nodo esclavo en el artículo de suministro sustituible desde el controlador del dispositivo de formación de imágenes antes del primer comando de escritura. Si el valor del bit de ciclo de transmisión contenido en el encabezamiento del primer comando de escritura es igual al valor del bit de ciclo de transmisión contenido en el encabezamiento del segundo comando de escritura, el nodo
45 esclavo en el artículo de suministro sustituible envía al controlador del dispositivo de formación de imágenes una respuesta al segundo comando de escritura sin ejecutar el primer comando de escritura.

Breve descripción de los dibujos

50 Los dibujos adjuntos incorporados en y que forman una parte de la memoria descriptiva, ilustran varios aspectos de la presente divulgación y, junto con la descripción, sirven para explicar los principios de la presente divulgación.

La Figura 1 es una vista esquemática de un dispositivo de formación de imágenes que tiene uno o más artículos de suministro sustituibles de acuerdo con una realización de ejemplo.

55 La Figura 2 es una representación de diagrama de bloques del dispositivo de formación de imágenes que incluye un bus de comunicación que permite la comunicación entre un controlador del dispositivo de formación de imágenes y uno o más chips de suministro de acuerdo con una realización de ejemplo.

La Figura 3 es un diagrama de flujo que ilustra un método de emisión de comandos desde el controlador del dispositivo de formación de imágenes a un chip de suministro de acuerdo con una realización de ejemplo.

60 La Figura 4 es un diagrama de flujo que ilustra un método de procesamiento y respuesta a los comandos recibidos por el chip de suministro desde el controlador de acuerdo con una realización de ejemplo.

La Figura 5 es un diagrama de flujo que ilustra un método de procesamiento y respuesta a los comandos recibidos por el chip de suministro desde el controlador tras la ocurrencia de una condición de ocupado de acuerdo con una realización de ejemplo.
65

Descripción detallada

En la siguiente descripción, se hace referencia a los dibujos adjuntos en los que números similares representan elementos similares. Las realizaciones se describen en suficiente detalle para habilitar que los expertos en la materia pongan en práctica la presente divulgación. Debe entenderse que pueden utilizarse otras realizaciones y que pueden hacerse cambios de proceso, eléctricos y mecánicos, etc., sin abandonar el alcance de la presente divulgación. Los ejemplos meramente tipifican algunas variaciones posibles. Porciones y características de algunas realizaciones pueden incluirse en o sustituirse por las de otras. La siguiente descripción, por lo tanto, no deben tomarse en un sentido limitante y el alcance de la presente divulgación se define únicamente mediante las reivindicaciones adjuntas.

Con referencia ahora a los dibujos y particularmente a la Figura 1, se muestra una representación esquemática de un dispositivo de formación de imágenes 10 de acuerdo con una realización de ejemplo. El dispositivo de formación de imágenes 10 puede incluir, por ejemplo, una impresora electrofotográfica (comúnmente denominada impresora láser), que puede incluir una funcionalidad de escaneo, copia o envío de fax. Uno o más artículos de suministro 100 se instalan de forma extraíble en el dispositivo de formación de imágenes 10, que permite que un usuario sustituya o repare los artículos de suministro 100 según sea necesario para continuar imprimiendo. Por ejemplo, la Figura 1 muestra una puerta de acceso 12 en el dispositivo de formación de imágenes 10 que se abre para permitir que un usuario instale o retire los artículos de suministro 100 del dispositivo de formación de imágenes 10. En la realización de ejemplo ilustrada, cada artículo de suministro 100 incluye un depósito 102 formado dentro de una carcasa 104 del artículo de suministro 100 para contener un suministro de tóner para usar en operaciones de impresión por el dispositivo de formación de imágenes 10. Sin embargo, el artículo de suministro 100 puede incluir cualquier componente que requiera una sustitución periódica por el usuario, tal como, por ejemplo, un fusor de una impresora electrofotográfica, un contenedor de tóner residual que almacena el tóner no utilizado retirado de un tambor fotoconductor o un miembro de transferencia intermedio de una impresora electrofotográfica, etc.

Cada artículo de suministro 100 incluye un chip de suministro 110 montado en la carcasa 104 del artículo de suministro 100. El chip de suministro 110 se conecta eléctricamente a contactos eléctricos en el artículo de suministro 100 que se coloca para acoplarse con los contactos eléctricos correspondientes en el dispositivo de formación de imágenes 10 cuando el artículo de suministro 100 se instala en el dispositivo de formación de imágenes 10 para permitir la comunicación entre el chip de suministro 110 y un controlador 20 del dispositivo de formación de imágenes 10. Por ejemplo, el chip de suministro 110 del artículo de suministro 100 y el controlador 20 del dispositivo de formación de imágenes 10 pueden intercambiar información de autenticación o validación para garantizar que el artículo de suministro 100 está autorizado y es adecuado para usar en el dispositivo de formación de imágenes 10. El chip de suministro 110 del artículo de suministro 100 y el controlador 20 del dispositivo de formación de imágenes 10 pueden intercambiar información de funcionamiento o uso, tal como un nivel inicial de llenado de tóner, una indicación de un color de tóner contenido dentro del depósito 104, niveles de suministro de tóner en curso, tasas de consumo o uso, calendarios de sustitución u otra información útil para la operación del artículo de suministro 100 en el dispositivo de formación de imágenes 10.

La Figura 2 muestra un bus de comunicación 30 del dispositivo de formación de imágenes 10 que facilita la comunicación entre el controlador 20 y los chips de suministro 110 de acuerdo con una realización de ejemplo. La Figura 2 muestra con línea continua un artículo de suministro 100 y el chip de suministro 110 asociado y un artículo de suministro 100n adicional y con línea discontinua el chip de suministro 110n asociado que indica que los artículos de suministro 100 adicionales que tienen chips de suministro 110 pueden usarse según se desee. En la realización de ejemplo ilustrada, el bus de comunicación 30 utiliza el protocolo de circuito integrado (I2C); sin embargo, se pueden utilizar otros protocolos de comunicación según se desee. El controlador 20 está configurado para servir como el nodo maestro del bus de comunicación 30 con cada chip de suministro 110 configurado para servir como un respectivo nodo esclavo. En la realización de ejemplo ilustrada, un chip de sistema 22 sirve como un nodo esclavo adicional del bus de comunicación 30. En esta realización, el controlador 20 y el chip de sistema 22 se combinan para formar una unidad de control 24 del dispositivo de formación de imágenes 10 que controla la comunicación con los chips de suministro 110. En una realización, el chip de sistema 22 facilita la comunicación cifrada entre el controlador 20 y los chips de suministro 110, en donde el controlador 20 y los chips de suministro 110 no son capaces de interpretar directamente los mensajes entre sí por motivos de seguridad. Por ejemplo, antes de enviar un comando cifrado a un chip de suministro 110, el controlador 20 puede enviar el comando al chip de sistema 22 que puede descifrar y cifrar de nuevo el comando de acuerdo con un formato que será entendido por el chip de suministro 110 y devolver el comando cifrado de nuevo al controlador 20 para ser enviado por el controlador 20 al chip de suministro 110. De manera similar, al recibir una respuesta cifrada de un chip de suministro 110, el controlador 20 puede enviar la respuesta al chip de sistema 22, que puede descifrar y cifrar de nuevo la respuesta de acuerdo con un formato que será entendido por el controlador 20 y devolver la respuesta cifrada de nuevo al controlador 20. El chip de sistema 22 también puede ayudar al controlador 20 en la autenticación y validación de los chips de suministro 110.

En la realización de ejemplo ilustrada, el bus de comunicación 30 incluye una línea de datos bidireccional 32 que transporta datos de ida y vuelta entre el controlador 20 y los nodos esclavos y una línea de reloj 34 que transporta señales de reloj desde el controlador 20 a los nodos esclavos. Cada nodo esclavo incluye una respectiva dirección en el bus de comunicación 30 que permite que el controlador 20 dirija las comunicaciones a un nodo esclavo

particular.

Cada uno del controlador 20, el chip de sistema 22 y los chips de suministro 110 puede incluir un conjunto de placa de circuito impreso que tiene uno o más procesadores y memoria asociada. El procesador puede incluir uno o más circuitos integrados en forma de microprocesador o microcontrolador. La memoria puede ser cualquier combinación adecuada de memoria volátil y no volátil, tal como, por ejemplo, memoria de acceso aleatorio (RAM), memoria de solo lectura (ROM), memoria de lectura y escritura, memoria flash, EEPROM y/o RAM no volátil (NVRAM). Por ejemplo, el controlador 20 puede incluir memoria no volátil que almacena instrucciones de programa para emitir comandos a los nodos esclavos y para recibir y procesar respuestas de los nodos esclavos. De manera similar, cada uno del chip de sistema 22 y los chips de suministro 110 puede incluir memoria no volátil que almacena instrucciones de programa para recibir y procesar comandos del controlador 20 y para responder a los comandos recibidos desde el controlador 20. También se apreciará que varios aspectos del controlador 20, el chip de sistema 22 y los chips de suministro 110 pueden implementarse en hardware de fin especial por medio de uno o más circuitos integrados específicos de la aplicación (ASIC) de manera que las funciones del controlador 20, el chip de sistema 22 y el chip o los chips de suministro 110 pueden efectuarse mediante hardware, software o una combinación de los mismos.

El controlador 20 como el nodo maestro se programa para emitir varios comandos de escritura y lectura a los nodos esclavos a través del bus de comunicación 30. Por ejemplo, el controlador 20 puede emitir comandos para solicitar credenciales de autenticación o validación de los nodos esclavos o para ordenar a los nodos esclavos que realicen pruebas de autenticación o validación, para solicitar capacidad de tóner o información de uso de los chips de suministro 110 o para almacenar información de uso de tóner a los chips de suministro 110, etc. En una realización, cada comando de escritura emitido por el controlador 20 va seguido de un comando de lectura correspondiente desde el controlador 20. El controlador 20 inicia los comandos de escritura y lectura enviando una condición de inicio a través de la línea de datos 32 del bus de comunicación 30 que incluye la dirección del nodo esclavo previsto y un bit de lectura/escritura establecido a un valor que representa o bien un comando de escritura o bien un comando de lectura. Después de inicializar un comando de escritura, el controlador 20 envía un paquete de datos asociado con el comando de escritura al nodo esclavo receptor. Después de inicializar un comando de lectura, el controlador 20 envía impulsos de reloj en la línea de reloj 34 al nodo esclavo receptor. Los nodos esclavos se programan para recibir y procesar comandos de escritura del controlador 20 y para enviar una respuesta al controlador 20 tras recibir el comando de lectura correspondiente.

Los comandos y respuestas enviados a través del bus de comunicación 30 mediante el nodo maestro y los nodos esclavos se adhieren a un formato de paquete de datos en particular que permite que el nodo maestro receptor o el nodo esclavo entienda los comandos y respuestas. Por ejemplo, en una realización, cada paquete de datos incluye un encabezamiento que incluye una indicación de la longitud de los datos que se transmiten, un bit de cifrado que indica si el comando o la respuesta están cifrados o no y un bit de ciclo de transmisión que se alterna para cada nuevo comando de escritura enviado mediante el controlador 20 como se analiza con mayor detalle a continuación. Cada comando de escritura transmitido por el nodo maestro también incluye un ID de comando y cada respuesta transmitida por un nodo esclavo incluye un ID de respuesta que permite que el nodo esclavo receptor o el nodo maestro identifique el comando o la respuesta en particular que se transmite. Cada paquete de datos también incluye los datos que se transmiten en el cuerpo del paquete de datos. En una realización, cada paquete de datos también incluye un valor de comprobación de redundancia cíclica (CRC) que permite que el nodo maestro receptor o el nodo esclavo comprueben la precisión de los datos transmitidos como se conoce en la técnica.

La Figura 3 ilustra un método 300 de emisión de comandos desde el controlador 20 como el nodo maestro al chip de suministro 110 como el nodo esclavo de acuerdo con una realización de ejemplo. En la etapa 301, el controlador 20 envía un comando de escritura a través de la línea de datos 32 del bus de comunicación 30 al chip de suministro 110 con el bit de ciclo de transmisión (tc) en un valor inicial (tco). En la etapa 302, el controlador 20 envía un comando de lectura a través de la línea de datos 32 del bus de comunicación 30 al chip de suministro 110 y recibe una respuesta a través de la línea de datos 32 del bus de comunicación 30 desde el chip de suministro 110. En la etapa 303, el controlador 20 determina si la respuesta del chip de suministro 110 indica que el chip de suministro 110 calculó un error de CRC que indica que se produjo un error en la transmisión del comando de escritura desde el controlador 20 al chip de suministro 110. Si la respuesta desde el chip de suministro 110 indica que el chip de suministro 110 calculó un error CRC, el controlador 20 envía de nuevo el comando de escritura al chip de suministro 110 en la etapa 301 con el bit de ciclo de transmisión (tc) en el valor inicial (tco) y envía un comando de lectura al chip de suministro 110 y recibe una respuesta desde el chip de suministro 110 en la etapa 302. Enviar de nuevo el comando de escritura al chip de suministro 110 con el bit de ciclo de transmisión (tc) en el valor inicial (tco) señala al chip de suministro 110 que el comando de escritura recibido es una repetición del comando de escritura anterior en lugar de un comando de escritura nuevo. Si la respuesta del chip de suministro 110 indica que el chip de suministro 110 no calculó un error de CRC, el controlador 20 determina si hay un error de CRC presente en la respuesta recibida desde el chip de suministro 110 en la etapa 304, indicando que se produjo un error en la transmisión de la respuesta desde el chip de suministro 110 al controlador 20. Si el controlador 20 determina que hay un error de CRC presente en la respuesta, el controlador 20 envía de nuevo el comando de escritura al chip de suministro 110 en la etapa 301 con el bit de ciclo de transmisión (tc) en el valor inicial (tco) y envía un comando de lectura al chip de suministro 110 y recibe una respuesta desde el chip de suministro 110 en la etapa 302. Nuevamente, enviar de nuevo el comando

de escritura al chip de suministro 110 con el bit de ciclo de transmisión (tc) en el valor inicial (tco) señala al chip de suministro 110 que el comando de escritura recibido es una repetición del comando de escritura anterior en lugar de un comando de escritura nuevo.

- 5 Si el controlador 20 determina que no hay ningún error CRC presente en la respuesta, el controlador 20 determina si la respuesta desde el chip de suministro 110 está cifrada, en la etapa 305. Si la respuesta desde el chip de suministro 110 está cifrada, el controlador 20 determina que el comando fue exitoso en la etapa 306 y alterna el bit de ciclo de transmisión (tc) desde el estado inicial (tco) a un estado opuesto (tc_1), es decir, el controlador 20 alterna el bit de ciclo de transmisión (tc) desde un estado cero binario a un estado uno binario o viceversa, en la etapa 307.
- 10 Alternar el bit de ciclo de transmisión (tc) en la etapa 307 permite que el siguiente comando de escritura enviado mediante el controlador 20 incluya el bit de ciclo de transmisión en un valor inicial que es opuesto al valor inicial (tco) del comando de escritura enviado mediante el controlador 20 en la etapa 301. De esta manera, el bit de ciclo de transmisión (tc) alterna entre un estado cero binario y un estado uno binario cada vez que se envía un nuevo comando de escritura que señala al chip de suministro 110 que el comando de escritura recibido es un nuevo comando de escritura a ejecutar.

Si la respuesta del chip de suministro 110 no está cifrada, el controlador 20 determina si la respuesta desde el chip de suministro 110 indica que el chip de suministro 110 está ocupado en la etapa 308, indicando que el controlador 20 envió el comando de lectura en la etapa 302 antes de que el chip de suministro 110 terminara de ejecutar el comando de escritura enviado en la etapa 301. Si la respuesta del chip de suministro 110 indica que el chip de suministro 110 no está ocupado, en la etapa 309, el controlador 20 compara un valor de ID de comando del comando de escritura enviado en la etapa 301 con un valor de ID de respuesta de la respuesta recibida en la etapa 302. Si el valor de ID de comando y el valor de ID de respuesta coinciden, indicando que la respuesta recibida por el controlador 20 desde el chip de suministro 110 responde al comando de escritura emitido por el controlador 20, el controlador 20 determina que el comando fue exitoso en la etapa 306 y alterna el bit de ciclo de transmisión (tc) desde el estado inicial (tco) a un estado opuesto (tc_1) en la etapa 307. Si el valor de ID de comando y el valor de ID de respuesta no coinciden, indicando que la respuesta recibida por el controlador 20 desde el chip de suministro 110 no responde al comando de escritura emitido por el controlador 20, el controlador 20 reinicia el chip de suministro 110 en la etapa 310 para intentar resolver el error.

En una realización, si la respuesta desde el chip de suministro 110 indica que el chip de suministro 110 está ocupado en la etapa 308, el controlador 20 envía un comando de "Obtener respuesta" a través de la línea de datos 32 del bus de comunicación 30 al chip de suministro 110 con el bit de ciclo de transmisión (tc) en el valor inicial (tco). En la realización de ejemplo ilustrada, el comando de Obtener respuesta es un comando de fin especial que se usa solo después de recibir una respuesta de ocupado desde el chip de suministro 110. El comando de Obtener respuesta ordena al chip de suministro 110 que proporcione una respuesta al último comando de escritura (distinto de cualquier comando anterior de Obtener respuesta) recibido por el chip de suministro 110. Esto permite que el controlador 20 interroge continuamente al chip de suministro 110 en busca de una respuesta mientras el chip de suministro 110 continúa ejecutando el comando de escritura enviado en la etapa 301 de modo que el chip de suministro 110 pueda enviar una respuesta una vez que el chip de suministro 110 termine de ejecutar el comando de escritura y ya no esté en un estado ocupado. El comando de Obtener respuesta permite que el controlador 20 solicite continuamente una respuesta del chip de suministro 110 sin tener que enviar de nuevo el comando de escritura completo cada vez. El comando de Obtener respuesta incluye un paquete de datos más pequeño y, de esta manera, se abrevia con respecto a otros comandos de escritura enviados por el controlador 20 al chip de suministro 110. Como resultado, enviar un comando de Obtener respuesta es habitualmente más eficiente que enviar de nuevo el comando de escritura original.

La Figura 4 ilustra un método 400 de procesamiento y respuesta a los comandos recibidos por el chip de suministro 110 como el nodo esclavo desde el controlador 20 como el nodo maestro de acuerdo con una realización de ejemplo. En la etapa 401, el chip de suministro 110 recibe un comando de escritura (Comando_n) desde el controlador 20 a través de la línea de datos 32 del bus de comunicación 30. En la etapa 402, el chip de suministro 110 determina si existe un error de CRC que indica que se produjo un error en la transmisión del comando de escritura desde el controlador 20 al chip de suministro 110. Si el chip de suministro 110 calcula un error CRC en la etapa 402, tras recibir un comando de lectura a través de la línea de datos 32 del bus de comunicación 30 que corresponde al comando de escritura (Comando_n) recibido en la etapa 401, el chip de suministro 110 envía una respuesta de error a través de la línea de datos 32 del bus de comunicación 30 al controlador 20 en la etapa 403, indicando que el chip de suministro 110 calculó un error de CRC. Si el chip de suministro 110 no calcula un error de CRC en la etapa 402, el chip de suministro 110 determina en la etapa 404 si el valor del bit de ciclo de transmisión (tc_n) contenido en el comando de escritura (Comando_n) recibido en la etapa 401 es el mismo que el valor del bit de ciclo de transmisión (tc_{n-1}) contenido en el comando de escritura anterior (Comando_{n-1}) recibido por el chip de suministro 110. Si el chip de alimentación 110 determina que el bit de ciclo de transmisión (tc_n) del comando de escritura (Comando_n) recibido en la etapa 401 no es igual al bit de ciclo de transmisión (tc_{n-1}) del comando de escritura anterior (Comando_{n-1}) recibido por el chip de suministro 110, indicando que el comando de escritura (Comando_n) recibido en la etapa 401 es un nuevo comando de escritura a ejecutar, en la etapa 405, el chip de suministro 110 ejecuta el comando de escritura (Comando_n) recibido en la etapa 401. En la etapa 406, tras recibir un comando de lectura que corresponde al comando de escritura (Comando_n) recibido en la etapa 401, el chip de suministro 110 envía una respuesta a

través de la línea de datos 32 del bus de comunicación 30 indicando la finalización del comando de escritura (Comando_n) recibido en la etapa 401.

Si, por el contrario, el chip de suministro 110 determina que el bit de ciclo de transmisión (tc_n) del comando de escritura (Comando_n) recibido en la etapa 401 es igual al bit de ciclo de transmisión (tc_{n-1}) del comando de escritura anterior (Comando_{n-1}) recibido por el chip de suministro 110, el chip de suministro 110 determina en la etapa 407 si el valor de ID de comando contenido en el comando de escritura (Comando_n) recibido en la etapa 401 es el mismo que el valor de ID de comando contenido en el comando de escritura anterior (Comando_{n-1}) recibido por el chip de suministro 110. Si el chip de suministro 110 determina que el ID de comando del comando de escritura (Comando_n) recibido en la etapa 401 no es igual al ID de comando del comando de escritura anterior (Comando_{n-1}) recibido por el chip de suministro 110, en la realización de ejemplo ilustrada, el chip de suministro determina en la etapa 408 si el valor de ID de comando contenido en el comando de escritura (Comando_n) recibido en la etapa 401 indica que el comando de escritura (Comando_n) es un comando de Obtener respuesta enviado por el controlador 20 después de una respuesta de ocupado del chip de suministro 110, como se ha analizado anteriormente. Si el chip de suministro 110 determina que el comando de escritura (Comando_n) es un comando de Obtener respuesta, el chip de suministro 110 continúa con el método 500 ilustrado en la Figura 5 hasta que se resuelve la condición de ocupado, como se analiza con mayor detalle a continuación. Si el chip de suministro 110 determina que el comando de escritura (Comando_n) no es un comando de Obtener respuesta, tras recibir un comando de lectura que corresponde al comando de escritura (Comando_n) recibido en la etapa 401, el chip de suministro 110 envía una respuesta de error al controlador 20 a través de la línea de datos 32 del bus de comunicación 30 en la etapa 403 debido a la inconsistencia de ID de comando.

Si el chip de suministro 110 determina que el ID de comando del comando de escritura (Comando_n) recibido en la etapa 401 es igual al ID de comando del comando de escritura anterior (Comando_{n-1}) recibido por el chip de suministro 110, el chip de suministro 110 no ejecuta el comando de escritura (Comando_n) recibido en la etapa 401, sino que en cambio, tras recibir un comando de lectura que corresponde al comando de escritura (Comando_n) recibido en la etapa 401, el chip de suministro 110 simplemente envía de nuevo la respuesta al comando de escritura anterior (Comando_{n-1}) al controlador 20 a través de la línea de datos 32 del bus de comunicación 30 en la etapa 409. De esta manera, el bit de ciclo de transmisión señala al chip de suministro 110 si el comando de escritura (Comando_n) recibido en la etapa 401 es un comando de escritura nuevo a ejecutar o una repetición del comando de escritura anterior (Comando_{n-1}). El reconocimiento mediante el chip de suministro 110 de que el comando de escritura (Comando_n) recibido en la etapa 401 es una repetición del comando de escritura anterior (Comando_{n-1}) mejora la eficiencia del chip de suministro 110 permitiendo que el chip de suministro 110 simplemente envíe de nuevo la respuesta al comando de escritura anterior (Comando_{n-1}) sin ejecutar nuevamente el comando de escritura (Comando_n). El reconocimiento mediante el chip de suministro 110 de que el comando de escritura (Comando_n) recibido en la etapa 401 es una repetición del comando de escritura anterior (Comando_{n-1}) también evita posibles errores que podrían producirse si el chip de suministro 110 ejecutara los comandos de escritura (Comando_{n-1}, n) dos veces en lugar de una como pretendía el controlador 20.

Si en algún momento después de la recepción del comando de escritura (Comando_n) en la etapa 401, el chip de suministro 110 recibe el comando de lectura correspondiente antes de que el chip de suministro 110 haya terminado de procesar el comando de escritura (Comando_n), por ejemplo, antes o durante la ejecución de las etapas 402, 404, 405, 407 o 408, el chip de suministro 110 puede enviar una respuesta de ocupado al controlador 20 a través de la línea de datos 32 del bus de comunicación 30. Como se ha analizado anteriormente, la recepción de una respuesta de ocupado desde el chip de suministro 110 puede hacer que el controlador 20 envíe un comando de Obtener respuesta al chip de suministro 110.

La Figura 5 ilustra un método 500 de procesamiento y respuesta a comandos recibidos por el chip de suministro 110 como el nodo esclavo desde el controlador 20 como el nodo maestro después de que el chip de suministro 110 emite una respuesta de ocupado al controlador 20 de acuerdo con una realización de ejemplo. En la etapa 501, después de enviar previamente una respuesta de ocupado al controlador 20, el chip de suministro 110 recibe un comando de Obtener respuesta desde el controlador 20 a través de la línea de datos 32 del bus de comunicación 30. Si el chip de suministro 110 todavía está ocupado procesando el comando de escritura más reciente (que precede al uno o más comandos de Obtener respuesta recibidos) tras recibir un comando de lectura desde el controlador 20 que corresponde al comando de Obtener respuesta en la etapa 502, el chip de suministro 110 envía nuevamente una respuesta de ocupado al controlador 20 a través de la línea de datos 32 del bus de comunicación 30 en la etapa 503. El chip de suministro 110 puede continuar recibiendo comandos de Obtener respuesta adicionales y enviar respuestas de ocupado hasta que el chip de suministro termine de procesar el comando de escritura más reciente desde el controlador 20. Una vez que el chip de suministro 110 finaliza el procesamiento del comando de escritura más reciente en la etapa 502, tras recibir un comando de lectura desde el controlador 20, el chip de suministro 110 envía una respuesta al comando de escritura más reciente recibido desde el controlador 20. De esta manera, el comando de Obtener respuesta tiene en cuenta la ocurrencia de una condición de ocupado del chip de suministro 110 que permite que el controlador 20 solicite continuamente una respuesta del chip de suministro 110 sin tener que volver a enviar el comando de escritura completo cada vez.

Si bien las realizaciones de ejemplo analizadas anteriormente con respecto a la Figura 3 incluyen la emisión de

comandos desde el controlador 20 como el nodo maestro al chip de suministro 110 como el nodo esclavo, los comandos analizados en la Figura 3 pueden emitirse por el controlador 20 como el nodo maestro al chip de sistema 22 como el nodo esclavo. De manera similar, mientras que las realizaciones de ejemplo analizadas anteriormente con respecto a las Figuras 4 y 5 incluyen el procesamiento y la respuesta a los comandos recibidos por el chip de suministro 110 como el nodo esclavo desde el controlador 20 como el nodo maestro, los comandos analizados en las Figuras 4 y 5 pueden recibirse y procesarse, en su lugar, por el chip de sistema 22 como el nodo esclavo desde el controlador 20 como el nodo maestro.

La realización de ejemplo analizada anteriormente incluye comunicaciones entre un controlador 20 de un dispositivo de formación de imágenes electrofotográfico 10 y un chip de suministro 110 de un artículo de suministro 100 instalado en el dispositivo de formación de imágenes 10. El proceso de impresión electrofotográfica es bien conocido en la técnica y, por lo tanto, se describe brevemente en el presente documento. Durante una operación de impresión, un rodillo de carga carga la superficie de un tambor fotoconductor. A continuación, la superficie cargada del tambor fotoconductor se expone selectivamente a una fuente de luz láser para formar una imagen latente electrostática en el tambor fotoconductor que corresponde a la imagen que se está imprimiendo. El tóner cargado de un depósito de tóner se transfiere mediante un rodillo revelador a la imagen latente en el tambor fotoconductor creando una imagen tonificada. A continuación, la imagen tonificada se transfiere desde el tambor fotoconductor al medio de impresión, ya sea directamente por el tambor fotoconductor o indirectamente por un miembro de transferencia intermedio. Una unidad de fusión fusiona el tóner con el material de impresión. Una cuchilla de limpieza (o un rodillo de limpieza) elimina el tóner residual que se adhiere al tambor fotoconductor después de que el tóner se transfiera al medio de impresión. La superficie limpiada del tambor fotoconductor está, a continuación, lista para ser cargada nuevamente y exponerse a la fuente de luz láser para continuar el ciclo de impresión.

La descripción anterior ilustra varios aspectos de la presente divulgación. No pretende ser exhaustiva. Más bien, se elige para ilustrar los principios de la presente divulgación y su aplicación práctica para habilitar que un experto en la materia utilice la presente divulgación, incluyendo sus diversas modificaciones que se deducen de forma natural. Todas las modificaciones y variaciones se contemplan dentro del alcance de la presente divulgación según se determina mediante las reivindicaciones adjuntas. Las modificaciones relativamente aparentes incluyen la combinación de una o más características de varias realizaciones con características de otras realizaciones.

REIVINDICACIONES

1. Un método de comunicación eléctrica entre un nodo esclavo (110) de un bus de comunicación I2C (30) colocado
5 en un artículo de suministro sustituible (100) instalado en un dispositivo de formación de imágenes (10) y un controlador (20) del dispositivo de formación de imágenes (10) como un nodo maestro del bus de comunicación I2C (30), que comprende:

10 recibir (401) un primer comando de escritura mediante el nodo esclavo (110) en el artículo de suministro sustituible (100) desde el controlador (20) del dispositivo de formación de imágenes (10);
comparar (404) mediante el nodo esclavo (110) en el artículo de suministro sustituible (100) un valor de un bit de ciclo de transmisión (tc_n) contenido en un encabezamiento del primer comando de escritura con un valor de un bit de ciclo de transmisión (tc_{n-1}) contenido en un encabezamiento de un segundo comando de escritura recibido por
15 el nodo esclavo (110) en el artículo de suministro sustituible (100) desde el controlador (20) del dispositivo de formación de imágenes (10) antes del primer comando de escritura; y
si el valor del bit del ciclo de transmisión (tc_n) contenido en el encabezamiento del primer comando de escritura es igual al valor del bit del ciclo de transmisión (tc_{n-1}) contenido en el encabezamiento del segundo comando de escritura,

20 comparar (407) mediante el nodo esclavo (110) en el artículo de suministro sustituible (100) un valor de un ID de comando ($Comando_n$) del primer comando de escritura con un valor de ID de comando ($Comando_{n-1}$) del segundo comando de escritura; y
si el valor del ID de comando ($Comando_n$) del primer comando de escritura es igual al valor del ID del comando ($Comando_{n-1}$) del segundo comando de escritura, enviar (409) mediante el nodo esclavo (110) en el
25 artículo de suministro sustituible (100) al controlador (20) del dispositivo de formación de imágenes (10) una respuesta al segundo comando de escritura sin ejecutar el primer comando de escritura.
2. El método de la reivindicación 1,
30 que comprende además, si el valor del bit de ciclo de transmisión (tc_n) contenido en el encabezamiento del primer comando de escritura no es igual al valor del bit del ciclo de transmisión (tc_{n-1}) contenido en el encabezamiento del segundo comando de escritura, ejecutar (405) mediante el nodo esclavo (110) en el artículo de suministro sustituible (100) el primer comando de escritura y enviar mediante el nodo esclavo (110) en el artículo de suministro sustituible (100) al controlador (20) del dispositivo de formación de imágenes (10) una respuesta al primer comando de escritura.
35
3. El método de la reivindicación 1,
que comprende además, si el valor del ID de comando ($Comando_n$) del primer comando de escritura no es igual al valor del ID del comando ($Comando_{n-1}$) del segundo comando de escritura, enviar (403) mediante el nodo esclavo (110) en el artículo de suministro sustituible (100) un mensaje de error al controlador (20) del dispositivo de
40 formación de imágenes (10).
4. El método de la reivindicación 1,
en donde comparar (407) mediante el nodo esclavo (110) en el artículo de suministro sustituible (100) el valor del ID de comando ($Comando_n$) del primer comando de escritura con el valor del ID del comando ($Comando_{n-1}$) del
45 segundo comando de escritura incluye determinar (408) mediante el nodo esclavo (110) en el artículo de suministro sustituible (100) si el valor del ID del comando ($Comando_n$) del primer comando de escritura indica que el primer comando de escritura es una solicitud desde el controlador (20) del dispositivo de formación de imágenes (10) para que el nodo esclavo (110) en el artículo de suministro sustituible (100) envíe una respuesta a un comando de escritura más reciente recibido por el nodo esclavo (110) en el artículo de suministro sustituible (100) desde el
50 controlador (20) del dispositivo de formación de imágenes (10) antes de que el nodo esclavo (110) en el artículo de suministro sustituible (100) indique una condición de ocupado al controlador (20) del dispositivo de formación de imágenes (10).

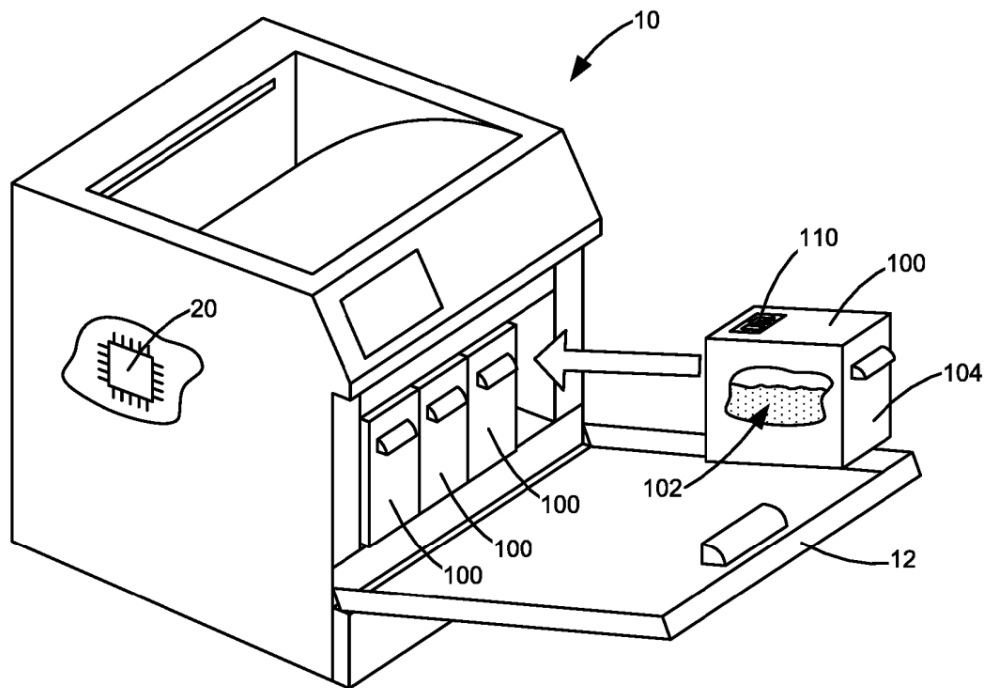


FIGURA 1

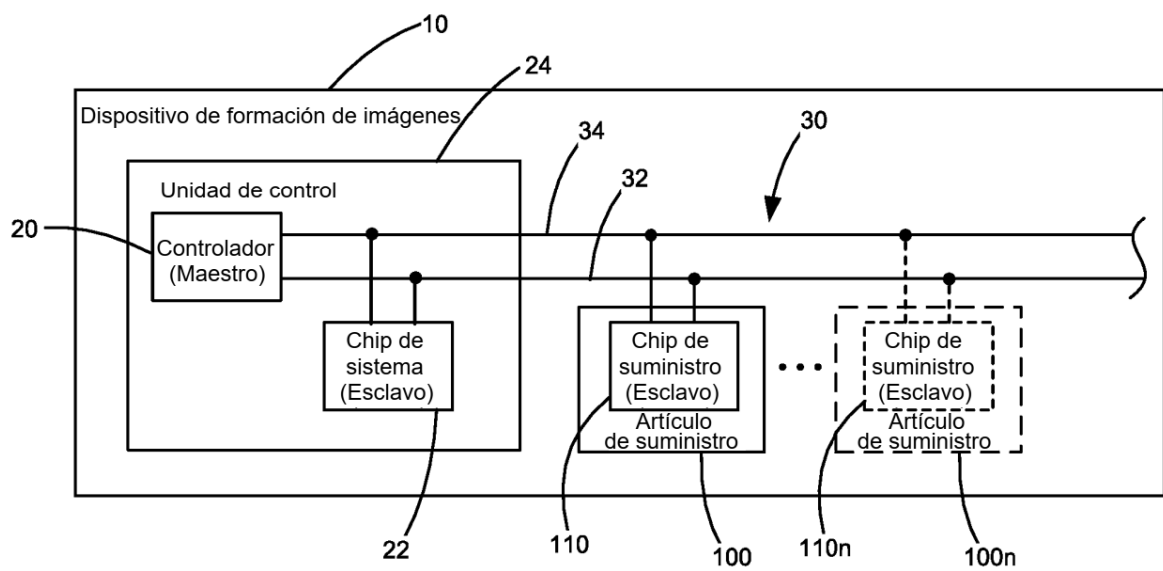


FIGURA 2

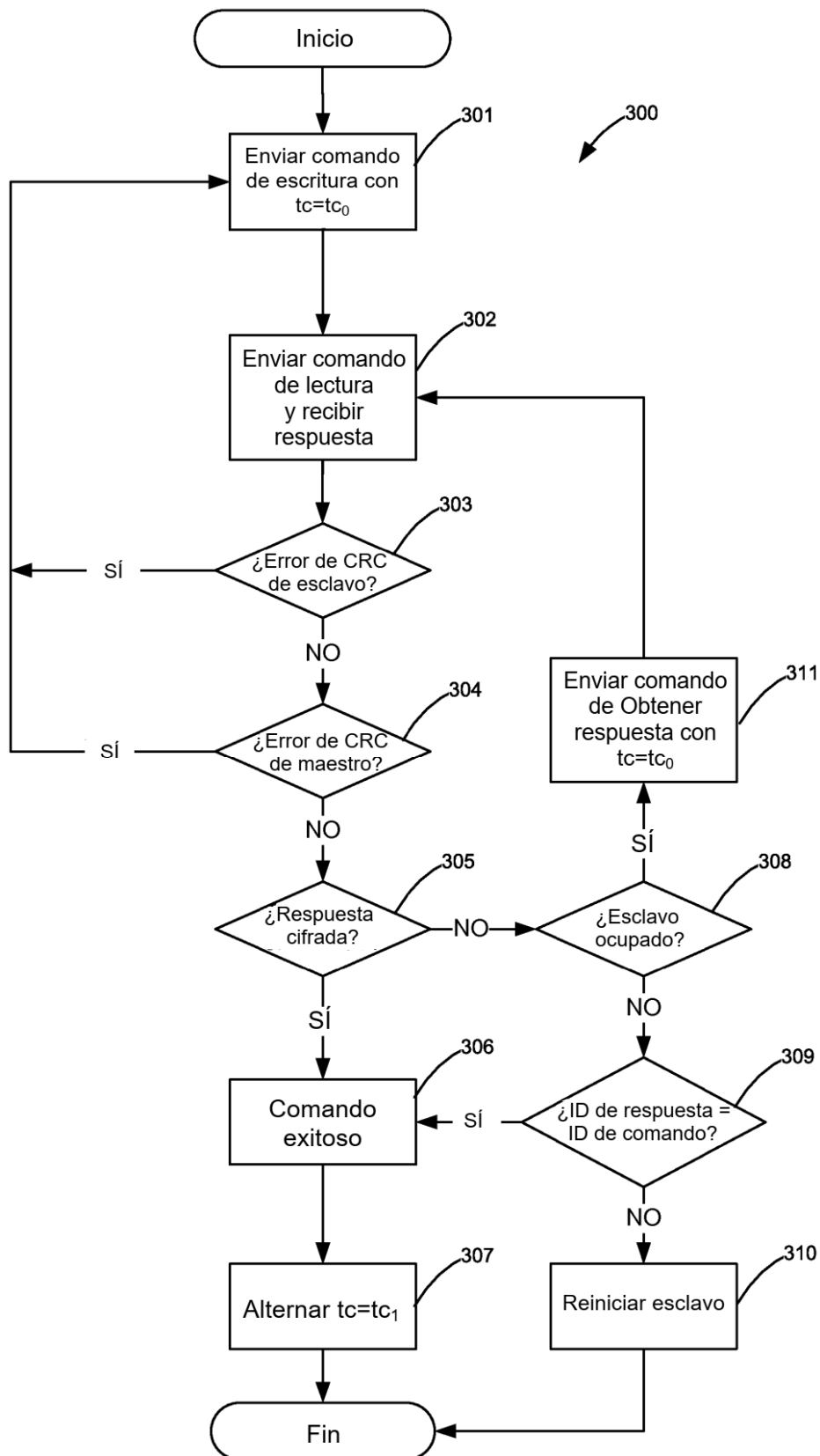


FIGURA 3

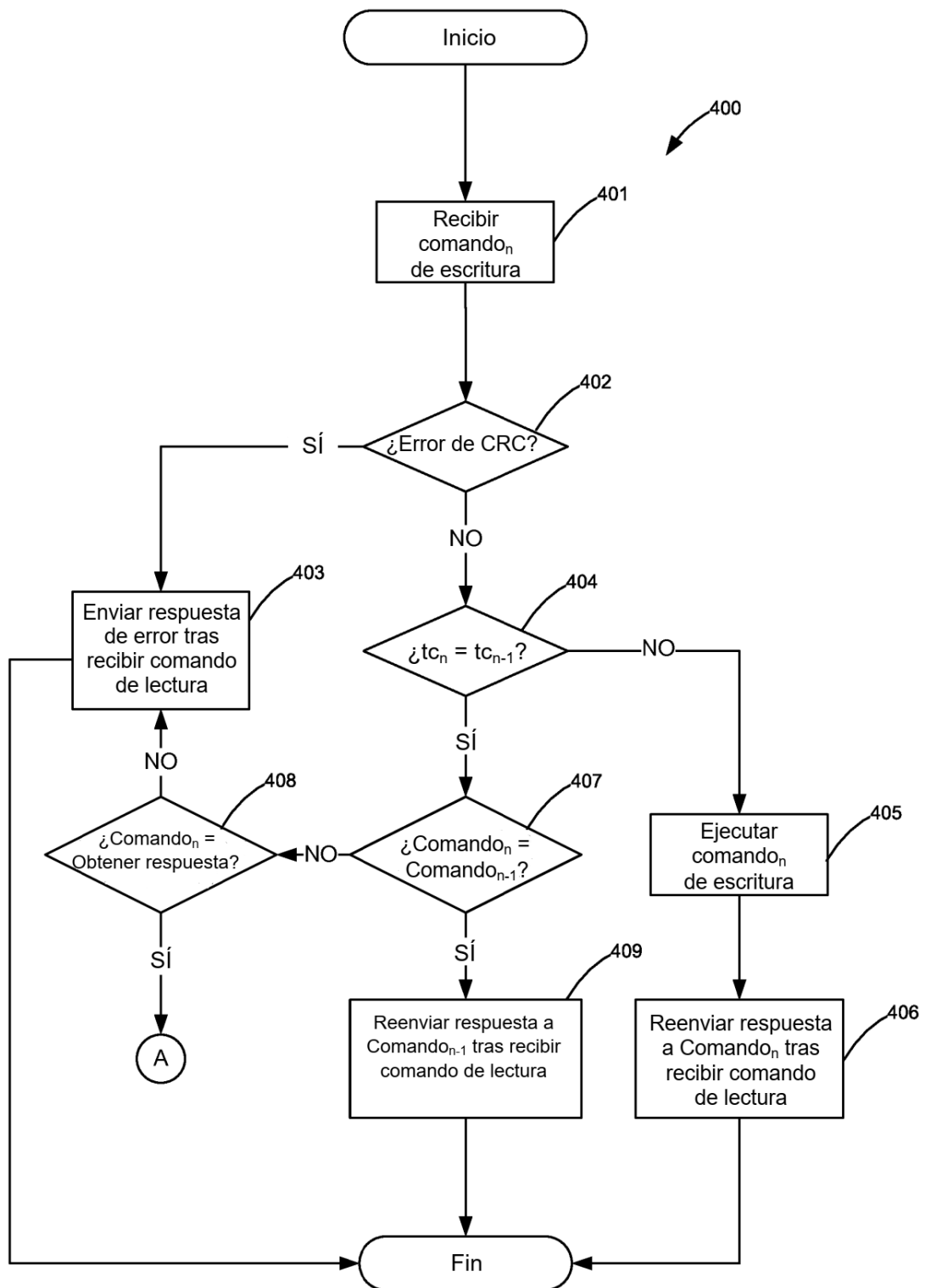


FIGURA 4

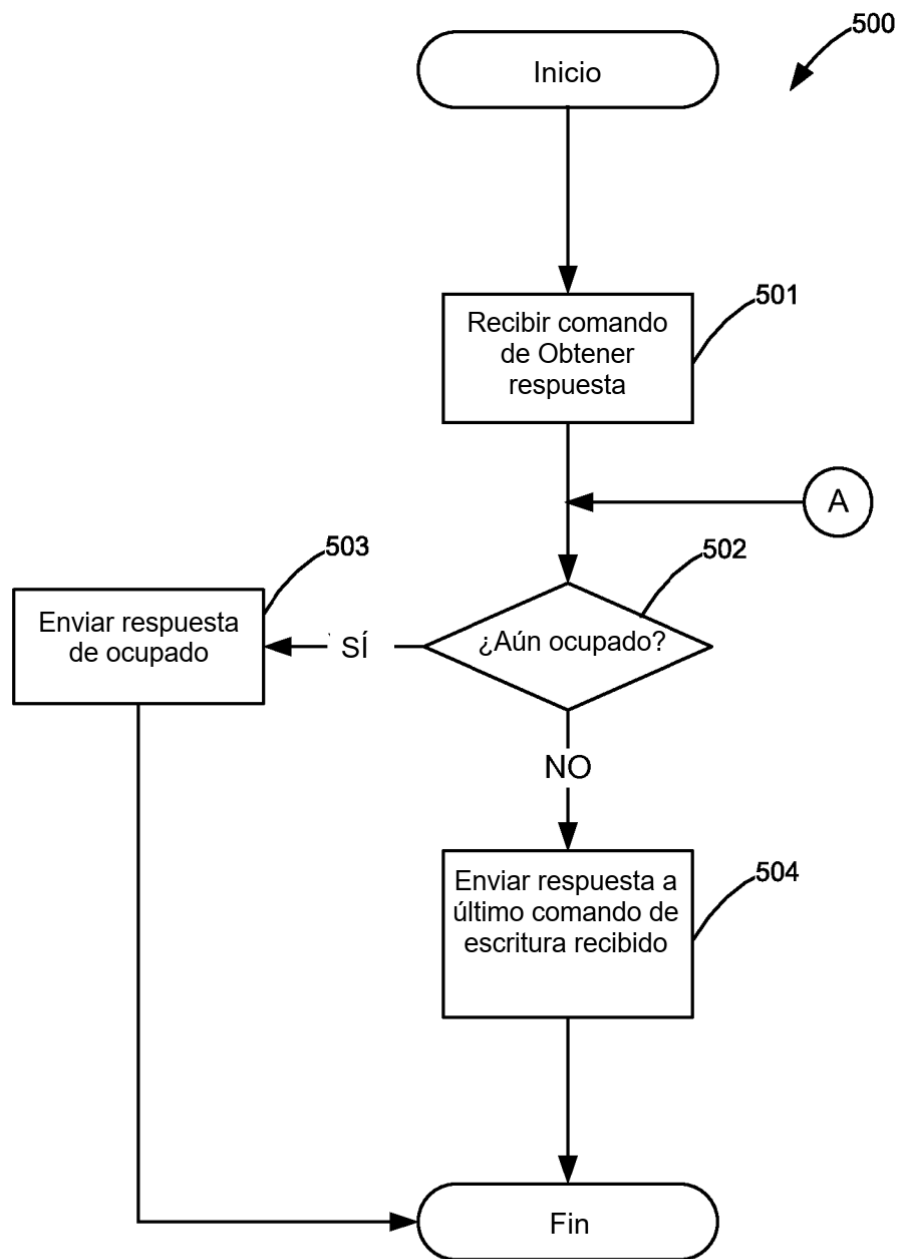


FIGURA 5