



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

252866
(11) (B1)

(51) Int. Cl.⁴
H 03 K 19/007

(22) Přihlášeno 22 06 84
(21) [PV 4766-84]

(40) Zveřejněno 12 03 87

(45) Vydáno 15 10 88

(75)

Autor vynálezu

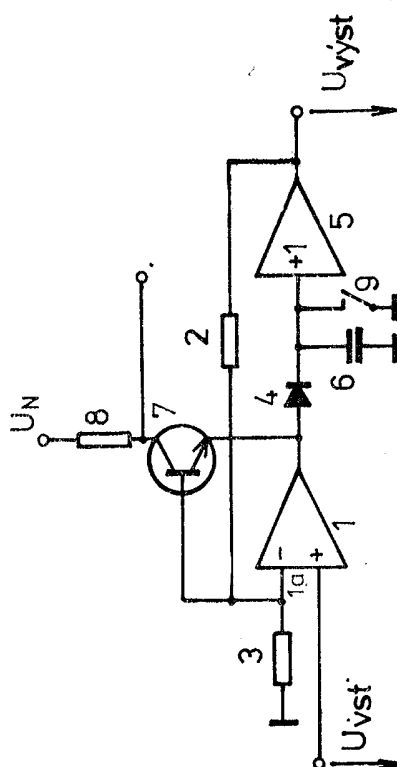
OPATRŇY PETR ing., KOŠICE

(54) Indikační a omezovací obvod špičkového detektoru

1

Indikační a omezovací obvod je použitelný v oboru měřicí techniky proměnných elektrických veličin zvláště v oblasti jaderné a kosmické fyziky. Indikační a omezovací obvod řeší problém indikace lokálního maxima vstupního napětí a zároveň vlivem záporné zpětné vazby zajistí, že vstupní zesilovač nepřejde do nasycení. Podstatou indikačního a omezovacího obvodu je, že mezi invertující vstup a výstup vstupního zesilovače detektoru je zapojen tranzistor tak, že emitorem je připojen na výstup a bází na invertující vstup vstupního zesilovače. Po průchodu vstupního signálu maximem, které se projeví přechodem výstupního napětí vstupního zesilovače do záporných hodnot, se tranzistor otevře a na jeho kolektoru poklesne napětí, tím je indikován průchod vstupního signálu maximem. Zároveň otevřený přechod báze — emitor tohoto tranzistoru spojí výstup vstupního zesilovače s jeho vstupem. Tím vznikne záporná zpětná vazba, která zabráni přechodu vstupního zesilovače do nasyceného stavu. Indikační a omezovací obvod je možno využít v oboru měřicí techniky, při realizaci analogově-číslicových převodníků, případně v oblastech, kde je třeba registrovat a měřit maxima proměnných veličin.

2



Vynález se týká obvodu špičkového detektoru, který indikuje průchod vstupního signálu lokálním maximem a zároveň zabraňuje přechodu vstupního zesilovače do nasyceného stavu.

Doposud známá zapojení špičkových detektorů určují maximum vstupního signálu obvykle z průchodu první derivace vstupního signálu nulou. Tento způsob má nevýhodu v tom, že pro nízké úrovně vstupních signálů se těžko přesně určuje průchod derivovaného signálu nulou. Aby vstupní zesilovač špičkového detektoru po zafixování maxima v paměťovém prvku kondenzátoru nepřešel do nasycení a tím se nesnižovala rychlost registrace, jsou používány různé typy omezovacích prvků, které přímo s funkcí špičkového detektoru nesouvisí a zvyšují počet prvků zapojení.

Podstatou indikačního a omezovacího obvodu špičkového detektoru je, že mezi invertující vstup a výstup prvního zesilovače je zapojen tranzistor tak, že je emitorem připojen na výstup prvního zesilovače a bázi na invertující vstup tohoto zesilovače, zatímco v kolektoru tranzistoru je zapojen třetí odpor, je na emitor tranzistoru připojena dioda, na jejíž katodu je připojen kondenzátor, spínač, kterým je kondenzátor po registraci vybíjen a vstup druhého zesilovače, který má zisk jedna, mezi jehož výstup a vstup prvního zesilovače je zapojen první odpor a zároveň do tohoto vstupu je zapojen druhý odpor, který spolu s prvním odporem určuje zisk zapojení.

Hlavní výhodou uvedeného uspořádání špičkového detektoru je, že jeden prvek tranzistor slučuje funkci indikátoru zaregistrování lokálního maxima, poklesem napětí na kolektoru a zároveň, že otevřený přechod báze — emitor tohoto tranzistoru po zaregistrování maxima zabraňuje nasycení zesilovače. Tím, že první zesilovač nepřechází do nasyceného stavu, je možno registrovat impulsy od délky 100 ns, pokud první a druhý zesilovač mají tranzitní kmitočty alespoň 20 MHz.

Na výkresu je naznačeno schéma zapojení popsaného indikačního a omezovacího obvodu.

Vstupní signál U_{vst} je přiváděn na neinvertující vstup vstupního zesilovače 1. Zisk zapojení je dán poměrem velikosti prvního

odporu 2 a druhého odporu 3. V případě růstu vstupního signálu (okamžitá hodnota 1. derivace U_{vst} je kladná) je uzavřená smyčka záporné zpětné vazby přes první odpor 2 a druhý odpor 3, vstupní zesilovač 1, diodu 4 a výstupní zesilovač 5. Výstupní napětí U_{vyst} sleduje vstupní napětí. Kondenzátor 6 je nabíjen na okamžitou hodnotu zesíleného vstupního signálu. Klesá-li vstupní napětí (okamžitá hodnota 1. derivace U_{vst} je záporná), dioda 4 se uzavírá a tím se rozpojí záporná vazba. Na výstupu zesilovače 5 je stejné napětí jako na kondenzátoru 6, které odpovídá hodnotě maxima vstupního napětí. Protože na invertujícím vstupu 1a zesilovače 1 je kladné napětí o velikosti určené poměrem hodnot prvního odporu 2 a druhého odporu 3 a výstupního napětí U_{vyst} , je na výstupu zesilovače 1 záporné napětí. Tímto napětím se otevírá přechod báze — emitor tranzistoru 7. Průtokem proudu přechodem báze — emitor tranzistoru 7 je vyvolán kolektorový proud a na třetím odporu 8 vzniká úbytek napětí, který indikuje zaregistrování lokálního maxima vstupního napětí. Výstupní napětí U_{vyst} v tomto okamžiku je rovné zesílené hodnotě lokálního maxima vstupního signálu. Tím, že mezi invertující vstup 1a zesilovače 1 a jeho výstup je zapojen přechod báze — emitor tranzistoru 7, který je po průchodu vstupního signálu maximem polarizován v propustném směru, je zavedena ve vstupním zesilovači 1 záporná zpětná vazba, která nedovolí přejít vstupnímu zesilovači 1 do nasycení a udržuje výstupní napětí zesilovače na napětí, které odpovídá úbytku na otevřeném přechodu báze — emitor. Obvod lze připravit k registraci dalšího lokálního maxima vybitím kondenzátoru 6 spínačem 9.

Předmět vynálezu je možno využít v oboru měřicí techniky, při konstrukci analogově-číslíkových převodníků a tam, kde je nutné registrovat a měřit maxima proměnných veličin. Zvláště výhodné je použití tohoto obvodu při měření energie částic vzniklých rozpadem atomového jádra pomocí polovodičových detektorů, které produkují krátké impulsy, jejichž amplituda je úměrná energii, kterou je třeba měřit.

PŘEDMĚT VYNÁLEZU

Indikační a omezovací obvod špičkového detektoru, vyznačující se tím, že mezi invertující vstup (1a) a výstup prvního zesilovače (1) je zapojen tranzistor (7) tak, že je emitorem připojen na výstup prvního zesilovače (1) a bázi na invertující vstup (1a) prvního zesilovače (1), zatímco v kolektoru tranzistoru (7) je zapojen třetí odpor (8),

je na emitor tranzistoru (1) připojena dioda (4), na jejíž katodu je připojen kondenzátor (6), spínač (9) a vstup druhého zesilovače (5), který má zisk jedna, mezi kterého výstup a invertující vstup (1a) prvního zesilovače 1 je zapojen první odpor (2) a zároveň do invertujícího vstupu (1a) zesilovače (1) je připojen druhý odpor (3).

