

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-508104

(P2005-508104A)

(43) 公表日 平成17年3月24日(2005.3.24)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
H03C 3/00	H03C 3/00	5K060
H04B 1/04	H04B 1/04	H

審査請求 未請求 予備審査請求 未請求 (全 32 頁)

(21) 出願番号 特願2002-590537 (P2002-590537)
 (86) (22) 出願日 平成14年5月8日 (2002.5.8)
 (85) 翻訳文提出日 平成15年10月7日 (2003.10.7)
 (86) 国際出願番号 PCT/IB2002/001622
 (87) 国際公開番号 W02002/093781
 (87) 国際公開日 平成14年11月21日 (2002.11.21)
 (31) 優先権主張番号 01201840.4
 (32) 優先日 平成13年5月16日 (2001.5.16)
 (33) 優先権主張国 欧州特許庁 (EP)
 (81) 指定国 EP (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR) , CN, JP, KR

(71) 出願人 590000248
 コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ
 Koninklijke Philips Electronics N. V.
 オランダ国 5621 ペーアー アインドーフェン フルーネヴァウツウェッハ 1
 Groenewoudseweg 1, 5621 BA Eindhoven, The Netherlands
 (74) 代理人 100092048
 弁理士 沢田 雅男

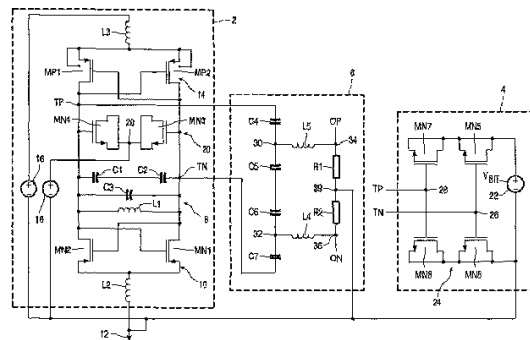
最終頁に続く

(54) 【発明の名称】 RF 伝送器回路の出力電圧を変調するための方法、およびRF 伝送器回路

(57) 【要約】

【課題】 想定対象のアプリケーションの規格を満たし、かつ、この目的のためのどの方法と回路の各々よりもパワー消費が低い、RF伝送器回路の出力電圧を変調するための方法と、RF伝送器回路とを提供すること。

【解決手段】 本発明は、電圧制御発振器と、デジタル/アナログ変換器と、アンテナ回路とを有する伝送器回路の出力電圧を変調するための方法であって、電圧制御発振器からの十分なパワーの出力信号をアンテナ回路に直接送信し、かつ、電圧制御発振器の出力信号の周波数を直接変調する方法に関する。本発明は、更に、タンク回路を有する電圧制御発振器と、デジタル/アナログ変換器と、アンテナ回路とを有する伝送器回路であって、電圧制御発振器が、十分なパワーの出力信号をアンテナ回路に直接送信するように適合化されており、かつ、デジタル/アナログ変換器が、電圧制御発振器の出力周波数を変調するように構成されている伝送器回路にも関する。電圧制御発振器の周波数を変調させるために、容量性の負荷回路を、電圧制御発振器のタンク回路または水晶発振器回路に接続することが出来る。



【特許請求の範囲】**【請求項 1】**

変調入力を有する電圧制御発振器と、デジタル/アナログ変換器と、アンテナ回路とを有する伝送器回路の出力電圧を変調させるための方法であって、前記 D A コンバータの出力信号を前記電圧制御発振器の前記変調入力に印加することにより、前記電圧制御発振器からの出力信号を前記アンテナ回路に送信し、かつ、前記電圧制御発振器の前記出力信号の周波数を直接変調させる方法。

【請求項 2】

前記電圧制御発振器の前記周波数を直接変調させるために、前記電圧制御発振器のタンク回路に容量的に負荷をかける、請求項 1 に記載の方法。

10

【請求項 3】

前記電圧制御発振器の前記周波数を直接変調させるために、前記電圧制御発振器の水晶発振器回路に容量的に負荷をかける、請求項 1 に記載の方法。

【請求項 4】

タンク回路を有する電圧制御発振器と、デジタル/アナログ変換器と、アンテナ回路とを有する、特に、ブルートゥース・アプリケーションとハイパーラン・アプリケーションのための伝送器回路であって、前記電圧制御発振器が、十分なパワーの出力信号を前記アンテナ回路に直接送信するように適合化されており、かつ、前記デジタル/アナログ変換器が、前記電圧制御発振器の出力周波数を変調するように構成されている、伝送器回路。

20

【請求項 5】

前記電圧制御発振器の前記周波数を変調させるために、容量性の負荷回路が、前記電圧制御発振器の前記タンク回路に接続されている、請求項 4 に記載の伝送器回路。

【請求項 6】

前記電圧制御発振器の前記周波数を変調させるために、容量性の負荷回路が、前記電圧制御発振器の水晶発振器回路に接続されている、請求項 4 に記載の伝送器回路。

【請求項 7】

前記電圧制御発振器が、前記電圧制御発振器の中心周波数を同調させるための中心周波数設定回路を有する、請求項 4～6 の何れかに記載の伝送器回路。

【請求項 8】

前記電圧制御発振器を同調させるための前記中心周波数設定回路が、前記タンク回路に接続されている同調電圧源と電圧制御キャパシタ回路とを有する、請求項 7 に記載の伝送器回路。

30

【請求項 9】

前記タンク回路が、第一抵抗回路を介してグラウンドに接続され、かつ、第二抵抗回路を介して供給電圧源に接続されている、請求項 4 に記載の伝送器回路。

【請求項 10】

前記アンテナ回路が、前記アンテナ回路のパワーノードの間に接続され、そのキャパシタンスを制御することが出来る、前記タンク回路の前記出力の間に接続された一連のキャパシタを有する、請求項 4～9 の何れかに記載の伝送器回路。

40

【発明の詳細な説明】**【技術分野】****【0001】**

本発明は、タンク回路を有する電圧制御発振器と、デジタル/アナログ変換器と、アンテナ回路とを有する、特に、ブルートゥース(Bluetooth)アプリケーションとハイパーラン(Hiperlan)アプリケーションのための、伝送器回路の出力電圧を変調するための方法、および伝送器回路に関する。

【背景技術】**【0002】**

パワー増幅器の幾つかのアプリケーションの場合、エンベロープを一定に変調する必要が

50

ある。これは、アップミキサとパワー増幅器とにより行われる。例えば、RF信号を伝送するための伝送器回路は、従来、アップミキサとパワー増幅器との考え方を軸に構成されていた。電圧制御発振器は、アップミキサの第一ポートに信号を導き、アップミキサの第二ポートは、IF信号またはベースバンド信号を受信する。アップミキサは、これら2つの信号を乗算し、次いで、このRF信号が、パワー増幅器に送信される。この信号は、パワー増幅器により増幅された後、アンテナ回路に渡される。アップミキサは、断片的なN個の分割器が送信される信号により変調される位相ロックループに置き換えることが出来る。こうすることにより、電圧制御発振器も変調され、かつ変調された信号は、アンテナ回路に送信される。

【0003】

10

伝送器回路に対するこの考え方は、出力パワーが0 dBmのように低いアプリケーションにも適用可能である。このようなアプリケーションの例として、ブルートゥースとハイパーランがある。しかしながら、これらのアプリケーションには、パワー増幅器の効率が低いという欠点がある。これは、このような低い出力パワーを得るためにパワー増幅器が使用するパワーが低くないという事実によるものである。ブルートゥース・アプリケーションの場合、パワー増幅器は、15~10 mAの電流を消費する。

【0004】

この観点から、本発明の目的は、想定対象のアプリケーションの規格を満たし、かつ、この目的のためのどの方法と回路の各々よりもパワー消費が低い、RF伝送器回路の出力電圧を変調するための方法と、RF伝送器回路とを提供することである。

20

【0005】

上記の目的を達成するために、電圧制御発振器と、デジタル/アナログ変換器と、アンテナ回路とを有する、特にブルートゥース・アプリケーションとハイパーラン・アプリケーションのための、RF伝送器回路の出力電圧を変調するための方法であって、電圧制御発振器から出力信号をアンテナ回路に直接送信し、かつ、この電圧制御発振器の出力信号の周波数を直接変調する方法が提供される。この方法を用いることにより、従来技術で使用されているアップミキサまたは断片的なN個の分割器、およびパワー増幅器が不要になるため、回路全体のパワー消費を著しく低減させることが可能となる。

【0006】

本発明の方法の好ましい実施例の場合、電圧制御発振器の周波数を直接変調させるために、電圧制御発振器のタンク回路には、容量性の負荷がかけられている。こうすることにより、電圧制御発振器の周波数は、最も効果的な方法で変調される。

30

【0007】

本発明の方法の更に好ましい実施例の場合、電圧制御発振器のタンク回路に容量的に負荷をかけるために、デジタル/アナログ変換器の出力は、電圧制御発振器に直接供給される。デジタルアナログ変換器が、デジタルベースのバンド信号を容量性の負荷に変換するので、変調の必要な周波数変化を生じさせるために、この負荷をタンクに加えたり、またはタンクから除去することによって、変調を実現することが可能となる。

【0008】

本発明の方法の更に好ましい実施例の場合、電圧制御発振器の周波数を直接変調させるために、電圧制御発振器の水晶発振器回路には、容量的に負荷がかけられる。電圧制御発振器内で必要な変調を生じさせる代替方法は、電圧制御発振器の中心周波数のための基準ソースとして通常設けられる結晶発振器回路に、容量的に負荷をかけることである。

40

【0009】

本発明の方法の更に好ましい実施例の場合、電圧制御発振器の水晶発振器回路に容量的に負荷をかけるために、デジタル/アナログ変換器の出力が、電圧制御発振器の結晶発振器回路に直接供給される。最も有利な方法の場合、デジタル/アナログ変換器に容量的に負荷をかけることによって、水晶発振器回路の周波数を同調させることにより、電圧制御発振器を変調させることが出来る。電圧制御発振器は、閉じられた位相ロックループを介して、水晶発振器に追従する。

50

【0010】

本発明の方法の更に好ましい実施例の場合、一定の振幅変調、具体的には、GFSK (Gaussian frequency shift keying) または GMSK (Gaussian medium shift keying) が用いられる。これらの特定の 변調方法は、特に、ブルートゥース・アプリケーションとハイパーラン・アプリケーションに必要な変調に適している。

【0011】

上記の目的を達成するために、特にブルートゥース・アプリケーションとハイパーラン・アプリケーションのためのRF伝送器回路は、電圧制御発振器と、デジタル/アナログ変換器と、アンテナ回路とを有し、電圧制御発振器は、出力信号をアンテナ回路に直接送信するように適合化され、かつ、デジタル/アナログ変換器は、電圧制御発振器の出力周波数を変調するように構成されている。このような伝送器回路の場合、電圧制御発振器は、その出力信号をアンテナ回路に直接送信するために十分なパワーを供給するので、パワー増幅器のようにパワーを消費するアップミキサが不要となり、かつ追加のパワー増幅器が不要なので、パワー消費も低減する。

【0012】

本発明の伝送器回路の好ましい実施例の場合、電圧制御発振器の周波数を変調させるために、容量性の負荷回路は、電圧制御発振器のタンク回路に接続される。これは、電圧制御発振器の 변調を行う2つの有利な方法の1つである。

【0013】

本発明の伝送器回路の更に好ましい実施例の場合、電圧制御発振器のタンク回路に容量的に負荷をかけるために、デジタル/アナログ変換器は、電圧制御発振器に接続される。この回路構成は、デジタル/アナログ変換器と電圧制御発振器のタンク回路との間に追加の回路段階がないため、有利である。タンク回路は、むしろ、デジタルアナログ変換器によって直接的な影響を受ける。

【0014】

本発明の伝送器回路の更に好ましい実施例の場合、電圧制御発振器の周波数を変調するために、容量性の負荷回路は、電圧制御発振器の水晶発振器回路に接続される。これは、電圧制御発振器の周波数を変調する2つの有利な方法の第二の方法である。

【0015】

本発明の伝送器回路の更に好ましい実施例の場合、電圧制御発振器の水晶発振器回路に容量的に負荷をかけるために、デジタル/アナログ変換器は、電圧制御発振器の水晶発振器回路に接続される。この場合も、電圧制御発振器の出力周波数を変調させるための回路を追加することは、不要である。

【0016】

本発明の伝送器回路の更に好ましい実施例の場合、電圧制御発振器の水晶発振器回路は、位相ロックループを介して、電圧制御発振器に結合される。この位相ロックループにより、電圧制御発振器は、水晶発振器回路の 변調に確実に追従する。

【0017】

本発明の伝送器回路の更に好ましい実施例の場合、位相ロックループは、分周器回路と、位相検出回路と、ループフィルタ回路とを有する。これは、電圧制御発振器の出力周波数を水晶発振器回路の出力に確実に追従させるために必要な位相ロックループの機能を、位相ロックループが達成するのに有利な回路である。

【0018】

本発明の伝送器回路の更に好ましい実施例の場合、電圧制御発振器は、電圧制御発振器の中心周波数を同調させるための中心周波数設定回路を有する。この中心周波数設定回路により、電圧制御発振器の中心周波数を特定の周波数範囲内の様々な値に、単純かつ有利な方法で同調させることが可能となる。

【0019】

本発明の伝送器回路の更に好ましい実施例の場合、電圧制御発振器を同調させるための中心周波数設定回路は、タンク回路に接続されている同調電圧源と電圧制御キャパシタ回路

とを有する。この回路構成により、有利な方法で、電圧制御発振器の中心周波数を設定し、かつ更に、電圧制御発振器の水晶発振器側で行われる可能性があるいかなる変調でも、電圧制御発振器のタンク回路に結合させることが可能となる。

【0020】

本発明の伝送器回路の更に好ましい実施例の場合、タンク回路に接続されている電圧制御可能なキャパシタ回路は、これらのキャパシタ間のノードが同調電圧源に接続されている、キャパシタとして接続されている2つのバラクタを有する。バラクタを使用することにより、伝送器回路の残りの部分と一体になった、MOS技術による電圧制御キャパシタ回路を実施することが可能となる。

【0021】

本発明の伝送器回路の更に好ましい実施例の場合、タンク回路は、第一抵抗回路を介してグラウンドに接続され、かつ、第二抵抗回路を介して供給電圧源に接続される。この回路構成により、出力信号をアンテナに直接出力し、かつ、これに応じてアンテナ回路を駆動させるのに十分なパワーを有する電圧制御発振器を、有利な方法で製造することが可能となる。

10

【0022】

本発明の伝送器回路の更に好ましい実施例の場合、第一抵抗回路は、N型MOSFET素子を有し、かつ、第二抵抗回路は、P型MOSFET素子を有する。このようなタイプの能動素子を使用することにより、タンクとグラウンドとの間、およびタンクと供給電圧との間の負の抵抗段が、最も効率的な方法で実施される。

20

【0023】

本発明の伝送器回路の更に好ましい実施例の場合、デジタル/アナログ変換器は、ビット電圧源と容量性の変調器回路とを有する。この容量性の変調器回路は、 2^n 個の対のMOSFET素子を有し、これらのMOSFET素子の1対間のノードが、デジタル/アナログ変換器の出力ノードを形成して、可変電圧制御キャパシタンス素子を実現する、ことが好ましい。デジタル/アナログ変換器のこの回路構成は、このデジタルアナログ変換器の出力信号を、電圧制御発振器のタンク回路の出力または電圧制御発振器内で使用される水晶発振器の出力の何れかを調製するために、使用することが出来、かつこのビット入力をアナログ出力に翻訳する最も効率的な方法である。

【0024】

本発明の伝送器回路の更に好ましい実施例の場合、アンテナ回路は、アンテナ回路の入力間に接続され、そのキャパシタンスを制御することが出来る、タンク回路の出力間に接続された一連のキャパシタを有する。この回路構成により、この回路のインピーダンスを適合化することによってアンテナ回路をマッチングさせたり、またはアンテナの変化を明確に補償することが可能となる。

30

【0025】

次に、本発明の好ましい実施例を、図面を参照して説明する。

【発明を実施するための最良の形態】

【0026】

図1によると、伝送器回路は、パワー電圧制御発振器2と、デジタル/アナログ変換器4と、アンテナ回路6とを有する。電圧制御発振器2は、タンク回路8を有する。このタンク回路8は、第一抵抗回路10を介して、グラウンド12に接続され、かつ、第二抵抗回路14を介して、本実施例の場合は1.8 Vの供給電圧 V_S を有する供給電圧源16に接続されている。

40

【0027】

電圧制御発振器2のタンク回路8は、タンク回路8のノードTPとノードTNとの間に接続されているキャパシタC1とC2、タンク回路8のノードTPとノードTNとの間に接続されている更なるキャパシタC3、およびタンク回路8のノードTPとノードTNとの間に同様に接続されているインダクタL1を有する。第一抵抗回路10は、図1に示されている回路構成内において、タンク回路8とグラウンド12との間で負の抵抗段を形成する2つのMOSFET素子MN1とMN2とを有する。これらの2つのMOSFET素子MN1とMN2は、N型MOSFETである。これらは、回路を相

50

応に適合化することにより、バイポーラ素子、NPN素子、PNP素子、MESFET素子等の素子とすることも出来る。第一抵抗回路10とグラウンド12との間には、インダクタL2がある。

【0028】

第二抵抗器回路14は、図1に示されている第二構成内において、タンク8と供給電圧 V_S との間の負の抵抗段を形成する2つのMOSFET素子MP1とMP2を有する。これらの2つのMOSFET素子MP1とMP2は、P型MOSFET素子である。これらは、回路を相応に適合化することにより、バイポーラ素子、NPN素子、PNP素子、MESFET素子、または類似の素子とすることも出来る。第二抵抗器回路14と供給電圧源16との間には、更なるインダクタL3がある。

【0029】

図1によると、電圧制御発振器2は、電圧制御発振器2の中心周波数を同調させるために、同調電圧源18と、タンク回路8に接続されている電圧制御キャパシタ回路20とを有する、中心周波数設定回路を有する。この電圧制御キャパシタ回路20は、2つのバラクタ（電圧制御キャパシタ素子）MN3とMN4と、同調電圧源18に接続された、これらの2つのバラクタMN3とMN4との間のノード20とを有する。同調電圧源の他の端子18Bは、グラウンド12に接続している。バラクタMN3とMN4のベース端子は、各々、ノードTNとノードTPに接続されている。

10

【0030】

デジタルアナログ変換器4は、ビット電圧源22と、容量性の変調器回路24とを有する。容量性の変調器回路24は、図示されている回路構成内において、可変電圧制御キャパシタンスを実現する、2対のバラクタMN5, MN6とMN7, MN8とを各々有する。バラクタの対MN5, MN6とバラクタの対MN7, MN8の各々の間にあるノード26, 28は、各々、電圧制御発振器2のノードTNとTPに接続されている。ノード26, 28は、バラクタMN5~MN8のベース端子に接続されており、バラクタMN5とMN7およびバラクタMN6とMN8の各々の他の端子は、各々、ビット電圧源22とグラウンド12に接続されている。

20

【0031】

図1のデジタルアナログ変換器4は、ビット1の実施例しか示していない点に留意されたい。デジタルアナログ変換器4をより多くのビットに拡張させるには、以下の可能性がある。

(a) ビット1を、図1に示されている2対のMOSFET素子によって表し、ビット2を、図1に示されている素子と同じ寸法を有する4対のMOSFET素子によって表し、かつ、ビットnを、図1に示されているビット1用の素子と同じ寸法を有する、 2^n 個の対のMOSFET素子により表す。

30

(b) ビットnも、2対構成である。従って、これらの素子の寸法は、図1に示されている素子の寸法よりも 2^n 倍大きくなる。

(c) (a)と(b)との組合せ。

【0032】

アンテナ回路6は、タンク回路8のノードTPとTNとの間に、一連のキャパシタC4, C5, C6, C7を有する。少なくとも、アンテナ回路6のパワーノード30, 32の間に接続されているキャパシタC5とC6は、そのキャパシタンスの制御が可能である。キャパシタC4~C7は、タンクに負荷をかけ、かつ従って、中心周波数に負荷をかける。同調を可能にするために、少なくともキャパシタC5とC6は、MOSキャパシタとして実施される。このようにして、信号の振幅を変化させることが可能となり、かつ、インピーダンスの適合化により、アンテナ負荷の変化を補償することが可能となる。

40

【0033】

図1のアンテナ回路6は、更に、アンテナ回路内のアンテナを表す、2つの抵抗器R1とR2を有する。抵抗器R1は、インダクタL5を介して、アンテナ回路6のパワーノード30に接続されており、かつ、抵抗器R2は、インダクタL4を介して、アンテナ回路のパワーノード32に接続されている。インダクタL4とL5は、アンテナへの接続に使用される結合ワイヤのインダクタンスを表している。抵抗器R1とインダクタL5との間のノード34は、アンテナ回路の出力OPを形成する一方、抵抗器R2とインダクタL4との間のノード36は、アンテナ回路6の

50

出力ONを形成する。2つの抵抗器R1とR2との間のノード39は、グラウンド12に接続されている。

【0034】

図2は、電圧制御発振器2の電圧出力信号と、アンテナ回路4の電圧出力との、時間に対するグラフを示す。電圧制御発振器の電圧出力は、 V_{VCO} と記されており、かつ、アンテナ回路の電圧出力は、 V_{ANT} と記されている。図2から明らかな点は、アンテナ回路6の抵抗器R1, R2(アンテナ)の抵抗器の差分値を150とし、かつ、電圧制御発振器の出力ピーク電圧を1.8 Vとすることにより、アンテナ回路の出力ピーク電圧が、0.8 Vとなることである。これは、考慮対象のアプリケーションを考慮すると、非常に満足できる結果である。

【0035】

図3は、パワー電圧制御発振器によりアンテナ回路に送信されるパワーと、周波数の変化とを、電圧制御発振器2内のバラクタMN3, MN4の電圧の関数として示した結果である。パワー曲線は、 P_0 と記されており、かつ、周波数曲線は F_f と記されている。図3は、約120 MHzへの同調に対応する電圧制御発振器の電圧差1.2 V、つまり2.4 GHzと2.52 GHzの間の周波数差に対して、パワー出力 P_0 が、4.15 dBmと4.4 dBmの間でしか変化しないことを示している。これは、アンテナ回路により送信されたパワーが、本発明の伝送器回路内での同調による影響を受けても、ほとんど変化しないことを示している。

【0036】

図4は、ビット0、ビット1、ビット2を各々設定するために与えられた相対的な周波数のステップのグラフを示している。x軸はビットレベルを示し、y軸は相対的な周波数をkHzで示しており、絶対周波数は2.45 GHzである。図示されている実施例の場合、ビットを設定するためのこれらのステップは、18 kHzの精度に関連付けられている。すなわち、ビット1の場合、中心周波数は18 kHz毎に増加し、ビット2の場合、中心周波数は18 kHzの2倍の36 kHz毎に増加し、かつ、ビット3の場合、中心周波数は18 kHzの4倍の72 kHz毎に増加する。ブルートゥース規格の場合によると、6ビットのデジタル/アナログ変換器で、ビット毎に60 kHz変調させる必要がある。図4は、このような変調が、図1に示されているデジタル/アナログ変換器の1ビットによる実施例を用いたデジタル/アナログ変換器を使用することにより可能になることを示している。ブルートゥース・アプリケーションの場合、このようなデジタル/アナログ変換器は、電圧制御発振器を直接変調するように適合化されるため、水晶発振器の位相ロックループは、電圧制御発振器をその中心周波数の近くに導くだけで十分である。従って、周波数は、変調幅の範囲内において、全く自由である。

【0037】

図5は、本発明のRF伝送器回路の他の実施例を示す。この実施例の場合、電圧制御発振器の水晶発振器回路に容量的に負荷をかけるために、デジタル/アナログ変換器(DAC)40は、電圧制御発振器44の水晶発振器回路42に接続される。水晶発振器回路(CR)42は、分周回路46(D(N))と、位相検出回路(PD)48と、ループフィルタ回路(LF)50とを有する位相ロックループを介して、電圧制御発振器(VCO)44に接続される。図5のデジタルアナログ変換器40と電圧制御発振器44は、図1に示されているように実施することができる。

【0038】

図5の実施例の場合、デジタルアナログ変換器40は、それ自体は基準周波数を位相ロックループに供給する水晶発振器回路42の基準周波数を、変調させる。この位相ロックループは、ループフィルタ回路50の出力電圧が、電圧制御発振器44の中心周波数を設定するように構成されている。この周波数は、分周器回路46がNにより分周するため、基準周波数のN倍であることが分かる。この基準周波数が変化すると、ループフィルタ回路50の出力は、これらの変化に追従し、かつ、これにより、電圧制御発振器44の周波数変調が行われる。

【0039】

4 dBmのパワーと120 MHzへの同調とに合わせて設計されている上述の伝送器回路の実施例は、ブルートゥース規格を十分満たしており、供給電圧が、4 mA 1.8 Vしか消費していないことを示している。これが、最先端技術の伝送器回路の特性に対する主な改善点である

10

20

30

40

50

。

【0040】

このデータに必要な修正点は、少なくとも振幅変調を一定にすることである。ブルートゥースの場合、この変調を、GFSKまたはGMSKとすることが出来る。この変調は、以下の方法により実現することが出来る。

(a) デジタルベースバンド信号を容量性の負荷に変換するデジタルアナログ変換器によって容量性の変調を行うことにより、タンク回路に負荷をかける。この負荷をタンク回路8に加えたり、または、タンク回路8から除去することにより、周波数が変化し、すなわち、周波数変調が得られる。

(b) 電圧制御発振器は、通常、位相ロックループによって水晶発振器に接続されているため、デジタルアナログ変換器による容量性の負荷によって、この水晶発振器の周波数を同調させることにより、電圧制御発振器を変調させることも可能である。電圧制御発振器は、この閉じられた位相ロックループを介して、水晶発振器に追従する。

10

【図面の簡単な説明】

【0041】

【図1】本発明の伝送器回路の第二配線図である。

【図2】電圧制御発振器の出力信号のパワーと、アンテナ回路の出力信号のパワーとの時間に対するグラフ図である。

【図3】電圧制御発振器によりアンテナ回路に送信されるパワーのパワー特性と、周波数の変化とを、電圧制御発振器内の電圧制御キャパシタ回路の電圧の関数として示したものである。

20

【図4】ビット0、ビット1、ビット2を各々設定するための相対的な周波数ステップのグラフ図である；

【図5】デジタルアナログ変換器が電圧制御発振器の水晶発振器を変調する実施例の概略的なブロック図である。

【符号の説明】

【0042】

2... パワー電圧制御発振器

4... デジタル/アナログ変換器

6... アンテナ回路

30

8... タンク回路

10... 第一抵抗回路

12... グラウンド

14... 第二抵抗回路

16... 供給電圧源

18... 同調電圧源

20... 電圧制御キャパシタ回路

22... ビット電圧源

24... 容量性の変調器回路

26... ノード

40

28... ノード

30... パワーノード

32... パワーノード

34... ノード

36... ノード

39... ノード

40... デジタル/アナログ変換器

42... 水晶発振器回路

44... 電圧制御発振器

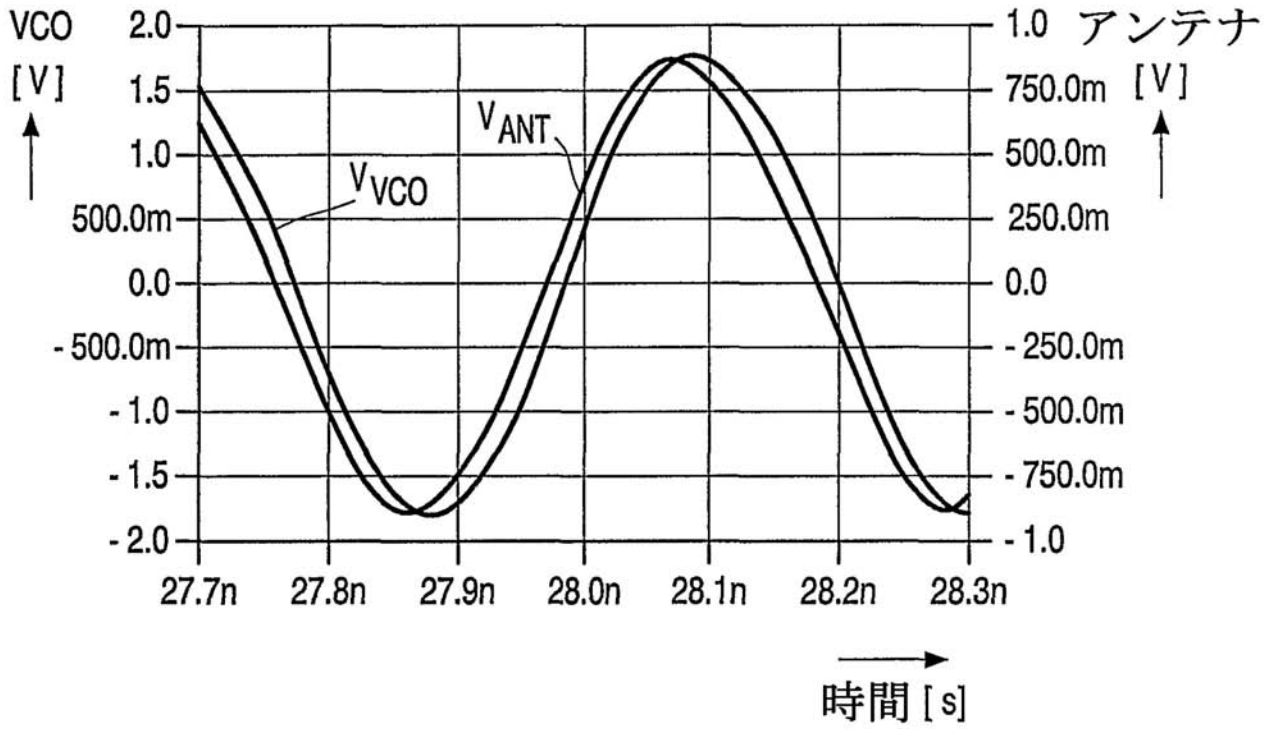
46... 分周器回路

50

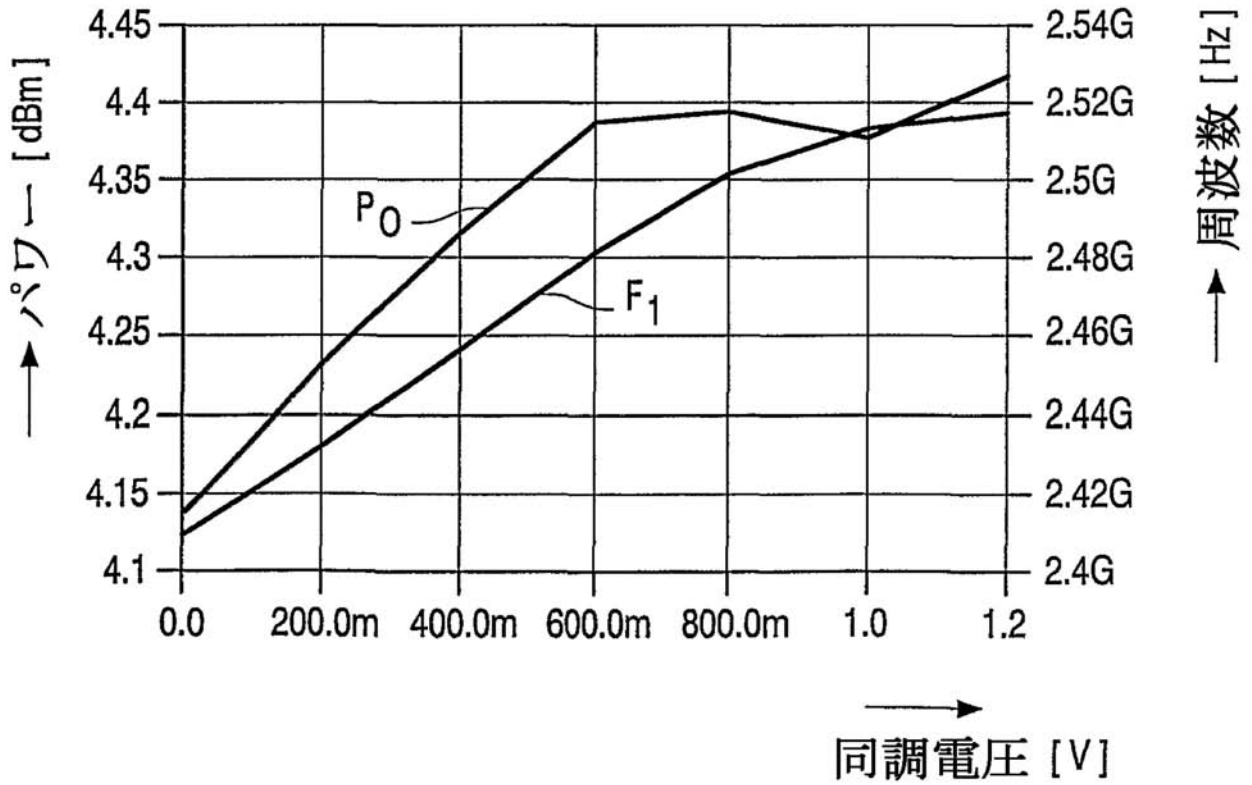
48... 位相検出回路

50... ループフィルタ回路

【 図 2 】

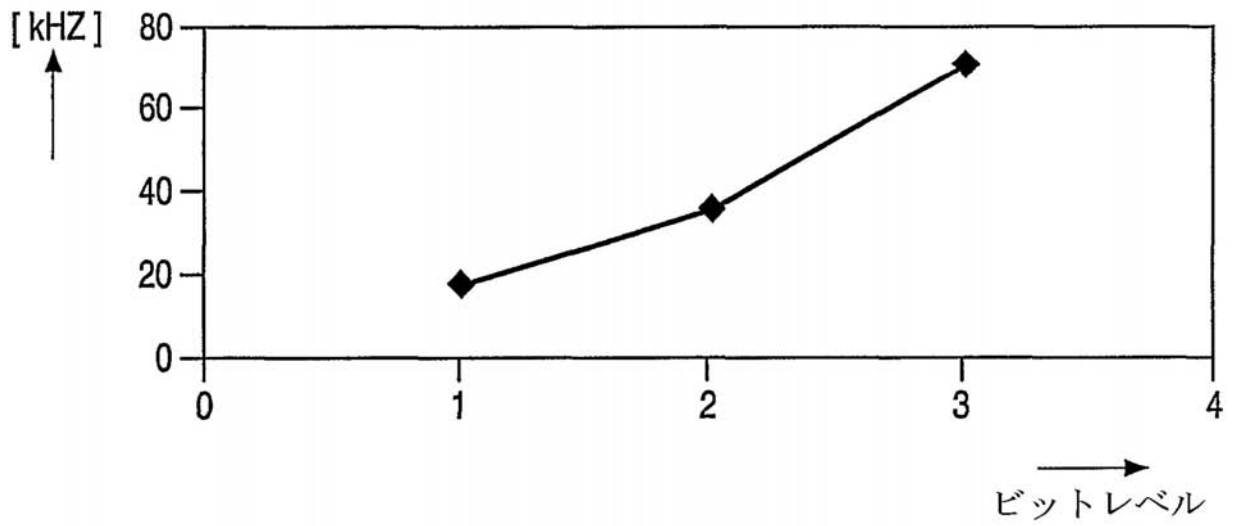


【 図 3 】

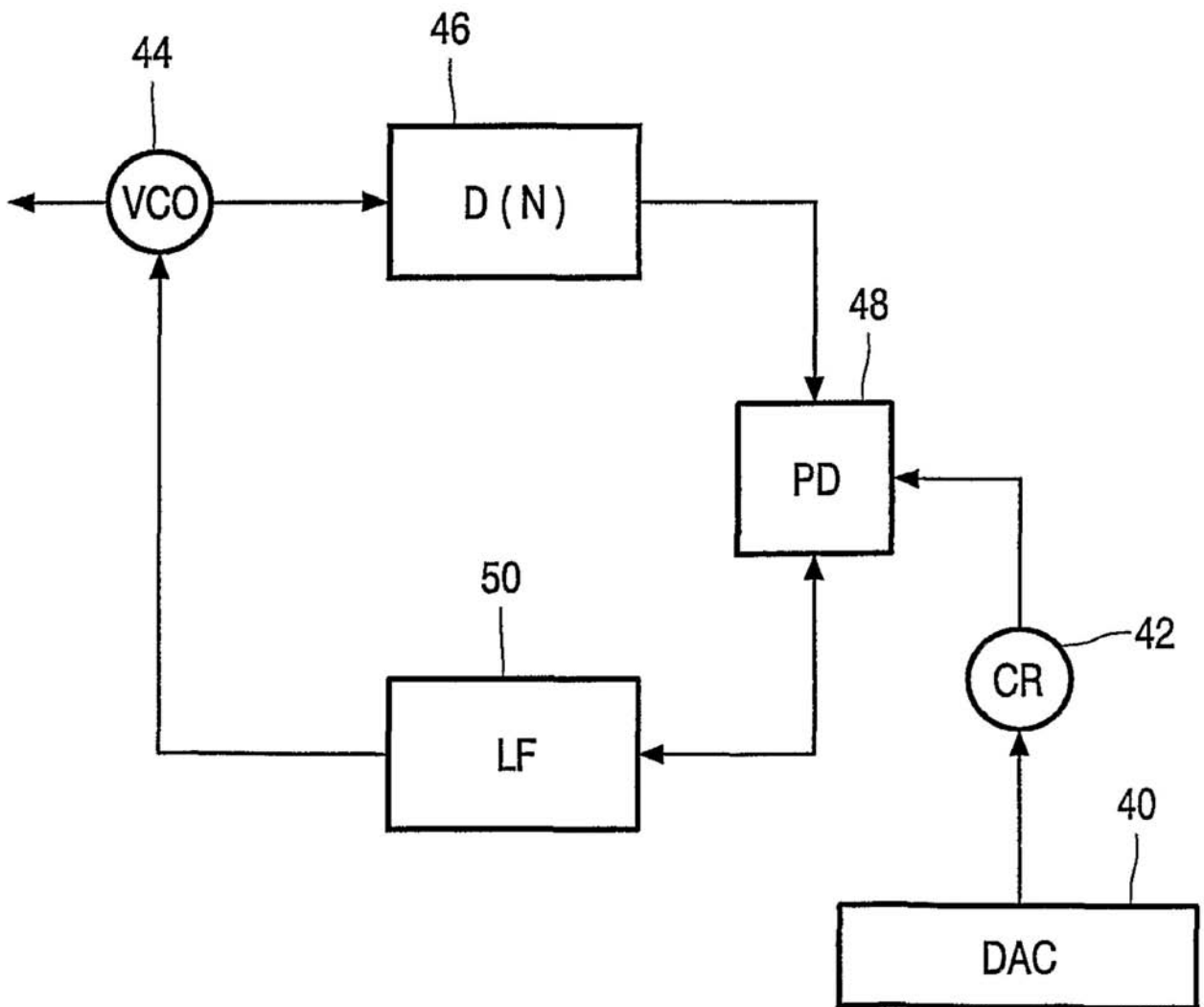


【 図 4 】

相对周波数



【 図 5 】



【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bureau



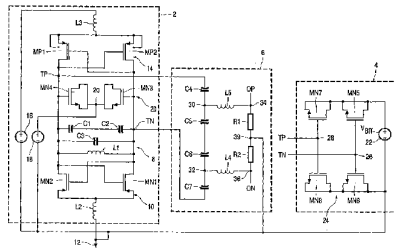
(43) International Publication Date
21 November 2002 (21.11.2002)

PCT

(10) International Publication Number
WO 02/093781 A2

- (51) International Patent Classification: H04B 7/005
- (74) Agent: DUJVESTIJN, Adriaans, J.; Internationaal Octrooibureau B.V., Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).
- (21) International Application Number: PCT/IB02/01022
- (81) Designated States (national): CN, JP, KR.
- (22) International Filing Date: 8 May 2002 (08.05.2002)
- (84) Designated States (regional): European patent (AT, BE, CIL, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).
- (25) Filing Language: English
- (30) Priority Data: 01201840.4 16 May 2001 (16.05.2001) EP
- Published: without international search report and to be republished upon receipt of that report
- (26) Publication Language: English
- (71) Applicant: KONINKLIJKE PHILIPS ELECTRONICS N.V. [NL/NL]; Groenewoudseweg 1, NL-5621 BA Eindhoven (NL).
- For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.
- (72) Inventors: LEENAERTS, Dominicus, M., W.; Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL). DIJKMANS, Else, C.; Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).

(54) Title: METHOD FOR MODULATING AN OUTPUT VOLTAGE OF A RF TRANSMITTER CIRCUIT, AND RF TRANSMITTER CIRCUIT



(57) Abstract: The invention relates to a method for modulating an output voltage of a transmitter circuit comprising a voltage controlled oscillator, a digital/analog converter and an antenna circuit, the method comprising sending an output signal of sufficient power from the voltage controlled oscillator directly to the antenna circuit and directly modulating a frequency of the output signal of the voltage controlled oscillator. The invention furthermore relates to a transmitter circuit comprising a voltage controlled oscillator having a tank circuit, a digital/analog converter and an antenna circuit, wherein the voltage controlled oscillator is adapted to send an output signal of sufficient power directly to the antenna circuit and wherein the digital/analog converter is arranged to modulate an output frequency of the voltage controlled oscillator. A capacitive load circuit may be connected to the tank circuit or a crystal oscillator circuit of the voltage controlled oscillator for modulating the frequency of the voltage controlled oscillator.

WO 02/093781 A2

WO 02/093781

PCT/IB02/01622

1

Method for modulating an output voltage of a RF transmitter circuit, and RF transmitter circuit

The invention relates to a method for modulating an output voltage of a transmitter circuit, and a transmitter circuit, in particular for Bluetooth and Hiperlan applications, comprising a voltage controlled oscillator having a tank circuit, a digital/analog converter and an antenna circuit.

5 In some power amplifier applications, a constant and envelope modulation is necessary. This is done with an upmixer and a power amplifier. For example, a transmitter circuit for transmitting RF signals is conventionally constructed around the concept of an upmixer and a power amplifier. A voltage controlled oscillator directs a signal to a first port of the upmixer, the second port of the upmixer receives the IF or baseband signal. The
10 upmixer multiplies the two signals, resulting in the RF signal which is then sent to the power amplifier. After being amplified by the power amplifier, the signal is past on to the antenna circuit. The upmixer can be replaced by a PLL-loop wherein a fractional N partitioner is modulated by the signal to be sent. In this manner, the voltage controlled oscillator is modulated as well, and the modulated signal is sent to the antenna circuit.

15 This concept for a transmitter circuit can be used as well in applications with a low output power, such as 0dBm. Examples for such applications are Bluetooth and Hiperlan. The disadvantage is, however, that the efficiency of the power amplifier is low in these applications. This is due to the fact, that the power used in the power amplifier in order to obtain such low output power is not low. In the Bluetooth application, the power amplifier
20 consumes a current of 10 to 15 mA.

In view of the above, it is an object of the invention to provide a method for modulating an output voltage of a RF transmitter circuit and a RF transmitter circuit meeting the standard of the envisioned application and having a lower power consumption as compared to the none methods and circuit respectively for this purpose.

25 To achieve the above object, a method is provided for modulating an output voltage of a RF transmitter circuit, in particular for Bluetooth and Hiperlan applications, comprising a voltage controlled oscillator, a digital/analog converter and an antenna circuit, the method comprising sending an output signal from the voltage controlled oscillator directly to the antenna circuit and directly modulating a frequency of the output signal of the

WO 02/093781

PCT/IB02/01622

2

voltage controlled oscillator. By using this method, the upmixer or fractional N partitioner and the power amplifier used in the state of art is not necessary. The power consumption of the overall circuit can significantly be reduced.

5 In a preferred embodiment of the method of the invention a tank circuit of the voltage controlled oscillator is capacitively loaded for direct modulation of the frequency of the voltage controlled oscillator. Thereby, the modulation of the frequency of the voltage controlled oscillator is carried out in a most effective way.

10 In a further preferred embodiment of the method of the invention an output of the digital/analog converter is directly fed to the voltage controlled oscillator for capacitively loading the tank circuit of the voltage controlled oscillator. As the digital analog converter translates the digital base band signal into a capacitive load, the modulation can be realized by adding or removing this load to or from the tank in order to effect the required frequency changes of the modulation.

15 In a further preferred embodiment of the method of the invention a crystal oscillator circuit of the voltage controlled oscillator is capacitively loaded for direct modulation of the frequency of the voltage controlled oscillator. An alternative way to introduce the desired modulation in the voltage controlled oscillator is to capacitively load a crystal oscillator circuit usually provided as a reference source for the center frequency of the voltage controlled oscillator.

20 In a further preferred embodiment of the method of the invention an output of the digital/analog converter is directly fed to the crystal oscillator circuit of the voltage controlled oscillator for capacitively loading the crystal oscillator circuit of the voltage controlled oscillator. In a most advantages way, the voltage controlled oscillator can be modulated by tuning of the frequency of the crystal oscillator circuit via the capacitive loading of the digital/analog converter. The voltage controlled oscillator follows the crystal oscillator via the closed PLL loop.

25 In a further preferred embodiment of the method of the invention a constant amplitude modulation, in particular GFSK (Gaussian frequency shift keying) or GMSK (Gaussian medium shift keying), is used. These specific modulation methods a particularly suitable for the required modulation in Bluetooth and Hiperlan applications.

30 To achieve the above object, a RF transmitter circuit, in particular for Bluetooth and Hiperlan applications, comprises a voltage controlled oscillator, a digital/analog converter and an antenna circuit, wherein the voltage controlled oscillator is adapted to send an output signal directly to the antenna circuit and wherein the digital/analog

WO 02/093781

PCT/IB02/01622

3

converter is arranged to modulate an output frequency of the voltage controlled oscillator. In such a transmitter circuit the voltage controlled oscillator provides sufficient power to send its output signal to the antenna circuit directly whereby the necessity of an upmixer which is power consuming like the power amplifier, is avoided and the power consumption also to the lack of an additional power amplifier is reduced.

In a preferred embodiment of the transmitter circuit of the invention a capacitive load circuit is connected to the tank circuit of the voltage controlled oscillator for modulating the frequency of the voltage controlled oscillator. This is one of the two advantages ways to effect modulation of the voltage controlled oscillator.

In a further preferred embodiment of the transmitter circuit of the invention the digital/analog converter is connected to the voltage controlled oscillator for capacitively loading of the tank circuit of the voltage controlled oscillator. This circuit arrangement is advantages in that no addition circuit stages are provided in between the digital/analog converter and the tank circuit of the voltage controlled oscillator. Rather, the tank circuit is directly influenced by the digital analog converter.

In a further preferred embodiment of the transmitter circuit of the invention a capacitive load circuit is connected a crystal oscillator circuit of the voltage controlled oscillator for modulating the frequency of the voltage controlled oscillator. This is the second one of the two advantages ways of modulating the frequency of the voltage controlled oscillator.

In a further preferred embodiment of the transmitter circuit of the invention the digital/analog converter is connected to the crystal oscillator circuit of the voltage controlled oscillator for capacitively loading the crystal oscillator circuit of the voltage controlled oscillator. Here again, no additional circuitry is needed for modulating the output frequency of the voltage controlled oscillator.

In a further preferred embodiment of the transmitter circuit of the invention the crystal oscillator circuit of the voltage controlled oscillator is coupled to the voltage controlled oscillator via a PLL loop. The PLL loop assures that the voltage controlled oscillator follows the modulation of the crystal oscillator circuit.

In a further preferred embodiment of the transmitter circuit of the invention the PLL loop comprises a divider circuit, a phase detector circuit, and a loop filter circuit. This is an advantages circuit for the PLL loop to achieve the desired function of the PLL loop to assure that the output frequency of the voltage controlled oscillator follows the output of the crystal oscillator circuit.

WO 02/093781

PCT/IB02/01622

4

In a further preferred embodiment of the transmitter circuit of the invention the voltage controlled oscillator comprises a center frequency setting circuit for tuning a center frequency of the voltage controlled oscillator. The center frequency setting circuit enables to tune the center frequency of the voltage controlled oscillator to different values within a certain range of frequency in a simple and advantages way.

In a further preferred embodiment of the transmitter circuit of the invention the center frequency setting circuit for tuning the voltage controlled oscillator comprises a tuning voltage source and a voltage controlled capacitor circuit connected to the tank circuit. This circuit arrangement enables in an advantages way to set the center frequency of the voltage controlled oscillator and also to couple any modulation which might be carried out at the side of the crystal oscillator of the voltage controlled oscillator to the tank circuit of the voltage controlled oscillator.

In a further preferred embodiment of the transmitter circuit of the invention the voltage controllable capacitor circuit connected to the tank circuit comprises two varactors connected as capacitors, a node between the capacitors being connected to the tuning voltage source. The use of varactors enables to embody the voltage controlled capacitor circuit in MOS technology in one piece with the rest of the transmitter circuit

In a further preferred embodiment of the transmitter circuit of the invention the tank circuit is connected via a first resistance circuit to ground and via a second resistance circuit to a supply voltage source. This circuit arrangement enable to built the voltage controlled oscillator in an advantages way to have sufficient power to output the output signal directly to the antenna and to drive the antenna circuit accordingly.

In a further preferred embodiment of the transmitter circuit of the invention the first resistance circuit comprises N-type MOSFET devices, and the second resistance circuit comprises P-type MOSFET devices. By the use of such type of active devices, the negative resistance stages between the tank and ground and the tank and supply voltage are embodied in a most efficient way.

In a further preferred embodiment of the transmitter circuit of the invention the digital/analog converter comprises a bit voltage source and a capacitive modulator circuit. Preferably, the capacitive modulator circuit comprises 2^n pairs of MOSFET devices, realizing variable voltage controlled capacitance devices, the nodes between the MOSFET devices of a pair forming output nodes of the digital/analog converter. The circuit arrangement of the digital/analog converter is a most efficient way to translate the bit input into an analog output while the output signals of the digital analog converter can be used either to modulate the

WO 02/093781

PCT/IB02/01622

5

output of the tank circuit of the voltage controlled oscillator or the crystal oscillator used in the voltage controlled oscillator.

In a further preferred embodiment of the transmitter circuit of the invention the antenna circuit comprises a series of capacitors connected between the outputs of the tank circuit, the capacitors connected between inputs of the antenna circuit being controllable with respect to the capacitance thereof. This circuit arrangement enables to match the antenna circuit or to compensate variations in the antenna load by adapting the impedance of the circuit.

10

Preferred embodiments of the invention are now described with reference to the drawings, in which:

Fig. 1 is a second diagram of a transmitter circuit of the invention;

Fig. 2 is graphical representation of the power of the output signal of the voltage controlled oscillator and the power of the output signal of the antenna circuit versus time;

Fig. 3 shows the power characteristic of the power sent by the voltage controlled oscillator to the antenna circuit as well as the variation of the frequency as a function of the voltage at the voltage controlled capacitor circuit in the voltage controlled oscillator;

20

Fig. 4 is a graphical representation of the relative frequency steps for setting bit 0, bit 1 and bit 2, respectively; and

Fig. 5 is a schematic block representation of an embodiment where the digital analog converter modulates the crystal oscillator of the voltage controlled oscillator.

25

According to Fig. 1, the transmitter circuit comprises a power voltage controlled oscillator 2, a digital/analog converter 4 and an antenna circuit 6. The voltage controlled oscillator 2 comprises a tank circuit 8 which is connected via a first resistance circuit 10 to ground 12 and via second resistance circuit 14 to a supply voltage source 16 having a supply voltage V_s of 1.8 V in this embodiment.

30

The tank circuit 8 of the voltage controlled oscillator 2 comprises two capacitors C1 and C2 which are connected between node TP and node TN of the tank circuit 8, a further capacitor C3 connected between the node TP and the node TN of the tank circuit 8 as well as

WO 02/093781

PCT/IB02/01622

6

an inductor L1 also connected between the node TP and TN of the tank circuit 8. The first resistance circuit 10 comprises two MOSFET devices MN1 and MN2 which form, in the circuit arrangement shown in Fig. 1, a negative resistance stage between the tank circuit 8 and ground 12. The two MOSFET devices MN1 and MN2 are N-type MOSFET. They may be also bipolar, NPN, PNP, MESFET or similar devices if the circuits are adapted accordingly. Between the first resistance circuit 10 and ground 12 there is an inductor L2.

The second resistor circuit 14 comprises two MOSFET devices MP1 and MP2 which form, in the second arrangement shown in Fig. 1, a negative resistance stage between the tank 8 and the supply voltage V_s . The two MOSFET devices MP1 and MP2 are P-type MOSFET devices. They may be also bipolar, NPN, PNP, MESFET or similar devices if the circuits are adapted accordingly. Between the second resistor circuit 14 and the supply voltage source 16 is a further inductor L3.

According to Fig. 1, the voltage controlled oscillator 2 comprises a center frequency setting circuit comprising a tuning voltage source 18 and a voltage controlled capacitor circuit 20 connected to the tank circuit 8 for tuning the center frequency of the voltage controlled oscillator 2. The voltage controlled capacitor circuit 20 comprises two varactors (voltage controlled capacitance devices) MN3, MN4, a node 22 between the two varactors MN3, MN4 being connected to the tuning voltage source 18. The other terminal of the tuning voltage source 18B connecting to ground 12. The base terminals of varactors MN3 and MN4 are connected to node TN and node TP respectively.

The digital analog converter 4 comprises a bit voltage source 22 and a capacitive modulator circuit 24. The capacitive modulator circuit 24 comprises two pairs of varactors MN5, MN6 and MN7, MN8 respectively which realize, in the circuit arrangement shown, variable voltage controlled capacitances. The nodes 26, 28 between the varactor pair MN5, MN6 and the varactor pair MN7, MN8 respectively are connected to the nodes TN and TP of the voltage controlled oscillator 2 respectively. The nodes 26, 28 are connected to the base terminals of the varactors MN5 to MN8, the other terminals of the varactors MN5 and MN7 and the varactors MN6, MN8 respectively are connected to the bit voltage source 22 and to ground 12 respectively.

It is to be noted that the digital analog converter 4 of Fig.1 shows only a bit 1 embodiment. To extend the digital analog converter 4 to more bits, there are the following possibilities:

(a) Bit 1 is represented by two pairs of MOSFET devices as shown in Fig. 1, bit 2 is represented by four pairs of MOSFET devices having the same dimensions as the devices

WO 02/093781

PCT/IB02/01622

7

shown in Fig. 1, and bit n is represented by 2^n pairs of MOSFET devices having the same dimensions as the devices shown in Fig. 1 for bit 1.

(b) Bit n is also a two-pair configuration. Then, the dimension of the devices is 2^n times larger than the dimension of the devices shown in Fig. 1.

5 (c) A combination of (a) and (b).

The antenna circuit 6 comprises a series of capacitors C4, C5, C6 and C7 between nodes TP and TN of the tank circuit 8. At least, the capacitors C5 and C6 connected between power nodes 30, 32 of the antenna circuit 6 are controllable with respect to the capacitances thereof. The capacitors C4 to C7 load the tank and hence the center frequency.

10 In order to be tunable, at least the capacitors C5 and C6 are embodied as MOS capacitors. In this manner, the amplitude of the signal can be changed, and a variation of the antenna load can be compensated in an adaptation of the impedance.

The antenna circuit 6 of Fig. 1 furthermore comprises two resistors R1 and R2 which represent the antenna in the antenna circuit. The resistor R1 is connected through an inductor L5 to the power node 30 of the antenna circuit 6, and the resistor R3 is connected to the power node 32 of the antenna circuit through an inductor L4. The inductors L4 and L5 represent the inductances of bond wire used to make the connections to the antenna. A node 34 between the resistor R1 and the inductor L5 forms the output OP of the antenna circuit, whereas a node 36 between the resistor R2 and the inductor L4 forms the output ON of the antenna circuit 6. A node 39 between the two resistors R1, R2 is connected to ground 12.

20 Fig. 2 shows a graphical representation of the voltage output signal of the voltage controlled oscillator 2 and the voltage output of the antenna circuit 4 versus this time. The voltage output of the voltage controlled oscillator is marked V_{VCO} , and the voltage output of the antenna circuit is marked V_{ANT} . It is apparent from Fig. 2 that, taking the resistor differential value at resistors R1, R2 (antenna) of the antenna circuit 6 to be 150Ω and the output peak voltage of the voltage controlled oscillator to be 1,8 V, the output peak voltage of the antenna circuit is 0,8 V. This is a quite satisfactory result having regard to the applications considered.

30 Fig. 3 shows the result of the power sent by the power voltage controlled oscillator to the antenna circuit as well as the variation of the frequency as a function of the voltage on the varactors MN3, MN4 in the voltage controlled oscillator 2. The power curve is marked as P_o , and the frequency curve is marked as F_f . Fig. 3 shows that the power output P_o only changes between 4,15 dBm and 4,4 dBm for a voltage differential of 1.2 V of the voltage controlled oscillator corresponding to a tuning of about 120 MHz or for a frequency

WO 02/093781

PCT/IB02/01622

8

difference between 2.4 GHz and 2.52 GHz. This shows that the power sent by the antenna circuit hardly changes under the influence of tuning in the inventive transmitter circuit.

Fig. 4 shows a graphical representation of the relative frequency steps given for setting bit 0, bit 1 and bit 2 respectively. The x-axis shows the bit level, the y-axis shows the relative frequency in kHz, the absolute frequency being 2.45 GHz. In the shown embodiment, the steps for setting the bits are related to an accuracy of 18 kHz, namely the center frequency increases by 18 kHz for bit 1, the center frequency increases by 36 kHz for bit 2 which is twice 18 kHz, and the center frequency increases by 72 kHz for bit 3 which is four times 18 kHz. According to the Bluetooth standard, a modulation of 60 kHz per bit at a 6-bit digital/analog converter is required. Fig. 4 shows that such a modulation is enabled by using a digital/analog converter using the one-bit embodiment of the digital/analog converter which is shown in Fig. 1. Such a digital/analog converter is adapted for direct modulation of the voltage controlled oscillator in Bluetooth applications, and it is sufficient that the PLL loop of the crystal oscillator brings the voltage controlled oscillator near to the center frequency thereof. Therefore, the frequency is quite free within the modulation width.

Fig. 5 shows another embodiment of the RF transmitter circuit of the invention where a digital/analog converter (DAC) 40 is connected to the crystal oscillator circuit 42 of the voltage controlled oscillator 44 for capacitively loading the crystal oscillator circuit of the voltage controlled oscillator. The crystal oscillator circuit (CR) 42 is connected to the voltage controlled oscillator (VCO) 42 via a PLL loop comprising a divide circuit 46 (D(N)), a phase detector circuit (PD) 48 and a loop filter circuit (LF) 50. The digital analog converter 40 and the voltage controlled oscillator 44 of Fig. 5 may be embodied as shown in Fig. 1.

In the embodiment of Fig. 5, the digital analog converter 40 modulates the reference frequency of the crystal oscillator circuit 42 which in itself provides the reference frequency for the PLL loop. The PLL loop is built that such the output voltage of the loop filter circuit 50 sets the center frequency of the voltage controlled oscillator 44. This frequency is found to be N times the reference frequency as the divider circuit 46 divides by N. When the reference frequency is varied, the output of the loop filter circuit 50 follows these variations and, thereby, modulates the frequency of the voltage controlled oscillator 44.

An embodiment of the above described transmitter circuit designed for a power of 4 dBm and a tuning of 120 MHz, which is sufficient for the Bluetooth standard, shows a dissipation of only 4mA 1.8 V supply voltage. This is a major improvement with respect to the characteristics of transmitter circuits of the state of the art.

WO 02/093781

PCT/IB02/01622

9

The necessary modification of the data is at least a constant amplitude modulation. In the case of Bluetooth, the modulation can be GFSK (Gaussian frequency shift keying) or GMSK (Gaussian medium shift keying). This modulation can be realized in the following ways:

- 5 (a) to load the tank circuit by means of capacitive modulation through the digital analog converter which translates the digital baseband signal into a capacitive load. By adding or removing this load to or from the tank circuit 8, the frequency changes which means that frequency modulation is obtained.
- (b) As the voltage controlled oscillator is normally connected to a crystal
10 oscillator by a PLL loop, the voltage controlled oscillator can also be modulated by tuning the frequency of the crystal oscillator via the capacitive loading by means of the digital analog converter. The voltage controlled oscillator follows the crystal oscillator via the closed PLL loop.

WO 02/093781

PCT/IB02/01622

10

CLAIMS:

1. A method for modulating an output voltage of a transmitter circuit, comprising a voltage controlled oscillator with a modulation input, a digital/analog converter and an antenna circuit, the method comprising sending an output signal from the voltage controlled oscillator directly to the antenna circuit and directly modulating a frequency of the output
5 signal of the voltage controlled oscillator, by applying an output signal of the D/A converter to the modulation input of the voltage-controlled oscillator.
2. The method of claim 1, wherein a tank circuit of the voltage controlled oscillator is capacitively loaded for direct modulation of the frequency of the voltage
10 controlled oscillator.
3. The method of claim 1, wherein a crystal oscillator circuit of the voltage controlled oscillator is capacitively loaded for direct modulation of the frequency of the voltage controlled oscillator.
15
4. A transmitter circuit, in particular for Bluetooth and Hiperlan applications, comprising a voltage controlled oscillator having a tank circuit, a digital/analog converter and an antenna circuit, wherein the voltage controlled oscillator is adapted to send an output
20 signal of sufficient power directly to the antenna circuit and wherein the digital/analog converter is arranged to modulate an output frequency of the voltage controlled oscillator.
5. The transmitter circuit of claim 4, wherein a capacitive load circuit is connected to the tank circuit of the voltage controlled oscillator for modulating the frequency of the voltage controlled oscillator.
25
6. The transmitter circuit of claim 4, wherein a capacitive load circuit is connected a crystal oscillator circuit of the voltage controlled oscillator for modulating the frequency of the voltage controlled oscillator.

WO 02/093781

PCT/IB02/01622

11

7. The transmitter circuit of any of the claims 4 to 6, wherein the voltage controlled oscillator comprises a center frequency setting circuit for tuning a center frequency of the voltage controlled oscillator.
- 5 8. The transmitter circuit of claim 7, wherein the center frequency setting circuit for tuning the voltage controlled oscillator comprises a tuning voltage source and a voltage controlled capacitor circuit connected to the tank circuit.
9. The transmitter circuit of claim 4, wherein the tank circuit is connected via a
10 first resistance circuit to ground and via a second resistance circuit to a supply voltage source.
10. The transmitter circuit of any of the claims 4 to 9, wherein the antenna circuit comprises a series of capacitors connected between the outputs of the tank circuit, the capacitors connected between power nodes of the antenna circuit being controllable with
15 respect to the capacitance thereof.

2/3

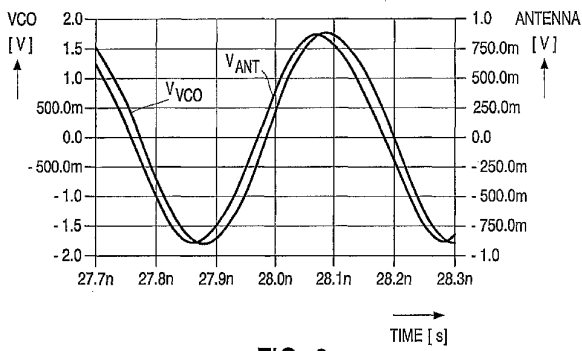


FIG. 2

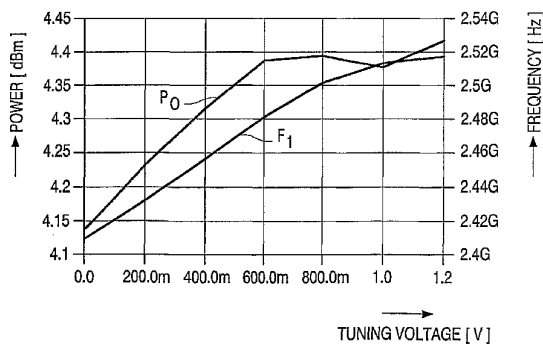


FIG. 3

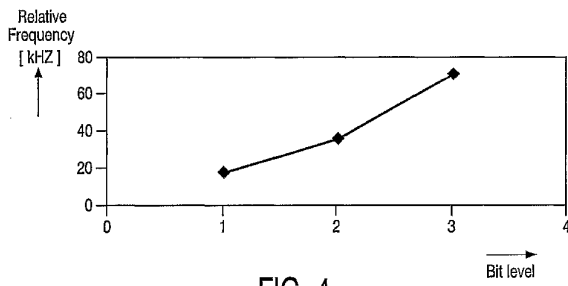


FIG. 4

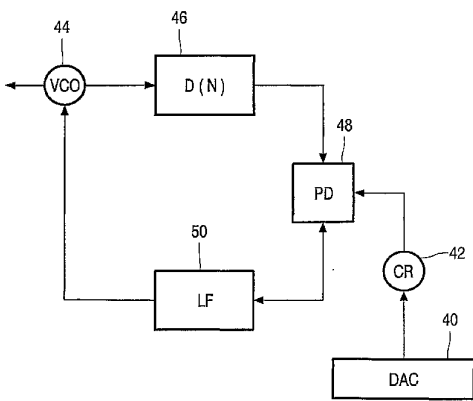


FIG. 5

【国際公開パンフレット(コレクション)】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization International Bureau



(43) International Publication Date 21 November 2002 (21.11.2002)

PCT

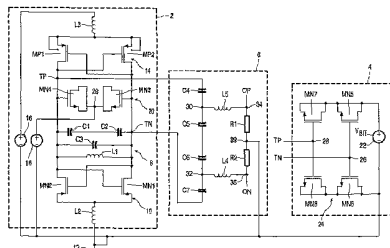
(10) International Publication Number WO 2002/093781 A3

- (51) International Patent Classification: **H03C 3/09**
- (21) International Application Number: PCT/IB2002/001622
- (22) International Filing Date: 8 May 2002 (08.05.2002)
- (25) Filing Language: English
- (26) Publication Language: English
- (30) Priority Data: 01201840.4 16 May 2001 (16.05.2001) EP
- (71) Applicant: KONINKLIJKE PHILIPS ELECTRONICS N.V. [NL/NL]; Groenewoudseweg 1, NL-5621 BA Eindhoven (NL).
- (74) Agent: DUJVESTIJN, Adrianus, J.; Internationaal Octrooibureau B.V., Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).
- (81) Designated States (national): CN, JP, KR.
- (84) Designated States (regional): European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).
- Published: with international search report
- (85) Date of publication of the international search report: 27 May 2004

(72) Inventors: LEENAERTS, Dominicus, M., W.; Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL). DIJKMANS, Eise, C.; Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).

For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

(54) Title: FM MODULATOR USING A PHASELOCKLOOP



(57) Abstract: The invention relates to a method for modulating an output voltage of a transmitter circuit comprising a voltage controlled oscillator, a digital/analog converter and an antenna circuit, the method comprising the method comprising sending an output signal of sufficient power from the voltage controlled oscillator directly to the antenna circuit and directly modulating a frequency of the output signal of the voltage controlled oscillator. The invention furthermore relates to a transmitter circuit comprising a voltage controlled oscillator having a tank circuit, a digital/analog converter and an antenna circuit, wherein the voltage controlled oscillator is adapted to send an output signal of sufficient power directly to the antenna circuit and wherein the digital/analog converter is arranged to modulate an output frequency of the voltage controlled oscillator. A capacitive load circuit may be connected to the tank circuit or a crystal oscillator circuit of the voltage controlled oscillator for modulating the frequency of the voltage controlled oscillator.

WO 2002/093781 A3

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International Application No. PCT/JP 02/01622
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 H03C3/09		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 H03C		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 697 068 A (R. SALVI) 9 December 1997 (1997-12-09) column 2, line 55 - column 5, line 14; figure 3 ---	1-10
X	US 5 495 208 A (A. GONZALEZ) 27 February 1996 (1996-02-27) column 2, line 12 - line 13; figures 2,5 ---	1,3
X	US 4 736 454 A (V. HIRSCH) 5 April 1988 (1988-04-05) column 2, line 61 - line 66 column 3, line 20 - line 57 claim 1 ---	1,10
-/-		
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents:		
** later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention		
**X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone		
**Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.		
**Z* document member of the same patent family		
Date of the actual completion of the international search:		Date of mailing of the international search report
29 April 2003		13/05/2003
Name and mailing address of the ISA European Patent Office, P.O. Box 5518 Patentlaan 2 NL - 2200 LV Rijswijk Tel. (+31-70) 340-2340, Tx. 31 651 epo nl, Fax (+31-70) 340-3016		Authorized officer Butler, N

Form PCT/ISA(210) (second sheet) (July 1982)

INTERNATIONAL SEARCH REPORT		International Application No. PCT/IB 02/01622
D.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 181 025 A (D. FERGUSON) 19 January 1993 (1993-01-19) column 1, line 34 - line 35 column 2, line 20 - line 46; figure 2	1,10
X	US 4 074 209 A (M. LYSOBEY) 14 February 1978 (1978-02-14) column 4, line 47 -column 5, line 26; figure 3	1
X	US 4 360 790 A (R. HEISE) 23 November 1982 (1982-11-23) column 3, line 47 -column 4, line 29; figure 3	1
A	US 4 003 004 A (J. FLETCHER) 11 January 1977 (1977-01-11) column 2, line 16 -column 3, line 13; figure 1	1

Form PCT/ISA/210 (continuation of second sheet) (July 1995)

INTERNATIONAL SEARCH REPORT				International Application No. PCT/JP 02/01622	
Patent document cited in search report	Publication date	Patent family member(s)		Publication date	
US 5697068	A	09-12-1997	NONE		
US 5495208	A	27-02-1996	WO	9527329 A1	12-10-1995
US 4736454	A	05-04-1988	NONE		
US 5181025	A	19-01-1993	NONE		
US 4074209	A	14-02-1978	NONE		
US 4360790	A	23-11-1982	DE	2915134 A1	16-10-1980
			AT	3232 T	15-05-1983
			DK	156680 A, B,	13-10-1980
			EP	0017699 A1	29-10-1980
			IE	49444 B1	02-10-1985
			JP	1488725 C	23-03-1989
			JP	55140303 A	01-11-1980
			JP	63034642 B	12-07-1988
US 4003004	A	11-01-1977	NONE		

フロントページの続き

(72)発明者 レエナエルツ ドミニカス エム ヴェー
オランダ国 5 6 5 6 アー アー アインドーフエン プロフホルストラーン 6
(72)発明者 デイルクマンス アイセ ツェー
オランダ国 5 6 5 6 アー アー アインドーフエン プロフホルストラーン 6
Fターム(参考) 5K060 CC11 FF03 HH02 HH13 HH21 HH26 HH28 HH29 JJ02 JJ03
JJ21 MM06

【要約の続き】

【選択図】図1