



# (12)发明专利申请

(10)申请公布号 CN 107018297 A

(43)申请公布日 2017. 08. 04

(21)申请号 201611065426.0

(22)申请日 2016.11.28

(30)优先权数据

62/260,347 2015.11.27 US

(71)申请人 钰立微电子股份有限公司

地址 中国台湾台北市

(72)发明人 陈永纬

(74)专利代理机构 深圳新创友知识产权代理有限公司 44223

代理人 江耀纯

(51)Int. Cl.

H04N 5/225(2006.01)

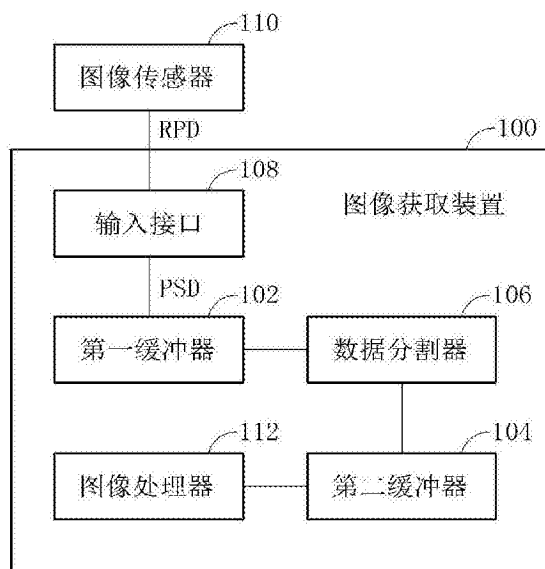
权利要求书2页 说明书5页 附图2页

(54)发明名称

图像获取装置

(57)摘要

本发明公开了一种图像获取装置。所述图像获取装置包含一第一缓冲器、一第二缓冲器及一数据分割器。所述第一缓冲器用于储存有关一图像的多个像素数据。所述数据分割器用于重新储存所述多个像素数据的部分像素数据中有关一相同色彩的子像素数据至所述第二缓冲器内的同一列存储单元。因此,相较于现有技术,本发明可通过所述数据分割器减少一图像处理器产生一存取指令的次数,也就是说所述图像获取装置可减少所述图像获取装置内读取数据的耗时。



1. 一种图像获取装置,包含:
  - 第一缓冲器,用于储存有关一图像的多个像素数据;
  - 第二缓冲器;及其特征在于还包含:
  - 数据分割器,用于重新储存所述多个像素数据的部分像素数据中有关一相同色彩的子像素数据至所述第二缓冲器内的同一列存储单元。
2. 如权利要求1所述的图像获取装置,其特征在于,另包含:
  - 输入接口,用于接收有关所述图像的多个原始平行像素数据,且将所述多个原始平行像素数据转换成有关所述图像的多个像素串行数据,并储存于所述第一缓冲器。
3. 如权利要求2所述的图像获取装置,其特征在于:所述图像的多个原始像素数据是由耦接该图像获取装置的一图像传感器所产生。
4. 如权利要求1所述的图像获取装置,其特征在于:所述第一缓冲器是利用一贝尔样式单元储存所述图像的多个像素数据的每一像素数据中的子像素数据。
5. 如权利要求1所述的图像获取装置,其特征在于:所述第一缓冲器和所述第二缓冲器是动态随机存取存储器。
6. 如权利要求1所述的图像获取装置,其特征在于:所述数据分割器重新储存所述每一像素数据内有关所述数据分割器的多个处理窗口的一相同色彩的子像素数据至所述第二缓冲器内的同一列存储单元。
7. 一种图像获取装置,包含:
  - 第一缓冲器,用于储存有关一图像的多个像素数据,其中所述多个像素数据包含一像素数据组储存于所述第一缓冲器的不同列存储单元;其特征在于还包含:
  - 第二缓冲器,用于储存被重新排列至所述第二缓冲器的同一列存储单元的所述像素数据组;及
  - 图像处理器,用于产生一存取指令以对储存于所述第二缓冲器中的所述像素数据组进行存取。
8. 如权利要求7所述的图像获取装置,其特征在于,另包含:
  - 数据分割器,用于重新排列储存于所述第一缓冲器的所述像素数据组至所述第二缓冲器的同一列存储单元。
9. 如权利要求7所述的图像获取装置,其特征在于:所述像素数据组对应于同一色彩。
10. 如权利要求7所述的图像获取装置,其特征在于:所述像素数据组连续排列于所述第二缓冲器中,且所述图像处理器依据一突发模式对所述像素数据组进行存取。
11. 一种图像获取装置,其特征在于,包含:
  - 图像传感器,用于感测有关一图像的多个像素数据;
  - 第一缓冲器,用于储存有关所述图像的多个像素数据,所述多个像素数据包含一像素数据组储存于所述第一缓冲器的不同列存储单元;
  - 第二缓冲器;
  - 数据分割器,用于重新储存所述像素数据组至所述第二缓冲器的同一列存储单元;及

一图像处理器,用于产生一存取指令以对储存于所述第二缓冲器中的所述像素数据组进行存取。

12. 如权利要求11所述的图像获取装置,其特征在于:所述像素数据组对应于同一色彩。

13. 如权利要求11所述的图像获取装置,其特征在于:所述像素数据组连续排列于所述第二缓冲器中,且所述图像处理器依据一突发模式对所述像素数据组进行存取。

## 图像获取装置

### 技术领域

[0001] 本发明涉及一种图像获取装置,尤其涉及一种能够减少读取数据耗时的图像获取装置。

### 背景技术

[0002] 如果图像获取装置内的图像处理器欲存取所述图像获取装置内的缓冲器所储存的多个像素串行数据以执行图像处理(例如图像扭曲恢复(Dewarping)处理),则因为所述缓冲器是动态随机存取存储器(Dynamic random access memory, DRAM),所以所述图像处理器存取所述缓冲器内位于不同列的相同色彩的子像素数据会非常耗时。例如当所述图像处理器根据一存取指令存取完所述缓冲器内位于第一列的红光子像素数据后,欲再存取所述缓冲器内位于另一列的红光子像素数据时,所述图像处理器必须再产生另一存取指令至所述缓冲器以存取所述缓冲器内位于所述另一列的红光子像素数据。如此,图像处理器将耗费许多时间在所述另一存取指令上。

### 发明内容

[0003] 本发明的一实施例公开一种图像获取装置。所述图像获取装置包含一第一缓冲器、一第二缓冲器及一数据分割器。所述第一缓冲器用于储存有关一图像的多个像素数据。所述数据分割器用于重新储存所述多个像素数据的部分像素数据中有关一相同色彩的子像素数据至所述第二缓冲器内的同一列存储单元。

[0004] 本发明的另一实施例公开一种图像获取装置。所述图像获取装置包含一第一缓冲器、一第二缓冲器及一图像处理器。所述第一缓冲器用于储存有关一图像的多个像素数据,其中所述多个像素数据包含一像素数据组储存于所述第一缓冲器的不同列存储单元。所述第二缓冲器用于储存被重新排列至所述第二缓冲器的同一列存储单元的所述像素数据组。所述图像处理器,用于产生一存取指令以对储存于所述第二缓冲器中的所述像素数据组进行存取。

[0005] 本发明的另一实施例公开一种图像获取装置。所述图像获取装置包含一图像传感器、一第一缓冲器、一第二缓冲器、一数据分割器及一图像处理器。所述图像传感器用于感测有关一图像的多个像素数据。所述第一缓冲器用于储存有关所述图像的多个像素数据,所述多个像素数据包含一像素数据组储存于所述第一缓冲器的不同列存储单元。所述数据分割器用于重新储存所述像素数据组至所述第二缓冲器的同一列存储单元。所述图像处理器用于产生一存取指令以对储存于所述第二缓冲器中的所述像素数据组进行存取。

[0006] 本发明公开一种图像获取装置。所述图像获取装置是利用一数据分割器将原本储存在一第一缓冲器内不同列存储单元的一像素数据组重新储存至一第二缓冲器的同一列存储单元,所以相较于现有技术,本发明可减少一图像处理器产生一存取指令的次数,也就是说本发明所公开的图像获取装置可减少所述图像获取装置内读取数据的耗时。

## 附图说明

[0007] 图1是本发明的一第一实施例所公开的一种图像获取装置的示意图。

[0008] 图2是说明第一缓冲器利用多个贝尔样式单元储存多个像素串行数据的示意图。

[0009] 图3是说明数据分割器将第一缓冲器所储存的多个像素串行数据重新储存至第二缓冲器的示意图。

[0010] 其中,附图标记说明如下:

[0011]	100	图像获取装置
[0012]	102	第一缓冲器
[0013]	104	第二缓冲器
[0014]	106	数据分割器
[0015]	108	输入接口
[0016]	110	图像传感器
[0017]	112	图像处理器
[0018]	1021、1402	第一列存储单元
[0019]	1023、1404	第二列存储单元
[0020]	1406	第三列存储单元
[0021]	1408	第四列存储单元
[0022]	1410	第五列存储单元
[0023]	1412	第六列存储单元
[0024]	1414	第七列存储单元
[0025]	1416	第八列存储单元
[0026]	200	贝尔样式单元
[0027]	300-306	处理窗口
[0028]	B11、B31、B13、B33、B15、B35、	蓝光子像素数据
[0029]	B17、B37、B31、B51、B33、B53、	
[0030]	B35、B55、B37、B57	
[0031]	G01、G21、G03、G23、G05、G25、	绿光子像素数据
[0032]	G07、G27、G21、G41、G23、G43、	
[0033]	G25、G45、G27、G47	
[0034]	IR10、IR30、IR12、IR32、IR14、IR34、	红外光子像素数据
[0035]	IR16、IR36、IR30、IR50、IR32、IR52、	
[0036]	IR34、IR54、IR36、IR56	
[0037]	PSD	像素串行数据
[0038]	PSD1	像素数据
[0039]	RPD	原始平行像素数据
[0040]	R00、R20、R02、R22、R04、R24、	红光光子像素数据
[0041]	R06、R26、R20、R40、R22、R42、	
[0042]	R24、R44、R26、R46	

## 具体实施方式

[0043] 请参照图1,图1是本发明的一第一实施例所公开的一种图像获取装置100的示意图,其中图像获取装置100包含一第一缓冲器102、一第二缓冲器104、一数据分割器106和一输入接口108,第一缓冲器102和第二缓冲器104是动态随机存取存储器(Dynamic random access memory, DRAM),输入接口108耦接于第一缓冲器102,数据分割器106耦接于第一缓冲器102,以及第二缓冲器104耦接于数据分割器106。如图1所示,输入接口108用于接收一图像传感器110所产生的有关一图像的多个原始平行像素数据RPD(例如多个原始平行像素数据RPD为图像传感器110所包含的一左眼图像传感单元与一右眼图像传感单元所产生的平行像素数据),且将多个原始平行像素数据RPD转换成有关所述图像的多个像素串行数据PSD,并储存多个像素串行数据PSD于第一缓冲器102。如图2所示,第一缓冲器102是利用多个贝尔样式(bayer pattern)单元储存多个像素串行数据PSD,也就是说第一缓冲器102是利用所述多个贝尔样式单元中的每一贝尔样式单元储存多个像素串行数据PSD的每一像素数据中的子像素数据,其中每一贝尔样式单元包含一红光子像素数据、一绿光子像素数据、一蓝光子像素数据和一红外光子像素数据。例如,如图2所示,一贝尔样式单元200包含多个像素串行数据PSD的一像素数据PSD1中的一红光子像素数据R00、一绿光子像素数据G01、一蓝光子像素数据B11和一红外光子像素数据IR10,其中像素数据PSD1是对应原始平行像素数据RPD内的一对应位置。另外,本发明并不受限于如图2所示的所述左眼图像传感单元与所述右眼图像传感单元所产生的多个原始平行像素数据RPD,也就是说所述左眼图像传感单元与所述右眼图像传感单元也可产生多个原始红蓝绿(RGB)像素数据或多个原始YUV像素数据。

[0044] 请参照图3,图3是说明数据分割器106将第一缓冲器102所储存的多个像素串行数据PSD重新储存至第二缓冲器104的示意图。如图3所示,数据分割器106可重新储存第一缓冲器102内有关数据分割器106的一处理窗口的一相同色彩的子像素数据组至第二缓冲器104内的同一列存储单元。例如数据分割器106可重新储存图2所示的第一缓冲器102内有关数据分割器106的一处理窗口300的红光子像素数据组R00、R20、R02、R22(其中红光子像素数据R00、R02储存于第一缓冲器102的第一列存储单元1021以及红光子像素数据R20、R22储存于第一缓冲器102的第二列存储单元1023)至第二缓冲器104内的第一列存储单元1402,重新储存第一缓冲器102内有关数据分割器106的一处理窗口302的红光子像素数据组R04、R24、R06、R26至第二缓冲器104内的第一列存储单元1402,重新储存第一缓冲器102内有关数据分割器106的一处理窗口304的红光子像素数据组R20、R40、R22、R42至第二缓冲器104内的第二列存储单元1404,以及重新储存第一缓冲器102内有关数据分割器106的一处理窗口306的红光子像素数据组R24、R44、R26、R46至第二缓冲器104内的第二列存储单元1404。另外,处理窗口300-306为3乘3的窗口,但本发明并不受限于处理窗口300-306为3乘3的窗口。另外,图3仅是用于说明本发明的一种实施方式,也就是说本发明并不受限于图3所示的红光子像素数据R00、R20、R02、R22、R04、R24、R06、R26在第二缓冲器104的第一列存储单元1402的排列顺序。

[0045] 另外,数据分割器106也可利用上述方式将图2所示的第一缓冲器102内的绿光子像素数据组G01、G21、G03、G23、G05、G25、G07、G27重新储存至第二缓冲器104内的第三列存

储单元1406, 以及将第一缓冲器102内的绿光子像素数据组G21、G41、G23、G43、G25、G45、G27、G47重新储存至第二缓冲器104内的第四列存储单元1408。另外, 数据分割器106也可利用上述方式将图2所示的第一缓冲器102内的蓝光子像素数据组B11、B31、B13、B33、B15、B35、B17、B37重新储存至第二缓冲器104内的第五列存储单元1410, 以及将第一缓冲器102内的蓝光子像素数据组B31、B51、B33、B53、B35、B55、B37、B57重新储存至第二缓冲器104内的第六列存储单元1412。另外, 数据分割器106也可利用上述方式将图2所示的第一缓冲器102内的红外光子像素数据组IR10、IR30、IR12、IR32、IR14、IR34、IR16、IR36重新储存至第二缓冲器104内的第七列存储单元1414, 以及将第一缓冲器102内的红外光子像素数据组IR30、IR50、IR32、IR52、IR34、IR54、IR36、IR56重新储存至第二缓冲器104内的第八列存储单元1416。

[0046] 如果图像获取装置100内的图像处理器112欲存取如图2所示的第一缓冲器102所储存的多个像素串行数据PSD以执行图像处理(例如图像扭曲恢复(Dewarping)处理), 则因为第一缓冲器102是动态随机存取存储器, 所以当图像处理器112欲存取第一缓冲器102内位于不同列的红光子像素数据组R00、R20、R02、R22、R04、R24、R06、R26会非常耗时(因为当图像处理器112根据一存取指令存取完第一缓冲器102内位于第一列存储单元1021的红光子像素数据R00、R02、R04、R06后, 欲再存取第一缓冲器102内位于第二列存储单元1023的红光子像素数据R20、R22、R24、R26时, 图像处理器112必须再产生另一存取指令至第一缓冲器102以存取第一缓冲器102内位于第二列存储单元1023的红光子像素数据R20、R22、R24、R26。如此, 图像处理器112将多耗时间在所述另一存取指令上)。

[0047] 然而, 如果图像获取装置100内的图像处理器112欲存取如图3所示的第二缓冲器104所储存的红光子像素数据R00、R20、R02、R22、R04、R24、R06、R26, 则因为红光子像素数据R00、R20、R02、R22、R04、R24、R06、R26位于第二缓冲器104内的第一列存储单元1402, 所以图像处理器112只需产生一次存取指令, 即可一次存取位于第二缓冲器104内的第一列存储单元1402的红光子像素数据R00、R20、R02、R22、R04、R24、R06、R26。因此, 本发明可通过数据分割器106重新储存第一缓冲器102所储存的多个像素串行数据PSD至第二缓冲器104以减少图像获取装置100内读取数据的耗时。值得一提的是, 如图3所示, 上述被重新储存的子像素数据组可连续排列于第二缓冲器104中(例如红光子像素数据R00、R20、R02、R22、R04、R24、R06、R26连续排列于第二缓冲器104内的第一列存储单元1402), 因此, 图像处理器112还可依据一突发模式(burst mode)对所述子像素数据组加速存取。

[0048] 另外, 以第二代双倍数据速率(Double Data Rate 2, DDR2)规格的动态随机存取存储器为例:

[0049] 动态随机存取存储器的随机读取需要耗费7个时钟以及每一时钟可读取4字节(4byte)。另外, 所述图像的图像大小为1024x960个像素。因此, 当所述图像写入至所述动态随机存取存储器后, 现有技术要从所述动态随机存取存储器读取有关所述图像的数据的耗时可参照下述说明:

[0050] 现有技术:

[0051] 从所述动态随机存取存储器读取有关所述图像的数据需要1024x960x2次随机读取以及每一随机读取可读取4字节(4byte)的数据, 所以现有技术要从所述动态随机存取存储器读取有关所述图像的数据的耗时可由式(1)决定:

[0052]  $1024 \times 960 \times 2 * (7+4/4) \cong 15.73\text{M}$ 个时钟 (1)

[0053] 如图3所示,因为数据分割器106可重新储存第一缓冲器102内有关数据分割器106的一处理窗口的一相同色彩的子像素数据组(位于第一缓冲器102内的两列存储单元)至第二缓冲器104内的同一列存储单元,所以本发明需要1024x960次随机读取以及每一随机读取可读取8字节(8byte)的数据。因此,本发明要从所述动态随机存取存储器读取有关所述图像的数据的耗时可由式(2)决定:

[0054]  $1024 \times 960 * (7+8/4) \cong 8.85\text{M}$ 个时钟 (2)

[0055] 因此,本发明要从所述动态随机存取存储器读取有关所述图像的数据的耗时较现有技术要从所述动态随机存取存储器读取有关所述图像的数据的耗时节省了43.7%  $((15.73\text{M}-8.85\text{M}/15.73\text{M}))$ 的时间。

[0056] 综上所述,因为本发明所公开的图像获取装置是利用所述数据分割器将原本储存在所述第一缓冲器内不同列存储单元的一像素数据组重新储存至所述第二缓冲器的同一列存储单元,所以相较于现有技术,本发明可减少所述图像处理器产生所述存取指令的次数,也就是说本发明所公开的图像获取装置可减少所述图像获取装置内读取数据的耗时。

[0057] 以上所述仅为本发明的优选实施例而已,并不用于限制本发明,对于本领域的技术人员来说,本发明可以有各种更改和变化。凡在本发明的精神和原则之内,所作的任何修改、等同替换、改进等,均应包含在本发明的保护范围之内。



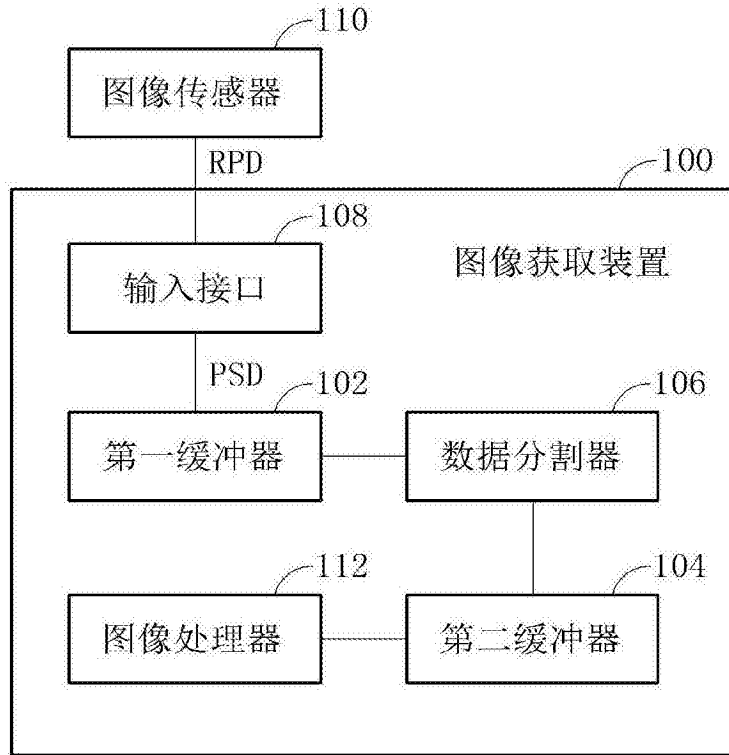


图1

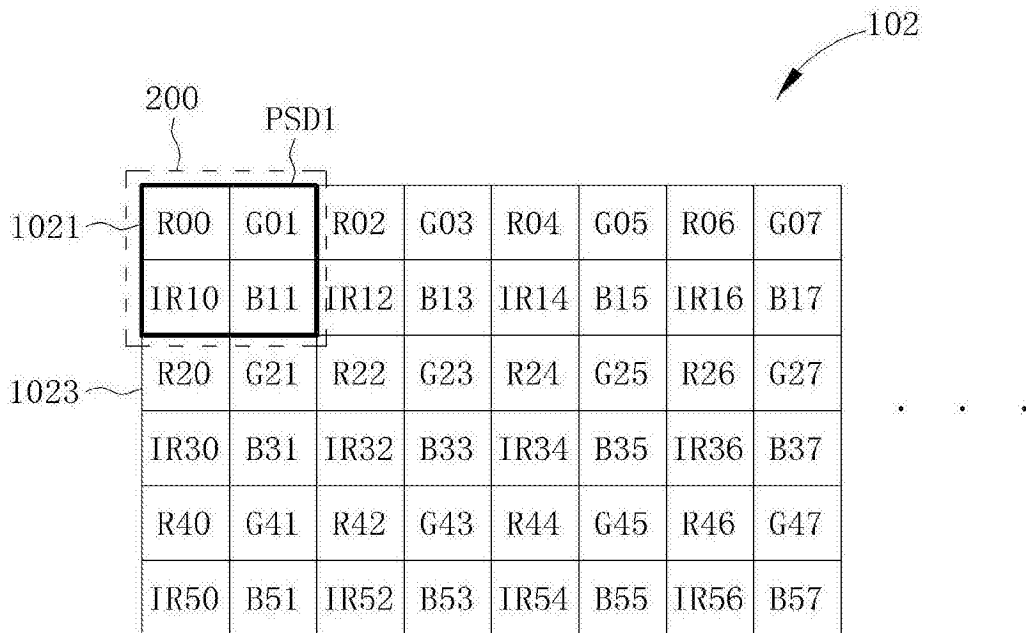


图2

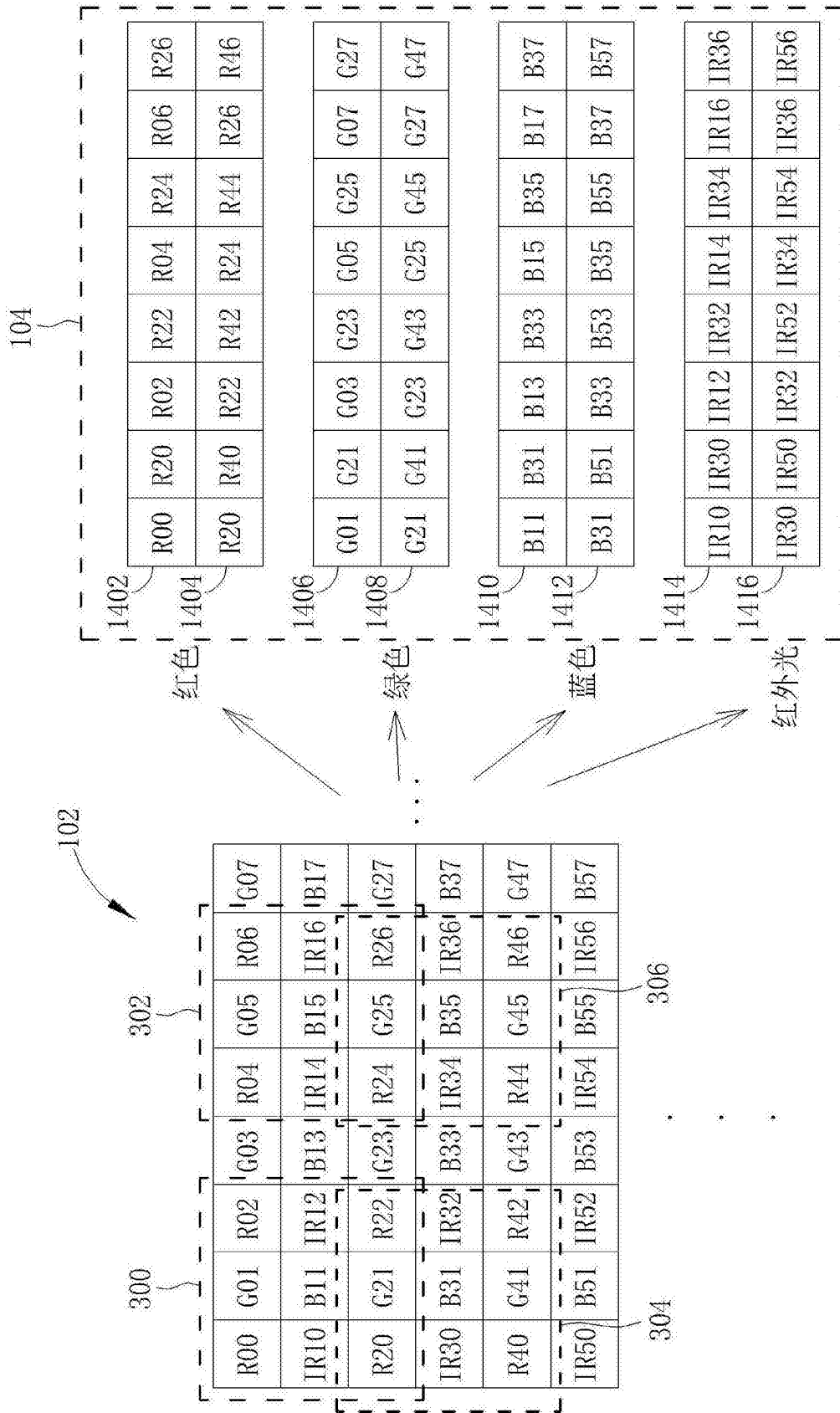


图3