



(12) 发明专利

(10) 授权公告号 CN 1808282 B

(45) 授权公告日 2011. 11. 16

(21) 申请号 200610006404. 7

(22) 申请日 2006. 01. 20

(30) 优先权数据

2005-013033 2005. 01. 20 JP

(73) 专利权人 佳能株式会社

地址 日本东京

(72) 发明人 杉田充朗 近江和明 米原隆夫

辻俊彦 寺师孝昭 香田彻

筒井慎二

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 王永刚

(51) Int. Cl.

G03F 7/20 (2006. 01)

H01L 21/027 (2006. 01)

(56) 对比文件

CN 1573576 A, 2005. 02. 02, 全文.

US 6133986 A, 2000. 10. 17, 全文.

CN 1379866 A, 2002. 11. 13, 全文.

US 6121944 A, 2000. 09. 19, 说明书第 13 栏

第 14-22 行、附图 4.

US 2003/0122091 A1, 2003. 07. 03, 摘要、说明书第 [0024]-[0030], [0045], [0049] 段、附图 1-4.

US 2003/0082487 A1, 2003. 05. 01, 说明书第 [0021] 段、附图 5.

审查员 安蕾

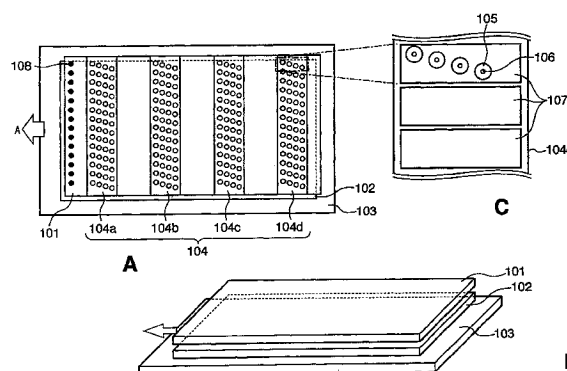
权利要求书 1 页 说明书 9 页 附图 14 页

(54) 发明名称

曝光设备及器件制造方法

(57) 摘要

本发明公开了在物体上形成图案的曝光设备,其包括其中排列了每个至少包括一个光源的多个基本曝光单元和在物体上形成光源图像的光学元件的曝光头结构、检测物体表面位置的传感器,以及基于传感器的检测结果通过曝光头结构控制曝光的控制器。当选择性地操作满足预定条件的多个基本曝光单元之一时,所述控制器在物体上形成图案。



1. 一种在物体上形成图案的曝光设备,其包括:

曝光头结构,在所述曝光头结构中排列了多个基本曝光单元,每一个基本曝光单元包括至少一个光源和光学系统,所述光学系统包含至少一个光学元件并且在所述物体上形成所述光源的图像用于曝光所述物体,其中所述多个基本曝光单元在曝光前被调节使得所述多个基本曝光单元的所述光源的图像沿垂直于所述物体的表面的方向上的位置包括彼此不同的多个位置;

传感器,其检测所述物体的表面沿垂直于所述表面的方向上的位置;以及

控制器,其基于所述传感器的检测结果来控制所述曝光头结构,使得在所述多个基本曝光单元中的至少一个被选择以曝光所述物体时,通过所述曝光在所述物体上形成图案,所述多个基本曝光单元中的至少一个能够形成满足给定曝光条件的图像。

2. 根据权利要求1的设备,其中所述光学系统以预定的放大倍数在物体上形成所述光源的图像。

3. 根据权利要求2的设备,其中所述放大倍数是相同的放大倍数或减小的放大倍数。

4. 根据权利要求1的设备,其中所述光源包括冷却所述光源的冷却单元。

5. 根据权利要求1的设备,其中所述控制器脉冲驱动所述光源,以从所述光源中临时发出离散的脉冲光。

6. 根据权利要求1的设备,其中所述光源包括发光二极管元件。

7. 根据权利要求1的设备,其中所述光源包括EL元件。

8. 根据权利要求1的设备,其中每一个基本曝光单元包括多个光源和在所述物体上形成所述多个光源的图像的单个光学系统,每一个基本曝光单元的所述多个光源以第一间隔布置,一个基本曝光单元的多个光源与另一个基本曝光单元的多个光源之间的最小间隔是长于所述第一间隔的第二间隔。

9. 根据权利要求8的设备,其中使用所述单个光学系统在物体上形成所述多个光源的图像。

10. 根据权利要求1的设备,其中所述光源包括各自具有不同发光波长的多种类型的光源。

11. 一种器件制造方法,其包括步骤:

使用权利要求1中定义的曝光设备在衬底上形成图案,及
显影具有所述图案的衬底。

12. 一种在物体上形成图案的曝光设备,其包括:

光源阵列,具有多个光源;

光学系统,其在所述物体上形成所述多个光源的图像用于曝光所述物体;

传感器,其使用电磁能或动能测量所述物体的表面沿垂直于所述表面的方向上的位置;以及

控制器,其基于所述传感器的检测结果,控制所述光学系统的透镜光学能力或位置,从而控制所述图像沿垂直于所述物体的表面的方向上的位置。

曝光设备及器件制造方法

技术领域

[0001] 本发明涉及曝光设备及器件制造方法,并且更具体地说涉及在物体上形成光源图像并且使用工作台移动物体,在物体上形成图案的曝光设备,以及使用所述曝光设备的器件制造方法。

背景技术

[0002] 随着 IT(信息技术)最近的发展和市场的扩大,对制造半导体器件、液晶显示器等的制造设备的需求日益增加。在制造这种器件中特别重要的设备是用来形成图案的曝光设备。至于曝光设备,重点不仅在于曝光性能,而且也在于支持最终产品价格竞争的 COO(所有权成本),即制造设备的总操作成本。

[0003] 作为曝光设备,通常使用一比一的成像曝光设备来照射掩模,在投影成像系统的良好成像区域内的衬底上在掩模的预定区域形成图案。但是,在上面一比一的成像曝光设备中,当衬底尺寸变大时,具有电路图案的掩模的成本趋向于增加。这是因为一比一的成像基本上需要掩模与衬底具有相同的尺寸。因此,掩模成本的降低对于开发例如液晶显示器的大尺寸显示器是严重的问题。

[0004] 甚至在开发最先进的 VLSI 亚微米技术中,尽管其技术领域在线宽、曝光面积和器件规格方面与液晶显示器不同,但是降低掩模的成本也有问题。在 VLSI 中,问题不是当衬底尺寸变大时掩模尺寸的增加,而是由于微图案化引起的成本增加。具体地说,因为 VLSI 需要在掩模组中包括大量的,例如 20 个或更多的掩模,掩模成本带来了严重的问题。

[0005] 为了解决上述关于掩模成本的问题,已经建议了使用掩模光刻曝光设备的技术(参阅美国专利第 6,133,986 号)。

[0006] 美国专利第 6,133,986 号公开了使用 DMD(数字微镜装置)选择性地反射部分光来曝光衬底表面的无掩模光刻曝光设备。

[0007] 当使用玻璃衬底作为曝光靶衬底时,工作距离由于玻璃衬底表面上存在的典型地约 20 微米大小的起伏而变化。如果工作距离变化,在落于曝光靶衬底表面外面的位置上形成光源图像,导致在曝光靶衬底表面上形成的光源图像精确度的降低。

[0008] 在美国专利第 6,133,986 号中,使用光传感器检测工作距离。但是,因为使用光传感器获得的图像数据需要处理,所以响应速度自然变慢。因此,需要单独的图像数据处理装置。另外,需要保证光路的长度。这些需求使设备的布置变得复杂。

发明内容

[0009] 考虑到上述问题做出本发明,并且本发明目的是提供能够实施高速响应的曝光设备和具有简单布置的曝光方法。

[0010] 根据本发明的第一个方面,提供了在物体上形成图案的曝光设备,其包括其中排列了每个至少包括一个光源的多个基本曝光单元和在物体上形成光源图像的光学元件的曝光头结构、检测物体表面位置的传感器,以及基于传感器的检测结果通过曝光头结构控

制曝光的控制器,其中当选择性地操作满足预定条件的多个基本曝光单元之一时,所述控制器在物体上形成图案。

[0011] 根据本发明的第二个方面,提供在物体上形成图案的曝光设备,其包括具有多个光源的光源阵列、在物体上形成光源图像的光学元件、使用电磁能或动能测量物体表面位置的传感器,以及基于传感器的检测结果,借助光学元件控制要在物体上形成的图像位置的控制器。

[0012] 根据本发明的第三个方面,提供器件制造方法,所述方法包括使用上述曝光设备在衬底上形成图像和显影具有图案的衬底的步骤。

[0013] 从下面结合附图的说明书中,本发明的其它特征和优点将变得明显,附图中相同的标记符号在整个附图中表示相同或相似的部分。

附图说明

[0014] 并入本发明并构成本发明一部分的附图与说明书一起阐述了本发明的实施方案并且用来解释本发明的原理。

[0015] 图 1A 至 1C 是表示根据本发明第一个优选实施方案的曝光设备整体布局的示意图;

[0016] 图 2A 至 2B 是表示根据本发明第一个优选实施方案的曝光设备成像光学系统实例的示意图;

[0017] 图 3 是表示根据本发明第一个优选实施方案的曝光设备的示意剖视图;

[0018] 图 4 是用来解释根据本发明第一个优选实施方案的扫描曝光和曝光设备光源阵列布局及成像光学系统的示意图;

[0019] 图 5A 和 5B 是用来解释根据本发明第一个优选实施方案的扫描曝光和曝光设备光源阵列布局的示意图;

[0020] 图 6 是用来解释根据本发明第一个优选实施方案的曝光设备传感器布局的示意图;

[0021] 图 7 是显示用来调节根据本发明第一个优选实施方案的曝光设备成像光学系统成像位置的示意图;

[0022] 图 8 是用来解释根据本发明第二个优选实施方案的扫描曝光和曝光设备光源阵列布局及成像光学系统的示意图;

[0023] 图 9 是用来解释根据本发明第二个优选实施方案的扫描曝光和曝光设备光源阵列布局的示意图;

[0024] 图 10 是用来解释根据本发明第二个优选实施方案的扫描曝光和曝光设备光源阵列布局及成像光学系统另一个实例的示意图;

[0025] 图 11 是用来解释根据本发明第二个优选实施方案的曝光设备的扫描曝光和光源阵列布局再另一个实例的示意图;

[0026] 图 12 是用来解释根据本发明第三个优选实施方案的扫描曝光和曝光设备光源阵列布局及成像光学系统的示意图;

[0027] 图 13A 和 13B 是用来解释根据本发明第三个优选实施方案的扫描曝光和曝光设备光源阵列布局及成像光学系统另一个实例的示意图;

[0028] 图 14 是用来解释根据本发明第三个优选实施方案的扫描曝光和曝光设备光源阵列布局再另一个实例的示意图；

[0029] 图 15 表示根据本发明曝光设备的 LED 光源阵列的器件布局实例的示意图；

[0030] 图 16 是表示集成了根据本发明曝光设备的 LED 光源阵列和成像光学系统部分的布局实例的示意图；

[0031] 图 17 是表示根据本发明的器件制造方法的流程图。

具体实施方式

[0032] [第一实施方案]

[0033] 下面参照图 1A 至 8 解释根据本发明优选实施方案的曝光设备。在例如衬底的物体上,根据本实施方案的曝光设备形成基于光源阵列中每个光源开 / 关信息发射的光源图像,通过转化例如掩模图案 CAD 的软件工具设计的电路图案获得所述图像。更具体地说,优选使用本实施方案的曝光设备作为制造器件(例如半导体元件)的扫描型投影曝光设备。具体地说,使用这种设备来制造器件,例如半导体器件(例如 IC 或 LSI)、图像感测器件(例如 CCD)、显示器件(例如液晶板)和磁头。

[0034] 图 1A 至 1C 是表示根据本实施方案的曝光设备整个布局的示意图。图 1A 是平面图,图 1B 是透视图,并且图 1C 是部分放大图,每个图都表示根据本实施方案的曝光设备。如图 1B 所示,根据本实施方案的曝光设备可以在保持在衬底台 103 上的曝光靶衬底 102 上形成来自曝光头结构 101 的多个曝光光斑的图像。通过与曝光光斑的开 / 关同步扫描衬底台 103 而曝光,根据本实施方案的曝光设备可以形成电路图案。举例来说,如图 1A 所示,曝光头结构 101 包含包括多个曝光头 104a 至 104d 的曝光头阵列 104。在图 1A 中,尽管只布置了 4 个曝光头,但是可以布置 1 至 3 或 5 个以上曝光头。可选地,曝光头可以布置在整个表面上。在这种布置下,允许覆盖曝光来应付曝光靶衬底 102 尺寸和增加生产率的增加。如图 1C 所示,曝光头阵列 104 中每个曝光头 104a 至 104d 包含基本曝光单元,每个单元包括光学系统 105 和 LED 光源 106。布置 LED 光源 106,使曝光靶衬底 102 的光敏体表面作为图像表面。每个包括 LED 光源 106 和与 LED 光源 106 相应的光学系统 105 的基本曝光单元在曝光靶衬底 102 上形成各个 LED 光源 106 的图像。在本实施方案中,相对扫描方向(图 1B 中的箭头 A)倾斜布置光学系统 105,从而在垂直于扫描方向的方向中以窄的间距曝光形成图案。

[0035] 举例来说,可以使用根据本实施方案的曝光设备来制造用于大尺寸液晶显示面板的 TFT 阵列。在此情况下,在液晶显示器像素 107(示意性地表示了 R、G 和 B 三个像素)中布置多个 LED 光源 106 和光学系统 105 阵列,从而通过曝光形成控制每个像素 107 的 TFT 电路图案。因为液晶显示器的 TFT 电路重复地传递每个像素的数据,所以不需要传递单个图案数据,即 LED 光源的开 / 关控制信号到大尺寸衬底中所有像素。相同的数据可以传输到每个像素以控制 LED 光源开 / 关。举例来说,在本实施方案中,作为大尺寸衬底的曝光靶衬底的尺寸约为 700 毫米 × 900 毫米(所谓的 46 英寸面板尺寸),液晶显示器的像素尺寸是 200 微米 × 600 微米,并且 TFT 电路图案的最小线宽是 3 微米。但是,本发明不局限于这些尺寸。

[0036] 图 2A 是表示根据本实施方案的 LED 光源、光学系统和曝光靶衬底布局的示意图。

通过还原光学系统 105 在曝光靶衬底 102 上还原并且形成了 LED 光源 106 的光源图像。还原光学系统 105 设计成像侧数值孔径 NA 大于物侧数值孔径 NA, 如光束 201 和 202 所示。在这种布置下, 光源侧工作距离 204 不可避免地大于曝光靶表面侧工作距离 205。

[0037] 至于光源图像的分辨率, LED 光源 106 发光区域内的不同发光部分彼此不会干涉, 如光束 202 所示, 所以形成不相干的图像。根据还原光学系统 105 的性能, 发光部分分别形成扩展的点图像。偏移所得的点图像并且调节到根据 LED 光源 106 的大小和还原光学系统 105 的放大倍数确定的位置。点图像的强度和形成整个光源图像 203 (参阅图 2B)。上述还原光学系统 105 的性能包括根据还原光学系统 105 的像侧数值孔径 NA 和聚光元件的布局确定的衍射极限和像差 (aberration) 性能。

[0038] 图 3 是表示根据本实施方案的曝光设备的曝光部分的示意图。从主体基座 304 上固定并保持曝光头板 301。在曝光头板 301 下方布置 LED 阵列 302 和用来打开 / 关闭 LED 光源的电学控制系统 (未显示)。电学控制系统借助传输线与电路图案开 / 关信号转换器 (未显示) 连接。在 LED 光源阵列 302 下布置光学元件阵列板 303, 与之距离约为光学系统光源侧工作距离的距离。在光学元件阵列板 303 上的阵列中布置光学元件组 305 和 306。曝光靶衬底 102 保持在衬底台 103 上并距离光学元件 305 和 306 预定的曝光靶衬底侧工作距离。在扫描下衬底台 103 在基底 304 上移动。激光干涉仪或编码器 (未显示) 在扫描移动期间反馈控制衬底台 103 的位置。

[0039] 图 4 是解释根据本实施方案扫描曝光的图。图 4 是表示从顶部观察时 LED 光源 106 的示意图。图 4 表示多个 LED 光源 106 和光学系统 105 排列成阵列的状态。在本实施方案中, 通过一一对应地结合 LED 光源 106 和光学系统 105 形成基本曝光单元。也就是说, 一个基本曝光单元在曝光靶衬底 (未显示) 上形成一个 LED 光源的图像。这些组合排列成二维阵列。更具体地说, 如图 4 所示, 一行中的 LED 光源 106 在图 4 中从左边到右边 (在扫描方向中) 倾斜排列。第一行最右边的 LED 光源 106 的高度 (垂直于扫描方向的方向上的位置) 几乎与第二行中最左边的光源 106 的高度相同。连续排列基本曝光单元, 从而在扫描时不会形成间断的麻烦。

[0040] 图 5A 强调了 LED 光源 106 的光源图像的连续性。因此, LED 光源 106 排列成每个能够形成在图 1A 所示的曝光头阵列 104 中的曝光头 104a 至 104d。作为另一个布局实例, 图 5B 表示了其中第一行中 LED 光源 106 的高度在其到达右边前达到第二行中光源 106 高度的布局。在此情况下, 图 1A 中所示的曝光头阵列 104 中的每个曝光头 104a 至 104d 可以在扫描方向上执行覆盖扫描曝光。可以通过选择最优的 LED 光源器件或另一种布局来形成上面的 LED 光源 106 阵列。考虑各种因素, 例如光的使用效率、形成条件、机械强度、安装精度和成本等, 可以适当地联合例如透镜和波带片的光学元件的设计值来构成曝光设备。

[0041] 在本发明优选的实施方案中, 作为调节曝光靶衬底 102 和曝光头结构 101 之间间隔的传感器, 可以采用使用电磁能 (例如磁场、电场或无线电波) 的传感器, 或者使用动能 (例如液体、声音或位置) 的传感器。这种传感器包括检测检测靶和传感器之间电容变化的电容传感器、使用磁铁的磁临近传感器 (proximity sensor)、使用电磁感应的涡流位移传感器、使用超声的超声位移传感器, 以及使用差动变压器的差动变压器接触型位移传感器。

[0042] 电容传感器是灵敏度根据检测靶改变的临近传感器。假定空气的介电常数为 1, 电容传感器可检测的介电常数认为是 1.5 以上。因为玻璃衬底的介电常数约为 5 至 10, 并且

在玻璃衬底上形成的金属层的介电常数约为 50, 所述电容传感器适用于使用玻璃衬底的液晶显示器曝光设备。

[0043] 磁临近传感器是通过使磁检测元件与磁铁结合而当检测靶临近传感器时检测磁通量变化的接近开关。

[0044] 涡流位移传感器是使用高频磁场的临近传感器。涡流位移传感器向传感器头中的线圈供应高频电流, 产生高频磁场。当在玻璃衬底上形成 TFT 电路或滤色片矩阵 (color filter matrix) 作为曝光靶衬底时, 在玻璃衬底表面上形成金属薄膜层。在此情况下, 因为下面的原因能够使用涡流位移传感器。在 TFT 电路中, 栅电极及栅极和源极的引线部分由金属制成。在滤色片中, 黑色矩阵的蔽光体由例如铬的金属制成。当在图案化金属后执行曝光过程时, 金属形状 (图案) 在检测间隙中会影响传感器。因此, 如果并排形成几乎相同的图案, 在相应于图案间距整数倍的位置上排列传感器, 从而在各个图案上几乎相同的位置上排列多个传感器。在液晶显示器中, 并排地二维排列用作显示字符或图像的最小单元的多个点 (像素)。因此, 当在相应于像素间距整数倍的位置上排列多个传感器, 同时追踪栅级引线使每个传感器测量间隙时, 在几乎相同的条件下比较并校正所述间隙。

[0045] 超声位移传感器是从传感器头传播超声并且使用传感器头接收物体反射的超声, 从而测量间隙的临时传感器。

[0046] 差动变压器接触型位移传感器是差动耦合当交流电激励初级线圈时在二级线圈中产生的感应电流, 并且提取所得电流作为电压差, 获得位移输出的接触传感器。作为根据本实施方案的传感器, 例如临近传感器的非接触传感器也是可取的。但是, 当涂覆了抗蚀剂的曝光靶衬底的表面与测量探针接触时, 其迹线的深度和宽度约为 10 至 100 纳米。因此, 可以使用接触传感器来形成线宽为 3 微米的 TFT 图案。

[0047] 如图 3 所示, 在曝光头结构 101 上面向曝光靶衬底 102 布置上述类型的传感器 108。图 6 是更详细表示传感器 108 布局的图。图 6 中的 x 方向相应于扫描方向, 并且 y 方向相应于与扫描方向垂直的方向。在 y 方向上并列传感器 108a、108b 和 108c。在相应于传感器 108a 的行中 x 方向 (扫描方向) 上并列液晶显示器像素 107a₁、107a₂、107a₃ 和 107a₄。

[0048] 在相对于 x 方向的倾斜方向上布置光学系统 105a₁ 用于液晶显示器的像素 107a₁。相似地, 在相对于 x 方向的倾斜方向上布置光学系统 105a₂ 用于液晶显示器的像素 107a₂。在相对于 x 方向的倾斜方向上布置光学系统 105a₃ 用于液晶显示器的像素 107a₃。在相对于 x 方向的倾斜方向上布置光学系统 105a₄ 用于液晶显示器的像素 107a₄。与上面的布局相应, 在相应于各个光学系统 105a₁ 至 105a₄ 的位置上布置 LED 光源 106a₁ 至 106a₄。LED 光源 106a₁ 至 106a₄ 与相应的光学系统 105a₁ 至 105a₄ 结合, 形成基本曝光单元。每个基本曝光单元在曝光靶衬底 102 上形成相应的 LED 光源的图像。

[0049] 当曝光靶衬底 102 在 x 方向上移动时, 传感器 108a、108b 和 108c 可以按时间顺序测量自身和 x 方向上曝光靶衬底 102 表面之间的间隔。基于传感器 108a、108b 和 108c 的检测结果, 控制器 307 可以调节要形成的光学系统 105a₁ 至 105a₄z 方向上光源图像的位置。作为调节要形成的光学系统 105a₁ 至 105a₄z 方向上光源图像位置的方法, 可以使用调节形成成像光学系统 105a₁ 至 105a₄ 的光学元件 (图 3 中的 305 和 306) 透镜光学能力的方法, 或者移动并调节 z 方向上光学元件 306 的位置方法, 如图 7 所示。

[0050] 可选地, 基于传感器 108a、108b 和 108c 的检测结果, 事先调节待形成光学元件的

z 方向上光源图像的位置彼此不同,从而选择性地开 / 关控制 LED 光源。举例来说,参照图 7,在相应于传感器 108a 的行中排列的成像光学系统 $105a_1$ 至 $105a_4$ 中,事先至少调节一个成像光学系统,使成像位置与其余的成像位置不同。当使用传感器 108a 在 x 方向上按时间顺序测量传感器 108a 和曝光靶衬底 102 表面之间的间隔时,如果成像光学系统 $105a_3$ 不满足所需的曝光条件,控制器 307 选择性地关闭与成像光学系统 $105a_3$ 相应的 LED 光源 $106a_3$,并且选择性地打开 LED 光源 $106a_1$ 、 $106a_2$ 和 $106a_4$ 。

[0051] 根据本实施方案,使用上述传感器可以增加响应速度并且简化设备布局。另外,当事先调节待形成光学元件的光源图像位置与其余的成像位置不同,并且选择性地操作满足所需曝光条件的基本曝光单元的 LED 光源时,可以简化间隙调节过程。

[0052] [第二实施方案]

[0053] 下面参照图 8 至 11 解释根据本发明的第二优选实施方案。与第一实施方案中所述的图 4 相似,图 8 是用来解释本实施方案扫描曝光的图。图 8 示意地表示了从顶部观察时 LED 光源 106 和成像光学系统 105 的阵列布局。本实施方案与 LED 光源 106 布局的第一实施方案不同。更具体地说,对于多个模块 701 中的每个模块组合 LED 光源 106,并且通过成像光学系统 105 形成图像。也就是说,图 8 表示如下布局:一行中 LED 光源 106 被分成每个具有四个 LED 光源 106 的模块 701,并且通过一对一的成像光学系统或还原成像光学系统形成每组 LED 光源 106 的图像。图 9 是表示一个 LED 光源 106 的光源图像。如图 9 所示,从图 9 中左边向右边(在扫描方向上)倾斜地成行排列一行中的 LED 光源 106。第一行中最右边的 LED 光源 106 的高度(在与扫描方向垂直的方向上的位置)几乎与第二行中最左边光源 106 的高度相同。

[0054] 尽管在图 8 和 9 的一个模块中只包括四个光源,但是本实施方案不局限于该值。举例来说,可以分组 1 至 3 或 5 个以上的光源。优选主要基于成像光学系统的像差和曝光图案的分辨率来确定光源的数量。即,在成像光学系统中,像差性能和分辨率通过在光学轴上形成图像而变得最大。但是,如果从光学轴到成像位置的距离变长,像差性能变差,导致低的分辨率。

[0055] 因为可以在不降低光源图像的数量下降低成像光学系统的总数量,所以本实施方案是方便的。这就导致图 1A 中所示的曝光头阵列 104 中的曝光头 104a 至 104d 的尺寸降低。因此,可以增加相同面积内的曝光头 104a 至 104d 的数量,从而提高曝光通过量。

[0056] 在图 8 和 9 所示的布局中,模块 701 仅在扫描方向上就包括多个曝光光源。但是,如图 10 和 11 所示,可以设计基本曝光单元具有在扫描方向和与扫描方向垂直的方向上包括多个曝光光源的模块。考虑各种因素,例如整个设备尺寸、生产量、成像光学系统的形成条件和成本,可以适当地形成基本曝光单元。

[0057] [第三实施方案]

[0058] 下面将参照图 12 至 14 解释第三实施方案。与第一实施方案中所述的图 4 相似,图 12 是用来解释根据本实施方案的扫描曝光的图。图 12 示意性地表示了从顶部观察时 LED 光源 106 和成像光学系统 1101 的阵列布局。本实施方案在 LED 光源 106 的布局方面与第一实施方案不同。更具体地说,LED 光源 106 也插在成像光学系统 1101 之间。如图 13 所示,本实施方案中使用的成像光学系统是一比一的竖直成像光学系统。举例来说,作为这种光学系统,可以使用两步成像光学系统来形成 LED 光源 106 的中间图像并且在曝光靶衬底

102 上再次形成所述中间图像,如图 13 所示。可以使用与曝光靶衬底 102 侧上系统对称的 LED 光源 106 侧的光学系统来实现一比一的成像。结果,举例来说,通过两个成像光学系统 1001a 和 1001b 在曝光靶衬底 102 上叠加 LED 光源 106' 的光源图像,其位于以阵列排列的成像光学系统 1001a 和 1001b 之间的空隙部分上。在这种布局下,可以在简单的阵列中规则地排列 LED 光源 106。可以设置阵列间距为短的间距。因此,可以相对于光源数量降低成像光学系统的数量,从而实现紧密的设备。除了实现了紧密曝光设备外,通过增加相同面积内曝光头的数量,同时利用降低图 1A 中所示的曝光头阵列 104 中一个曝光头尺寸的优点,可以提高曝光量。

[0059] 在图 12 和 13 中,扫描方向上成行的光源 106 被连续排列成阵列而不形成空隙。但是,如图 14 所示,可以在投影光学系统的空隙之间连续排列光源 106 成二维阵列。可以考虑成像光学系统的像差性能和曝光图案更高分辨率的需求来适当地选择本实施方案的布局。不仅通过如图 12 和 13 所示的两个投影光学系统,而且例如通过四个使用具有更高分辨率的成像光学系统的投影光学系统可以同时形成一个光源的图像。

[0060] [其它实施方案]

[0061] 本发明不局限于上述的实施方案,并且可以不同地改变顺序等。另外,可以适当地选择并使用下面的器件布局作为 LED 光源和光源阵列的器件布局。

[0062] 举例来说,光源 106 包括通过自发发射而发射光的固态元件。可以使用发光二极管元件(下文称作 LED 元件)或 EL 元件作为所述固态元件。可以使用具有各种发光波长的 LED 元件,例如 GaAs、GaAlAs、GaP/GaP、GaAlAs/GaAs、InGaAlP、InGaAlP/GaP、InGaAlP/GaAs、AlInGaN、AlGaIn、InGaIn、GaIn、AlIn、ZnO、ZnSe,或者金刚石作为 LED 元件。更优选使用发光波长适于曝光抗蚀剂的 LED 元件,例如 AlInGaIn、AlGaIn 或 InGaIn,但是本发明没有具体局限于此。可以使用有机 EL 和无机 EL 作为 EL 元件。

[0063] 优选根据作为曝光靶的抗蚀剂的灵敏度来设置 LED 元件的发光波长。可以使用发光波长的中央波长为 365 纳米并且光谱半峰宽 $\Delta \lambda$ 约 10 纳米至约 20 纳米的 LED 元件。在选择 LED 元件的发光波长时,可以根据抗蚀剂的灵敏度曲线而不管抗蚀剂的类型来选择具有最优发光波长和波长宽度的 LED 元件。此外,在使用上述覆盖曝光过程的布局中,可以混合具有不同发光波长的多个 LED 元件,在照射的表面上表现出所需的曝光波长分布。

[0064] 在上述实施方案中,来自 LED 的光可以直接用来曝光。即,不需要用来选择特定波长范围的波长滤波器。实际上,需要时可以使用波长滤波器。波长滤波器可以与每个 LED 元件在一个片上形成。可以使用在(非专利参考文献 1:Science,第 265 卷,第 943 页,1994 年)中公开的共振 LEDs。

[0065] 因为通过在 10-MHz GaN 系统中移动/传送衬底,LED 光源可以典型地使调制频率最大达到 GHz 的量级,所以可以以非常高的速度打开/关闭。使用这种特征,通过更细的脉冲驱动来实施脉冲发射,通过实施原来曾实施开操作的曝光操作可以获得高的输出。这是因为使用脉冲驱动过程 LED 元件高效地放热,以至于可以向 LED 光源上供应更大的平均电流和平均功率。当重复频率与曝光设备的曝光时间相比足够高时,可以按照与使用连续光的相同方式曝光抗蚀剂。根据脉冲数量调节曝光量。

[0066] 为了提高 LED 发射的光的使用效率,可以使用具有光收敛分布的 LED 元件。作为具有光收敛分布的 LED 元件,例如可以使用控制通过自发发光而从 LED 元件中发出的光的

空间模式的 LED 元件来改变自发发光的分布。更具体地说,根据使用在上述非专利参考文献 1 中所述的共振 QED 作用的自发发射控制等,通过具有共振腔的 LED 整体可以直接控制发射光的空间模式,从而改变自发发光的分布。

[0067] 可以使用作为晶片级光源形成的 LED 阵列光源作为 LED 阵列光源。可以考虑器件产率和安装成本来选择一个用于 LED 光源的芯片中包括的 LED 阵列的最佳数量。

[0068] 图 15 表示 LED 表面光源布局实例的示意图。图 15 还表示了晶片级形成的光源。如图 15 上图中的平面图所示,通过预定的器件过程在一个 LED 表面光源晶片 1501 上的 LED 发光部分 1502 上形成各个 LED 元件。图 15 的下图是沿图 15 平面图中线 A-A' 获取的剖视图。在衬底 1507 上形成用来驱动 LED 元件的驱动电路层 1506,并且在所述驱动电路层 1506 上形成 LED 元件。每个 LED 元件包括具有 pn 结的 LED 活性层 1503、隔离 / 电流集聚结构 (isolation/current constriction structure) 1504、独立驱动电极 1505 和驱动 IC 电路层 1506。

[0069] 图 16 表示了 LED 光源 1601 与作为成像光学系统一部分的平凸透镜集成的布局。图 16 还表示了包括冷却 LED 元件 1601 的冷却单元的布局。冷却单元可取地包括衬底 1604,用作支持 LED 元件 1601 以冷却衬底 1604,然后冷却 LED 元件 1601 的支持单元。在此情况下,作为要安装 LED 元件 1601 的衬底 1604,可以使用具有良好散热性能的金属板 (即衬底由铜和钨等的合金制成)。金属板可取地布置在与 LED 元件 1601 的发光表面相反的面上。冷却衬底 1604 的冷却装置可以直接布置在衬底 1604 上。衬底 1604 不局限于金属板。例如,当需要时通过考虑其发热性能和例如可加工性,可以使用半导体衬底 (例如硅衬底)、金刚石衬底,或者石墨衬底。

[0070] 如图 16 所示,可以在衬底 1604 中形成冷却 LED 元件 1601 的流体流动的冷却通道 1605。在此情况下,当在 LED 元件 1601 附近的位置上实施水冷却时,增强了冷却的效果。从管道等 (未显示) 中向冷却通道 1605 供应冷却的流体。举例来说,可以使用冷却溶液 (例如水、纯水,或者超纯水) 和 / 或冷却气 (即例如 Ar 的惰性气体或者例如 N₂ 的气体) 作为所述流体。

[0071] 为了填充衬底 1604 和透镜 1602 之间的间隙,可以在其间安置间隔 1606。为了在光学轴的方向上反射来自 LED 元件 1601 的宽角出射光 (exit light) 1608,可以在四角柱中截断透镜 1602 的衬底 1604 侧的部分,并且沿着所得的空间布置脊结构 1607。可以在透镜 1602 和脊结构 1607 之间的界面上形成铝膜,以至于界面具有高反射性。脊结构 1607 可以是中空的。在此情况下,根据透镜 1602 和空气之间的折射率差异,倾斜的界面用作全反射或菲涅耳反射的反射表面。可以事先在透镜 1602 的倾斜表面上形成铝、铯、银等的高反射金属膜。

[0072] [应用实施例]

[0073] 下面将解释使用根据本发明优选实施方案的曝光设备的半导体器件制造过程。图 17 是表示半导体器件总制造过程流程的流程图。在步骤 1 (电路设计) 中,设计出半导体器件电路。在步骤 2 (掩模制造) 中,在曝光设备中记录所设计的电路图案,将图案数据转化成曝光光源阵列开 / 关数据。在步骤 3 (衬底制造) 中,使用例如玻璃或半导体的材料制造曝光靶衬底。在称作预处理的步骤 4 (半导体器件工艺) 中,根据使用上述图案和曝光靶衬底的光刻过程,通过上述的曝光设备在衬底上形成实际电路。在称作后处理的步骤 5 (组

装)中,使用步骤4中制造的电路衬底形成器件板。该步骤包括例如装配和封装过程的组装过程。在步骤6(检查)中,实施检查,例如在步骤5中制造出的半导体器件和器件面板的操作检测试验和耐用性试验。因此,使用这些步骤完成器件面板并且在步骤7中运输。

[0074] 步骤4中的半导体器件加工包括:氧化半导体层表面的氧化步骤;在表面上形成绝缘膜的CVD步骤;通过蒸气沉积在表面上形成电极的电极形成步骤;在半导体层中注入离子的离子注入步骤;向衬底上施用光敏剂的抗蚀剂加工步骤;使上述曝光设备在已经经历了抗蚀剂加工步骤的衬底上形成电路图案的曝光步骤;显影在曝光步骤中曝光的衬底的显影步骤;刻蚀在显影步骤中显影的抗蚀剂图形以外的抗蚀剂的刻蚀步骤;以及除去不需要的刻蚀过的抗蚀剂的抗蚀剂去除步骤。重复这些步骤,在衬底上形成多个电路图案。

[0075] 因为可以做出许多与本发明明显不同的实施例而不会背离本发明的精神和范围,所以应当理解除了如权利要求中定义外,本发明没有局限于其具体的实施方案。

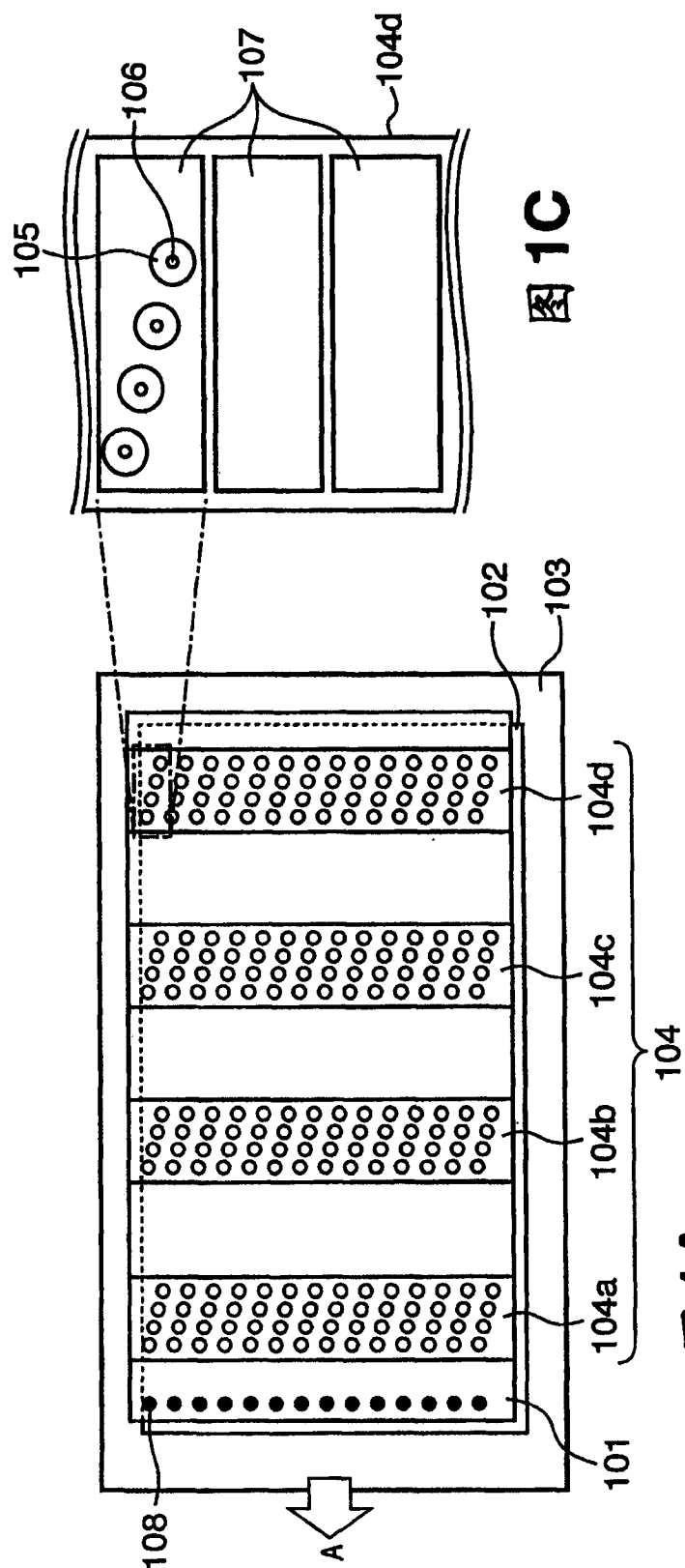


图 1C

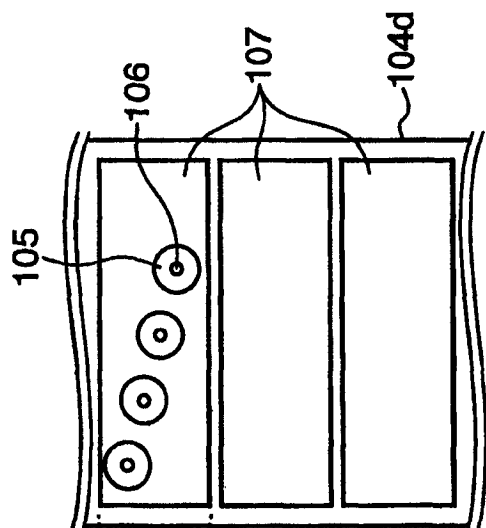


图 1A

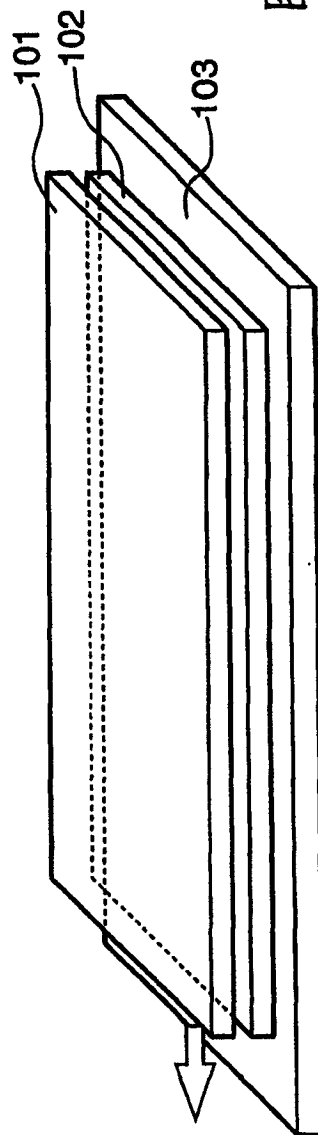


图 1B

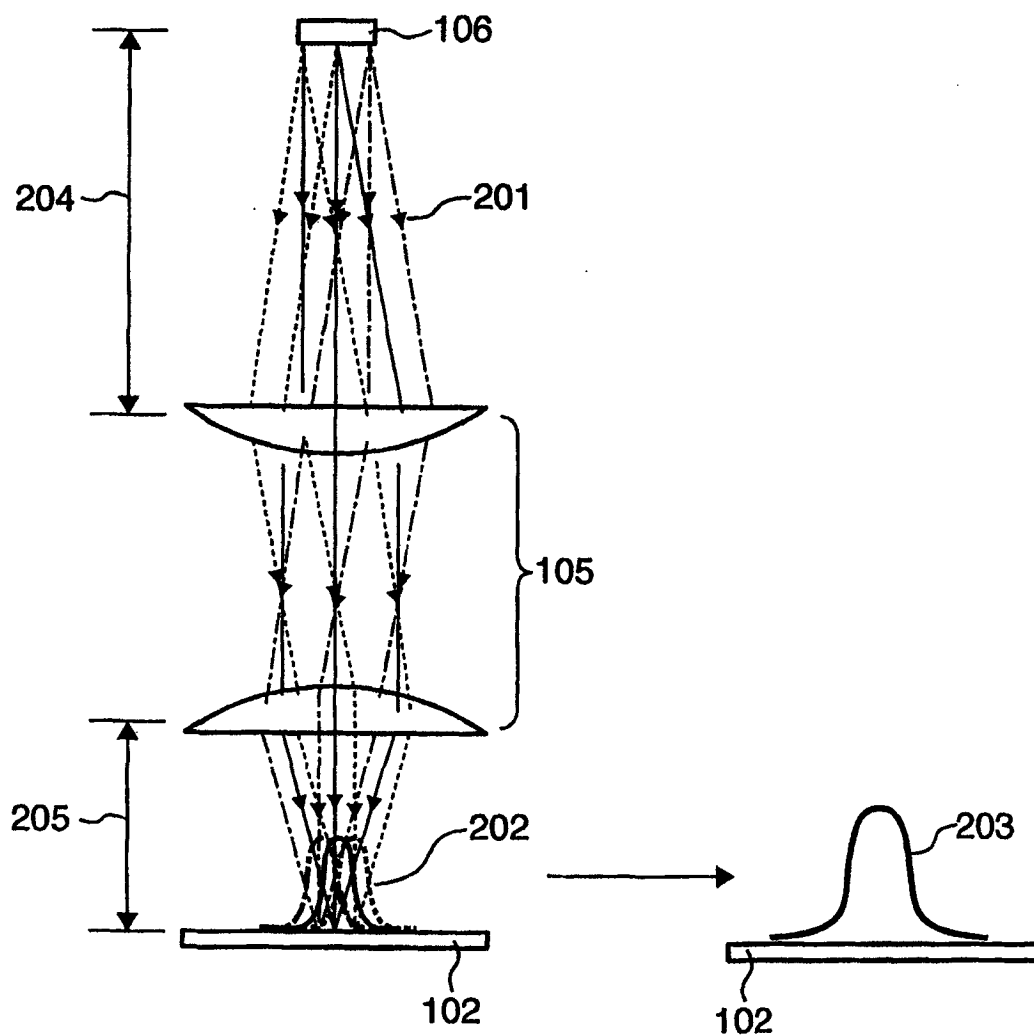


图 2A

图 2B

图 3

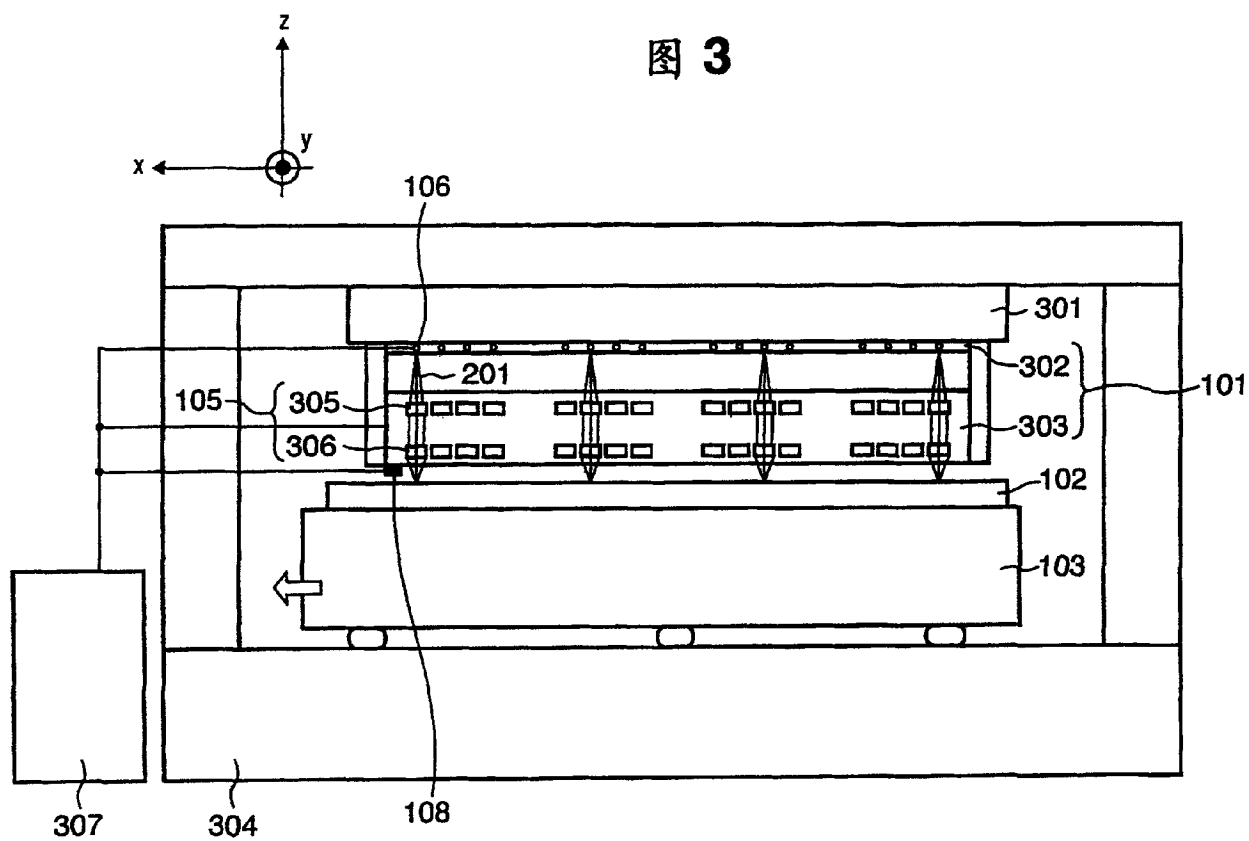


图 4

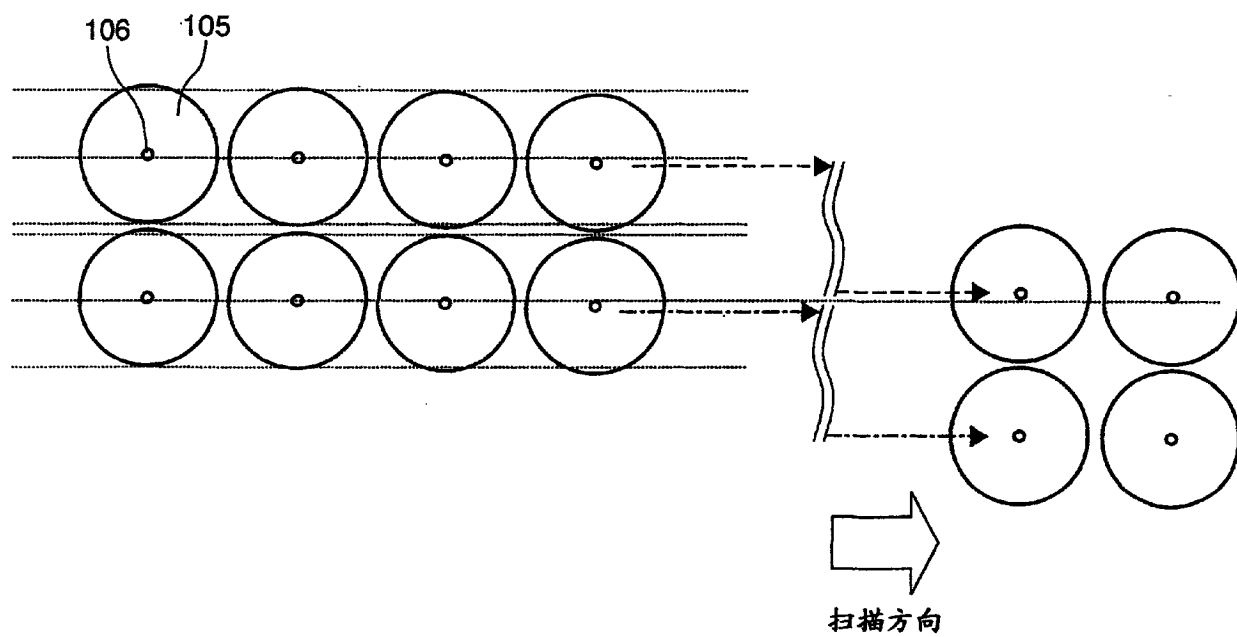


图 5A

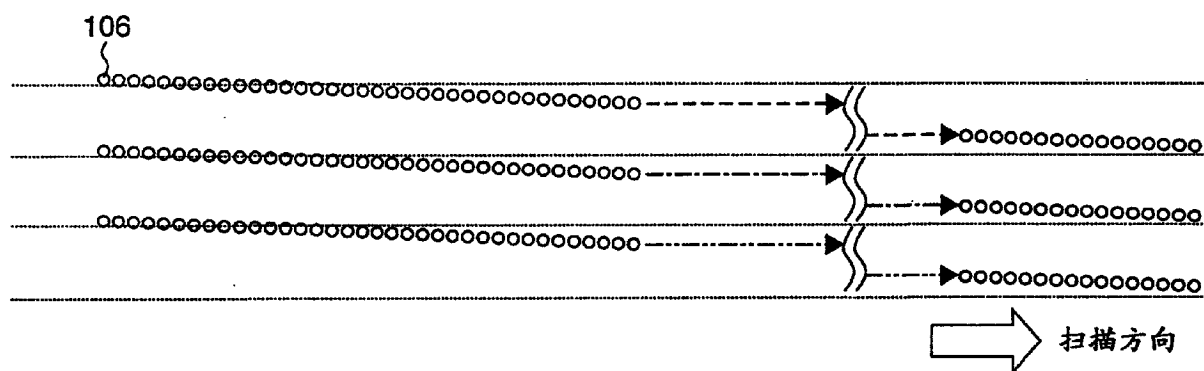


图 5B

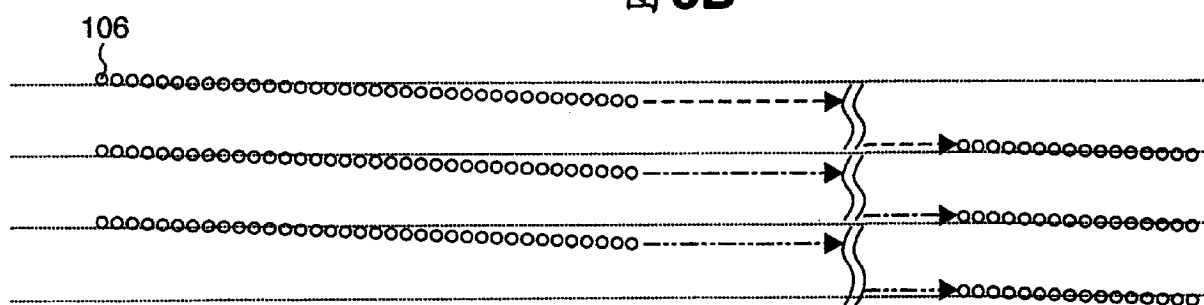


图 6

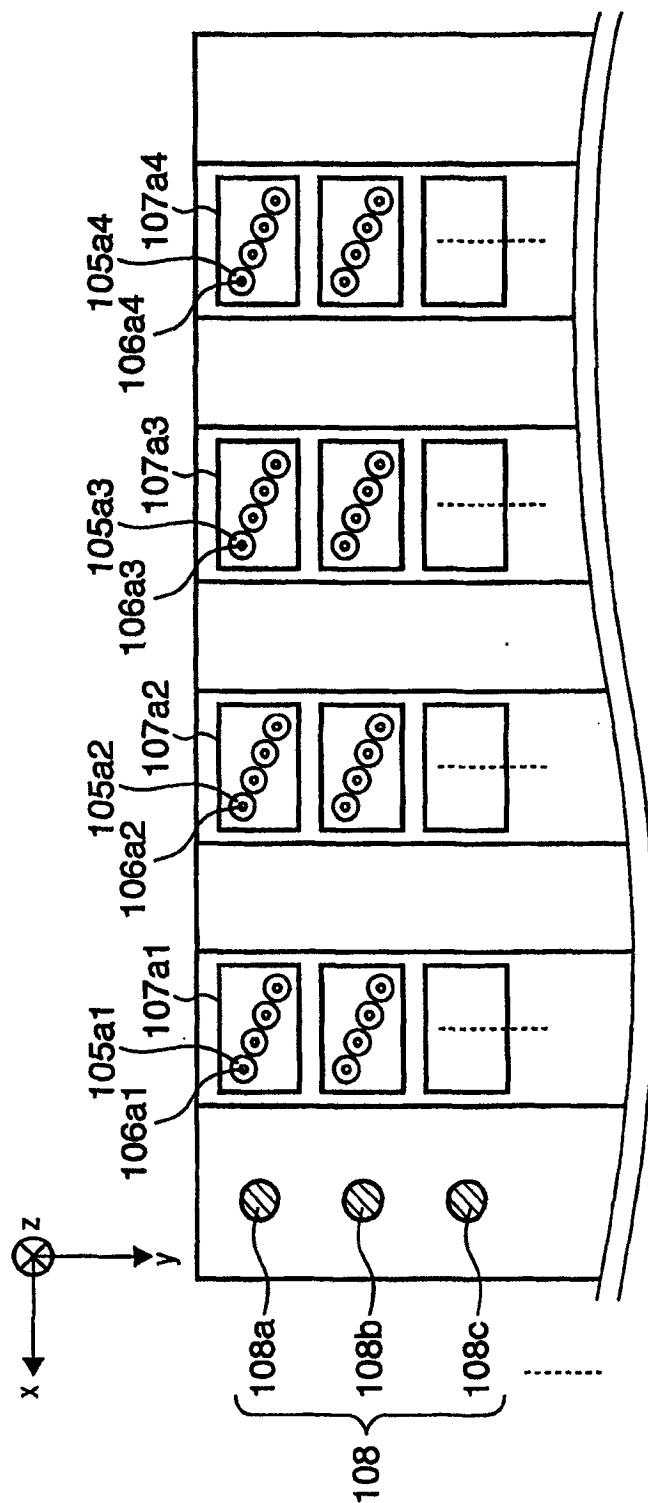


图 7

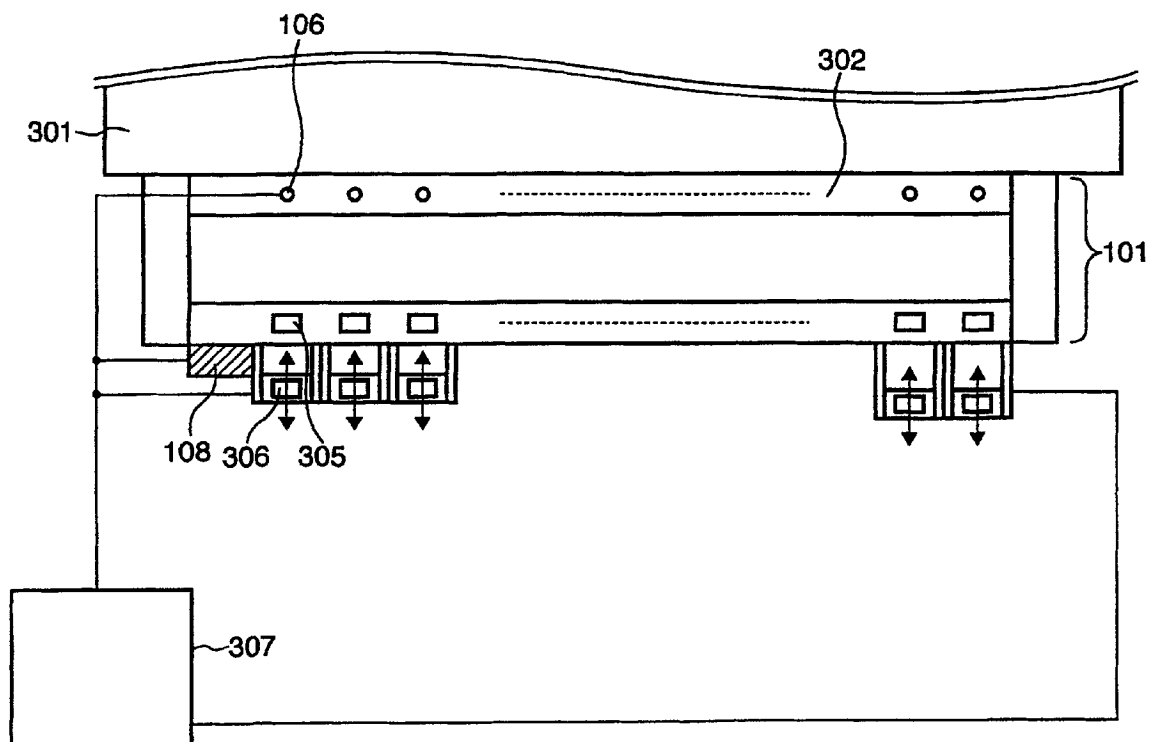


图 8

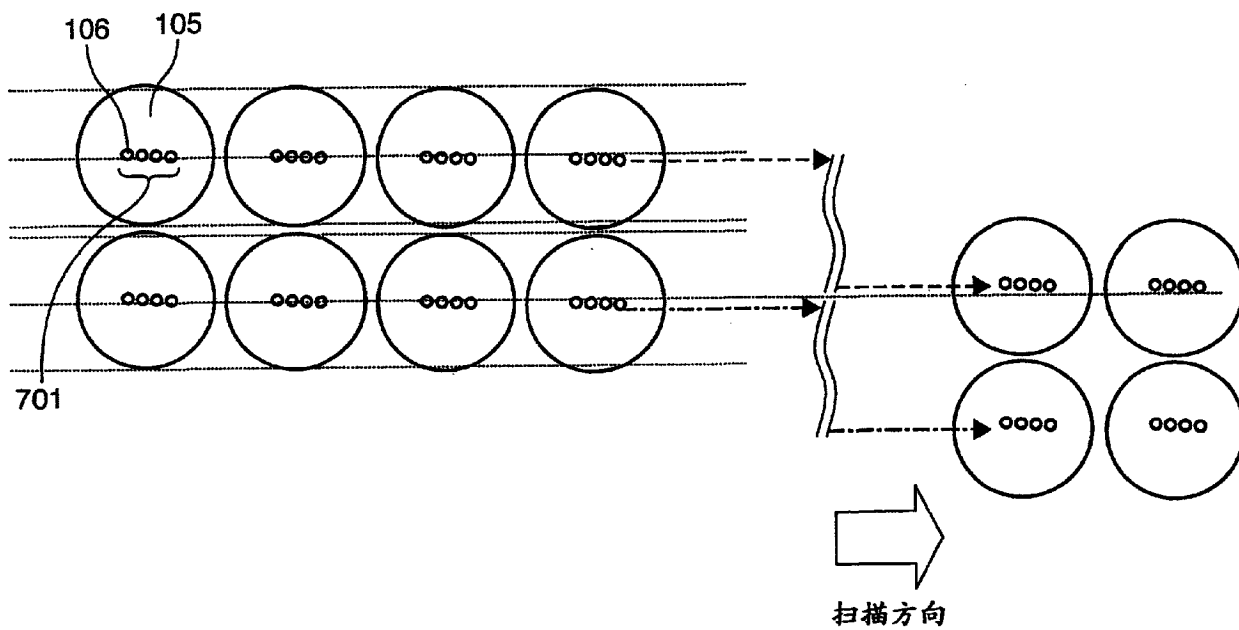


图 9

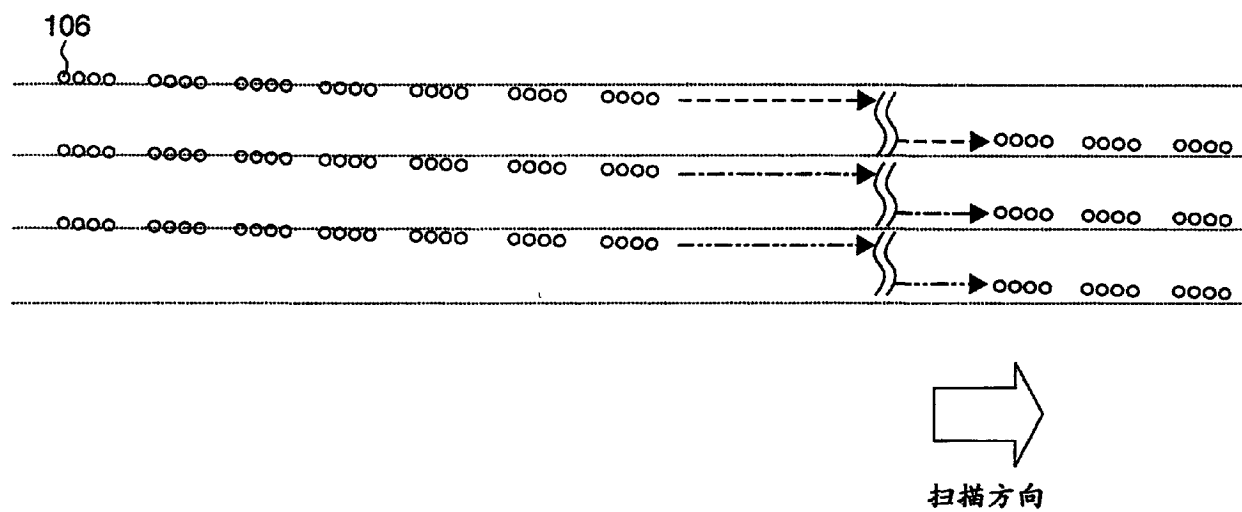


图 10

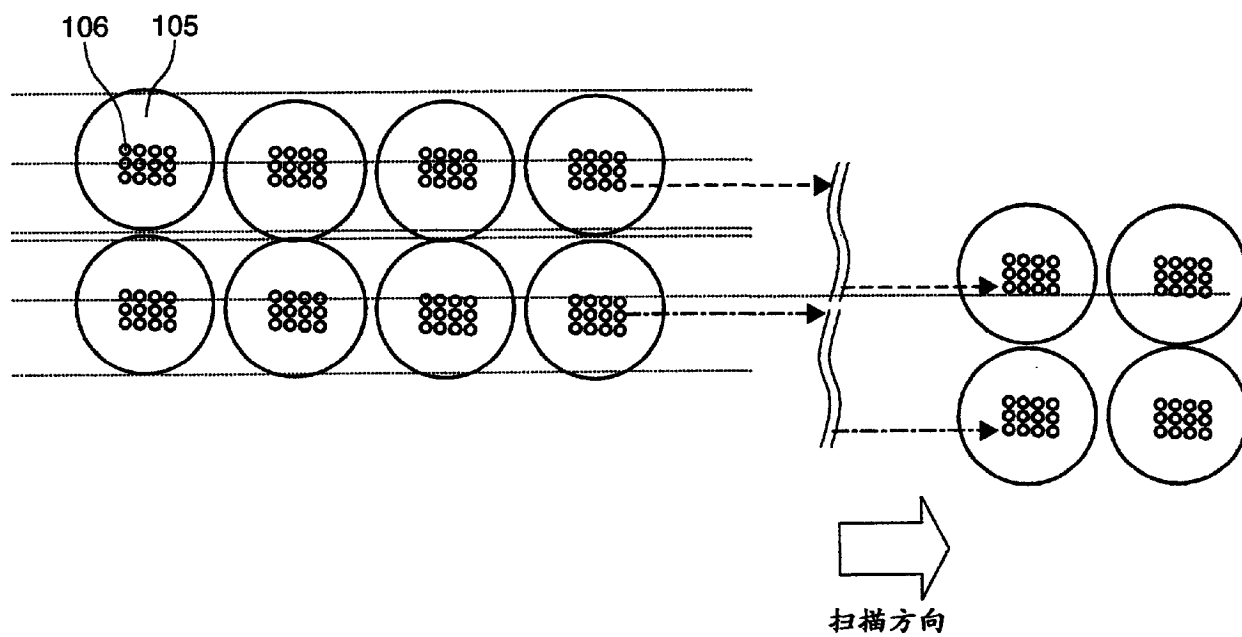


图 11

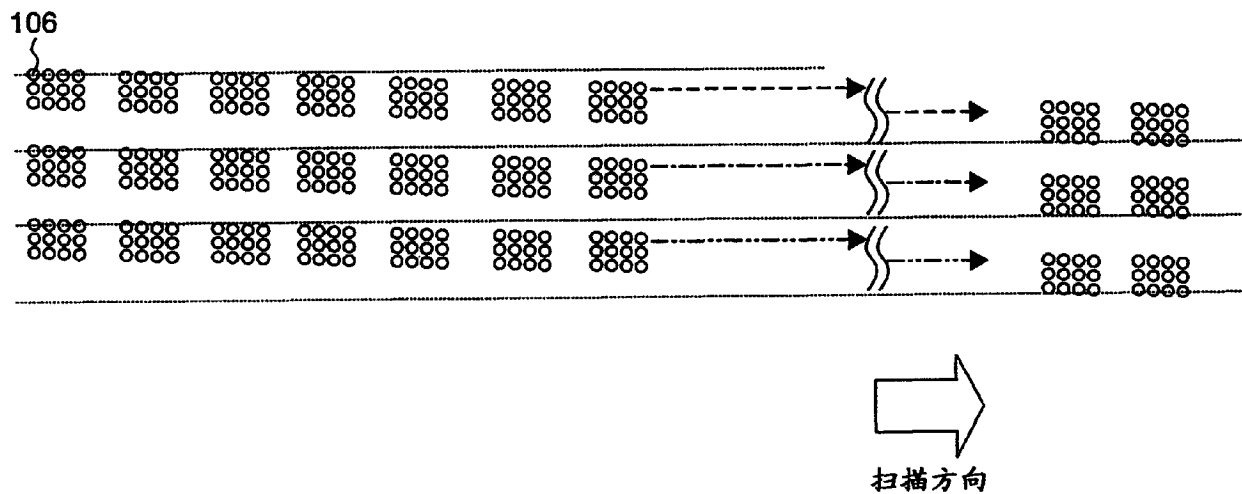
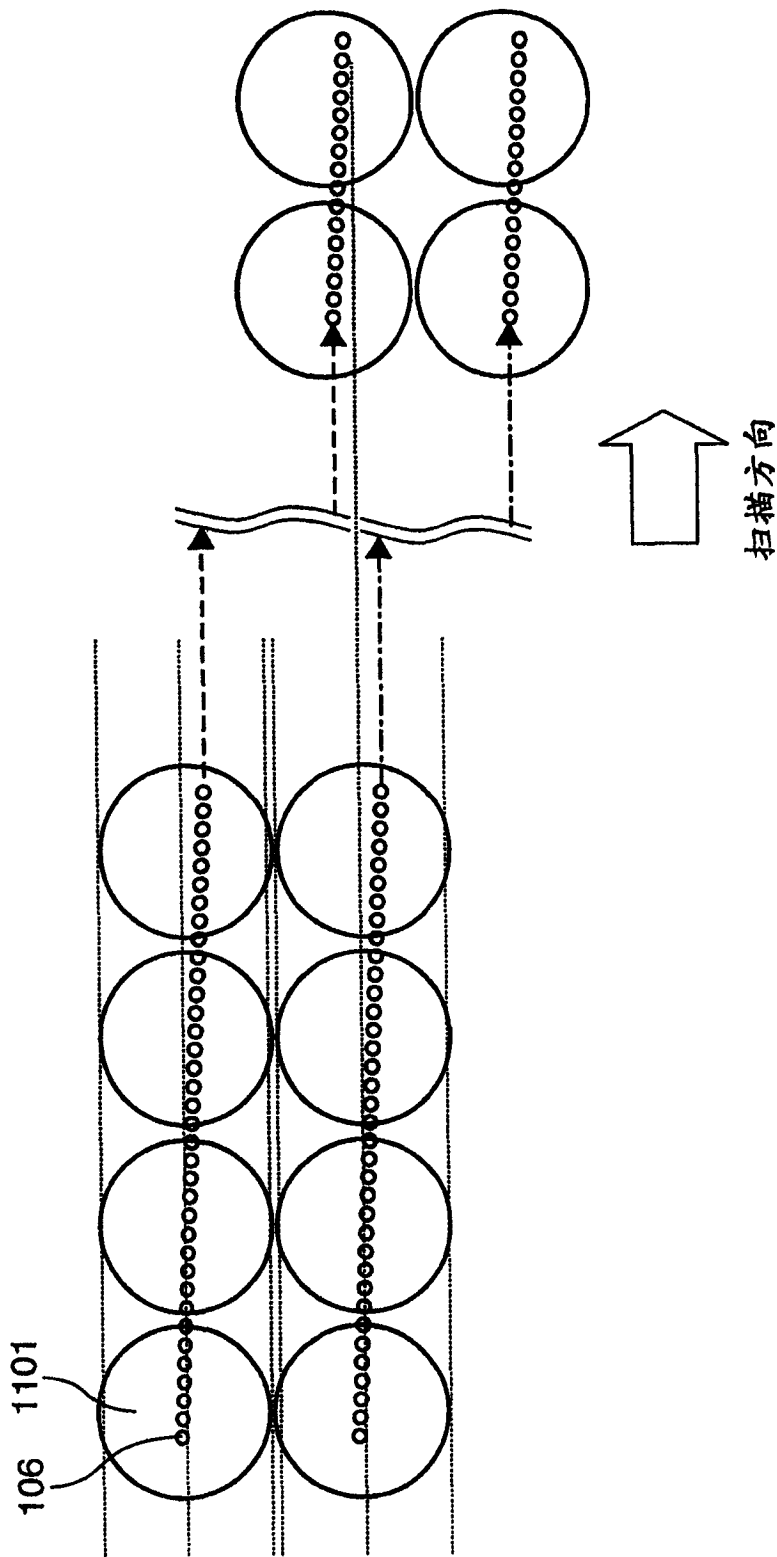


图 12



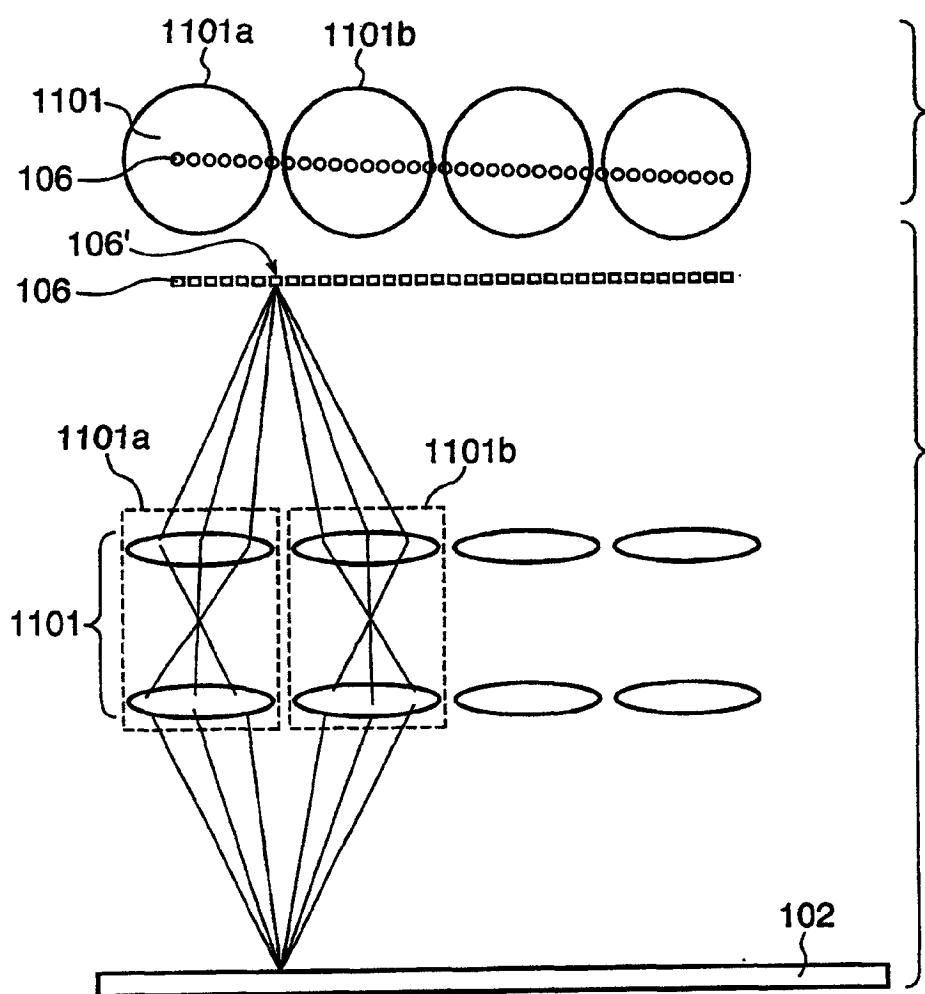


图 13A

图 13B

图 14

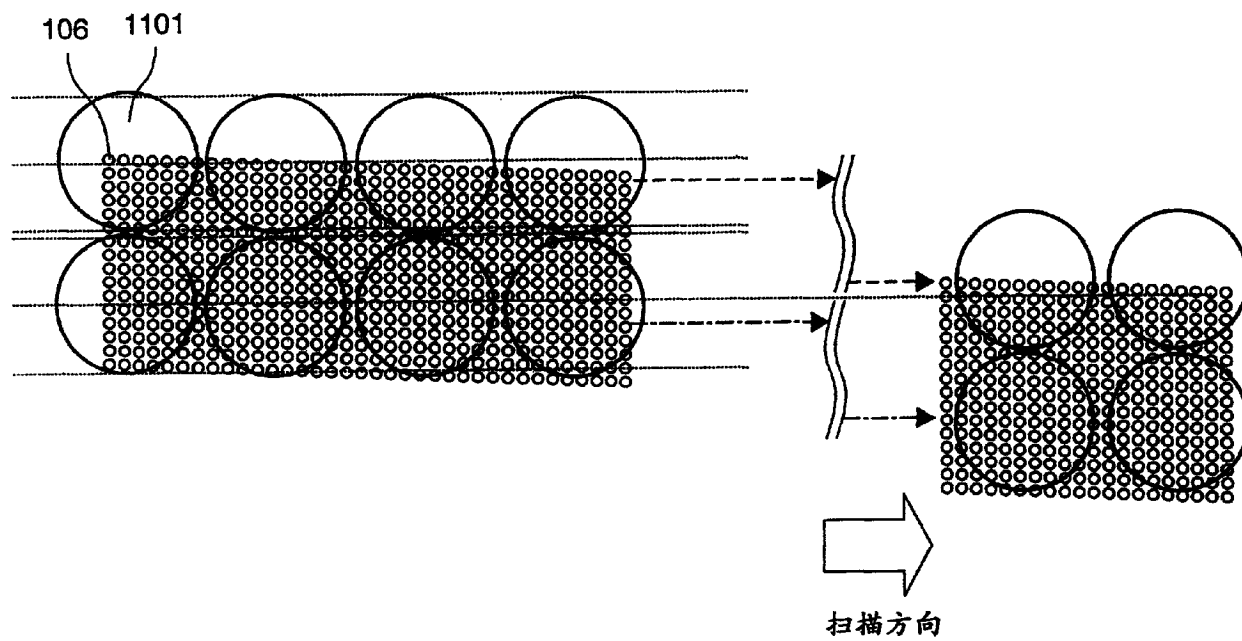


图 15

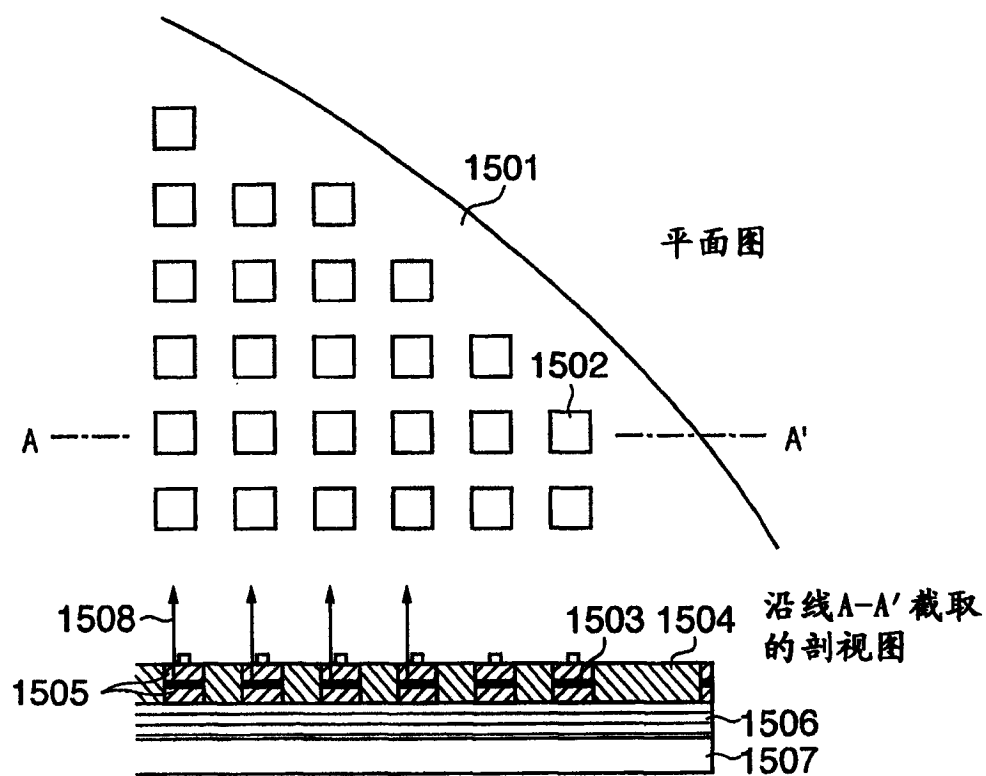


图 16

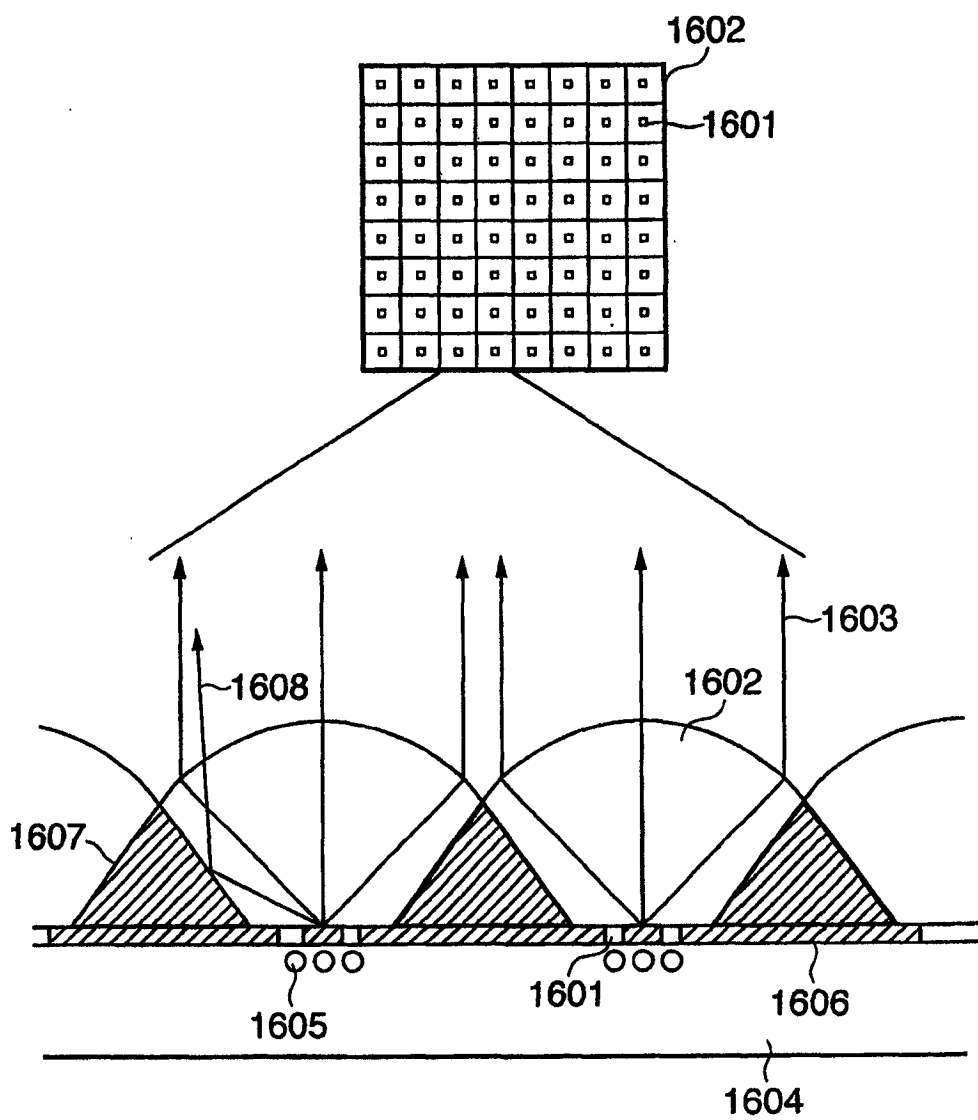


图 17

