



URZĄD
PATENTOWY
PRL

Patent tymczasowy dodatkowy
do patentu nr _____

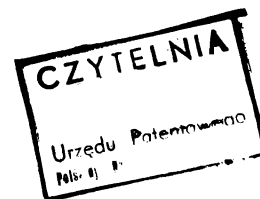
Int. Cl.² H03K 13/20

Zgłoszono 08.06.78 (P. 207496)

Pierwszeństwo _____

Zgłoszenie ogłoszono 07.05.79

Opis patentowy opublikowano 30.04.1982



Twórca wynalazku: Krzysztof Namysłowski

Uprawniony z patentu tymczasowego: Instytut Badań Jądrowych,
Warszawa (Polska)

**Układ i sposób przetwarzania
analogowo-częstotliwościowego**

1

Przedmiotem wynalazku jest układ i sposób przetwarzania analogowo-częstotliwościowego.

W znanych przetwornikach analogowo-częstotliwościowych sygnał analogowy podawany jest do wejścia integratora, którego wyjście połączone jest z jednym wejściem komparatora przy czym do drugiego wejścia podawany jest stały sygnał progowy. Wyjście komparatora połączone jest przez układ multiwibratora z układem rozładowującym pojemność w integratorze. W czasie całkowania sygnału analogowego, w momentach zrównania napięć na wejściach komparatora następuje generacja impulsów w multiwibratorze. Każdy impuls powoduje rozładowanie pojemności integratora i rozpoczęcie nowego cyklu całkowania. Znane są także ze zgłoszenia nr P. 195233 sposoby, w których uzyskuje się większą rozdzielczość przetwarzania przez wprowadzenie sygnału z integratora do drugiego komparatora sterującego przetwornik cyfrowo-analogowy wytwarzający schodkowo narastający sygnał progowy podawany na wejście komparatora.

Celem wynalazku jest opracowanie układu przetwornika analogowo-częstotliwościowego pracującego w oparciu o metodę przetwarzania zapewniającą generację impulsów częstotliwościowych w odstępach proporcjonalnych do przetwarzanej wielkości wejściowej w czasie każdego cyklu całkowania.

Istota wynalazku polega na tym, że wyjście integratora połączone jest z pierwszym wejściem komparatora sterującego za pośrednictwem multiwibratora licznik impulsów,

2

którego wyjścia kodowe połączone są z wejściem przetwornika cyfrowo-analogowego, którego wyjście analogowe połączone jest z drugim wejściem komparatora, a jedno z wyjść licznika impulsów połączone jest przez multiwibrator z układem rozładowującym pojemność w integratorze. Napięcie z integratora w czasie każdego cyklu całkowania porównuje się z napięciem schodkowym otrzymywanym z przetwornika cyfrowo-analogowego sterowanego z licznika zliczającego impulsy, generowane przy kolejnych porównaniach przy czym n-ty impuls powoduje rozładowanie pojemności integratora i wyzerowanie licznika impulsów.

Stosowanie układu i sposobu według wynalazku pozwala na zwiększenie rozdzielności przetwornika przy jednoczesnym zwiększeniu dokładności i szybkości działania przetwornika. Ponadto pozwala na cyfrowe sterowanie działaniem przetwornika przez zmianę pojemności licznika, a także przez zmianę wielkości poszczególnych wartości kwantów napięcia schodkowego.

Przedmiot wynalazku jest pokazany na przykładzie wykonania przedstawionym na rysunku, na którym fig. 1 przedstawia przebiegi czasowe przy przetwarzaniu sposobem według wynalazku, a fig. 2 — blokowy schemat przetwornika pracującego w oparciu o sposób według wynalazku.

Wielkość analogowa wprowadzana jest na wejście integratora 1, którego wyjście połączone jest z wejściem komparatora 2 sterującego multiwibrator 3 połączony z wejściem licznika impulsów 4 połączony z przetworni-

kiem cyfrowo-analogowym 5 i multiwibratorem 6 przy czym wyjście przetwornika cyfrowo-analogowego 5 połączone jest z wejściem komparatora 2 a wyjście multiwibratora 6 z wejściem rozładowującym integratora 1. Przebieg *a* jest napięciem na wyjściu integratora 1. Przebieg *b* jest napięciem schodkowym otrzymywanym z przetwornika cyfrowo-analogowego 5 przy czym dla każdego procesu zrównania napięć *b* i *a* na wyjściu multiwibratora 3 generowany jest impuls *c* powodujący zmianę stanu licznika impulsów 4 o jeden bit i przyrost napięcia *b* na wyjściu przetwornika cyfrowo-analogowego 5 o jeden kwant. Dla wybranego *n*-tego impulsu *c* generowany jest z licznika impulsów 4 impuls *d* sterujący multiwibratorem 6, na którego wyjściu pojawia się impuls *e* rozładowujący pojemność integratora 1 przy czym po wystąpieniu *n*-tego impulsu *c* stan licznika impulsów 4 sprowadzony jest do wartości zerowej.

Zastrzeżenia patentowe

1. Układ przetwarzania analogowo-częstotliwościowego zawierający integrator, którego wyjście połączone

jest z jednym wejściem komparatora, a jego wyjście jest połączone poprzez układ multiwibratora z licznikiem impulsów, którego z kolei wyjścia kodowe połączone są poprzez przetwornik cyfrowo-analogowy z drugim wejściem komparatora, **znamienny tym**, że wyjście licznika impulsów (4) połączone jest z multiwibratorem (6), którego wyjście połączone jest z obwodem rozładowania integratora (1).

2. Sposób przetwarzania analogowo-częstotliwościowego, w którym analogowa wielkość wejściowa prądu lub napięcia poddawana jest całkowaniu, **znamienny tym**, że napięcie (*a*) z wyjścia integratora porównuje się w każdym cyklu całkowania *n* razy z kolejnymi wartościami napięcia schodkowego (*b*) przy czym dla każdego zrównania napięć (*b* i *a*) generuje się impuls (*c*), który powoduje zwiększenie strat o kwant napięcia (*c*) i jednocześnie zlicza się impuls (*c*) do liczby *n*, przy której generowany jest impuls (*e*) sprowadzający napięcia (*a* i *b*) do wartości początkowej okresu całkowania.

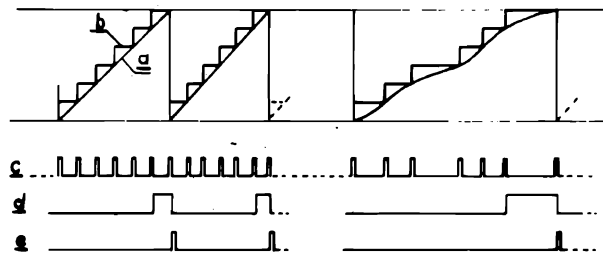


fig 1

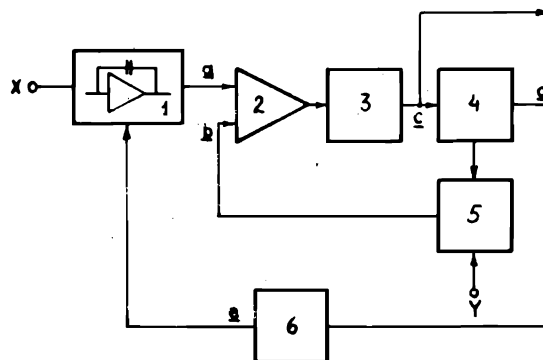


fig 2