

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-236108  
(P2005-236108A)

(43) 公開日 平成17年9月2日(2005.9.2)

(51) Int. Cl.<sup>7</sup>

H01L 25/07

H01L 25/18

F I

H01L 25/04

C

テーマコード (参考)

審査請求 未請求 請求項の数 3 O L (全 9 頁)

(21) 出願番号 特願2004-44617 (P2004-44617)  
(22) 出願日 平成16年2月20日 (2004.2.20)

(71) 出願人 000003207  
トヨタ自動車株式会社  
愛知県豊田市トヨタ町1番地  
(71) 出願人 000003609  
株式会社豊田中央研究所  
愛知県愛知郡長久手町大字長湫字横道41番地の1  
(74) 代理人 110000110  
特許業務法人快友国際特許事務所  
(72) 発明者 園田 輝彦  
愛知県豊田市トヨタ町1番地 トヨタ自動車株式会社内  
(72) 発明者 八木 雄二  
愛知県愛知郡長久手町大字長湫字横道41番地の1 株式会社豊田中央研究所内  
最終頁に続く

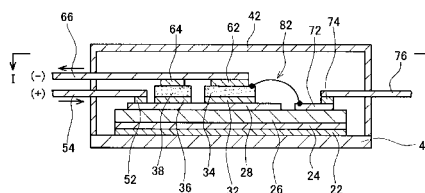
(54) 【発明の名称】 半導体装置

(57) 【要約】

【課題】 半導体装置に用いられている配線の寄生インダクタンスの低減化。

【解決手段】 絶縁基板26上に形成されている導電層28と、導電層28に形成されているIGBTチップ34と、導電層28に形成されているダイオードチップ38と、それらを包囲するケース42と、導電層28に接続されているとともにケース42外へ伸びているコレクタ電極端子54と、IGBTチップ34とダイオードチップ38に接続されているとともにケース42外へ伸びているエミッタ電極端子66を備えている。エミッタ電極端子66は、IGBTチップ34とダイオードチップ38との間を平板で架橋するとともに、その平板と導電層28が平行な位置関係で形成されている。

【選択図】 図2



## 【特許請求の範囲】

## 【請求項 1】

絶縁基板と、  
絶縁基板上に形成されている導電層と、  
導電層に一方の主電極が接続されている半導体チップと、  
導電層に一方の主電極が接続されているバイパス用半導体チップと、  
絶縁基板と導電層と半導体チップとバイパス用半導体チップとを包囲するケースと、  
導電層に接続されているとともに、ケース外へ伸びている第 1 端子部材と、  
半導体チップの他方の主電極とバイパス用半導体チップの他方の主電極に接続されてい  
るとともに、ケース外へ伸びている第 2 端子部材とを備え、  
第 2 端子部材は、半導体チップとバイパス用半導体チップとの間を平板で架橋するとと  
もに、その平板と導電層が平行な位置関係で形成されていることを特徴とする半導体装置  
。

10

## 【請求項 2】

前記第 1 端子部材と前記第 2 端子部材がケース外へ対向して平行に伸びていることを特  
徴とする請求項 1 の半導体装置。

## 【請求項 3】

前記第 1 端子部材と前記第 2 端子部材が略矩形の平板であることを特徴とする請求項 2  
の半導体装置。

20

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、半導体装置の寄生インダクタンスを低減する技術に関する。

## 【背景技術】

## 【0002】

主電流が流れる半導体チップ(典型的には I G B T (Insulated Gate Bipolar Transisto  
r)で構成されている)と、その半導体チップがターンオフする過渡的なタイミングに、そ  
の半導体チップを逆方向へ流れようとする電流をバイパスするバイパス用半導体チップ(  
典型的にはダイオードで構成されている)が並列に接続された構成を備える半導体装置が  
知られている。この種の半導体装置は、例えば 3 相インバータ回路等に利用されている。  
その 3 相インバータ回路では、U 相、V 相、W 相へ電流を出力する回路のアップー側部と  
ロー側部のそれぞれに半導体装置が組み込まれ、合計 6 個の半導体装置が利用されてい  
る。

30

近年、電気自動車等に利用される 3 相インバータ回路を大電流で扱いたいという要望が  
強くなってきている。この 3 相インバータ回路を大電流で動作させると、そのスイッチ  
ング時の電流変化率に半導体装置の配線等に起因する寄生のインダクタンスが乗じて、スパ  
イク状のサージ電圧が大きくなるという問題が生じてくる。そこで、この半導体装置の配  
線に起因する寄生のインダクタンスを低減する重要性が増しており、その技術の一例が特  
許文献 1 と特許文献 2 に記載されている。

40

【特許文献 1】特開平 6 - 4 5 5 0 9 号公報(その公報の図 1 参照)

【特許文献 2】特開平 9 - 1 0 2 5 7 8 号公報(その公報の図 1 参照)

## 【0003】

特許文献 1 と特許文献 2 の半導体装置は、半導体チップの一方の主電極に至る配線の一  
部と、他方の主電極に至る配線の一部とを平行に相対向して形成し、それぞれの配線内を  
互いに逆方向へ電流を流すことで、その電流によって発生する磁束を相殺して寄生インダ  
クタンスを低減する技術を利用したものである。

## 【発明の開示】

## 【発明が解決しようとする課題】

## 【0004】

50

しかしながら、特許文献1と特許文献2のいずれの半導体装置でも、配線と半導体チップを電氣的に接続するために配線の一部にアルミワイヤが用いられている。このアルミワイヤの寄生のインダクタンスの低減を図るために、特許文献1ではアルミワイヤ同士を平行に形成し、そのアルミワイヤ内を互いに逆方向の電流を流すことで対処している。しかしながら、アルミワイヤのような細線同士を平行に形成することは非常に困難であり、そのため寄生のインダクタンスの低減が十分とは言えない。また、特許文献2では平板形状の配線に対してアルミワイヤを平行に配置し、この平板内を流れる電流とアルミワイヤ内を流れる電流を互いに逆方向に流すことで寄生のインダクタンスの低減化を図っている。しかしながらアルミワイヤは所定の形状でカーブしており、平板に対して完全に平行な位置関係とはならず、寄生のインダクタンスの低減が十分とは言えない。

10

本発明の目的は、アルミワイヤを利用せずに、寄生インダクタンスが低減された半導体装置を提供することを目的とする。

【課題を解決するための手段】

【0005】

本発明の半導体装置は絶縁基板を備えている。その絶縁基板上に導電層が形成されている。その導電層に半導体チップの一方の主電極が接続されている。さらにその導電層にバイパス用半導体チップの一方の主電極が接続されている。絶縁基板と導電層と半導体チップとバイパス用半導体チップとはケースによって包囲されている。

導通確保用に第1端子部材と第2端子部材が用意されている。第1端子部材は、導電層に接続されておりケース外へ伸びている。第2端子部材は、半導体チップの他方の主電極とバイパス用の半導体チップの他方の主電極に接続されており、ケース外へと伸びている。

20

本発明の半導体装置の一つの特徴は、第2端子部材が半導体チップとバイパス用半導体チップとの間を平板で架橋するとともに、その平板と導電層が平行な位置関係で形成されていることである。換言すると、第2端子部材の一部を利用して、半導体チップとバイパス用半導体チップとの間を平板で架橋することで、この平板と導電層が平行な位置関係で容易に構成されることを実現している。

【0006】

上記の半導体装置の半導体チップに電流が流れる場合(オン状態)を説明する。電源の正側に第1端子部材を接続し、負側に第2端子部材を接続する場合を例として説明する。半導体チップがオンすると、ケース外からケース内に向かって第1端子部材を亘って電流が流れ込む。その電流は導電層を経由して半導体チップに供給される。半導体チップを通過した電流は、第2端子部材を流れてケース外に向かって流れる。

30

導電層と第2端子部材が平行な位置関係に形成されており、それぞれを流れる電流もまた逆方向へ向かって流れている。したがって、この箇所では寄生のインダクタンスが低減されている。また、バイパス用半導体チップに電流が流れる場合でも、導電層と第2端子部材を逆方向へ電流が流れるために寄生のインダクタンスが低減される。

【0007】

第1端子部材と第2端子部材がケース外へ対向して平行に伸びていることが好ましい。

ケース内外に亘って伸びている第1端子部材と第2端子部材が、対向して平行に伸びている。このため、それぞれの端子部材を流れる電流は互いに逆方向へ向かって流れる。そのため、それぞれの電流によって発生する磁束が相殺され、この端子部材の間の寄生のインダクタンスが低減されている。

40

特許文献2に記載されている半導体装置では、ケース外の配線に関してまで寄生インダクタンスの低減化を考慮した設計がされておらず、そのためサージ電圧を低減する効果は十分とは言えない。本発明の半導体装置では、従来構造に比して、ケース内とケース外のいずれの配線に対しても寄生のインダクタンスを低減しているために、サージ電圧の低減効果が大きい。

【0008】

第1端子部材と第2端子部材が略矩形の平板であることが好ましい。

50

半導体チップとバイパス用半導体チップとを結ぶ方向に沿って第1端子部材の長手方向を配置することができる。また、それと平行に第2端子部材を配置することによって、第2端子部材により半導体チップとバイパス用半導体チップを架橋することができる。したがって、第1端子部材と第2端子部材とがケース内とケース外のいずれにおいても対向するとともに平行に伸びている。また、その第2端子部材は導電層に対しても平行な位置関係に形成されることになる。

上記の半導体装置では、第2端子部材の全領域が、第1端子部材あるいは導電層に対して平行な位置関係で対向しているために、その寄生のインダクタンスの低減効果は極めて大きい。さらに、第1端子部材と第2端子部材が直線的に形成されており、そのため半導体チップとバイパス用半導体チップに電流を供給するためのケース外からケース内に至る導通経路が、最短の距離で構成されている。導通経路が最短化されることで寄生のインダクタンスの低減に効果があるとともに、半導体装置の小型化という点でも極めて有効である。

10

#### 【発明の効果】

##### 【0009】

本発明によれば、アルミワイヤを利用することなく、寄生のインダクタンスが低減された半導体装置を提供することができる。

#### 【発明を実施するための最良の形態】

##### 【0010】

最初に実施例の主要な特徴を列記する。

20

(第1実施形態) 半導体チップはIGBTで構成されるものに限らず、MOSFET、サイリスタなどのスイッチング素子を適用してもよい。

(第2実施形態) 第1電極端子と第2電極端子の形状は、矩形、L字状の平板に限定されず、要はその第1電極端子と第2電極端子が平行な位置関係で対向してればよい。所定の角度でカーブしていても、屈曲していても構わない。半導体装置が使用される状況に合わせてその形状は適宜設計すればよい。なお、対向する箇所の第1電極端子と第2電極端子の幅は同一であるのが好ましい。寄生のインダクタンスの低減効果が大きくなる。さらに、その対向する距離は小さい方が好ましい。寄生のインダクタンスの低減効果がさらに大きくなる。

#### 【実施例】

30

##### 【0011】

図面を参照して以下に各実施例を詳細に説明する。

(第1実施例) 図1に第1実施例の半導体装置の模式的な水平断面図を示し、その図1中のII-II線断面図を図2に示す。図1は図2のI-I線断面に相当する。

まず、図2の断面図を参照してその構成を説明する。

図示42はプラスチック等の樹脂からなるケースであり、後述する各構成要素を包囲している。このケース42は、底面に位置する放熱板44の周縁から上方に向けて側壁が伸びるとともに、その上面を塞ぐ格好で形成されている。放熱板44は熱伝導度の大きい材料で形成されており、半導体装置を動作させたときに発生する熱をケース42の外へ逃がし易いように作用している。放熱板44は金属で構成するのが好ましい。

40

##### 【0012】

図中26は絶縁層であり、裏面には裏面側導電層24が蒸着されており、表面の一部にも導電層28が形成されている。絶縁層26は、裏面側導電層24が放熱板44に半田22によって接続固定され、ケース42に位置決めされる。

導電層28上の一部に半田32を介してIGBTチップ34(半導体チップの一例)が固定されている。このIGBTチップ34のコレクタ電極は図面下側であり、したがって、導電層28と電氣的に接続している。

導電層28上の一部には、半田36を介してダイオードチップ38(バイパス用半導体チップの一例)も固定されている。このダイオードチップ38は、IGBTチップ34をターンオフした過渡的なタイミングで、そのIGBTチップ34を逆方向へ流れようとす

50

る電流をバイパスして流すように作用する。したがって、このダイオードチップ38はIGBTチップ34に対して逆並列に形成されている。したがって、ダイオードチップ38のカソードが図面下側であり、導電層28に電氣的に接続している。

#### 【0013】

半田52を介してコレクタ電極端子54の一端が導電層28に接続している。このコレクタ電極端子54はケース42外へ伸びている。

IGBTチップ34のエミッタ電極に半田62を介してエミッタ電極端子66が接続している。このエミッタ電極端子66は半田64を介してダイオードチップ38のアノード電極にも接続している。さらにこのエミッタ電極端子66はケース外へと伸びている。

コレクタ電極端子54とエミッタ電極端子66は矩形の形状を有し、その短辺方向の幅は等しい。エミッタ電極端子66は、IGBTチップ34のエミッタ電極とダイオードチップ38のアノード電極を架橋するように形成されている。IGBTチップ34とダイオードチップ38の高さは半田32、36で等しく調整される。そのため、エミッタ電極端子66をIGBTチップ34とダイオードチップ38に接続すると、エミッタ電極端子66は導電層28の面に対して平行な位置関係に置かれ、コレクタ電極端子54に対向して平行に伸びる位置関係に調整される。したがって、コレクタ電極端子54とエミッタ電極端子66は、ケース42の外へ向けて対向するとともに平行な位置関係で形成されている。

10

コレクタ電極端子54とエミッタ電極端子66は、図示しないバスバーなどを介して外部の回路に接続して用いられる。コレクタ電極端子54は主電源に対して正側に接続し、エミッタ電極端子66は主電源に対して負側に接続して用いられる。

20

#### 【0014】

図1の水平断面図に示すように、IGBTチップ34とダイオードチップ38と半田52が直線上の位置関係に配置されている。この位置関係に配置されることで、エミッタ電極端子66がIGBTチップ34とダイオードチップ38に電氣的に接続するとともに、コレクタ電極端子54に対して平行な位置関係で対向することを可能にしている。また、コレクタ電極端子54とエミッタ電極端子66が、ケース42の外からケース42の内に至るまで直線に沿って形成されるために、その距離が最短となっている。半導体装置をコンパクトに構成することができる。

#### 【0015】

この半導体装置は、IGBTチップ34のオン・オフを制御するゲート電位を供給するゲート部をさらに備えている。絶縁層26上の一部にゲート用導電層72が形成されており、そのゲート用導電層72に半田74を介してゲート電極端子76の一端が接続している。このゲート電極端子76はケース42の外まで伸びており、このゲート電極端子76を介してケース42の外のゲート用電源(図示しない)からゲート電位が供給される。アルミワイヤ82はゲート用導電層72とIGBTチップ34のゲート電極を電氣的に結線しており、このアルミワイヤ82を介してゲート電位はIGBTチップ34のゲート電極に供給される。

30

本実施例では、ゲート部は図面右側に配置されているが、このゲート部の配置位置は特に限定されず、ケース42内のどの位置に配置されていてもよい。例えば、図1に示す平面図の図面上側、あるいは図面の下側に配置されていてもよい。

40

図5に変形例の一例として水平断面図を示す。この半導体装置は、IGBTチップ34とダイオードチップ38の図面左右の配置位置が、図1の半導体装置とは逆に配置されている。そのため、IGBTチップ38にゲート電位を供給し易いように、ゲート部は図面上側に配置されている。このように、半導体装置の構成や半導体装置が用いられる状況に合わせて適宜設計すればよい。

#### 【0016】

次に、図1の半導体装置の動作について説明する。

ゲート電極端子76を介してIGBTチップ34にゲート電位がゲート用電源から供給されると、IGBTチップ34はオン状態となる。すると主電源の正側からコレクタ電極

50

端子54を亘って電流が供給される(図2の矢印参照)。この供給電流は半田52を通過して導電層28を図面左から図面右に向かって流れ、半田32を介してIGBTチップ34に供給される。このIGBTチップ34を通過した供給電流は、半田62を通過して図面右から図面左に亘ってエミッタ電極端子66内を流れ、主電源の負側へと流れる(図2の矢印参照)。

本実施例ではまず、コレクタ電極端子54のケース42の外から内に至る箇所と、それに対応してエミッタ電極端子66がケース42の内から外に至る箇所が平行な位置関係で対向しており、さらにこの箇所を流れる電流は互いに逆方向へ流れているので、この電流によって発生する磁束は相殺される。したがって、この間の寄生のインダクタンスが低減されている。

10

さらに、導電層28とエミッタ電極端子66を流れる電流も、それぞれが逆方向へ向かって流れており、この箇所でも寄生のインダクタンスが低減されている。

また、このIGBTチップ34をターンオフした過渡的なタイミングで流れる逆回復電流は、ダイオードチップ38を介して上記とは逆の方向へ電流が流れるが、この場合もコレクタ電極端子54とエミッタ電極端子66との間、さらにエミッタ電極端子66と導電層28との間で寄生のインダクタンスの低減効果がある。この逆回復電流の変化率はリカバリーサージ電圧の原因となるために、この逆回復電流が流れる場合に寄生のインダクタンスが小さくなるということは、半導体装置の破壊を抑制するのに極めて有効である。

このように、本実施例の半導体装置では、エミッタ電極端子66と、コレクタ電極端子54あるいは導電層28が、全領域に亘って平行な位置関係で対向するために、その寄生のインダクタンスの低減効果は極めて大きい。さらに、IGBTチップ34あるいはダイオードチップ38のいずれを電流が流れたとしても、寄生のインダクタンスを低減することができる。

20

また、従来構造のように、アルミワイヤを多く用いる必要がなく、構成が簡単化されており、製造プロセスの面でも有利である。

#### 【0017】

(第2実施例) 図3に第2実施例の半導体装置の模式的な水平断面図を示し、その図3中のIV-IV線断面図を図4に示す。図3は図4のIII-III線断面に相当する。なお、第1実施例と同一の構成要素に関しては、同一符号を付してその説明を省略する。

本実施例は、コレクタ電極端子55とエミッタ電極端子65とゲート電極端子75が、ケース42の上面側へ向けて伸びている例である。それぞれの端子をケース42の上面から引き出したい場合には、本実施例のような構成を適用すればよい。

30

図4に示すように、エミッタ電極端子55とコレクタ電極端子65は、ケース42の上面からケース42の外へ向かって伸びている箇所で平行な位置関係で対向しており、さらにそれぞれの電極端子を流れる電流は逆方向へ流れているために、発生する磁束は相殺されて寄生のインダクタンスが低減されている。

さらに、IGBTチップ34とダイオードチップ38を架橋する領域に対応するエミッタ電極端子65は平板で構成されており、導電層28と平行な位置関係で対向している。したがって、この箇所も寄生のインダクタンスが低減されることになる。

#### 【0018】

40

以上、本発明の具体例を詳細に説明したが、これらは例示に過ぎず、特許請求の範囲を限定するものではない。特許請求の範囲に記載の技術には、以上に例示した具体例を様々な変形、変更したものが含まれる。

また、本明細書または図面に説明した技術要素は、単独であるいは各種の組合せによって技術的有用性を発揮するものであり、出願時請求項記載の組合せに限定されるものではない。また、本明細書または図面に例示した技術は複数目的を同時に達成し得るものであり、そのうちの一つの目的を達成すること自体で技術的有用性を持つものである。

本発明では、アルミワイヤを多用しないことから、次のような効果が期待できる。まず、構成が簡単となり製造プロセスが容易である。また部品点数が低減されるために、コストの面でも効果がある。さらに、アルミワイヤを利用する従来技術では、超音波接合を利

50

用してボンディングさせるために、半導体チップなどに損傷が生じる場合がある。本発明ではそのような問題が生じないために、半導体装置の特性の安定や歩留まりの向上という点でも効果が期待できる。

【図面の簡単な説明】

【0019】

【図1】第1実施例の半導体装置の模式的な水平断面図を示す。

【図2】第1実施例の半導体装置の模式的な線断面図を示す。

【図3】第2実施例の半導体装置の模式的な水平断面図を示す。

【図4】第2実施例の半導体装置の模式的な線断面図を示す。

【図5】第1実施例の変形例の模式的な水平断面図を示す。

10

【符号の説明】

【0020】

22、32、36、52、62、64、74：半田

24：裏面側導電層

26：絶縁層

28：導電層

34：IGBTチップ

38：ダイオードチップ

42：ケース

44：放熱板

54：コレクタ電極端子

66：エミッタ電極端子

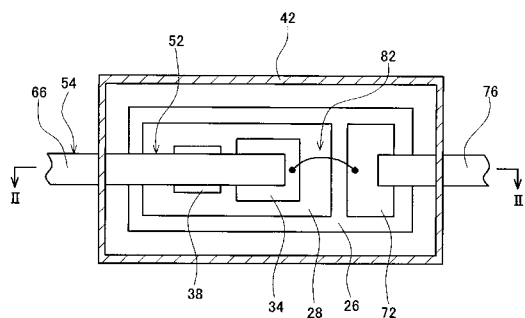
72：ゲート用導電層

76：ゲート電極端子

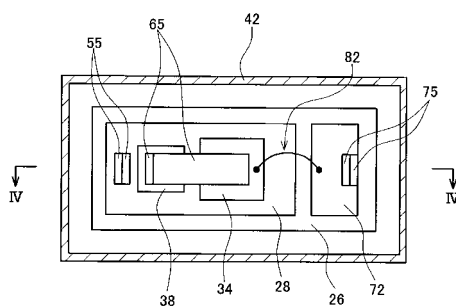
82：アルミワイヤ

20

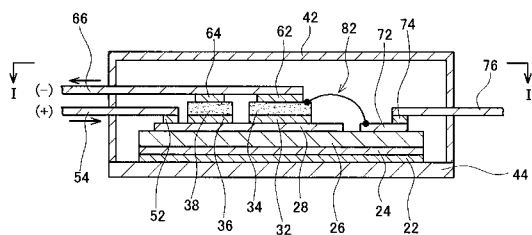
【図1】



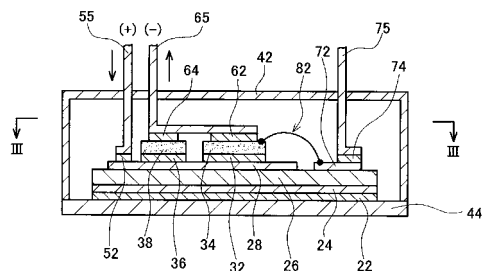
【図3】



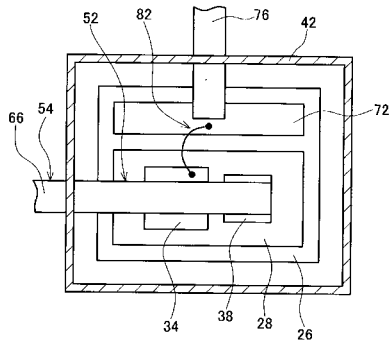
【図2】



【図4】



【 図 5 】



---

フロントページの続き

(72)発明者 西部 祐司

愛知県愛知郡長久手町大字長湫字横道4 1番地の1 株式会社豊田中央研究所内