

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2019年12月5日(05.12.2019)



(10) 国際公開番号

WO 2019/230260 A1

(51) 国際特許分類:

H01L 33/54 (2010.01) *H01L 33/56* (2010.01)
G09F 9/30 (2006.01) *H01L 33/62* (2010.01)
G09F 9/33 (2006.01)

(21) 国際出願番号: PCT/JP2019/017102

(22) 国際出願日: 2019年4月22日(22.04.2019)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2018-105503 2018年5月31日(31.05.2018) JP

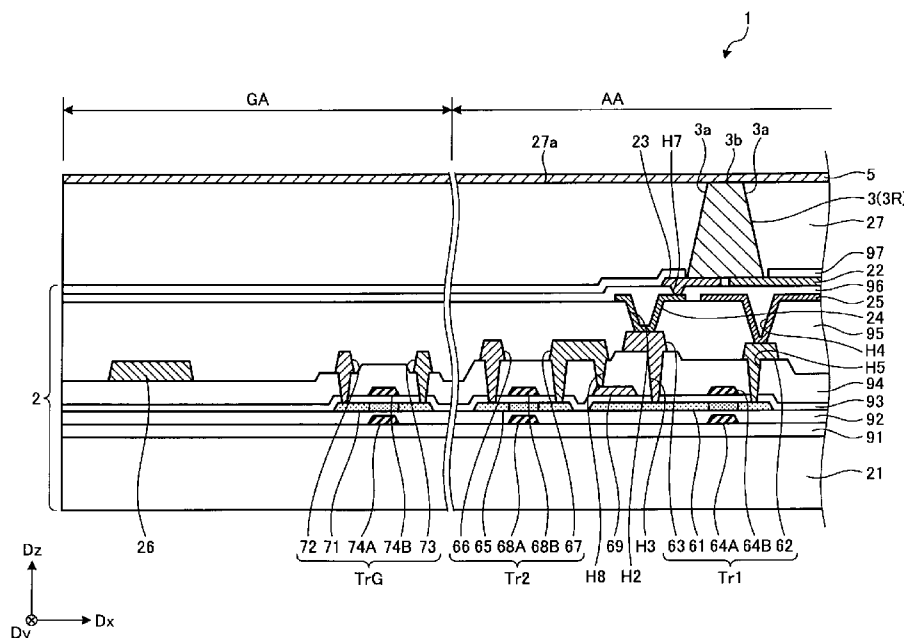
(71) 出願人: 株式会社ジャパンディスプレイ (JAPAN DISPLAY INC.) [JP/JP]; 〒1050003 東京都港区西新橋三丁目7番1号 Tokyo (JP).

(72) 発明者: 金谷 康弘 (KANAYA, Yasuhiro); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).
池田 雅延 (IKEDA, Masanobu); 〒1050003 東京都港区西新橋三丁目7番1号 株式会社ジャパンディスプレイ内 Tokyo (JP).

(74) 代理人: 特許業務法人酒井国際特許事務所 (SAKAI INTERNATIONAL PATENT OFFICE); 〒1000013 東京都千代田区霞が関3丁目8番1号 虎の門三井ビルディング Tokyo (JP).

(54) Title: DISPLAY DEVICE

(54) 発明の名称: 表示装置



(57) Abstract: This display device has: a substrate; a plurality of pixels that are arranged in the substrate so as to display different colors; inorganic light-emitting elements provided to the respective pixels; a planarization film that at least surrounds lateral surfaces of the inorganic light-emitting elements; and an inorganic film that covers the planarization film and the inorganic light-emitting elements. The inorganic light-emitting elements each have a top surface that is exposed out of the planarization film so as to abut the inorganic film. Alternatively, the planarization film is disposed so as to cover

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

the top surfaces of the inorganic light-emitting elements.

(57) 要約: 表示装置は、基板と、基板に配列され、異なる色を表示する複数の画素と、複数の画素の各々に設けられる無機発光素子と、少なくとも無機発光素子の側面を囲む平坦化膜と、平坦化膜及び無機発光素子を覆う無機膜と、を有する。また、無機発光素子の上面は、平坦化膜から露出して無機膜と接する。又は、平坦化膜は、無機発光素子の上面を覆って設けられる。

明 細 書

発明の名称：表示装置

技術分野

[0001] 本発明は、表示装置に関する。

背景技術

[0002] 近年、表示素子として無機発光ダイオード（マイクロLED（micro LED））を用いた無機ELディスプレイが注目されている（例えば、特許文献1参照）。無機ELディスプレイは、異なる色の光を出射する複数の発光素子がアレイ基板上に配列される。無機ELディスプレイは、自発光素子を用いているため光源が不要であり、また、カラーフィルタを介さずに光が出射されるため光の利用効率が高い。また、無機ELディスプレイは、表示素子として有機発光ダイオード（OLED：Organic Light Emitting Diode）を用いた有機ELディスプレイに比べて耐環境性に優れる。

先行技術文献

特許文献

[0003] 特許文献1：特表2017-529557号公報

発明の概要

発明が解決しようとする課題

[0004] 無機ELディスプレイにおいて、無機発光素子に水分が侵入すると、無機発光素子に接続される各種電極や配線等の腐食が生じる可能性がある。このため、無機発光ダイオードを用いた表示装置では、水分の侵入によって発光効率が低下し、表示特性が低下する可能性がある。

[0005] 本発明は、無機発光素子への水分の侵入を抑制することができる表示装置を提供することを目的とする。

課題を解決するための手段

[0006] 本発明の一態様の表示装置は、基板と、前記基板に配列され、異なる色を表示する複数の画素と、複数の前記画素の各々に設けられる無機発光素子と

、少なくとも前記無機発光素子の側面を囲む平坦化膜と、前記平坦化膜及び前記無機発光素子を覆う無機膜と、を有する。

図面の簡単な説明

[0007] [図1]図1は、第1実施形態に係る表示装置を模式的に示す平面図である。

[図2]図2は、複数の画素を示す平面図である。

[図3]図3は、画素回路を示す回路図である。

[図4]図4は、図1のⅠV-ⅠV'線に沿う断面図である。

[図5]図5は、第1実施形態に係る発光素子を示す断面図である。

[図6]図6は、第1実施形態の第1変形例に係る表示装置を示す断面図である。

[図7]図7は、第1実施形態の第2変形例に係る表示装置を示す断面図である。

[図8]図8は、第2実施形態に係る表示装置を示す断面図である。

[図9]図9は、第2実施形態に係る発光素子を示す断面図である。

[図10]図10は、第2実施形態の変形例に係る表示装置を示す断面図である。

[図11]図11は、第3実施形態に係る表示装置を示す断面図である。

[図12]図12は、第4実施形態に係る表示装置の、複数の画素を示す平面図である。

[図13]図13は、第4実施形態に係る表示装置を示す断面図である。

[図14]図14は、第4実施形態の変形例に係る表示装置の、複数の画素を示す平面図である。

[図15]図15は、第4実施形態の変形例に係る表示装置を示す断面図である。

発明を実施するための形態

[0008] 本発明を実施するための形態（実施形態）につき、図面を参照しつつ詳細に説明する。以下の実施形態に記載した内容により本発明が限定されるものではない。また、以下に記載した構成要素には、当業者が容易に想定できる

もの、実質的に同一のものが含まれる。さらに、以下に記載した構成要素は適宜組み合わせることが可能である。なお、開示はあくまで一例にすぎず、当業者において、発明の主旨を保つての適宜変更について容易に想到し得るものについては、当然に本発明の範囲に含有されるものである。また、図面は説明をより明確にするため、実際の態様に比べ、各部の幅、厚さ、形状等について模式的に表される場合があるが、あくまで一例であって、本発明の解釈を限定するものではない。また、本明細書と各図において、既出の図に関して前述したものと同様の要素には、同一の符号を付して、詳細な説明を適宜省略することがある。

[0009] (第1実施形態)

図1は、第1実施形態に係る表示装置を模式的に示す平面図である。図1に示すように、表示装置1は、アレイ基板2と、画素 $P_{i \times}$ と、駆動回路12と、駆動IC (Integrated Circuit) 200と、カソード配線26と、を含む。アレイ基板2は、各画素 $P_{i \times}$ を駆動するための駆動回路基板であり、バックプレーン又はアクティブマトリックス基板とも呼ばれる。アレイ基板2は、基板21と、第1トランジスタ T_{r1} 、第2トランジスタ T_{r2} 等と、トランジスタ T_{rG} (図4参照) と、各種配線等が設けられている。第1トランジスタ T_{r1} 、第2トランジスタ T_{r2} 等は、画素 $P_{i \times}$ に対応して設けられたスイッチング素子である。トランジスタ T_{rG} は、駆動回路12に含まれるスイッチング素子である。

[0010] 図1に示すように、表示装置1は、表示領域AAと、周辺領域GAとを有する。表示領域AAは、複数の画素 $P_{i \times}$ と重なって配置され、画像を表示する領域である。周辺領域GAは、複数の画素 $P_{i \times}$ と重ならない領域であり、表示領域AAの外側に配置される。

[0011] 複数の画素 $P_{i \times}$ は、基板21の表示領域AAにおいて、第1方向 D_x 及び第2方向 D_y に配列される。複数の画素 $P_{i \times}$ は、それぞれ発光素子3を有し、発光素子3ごとに異なる色の光を出射することで画像を表示する。発光素子3は、平面視で、 $3 \mu m$ 以上、 $300 \mu m$ 以下程度の大きさを有する

無機発光ダイオード（LED: Light Emitting Diode）チップであり、マイクロLED（micro LED）と呼ばれる。各画素にマイクロLEDを備える表示装置は、マイクロLED表示装置とも呼ばれる。なお、マイクロLEDのマイクロは、発光素子3の大きさを限定するものではない。

[0012] なお、第1方向D_x及び第2方向D_yは、基板21の表面に対して平行な方向である。第1方向D_xは、第2方向D_yと直交する。ただし、第1方向D_xは、第2方向D_yと直交しないで交差してもよい。第3方向D_zは、第1方向D_x及び第2方向D_yと直交する方向である。

[0013] 駆動回路12は、駆動IC200からの各種制御信号に基づいて複数のゲート線（第1ゲート線GCL1及び第2ゲート線GCL2（図3参照））を駆動する回路である。駆動回路12は、複数のゲート線を順次又は同時に選択し、選択されたゲート線にゲート駆動信号を供給する。これにより、駆動回路12は、ゲート線に接続された複数の画素P_ixを選択する。

[0014] 駆動IC200は、表示装置1の表示を制御する回路である。駆動IC200は、基板21の周辺領域GAにCOG（Chip On Glass）として実装される。これに限定されず、駆動IC200は、基板21の周辺領域GAに接続されたフレキシブルプリント基板やリジット基板の上にCOF（Chip On Film）として実装されてもよい。

[0015] カソード配線26は、基板21の周辺領域GAに設けられる。カソード配線26は、表示領域AAの複数の画素P_ix及び周辺領域GAの駆動回路12を囲んで設けられる。複数の発光素子3のカソードは、共通のカソード配線26に接続され、例えば、グランド電位が供給される。

[0016] 図2は、複数の画素を示す平面図である。図2に示すように、各画素P_ixは、発光素子3と、第2電極23と、画素回路28と、を有する。複数の発光素子3は、画素P_ixに対応して設けられ、異なる色の光を出射する第1発光素子3R、第2発光素子3G及び第3発光素子3Bを含む。第1発光素子3Rは、赤色の光を出射する。第2発光素子3Gは、緑色の光を出射する。第3発光素子3Bは、青色の光を出射する。なお、以下の説明において

、第1発光素子3R、第2発光素子3G及び第3発光素子3Bを区別して説明する必要がない場合には、単に発光素子3と表す。なお、複数の発光素子3は、4色以上の異なる光を出射してもよい。

[0017] 第1発光素子3Rを有する画素P_ixと、第2発光素子3Gを有する画素P_ixと、第3発光素子3Bを有する画素P_ixとが、この順で第1方向D_xに繰り返し配列される。すなわち、第1発光素子3R、第2発光素子3G及び第3発光素子3Bは、この順で第1方向D_xに繰り返し配列される。第1発光素子3R、第2発光素子3G及び第3発光素子3Bは、それぞれ第2方向D_yに複数配列される。つまり、図2に示す例では、各発光素子3は、第1方向D_xにおいて異なる色の光を出射する他の発光素子3と隣り合って配置され、第2方向D_yにおいて、同じ色の光を出射する他の発光素子3と隣り合って配置される。

[0018] 図3は、画素回路を示す回路図である。画素回路28は、発光素子3を駆動する駆動回路である。図3に示すように、画素回路28は、複数のスイッチング素子（第1トランジスタT_r1、第2トランジスタT_r2、第3トランジスタT_r3及び第4トランジスタT_r4）と、第1ゲート線GCL1、第2ゲート線GCL2、信号線SGL及び電源線LV_{dd}を有する。各トランジスタは、それぞれ薄膜トランジスタ（TFT：Thin Film Transistor）である。

[0019] 第1トランジスタT_r1は駆動用TFTである。第2トランジスタT_r2は、発光期間と、非発光期間とのスイッチング用TFTである。第3トランジスタT_r3及び第4トランジスタT_r4は、電流切替用TFTである。信号線SGLは、定電流源に接続されている。電源線LV_{dd}は、定電圧源に接続されている。

[0020] また、第2トランジスタT_r2のドレインと、発光素子3のアノードとの間に保持容量CS1が形成される。また、発光素子3のアノードと電源線LV_{dd}との間に保持容量CS2が形成される。画素回路28は、保持容量CS1、CS2により、第2トランジスタT_r2の寄生容量とリーク電流とに

よるゲート電圧の変動を抑制することができる。

[0021] 非発光期間では、駆動回路12（図1参照）は、第1ゲート線GCL1の電位を高レベルとし、第2ゲート線GCL2の電位を低レベルとする。これにより、第2トランジスタTr2及び第3トランジスタTr3がオンとなり、第4トランジスタTr4がオフとなる。発光素子3のアノードには、信号線SGLから電流Idataが供給される。

[0022] 発光期間では、駆動回路12（図1参照）は、第1ゲート線GCL1の電位を低レベルとし、第2ゲート線GCL2の電位を高レベルとする。これにより、第2トランジスタTr2及び第3トランジスタTr3がオフとなり、第4トランジスタTr4がオンとなる。発光素子3のアノードには、電源線LVddから電流Idが供給される。なお、図3は、あくまで一例であり、画素回路28の構成及び表示装置1の動作は適宜変更することができる。

[0023] 図4は、図1のIV-IV'線に沿う断面図である。図4に示すように、発光素子3は、アレイ基板2の上に設けられる。アレイ基板2は、基板21と、第1トランジスタTr1、第2トランジスタTr2等のスイッチング素子と、各種配線及び各種絶縁膜を有する。基板21の周辺領域GAには、複数のトランジスタとして、駆動回路12に含まれるトランジスタTrGが設けられている。基板21は絶縁基板であり、例えば、ガラス基板、樹脂基板又は樹脂フィルム等が用いられる。

[0024] 本明細書において、基板21の表面に垂直な方向において、基板21から平坦化膜27の上面27aに向かう方向を「上側」とする。また、平坦化膜27の上面27aから基板21に向かう方向を「下側」とする。また、「平面視」とは、基板21の表面に垂直な方向から見た場合を示す。

[0025] 第1トランジスタTr1、第2トランジスタTr2及びトランジスタTrGは、基板21の一方の面側に設けられる。第1トランジスタTr1は、半導体61、ソース電極62、ドレイン電極63、第1ゲート電極64A及び第2ゲート電極64Bを含む。第1ゲート電極64Aは、第1絶縁膜91を介して基板21の上に設けられる。第1絶縁膜91等の絶縁膜は、シリコン

酸化膜（ SiO_2 ）、シリコン窒化膜（ Si_3N_4 ）又はシリコン酸化窒化膜（ SiO_2N_2 ）等の無機絶縁材料が用いられる。また、各無機絶縁膜は、単層に限定されず積層膜であってもよい。

[0026] 第2絶縁膜92は、第1ゲート電極64Aを覆って第1絶縁膜91の上に設けられる。半導体61は、第2絶縁膜92の上に設けられる。第3絶縁膜93は、半導体61を覆って第2絶縁膜92の上に設けられる。第2ゲート電極64Bは、第3絶縁膜93の上に設けられる。半導体61は、基板21に垂直な方向（以下、第3方向Dzと表す。）において、第1ゲート電極64Aと第2ゲート電極64Bとの間に設けられる。半導体61において、第1ゲート電極64A及び第2ゲート電極64Bで挟まれた部分にチャネル領域が形成される。

[0027] 図4に示す例では、第1トランジスタTr1は、いわゆるデュアルゲート構造である。ただし、第1トランジスタTr1は、第1ゲート電極64Aが設けられ、第2ゲート電極64Bが設けられないボトムゲート構造でもよく、第1ゲート電極64Aが設けられず、第2ゲート電極64Bのみが設けられるトップゲート構造でもよい。

[0028] 半導体61は、例えば、アモルファスシリコン、微結晶酸化物半導体、アモルファス酸化物半導体、ポリシリコン、低温ポリシリコン（LTPS：Low Temperature Polycrystalline Silicone）又は窒化ガリウム（ GaN ）で構成される。酸化物半導体としては、 IGZO 、酸化亜鉛（ ZnO ）、 ITZO が例示される。 IGZO は、インジウムガリウム亜鉛酸化物である。 ITZO は、インジウムスズ亜鉛酸化物である。

[0029] 第4絶縁膜94は、第2ゲート電極64Bを覆って第3絶縁膜93の上に設けられる。ソース電極62及びドレイン電極63は、第4絶縁膜94の上に設けられる。本実施形態では、ソース電極62は、コンタクトホールH5を介して半導体61と電氣的に接続される。ドレイン電極63は、コンタクトホールH3を介して半導体61と電氣的に接続される。

[0030] 第5絶縁膜95は、ソース電極62及びドレイン電極63を覆って、第4

絶縁膜 94 の上に設けられる。第 5 絶縁膜 95 は、第 1 トランジスタ Tr1 や、各種配線で形成される凹凸を平坦化する平坦化膜である。

[0031] 第 2 トランジスタ Tr2 は、半導体 65、ソース電極 66、ドレイン電極 67、第 1 ゲート電極 68A 及び第 2 ゲート電極 68B を含む。第 2 トランジスタ Tr2 は第 1 トランジスタ Tr1 と類似した層構成を有しており、詳細な説明は省略する。第 2 トランジスタ Tr2 のドレイン電極 67 は、コンタクトホール H8 を介して接続配線 69 に接続される。接続配線 69 は、第 1 トランジスタ Tr1 の、第 1 ゲート電極 64A 及び第 2 ゲート電極 64B に接続される。

[0032] なお、半導体 65、ソース電極 66、ドレイン電極 67、第 1 ゲート電極 68A 及び第 2 ゲート電極 68B は、それぞれ、第 1 トランジスタ Tr1 の、半導体 61、ソース電極 62、ドレイン電極 63、第 1 ゲート電極 64A 及び第 2 ゲート電極 64B と同層に設けられているが、異なる層に設けられていてもよい。

[0033] トランジスタ TrG は、半導体 71、ソース電極 72、ドレイン電極 73、第 1 ゲート電極 74A 及び第 2 ゲート電極 74B を含む。トランジスタ TrG は、駆動回路 12 に含まれるスイッチング素子である。トランジスタ TrG も第 1 トランジスタ Tr1 と類似した層構成を有しており、詳細な説明は省略する。また、第 3 トランジスタ Tr3 及び第 4 トランジスタ Tr4 (図 3 参照) も第 1 トランジスタ Tr1 と類似した層構成を有する。

[0034] 発光素子 3 は、第 6 絶縁膜 96 を介して、第 5 絶縁膜 95 の上に設けられる。発光素子 3 は、アノード及びカソードが下側に設けられた、いわゆるフェースダウン構造である。発光素子 3 は公知の LED チップを用いることができる。図 5 は、第 1 実施形態に係る発光素子を示す断面図である。図 5 に示すように、発光素子 3 は、透光性基板 31 の上に、バッファ層 32、n 型クラッド層 33、活性層 34、p 型クラッド層 35、p 型電極 36 の順に積層される。発光素子 3 は、透光性基板 31 が上側に、p 型電極 36 が下側になるように実装される。また、n 型クラッド層 33 において、第 1 電極 22

と対向する面側には、活性層 34 から露出した領域が設けられている。この領域に n 型電極 38 が設けられている。

[0035] p 型電極 36 は、発光層からの光を反射する金属光沢のある材料で形成される。p 型電極 36 はバンプ 39 A を介して第 2 電極 23 に接続している。n 型電極 38 はバンプ 39 B を介して第 1 電極 22 に接続している。

[0036] n 型クラッド層 33、活性層 34 及び p 型クラッド層 35 は、発光層であり、例えば、窒化ガリウム (Ga N)、アルミニウムインジウム燐 (Al I n P) 等の化合物半導体を用いられる。

[0037] 図 4 に示すように、表示装置 1 は、さらに第 1 電極 22、第 2 電極 23、第 3 電極 24、第 4 電極 25、平坦化膜 27 及び無機膜 5 を有する。第 1 電極 22 及び第 2 電極 23 は、基板 21 と発光素子 3 との間に設けられる。第 1 電極 22 は、発光素子 3 のカソードと接続されるカソード電極である。第 1 電極 22 は、第 6 絶縁膜 96 の上に設けられ、周辺領域 GA に設けられたカソード配線 26 に電氣的に接続される。

[0038] 第 2 電極 23 は、発光素子 3 のアノードと接続されるアノード電極である。第 2 電極 23 は、第 6 絶縁膜 96 の上に設けられ、コンタクトホール H7 を介して第 3 電極 24 と接続される。第 3 電極 24 は、第 5 絶縁膜 95 の上に設けられ、コンタクトホール H2 を介してドレイン電極 63 と接続される。このように、第 2 電極 23 及び第 3 電極 24 は、発光素子 3 のアノードと、第 1 トランジスタ Tr1 のドレイン電極 63 とを接続する。また、第 4 電極 25 は第 3 電極 24 と同層に設けられ、コンタクトホール H4 を介してソース電極 62 と接続される。

[0039] また、第 4 電極 25 は、第 5 絶縁膜 95 の上で延在して、第 3 方向 Dz において第 6 絶縁膜 96 を介して第 1 電極 22 と対向する。これにより、第 1 電極 22 と第 4 電極 25 との間に容量が形成される。第 1 電極 22 と第 4 電極 25 との間に形成される容量は、画素回路 28 の保持容量 CS として用いられる。

[0040] 第 7 絶縁膜 97 は、第 1 電極 22 及び第 2 電極 23 の一部を覆って、第 6

絶縁膜 96 の上に設けられる。平坦化膜 27 は、少なくとも発光素子 3 の側面 3a を囲んで、第 7 絶縁膜 97 の上に設けられる。平坦化膜 27 は、表示領域 AA から周辺領域 GA に亘って第 7 絶縁膜 97 の上に設けられている。発光素子 3 の上面 3b は、平坦化膜 27 から露出して無機膜 5 と接している。平坦化膜 27 は、透光性を有する有機絶縁膜である。平坦化膜 27 は、例えば、シリコン樹脂、エポキシ樹脂、アクリル樹脂、ポリイミド樹脂等の樹脂材料が用いられる。

[0041] 無機膜 5 は、平坦化膜 27 及び発光素子 3 を覆って設けられ、平坦化膜 27 の上面 27a 及び発光素子 3 の上面 3b と接する。無機膜 5 は、水分の透過を抑制できる緻密な膜であり、貫通孔や開口が設けられず連続して形成される。無機膜 5 は、表示領域 AA から周辺領域 GA に亘って、第 7 絶縁膜 97 の上に設けられている。図 4 では 1 つの発光素子 3 を例示しているが、無機膜 5 は、表示領域 AA の全領域と周辺領域 GA の一部に重なって設けられ、複数の画素 P_{ix} に設けられた複数の発光素子 3 の上面 3b を覆っている。

[0042] 無機膜 5 の厚さは、50 nm 以上であり、より好ましくは、100 nm 以上である。無機膜 5 の厚さは、例えば 200 nm 程度である。無機膜 5 は、透光性を有する無機絶縁膜であり、例えば、窒化シリコン (SiN_x)、酸化アルミニウム (Al_xO_y) 又は窒酸化アルミニウム ($Al_xO_yN_z$) の 1 つ以上を主成分とする無機材料が用いられる。無機膜 5 は、非金属材料から構成される。無機膜 5 は、単層膜でもよく、積層膜であってもよい。

[0043] なお、表示装置 1 において、アレイ基板 2 は、基板 21 から第 1 電極 22 及び第 2 電極 23 までの各層を含む。アレイ基板 2 には、平坦化膜 27、発光素子 3、無機膜 5 は含まれない。

[0044] 以上説明したように、本実施形態に係る表示装置 1 は、基板 21 と、基板 21 に配列され、異なる色を表示する複数の画素 P_{ix} と、複数の画素 P_{ix} の各々に設けられる発光素子 3 (無機発光素子) と、少なくとも発光素子 3 の側面 3a を囲む平坦化膜 27 と、平坦化膜 27 及び発光素子 3 を覆う無

機膜 5 と、を有する。

[0045] これによれば、表示装置 1 は、無機膜 5 を設けることにより、少なくとも平坦化膜 27 の上面 27a 及び発光素子 3 の上面 3b から水分が侵入することを抑制できる。表示装置 1 は、平坦化膜 27 を通って発光素子 3 へ水分が侵入することを抑制できる。これにより、表示装置 1 は、第 1 電極 22、第 2 電極 23 等の各種電極、配線等が水分により腐食することを抑制できる。このため、表示装置 1 は、水分の侵入によって発光素子 3 の発光効率が低下し、表示特性が低下することを抑制できる。

[0046] また、表示装置 1 は、基板 21 の一方の面側に設けられるトランジスタ（第 1 トランジスタ T_r1 、第 2 トランジスタ T_r2 等）と、トランジスタを覆う絶縁層（第 5 絶縁膜 95、第 6 絶縁膜 96 及び第 7 絶縁膜 97）と、基板 21 の一方の面側に設けられ、発光素子 3 のカソードに電氣的に接続されるカソード配線 26 と、を有する。平坦化膜 27 及び無機膜 5 は、複数の発光素子 3 が設けられる表示領域 AA から、表示領域 AA の外側の周辺領域 GA に亘って、絶縁層（第 5 絶縁膜 95、第 6 絶縁膜 96 及び第 7 絶縁膜 97）の上側に設けられる。これによれば、無機膜 5 が表示領域 AA から周辺領域 GA に亘って設けられるため、表示装置 1 は、良好に発光素子 3 への水分の侵入を抑制することができる。

[0047] また、発光素子 3 の上面 3b は、平坦化膜 27 から露出して無機膜 5 と接する。これによれば、発光素子 3 の上面 3b に平坦化膜 27 が設けられていないため、表示装置 1 は、発光素子 3 から出射される光の取り出し効率を高めることができる。

[0048] （第 1 実施形態の第 1 変形例）

図 6 は、第 1 実施形態の第 1 変形例に係る表示装置を示す断面図である。なお、以下の説明において、上述した実施形態で説明した構成要素については、同じ符号を付して、説明を省略する。

[0049] 図 6 に示すように、本変形例の表示装置 1A において、第 5 絶縁膜 95 にはコンタクトホール H1 が設けられている。カソード配線 26 の上面 26a

は、コンタクトホールH 1の底部に露出する。平坦化膜2 7は、第7絶縁膜9 7の上に設けられるとともに、コンタクトホールH 1の内部において、カソード配線2 6の一部に重なって設けられる。平坦化膜2 7の側面2 7 bはカソード配線2 6に接する。平坦化膜2 7の側面2 7 bとカソード配線2 6とが接する部分よりも基板2 1の外周側において、カソード配線2 6の上面2 6 aは平坦化膜2 7から露出する。つまり、平坦化膜2 7の側面2 7 bとカソード配線2 6とが接する部分よりも基板2 1の外周側には、平坦化膜2 7は設けられていない。

[0050] 無機膜5は、平坦化膜2 7の上面2 7 a及び側面2 7 bを覆って連続して設けられている。無機膜5は、コンタクトホールH 1の底部でカソード配線2 6の上面2 6 aと接する。また、無機膜5は、コンタクトホールH 1の側面で第6絶縁膜9 6と接し、コンタクトホールH 1よりも基板2 1の外周側に延在して第7絶縁膜9 7の上に設けられる。

[0051] 本変形例によれば、無機膜5は平坦化膜2 7の上面2 7 a及び側面2 7 bを覆って、コンタクトホールH 1の底部でカソード配線2 6の上面2 6 aと接する。このような構成により、平坦化膜2 7の側面2 7 bが露出していないため、無機膜5は、平坦化膜2 7の上面2 7 a及び側面2 7 bから水分が侵入することを抑制できる。したがって、表示装置1 Aは、平坦化膜2 7を通して発光素子3へ水分が侵入することを抑制できる。

[0052] (第1実施形態の第2変形例)

図7は、第1実施形態の第2変形例に係る表示装置を示す断面図である。図7に示すように、本変形例の表示装置1 Bにおいて、平坦化膜2 7は、発光素子3の側面3 a及び上面3 bを覆って設けられている。無機膜5は、平坦化膜2 7の上面2 7 aに設けられて発光素子3を覆う。第3方向D zにおいて、発光素子3の上面3 bと無機膜5との間に平坦化膜2 7が設けられる。

[0053] 本変形例では、平坦化膜2 7の厚さは、発光素子3の高さよりも大きい。このため、表示装置1 Bは、平坦化膜2 7の厚さを発光素子3の高さに一致

させる必要がなく、発光素子 3 の高さによる平坦化膜 2 7 の制約が少ない。このため、表示装置 1 B は、平坦化膜 2 7 を形成する際の製造コストを低減できる。例えば、第 1 発光素子 3 R、第 2 発光素子 3 G 及び第 3 発光素子 3 B ごとに異なる高さを有する L E D チップを用いた場合でも、容易に平坦化膜 2 7 を形成できる。

[0054] (第 2 実施形態)

図 8 は、第 2 実施形態に係る表示装置を示す断面図である。図 9 は、第 2 実施形態に係る発光素子を示す断面図である。本実施形態の表示装置 1 C において、発光素子 3 A は、アノードが下側に設けられカソードが上側に設けられた、いわゆるフェースアップ構造である。

[0055] 図 9 に示すように、発光素子 3 A は、複数の部分発光素子 3 s と、複数の部分発光素子 3 s を覆う保護層 3 9 と、p 型電極 3 7 と、n 型電極 3 8 と、を有する。複数の部分発光素子 3 s は、p 型電極 3 7 と n 型電極 3 8 との間に、それぞれ柱状に形成される。複数の部分発光素子 3 s は、n 型クラッド層 3 3 と、活性層 3 4 と、p 型クラッド層 3 5 と、を有する。n 型電極 3 8 は、n 型クラッド層 3 3 に電氣的に接続される。p 型電極 3 7 は p 型クラッド層 3 5 に電氣的に接続される。p 型電極 3 7 の上に、p 型クラッド層 3 5、活性層 3 4、n 型クラッド層 3 3 の順に積層される。

[0056] n 型電極 3 8 は、I T O (Indium Tin Oxide) 等の透光性の導電性材料である。n 型電極 3 8 は、発光素子 3 A のカソードであり、第 1 電極 2 2 に接続される。また、p 型電極 3 7 は、発光素子 3 A のアノードであり、P t 層 3 7 a と、メッキにより形成された厚膜 A u 層 3 7 b と、を有する。厚膜 A u 層 3 7 b は、第 2 電極 2 3 の載置面 2 3 a と接続される。

[0057] 保護層 3 9 は、例えば S O G (Spin on Glass) である。保護層 3 9 の側面が、発光素子 3 A の側面 3 a となる。平坦化膜 2 7 は、保護層 3 9 の側面を囲んで設けられる。

[0058] 図 8 に示すように、第 2 電極 2 3 は、基板 2 1 と発光素子 3 A との間に設けられる。具体的には、第 2 電極 2 3 は、第 6 絶縁膜 9 6 の上に設けられ、

コンタクトホールH7を介して第3電極24と接続される。また、第4電極25は、第5絶縁膜95の上で延在して、第3方向Dzにおいて第6絶縁膜96を介して第2電極23と対向する。これにより、第2電極23と第4電極25との間に容量が形成される。

[0059] 第1電極22は、発光素子3Aのカソードと接続されて、発光素子3A及び平坦化膜27の上に設けられる。第1電極22は、表示領域AAから周辺領域GAに亘って設けられており、平坦化膜27の上面27a及び側面27bに沿って設けられている。平坦化膜27には、コンタクトホールH1と重なる位置でコンタクトホールH1aが設けられている。カソード配線26の上面26aは、コンタクトホールH1、H1aの底部で平坦化膜27から露出する。第1電極22は、コンタクトホールH1、H1aの底部でカソード配線26の上面26aと接する。本実施形態において、第1電極22は、例えばITO等の透光性を有する導電材料である。

[0060] 無機膜5は、第1電極22の上に設けられる。すなわち、無機膜5は、第1電極22の上面22a及び側面22bを覆っている。言い換えると、無機膜5と平坦化膜27の上面27aとの間に第1電極22が設けられ、且つ、無機膜5と平坦化膜27の側面27bとの間に第1電極22が設けられる。また、コンタクトホールH1aの底部においてもカソード配線26の上に第1電極22、無機膜5の順に重なって設けられる。

[0061] 無機膜5は、例えばITO等の第1電極22よりも吸湿性が小さく、水分の透過を抑制できる。したがって、図8に示すように、平坦化膜27の上に第1電極22が設けられている構成であっても、表示装置1Cは、第1電極22及び平坦化膜27を通して発光素子3へ水分が侵入することを抑制できる。

[0062] (第2実施形態の変形例)

図10は、第2実施形態の変形例に係る表示装置を示す断面図である。本変形例の表示装置1Dにおいて、第1電極22は、コンタクトホールH1の底部でカソード配線26の上面26aと接しており、第1電極22の端部2

2cは、カソード配線26の上面26aと重なる位置に設けられる。すなわち、第1電極22の端部22cと、カソード配線26とが接する部分よりも基板21の外周側において、カソード配線26の上面26aは第1電極22から露出する。

[0063] 無機膜5は、第1電極22の上面22a及び側面22bを覆う。さらに、無機膜5は、コンタクトホールH1の底部で、第1電極22の端部22cを覆うとともにカソード配線26の上面26aと接する。

[0064] このような構成により、第1電極22とカソード配線26とが接する部分、及び、第1電極22と平坦化膜27とが接する部分が、無機膜5によって覆われており、外部に露出しない。このため、表示装置1Dは、外部から水分が侵入する経路を無機膜5が塞ぐことで、第1電極22及び平坦化膜27を通して発光素子3へ水分が侵入することを抑制できる。

[0065] (第3実施形態)

図11は、第3実施形態に係る表示装置を示す断面図である。本実施形態の表示装置1Eにおいて、平坦化膜27は、第1平坦化膜27Aと、第1平坦化膜27Aの上に設けられる第2平坦化膜27Bと、を有する。第1平坦化膜27A及び第2平坦化膜27Bは、発光素子3の側面3aを囲んで設けられる。また、発光素子3の上面3bは、第2平坦化膜27Bの上面27Baから露出する。

[0066] 第1平坦化膜27Aは、表示領域AAから周辺領域GAに亘って設けられ、第1平坦化膜27Aの側面27Abは、コンタクトホールH1の内部に設けられる。第2平坦化膜27Bの側面27Bbは、第1平坦化膜27Aの上面27Aaと重なる位置に設けられる。言い換えると、第2平坦化膜27Bの側面27Bbは、第1平坦化膜27Aの側面27Abよりも表示領域AAに近い位置に設けられる。このような構成により、第2平坦化膜27Bの上面27Baと、側面27Bbと、第1平坦化膜27Aのうち、第2平坦化膜27Bが設けられていない部分の上面27Aaとで段差が形成される。また、第1平坦化膜27Aの上面27Aaと、側面27Abと、カソード配線2

6の上面26aとで段差が形成される。

[0067] 第1電極22は、第1平坦化膜27A、第2平坦化膜27B及び発光素子3を覆って設けられる。具体的には、第1電極22は、第2平坦化膜27Bの上面27Baと、側面27Bbと、第1平坦化膜27Aのうち、第2平坦化膜27Bが設けられていない部分の上面27Aaと、側面27Abを覆っている。このように、第1電極22は、第1平坦化膜27Aと第2平坦化膜27Bとで形成される段差に沿って設けられる。

[0068] 無機膜5は、第1電極22の第1上面22a1、第1側面22b1、第2上面22a2及び第2側面22b2を覆う。第1上面22a1は、第2平坦化膜27Bの上面27Baに沿った部分である。第1側面22b1は、第2平坦化膜27Bの側面27Bbに沿った部分である。第2上面22a2は、第1平坦化膜27Aのうち、第2平坦化膜27Bが設けられていない部分の上面27Aaに沿った部分である。第2側面22b2は、第1平坦化膜27Aの側面27Abに沿った部分である。さらに、無機膜5は、コンタクトホールH1の底部で、第1電極22の端部22cを覆ってカソード配線26の上面26aと接する。

[0069] 本実施形態の表示装置1Eは、第1平坦化膜27Aと第2平坦化膜27Bとを有しており、複数の段差が形成される。このため、表示装置1Eは、発光素子3Aの高さに応じた1つの段差が形成される場合に比べて、複数の段差のそれぞれの高さを小さくすることができる。これにより、発光素子3Aの高さが、例えば5 μ m以上10 μ m以下程度の場合であっても、第1電極22及び無機膜5のクラックの発生や段切れを抑制することができる。

[0070] なお、平坦化膜27は、3層以上積層されていてもよい。また、本実施形態の構成は、第1実施形態の表示装置1、1A、1Bにも適用可能である。この場合、無機膜5は、第2平坦化膜27Bの上面27Baと、側面27Bbと、第1平坦化膜27Aのうち、第2平坦化膜27Bが設けられていない部分の上面27Aaと、側面27Abに接して設けられる。また、本実施形態の構成は、第4実施形態の表示装置1F、1Gにも適用可能である。

[0071] (第4実施形態)

図12は、第4実施形態に係る表示装置の、複数の画素を示す平面図である。図13は、第4実施形態に係る表示装置を示す断面図である。なお、図12では、図面を見やすくするために、無機膜5を省略して示す。

[0072] 図12に示すように、本実施形態の表示装置1Fにおいて、第2発光素子3Gを有する画素 P_{ix} と第3発光素子3Bを有する画素 P_{ix} とが、第2方向 D_y に隣り合って配置される。そして、この第2方向 D_y に隣り合う2つの画素 P_{ix} が、第1発光素子3Rを有する1つの画素 P_{ix} に対して第1方向 D_x に隣り合って配置される。この場合、第1発光素子3Rと第2発光素子3Gとは、第1方向 D_x に隣り合って配置され、第2発光素子3Gと第3発光素子3Bとは、第2方向 D_y に隣り合って配置される。なお、第1発光素子3Rは、第3発光素子3Bと第1方向 D_x に隣り合って配置されていてもよい。

[0073] 複数の平坦化膜27は、複数の発光素子3ごとに設けられている。複数の平坦化膜27は、第1発光素子3Rの側面3a、第2発光素子3Gの側面3a及び第3発光素子3Bの側面3aをそれぞれ囲んでいる。第1発光素子3Rを囲む平坦化膜27は、第2発光素子3Gを囲む平坦化膜27と、第1方向 D_x に離隔している。第3発光素子3Bを囲む平坦化膜27は、第2発光素子3Gを囲む平坦化膜27と、第2方向 D_y に離隔している。第1発光素子3Rを囲む平坦化膜27は、第3発光素子3Bを囲む平坦化膜27と、第1方向 D_x 及び第2方向 D_y に離隔している。平坦化膜27は、例えばインクジェット印刷等により塗布形成することができる。

[0074] 平面視において、平坦化膜27の第1方向 D_x での幅 W_1 は、発光素子3の第1方向 D_x での幅 W_3 よりも大きい。平坦化膜27の第2方向 D_y での幅 W_2 は、発光素子3の第2方向 D_y での幅 W_4 よりも大きい。

[0075] 図13に示すように、本実施形態の発光素子3は、フェースダウン構造である。平坦化膜27は発光素子3の側面3aを囲んで、第7絶縁膜97の一部に重なって設けられている。発光素子3の上面3bは平坦化膜27から露

出する。無機膜 5 は、平坦化膜 27 の上面 27 a、側面 27 b 及び発光素子 3 の上面 3 b を覆うとともに、平坦化膜 27 から露出する第 7 絶縁膜 97 の上に設けられる。無機膜 5 は、平坦化膜 27 の側面 27 b の周囲を囲むように設けられる。また、無機膜 5 は、表示領域 A A から周辺領域 G A まで延在する。無機膜 5 は、図 12 に示す複数の発光素子 3 及び複数の平坦化膜 27 の間にも設けられる。

[0076] 本実施形態の表示装置 1 F は、複数の平坦化膜 27 が複数の発光素子 3 ごとに設けられている。このため、発光素子 3 が設けられていない領域での、光の透過率が向上する。表示装置 1 F は、表示装置自体が透光性を有し、画面の向こう側が透けて見える態様で用いられる、いわゆる透明ディスプレイに適用できる。

[0077] なお、図 12 に示す画素 P i x の配列はあくまで一例であり、図 2 に示す画素 P i x の配列であっても本実施形態を適用できる。

[0078] (第 4 実施形態の変形例)

図 14 は、第 4 実施形態の変形例に係る表示装置の、複数の画素を示す平面図である。図 15 は、第 4 実施形態の変形例に係る表示装置を示す断面図である。

[0079] 本変形例の表示装置 1 G において、発光素子 3 は、フェースアップ構造である。図 14 及び図 15 に示すように、第 1 電極 22 は、平坦化膜 27 の上面 27 a、側面 27 b 及び発光素子 3 の上面 3 b を覆って設けられる。図 14 に示すように、複数の第 1 電極 22 は、複数の発光素子 3 ごとに設けられ、それぞれ、発光素子 3 及び平坦化膜 27 の上に設けられる。第 1 電極 22 は、平坦化膜 27 の上面 27 a の全体を覆って設けられる。ただし、第 1 電極 22 は、平坦化膜 27 の上面 27 a の一部に設けられていてもよく、側面 27 b の一部に設けられていてもよい。

[0080] 図 15 に示すように、第 1 電極 22 は、発光素子 3 のカソードにそれぞれ接続されるとともに、第 7 絶縁膜 97 の上に設けられたカソード接続配線 L C に接続される。カソード接続配線 L C は、表示領域 A A から周辺領域 G A ま

で延在し、コンタクトホールH 1の底部で露出するカソード配線2 6に接続される。

[0081] 無機膜5は、複数の第1電極2 2の上面及び側面を覆って設けられる。第1電極2 2の側面の周囲を囲むように設けられる。さらに、無機膜5は、カソード接続配線L Cを覆って第7絶縁膜9 7の上に設けられる。無機膜5は、表示領域A Aから周辺領域G Aに亘って設けられ、コンタクトホールH 1の底部で、カソード接続配線L Cの端部L C aを覆ってカソード配線2 6と接する。

[0082] このような構成により、カソード接続配線L Cとカソード配線2 6とが接する部分、及び、第1電極2 2と平坦化膜2 7とが接する部分が、無機膜5によって覆われており、外部に露出しない。このため、表示装置1 Gは、外部から水分が侵入する経路を無機膜5が塞ぐことで、発光素子3へ水分が侵入することを抑制できる。

[0083] 以上、本発明の好適な実施の形態を説明したが、本発明はこのような実施の形態に限定されるものではない。実施の形態で開示された内容はあくまで一例にすぎず、本発明の趣旨を逸脱しない範囲で種々の変更が可能である。本発明の趣旨を逸脱しない範囲で行われた適宜の変更についても、当然に本発明の技術的範囲に属する。上述した各実施形態及び各変形例の要旨を逸脱しない範囲で、構成要素の種々の省略、置換及び変更のうち少なくとも1つを行うことができる。

符号の説明

- [0084] 1、1 A、1 B、1 C、1 D、1 E、1 F、1 G 表示装置
2 アレイ基板
3、3 A 発光素子
3 a 側面
3 b 上面
5 無機膜
1 2 駆動回路

2 1 基板
2 2 第 1 電極
2 2 a 上面
2 2 a 1 第 1 上面
2 2 a 2 第 2 上面
2 2 b 側面
2 2 b 1 第 1 側面
2 2 b 2 第 2 側面
2 2 c 端部
2 3 第 2 電極
2 3 a 載置面
2 4 第 3 電極
2 5 第 4 電極
2 6 カソード配線
2 6 a 上面
2 7 平坦化膜
2 7 a、2 7 A a、2 7 B a 上面
2 7 b、2 7 A b、2 7 B b 側面
2 7 A 第 1 平坦化膜
2 7 B 第 2 平坦化膜
2 8 画素回路
L C カソード接続配線
L C a 端部
P i x 画素

請求の範囲

- [請求項1] 基板と、
前記基板に配列され、異なる色を表示する複数の画素と、
複数の前記画素の各々に設けられる無機発光素子と、
少なくとも前記無機発光素子の側面を囲む平坦化膜と、
前記平坦化膜及び前記無機発光素子を覆う無機膜と、を有する、
表示装置。
- [請求項2] 前記基板の一方の面側に設けられるトランジスタと、
前記トランジスタを覆う絶縁膜と、を有し、
前記平坦化膜及び前記無機膜は、複数の前記無機発光素子が設けられる表示領域から、前記表示領域の外側の周辺領域に亘って、前記絶縁膜の上側に設けられる、
請求項1に記載の表示装置。
- [請求項3] 前記基板の一方の面側に設けられ、前記無機発光素子のカソードに電気的に接続されるカソード配線を有し、
前記カソード配線は、前記絶縁膜の前記周辺領域に設けられたコンタクトホール底部に露出し、
前記無機膜は、前記平坦化膜の側面を覆って前記コンタクトホール底部で前記カソード配線と接する、
請求項2に記載の表示装置。
- [請求項4] 前記無機発光素子の上面は、前記平坦化膜から露出して前記無機膜と接する、
請求項1から請求項3のいずれか1項に記載の表示装置。
- [請求項5] 前記平坦化膜は、前記無機発光素子の上面を覆って設けられる、
請求項1から請求項3のいずれか1項に記載の表示装置。
- [請求項6] 前記無機発光素子のカソードに接続される第1電極と、
前記無機発光素子のアノードに接続される第2電極と、を有し、
前記第1電極及び前記第2電極は、前記基板と前記無機発光素子と

の間に設けられる、

請求項 1 から請求項 5 のいずれか 1 項に記載の表示装置。

[請求項7]

前記無機発光素子のカソードに接続される第 1 電極と、

前記無機発光素子のアノードに接続される第 2 電極と、を有し、

前記第 1 電極は、前記無機発光素子及び前記平坦化膜の上に設けられ、

前記第 2 電極は、前記基板と前記無機発光素子との間に設けられ、

前記無機膜は、前記第 1 電極の上に設けられる、

請求項 2 に記載の表示装置。

[請求項8]

前記基板の一方の面側に設けられ、前記無機発光素子のカソードに電氣的に接続されるカソード配線を有し、

前記カソード配線は、前記絶縁膜の前記周辺領域に設けられたコンタクトホール底部に露出し、

前記第 1 電極は、前記平坦化膜の側面に沿って設けられ、前記コンタクトホール底部で前記カソード配線と接する、

請求項 7 に記載の表示装置。

[請求項9]

前記第 1 電極の端部は、前記コンタクトホール底部で前記カソード配線と重なる位置に設けられ、

前記無機膜は、前記コンタクトホール底部で、前記第 1 電極の端部を覆うとともに前記カソード配線と接する、

請求項 8 に記載の表示装置。

[請求項10]

前記平坦化膜は、第 1 平坦化膜と、前記第 1 平坦化膜の上に設けられる第 2 平坦化膜と、を有し、

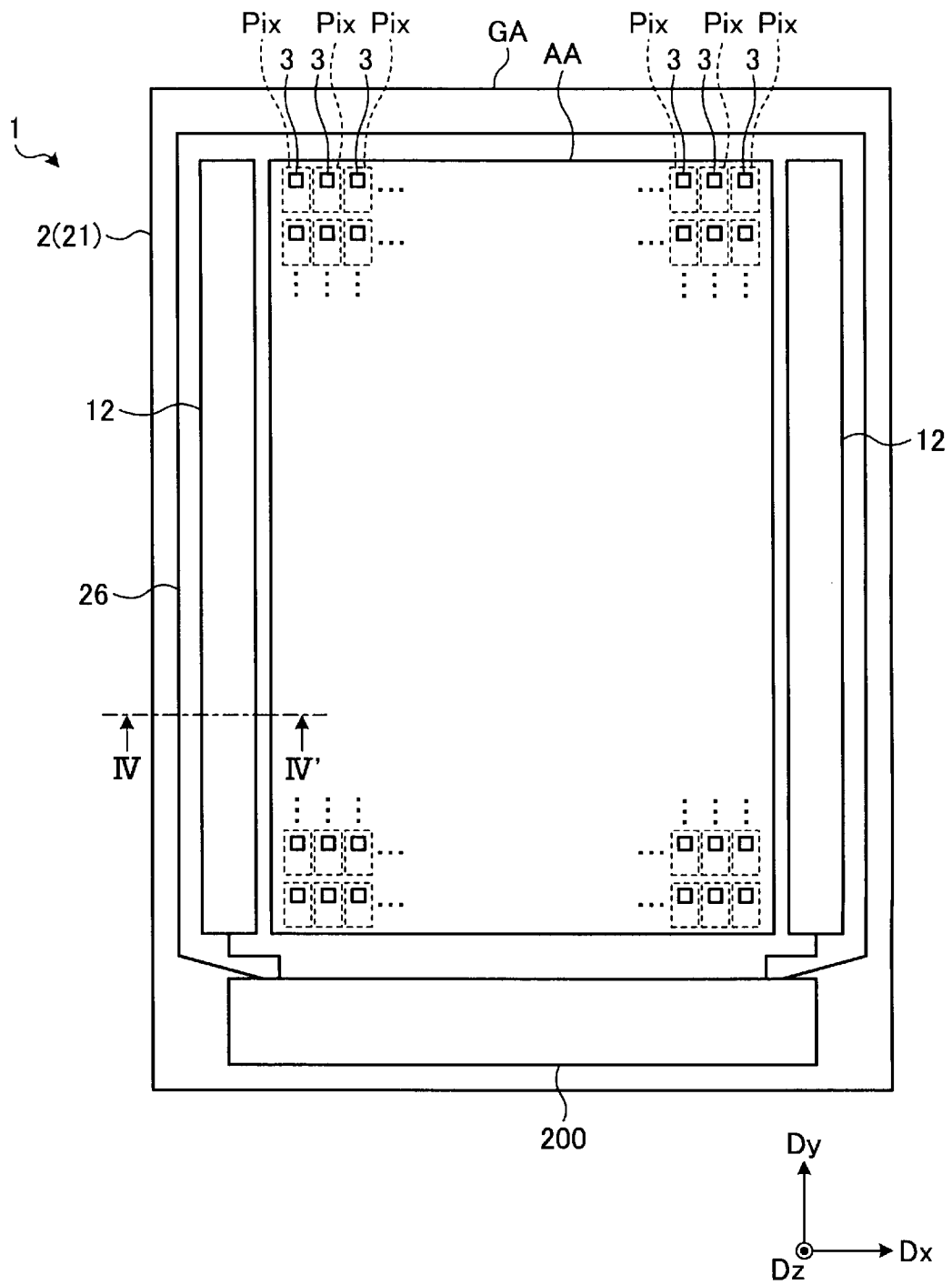
前記第 2 平坦化膜の側面は、前記第 1 平坦化膜の上面と重なる位置に設けられ、

前記無機膜は、前記第 1 平坦化膜の上面と、前記第 2 平坦化膜の上面とで形成される段差に沿って設けられる、

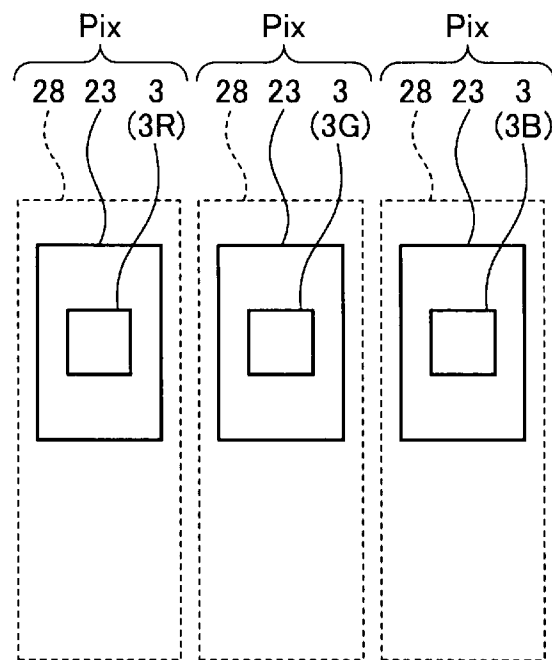
請求項 1 から請求項 9 のいずれか 1 項に記載の表示装置。

- [請求項11] 複数の前記平坦化膜を有し、
複数の前記平坦化膜は、互いに離隔して複数の前記無機発光素子ごとに設けられている、
請求項 1 に記載の表示装置。
- [請求項12] 前記基板の一方の面側に設けられるトランジスタと、
前記トランジスタを覆う絶縁膜と、を有し、
前記無機膜は、複数の前記平坦化膜及び複数の前記無機発光素子を覆うとともに、前記平坦化膜から露出する前記絶縁膜の上に設けられる、
請求項 1 1 に記載の表示装置。
- [請求項13] 複数の前記無機発光素子ごとに設けられ、前記無機発光素子のカソードに接続される複数の第 1 電極と、
前記無機発光素子のアノードに接続される第 2 電極と、を有し、
複数の前記第 1 電極は、それぞれ前記無機発光素子及び前記平坦化膜の上に設けられ、
前記第 2 電極は、前記基板と前記無機発光素子との間に設けられ、
前記無機膜は、複数の前記第 1 電極を覆って設けられる、
請求項 1 1 又は請求項 1 2 に記載の表示装置。
- [請求項14] 前記無機膜は、窒化シリコン、酸化アルミニウム又は窒酸化アルミニウムの 1 つ以上を主成分とする、透光性を有する無機絶縁膜である、
請求項 1 から請求項 1 3 のいずれか 1 項に記載の表示装置。

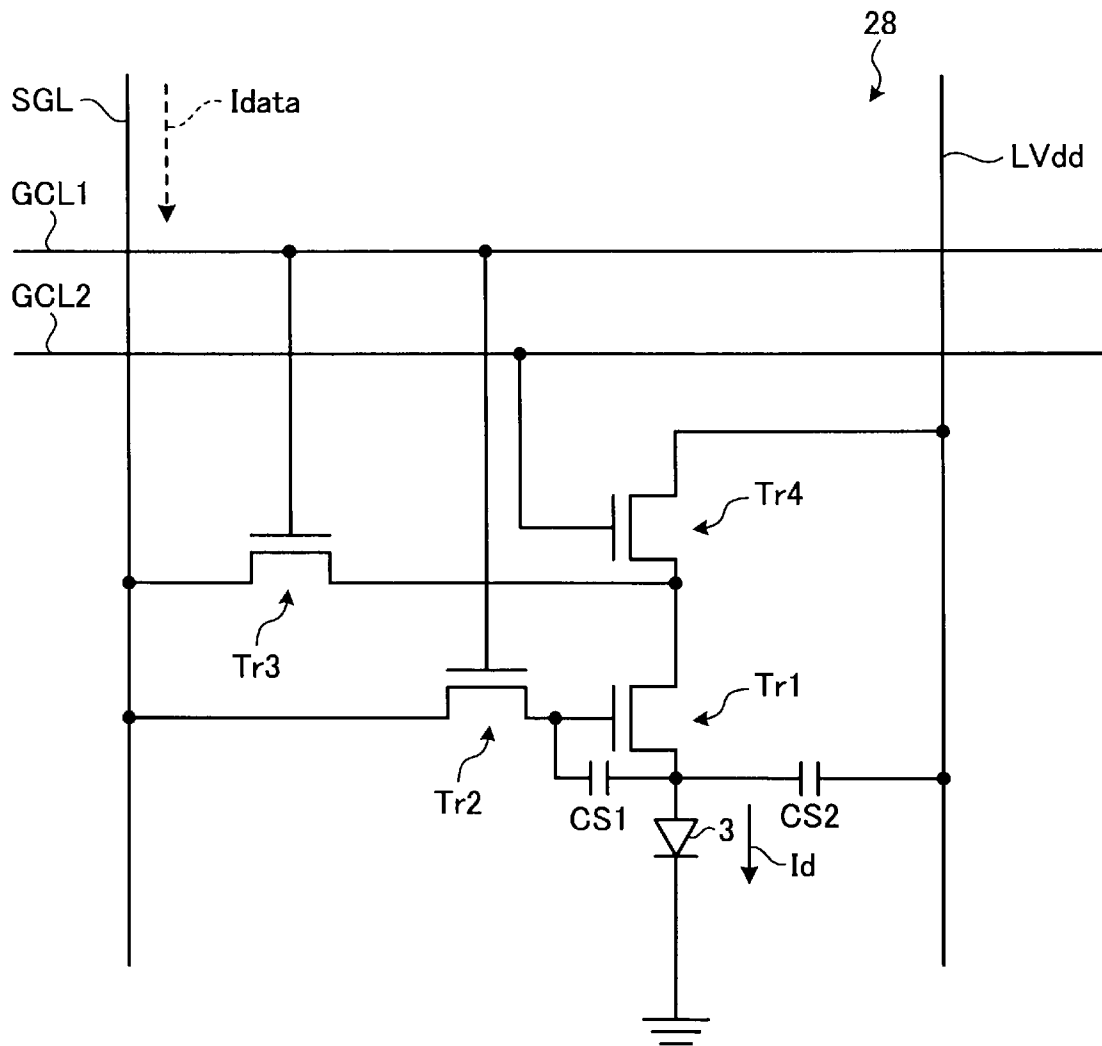
[図1]



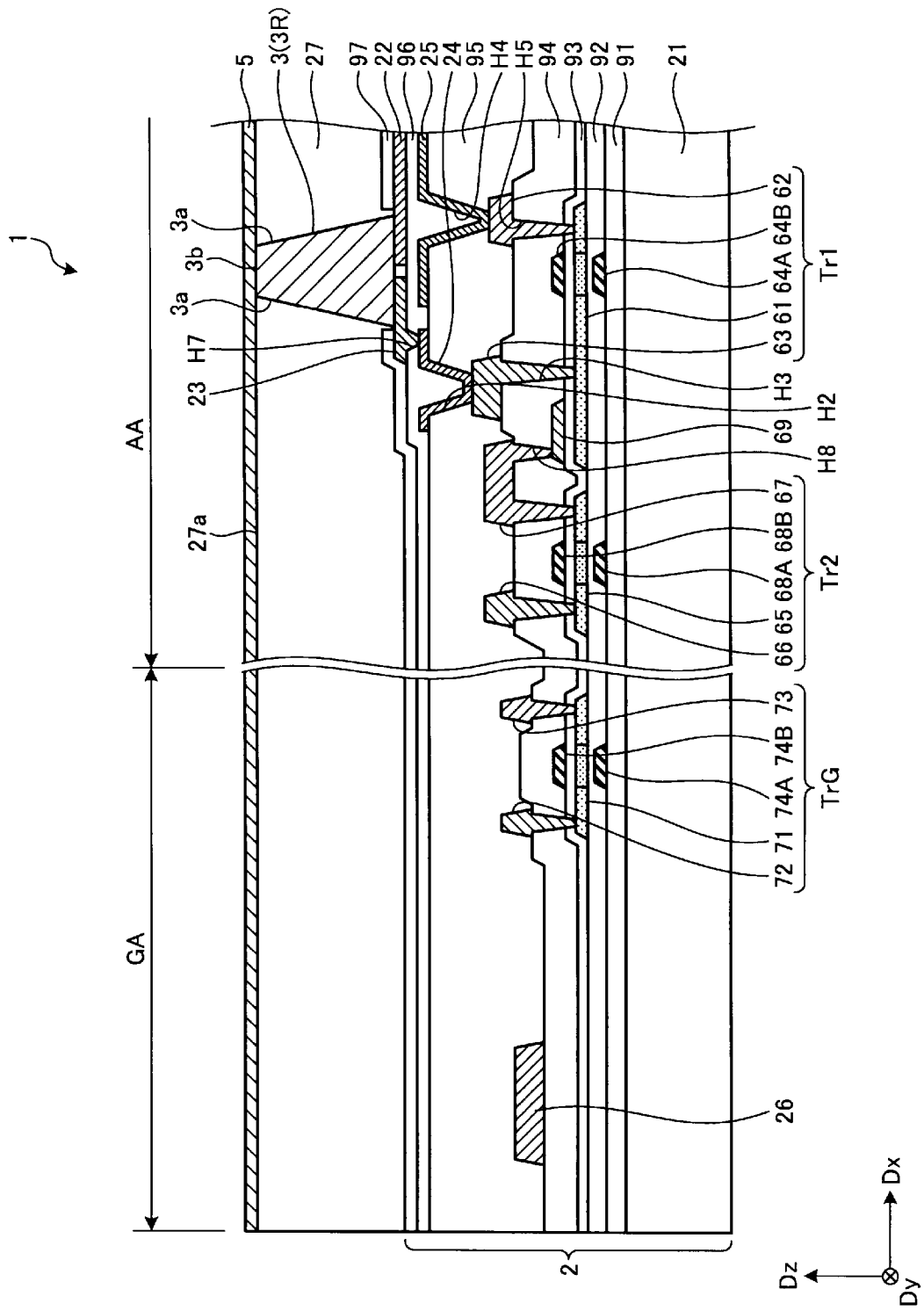
[図2]



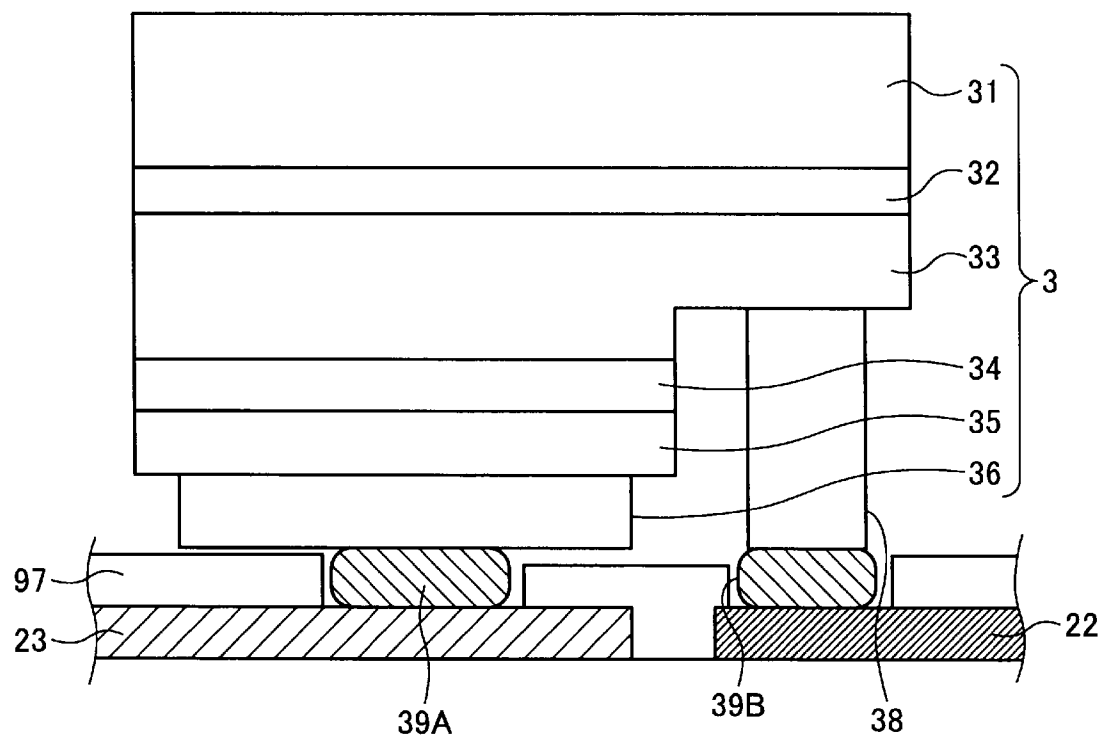
[図3]



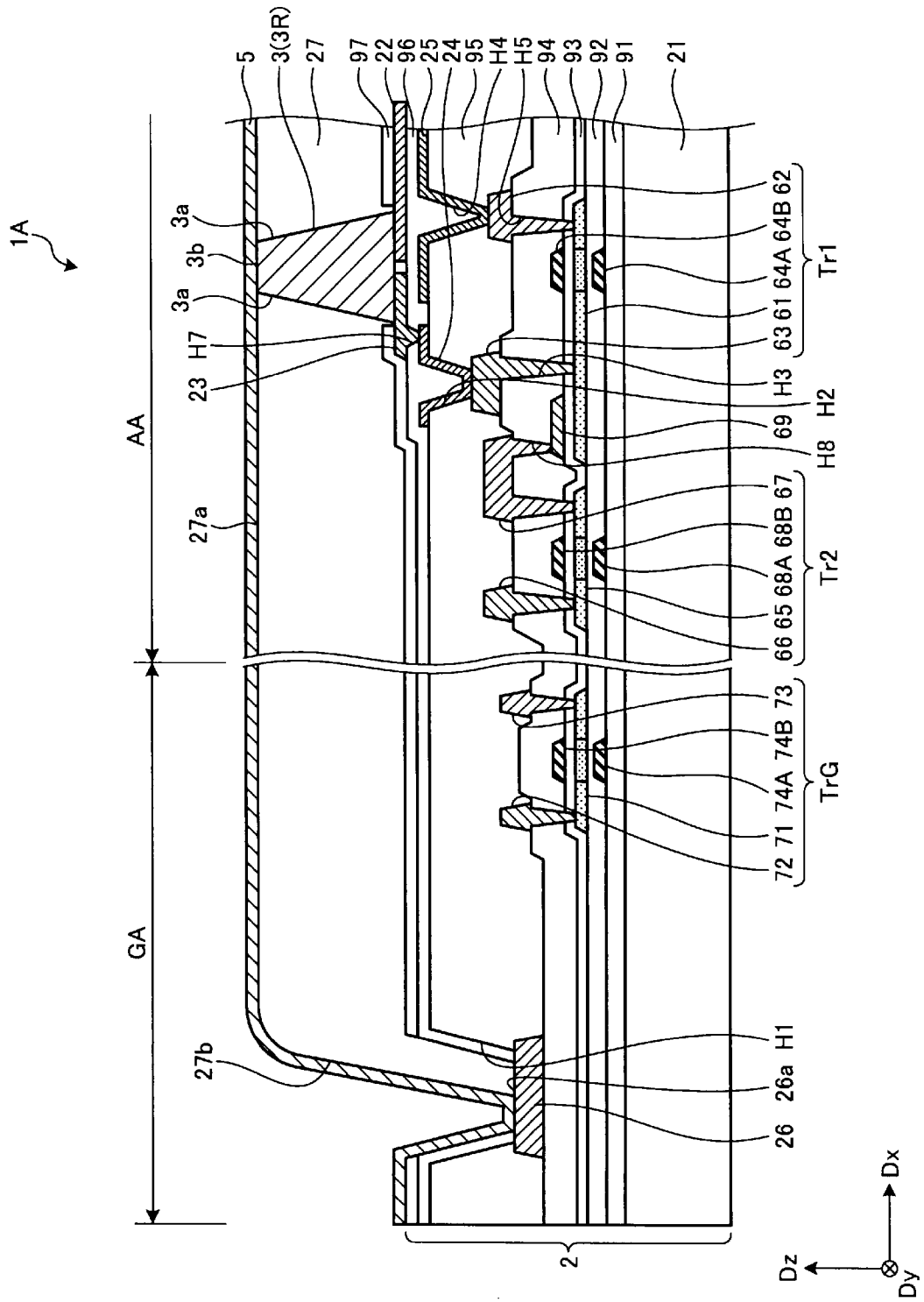
[図4]



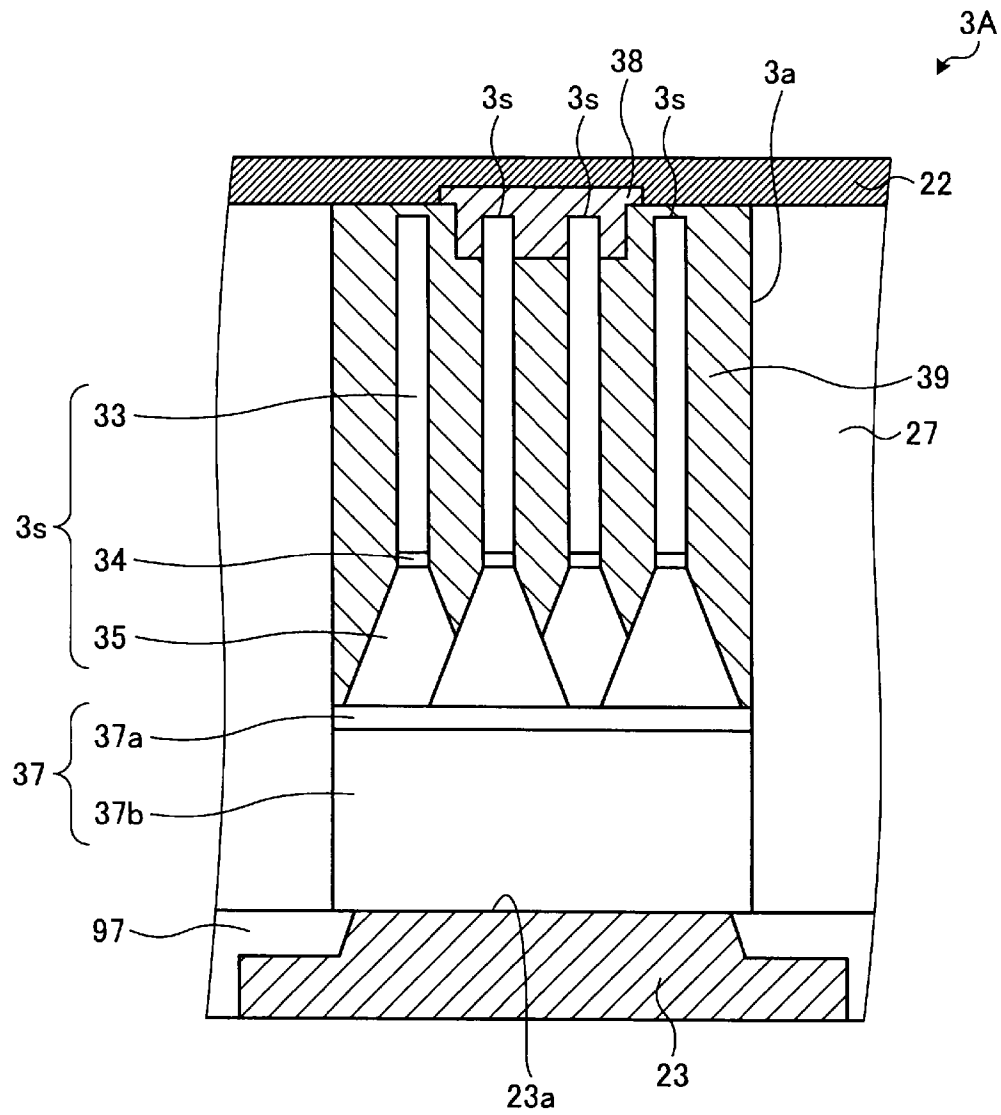
[図5]



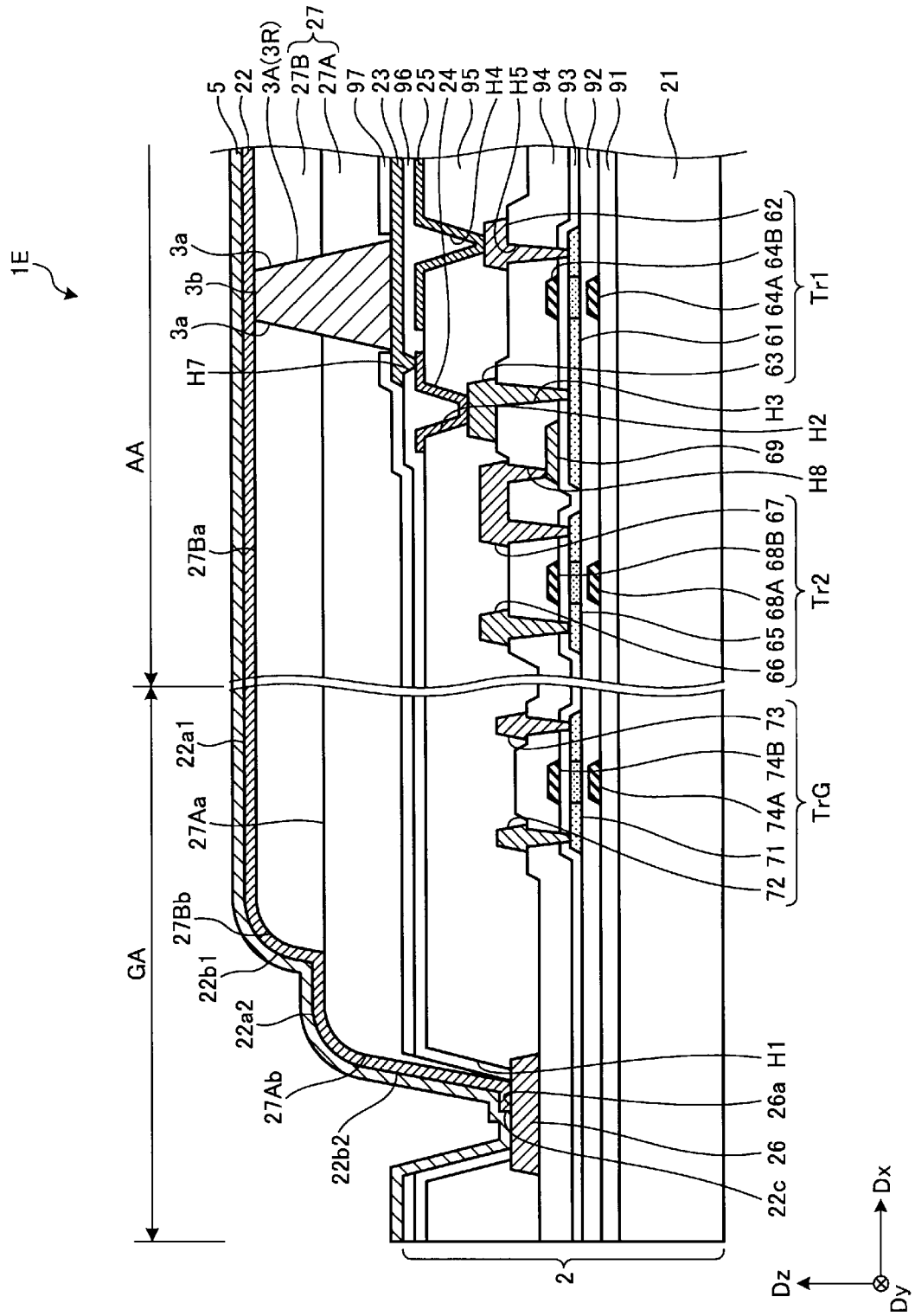
[図6]



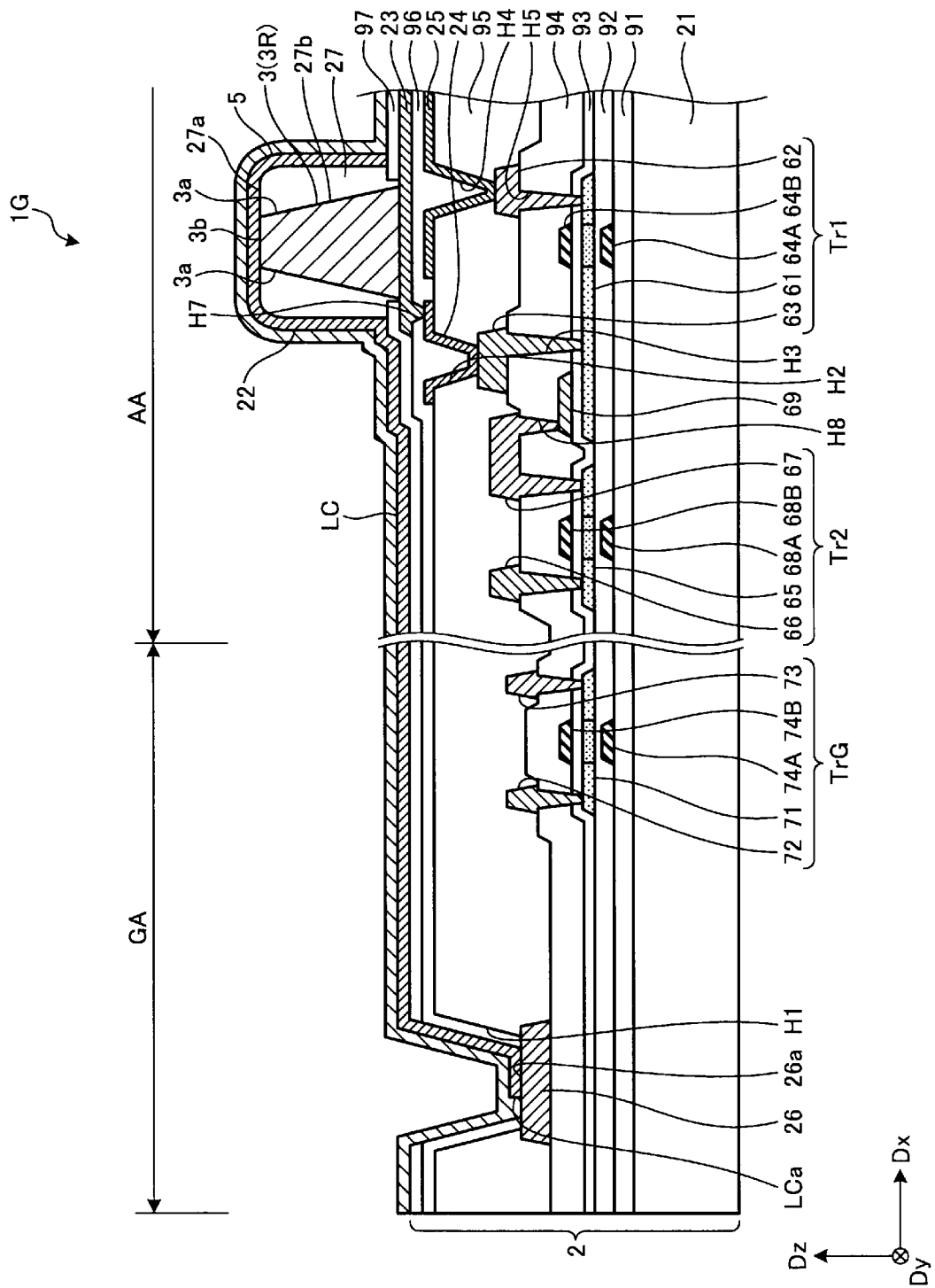
[図9]



[図11]



[図15]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/017102

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L33/54 (2010.01) i, G09F9/30 (2006.01) i, G09F9/33 (2006.01) i, H01L33/56 (2010.01) i, H01L33/62 (2010.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L33/54, G09F9/30, G09F9/33, H01L33/56, H01L33/62

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2019
Registered utility model specifications of Japan	1996-2019
Published registered utility model applications of Japan	1994-2019

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	JP 2016-522585 A (LUXVUE TECHNOLOGY CORPORATION) 28 July 2016, paragraphs [0016]-[0027], [0030], [0041]-[0044], [0050]-[0054], fig. 1, 2C, 5, 7-10 & US 2014/0367705 A1, paragraphs [0045]-[0056], [0059], [0070]-[0073], [0079]-[0083], fig. 1, 2C, 5, 7-10 & WO 2014/204695 A1 & EP 2997608 A1 & TW 201515262 A & CN 105324858 A & KR 10-2016-0010537 A	1-2, 4, 7, 14



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
04.07.2019

Date of mailing of the international search report
16.07.2019

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2019/017102

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2014/0367711 A1 (LUXVUE TECHNOLOGY CORPORATION) 18 December 2014, paragraphs [0053]-[0056], [0059], [0060], [0070]-[0075], [0090]-[0102], fig. 1A, 1B, 2A, 8A-8D (Family: none)	1, 5-6, 11, 13-14
X	US 2018/0122298 A1 (INNOLUX CORPORATION) 03 May 2018, paragraphs [0022]-[0026], [0064]-[0078], fig. 1, 7-10 & EP 3316303 A1 & CN 108022550 A & KR 10-2018-0048336 A	1-2, 7-8, 14
A	JP 2013-37138 A (PANASONIC CORPORATION) 21 February 2013, entire text, all drawings (Family: none)	1-14
A	JP 2017-500757 A (APPLE INC.) 05 January 2017, entire text, all drawings & US 2015/0187740 A1 & WO 2015/099944 A1 & EP 3087617 A1 & TW 201530808 A & AU 2014370328 A1 & CN 105814698 A & KR 10-2016-0083035 A & TW 201705521 A	1-14
A	US 2017/0301724 A1 (INNOLUX CORPORATION) 19 October 2017, entire text, all drawings & CN 107302011 A	1-14

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01L33/54(2010.01)i, G09F9/30(2006.01)i, G09F9/33(2006.01)i, H01L33/56(2010.01)i, H01L33/62(2010.01)i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01L33/54, G09F9/30, G09F9/33, H01L33/56, H01L33/62

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2019年
日本国実用新案登録公報	1996-2019年
日本国登録実用新案公報	1994-2019年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2016-522585 A (ルクスビュー テクノロジー コーポレーション) 2016.07.28, 段落[0016]-[0027], [0030], [0041]-[0044], [0050]-[0054], 図1, 2C, 5, 7-10 & US 2014/0367705 A1, 段落[0045]-[0056], [0059], [0070]-[0073], [0079]-[0083], 図1, 2C, 5, 7-10 & WO 2014/204695 A1 & EP 2997608 A1 & TW 201515262 A & CN 105324858 A & KR 10-2016-0010537 A	1-2, 4, 7, 14

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

04.07.2019

国際調査報告の発送日

16.07.2019

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

川俣 郁子

電話番号 03-3581-1101 内線 3273

21

1167

C (続き) . 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	US 2014/0367711 A1 (LUXVUE TECHNOLOGY CORPORATION) 2014. 12. 18, 段落[0053]-[0056], [0059]-[0060], [0070]-[0075], [0090]-[0102], 図 1A, 1B, 2A, 8A-8D (ファミリーなし)	1, 5-6, 11, 13-14
X	US 2018/0122298 A1 (INNOLUX CORPORATION) 2018. 05. 03, 段落[0022]-[0026], [0064]-[0078], 図 1, 7-10 & EP 3316303 A1 & CN 108022550 A & KR 10-2018-0048336 A	1-2, 7-8, 14
A	JP 2013-37138 A (パナソニック株式会社) 2013. 02. 21, 全文, 全図 (ファミリーなし)	1-14
A	JP 2017-500757 A (アップル インコーポレイテッド) 2017. 01. 05, 全文, 全図 & US 2015/0187740 A1 & WO 2015/099944 A1 & EP 3087617 A1 & TW 201530808 A & AU 2014370328 A1 & CN 105814698 A & KR 10-2016-0083035 A & TW 201705521 A	1-14
A	US 2017/0301724 A1 (INNOLUX CORPORATION) 2017. 10. 19, 全文, 全図 & CN 107302011 A	1-14