



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0054894
(43) 공개일자 2009년06월01일

(51) Int. Cl.

G06F 3/041 (2006.01) G02F 1/1333 (2006.01)

(21) 출원번호 10-2008-0092710

(22) 출원일자 2008년09월22일

심사청구일자 2008년10월15일

(30) 우선권주장

JP-P-2007-00306437 2007년11월27일 일본(JP)

(71) 출원인

후지쯔 콤포넨트 가부시끼가이샤

일본 도쿄도 시나가와구 히가시고탄다 2-3-5

(72) 발명자

엔도 미치코

일본 도쿄도 시나가와구 히가시고탄다 2-3-5 후지쯔 콤포넨트 가부시끼가이샤 내

(74) 대리인

김용인, 박영복

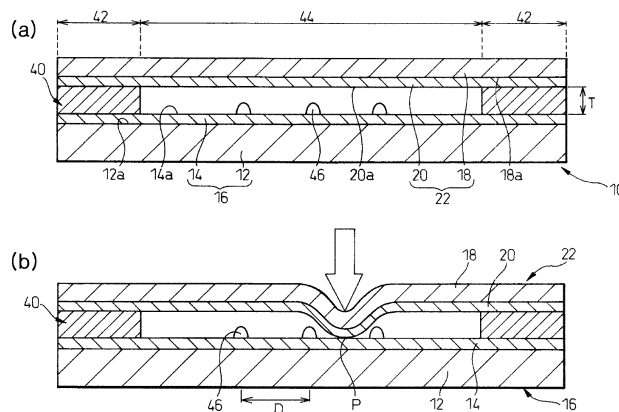
전체 청구항 수 : 총 1 항

(54) 패널형 입력장치

(57) 요약

본 발명은 저항막 방식의 패널형 입력장치에 있어서, 도전막의 내충격성, 필기내구성 등을 확보하면서, 입력조작성을 악화시키지 않고 조작시의 국소적 가압력에 의한 도전막끼리의 부착을 방지하는 것으로, 패널형 입력장치(10)에서, 제1 전극판(16)의 제1 도전막(14) 및 제2 전극판(22)의 제2 도전막(20)의 적어도 한쪽은 도전성 폴리머를 이용하여 형성된다. 복수개의 도트 스페이서(46)는 도트 스페이서(46)를 형성한 제1 또는 제2 도전막(14, 20)의 표면(14a, 20a)으로부터의 전체높이(H)(μm)와 그 표면(14a, 20a)에서의 실질배치간격(D)(mm)의 관계를 나타내는 값(A)=(H/D)이 $1.5 < A < 6.0$ 의 범위에 있도록 형성된다.

대표도



특허청구의 범위

청구항 1

기관 및 상기 기관의 일표면에 설치되는 도전막을 각각 구비하는 한쌍의 전극판과, 적어도 한쪽의 상기 전극판의 상기 도전막의 표면에 분산배치로 형성되는 복수개의 도트 스페이서를 구비하고, 상기 한쌍의 전극판이 각각의 상기 도전막을 서로 도통접촉할 수 있게 마주보며 이간시킨 상대배치로 조합되어 이루어지는 패널형 입력장치에 있어서,

적어도 한쪽의 상기 전극판의 상기 도전막이 도전성 폴리머를 이용하여 형성되고,

상기 복수개의 도트 스페이서는 상기 도트 스페이서를 형성한 상기 도전막의 상기 표면으로부터의 전체높이(H)(μm)와 상기 표면에서의 실질배치간격(D)(mm)의 관계를 나타내는 값(A)=(H/D)이 $1.5 < A < 6.0$ 의 범위에 있도록 형성되는 것을 특징으로 하는 패널형 입력장치.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 패널형 입력장치에 관한 것이다.

배경 기술

<2> 패널형 입력장치는, PC, 휴대정보단말(PDA), 현금자동입지급기(ATM) 등의 표시장치를 구비한 전자기기에 있어서, 패널 표면의 원하는 위치를 조작자가 펜이나 손가락으로 누름으로써, 표시장치에서의 2차원 좌표 데이터를 지시하는 입력장치로서 알려져 있다. 특히, LCD(액정 디스플레이), PDP(플라즈마 패널), CRT(브라운관) 등의 표시장치의 화면에 겹쳐서 설치할 수 있으며 그 자체로 투명한 구조를 가지는 패널형 입력장치가 터치패널이라는 이름으로 널리 알려져 있으며, 근래 휴대전화기능을 가지는 휴대형 단말장치에 대한 탑재도 실현되고 있다.

<3> 패널형 입력장치의 한 형태인 저항막식 터치패널은, 투명한 절연기관과 그 일표면에 설치되는 투명한 도전막을 각각 가지는 한쌍의 투명한 전극판을, 도전막 끼리가 도통접촉 가능하게 마주보며 이간된 상대배치로 서로 조합하여 구성된다(예를 들어, 일본특허공개 2005-190125호 공보 참조). 한쌍의 전극판은, 양쪽 도전막의 가장자리에 따라 띠형상으로 설치되는 전기절연성의 점착제층에 의해, 서로 겹쳐진 상태에서 고정된다. 각 전극판에는, 점착제층이 설치되는 영역에 도전막에 접속되는 음양 한쌍의 직사각형상 전극(본 발명에서는 평행전극쌍이라고 함)이 서로 평행하게 이격되어 형성되는 동시에, 평행전극쌍에 접속되는 도선이 절연층을 통하여 도전막 위에 패터닝된다. 점착제층의 설치영역에 형성되는 이와 같은 적층구조(본 발명에서는 중간층이라고 함)에 의해, 한쌍의 전극판의 도전막끼리의 이간거리가 규정되어 확보된다. 그리고 양쪽 전극판은, 중간층의 설치영역에 대응하는 액자형상의 영역(본 발명에서는 액틀영역이라고 함)과, 액틀영역에 포위되는 입력가능영역으로 구분된다. 입력가능영역에는, 통상 한쪽 전극판의 도전막 위에 복수개의 전기절연성 도트 스페이서가 적당한 분산배치로 설치된다. 이 도트 스페이서들은, 전극판이 자체 중량 등에 의해 의도하지 않게 오목한 형상으로 휘는 것을 억제하여 양쪽 도전막 사이의 간격을 유지하는 한편, 어느 전극판이 가압력 하에서 변형되었을 때에는 가압부위에서 도전막끼리 국소적으로 접촉하는 것을 허용하도록 작용한다.

<4> 종래의 저항막식 터치패널은, 일반적으로 터치조작측(상측) 전극판의 기관이 가요성을 가지는 수지필름으로 형성되고, 표시장치측(하측) 전극판의 기관이 용도에 따라 글라스판, 수지판, 수지필름 등으로 형성된다. 도전막은 통상 산화인듐주석(ITO) 등의 금속산화물을 이용하여 진공증착법이나 스퍼터링법 등의 박막형성기술에 의해 각 기관의 표면에 형성된다. 또한, 근래 저항막식 터치패널의 전극판의 도전막을 도전성 폴리머를 이용하여 형성하는 것이 제안되고 있다(일본특허공개 2005-182737호 공보, 일본특허공개 2005-146259호 공보 참조). 도전성 폴리머로 이루어지는 도전막은, ITO 피막에 비하여 내충격성, 필기내구성 등이 뛰어난 동시에, 도포 등의 간단한 방법에 의해 형성할 수 있다는 이점을 가진다.

발명의 내용

해결 하고자하는 과제

- <5> 종래의 저항막식 터치패널에 있어서, 적어도 한쪽 전극판의 도전막이 도전성 폴리머를 이용하여 형성되는 구성에서는, 예를 들어, 양쪽 전극판의 도전막이 ITO 피막으로 이루어지는 구성에 비하여, 도전성 폴리머 피막의 성질로서 입력조작시의 국소적 가압력에 의해 가압점에서 도전막끼리가 잘 들러붙는 경향이 있다. 가압점에서 접촉한 도전막끼리가 가압력의 해제와 동시에 이격되지 않을 경우, 터치패널의 입력응답성이 악화된다. 이러한 경향은 분위기의 습도 상승에 따라 현저해진다. 이와 같은 도전막끼리의 국소적인 부착을 방지하기 위해서는, 도트 스페이서의 전체높이를 늘리거나, 혹은 도트 스페이서의 배치간격을 좁히는 것이 효과적이다. 하지만, 어느 방법에서도 입력조작에 요구되는 가압력을 증가시키는 결과를 초래하기 때문에, 터치패널의 조작성이 악화된다는 우려가 있다.
- <6> 본 발명의 목적은, 저항막 방식의 패널형 입력장치에 있어서, 내충격성, 필기내구성 등이 뛰어난 도전막을 가진 전극판을 구비하는 동시에, 입력조작성을 악화시키지 않고 조작시의 국소적 가압력에 의한 도전막끼리의 부착을 방지할 수 있는 패널형 입력장치를 제공하는데 있다.

과제 해결수단

- <7> 상기 목적을 달성하기 위하여, 청구항 1에 기재된 발명은, 기관 및 기관의 일표면에 설치되는 도전막을 각각 구비하는 한쌍의 전극판과, 적어도 한쪽 전극판의 도전막 표면에 분산배치로 형성되는 복수개의 도트 스페이서를 구비하고, 한쌍의 전극판이 각각의 도전막을 서로 도통접촉할 수 있게 마주보며 이간시킨 상대배치로 조합되어 이루어지는 패널형 입력장치에 있어서, 적어도 한쪽의 전극판의 도전막이 도전성 폴리머를 이용하여 형성되고, 복수개의 도트 스페이서는 도트 스페이서를 형성한 도전막의 표면으로부터의 전체높이(H)(μm)와 표면에서의 실질배치간격(D)(mm)의 관계를 나타내는 값(A)=(H/D)이 $1.5 < A < 6.0$ 의 범위에 있도록 형성되는 것을 특징으로 하는 패널형 입력장치를 제공한다.

효 과

- <8> 본 발명에 따른 패널형 입력장치는, 적어도 한쪽 전극판의 도전막이 도전성 폴리머를 이용하여 형성되기 때문에, 예를 들어, 양쪽 전극판이 ITO 피막을 가지는 종래의 터치패널에 비하여, 도전막의 내충격성, 필기내구성 등이 뛰어나고, 장기간에 걸쳐 안정적이며, 높은 정밀도를 가지고 입력조작할 수 있다. 게다가, 특정 범위의 A값에 따라 복수개의 도트 스페이서를 형성함으로써, 입력조작성을 악화시키지 않고, 입력조작시의 국소적 가압력에 의한 도전막끼리의 부착을 방지할 수 있다.

발명의 실시를 위한 구체적인 내용

- <9> 이하, 첨부도면을 참조하여 본 발명의 실시예를 상세히 설명한다. 모든 도면에서 대응하는 구성요소에는 공통 참조부호를 사용하였다.
- <10> 도면을 참조하면, 도 1은 본 발명의 제1 실시예에 따른 패널형 입력장치(10)의 비입력시와 입력시의 주요 구성요소를 나타내는 개략단면도, 도 2는 패널형 입력장치(10)의 주요 구성요소를 분해하여 나타내는 개략사시도이다.
- <11> 패널형 입력장치(10)는, 절연성의 제1 기관(12) 및 제1 기관(12)의 일표면(12a)에 설치되는 제1 도전막(14)을 가지는 제1 전극판(16)과, 절연성의 제2 기관(18) 및 제2 기관(18)의 일표면(18a)에 설치되는 제2 도전막(20)을 가지는 제2 전극판(22)을 구비한다. 제1 전극판(16)의 제1 기관(12) 및 제1 도전막(14)과 제2 전극판(22)의 제2 기관(18) 및 제2 도전막(20)은, 각각 평면에서 보아 서로 대략 동일한 직사각형 윤곽을 가진다.
- <12> 제1 전극판(16)의 제1 도전막(14) 위에는, 그 직사각형 윤곽의 한쌍의 마주보는 변에 따라 제1 도전막(14)에 전기적으로 접속되는 음양 한쌍의 직사각형 형상 제1 전극(즉, 제1 평행전극쌍)(24)이 예를 들어, 스크린 인쇄법에 의해 직접 적층되어 패팅형성된다. 마찬가지로, 제2 전극판(22)의 제2 도전막(20) 위에는, 그 직사각형 윤곽의 제1 평행전극쌍(24)과는 위치가 다른 한쌍의 마주보는 변에 따라, 제2 도전막(20)에 전기적으로 접속되는 음양 한쌍의 직사각형 형상 제2 전극(즉, 제2 평행전극쌍)(26)이 예를 들어, 스크린 인쇄법에 의해 직접 적층되어 패팅형성된다.

- <13> 제1 전극판(16)과 제2 전극판(22)은, 제1 및 제2 도전막(14, 20)이 서로 도통접촉할 수 있게 마주보며 이간되는 상대배치로 조합되며, 두 도전막(14, 20)의 가장자리에 따라 띠형상(도시한 실시예에서는 직사각형틀 형상)으로 설치되는 전기절연성의 점착제층(28)(예를 들어, 양면 점착테이프)에 의해 서로 겹쳐진 상태로 고정된다. 이때, 제1 및 제2 도전막(14, 20)은 서로 윤곽이 실질적으로 정합되는 위치에 배치되며, 제1 및 제2 도전막(14, 20)에 접속되는 제1 및 제2 평행전극쌍(24, 26)은 서로 90도 다른 위치에 배치된다. 한편, 점착제층(28)은 도시한 바와 같이 직사각형틀 형상으로 연속하는 형태로 한정되지 않고, 복수개의 띠형상 요소로 분단된 형태로 할 수도 있다.
- <14> 도시한 실시예에서는, 제1 전극판(16)의 제1 도전막(14) 위에 제1 평행전극쌍(24)에 개별적으로 접속되는 한쌍의 제1 도선(30)과, 제2 평행전극쌍(26)에 개별적으로 접속되는 한쌍의 제2 도선(32)이 모두 절연층(34)을 통하여 예를 들어, 스크린 인쇄법에 의해 소정의 윤곽으로 패턴형성되어 있다. 이 경우, 제2 도선(32)은, 제1 및 제2 전극판(16, 22)을 상술한 상대배치로 조합한 상태에서, 점착제층(28)의 일부분에 설치되는 도전성 부분(36)을 통하여 대응하는 제2 평행전극쌍(26)에 개별적으로 접속된다. 제1 및 제2 도선(30, 32)은 제1 전극판(16) 위에서 소정의 부분에 집결되며, 도시하지 않은 제어회로에 대한 접속부를 구성하는 커넥터(예를 들어, 플렉시블 인쇄기판)(38)에 접속된다.
- <15> 제1 및 제2 평행전극쌍(24, 26), 제1 및 제2 도선(30, 32), 그리고 절연층(34)은 모두 점착제층(28)이 설치되는 영역에 형성되며, 제1 및 제2 전극판(16, 22)의 가장자리에 따라 띠형상(도시한 실시예에서는 직사각형틀 형상)으로 뺀 중간층(40)을 구성한다. 중간층(40)은 제1 및 제2 전극판(16, 22)의 도전막(14, 20) 끼리의 이간 거리(T)를 규정하여 확보하는 스페이서로서도 기능한다.
- <16> 제1 및 제2 전극판(16, 22)은, 중간층(40)의 설치영역에 대응하는 액틀형상의 영역(즉, 액틀영역)(42))과, 액틀영역(42)에 포위되는 입력가능영역(44)으로 구분된다(도 1 및 도 2). 입력가능영역(44)에는 적어도 한쪽 전극판(16, 22)(도면에서는 제1 전극판(16))의 도전막(14, 20)의 표면(14a, 20a)(도면에서는 제1 도전막(14)의 표면(14a))에 복수개의 전기절연성 도트 스페이서(46)가 적당한 분산배치로 설치된다. 그 도트 스페이서(46)들은 개개의 전극판(16, 22)이 자체중량 등에 의해 의도하지 않게 오목한 형상으로 휘는 것을 억제하여 도전막(14, 20) 사이의 틈을 유지시키는 한편, 어느 전극판(16, 22)이 가압력 하에서 변형하였을 때에는 가압부위에서 도전막(14, 20) 끼리가 국소적으로 접촉하는 것을 허용하도록 작용한다.
- <17> 패널형 입력장치(10)는 제어회로(도시하지 않음)에 의한 제어하에서, 제1 전극판(16)의 제1 도전막(14) 및 제2 전극판(22)의 제2 도전막(20)에 대하여 번갈아 각각의 제1 및 제2 평행전극쌍(24, 26) 사이에 소정의 전압이 인가됨으로써 작동한다. 그 상태에서 예를 들어, 제2 전극판(22)의 제2 기판(18) 바깥면의 원하는 위치를 펜이나 손가락 등으로 누르면, 가압점(P)에서 두 도전막(14, 20)이 서로 도통접촉하고, 전압을 인가하지 않는 측의 도전막(14, 20)에서 가압점(P)의 위치에 대응하는 부분압력이 출력된다. 제어회로에 설치되는 처리부(도시하지 않음)는, 두 도전막(14, 20)에 이와 같이 하여 번갈아 발생하는 부분압력을 측정함으로써 가압점(P)의 2차원 좌표를 검출한다.
- <18> 본 발명의 특징적 구성으로서, 패널형 입력장치(10)에서는, 제1 전극판(16)의 제1 도전막(14) 및 제2 전극판(22)의 제2 도전막(20)의 적어도 한쪽이 도전성 폴리머를 이용하여 형성된다. 도전성 폴리머의 구체적인 재료명 및 그 특성에 대해서는 후술한다. 또한, 복수개의 도트 스페이서(46)는, 도트 스페이서(46)를 형성한 제1 또는 제2 도전막(14, 20)의 표면(14a, 20a)으로부터의 전체높이(H)(μm)와, 그 표면(14a, 20a)에서의 실질배치간격(D)(mm)의 관계를 나타내는 값(A)=(H/D)이 $1.5 < A < 6.0$ 의 범위에 있도록 형성된다.
- <19> 복수개의 도트 스페이서(46)는 예를 들어, 포토리소그래피 기술이나 스크린 인쇄법에 의해, 제1 및 제2 도전막(14, 20)의 표면(14a, 20a)에 치수 및 위치를 높은 정밀도로 확보하면서 형성할 수 있다. 도시한 실시예에서는 이와 같은 높은 정밀도의 형성방법에 의해, 제1 전극판(16)의 제1 도전막(14) 위에 복수개의 도트 스페이서(46)가 정방격자 형상으로 분산되어 형성되어 있다. 한편, '실질배치간격(D)'이란, 도시한 정방격자 형상 배치의 경우, 중첩으로 인접하는 도트 스페이서(46)의 중심점끼리의 간격(D)(도 1)을 의미하는데, 도 3에 변형예로서 나타내는 바와 같은 다른 배치형태의 경우에는, 특정 규칙으로 정의되는 간격을 의미한다. 예를 들어, 격자형상 배치로서 인접하는 도트 스페이서(46)의 중심점끼리의 간격이 세로방향과 가로방향에서 다른 경우(도 3의 (a)), 세로방향의 간격(D1)과 가로방향의 간격(D2)의 평균값을 '실질배치간격(D)'으로 한다. 또한, 갈지자 형상의 배치로서 인접하는 도트 스페이서(46)의 중심점끼리의 간격이 세로방향과 비스듬한 방향에서 다른 경우에는(도 3의 (b)), 세로방향의 간격(D1)과 비스듬한 방향의 간격(D3)의 평균값을 '실질배치간격(D)'이라고 한다.
- <20> 여기서, 상술한 A값의 범위를 규정하는 근거를 명확하게 하기 위한 발명자의 실험 내용 및 결과를 아래에 설명

한다.

- <21> 패널형 입력장치(10)의 샘플로서, 글라스판으로 이루어지는 제1 기관(12)에 ITO로 이루어지는 제1 도전막(14)을 피복하여 구성되는 제1 전극판(16)의 제1 도전막(14)의 표면(14a)에 포토리소그래피 기술에 의해 복수개의 도트 스페이서(46)를 정방격자 형상으로 분산배치하여 형성하는 동시에, PET 필름으로 이루어지는 제2 기관(18)에 폴리티오펜계 도전성 폴리머로 이루어지는 제2 도전막(20)을 피복하여 구성되는 제2 전극판(22)을 제1 전극판(16)에 적정한 상대배치로 조합한 것을 제작하였다. 이 샘플에 대하여, 제2 전극판(22)의 바깥면의 소정의 위치를 반경 8mm의 반구형상 단면을 가지는 고무제 가압부재(쇼어A경도 60)로 누르고, 제1 및 제2 도전막(14, 20)이 도통접촉했을 때의 가압력(F)을 측정하였다. 이러한 측정을 도트 스페이서(46)의 전체 높이(H)(μm) 및 실질배치간격(D)(mm)을 변경하여 제작한 여러 종류의 샘플에 대하여 실시하였다. 도 4는 이러한 실험에 의해 얻어진 A값($=H/D$)과 가압력 측정값 F(N)의 관계를 나타낸다.
- <22> 여기서, 평가기준으로서, 저항막 방식의 패널형 입력장치에 일반적으로 요구되는 입력조작시의 가압력(F)의 상한값을 4(N)으로 한다. 또한, 상기 실험에서 $D=4\text{mm}$ 이고, $H\leq 5.5\mu\text{m}$ (즉, $A\leq 1.375$)일 때, 가압력(F)이 0.15(N) 이하임에도 불구하고 제1 및 제2 도전막(14, 20)이 가압점(P)에서 서로 달라붙는 경향이 관찰되었다. 따라서, 가압점(P)에서의 제1 및 제2 도전막(14, 20)의 부착을 방지하는 동시에, 일반적으로 요구되는 입력조작시의 가압력(F)의 상한값을 넘지않도록 하기 위해서는, 도 4로부터 알 수 있는 바와 같이, A값의 범위를 $1.5<A<6.0$ 으로 하면 좋다.
- <23> 상기 구성을 가지는 패널형 입력장치(10)는, 제1 전극판(16)의 제1 도전막(14) 및 제2 전극판(22)의 제2 도전막(20)의 적어도 한쪽이 도전성 폴리머를 이용하여 형성되기 때문에, 예를 들어, 양쪽 전극판이 ITO 피막을 가지는 종래의 터치패널에 비하여, 도전성 폴리머로 이루어지는 도전막(14, 20)의 내충격성, 필기내구성 등이 뛰어나고, 장기간에 걸쳐 안정적이며 높은 정밀도를 가지고 입력조작할 수 있다. 게다가, 제1 전극판(16)의 제1 도전막(14)의 표면(14a)에, 상술한 특정 범위의 A값에 따라 복수개의 도트 스페이서(46)를 형성함으로써, 입력조작성을 악화시키지 않고(즉, 일반적으로 요구되는 입력조작시의 가압력(F)의 상한값을 넘지 않고), 입력조작시의 국소적인 가압력(F)에 의한 도전막(14, 20) 끼리의 부착을 방지할 수 있다. 한편, 제1 및 제2 전극판(16, 22)의 제1 및 제2 도전막(14, 20)이 모두 도전성 폴리머를 이용하여 형성되는 경우나, 제1 및 제2 도전막(14, 20)의 표면(14a, 20a) 모두에 도트 스페이서(46)가 형성되는 경우에도, 상기 A값을 채용함으로써 동등한 작용효과가 나타나는 것을 예측할 수 있다.
- <24> 패널형 입력장치(10)는, LCD(액정 디스플레이), PDP(플라즈마 패널), CRT(브라운관) 등의 표시장치의 화면에 겹쳐서 설치할 수 있는 그 자체로 투명한 구조를 가지는 터치패널로서 구성할 수 있다. 혹은, 패널형 입력장치(10)를 포인팅 디바이스로서 알려져 있는 불투명 내지 반투명한 구조로 할 수도 있다.
- <25> 패널형 입력장치(10)를 투명한 터치패널로서 구성하는 경우, 예를 들어, 제1 전극판(16)을 표시장치의 화면에 인접하여 배치되는 하측 전극판으로 하고, 그 제1 기관(12)을 투명한 글라스판이나 수지판 또는 수지필름으로 형성할 수 있다. 또한, 제2 전극판(22)을 조작자에 의해 가압조작되는 상측 전극판으로 하고, 그 제2 기관(18)을 가요성이 풍부한 투명전극필름으로 형성할 수 있다. 제1 및 제2 기관(12, 18)의 바람직한 수지재료로는 폴리카보네이트, 아크릴, 폴리에틸렌테레프탈레이트(PET) 등을 들 수 있다.
- <26> 또한, 제1 전극판(16)의 제1 도전막(14)은 ITO 등의 투명한 도전성 조성물로 형성되며, 예를 들어, 진공증착법이나 스퍼터링법에 의해 제1 기관(12)의 표면(12a)에 피복할 수 있다. 한편, 제2 전극판(22)의 제2 도전막(20)은 투명도가 뛰어난 도전성 폴리머로 형성되며, 예를 들어 도포법이나 인쇄법에 의해 제2 기관(18)의 표면(18a)에 피복할 수 있다. 상측 전극판이 되는 제2 전극판(22)의 제2 도전막(20)을 도전성 폴리머로 형성함으로써, 터치패널에 요구되는 필기내구성이나 내충격성을 확보할 수 있다. 또한, 제1 도전막(14)을 제2 도전막(20)과 마찬가지로 도전성 폴리머로 형성할 수도 있다.
- <27> 패널형 입력장치(10)의 제2 도전막(20)에 바람직하게 사용할 수 있는 도전성 폴리머는, 예를 들어, 상술한 일본 특허공개 2005-190125호 공보 및 일본특허공개 2005-182737호 공보에 기재된 폴리티오펜계의 도전성 폴리머이다. 특히, 패널형 입력장치(10)를 터치패널로서 구성하는 경우, 폴리티오펜계 폴리머는 뛰어난 투명도를 가진다는 점에서 바람직하다. 패널형 입력장치(10)에서 사용할 수 있는 다른 도전성 폴리머로서 폴리아닐린, 폴리피롤, 폴리에틸렌디옥시티오펜 등을 들 수 있다.
- <28> 도전성 폴리머로 이루어지는 제2 도전막(20)의 두께는 특별히 한정되지 않지만, 바람직하게는 $0.01\sim 10\mu\text{m}$, 더욱 바람직하게는 $0.1\sim 1\mu\text{m}$ 이다. 두께가 $0.01\mu\text{m}$ 미만이면, 제2 도전막(20)의 저항이 불안정해질 수 있으며, 두께가

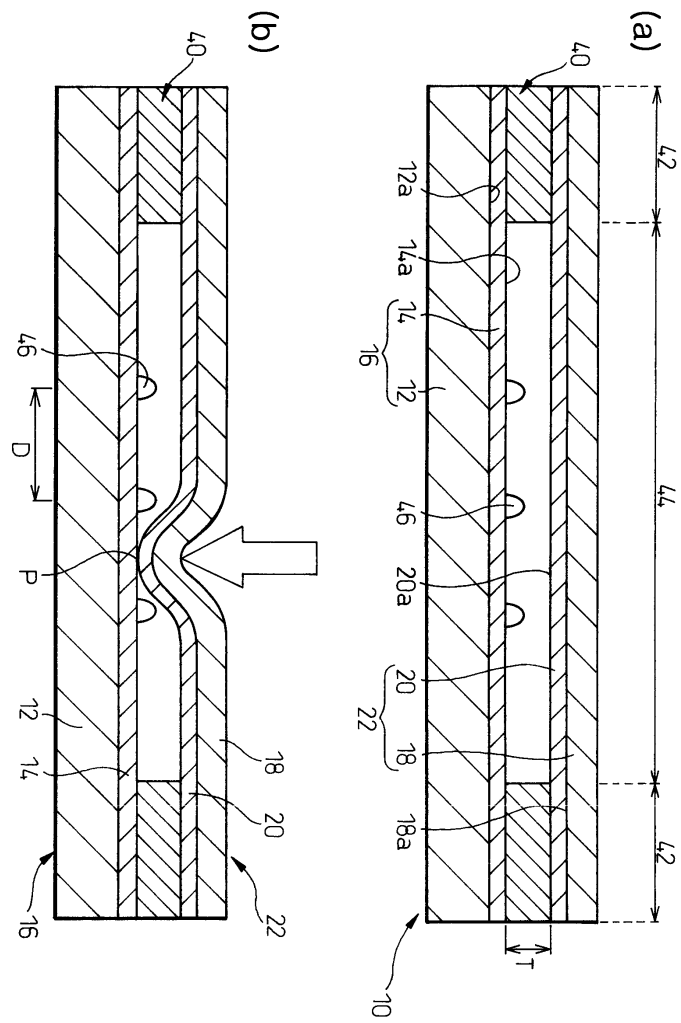
10 μ m를 넘으면, 제2 기관(18)과의 밀착성이 떨어질 수 있다. 또한, 도전성 폴리머로 이루어지는 제2 도전막(20)의 표면저항율(예를 들어, JISK 6911에 준거)은 특별히 한정되지 않지만, 예를 들어 4800 $\Omega/\square$ (ohm/square) 이하, 바람직하게는 2800 $\Omega/\square$ 이하, 더욱 바람직하게는 1480 $\Omega/\square$ 이하이다. 표면저항율이 4800 $\Omega/\square$ 를 넘으면, 입력시의 응답성이 떨어질 수 있다. 한편, ITO로 이루어지는 제1 도전막(14)도 마찬가지로의 물성을 가지는 것이 바람직하다. 또한, 도전성 폴리머로 이루어지는 제2 도전막(20)의 형성방법이 특별히 한정되지는 않지만, 예를 들어, 스핀코팅법, 롤러코팅법, 바코팅법, 딥코팅법, 그라비아코팅법, 커튼코팅법, 다이코팅법, 스프레이코팅법, 닥터코팅법, 니더코팅법 등의 도포법이나, 스크린 인쇄법, 스프레이 인쇄법, 잉크젯 인쇄법, 볼록판 인쇄법, 오탁판 인쇄법, 평판 인쇄법 등의 인쇄법을 채용할 수 있다.

도면의 간단한 설명

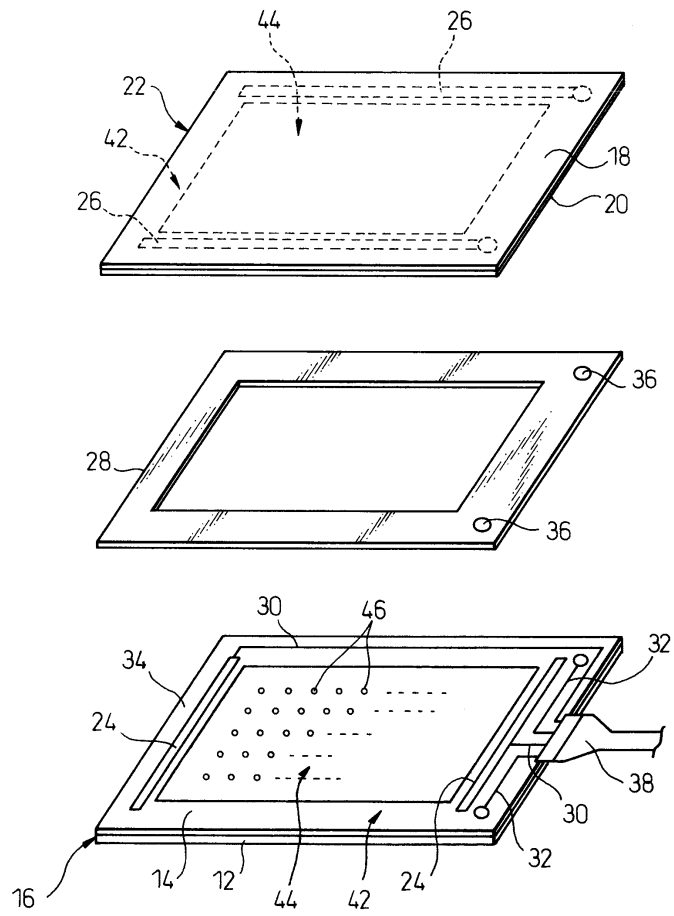
- <29> 도 1은 본 발명의 제1 실시예에 따른 패널형 입력장치를 두께방향으로 확대하여 모식적으로 나타내는 단면도로서, (a)는 비입력시, (b)는 입력시의 상태를 나타낸다.
- <30> 도 2는 도 1의 패널형 입력장치의 주요 구성요소를 분해하여 나타내는 사시도이다.
- <31> 도 3은 변형예에 의한 도트 스페이서의 배치형태를 나타내는 개략평면도이다.
- <32> 도 4는 본 발명의 패널형 입력장치가 나타내는 작용효과를 명확하게 하는 실험 결과를 나타내는 도면이다.
- <33> **부호의 설명**
- | | |
|-------------------|-------------|
| <34> 10: 패널형 입력장치 | 12: 제1 기관 |
| <35> 14: 제1 도전막 | 16: 제1 전극판 |
| <36> 18: 제2 기관 | 20: 제2 도전막 |
| <37> 22: 제2 전극판 | 28: 점착제층 |
| <38> 40: 중간층 | 42: 액틀영역 |
| <39> 44: 입력가능영역 | 46: 도트 스페이서 |

도면

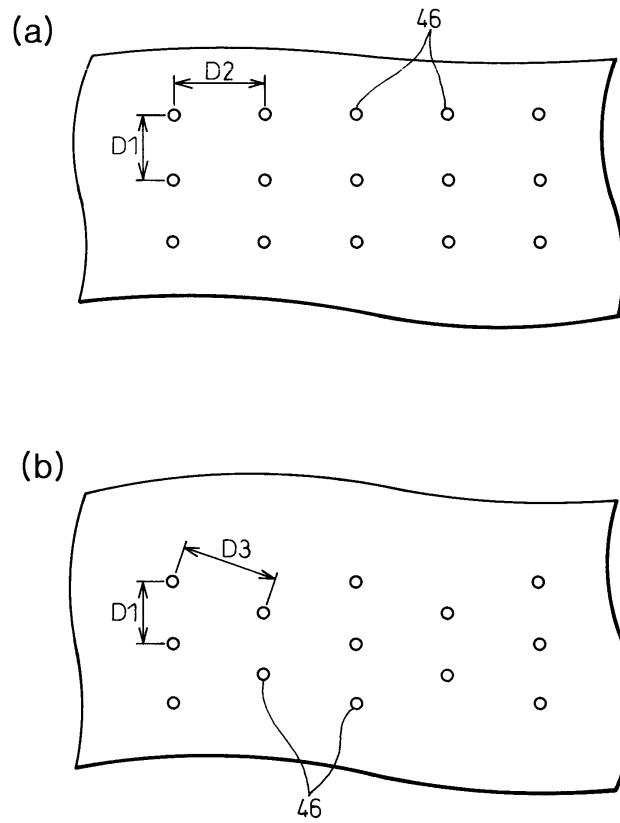
도면1



도면2



도면3



도면4

