

(19) 대한민국특허청(KR)
(12) 특허공보(B1)

(51) Int. Cl.⁵
H01L 21/00
H01L 21/20

(45) 공고일자 1992년08월21일
(11) 공고번호 특1992-0006893

(21) 출원번호	특1983-0006055	(65) 공개번호	특1984-0007319
(22) 출원일자	1983년12월21일	(43) 공개일자	1984년12월06일
(30) 우선권주장	452,224 1982년12월22일 미국(US)		
(71) 출원인	에너지 컨버전 디바이스 인코포레이티드	로렌스 지. 노리스	
	미합중국 미시간 48084 트로이 웨스트 매플 로드 1675		
(72) 발명자	프랭크 나스		
	미합중국 미시간 48063 로체스터 프로스펙트 로드 245		
	이주 마사쓰구		
	미합중국 미시간 48008 버밍햄 매너로드 265		
(74) 대리인	이병호		

심사관 : 박왕렬 (책자공보 제2904호)

(54) 글로방전 침착장치

요약

내용 없음.

대표도

도1

명세서

[발명의 명칭]

글로방전 침착장치

[도면의 간단한 설명]

제1도는 반도체 합금으로 형성된 다수의 p-i-n형 셀의 각 층을 포함하는 탠덤 광전지(tandem photovoltaic)장치의 부분 단면도.

제2도는 제1도에 도시된 셀과 같은 광전지 장치의 연속 생산에 사용하도록 적응된 다수의 글로 방전침착 시스템(multiple glow discharge chamber deposition system)의 개략도.

제3도는 일괄-형(batch-type)글로 방전 침착 장치에 사용하도록 적응된 본 발명의 업스트림(upstream)캐소드 시스템의 확대된 사시도.

제4도는 제1도에 도시된 셀과 같은 광전지 장치의 일괄 생산에 사용하도록 적응된 침착실의 개략도.

제4a도는 일괄-형 글로 방전 침착 장치의 침착 캐소드, 기판 및 공정 가스원에 관하여 상기 시스템의 배치를 설명하는 제3도에 도시된 업스트림 캐소드 시스템의 확대된 부분 사시도.

제5도는 공정 가스 유동 방향이 기판 이동 방향에 횡 방향인 연속 글로 방전 침착 장치의 침착 캐소드, 기판 및, 공정 가스 입구에 인접한 유효한 배치에 대해 변경된 바와 같은 본 발명의 업스트림 캐소드, 시스템의 확대된 부분 사시도.

제6도는 공정 가스 유동 방향이 기판 이동 방향과 나란한 연속 글로 방전 침착 장치의 침착 캐소드, 기판 및 공정 가스 입구에 인접한 유효한 배치에 대해 변경된 바와 같은 본 발명의 업스트림 캐소드 시스템의 확대된 부분 사시도.

* 도면의 주요부분에 대한 부호의 설명

10 : 광전지 셀

11 : 기판

12a, 12b, 12c : p-i-n형 셀

16a, 16b, 16c : p형 전도층

18a, 18b, 18c : 진성층

20a, 20b, 20c : n형 전도층

[발명의 상세한 설명]

본 발명은 일반적으로 연속 또는 일괄 생산 기술에 의해 개선된 대영역 광전지 장치를 제조하기 위한 장치에 관한 것으로서, 특히 (1) 불순물 및 오염물질을 수집하고, (2) 플라즈마 형성 및 침착 공정을 시작함으로써 실제로 균질 및 균일 구성의 반도체 막이 기판의 대영역 표면을 가로질러 침착되는 업스트림 캐소드 시스템에 관한 것이다.

본 발명은 (1) 기판이 연속적으로 이동하는 적어도 2개의 인접한 침착실의 각 침착실에 연속하는 반도체 층을 침착시키므로 기판상에 광전지 장치를 연속적으로 생산하거나 또는, (2) 기판이 연속으로 운반되는 적어도 2개의 연결되지 않은 침착실의 각 침착실에 연속하는 반도체 층을 침착시키므로 광전지 장치의 일괄 공정 생산용 장치에 관한 것이다. 비결정 반도체 층의 구성이 각각의 상기 침착실내로 유입된 특수한 공정 가스에 좌우되기 때문에, 반도체 층내의 소량의 불순물 또는 오염물질 조차도 생산된 광전지 장치의 효율에 해롭게 영향을 미친다. 그러므로, 침착실 내로 유입된 공정 가스 뿐만 아니라, 상기 침착실 자체의 청결도 주의 깊게 제어되어야 한다. 상기 목적을 위해, 침착실은 공기에 대해 밀폐되고, 낮은 압력으로 펌프되며, 고온으로 가열되고, 글로 방전 침착 공정의 시작전에 수소 또는 아르곤과 같은 가스로 세척된다.

현재 사용된 글로 방전 침착 기술에 있어서, 공정 가스는 침착 캐소드의 측면중 한 측면을 따라 이격된 간격으로 유입된다. 공정 가스는 r.f. 전력 캐소드 또는 마이크로웨이브 발생기가 침착 캐소드 또는 마이크로웨이브 발생기와 기판 간에 한정된 영역(이하 "플라즈마 영역"이라 명명됨)내에 전자계를 야기시키는 기판의 침착 표면 양단의 진공 펌프에 의해 유도된다. 전자계를 첨가시킴에 따라, 상기 공정 가스는 상기 기판의 노출된 표면에 침착되도록 적응된 플라즈마로 분리된다.

그러나, 공정 가스가 기판의 침착 표면을 가로질러 흐를때 우선적으로 접촉되는 기판의 업스트림 부분에 인접하여 생산된 반도체 재료가 상기 기판의 다운스트림 침착 표면의 잔여부에 대해 생산된 반도체 재료와 비교하여 전기적으로 열등한 특성을 나타내는 것이 측정되었다. 업스트림 반도체 재료의 전기적으로 열등한 특성은 특히, (1) 침착실의 플라즈마 영역에 초기에 첨가된 공정 가스내의 불순물과, (2) 상기 공정 가스가 활성화된 전자계에 우선적으로 접촉할시에, 상기 침착실에 존재하는 환경 상태로부터의 오염물질 및, (3) 상기 공정 가스가 상기 전자계를 가로질러 움직일때 형성된 변하는 화학적 화합 및 결합 형태 덕분일 수 있다.

특히, "순수한"공정 가스를 생산하기 위한 노력에도 불구하고, 적어도 소량의 불순물은 존재한다. 종래의 글로방전 침착 장치에 있어서, 이러한 불순물은 공정 가스가 기판의 업스트림측에서 전자계와 접촉할 때 침착된다. 더 나아가, 펌핑 및 크리닝 노력에도 불구하고, 침착 캐소드 또는 마이크로웨이브 발생기가 전자계를 발생시키도록 동력이 공급되었을때, 오염 물질은 침착실의 벽으로부터 가스를 제거할 것이다. 상기 불순물 및 오염 물질은 기판의 업스트림 측에 침착되어, 전기적으로 열등한 업스트림 반도체 재료에 기여한다.

이러한 종래의 침착 장치에서 기판상에 침착된 반도체 막의 구성은 공정 가스가 전자계의 영향을 받는 시간 길이에 따라 변하는 것이 발견되었다. 즉, 공정 가스가 초기에 전자계와 접촉하게되어 상기 전자계에 의해 분리될시에 형성된 종류 및 성분은 보다 더 다운스트림 장소에서 기판상에 침착된 종류 및 성분을 변경시킨다. 비록, 다운스트림 장소에서 침착된 종류 및 성분의 엄밀한 물리적 및 화학적 특성이 현재 조사되고 있어 아직 완전히 식별되지는 않았으나 하더라도, 상기 특성이 탁월한 전기적 응답(업스트림 장소에서 침착된 재료의 응답에 비교하여)을 제공하는 것이 명백하다.

상기 개선된 전기적 응답은 공정 가스로부터 소량의 불순물의 제거, 침착실의 벽으로부터 가스를 제거하는 오염물질의 제거, 종류 및 성분의 구성 및 파괴 또는, 전술한 것의 화합에 기인하여, 기판상에 침착된 재료에 의해 나타나는 특성이 전자계의 면전에서 소비된 시간의 길이에 좌우됨은 분명하다. 즉, 기판상에 침착된 반도체 층으로 생산된 반도체 장치의 전체 전기적 특성은 적층된 기판의 다운스트림 부분에서 우월하다.

따라서 본 발명의 업스트림 캐소드 장치의 주요 목적은 (1) 공정 가스로부터의 불순물과 침착실의 벽으로부터의 오염물질을 수집하고 (2) 공정 가스를 침착 전자계로의 유입에 앞서 상기 공정 가스를 선침착 전자계에 종속시키는 침착 캐소드 또는 마이크로웨이브 발생기의 전자계 업스트림을 발생시키는 것이다. 상기 방법으로, 개선된 반도체 막이 기판상에 침착되는데, 상기 막은 기판의 표면 양단에서 실제로 균일하고 균질한 구성이고 개선된 광전지 특성을 나타낸다.

최근에, 비결정 반도체 합금을 침착시키기 위한 장치를 개발하는데 많은 노력이 행해져 왔는데, 각각의 상기 합금은 비교적 광대역을 둘러싸고 동작시, 결정 상태물과 실제로 동일한 p-i-n형 장치의 제조를 위해 p-형 및 n-형 재료를 형성하도록 도핑될 수 있다.

이제, (1) 에너지 갭에 국한된 상태의 허용가능한 농도를 가졌으며, (2) 고품질 전자 특성을 제공하는 글로 방전 기술에 의한 비결정 반도체 합금을 준비하는 것이 가능하다. 상기 기술은 1980년 10월 7일자로 허여된 스탠포드 알.오브신스키와 아론 매던씨에 의한 명칭이 결정 반도체와 동일한 비결정 반도체인 미합중국 특허 제4,226,898호에 설명되어 있고 동일한 발명의 명칭하에 1980년 8월 12일자로 허여된 스탠포드 알.오브신스키와 마사프구 이쓰씨에 의한 미합중국 특허 제4,217,374호에 설명된 바와 같은 증기 침착이다. 이러한 특허에 기재된 바와 같이, 비결정 실리콘 반도체 내로 유입된 불소가 상기 국한된 상태의 밀도를 실제로 감소시키는 동작을 하고, 게르마늄과 같은 다른 합금재료의 첨가를 촉진시킨다.

광전지 장치 효율을 개선시키기 위해, 다수의 셀을 이용하는 개념은 이.디.잭슨에 의해 적어도 1955년경에 일찍이 논의되었고 1960년 8월 16일자로 미합중국 특허 제2,949,498호로 허여되었다. 상기 특허에

서 논의된 다중 셀 구조는 p-n접합 결정 반도체 장치를 사용했다.

본래 상기 개념은 상이한 밴드 갭 장치를 이용하여 태양 스펙트럼 여러 부분을 보다 더 효율적으로 수집하고 개방 회로 전압(Voc)을 증가시키는 것이다. 단층 셀 장치는 광이 각 셀을 통해 연속으로 직행하는 2개 또는 그 이상의 셀을 구비하는데, 제1셀을 통해 통과된 광을 흡수하기 위해 큰 밴드 갭 재료위에 보다 작은 밴드 갭 재료를 갖는다. 각 셀로부터 발생된 전류를 실제로 정합시키므로, 전체 개방 회로 전압이 부가될 수도 있어, 셀을 통해 통과한 광 에너지가 가장 크게 사용되게 된다.

연속 공정에 의해 광전지 장치를 대량으로 제조할 수 있게 하는 것이 상업적으로 아주 중요하다. 태양 전지를 제조하기 위한 일괄 공정에 제한되는 결정 실리콘과는 다르게, 비결정 실리콘 합금은 고용량 연속 처리 공정으로 태양 전지를 형성하기 위해 대영역 기판위의 다수의 층에 침착될 수 있다. 상기 종류의 연속처리시스템은 예를들어, 계류중인 특허 출원서에 기술되었는데, 상기 출원서는 다음과 같다: 1980년 5월 19일자로 출원된 명칭이 p-도핑된 실리콘 막과 상기 막으로 제조된 미합중국 특허출원 제151,301호와, 1981년 3월 16일자로 출원된 명칭이 비결정 반도체 재료를 침착시키기 위한 연속 시스템인 미합중국 특허출원 제240,493호와, 1981년 9월 28일자로 출원된 명칭이 다중 챔버 침착 및 분리 시스템 및 그 방법인 미합중국 특허출원 제306,146호 및, 1982년 3월 19일자로 출원된 명칭이 탄탈 비결정 광전지 셀을 연속으로 제조하는 장치 및 방법인 미합중국 특허출원 제359,825호이다. 상기 출원서에 기재된 바와 같이, 기판은 연속한 침착실을 통해 연속으로 나아갈 수도 있는데, 각 침착실은 특정 재료만 침착시킨다. p-i-n형 구성인 태양 전지를 제조하는데 있어서, 제1침착실은 p형 비결정 반도체 층을 침착시키기 위한 것이고, 제2침착실은 진성 비결정 반도체 층을 침착시키기 위한 것이고, 제3침착실은 n형 무결정 반도체 층을 침착시키기 위한 것이다.

대량 제조를 위해, 전술한 연속한 침착실이 가장 유리하게 사용되는데 반해, 일괄 처리 시스템도 또한 사용될 수도 있다. 이러한 일괄 처리 시스템에 있어서, 비결정 반도체 합금이 광전지 장치를 형성하도록 대영역 기판위의 다수의 층에 또한 침착될 수 있다. p-i-n형 태양전지를 제조하기 위한 일괄 처리 기술은 이하의 2가지 가능한 방법중 한 방법으로 진행되는데, (1) 제1침착실이 p-형 반도체 층을 침착시키며, 제2침착실이 진성 반도체 층을 침착시키고, 제3침착실이 n-형 반도체 층을 침착시키는 다수의 연동된 침착실이 제공되거나 또는, (2) 각 층의 침착후에 세척되는 단일 침착실이 제공된다. 어느 경우에도, 일괄 공정 기술은 간헐성 모드의 동작으로 개개의 기판 플레이트상에 완료된다.

일괄 및 연속 시스템 양자가 자신만의 독특한 동작 문제 세트를 가진다 하더라도, 기판의 침착 표면에 반도체 층을 침착시키면, 이에 의해 형성된 광전지 장치의 효율 및 동작을 파손시키지 않는다 하더라도 상기 시스템 양자는 유해할 오염물질이 없이 유지되어야 한다. 따라서, 각 시스템은 외부 소스로부터의 오염물질의 유입을 방지하기 위해 각 시스템의 침착실의 내부환경을 제어하는데 주의를 기울여야 한다. 상기 환경에 노출되어진 후에는, 상기 침착실은, 상기 침착실벽으로부터의 수증기와 같은 오염물질을 제거하기 위한 시도로, 펌프되며, 가열되고 세척된다. 또한, 상기 침착실내로 유입되어 반도체층으로서 기판 표면에 침착되게, 가장 순수한 공정 가스만을 구입한다. 그리고 최종적으로, 양 시스템은 r.f. 또는 마이크로웨이브 파워, 압력, 공정 가스 혼합물, 유동비, 온도 등등과 같은 매우 유사한 동작 파라미터를 사용하므로 상기 반도체 층을 생산한다.

그러므로, 종래의 기술에 숙련된 자에게는 본 발명의 업스트림 캐소드 시스템이 일괄 처리 및 연속 생산 장치에 공평하게 매우 적합함이 명백해야 한다. 양 장치 세트에 대해, 본 발명의 업스트림 캐소드 시스템은 (1) 공정 가스로부터의 불순물과 침착실의 벽으로부터의 오염물질을 수집하고, (2) 기판상에 침착될시에 실제로 균질의 화학 성분이 전기적으로 우월한 종류로 공정 가스의 분리를 개시하는 침착 캐소드의 전자계 업스트림을 발생시키는 동일한 기능을 수행한다.

본 발명의 상기 및 다른 목적과 잇점은 도면, 특허 청구의 범위 및 이하의 본 발명의 설명으로부터 명백해질 것이다.

본원에 기술된 것은 반도체 막이 글로 방전 침착실내에서 대영역 기판의 노출된 표면에 침착되는 일괄-형 또는 연속-형 글로 방전 침착 장치에 사용되도록 적응된 업스트림 캐소드 시스템이다. 이러한 장치에 있어서, 침착실내로 유입된 공정 가스는 상기 침착실의 플라즈마 영역을 가로지른다. 전원은 공정 가스를 종류로 분리하고 노출된 기판 표면에 반도체 막을 침착시키기 위해 전자계를 발생하도록 적응된다. 본 발명의 업스트림 캐소드 시스템은 공정 가스로부터의 불순물과 침착실의 벽으로부터의 오염물질이 제거되고 수집되는 면전에 업스트림 자계를 형성하는 침착 캐소드 또는 마이크로 웨이브 발생기의 침착된 업스트림이고, 상기 공정 가스는 종류로 분리 및 재결합을 시작한다. 상기 방식으로, 실제로 균일하고 균질 구성의 개선된 반도체 막이 다운스트림 전자계의 면전에서 기판의 노출된 표면에 침착되며, 상기 막은 공정 가스 불순물 및 침착실 벽 오염물질이 없으며, 종류로 분리 및 재결합되어져, 침착시, 개선된 전기적 특성을 나타낸다.

업스트림 캐소드 시스템은 (1) r.f. 파워 프리-캐소드(pre-cathode) 또는 공정 가스가 침착 플라즈마 영역에 접촉하기에 앞서 유동하는 침착 캐소드의 확장장 (2) 확장 또는 프리-캐소드에 인접하나 이격되어 배치된 수집판을 포함하여, 상기 시스템은 업스트림 전자계 또는 플라즈마 영역을 발생하도록 적응된다. 상기 업스트림 전자계의 면전에서, 공정 가스로부터의 불순물과 침착실로부터의 오염물질 및, 부분적으로 분리 및 재결합된 종류가 수집판의 표면에 수집된다.

본 발명의 업스트림 캐소드 시스템이 연속적으로 이동하는 기판에 대해 사용되는 실시예에 있어서, 공정 가스는 상기 기판의 이동 방향에 대해 횡방향으로나 또는, 침착실을 통한 기판 이동의 방향과 동일한 방향으로 유동하도록 유입될 수도 있다. 상기 공정 가스가 기판을 가로지르는 길이 방향으로(기판 이동의 방향과 동일한 방향으로) 유동될시에, 업스트림 캐소드 시스템은 고정적인 기판에 대해 앞서 기술된 방식과 실제로 동일한 방식으로 유효하게 침착된다. 양 경우에, 프리캐소드 및 수집판은 길이가 기판의 폭과 실제로 동일하다. 그러나, 상기 공정 가스가 상기 기판을 가로질러 횡으로(침착실을 통한 기판 이동의 방향에 가로 방향으로)유동할시에, 수집판 및 프리캐소드는 길이가 침착 캐소드의 길이와 실제로 동

일하고 상기 침착 캐소드에 인접하여 유효하게 배치된다.

[I . 광전지 셀]

이제, 도면, 특히, 제1도를 참조하면, 되도록이면 비결정 반도체 합금을 각각 포함하는 다수의 연속적인 p-i-n층으로 형성된 광전지 셀이 일반적으로 번호(10)으로 도시되었다. 비결정 반도체 층이 분리된 침착실에서 기판상에 연속으로 침착되는 상기 형태의 광전지 장치의 제조는 본 발명의 업스트림 침착 장치에 발전되는 것이다.

특히, 제1도는 개개의 p-i-n형 셀(**12a, 12b, 12c**)로 구성된 태양전지와 같은 p-i-n형 광전지 장치를 도시한다. 최하위 셀(**12a**) 밑에 있는 것이 투명하거나 또는, 스테인레스 강철, 알루미늄, 탄탈륨, 몰리브덴 또는, 크롬과 같은 금속 재료로 형성된 기판(11)이다. 비록 특정 응용은 비결정 재료의 응용에 앞서 얇은 산화물층 및/또는 일련의 베이스 접촉을 필요로 할 수도 있다 하더라도, 상기 응용을 위해 "기판"이란 용어는 유연성이 있는 막 외에도 기초 처리에 의해 상기 막에 부가된 임의의 소자도 포함한다. 본 발명의 범위에 또한 포함된 것은 전기적 도선 전극이 인가된 유리 또는 유리와 유사한 재료로 형성된 기판이다.

각각의 셀(**12a, 12b, 12c**)은 되도록이면 적어도 실리콘 합금을 포함하는 비결정 반도체 바디로 제조된다. 각각의 반도체 바디는 n-형 도전층(**20a, 20b** 및 **20c**)과 진성 층(**18a, 18b** 및 **18c**) 및, p-형 도전층(**16a, 16b**, 및 **16c**)을 포함한다. 설명된 바와 같이, 셀(**12b**)은 중간 셀이고, 제1도에 도시한 바와 같이, 부가적인 중간 셀은 본 발명의 정신과 범위를 벗어나지 없이 상기 도시된 셀위에 겹쳐 쌓일 수도 있다. 또한, 비록 p-i-n셀이 도시되었다 하더라도, 본 발명의 방지(baffle)장치는 단일 또는 다수의 n-i-p셀을 제조하는데 적용된 장치에 대해 또한 사용될 수도 있다.

반도체 합금층의 침착에 뒤이어, 또다른 침착 공정이 분리 환경내에서 또는, 연속 공정 일부로서 수행될 수도 있다. 상기 단계에서, TC0(투명 도전 산화물)층(22)이 부가된다. 전극 그리드(24)는 상기 셀이 충분히 대영역이거나 또는 TC0층(22)의 도전성이 불충분하면, 상기 장치에 부가될 수도 있다. 상기 그리드(24)는 캐리어 경로를 짧게 하고 도전효율을 증가시킨다.

[II . 다수의 글로 방전 침착실]

제2도를 참조하면, 반도체 셀의 연속적인 생산을 위한 다수의 글로 방전실 침착 장치의 개략적 표시가 기준번호(26)로 도시되었다. 상기 장치(26)는 다수의 분리되며, 지정된 침착실을 포함하는데, 각각의 침착실은 (1)스윕(sweep)가스, (2)공정 가스, (3)기판 재료의 웨브(web)가 단방향으로 통과시키도록 적응된 가스 게이트에 의해 상호 연결된다.

상기 장치(26)는 연속으로 공급되는 기판 재료(11)의 침착 표면에 p-i-n구성의 대영역 비결정 반도체 층을 대량 생산하는데 적용된다. 다수의 p-i-n형 셀을 생산하는데 필요한 반도체 층을 침착시키기 위해, 상기 장치(26)는 적어도 하나의 삼중 침착실을 포함한다. 상기 삼중 침착실의 각 침착실은 기판(11)이 각 침착실을 통과할때, p형 도전성 비결정 반도체 층이 기판(11)의 침착 표면에 침착되는 제1침착실(28)과 상기 기판(11)이 각 침착실을 통과할때 진성 반도체층이 상기 기판(11)의 침착 표면상의 상기 p형 층위에 침착되는 제2침착실(30) 및, 상기 기판(11)이 각 침착실을 통과할때 n-형 반도체 층이 상기 기판(11)의 침착 표면상의 진성 층위에 침착되는 제3침착실(32)을 포함한다. (1) 비록, 단지 한 개의 삼중 침착실만이 도시되었지만, 부가적인 삼중 또는 부가적인 개개의 침착실이 임의의 다수의 비결정 p-i-n형 반도체층을 가진 광전지 셀을 생산하는 능력을 가진 기계를 제공하는 장치에 부가될 수도 있으며; (2) 본 발명의 업스트림 캐소드 시스템은 분리된 침착실이 글로 방전 기술에 의해 반도체층을 침착시키는데 필요한 소자를 포함하는 일괄-형 생산 장치에 동일하게 응용 가능하며; (3) 기판 공급 코어(**11a**) 및 기판 테이크-업(take-up) 코어(**11b**)가 단지 설명을 목적으로 침착실에 도시된 반면에, 실제로는, 상기 코어는 상기 침착실에 유효하게 접속된 분리 침착실에 내장될 것이며; (4) 비록 본원에 설명된 글로 방전은 r.f.전력을 가진 캐소드를 사용할지라도, 마이크로 웨이브 주파수 발생기와 같은 다른 글로 방전 장치가 본 발명의 정신을 벗어나지 않고도 사용될 수도 있으며, (5) 본 발명의 업스트림 캐소드 시스템의 캐소드는 수직과 같이, 임의의 각도 방위를 지닐 수도 있다.

삼중 침착실의 각 침착실(28, 30 및, 32)은 글로 방전 침착에 의해 전기적 도전 기판(11)상에 단일 비결정 반도체 층을 침착시키도록 적응된다. 상기 목적을 위해, 각각의 상기 침착실(28, 30 및, 32)은 캐소드(34)와; 각각의 캐소드(34)주위에 배치된 실드(35)와; 공정 가스 공급 도관(36)과; 무선 주파수 발생기(38)와; 공정 가스 및 플라즈마 배출도관(41)과; 다수의 횡으로 확장한 자기 소자(50)와; 제2도에 번호 40으로 개략적으로 도시된 다수의 복사 가열 소자 및; 각각의 불순물질에 진성 침착실을 유효하게 접속하는 가스 게이트(42)를 포함한다. 덧붙여, 불활성 스위프 가스 도관(37)이 진성 침착실의 대향측에 배치된다.

상기 공급도관(36)은 공정 가스 혼합물을 상기 캐소드(34)와 기판(11)간의 각 침착실에서 발생된 플라즈마 영역에 전달하기 위해 각각의 캐소드(34)와 유효하게 관련된다. 캐소드 실드(35)는 침착실의 캐소드 영역내에 플라즈마를 실제로 한정하기 위해 기판 재료(11)의 웨브와 배출도관(41)과 관련하여 동작하도록 적응된다.

무선 주파수 또는 마이크로웨이브 발생기(38)는 침착실에 인입한 기본적인 반응 가스를 침착 종류로 분리하므로 플라즈마를 형성하도록 캐소드(34), 방사 히터(40) 및, 접지된 기판과 관련하여 동작한다. 상기 기판(11)은 정규 새김(sagging)이동 경로중에서, 상기 기판을 위쪽으로 압력을 가하는 인력을 제공하는 다수의 로(row)의 자기 소자(50)에 의해 실제로 평평하게 유지된다.

제4도에 관하여, 글로 방전 침착실에서 광전지 셀의 일괄-형 제조를 위한 장치가 기준 번호(60)에 의해

도시되었다. 본 원에서 전술된 장치(26)와 동일한 장치(60)는 침착실(28a)에 고정적으로 설치된 기판 재료(11a)의 표면상에 p-i-n형 구성의 대영역 비결정 반도체 층을 침착시키도록 적응된다. 침착실(28a)에 있어서, 기판이 상기 침착실내로 이동될시에, p-형 도전성 층이 상기 기판(11a)의 표면에 침착되며; 그후에 상기 침착실(28a)이 세척되고 진성 반도체 층이 상기 p-형 층 위에 침착되며; 그후에 상기 침착실(28a)이 재차 세척되고 n-형 반도체 층이 상기 진성 층위에 침착된다.

글로 방전 침착에 의해 단일 비결정 반도체 층을 전기적 도전 기판(11a)상에 침착시키기 위해, 상기 침착실(28a)은 캐소드(34a)와, 실드(35a)와, 공정 가스 공급 도관(36a)과, 무선 주파수 발생기(38a)와 공정 가스 및 플라스마 배출 도관(41a) 및, 다수의 방사 가열소자(40a)를 포함한다. 전술한 소자의 동작은 제2도에 대해 설명된 연속 생산 시스템에서 유사하게 번호가 붙여진 동작과 실제로 동일하므로, 상기 설명은 반복하여 설명되지 않는다. 비록, 스위프 가스 도관(37) 및 가스 게이트(42)가 일괄 처리 시스템에서 아무런 용도로 작용하지 않더라도, 자기 어셈블리(50a)는 대영역 기판 플레이트의 커닝 또는 랩핑(canoeing on warping)을 방지하기 위해 사용된다.

일괄 또는 연속 공정에 의해, 제1도에 도시된 광전지 셀(10)을 형성하기 위해, p형 비결정 실리콘 반도체 층이 침착실(28)에서 기판(11)상에 침착되며, 진성 비결정 실리콘 반도체 합금 층이 침착실(30)내에서 상기 p-형 층 위에 침착되며, n-형 비결정 실리콘 반도체 합금 층이 침착실(32)에서 상기 진성 층위에 침착된다. 결과로서, 양호한 실시예에 있어서, 상기 장치(26)는 기판(11)상에 적어도 3개의 비결정 실리콘 반도체 합금 층을 침착시키는데, 침착실(30)에서 침착된 진성 층은 불순물 또는 도핑 종류에 속할 적어도 하나의 소자의 결어로 인해 침착실(28 및 32)에서 침착된 층과는 구성이 다르다.

각각의 반도체 층과 특히 기판(11)의 표면에 침착된 진성층이 고효율 광전지장치(10)를 생산하기 위해 고순도인 것이 중요하다. 그러므로, 공정 가스로부터의 불순물인 또는 침착실의 벽으로부터의 오염물질을 포함하는 반도체 층의 침착을 방지하는 것이 필수적이다. 플라스마가 만족한 전기적 특성을 나타내는 반도체 층을 침착시킬 화학적 합성, 구성 및 결합 특성을 포함할때까지, 기판상에 막을 침착시키지 않는 것이 유리하다. 상기 기준을 만족시키기 위하여, 본 발명의 업스트림 캐소드 어셈블리가 통제된다.

[III. 본 발명의 업스트림 캐소드 시스템]

본 발명의 업스트림 캐소드 시스템의 제3도 내지 제6도에 완전히 도시되었다. 설명을 쉽게 하기 위해, 상기 시스템은 먼저 일괄 공정 생산 기계 내에 배치되는 것으로 설명된 다음에, 기판 이동 방향에 대가로 방향과 세로 방향으로 주입된 공정 가스를 가진 연속 생산 기계에 사용되는 것으로 설명된다.

[A. 일괄 생산 기계]

제3도 및 제4a도는 본원에서 전술되었던 일괄형 생산기계(60)를 사용하도록 적용된 본 발명의 업스트림 캐소드 시스템(62)을 묘사한다.

업스트림 캐소드 시스템(62)이 침착 캐소드(34)와 동일한 침착실에 사용되어질 필요가 없기 때문에, 상기 시스템(62)이 다운 스트림 캐소드 어셈블리와 관계없이 제3도에 도시되었음에 주의하자. 동작시 제4a도에 특히, 주의하여보면, 공정 가스는 (a) 공급도관(36a)을 통해, (b) 대영역 기판 플레이트(11a)의 횡단 상부 표면을 가로질러, (c) 상기 기판 플레이트(11a)의 업스트림 측 에지(12a)를 빙돌아서, (d) 상기 기판 플레이트(11a)의 하부표면과 캐소드(34a)간에 규정된 플라스마 영역을 통해 28a와 같은 침착실내로 펌프되고 배출 도관(41a)을 통해 상기 침착실로부터의 비침착된 플라스마와 함께 배출된다. 상기 공정 가스 및 플라스마는 상기 기판 플레이트(11)의 3측면을 둘러싼 일반적으로 L-형 브래킷(64)인 상부를 가진 실드(35a)에 의해 상기 플라스마 영역에 실제로 제한되는데, 상기 브래킷(64)은 3-측면 봉입물(66)의 하부에 고착된다. 상기 봉입물(66)은 사용된 공정 가스와 비침착된 플라스마를 완전히 격리시키기 위해 침착실(28a)의 바닥(28b)에 부착된다. 상기 기판 플레이트(11a)는 상기 L-형 브래킷(64)의 견부(shoulder)상에 놓인다.

특별히 제3도를 참조하면, 업스트림 캐소드 시스템(62)은 실제로 다운스트림 침착 캐소드 어셈블리의 구성 및 크기에 따라 형태 및 규모가 정해질 수도 있다. 상기 시스템(62)은 r.f.전원(침착 캐소드(34a)에 전력을 공급하는 전원과 동일한 전원이거나 또는 상기 전원으로부터의 부가적인 전원)에 의해 전력이 공급된 프리-캐소드(68)와, 되도록이면 304스테인레스 강철 기판(제4a도참조)과 동일한 재료로 형성된 수집판(72)이 놓인 최상부 표면상에 역으로 배치된 L-형 브래킷(70) 및, 상기 L-형 브래킷(70)이 고착되는 3-측면 봉입물(74)을 포함한다. 업스트림 캐소드 시스템이 유효하게 배치되며, 따라서, 수집판(72)의 다운스트림 에지(72a)는 기판(11a)의 업스트림 에지(12a)에 접해있다. 공정 가스 또는 플라스마가 업스트림 캐소드 시스템(62)과 캐소드 어셈블리간에 트랩(trap)되어지는 것을 방지하기 위해, 상기와 유사한 방식으로 L-형 브래킷(70)과, 봉입물(74) 및, 업스트림 캐소드(68)의 다운스트림 에지가 L-형 브래킷(64)과, 봉입물(66) 및, 침착캐소드의 업스트림 에지에 각기 접해 있다.

업스트림 캐소드 시스템(62)을 상기와 같이 형성 및 침착시키므로, 침착 캐소드 시스템의 동작 및 가스 흐름 패턴은 변하지 않고 유지된다. 그러나, 업스트림 캐소드 시스템은 업스트림 전자계를 발생시키고 그로 인해 불순물이 상기 공정 가스로부터 제거되는 업스트림 플라스마를 발생시켜 수집판(72)상에 침착시키고, 오염물질이 침착실(28a)의 벽으로부터 제거되어 수집판(72)상에 침착시켜 공정 가스가 분리 및 재결합을 시작하게 동작시켜, 실제로 균일하고 균질한 구성의 개선된 반도체 층이 기판 플레이트(11a)의

표면상에 침착된다.

전술한 설명이 r.f.전력 캐소드에 의해 발생된 전자계에 관하여 업스트림 캐소드 시스템을 다뤘다 하더라도, 상기 전자계는 본 발명의 정신 또는 범위를 벗어나지 않고도 마이크로웨이브 발생기에 의해 발생될 수도 있다. 글로 방전 침착이 마이크로웨이브 발생에 의해 이루어질때 조차도, 공정 가스로부터의 불순물과 침착실의 벽으로부터의 오염물질을 제거하고 기판의 전체 대영역 표면을 가로질러 희망 화학적 화합, 구성 및 결합을 갖는 것이 여전히 바람직하다.

또한, 프리 캐소드(68)가 침착 플라스마를 발생시키는 소스로부터 분리된 r.f.전원에 의해 전력이 공급되는 것이 양호하다. 분리 프리캐소드 전원을 사용하므로, 침착 캐소드 전력 밀도 값의 두배인 프리캐소드 전력 밀도가 공정 가스로부터의 불순물과 침착실 벽으로부터의 오염물질을 제거하는데 사용될 수 있다.

최종적으로, 일괄 공정과 연속 공정 양자로 프리캐소드 시스템(62)이 침착 캐소드로부터 분리 및 물리적으로 이격될 수도 있다. 프리캐소드는 침착실의 분리 침착실 업스트림에 수용되거나 또는, 침착 캐소드 인치(inch)업스트림의 문제에 의해 이격될 수도 있음을 명시하자. 어느 경우에도, 프리캐소드는 동일한 작용을 하고, 프리캐소드 양자의 배치는 본 발명의 정신을 벗어나지 않고도 사용될 수도 있다.

[B. 연속 공정 기계]

제5도 및 제6도를 참조하면, 본 발명의 업스트림 캐소드 시스템(62)이 제2도에 도시되었고 본 원에서 상세히 전술된 바와 같은 연속 생산 기계의 침착 소자에 대한 동작을 위해 도시된 바와 같이 배치된다.

먼저, 제5도의 장치를 보면, 공정 가스는 침착실(29)을 통해 기판 재료(11)의 웨브의 이동 방향(화살표 A참조)에 대해 횡 이동 방향(화살표 B참조)으로 향한다. 이러한 글로 방전 침착 장치에 존재하는 침착 캐소드 어셈블리는 순간 업스트림 캐소드 시스템(62)에 수용되고 상기 시스템과 함께 기능을 하도록 최소한으로 변경될 필요가 있다. 특히, 침착실(29)은 틸이 벌어진 공급 도관(36)으로부터 상기 침착실의 플라스마 영역으로 인입한 공정 가스에 대한 이동용 굴절된 경로를 설정하도록 적응된 다수의 엇갈리게 배열된 방지장치(82)를 포함하는 방지된 공정 가스 공급 다기관(80)을 포함한다. 기판 재료(11)의 웨브의 이동에 대해 횡 방향으로 침착 캐소드(34d)에 인접한 것이 본 발명의 업스트림 또는 프리캐소드(34p)이다. 다기관 표면(80a)은 상기 표면의 에지(80e)가 상기 프리캐소드(34p)의 폭과 적어도 동일한 공간에 퍼지도록 신장된다. 상기 프리캐소드(34p)는 중첩하여 확장된 다기관 표면(80a)과 합동하여, 공정 가스가 침착 플라스마 영역으로 인입하기에 앞서 흘러야할 업스트림 플라스마 영역을 형성한다. 업스트림 플라스마 영역을 통해 흐르는 공정 가스는 돌출한 다기관 표면(80a)의 하부측 또는 상기 다기관 표면에 고착된 유사하게 형성된 수집판 상에 부착된 글로 방전 플라스마를 형성시킨다. 다기관 수집 표면(80a)에는 공정 가스로부터의 불순물과 침착실(29)벽으로부터 오염물질이 침착되는 동시에, 업스트림 전자계가 공정 가스의 화학적 분리 및 재결합을 시작하여, 다운스트림 침착 캐소드(34d)에서 기판재료(11)의 웨브의 노출된 표면상에 침착된 반도체 층은 실제로 불순물과 오염물질이 없으며 실제 균일하고 균질한 구성이다. 제6도에 도시된 침착 장치에 대해, 공정 가스의 유동 방향(화살표 D참조)은 침착실(28)의 플라스마 영역을 통해 기판 재료(11)의 웨브의 이동 방향(화살표 E참조)과 실제로 평행하다. 본 발명의 업스트림 캐소드 시스템(62)이 제6도에 도시된 침착 장치와 함께 유효하게 배치되어 있다.

제5도와 관련하여 본원에서 전술된 침착 캐소드 어셈블리에 대하여, 공정 가스가 기판과 동일한 방향으로 유동하는 글로 방전 침착 장치의 침착 캐소드 어셈블리는 플라스마 영역을 통해 움직여, 업스트림 캐소드 시스템에 수용되고 상기 시스템과 함께 기능을 하도록 최소한으로만 변경될 필요가 있다. 제6도의 침착장치의 설명에 있어, 동일한 기준 번호는 제5도에 대해 설명된 소자와 기능 및 구조에서 실제로 동일한 소자에 인가될 것이다.

특히, 침착실(29)은 틸이 벌어진 공급 도관(36)으로부터 상기 침착실의 플라스마 영역으로 유입한 공정 가스를 굴절 이동 경로를 설정하도록 적응된 다수의 엇갈리게 배열된 방지 장치(82)를 포함하는 방지된 공정 가스 공급 다기관(80)을 포함한다. 침착 캐소드(34d) 및 프리캐소드(34p)는 상부 캐소드 판(34a), 중간 유리 절연 시트(34p), 하부 r.f.판(34c)을 포함한다. 침착 캐소드(34c)에 인접하여 기판 재료(11)의 웨브의 이동 방향과 동일한 방향으로 확장된 프리캐소드(34p)가 존재한다.

공급 다기관 표면(80a)이 연장되며, 따라서 상기 표면의 에지(80e)는 최소한 프리 캐소드(34p)의 폭과 동일하다. 프리캐소드(34p)는 침착 플라스마 영역에 인입하기에 앞서 공정가스가 유동해야 하는 업스트림 플라스마 영역을 형성하도록 겹쳐져 확장된 다기관 표면(80a)과 협동한다. 업스트림 플라스마 영역을 통해 유동하는 공정 가스는 돌출한 다기관 표면(80a)의 하부측상에 배치되는 글로 방전 플라스마를 형성한다. 제거할 수 있는 수집판은 확장된 표면(80a)에 확실히 고정될 수 있으며, 상기 판은 (cleanup)동작 즉, 확장된 표면(80a)에는 공정 가스로부터의 불순물과 침착실(29)벽으로부터의 오염물질이 침착되기 때 문으로 인한 침착된 막의 주기적인 제거를 촉진할 것이다. 또한, 업스트림 프리캐소드(34d)와 돌출한 다기관 표면(80a)간에 발생된 업스트림 전자계가 공정 가스의 화학적 분리 및 재결합을 시작하여, 다운스트림 침착 캐소드(34d)에서 기판 재료(11)의 웨브의 노출된 표면상에 침착된 반도체층이 실제로 불순물과 오염물질이 없고 실제로 균일하고 균질한 구성이다.

비록 전술한 상세한 설명 및 도면이 일반적으로 평행하며, 수평으로 배치된 캐소드 및 수집판 조합에 의하여 업스트림 캐소드 시스템을 설명해 왔다 하더라도, 비수평으로 배치된 캐소드-수집판 조합이 상기

수평 시스템에 대한 설명과 동일한 방식으로 동작할 것이다.

동작에 있어서, 필수적은 아니지만, 업스트림 캐소드 시스템(62)이 침착 캐소드(34d)의 에너지화에 앞서 깨끗한 (오염물질 및 불순물이 없는)플라즈마를 생성하도록 에너지화되는 것이 바람직하다. 상기 방식으로 불순물 및 오염물질은 기판(11)상에 침착 되기보다는 업스트림 수집 표면상에 수집된다.

본 발명이 설명된 실시예의 엄밀한 구성에 제한되지 않음을 알아야 한다. 현재의 양호한 실시예의 전술한 설명이 본 발명의 제한으로서 보다는 설명으로서 간주하려고 한다. 이하 청구범위는 본 발명의 범위를 규정하기 위해 예정된 모든 대응물을 포함한다.

(57) 청구의 범위

청구항 1

지정된 침착실(30)과, 상기 침착실(30)에서 침착된 대영역 기판(11)과, 상기 침착실(30)내로 상기 기판(11)의 표면을 가로질러 유동하도록 적응된 공정 가스를 유입시키는 수단(36)과, 기판(11)과 다운스트림 글로 방전 수단(34c)간에 침착 플라즈마 영역을 발생시키는 상기 다운스트림 글로 방전 수단(34c)을 포함하여, 침착 플라즈마 영역을 통해 유동하는 공정 가스가 기판(11)의 상기 표면에 반도체막(12a, 12b, 12c)으로서 침착되도록 적응되는 글로 방전 침착 장치(10)에 있어서, 업스트림 글로 방전 수단(34p)이 침착 플라즈마 영역의 업스트림에 침착되며, 상기 업스트림 글로 방전 수단(34p)이 침착을 형성하기 위해 업스트림 플라즈마 영역에 업스트림 플라즈마를 발생시키도록 적응되고, 수단(80a)이 상기 침착을 수집하여, 기판(11)의 상기 표면에 침착된 상기 반도체막(12a, 12b, 12c)이 대영역 기판(11)의 전체 표면을 가로질러 실제로 균질하고 균일한 화학적 구성인 것을 특징으로 하는 글로방전 침착장치.

청구항 2

제1항에 있어서, 업스트림 글로 방전 수단(34p)은 (1) 공정 가스로부터의 불순물과 상기 침착실(30)의 내부벽으로부터의 오염물질을 제거하고, (2) 공정 가스의 분리 및 재결합을 시작하도록 적응되는 것을 특징으로 하는 글로 방전 침착장치.

청구항 3

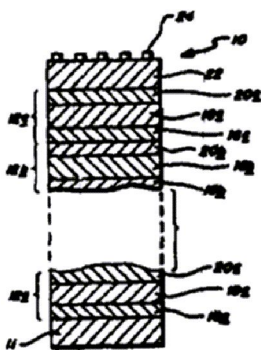
제2항에 있어서, 업스트림 글로 방전 수단(34p)은 공정 가스가, 침착 플라즈마 영역에 접촉하기에 앞서, 유동되는 r.f.전력 프리캐소드인 것을 특징으로 하는 글로 방전 침착장치.

청구항 4

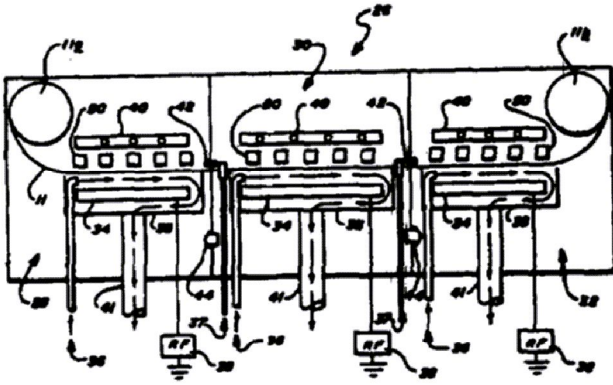
제3항에 있어서, 업스트림 글로 방전 수단(34p)은 공정 가스가, 기판상에 침착되어지기에 앞서, 유동되는 침착 캐소드의 확장인 것을 특징으로 하는 글로 방전 침착 장치.

도면

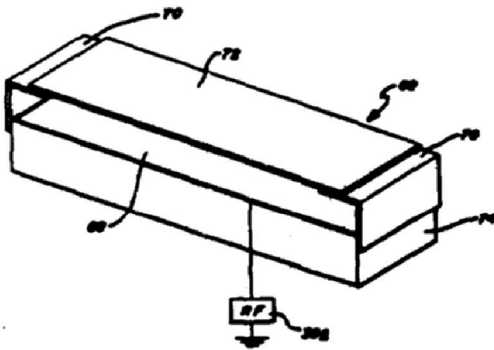
도면1



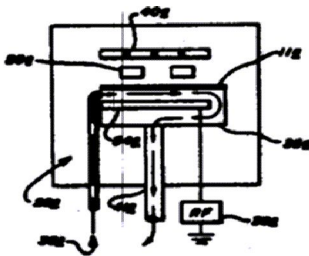
도면2



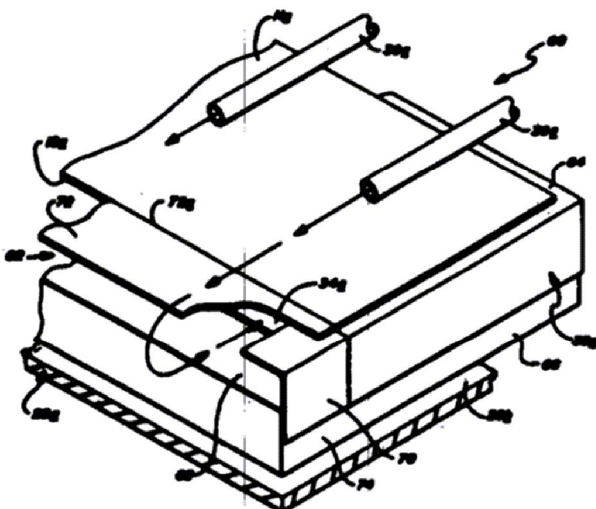
도면3



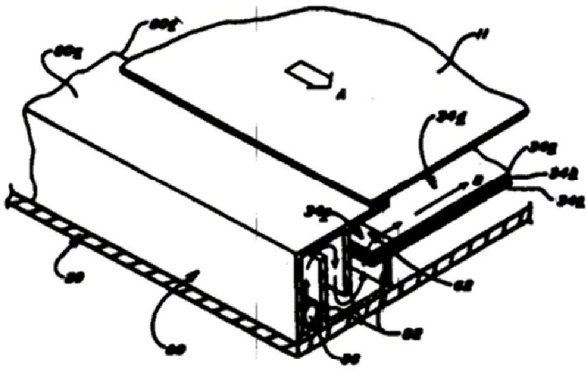
도면4



도면4a



도면5



도면6

